

xEVの普及と航続距離延伸や電費改善に貢献するSiC-MOSFETチップ

SiC-MOSFET Chips Contributing to Expansion of xEVs and Extension of Driving Range and Improvement of Energy Efficiency

*パワーデバイス製作所

要旨

電気自動車(EV)やプラグインハイブリッド車(PHEV)などの電動車(xEV)の駆動モーター用のインバーター向けに、標準仕様のパワー半導体チップを開発中である。三菱電機独自の構造や製造工程を用いたSiC(シリコンカーバイド)-MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)チップで、xEV用インバーターの性能向上を図って、航続距離の延伸や電費の改善に貢献し、脱炭素社会の実現を推進する。

1. ま え が き

近年、地球環境問題への対応としてカーボンニュートラルの重要性はますます高まっている。

特に自動車分野では、従来の内燃機関から脱却し、バッテリーとモーターを用いたxEVの需要が急速に拡大している。こうした潮流の中で、車両の性能向上と環境負荷低減を両立させるためには、バッテリーの搭載容量の削減と、航続距離の改善が不可欠である。その鍵を握るのがバッテリーからモーターへの電力変換の高効率化である。

電力変換には半導体パワーモジュールが用いられるが、従来のSi(シリコン)素子では効率や耐圧特性に限界があり、より高性能な材料への移行が求められている。その解決策として注目されているのがSiC(シリコンカーバイド)素子であり、近年はパワーモジュールの高効率化に向けて急速に普及が進んでいる。

当社はこのような市場の多様化と技術的要請に応えるため、新たに車載用途に適したSiC-MOSFETチップを開発した。本稿では、このSiC-MOSFETチップの特長について述べる。

2. 当社車載SiC-MOSFETの特長

当社車載SiC-MOSFETは、次の3点の技術的特長を持っている。

- (1) 当社独自のトレンチ構造による低オン抵抗化
- (2) 短絡耐量とオン抵抗の最適設計による性能・安全性の両立
- (3) ボディーダイオード通電に対する素子特性劣化対策

次にそれぞれの詳細を述べる。

2.1 当社独自のトレンチ構造による低オン抵抗化

SiC-MOSFETのオン抵抗は、デバイスの損失に直結するため、その低減は高効率化の実現に不可欠である。

当社は、図1に示すような特性を最大限に引き出すため第4世代SiC-MOSFETとしての独自のトレンチ構造を開発し、オン抵抗の低減を実現した⁽¹⁾。当社のトレンチ構造には、次の3点の特徴がある。

- (1) トレンチ底部のP型電界緩和層(BPW: Bottom P-Well)
- (2) BPWを接地するための側壁接地部(SP: Sidewall Pillar)
- (3) 電流狭窄(きょうさく)部のオン抵抗低減のための高濃度N層(JD: JFET Doping)

当社はオン抵抗を低減させるため、電流の経路である、チャネルを縦方向に形成するトレンチ構造を開発した。これによって、従来のプレーナー構造と比較して、デバイス面積当たりのオン抵抗を向上させることが可能になった。しかし、トレンチ構造では、トレンチ底部の電界集中による信頼性低下が課題になる。これを解決するため、当社はトレンチ底部にBPWを形成し、電界集中を緩和することで信頼性を向上させた。BPWを形成することでそこに蓄積される電荷の充放電によってスイッチング損失の増加を招く可能性がある。この課題を解決するため、BPWを接地するためのSPを形成し

た。SPはBPWへの電荷注入を制御し、BPWの電位を安定させることで、スイッチング損失の増加を抑制する。さらに、電流狭窄部のオン抵抗を低減するために、JDを形成した。JDは、狭窄部でのドリフト層の抵抗を低減し、デバイス全体のオン抵抗を更に低下させる。これらの構造を組み合わせることで、当社はオン抵抗を大幅に低減し、高効率化を実現した。これらの構造を採用することで、従来のプレーナー型MOSFETと比較して約50%オン抵抗を改善できた。

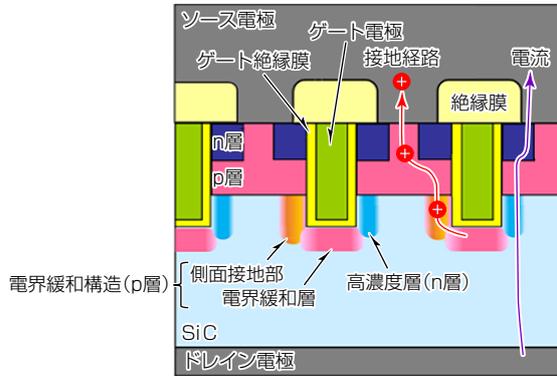


図1 - 第4世代SiC-MOSFETの模式図

2.2 短絡耐量とオン抵抗の最適設計による性能・安全性の両立

トレンチ型SiC-MOSFETは、低オン抵抗を実現するため、高いチャンネル密度を持っている。しかし、チャンネル密度を高くすると、短絡動作時に素子に流れる短絡電流が増大し、短絡耐量が低下する傾向がある⁽²⁾。

当社は、この課題を解決するため、短絡耐量とオン抵抗のトレードオフを最適化する設計を開発した(図2)。具体的には、トレンチ側壁全体に対する、SPの比率(SP比)を設けている。SPの領域を増加させる(SP比を上げる)ことで、短絡時の電流経路が制限され、短絡電流を制限できる。これによって短絡時間を向上させることが可能になった(図3)。一方、SP比を上げすぎると、チャンネル領域が狭まって、オン抵抗が増加してしまう。そのため、当社では、オン抵抗を最小限に抑えつつ、十分な短絡耐量を確保できるSP比の最適値を見いだして、性能と安全性の両立を実現した。

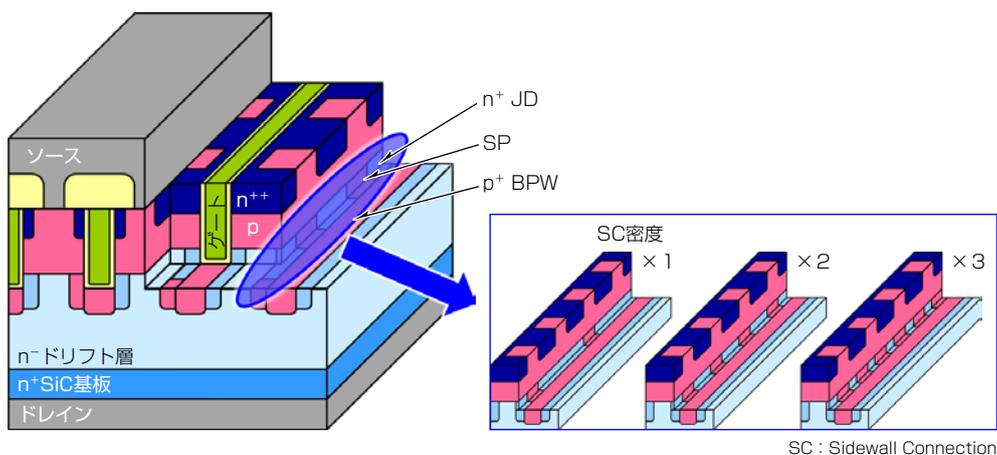


図2-SP層調整のイメージ

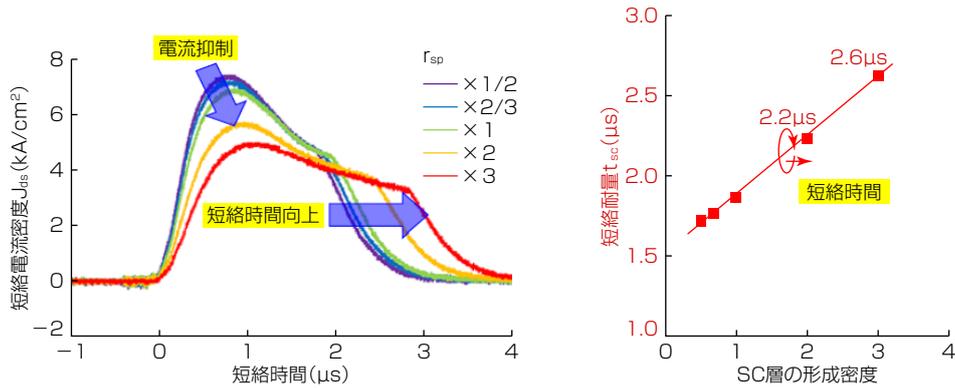


図3-SP層の比率(r_{sp})の振り分けによる波形の変化

2.3 ボディーダイオード通電に対する素子特性劣化対策

SiC-MOSFETは、逆バイアス時にボディーダイオードが順バイアスされ、通電することがある。このボディーダイオード通電時に発生する正孔電流がSiC素子のP基板領域に到達すると、基板に内在する結晶欠陥が拡張し、素子特性の劣化を引き起こす可能性がある。

この問題に対処するため、当社では、P基板領域とドリフト層領域の境界にプロトン注入によるライフタイムキラー層を形成した⁽³⁾(図4)。ボディーダイオード通電時に発生する正孔電流はこのライフタイムキラー層によって再結合するため、特性劣化を引き起こす結晶欠陥の拡張を抑制できて、長期間で安定した特性を維持することが可能になる。さらに、このライフタイムキラー層によって、図5に示すようにリカバリー動作時の逆回復電荷の低減や、リカバリーサージの低減にも効果があることが確認されており、スイッチング損失低減やリカバリーノイズ低減に貢献している。

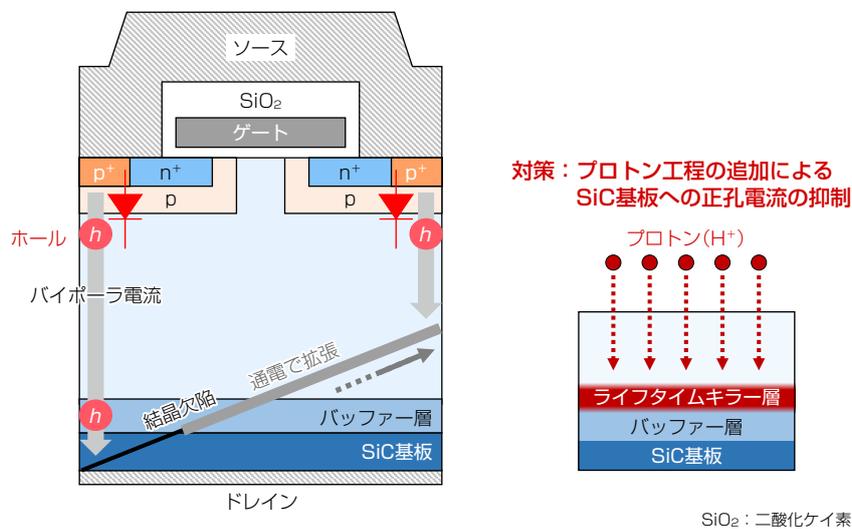


図4-プロトン注入による素子劣化対策

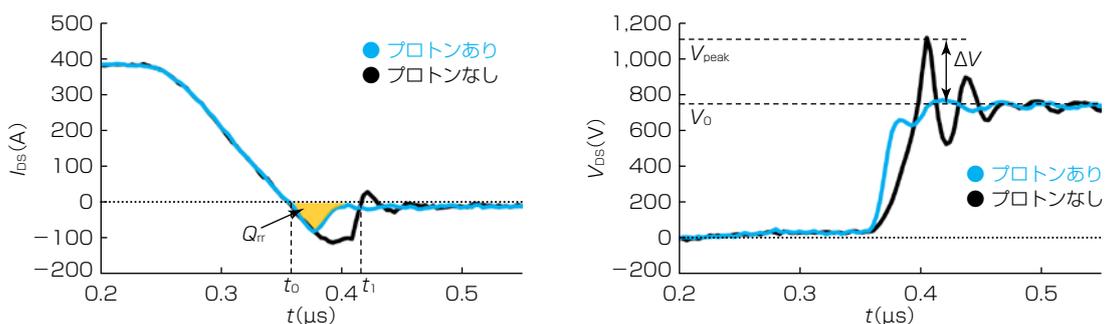
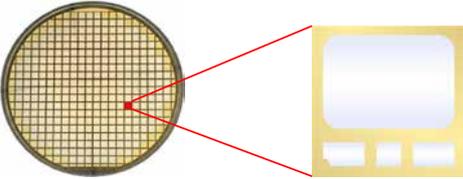


図5-プロトン有無によるリカバリー特性の変化

2.4 車載用SiC-MOSFETチップのラインアップ

2.1節～2.3節に述べた技術を活用して、当社では、次の車載用途向けのSiC-MOSFET製品をラインアップしている。具体的には、表1に示すような1,200V耐圧8.9mΩ製品、750V耐圧6.4mΩ製品を開発中であり、順次市場投入する予定である。これらの製品は、xEVの各バッテリー電圧に応じて、最適なソリューションを提供する。

表1 - 車載用SiC-MOSFETチップのラインアップ

外形	 <p>チップサイズ：5×5 (mm)</p>		
	オン抵抗(mΩ)	8.9	6.4
定格電圧(V)	1,200	750	
表面電極	はんだ接合、Alワイヤボンドに対応		
裏面電極	はんだ接合、焼結Ag接合に対応		

Al：アルミニウム、Ag：銀

3. む す び

今回、低損失、高信頼性を特長とした車載用SiC-MOSFETを開発した。これらの製品の普及によって、xEVの更なる高効率化、航続距離の伸長、及び環境負荷低減に貢献できると期待される。今後、より一層厳しさを増す環境規制、高性能化のニーズに対応するため、更なる技術開発を進めていく。

参 考 文 献

- (1) 菅原勝俊, ほか：低損失化を実現する新構造SiCトレンチMOSFET, 三菱電機技報, **96**, No.3, 160～163 (2022)
- (2) 福井 裕, ほか：短絡耐量制御を実現するSiCトレンチMOSFET構造, 三菱電機技報, **98**, No.3, 7-01～7-05 (2024)
- (3) Shikama, N., et al. : Investigation on Effect of Electrical Characteristics of Proton Implanted 4H-SiC MOSFET, Proceedings of the International Conference on Silicon Carbide and Related Materials 2024, 589～590 (2024)