

# データセンター向け800Gbps／1.6Tbps 伝送用200Gbps EML&PD

奥田真也\*  
Shinya Okuda  
竹村亮太\*  
Ryota Takemura  
外間洋平\*  
Yohei Hokama

内山麻美\*  
Asami Uchiyama  
藤原諒太\*  
Ryota Fujihara  
坪内大樹\*  
Daiki Tsubouchi

\*高周波光デバイス製作所

200Gbps EML Chip and PD Chip for 800Gbps/1.6Tbps Transmission for Data Center

## 要旨

クラウドサービスの拡大が進む現代で、データセンター内のサーバー間を接続する光ファイバー通信は、光通信ネットワークの中でも特に高速化が進展しており、光デバイスの超高速化を牽引(けんいん)している。データセンターでは現在400Gbps通信が主流だが、更なる高速化の要求に対応するため、次世代800Gbps／1.6Tbps通信の標準化が議論されている。今回、800Gbps／1.6Tbps通信に対応する、1波長当たり200Gbpsで動作する超高速EML(Electro-absorption Modulator integrated Laser)、PD(Photodiode)を開発した。三菱電機独自のハイブリッド導波路構造、裏面レンズ構造の採用、設計パラメーターの最適化によって200Gbpsの超高速変調を可能にして、データセンターの高速大容量化に貢献する。

## 1. ま え が き

クラウドサービスの拡大が進む現代で、データセンター内のサーバー間を接続する光ファイバー通信は、光通信ネットワークの中でも特に高速化が進展しており、光デバイスの超高速化を牽引している。現在、データセンターでは400Gbps通信が主流になっており、当社はこれまでに1波長当たり100Gbpsで動作するEMLを開発し、データセンターの高速化に貢献してきた<sup>(1)</sup>。近年では、生成型人工知能の導入などによる通信の更なる高速化の要求に対応するため、次世代800Gbps／1.6Tbps通信の標準化の議論が進行中である<sup>(2)</sup>。

今回、データセンターの次世代800Gbps／1.6Tbps通信に対応する超高速光デバイスとして、送信側デバイスであるハイブリッド型導波路構造200Gbps EMLと、受信側デバイスである200Gbps裏面入射型PDを開発した。当社独自のハイブリッド導波路構造、裏面レンズ構造を採用し、設計パラメーターを最適化することで200Gbpsの超高速変調を実現した。図1に、データセンター1.6Tbps通信への200Gbps EML、PDの適用例を示す。1本の光ファイバーで8波長の光信号を通信するWDM(Wavelength Division Multiplexing)通信を実現可能にして、光ファイバー数削減による省スペース

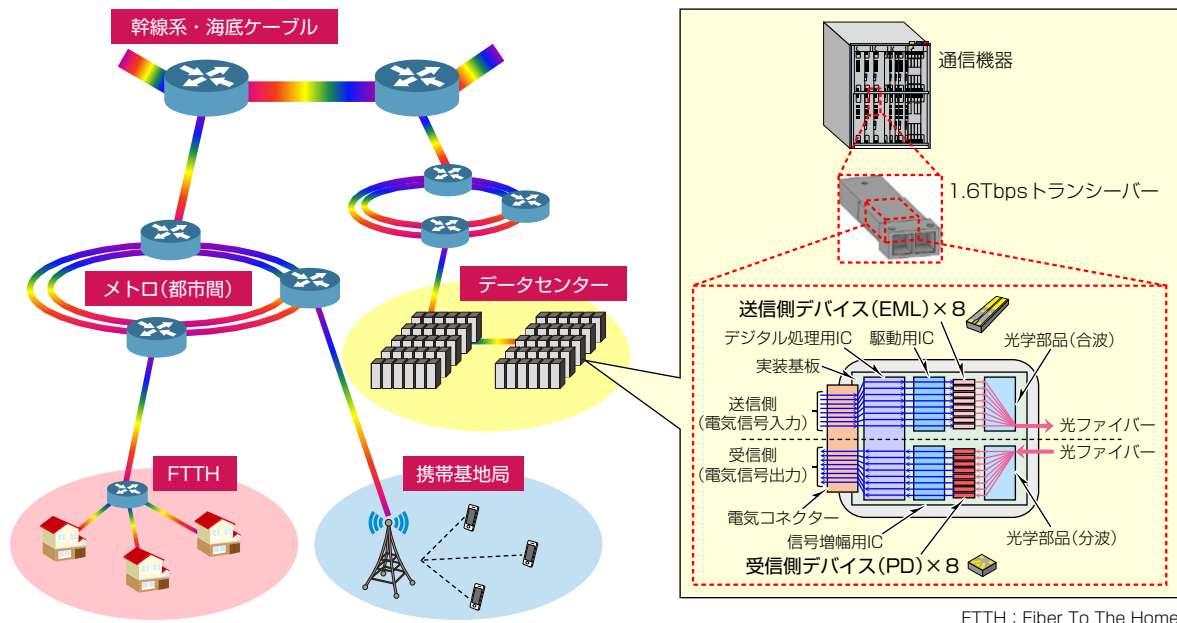


図1-光ファイバー通信網とデータセンター1.6Tbps通信への200Gbps EML, PDの適用例

ス化と低コスト化を可能にした。これらのデバイスは、次世代800Gbps/1.6Tbps通信用光デバイスとして、データセンターの高速大容量化に貢献し得るものである。

## 2. EMLチップ設計

### 2.1 チップ構造

図2にEMLチップの構造を示す。埋め込みヘテロ構造のDFB-LD(Distributed Feedback-Laser Diode) (図2(b))によって高光出力を実現し、ハイメサ型導波路構造のEA(Electro Absorption)変調器(図2(c))によって高消光比、高速動作を両立する。このEMLは、構造が異なるLDとEA変調器をInP(インジウムリン)基板上にモノリシック集積した当社独自のハイブリッド導波路構造<sup>(3)(4)</sup>になっている(図2(a))。また、EA変調器の先にSSC(Spot Size Converter)を集積することで、シングルモードファイバーとの高光結合効率を実現している。

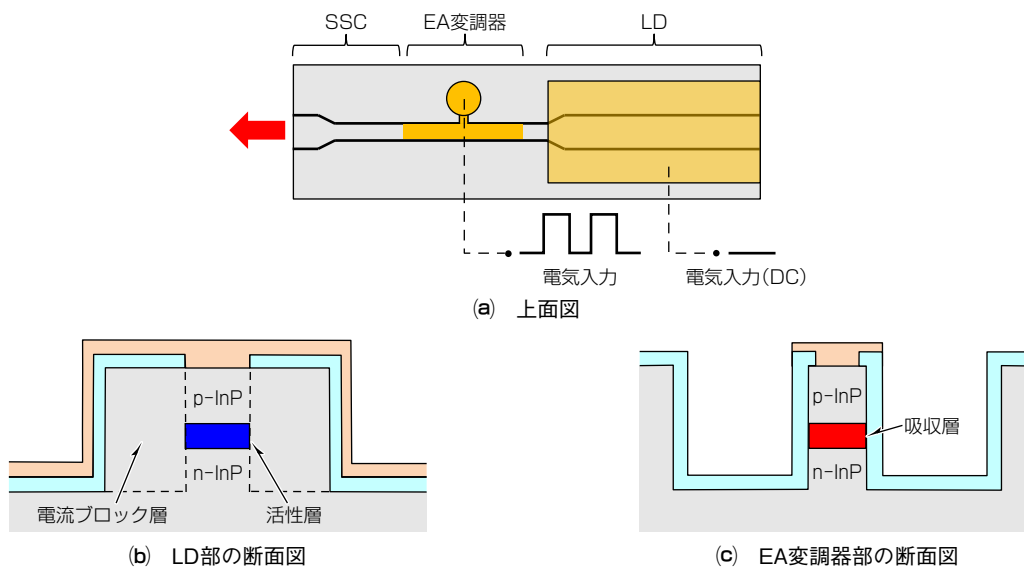


図2-EMLチップの構造図

### 2.2 EMLの周波数応答特性と消光比の両立設計

データセンター通信では、受信データのビットエラーを検出・修正するFEC(Forward Error Correction)が活用されている。FECによって伝送データに冗長ビットが追加されるため、200Gbps通信の実効的なビットレートは226.875Gbpsになる。また、単位時間当たり2ビットの情報を伝送するPAM4(Pulse Amplitude Modulation 4)方式が用いられるため、ボーレートはビットレートの半分の113.4375Gbaudになる。したがって、226.875Gbps伝送を実現するデバイスには、ボーレートの半分である約60GHzの周波数応答特性の3dBカットオフ周波数が必要になる。100Gbps EMLに必要な3dBカットオフ周波数35GHz<sup>(1)</sup>に対して、応答速度を約2倍向上させる必要がある。60GHzという高いカットオフ周波数を実現するため、100Gbps EMLからEA変調器長を短くすることによって静電容量を低減する必要があるが、EA変調器を短くすると消光比が低下するトレードオフ関係がある。

このトレードオフを改善するため、EA変調器にハイメサ型導波路構造を採用した。リッジ型導波路構造や埋め込み型導波路構造と比較して、ハイメサ型導波路構造はEA吸収層に閉じ込められる光の割合を大きくでき<sup>(3)</sup>、短い変調器長でも高い消光比を得ることが可能である。さらに、EA変調器のMQW(Multi Quantum Well)の構造の最適化設計によって消光比を向上させた。図3に、100Gbps EMLと200Gbps EMLの3dBカットオフ周波数と消光比のシミュレーション結果を示す。EA変調器構造の最適化設計によって、3dBカットオフ周波数と消光比を両立する設計を実現した。

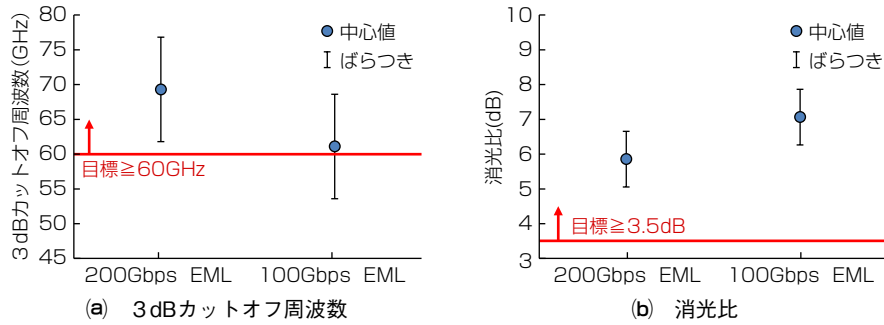


図3-100Gbps EMLと200Gbps EMLの周波数応答特性3dBカットオフ周波数と消光比のシミュレーション結果

### 3. EMLの評価結果

#### 3.1 波長スペクトル特性

データセンター通信では、複数の波長の送信デバイスを用いてそれぞれの光信号を合波するWDM通信が採用されており、1.6Tbps通信ではCWDM8(Coarse Wavelength Division Multiplexing 8)波長の200Gbps光デバイスが必要になる。図4に示すとおり、1,271~1,341nm間で10nm間隔合計8波長の200Gbps EMLチップをラインアップした。1本の光ファイバーで8波長の光信号を通信するWDM通信を実現可能にして、光ファイバー数削減による省スペースと低コスト化を可能にする。

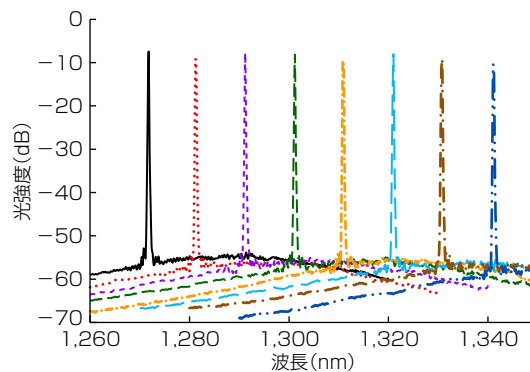


図4-CWDM8波長のEMLの発振波長スペクトル

#### 3.2 周波数応答特性

図5に、開発したEMLチップの周波数応答特性(S21)を示す。EMLチップはサブマウントにジャンクションアップでダイボンドしてボンディングワイヤをつなぐ従来型のアセンブリ技術によって実装され、サブマウントに直接RF

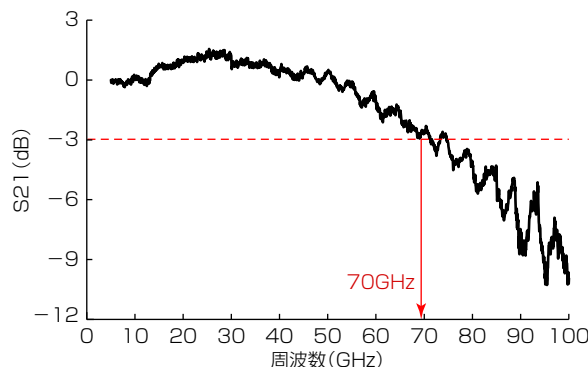


図5-EMLの周波数応答特性(S21)

(Radio Frequency)プローブをコンタクトして周波数応答特性を測定した。駆動条件は、チップ温度 $T_{LD} = 55^{\circ}\text{C}$ 、LD電流 $I_{op} = 100\text{mA}$ 、EA変調器のオフセットバイアス $V_{EA} = -2.0\text{V}$ である。3 dBカットオフ周波数は約70GHzであり、目標仕様( $\geq 60\text{GHz}$ )を満足する特性が得られている。

### 3.3 光波形の評価結果

図6に、開発したCWDM8波長のEMLチップのBTB(Back To Back)のPAM4変調動作時の光波形を示す。EMLチップを実装したサブマウントに直接RFプローブをコンタクトしてPAM4特性を測定した。駆動条件は、ボーレート113.4375Gbaud、変調電圧振幅( $V_{pp}$ )約1.5V、チップ温度 $T_{LD} = 55^{\circ}\text{C}$ 、LD電流 $I_{op} = 100\text{mA}$ である。変調速度は226.875Gbpsになる。EA変調器のセンターバイアス $V_c$ はそれぞれ図中で示したとおりである。示した波形は5 tapのTDECQ(Transmitter and Dispersion Eye Closure)リファレンスイコライザを適用したものである。全8波長で、明瞭な光波形が得られている。また、チップ端光出力でのOMA(Optical Modulation Amplitude)8.2~9.9dBm、Ex(Extinction-ratio)4.8~6.0dB、TDECQ1.3~2.5dBと目標仕様を満足する特性が得られている。

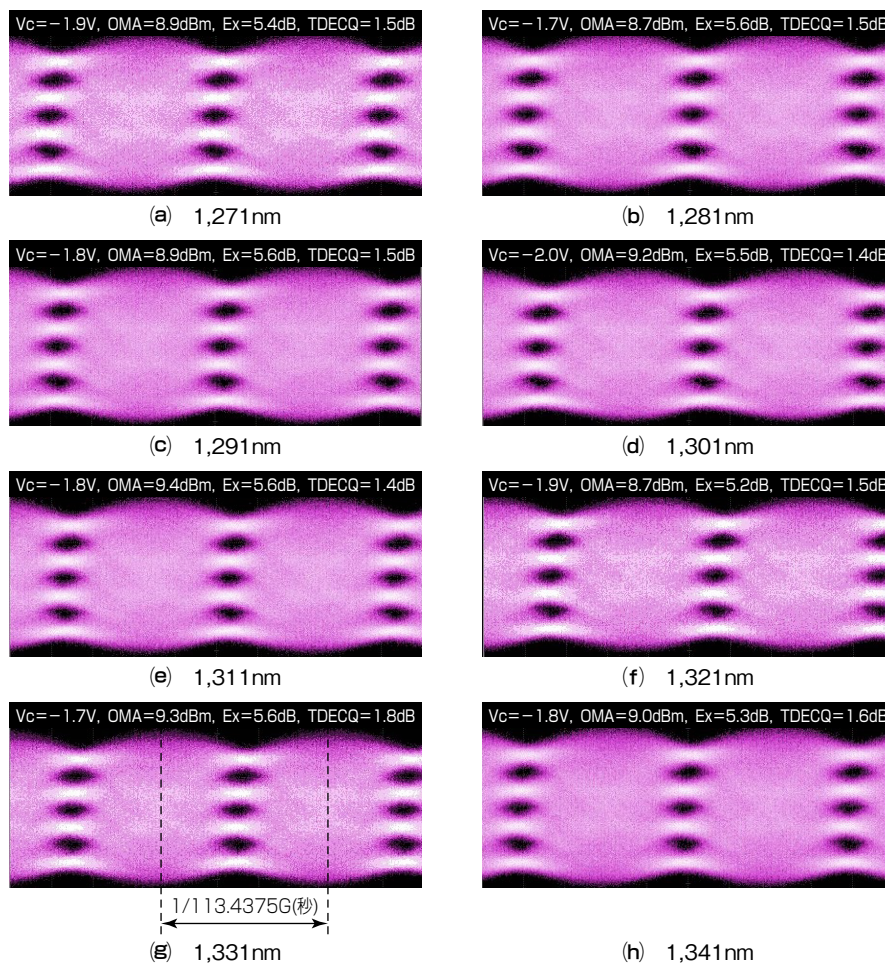


図6-226.875Gbps(113.4375Gbaud PAM4)変調動作時のEMLの光波形

表1に、開発したEMLの目標仕様及び評価結果を示す。開発したEMLは226.875Gbps変調を可能にする十分な特性を持っており、データセンターの次世代800Gbps/1.6Tbps通信に対応する超高速光デバイスを実現した。

表1-EMLの目標仕様及び評価結果

項目	目標仕様	評価結果
3 dBカットオフ周波数	$\geq 60\text{GHz}$	60~76GHz
OMA: 光変調振幅	$\geq 6.4\text{dBm}$	8.2~9.9dBm
Ex: 変調時消光比	$\geq 3.5\text{dB}$	4.8~6.0dB
TDECQ	$\leq 3.4\text{dB}$	1.3~2.5dB

出典: IEEE P802.3dj<sup>(2)</sup>

### 4. PDチップ設計

200Gbps用PDへの特徴的な要求として複数レーン化対応がある。例えば1台のトランシーバーに4レーンを集積する場合、4個のPDそれぞれに対して必要な結合効率が得られるように光を入射する必要があるが、レーン数が増えるほど光軸調芯に時間とコストがかかる。光トランシーバー製造時の低コスト化のためには受光領域サイズが大きいことが望ましく、受光領域サイズが比較的小さい導波路型構造ではなく受光領域サイズ拡大が比較的容易な面入射型構造が好適である。しかし、面入射型構造で受光領域サイズを拡大することはpn接合サイズを拡大することと等価であり、素子容量増加につながる。この場合、RC時定数が大きくなり高速応答性が悪化することが知られている。例えば、レンズを集積していない一般的な裏面入射型構造(受光領域サイズφ15μm)の場合、50GHz以上の3dB帯域を得ることは困難である。また、広帯域化のために光吸収層を薄膜化した場合、感度は0.60A/Wに満たず、200Gbps用PDとして必要な仕様を満たせない。そのため、基板側から光を入射する裏面入射型PDの特性改善を図った。裏面入射型構造は、表面入射型構造とは異なりコンタクト電極部分でも光を受けられることができるため、同じ受光領域サイズの場合、pn接合径をより小さくし低容量化が可能になる。これによって広帯域化が実現できる。pn接合径縮小によって狭くなる受光領域サイズは、基板を凸レンズ状に加工し実効的な受光領域サイズを拡大することで補った。また、表面入射型構造では実現が難しい、高反射率の電極ミラー構造を採用することで高感度化も同時に実現を図った。

図7(a)に、開発した裏面入射型PDの断面構造を示す。半絶縁性Fe(鉄)ドーブInP基板上に、n型コンタクト層・n型InP層・アンドープInP層・光吸収層・アンドープInP窓層・p型コンタクト層を順にエピタキシャル成長している。光吸収層の厚さは、先に述べたとおり感度と帯域の両方に大きく影響するキーパラメーターであるため、広帯域と高感度を両立するために最適な厚さとしている。また、アンドープInP層は、実効的なキャリアの移動時間を増やさずに低容量化するために挿入しており、その厚さも広帯域化のために最適化している。

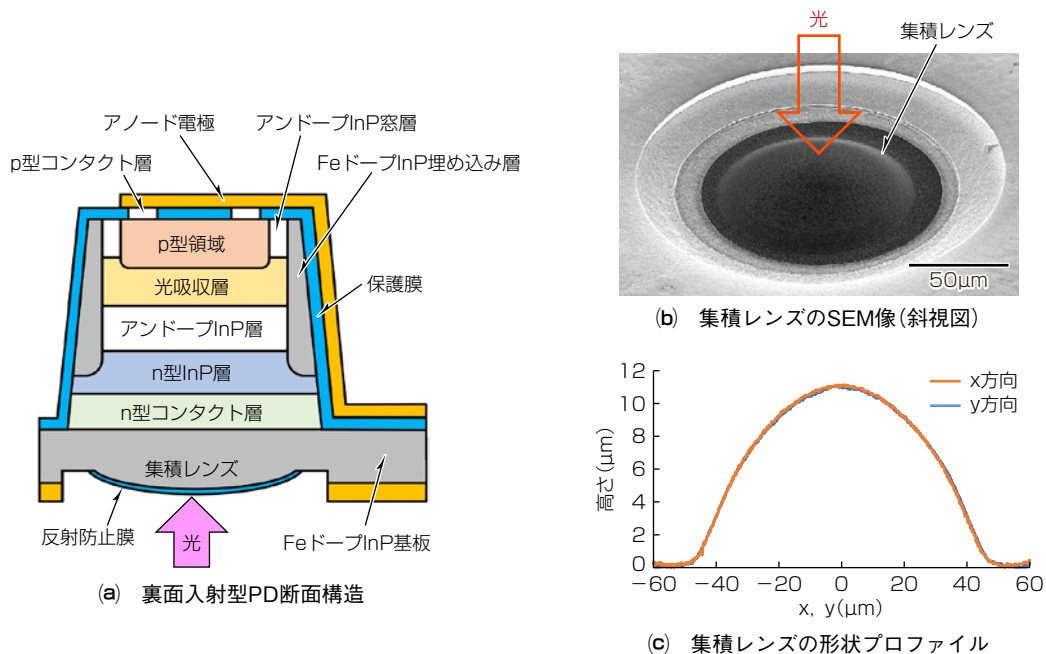


図7-裏面入射型PDチップの構造

受光部近傍以外の不要なエピタキシャル層はエッチング除去し、エッチング界面を保護するためにFeドーブInPを再成長し、半導体埋め込み構造を形成している<sup>(5)</sup>。アンドープInP窓層にp型領域を形成するため、Zn(亜鉛)を選択拡散しており、そのサイズは直径約10μmとした。この半導体埋め込み構造とZn選択拡散構造を採用することによって、界面準位の発生を抑制しpn接合側面を流れるリーク電流を低減することができるため、低暗電流化・高信頼性が期待できる<sup>(6)</sup>。また、この半導体埋め込み構造を採用することで、アノード電極とn型コンタクト層の間で発生する寄生容量を低減し広帯域化する効果も期待できる。p型コンタクト層に接続されているアノード電極はメタルミラー構造としても機能するよ

うに材料と厚さを選択している。基板側から入射し光吸収層を透過した光をメタルミラー構造で反射させ、再度光吸収層に戻すことで光吸収に寄与させている。これによって、光吸収効率を増加させ感度を向上させることができる。

基板側は、ドライエッチングとウェットエッチングを組み合わせることでFeドープInP基板を凸レンズ状に加工している。これによって、実効的な受光サイズを拡大できる。凸レンズの表面には反射防止膜を形成し、入射面での光の反射を防ぎ、反射戻り光低減と高感度化を実現している。図7(b)に、凸レンズ部のSEM(Scanning Electron Microscope)像(斜視図)を示す。また、図7(c)に、レンズ部の断面プロファイルを実験的に測定した実測値を示す。レンズに対しx方向・y方向のプロファイルを示しているがほぼ重なっており、方位依存性のない対称な凸レンズが形成されていることが確認できている<sup>(7)</sup>。

## 5. PDチップ評価結果

図8(a)に、開発した裏面入射型PDの電流電圧特性(暗状態)の測定結果を示す。室温で測定しており、5素子分の特性を重ねて示している。暗電流は、使用電圧2Vで約1pAと極めて低いことが確認できた。これは、半導体埋め込み構造とZn選択拡散構造による低暗電流化の効果が現れていることを示している。また、素子間の特性ばらつきも非常に小さいことが確認できている。

図8(b)に、暗電流の温度依存性を示す。暗電流は使用電圧2Vでの値である。温度の逆数と暗電流の関係での傾きが温度による活性化エネルギーを示しており、今回の測定結果からは約0.66eVと見積もられた。この値は、光吸収層に用いているInGaAs(ヒ化インジウムガリウム)のバンドギャップエネルギーとほぼ同じであり、この素子の暗電流はInGaAs光吸収層での拡散電流が支配的であることを示している。併せて、発生・再結合電流やリーク電流が小さいことを示しており、エピタキシャル層内の欠陥を介した暗電流や、接合側面の欠陥を介したリーク電流が少ないことを示唆する結果である。これも、Zn選択拡散・半導体埋め込み構造によるものと考えられ、暗電流の値自体が小さいだけでなく、欠陥が少なく信頼性の高い構造が得られていることが分かる。

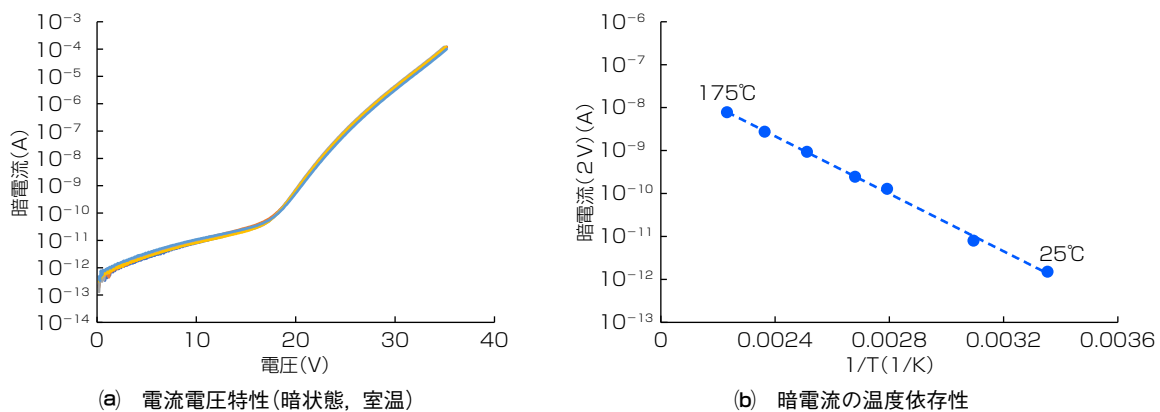


図8-電流電圧特性

図9に、開発した裏面入射型PDの二次元光電流分布の測定結果を示す。基板側からスポット径約2μmに集光した光を入射し、PDをx方向・y方向に走査しながら各点の光電流分布を取得しマッピングしている。PD電圧は2V、入射光の波長は1,310nmである。図9(a)は集積レンズがない場合の光電流分布であり、高い感度が得られる範囲(感度トランス)が約φ10μmであることが分かる。これは、集積レンズがない場合の受光領域サイズがpn接合サイズである10μmに対応していることを示している。図9(b)は集積レンズがある場合の光電流分布であり、レンズを集積することで感度トランスが約φ40μmに拡大できていることが分かる。これは、以前からある一般的な光軸調芯方法を使用可能とするサイズであり、複数レーンでの光軸調芯を考慮した場合に重要である。感度は約0.60A/Wが得られた。これは、光吸収層厚とメタルミラー構造の最適化によるものと考えられる。

図10に、周波数応答特性の測定結果を示す。PD電圧は2V、入射光の波長は1,310nm、光入力パワーは0dBmであり、PDチップに形成した電極パッドに高周波プローブで直接コンタクトして測定している。3dB帯域は約65GHzと高い値が得られており、100Gbaud動作に十分な値が得られている。また、周波数応答特性にピーキングがなく、なだらかに低

下していく形状であることから、過剰に外部のインダクタンスなどで持ち上がった特性ではないことも分かり、後段の配線パターンや増幅回路と組み合わせやすい特性になっている。

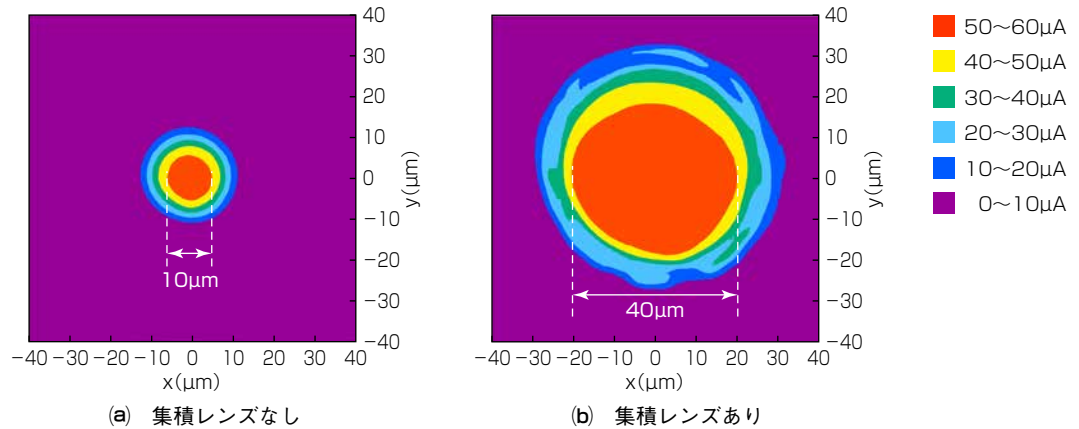


図9-二次元光電流分布

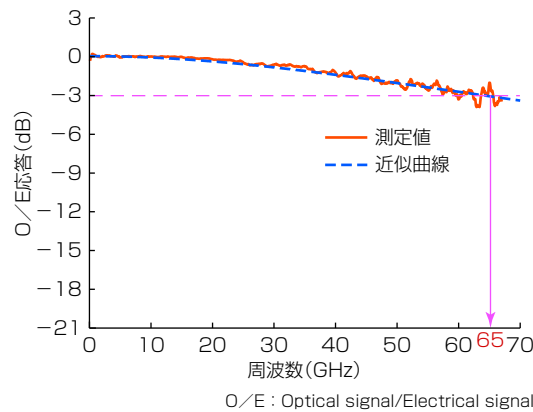


図10-周波数応答特性

## 6. む す び

今回、データセンターの次世代800Gbps/1.6Tbps通信に向けた、1波長当たり200Gbpsで動作する超高速EML及びPDを開発した。当社独自のハイブリッド導波路構造、裏面レンズ構造を採用し、設計パラメーターを最適化することで200Gbpsの超高速変調を可能にしており、データセンターの高速大容量化に貢献し得るものである。

## 参 考 文 献

- (1) 東 祐介, ほか: データセンター向け広動作温度範囲CWDM 100Gbps EML, 三菱電機技報, 97, No.3, 139~142 (2023)
- (2) IEEE P802.3dj 200 Gb/s, 400 Gb/s, 800 Gb/s, and 1.6 Tb/s Ethernet Task Force (2024)  
<https://www.ieee802.org/3/dj/index.html>
- (3) Morita, Y., et al.: 1.3 μm 28 Gb/s EMLs with hybrid waveguide structure for low-power-consumption CFP2 transceivers, 2013 Optical Fiber Communication Conference and Exposition and the National Fiber Optic Engineers Conference (2013)
- (4) 大和屋 武, ほか: 次世代100GbEトランシーバ向けハイブリッド導波路型EMLの低電圧・高温動作, 電子情報通信学会総合大会2013, C-4-18 (2013)
- (5) Nakaji, M., et al.: The balanced photodetector buried with semi-insulating InP, 2005 IEEE LEOS Annual Meeting Conference Proceedings (2005)
- (6) Takemura, R., et al.: 25Gbps × 4ch photodiode array with high responsivity for 100Gbps Ethernet, 36th European Conference and Exhibition on Optical Communication (2010)
- (7) Takemura, R., et al.: Low dark current backside-illuminated photodiode for 200 Gb/s operation with 40 μm wide alignment tolerance, 2023 Optical Fiber Communications Conference and Exhibition (2023)