

表面実装型サークュレーター

Surface-mount Type Circulator

柴田博信*
Hironobu Shibata
杉山勇太†
Yuta Sugiyma
垂井幸宣‡
Yukinobu Tarui

*鎌倉製作所
†情報技術総合研究所
‡鎌倉製作所(博士(工学))

要旨

AESA(Active Electrically Scanned Array)は、気象用レーダーなどに適用されている。近年、様々なレーダーシステムへのAESAの適用が増加している⁽¹⁾。また、防衛レーダーシステムへも適用されている。AESAは、多数の高周波送受信モジュールで構成されている。従来型高周波送受信モジュールは、アルミニウム筐体(きょうたい)に構成部品をねじで固定し、部品間を金リボンなどで接続する構成のため、小型化、低コスト化が課題であった。そこで、高周波送受信モジュールの全構成部品をリフロー実装で高周波回路基板に一括はんだ付けする構成に変更した。高周波送受信モジュールの構成部品の一つであるサークュレーターをリフロー実装可能な表面実装型にすることで、高周波送受信モジュールの小型化、低コスト化に貢献した。

1. まえがき

三菱電機が担う、艦船、航空機、飛しょう体などの防衛システムに用いられるレーダーシステムとして、AESAがある。AESAは、防衛システム以外に、気象用レーダー、人工衛星の地球観測用レーダー、衛星間通信などに適用されている。近年、様々なレーダーシステムへのAESAの適用が増加している⁽¹⁾⁽²⁾。高周波送受信モジュールは、AESAを差別化するキーパーツである。一つのAESAは数十個から数千個の高周波送受信モジュールで構成される。高周波送受信モジュールへの要求としては、高出力、高効率、小型・軽量、低コストが挙げられ、当社では、それらを実現するための研究、開発、設計、製造を行っている。

図1に高周波送受信モジュールの構成例を示す。従来型高周波送受信モジュールは、構成部品の各々をアルミニウム筐

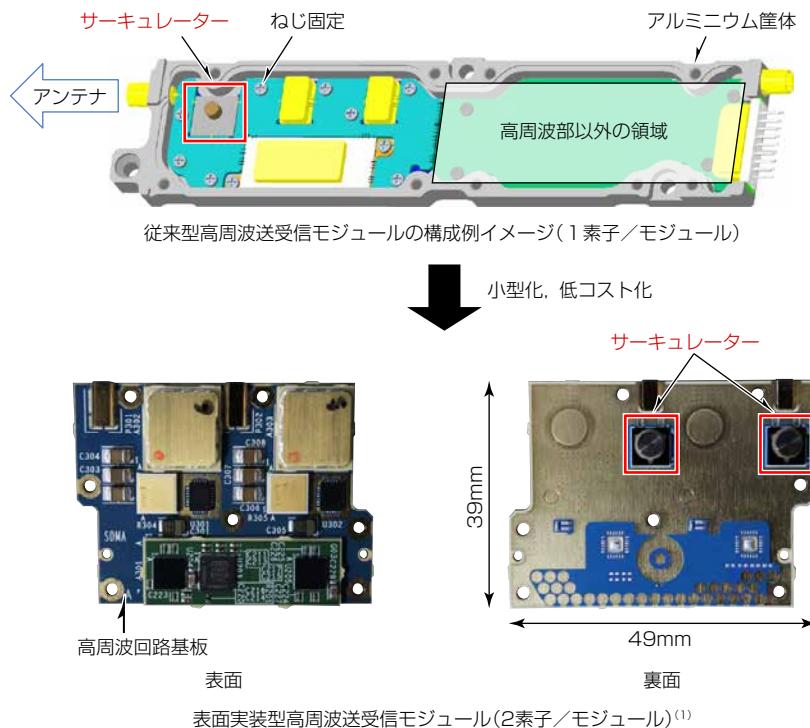


図1-高周波送受信モジュールの構成例

体にねじで固定し、金リボンなどで接続する構造のため、小型化、低コスト化が課題であった。そこで、高周波送受信モジュールに必要な全構成部品を、リフロー実装で高周波回路基板にはんだ付けする表面実装型に変更した。さらに、小型化、低コスト化を実現するため、構成部品の一つであり、高周波信号の方向を制御する受動素子であるサーキュレーターについて、リフロー実装に対応できる表面実装型サーキュレーターの開発を行った。

2. サーキュレーターの概要

サーキュレーターの主な構成要素は、フェライト、磁石である。フェライトは、一般的に酸化鉄を主体とした焼結セラミックスであり、1930年に東京工業大学で発明された。磁石は、一般的に保磁力が高いネオジム磁石やサマリウムコバルト磁石などを適用し、磁気回路の調整のために金属キャップを適用することもある。磁石はフェライトに接着し、固定される。フェライトには、高周波信号を伝送する電気的配線が施され、磁石で発生する直流磁場をフェライトに印加することによるファラデー効果によって、高周波信号の方向制御が可能になる。

サーキュレーター適用回路例を図2に示す。Port 1のアンテナからの入力信号は、Port 3の受信回路には伝送するが、Port 2の送信回路には伝送しない。これは、Port 3とPort 2間、Port 2とPort 1間も同様である。こうした特性を利用し、サーキュレーターはアンテナと高周波送受信モジュール間の高周波信号の送受信経路切替えに適用されている。サーキュレーターを高周波送受信モジュールに適用する主なメリットは次のとおりである。

- (1) 受動素子であるため、半導体チップなどの能動素子と異なり、電源供給が不要である。
- (2) 送受信一体の高周波送受信モジュール構成が可能になり、小型化できる。

なお、逆方向への高周波信号の伝送は、磁石の極性を逆にすることで可能になる⁽³⁾⁽⁴⁾。

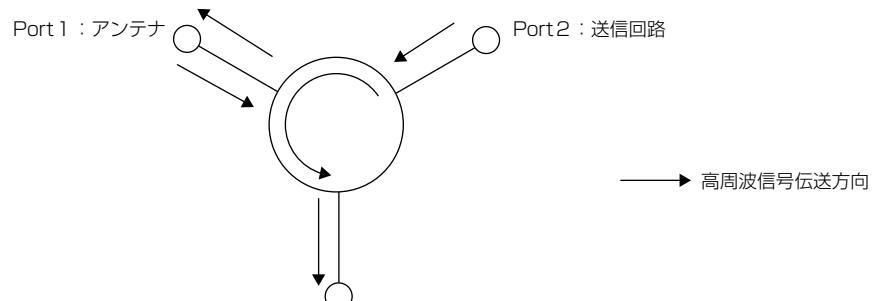


図2-サーキュレーター適用回路例⁽³⁾

3. 表面実装型サーキュレーターの開発結果

3.1 サーキュレーターの表面実装化

一般的に表面実装が可能な構造としては、主として、FC(Flip Chip)型、LGA(Land Grid Array)型、BGA(Ball Grid Array)型、PGA(Pin Grid Array)型などの構造があり、どれも高周波回路基板へのリフロー実装が可能になることから、高周波送受信モジュールの小型化、低コスト化が可能である。高周波回路基板と部品間の接合材料は、はんだ、金バンプ、ピンなどがある。各々部品の寸法、材質、温度、湿度、振動、衝撃、寿命などの組立て仕様、製品要求仕様によって適正な構造を選定する必要がある⁽⁵⁾。

このことを考慮し、サーキュレーターを表面実装化するに当たって、従来型との主な変更点を図3と次に示す。

- (1) フェライト表裏面導通構造(スルーホール構造)
 - (2) 高周波回路基板、フェライト、接合材料のBGA／はんだ構造による立体接合構造
- (1)(2)の詳細に関してはそれぞれ、3.2節、3.3節に示す。

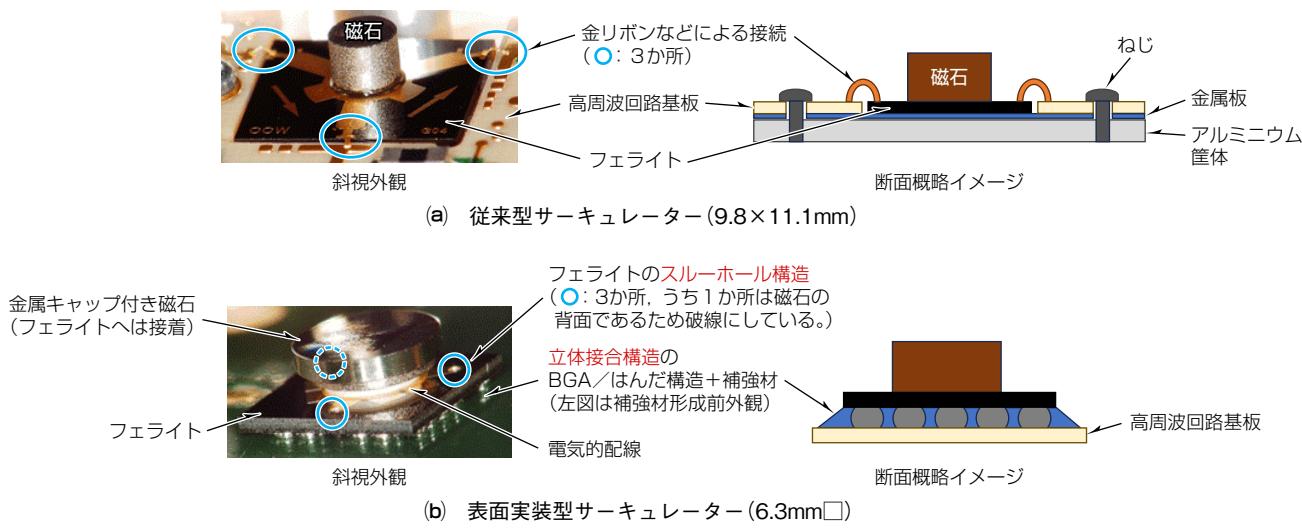


図3-サーキュレーターの構成例

3.2 表面実装型サーキュレーターの電気性能

フェライトは焼結セラミックスであるため、一般的な高周波回路基板のようにドリル加工によるスルーホールの形成ができない。また、サーキュレーターに適用するフェライトの原材料は特殊であるため、グリーンシート法などによる多層フェライト基板は市場に出ておらず、研究開発のリスクが高い。そのため、表面実装型サーキュレーター向けに、ドリル加工などの機械加工によらない、スルーホール形成技術を確立した。

スルーホールを設げずに、フェライトの表裏に形成した配線間の容量結合によって信号を伝送した場合(以下“容量結合方式”という。)と、フェライト基板にスルーホールを設けた場合(以下“スルーホール方式”という。)とで高周波信号伝送特性の比較を行い、スルーホール形成技術の適用効果を示す。

両方式の概念図を図4に示す。磁石は省略している。両方式とも高周波回路基板上の配線とフェライトの底面配線とは、3.3節で述べる接合材料を介して接続されている。容量結合方式は、フェライトの底面配線と天面配線間の容量結合を用いて信号を伝送する方式である。一方、スルーホール方式は、フェライトに設けられたスルーホールを介して、表裏面を電気的に接続することで、信号を伝送する方式であり、図3に示す表面実装型サーキュレーターの構成である。

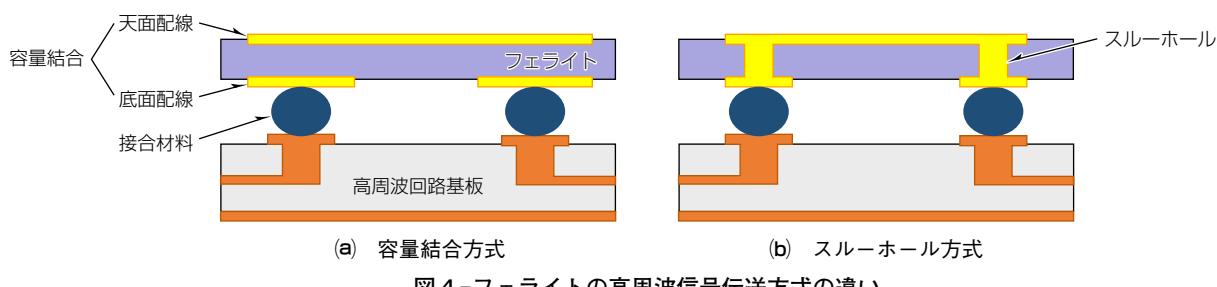


図4-フェライトの高周波信号伝送方式の違い

解析モデルの斜視図を図5に、解析結果を図6に示す。磁石は省略している。規格化周波数0.89から1.11の範囲で、反射特性目標を-15dB以下、アイソレーション特性目標を-15dB以下、通過特性目標を-0.75dB以上とした場合、容量結合方式からスルーホール方式に変更することで、電気性能が大幅に改善し、目標を達成した。

3.3 表面実装型サーキュレーターの構造設計

サーキュレーターを表面実装化するには、高周波回路基板に対して、フェライトは接合材料を介して立体接合する必要がある。図3に示したとおり、従来型サーキュレーターでは金リボンなどの接続によって、アルミニウム筐体や他部品との線膨張差の影響を吸収する構造になるため、フェライトなどのサーキュレーターを構成する部材又は接合材料の構造強度がサーキュレーターの機能性能に与える影響はほぼなかった。

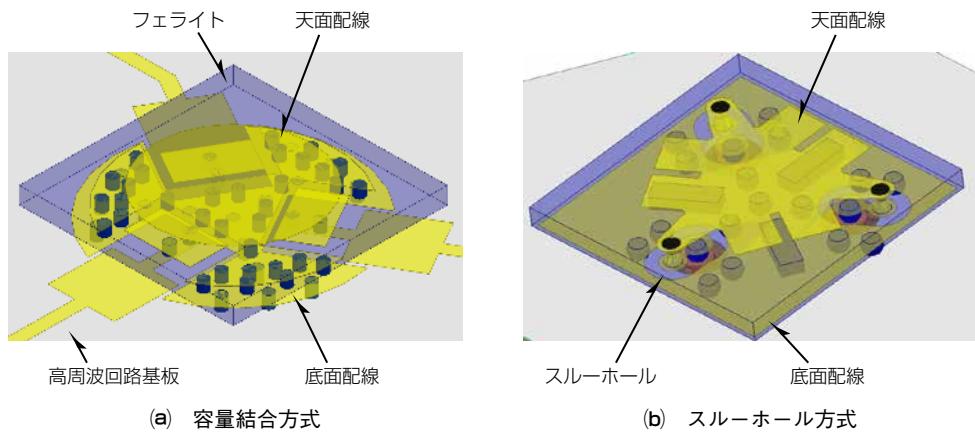


図5-解析モデル

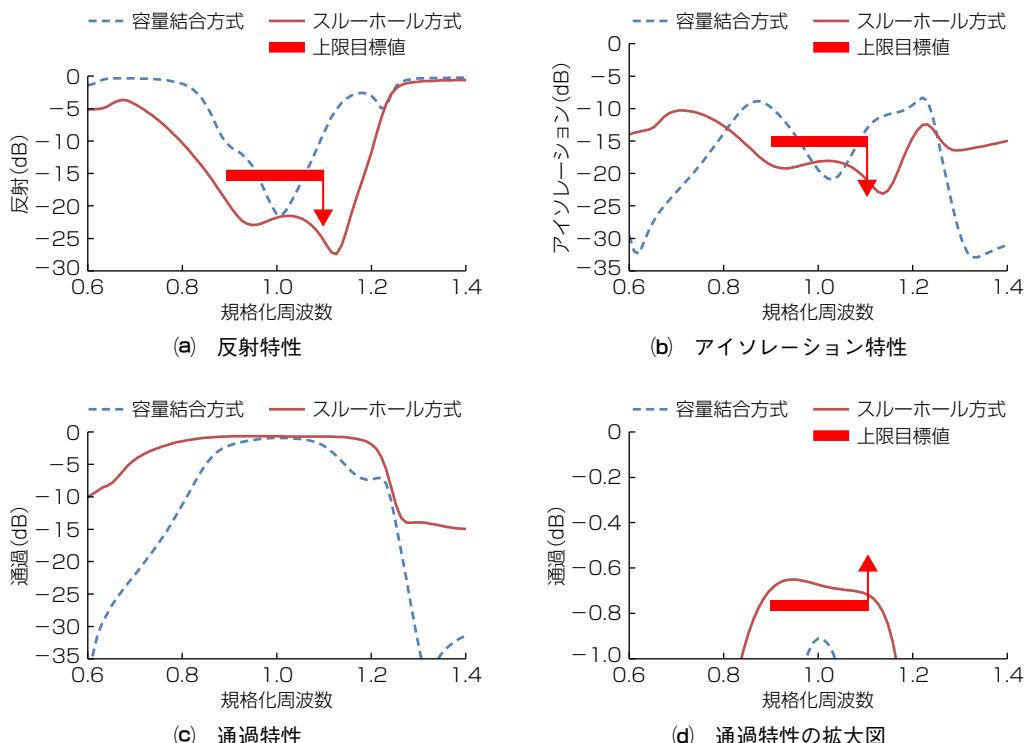


図6-解析結果

一方、立体接合の場合は、高周波回路基板の線膨張率(約16ppm/K)に対して、フェライト(約11ppm/K)を表面実装するため、フェライト、及び接合材料の構造強度の確保が重要である。組立て条件や製品使用環境によってフェライトや接合材料に発生する応力が、構造強度以上になった場合、フェライトの破損や接合材の破断によって機能が喪失するリスクがある。

最初に、接合構造と接合材料の選定を行った。一般的には表1に示す接合構造、材料がある⁽⁵⁾。FC／金バンプ構造は半導体ペアチップなどの微小サイズの適用が一般的であるため、サーキュレーターのような大型構造では応力緩和効果が

表1-接合構造／材料比較⁽⁵⁾

接合構造／材料	凡例：良○>○>△>否×		
	応力緩和	コスト	当社実績
BGA／はんだ	○	○	○
FC／金バンプ	×	△	△
LGA／はんだ	×	○	△
PGA／ピン	○	×	△

得られない。LGA／はんだ構造も、高周波回路基板とフェライトの接合厚みが薄いため同様である。PGA／ピン構造は、接合構造にピンなどの構造材料を用いる構造であるが、新たにピンなどの構造材料が必要であり、高コストになる。したがって、表面実装型サーキュレーターでは、応力緩和効果を得られ、かつ、小型化、低コスト化が実現可能であり、当社での実績があるBGA／はんだ構造を適用した。

次に、選定したBGA／はんだ構造での、補強材有無での熱応力解析結果を示す。補強材には、アンダーフィル材を適用した。アンダーフィル材は、流動性が高い接着剤であり、一般的に高周波回路基板などに部品の構造強度を補強するため、はんだ付けした後に、部品と高周波回路基板の間隙に毛細管現象を利用して注入し、固定する。解析モデルを図7に示す。アンダーフィル材の補強効果を見極めるため、フェライト、はんだ、高周波回路基板だけの構成とし、フェライトの対称軸で2分割し、アンダーフィル材有無の2水準とした。温度変化範囲は、製品要求に応じて最高温度+125°Cから最低温度-55°Cとし、高周波信号伝送部のはんだに発生するひずみ(%)で比較を行った。

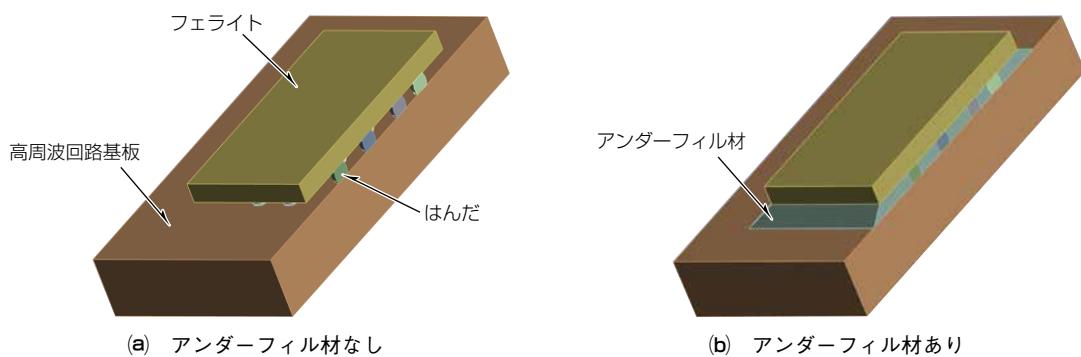


図7-解析モデル

解析結果を表2と図8に示す。図8は図7の対称軸面の解析結果である。アンダーフィル材の適用によって、高周波信号を伝送するはんだ接合部に発生するひずみが1.4%から0.2%と大幅に低減され、目標とするひずみ1.0%以下を達成した。

表2-高周波信号伝送部のはんだに発生するひずみ比較結果

構造	ひずみ(%) 目標<1.0	結果
(a) アンダーフィル材なし	1.4	×
(b) アンダーフィル材あり	0.2	○

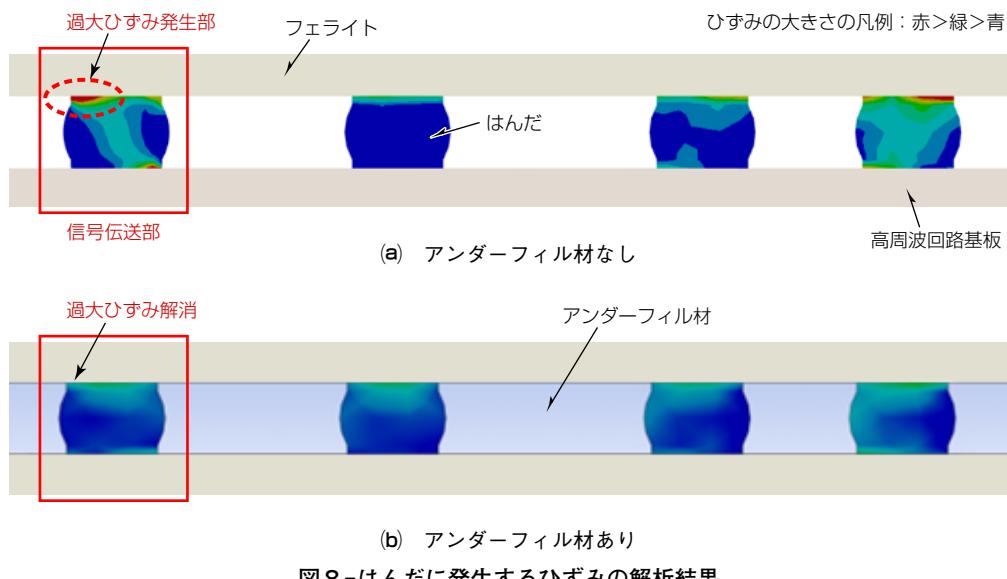


図8-はんだに発生するひずみの解析結果

4. む す び

防衛レーダーシステムのAESAに適用されている高周波送受信モジュールの小型化、低コスト化を実現に向けて、表面実装型サーキュレーターの開発を完了した。表面実装型サーキュレーターは、フェライトへのスルーホール構造の適用、BGA／はんだ構造の適用、及びアンダーフィル材による補強によって、防衛レーダーシステムの厳しい機能性能の要求仕様を満足できた。

今後、防衛レーダーシステムは、更なる高出力化、高効率化、軽量化、小型化、低コスト化の要求が加速されると予想されるため、本稿で述べた表面実装型サーキュレーターへの更なる厳しい機能性能の要求が見込まれる。高難易度の開発が必要になるが、社内外の技術力の結集によるイノベーションの加速によって、魅力的な製品を開発していく。

参 考 文 献

- (1) Tarui, Y., et al. : X band low-cost GaN TR module with anti-radiation structure, 2016 IEEE MTT-S International Microwave Symposium, 1~4 (2016)
- (2) Holpp, W. : The new generation of European E-scan fighter radars, 2010 IEEE MTT-S International Microwave Symposium, 530~533 (2010)
- (3) 岡村宗治：マイクロ波フェライトサーキュレータの比帶域幅に関する工学的研究, 京都大学 (1976)
- (4) 岡本 明：フェライトの発明と成長の80年, 粉体および粉末冶金, 57, No.10, 667~671 (2010)
- (5) 半導体技術ロードマップ専門委員会：WG7 実装2007年度報告書, 第9章 (2007)
<https://semicon.jeita.or.jp/STRJ/report/2007/09.pdf>

