

高耐圧SBD内蔵MOSFETモジュール のサージ電流耐量向上

沖元 慈*
Shigeru Okimoto
廣中陽一*
Yoichi Hironaka
羽鳥憲司*
Kenji Hatori

菅原勝俊†
Katsutoshi Sugawara

Improvement of Surge Current Capability of High Voltage SBD-embedded
SiC MOSFET Module

*パワーデバイス製作所
†先端技術総合研究所(博士(工学))

要 旨

ワイドバンドギャップ半導体として注目されるSiC(シリコンカーバイド)材料を適用した製品として、新たに高耐圧SBD(Schottky Barrier Diode)内蔵MOSFET(Metal-Oxide-Semiconductor Field-Effect-Transistor)モジュールを開発した。SBD内蔵MOSFETはSiC製品を扱う上で重要な信頼性課題であるバイポーラ劣化のリスクを最小化し、高い製品信頼性を提供する。一方で、一般的にSBD内蔵MOSFETはサージ電流耐量が低いという欠点があることが広く知られていた。三菱電機はSBD内蔵MOSFETのサージ電流耐量を向上させるための新たなデバイス構造を開発した。これによって、SBD内蔵MOSFETモジュールのサージ電流耐量をバイポーラデバイスである従来のSi(シリコン)製品と同等以上にまで向上させた。

1. ま え が き

現在、大電流・高電圧を扱うパワーモジュールの市場は従来のSi製品からSiC製品への変遷期にある。ワイドバンドギャップ半導体であるSiCを用いたMOSFETはSi-IGBT(Insulated Gate Bipolar Transistor)よりも大幅な低損失化を実現し、電力変換機器の省電力化や小型化に貢献している。一方で、パワーエレクトロニクス分野で長年研究が行われてきたSiと比較してSiCの歴史はまだ浅く、SiC-MOSFETの信頼性に関する議論は現在でも世界各地で活発に行われている。SiC-MOSFETの信頼性に関する議論の一つに、バイポーラ劣化が挙げられる。MOSFETの構造上、デバイス内部にボディダイオードが形成され、バイポーラ電流が流れると正孔注入によってSiCの基底面転位を起点として積層欠陥が拡張する。これによって製品の長期間使用ではオン電圧の増加が懸念される。特にチップ総面積が大きくドリフト層が厚い高耐圧製品でバイポーラ劣化のリスクが高くなるため、SiCを扱う上ではこれを抑制する技術が重要になる。

当社は鉄道用途向けで耐電圧3.3kV以上のフルSiC製品を世界に先駆けて(注1)開発及び市場投入し、脱炭素社会実現への貢献とともにSiCに関する知見や技術を積み重ねてきた。SiC-MOSFETチップのバイポーラ劣化を防止するための特殊なスクリーニング試験の実施やフリーホイールダイオードとして機能するSBDチップをモジュール内に搭載することで、提供する製品の高い信頼性を確保している。しかしながら、耐電圧3.3kVのMOSFETチップのボディダイオードにバイポーラ電流を流さないようにするには、MOSFETチップの約1.3倍の大きさのSBDチップが必要になる⁽¹⁾⁽²⁾。SBDチップ搭載に際して、モジュール内の大きなスペース確保や大幅なコスト増加を余儀なくされていた。今回、高い製品信頼性が要求される高耐圧帯用途向けに、SBDをMOSFETチップ内に内蔵した耐電圧3.3kVのSBD内蔵MOSFETモジュール(図1)

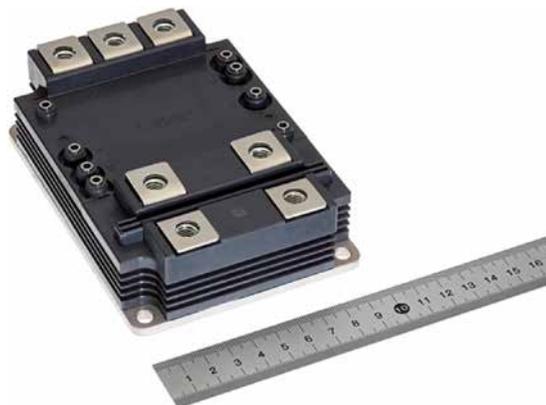


図1-高耐圧SBD内蔵MOSFETモジュール

を新たに開発した。SBD内蔵MOSFET構造によってボディダイオードへの通流を抑制することでバイポーラ劣化の課題は解決される。一方で、SBD内蔵MOSFETは大電流領域での導通損失が大きいため、一般的にサージ電流耐量が小さいという欠点があることが広く知られている。

本稿ではSBD内蔵MOSFETモジュールのサージ電流耐量向上を実現した方法について述べる。

(注1) 2017年5月11日現在、当社調べ

2. サージ電流耐量向上を実現する新たなSBD内蔵MOSFET構造

サージ電流耐量を向上させるSBD内蔵MOSFETの新規構造を図2に示す。SBD領域の一部をp-wellで充填してSBDを不活性化させ、意図的にボディダイオード動作する極小領域を作り込む。この部分をBMA(Bipolar Mode Activation)セルと呼ぶ。BMAセルは、SBD内蔵MOSFETのサージ電流耐量を向上させるために、主として二つの大きな役割を持っている。

役割の一つ目は、機器の異常動作時にパワーモジュールに対してサージ電流耐量が要求される場合に限り、SBD内蔵MOSFETのボディダイオードを動作させる。大きな事故電流がパワーモジュールに印加されたとき、SBD内蔵MOSFETチップ内のBMAセルに注入されたキャリアはBMAセルに隣接するセルに向かって拡散する。拡散したキャリアによって隣接するセルのドリフト抵抗が低下し、ボディダイオードに印加される電圧が増加することでそのセルのボディダイオードが動作を開始する(図3)。このボディダイオード動作の伝搬はチップ全体に瞬時に広がる⁽³⁾。そのため、BMAセルとして必要とされる面積はSBD内蔵MOSFETチップの総面積の1%未満と非常に小さく、電気的特性はBMAセル非搭載のモジュールと同等になる点もこの構造の優れたところである。過電流領域ではボディダイオードを動作させることで伝導度変調を利用し、大電流通流時の電力消費を抑制してサージ電流耐量向上を実現した(図4)。ボディダイオードへの通流によるバイポーラ劣化の影響度は、非常時等の限られた回数であれば想定しやすく、そのリスクを最小限に抑えることができる。開発したSBD内蔵MOSFETモジュールは、機器の通常動作時にはボディダイオード動作が伝搬しないようBMAセルの寸法及び配置数等を設計している。

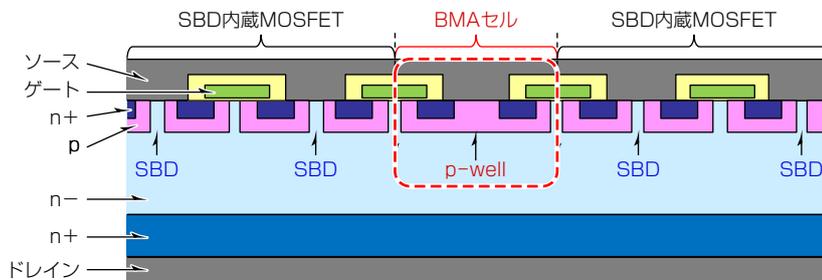


図2-サージ電流耐量向上を実現する新たなSBD内蔵MOSFET構造

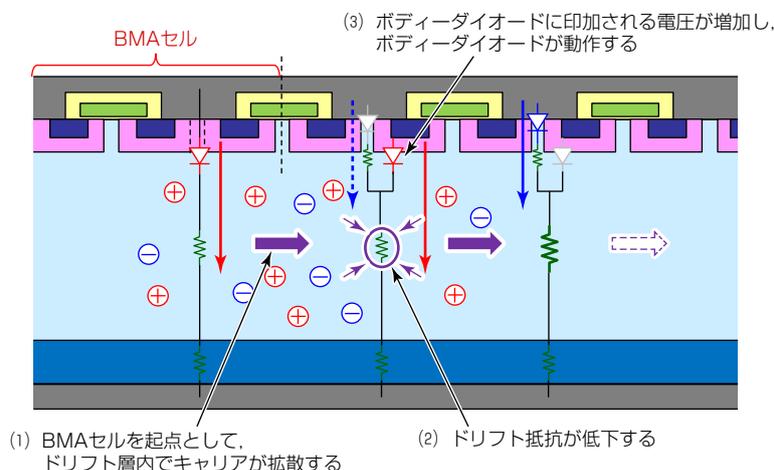


図3-バイポーラ動作の伝搬

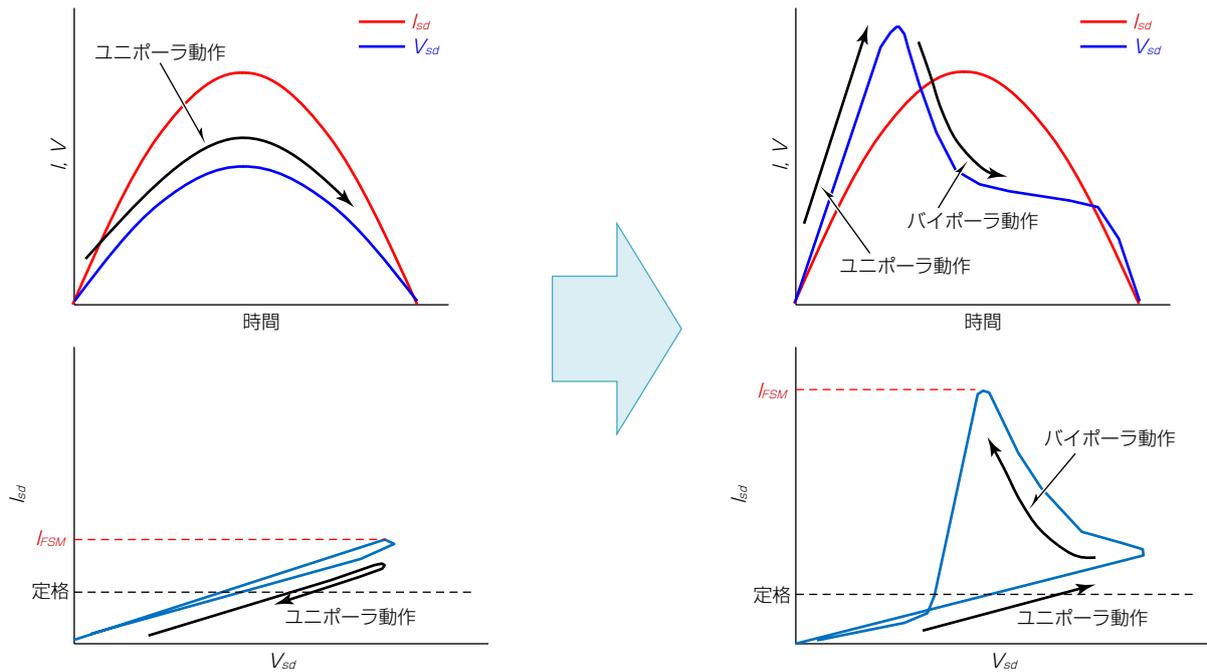


図4-伝導度変調によるサージ電流耐量向上

BMAセルの主な役割の二つ目は、モジュールに搭載されるSBD内蔵MOSFETチップの特性ばらつきの影響を最小化させることである。大電力を扱うパワーモジュールでは、複数の半導体チップを並列接続してモジュール内に実装するのが一般的である。半導体チップ単体では大きなサージ電流耐量を持っていたとしても、パワーモジュールとして組み上げたときにそのサージ電流耐量をチップ単体のサージ電流耐量の和にすることは困難である。その理由は、複数チップ間の特性ばらつきによって早期に動作するチップに電流が集中してしまい破壊に至るためである。これはパワーモジュールのサージ電流耐量評価後の並列接続したチップの外観からも裏付けられる。BMAセル非搭載のモジュール評価ではチップ表面の電極材として用いられるアルミニウムの溶融が一部のチップで確認されており、これらのチップに大電流が流れたことを示唆している(図5)。ボディダイオードの動作タイミングを決めるチップ特性値は、MOSFETチップ内に作り込むSBD領域の幅に大きく依存する。SBD領域の幅はウエハプロセス上の制約によってばらつくため、現時点では大幅に製造精度を向上させてコントロールすることは困難である。その対策としてBMAセルとして意図的にボディダイオード領域を作り込むことで、スナップバック電圧のばらつきを抑えるとともにその特性値を任意に設計できるようにした。

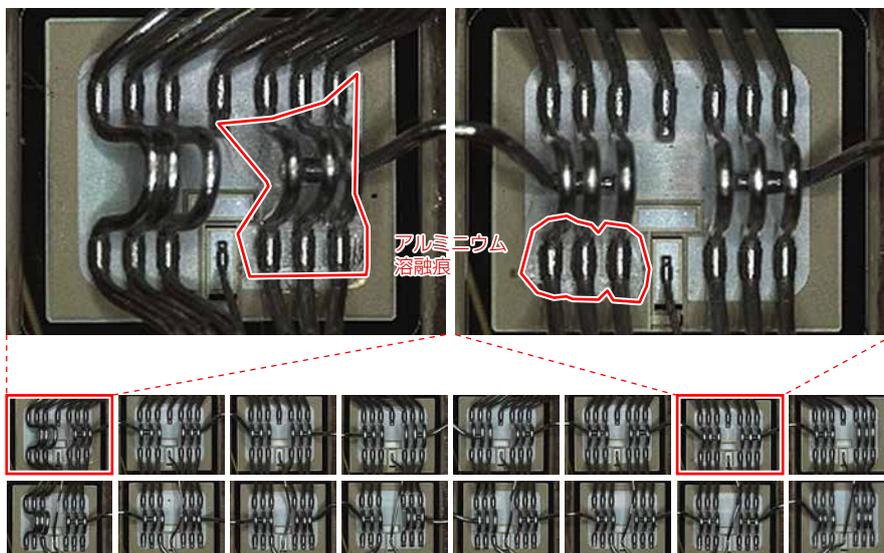


図5-電流集中による早期破壊

図6にSBD内蔵MOSFETチップのボディダイオード動作開始電圧の測定結果を示す。BMAセル非搭載の場合と比較して、BMAセルを採用した場合の測定結果ではボディダイオード動作開始電圧のばらつきが小さくなっていることが分かる。このようにチップ間の特性ばらつきを抑制し、過電流が流れたときに特定のチップへ電流が集中するのを防止することでサージ電流耐量を向上させた。

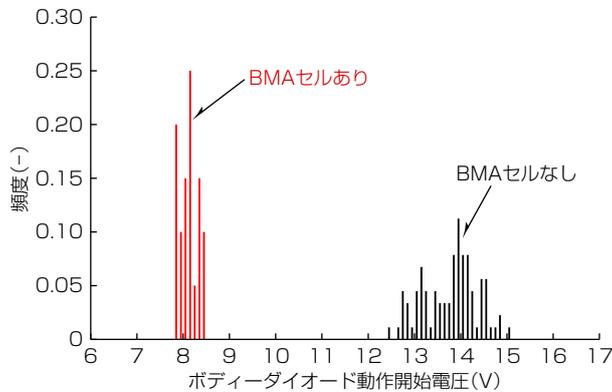


図6-ボディダイオード動作開始電圧の特性ばらつき

3. 開発したSBD内蔵MOSFETモジュールのサージ電流耐量

BMAセルを採用したSBD内蔵MOSFETモジュールのサージ電流耐量を測定した。この製品は定格電流800Aの3.3kVフルSiCパワーモジュール(FMF800DC-66BEW)である。サージ電流耐量の測定は、通電前初期温度 $T_j = 175^\circ\text{C}$ 、パルス幅 $t_p = 10\text{ms}$ の条件で、破壊に至るまで印加電流を徐々に増加させた。この測定でのSBD内蔵MOSFETモジュールの破壊モードは全てゲートショートであり、故障判定後もドレイン-ソース間降伏電圧は3.3kVを維持している。2章で述べたように、サージ電流による熱エネルギーでチップ表面のアルミニウムが溶融するに伴い、チップ表面近傍に位置するゲート部のバリアーメタル及び層間絶縁膜にダメージが入ることでゲートショート故障を引き起こすと考えられる。SBD内蔵MOSFETモジュールの測定結果を図7に示す。参考として、定格電流600AのSiモジュール(CM600DA-66X)の測定結果と比較した。それぞれのモジュールの定格電流値を考慮しても、SBD内蔵MOSFETモジュールは従来のSiモジュールと同等以上のサージ電流耐量を持っていることを確認した。

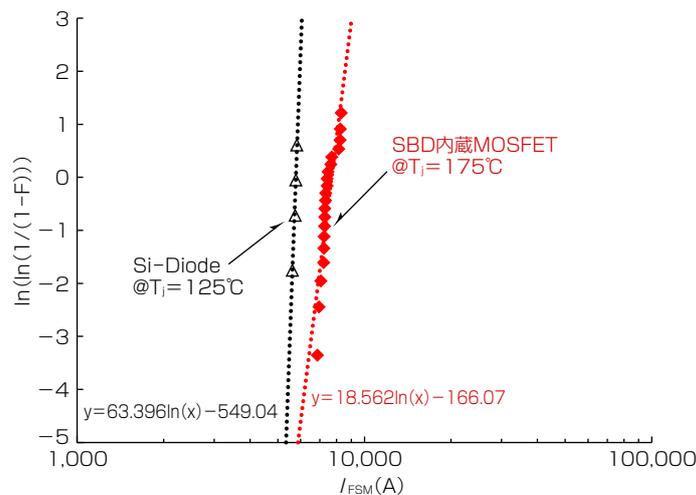


図7-SBD内蔵MOSFETモジュールのサージ電流耐量

また、パワーモジュールが適用される電力変換機器の設計では、サージ電流耐量のパルス幅依存性データも重要になる。特に今回開発したSBD内蔵MOSFETモジュールは、BMAセルを起点としてバイポーラ動作を伝搬させるため、短いパ

ルス幅条件下でもチップ全体へのバイポーラ動作伝搬が完了し、想定されるサージ電流耐量を持っているかを評価する必要がある。通常、サージ電流耐量特性を定義するパルス幅条件 $t_p = 10\text{ms}$ に加えて、 $t_p = 1\text{ms}$ 、 2ms の条件で測定した。想定されるサージ電流耐量について、SBD内蔵MOSFETの電気抵抗 R はボディダイオードが十分に動作している場合で一定と仮定すると、熱抵抗特性 $Z_{th(j-c)}$ による次の式を用いてサージ電流耐量のパルス幅依存性を近似的に算出できる。

$$Z_{th(j-c)}(t_p) = \sum_{i=1}^n R_i \left\{ 1 - e^{-\left(\frac{t_p}{\tau_i}\right)} \right\}$$

$$I_{FSM}(t_p) = I_{FSM}(10\text{ms}) \times \sqrt{\frac{Z_{th(j-c)}(10\text{ms})}{Z_{th(j-c)}(t_p)}}$$

SBD内蔵MOSFETモジュールの熱抵抗特性から算出したサージ電流耐量のパルス幅依存性を図8に示す。このグラフ上にはサージ電流耐量の測定結果から算出される故障率1%の点をプロットしている。想定されるサージ電流耐量と測定結果は同等の傾向を示していることが分かる。これはパルス幅が短い領域でもBMAセルを起点とするバイポーラ動作の伝搬は瞬時に行われて十分に完了しており、SBD内蔵MOSFETモジュールのサージ電流耐量の向上が可能であることを示している。

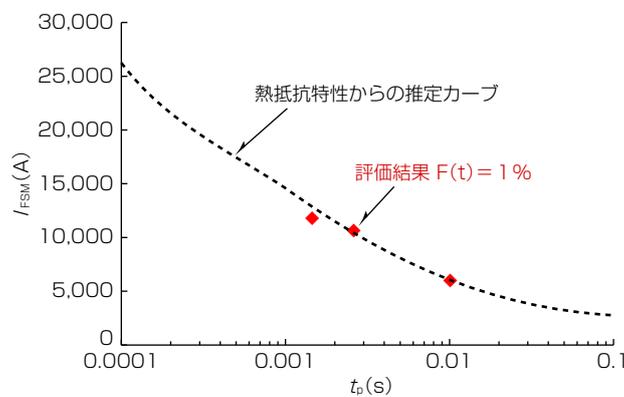


図8-SBD内蔵MOSFETモジュールのサージ電流耐量パルス幅依存性

4. むすび

社会インフラを担う鉄道や電力システム用途では、高い製品信頼性が要求される。これらの電圧レベルの高い用途では、SiCが持つ信頼性課題の一つであるバイポーラ劣化のリスクが比較的大きくなり、製品信頼性を確保する技術が非常に重要である。今回開発したSBD内蔵MOSFETモジュールはボディダイオード通流によるバイポーラ劣化のリスクを最小化し、高い製品信頼性を提供する。SBD内蔵MOSFETモジュールは一般的にサージ電流耐量が低いという欠点があることで広く知られていたが、本稿ではその課題に対する解決策を示した。従来のSi半導体製品と比較して大幅な高効率化を可能にしたSiCパワーモジュール製品の提供によって、脱炭素社会の実現に貢献していく。

参考文献

- (1) Hino, S., et al.: Demonstration of SiC-MOSFET Embedding Schottky Barrier Diode for Inactivation of Parasitic Body Diode, Materials Science Forum 2017, **897**, 477~482 (2017)
- (2) Kawahara, K., et al.: Impact of Embedding Schottky Barrier Diodes into 3.3 kV and 6.5 kV SiC MOSFETs, Materials Science Forum 2018, **924**, 663~666 (2018)
- (3) Iijima, A., et al.: Improving Surge Current Capability of SBD-Embedded SiC-MOSFETs in Parallel Connection by Applying Bipolar Mode Activation Cells, Proceedings of ISPSD 2023, 238~241 (2023)