

5G基地局用広帯域 10W級GaN増幅器モジュール

坂田修一*
Shuichi Sakata
田口巴里絵†
Marie Taguchi
寺西絵里‡
Eri Teranishi

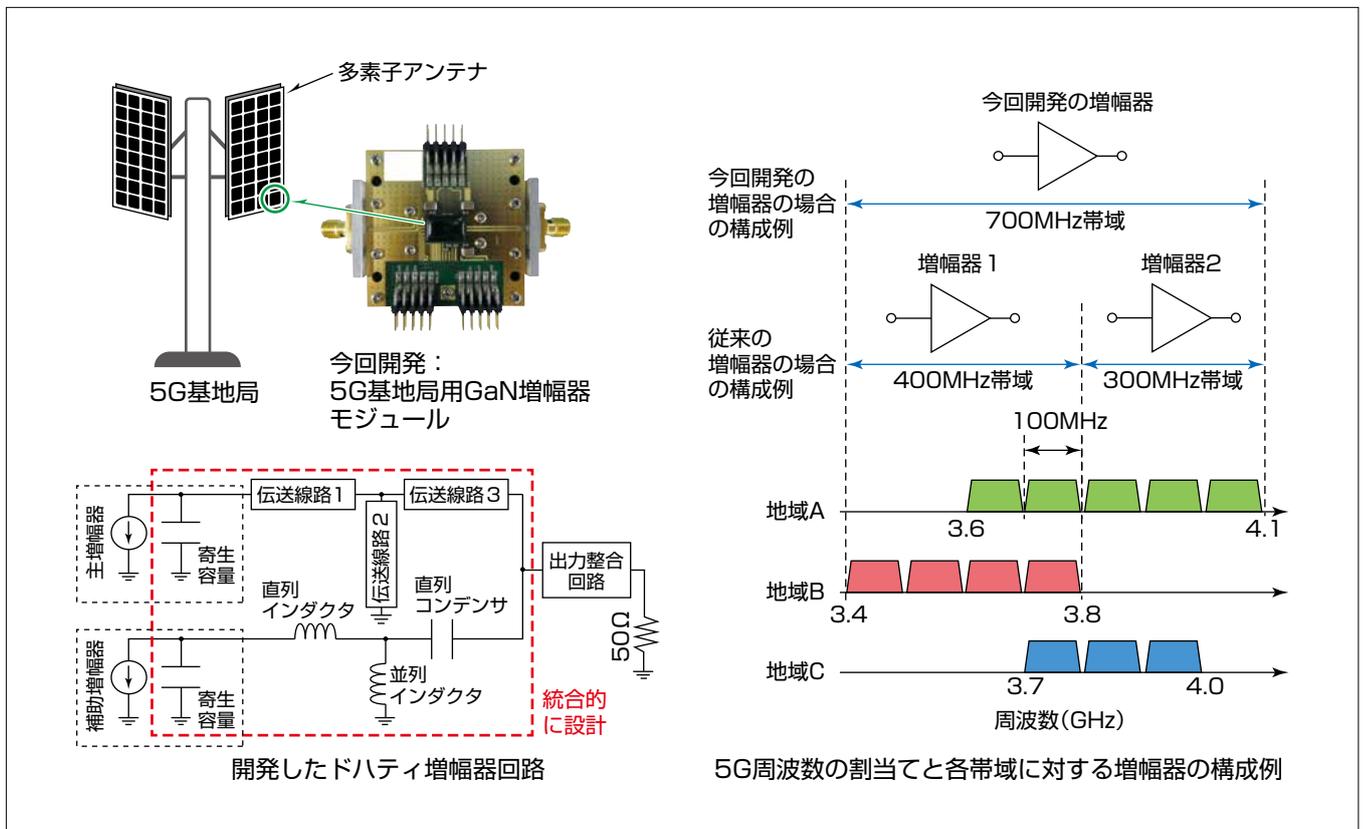
嘉藤勝也‡
Katsuya Kato
小松崎優治*
Yuji Komatsuzaki

10W Class, Wideband GaN Power Amplifier Module for 5G Base - Stations

要旨

近年、高速・大容量通信の需要に対応するため、第5世代移動通信システム(5G)の普及が拡大している。一つの増幅器モジュールで様々な周波数に対応できれば、5G基地局の無線装置ユニットの低コスト化や共用化に貢献できる。これまで増幅器モジュールの最終段に用いているドハティ増幅器が狭帯域であるため、このような広帯域化は困難であった。また、以前から小型・高効率・広帯域を実現する手法として提案されているT型回路をドハティ増幅器の主増幅器側に用いて、補助増幅器側には回路を配置せずに、トランジスタの寄生容量を利用してドハティ増幅器に特徴的なインピーダンス変調回路を構成する設計手法⁽¹⁾は、このモジュール構成の場合は補助増幅器側に回路を配置しなければならないため採用が困難であった。

そこで、主増幅器と補助増幅器側回路を統合的に設計することによって、従来の設計手法の利点を生かしつつ、より広帯域な動作を実現する新たな設計手法を用いて、10W級GaN(窒化ガリウム)増幅器モジュールを試作した。試作機を評価した結果、3.4~4.1GHzの700MHz帯域で、20MHz変調帯域の信号下で歪(ひず)み補償後の隣接チャネル漏洩(ろうえい)電力比(ACLR: Adjacent Channel Leakage Ratio)が-46dBcを満たした上で、42.0~44.6%の電力付加効率(PAE)と28.6~31.0dBの利得(Gain)を達成できたことを確認した。今回開発した設計手法を用いることで1台で3~4GHz帯に割り当てられている5G周波数のほぼ全ての帯域をカバーできる。



今回開発した5G基地局用GaN増幅器モジュールと、5G周波数の割当てと各帯域に対する増幅器の構成例

5G基地局用広帯域10W級GaN増幅器モジュールを試作した。従来の増幅器モジュールでは動作帯域が400MHz程度であったため、1台で3~4GHz帯の5G周波数の全てをカバーすることは困難であったが、提案する設計手法によって、700MHz帯域の動作が可能になり、1台で3~4GHz帯に割り当てられている5G周波数のほぼ全ての帯域をカバーすることが可能になった。

1. ま え が き

近年、高速・大容量通信の需要に対応するため、5Gの普及が拡大している。要旨の図右に示すように、3～4GHz帯に割り当てられている5G周波数は各国・地域によって700MHz程度の周波数範囲内に分布している。従来の増幅器モジュールを用いた場合、その動作帯域はせいぜい400MHz程度であるため、一つの増幅器で3～4GHz帯の5G周波数の全てをカバーすることは困難であった。一つの増幅器モジュールで様々な周波数に対応できれば、5G基地局の無線装置ユニットの低コスト化や共用化に貢献できる。これまで増幅器モジュールの最終段に用いているドハティ増幅器が狭帯域であるため、このような広帯域化は困難であった。また、以前から小型・高効率・広帯域を実現する手法として提案されているT型回路をドハティ増幅器の主増幅器側に用いて、補助増幅器側には回路を配置せずに、トランジスタの寄生容量を利用してドハティ増幅器に特徴的なインピーダンス変調回路を構成する設計手法は、このモジュール構成の場合には補助増幅器側に回路を配置しなければならないため採用が困難であった。

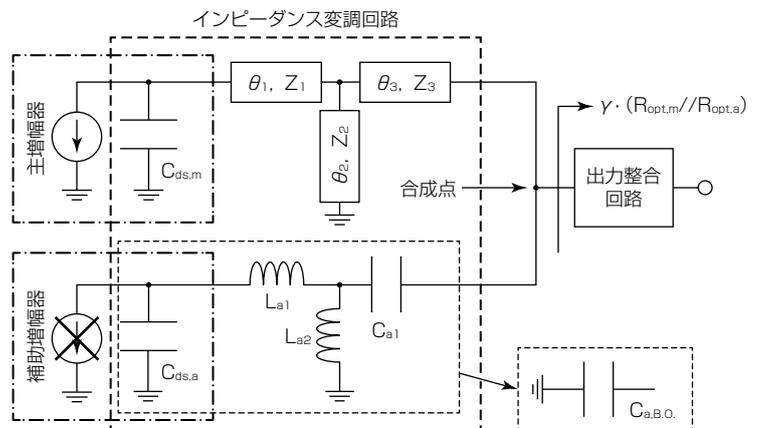
本稿では、要旨の図左下に示すように、補助増幅器側に回路を配置した場合でも、主増幅器と補助増幅器側回路を統合的に設計することによって、従来の設計手法の利点を生かしつつ、より広帯域な動作を実現する新たな設計手法について述べる。この設計手法を用いて、10W級GaN増幅器モジュールを試作・評価した結果、3.4～4.1GHzの700MHz帯域で、20MHz変調帯域の信号下で歪み補償後のACLRが-46dBcを満たした上で、42.0～44.6%のPAEと28.6～31.0dBのGainを達成した。

2. ドハティ増幅器の新規回路設計手法

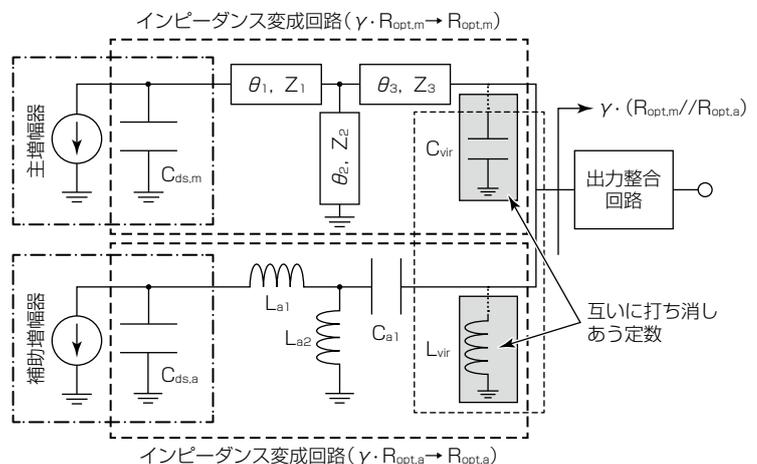
図1に設計したドハティ増幅器の回路図を示す。主増幅器と補助増幅器は電流源と並列寄生容量($C_{ds,m}$, $C_{ds,a}$)で理想的に表している。主増幅器と合成点の間には伝送線路で構成されるT型回路を配置し、それらの電気長及び特性インピーダンスをそれぞれ θ_1 , θ_2 , θ_3 , Z_1 , Z_2 , Z_3 としている。補助増幅器と合成点の間にも集中定数で構成されるT型回路を配置しており、それぞれ直列インダクタ L_{a1} 、並列インダクタ L_{a2} 、直列キャパシタ C_{a1} で構成されている。直列インダクタ L_{a1} はトランジスタへのワイヤを想定している。モジュールのように複数チップ構成の場合はワイヤでトランジスタと外部回路を接続

する必要があるため、補助増幅器と合成点に回路を配置しなければならない。

次に回路の動作原理について述べる。本稿で提案する回路設計手法では、従来の回路設計手法と異なり、合成点でのインピーダンスが変成されていることが特徴である。具体的には図1に示すように、合成点から出力側を見たインピーダンスが $\gamma \cdot (R_{opt,m}/R_{opt,a})$ に変成されており、従来の回路設計では $\gamma = 1$ だが、この回路設計手法では $\gamma > 1$ とすることが、補助増幅器側に回路を挿入しているために可能である。ここで γ はインピーダンス変成比を、 $R_{opt,m}$, $R_{opt,a}$ は主増幅器と補助増幅器の最適負荷をそれぞれ表す。ドハティ増幅器として動作するには飽和時に、主増幅器と補助増幅器の両方が最適負荷($R_{opt,m}$, $R_{opt,a}$)にそれぞれ整合する必要がある。この回路の場合、図1(b)に示すように、合成点に互いに打ち消し合うバーチャル並列キャパシタ(C_{vir})とバーチャル並列インダクタ(L_{vir})を装荷する等価回路変換を施すと動作を容易に理解できる。これらのバーチャル成分を合わせて主増幅器と補助増幅器の両方について、インピーダンス変成比 γ になるインピーダンス変成回路を構成している。一方、バックオフ時にドハティ増幅



(a) バックオフ時の動作原理



(b) 飽和時の動作原理

図1. 設計したドハティ増幅器の回路図

器として機能するには、合成回路が主増幅器にとってインピーダンス変調回路として機能しなければならない。図1(a)に示すように、バックオフ時には補助増幅器は動作を停止しているため、補助増幅器側電流源はオープンになる。このとき、補助増幅器側回路の $C_{ds,a}$ 、 L_{a1} 、 L_{a2} 、 C_{a1} の四つの要素で等価的に並列キャパシタ($C_{a,B.O.}$)として表すことができる。この等価的並列キャパシタ($C_{a,B.O.}$)と主増幅器側のT型回路、主増幅器側寄生容量($C_{ds,m}$)でドハティ増幅器に特徴的なインピーダンス変調回路を構成することが可能である。このように、この回路によってドハティ増幅器として機能することが可能である、しかし、これらの飽和時とバックオフ時の動作条件を満たす回路定数を見いだすのは容易ではない。そこで、図1に示す条件を満たす回路方程式を立式した。この場合、回路の Z_1 、 Z_2 、 Z_3 、 L_{a1} 、 γ 、 C_{vir} の値を固定した場合には、そのほかの回路パラメータ(θ_1 、 θ_2 、 θ_3 、 L_{a2} 、 C_{a1})は解析的に一意に定めることができる。ここで Z_1 、 Z_2 、 Z_3 、 L_{a1} モジュールの構成によって決定されるため、モジュール構成が決定し回路設計の段階になると、任意に選択できない。したがって、回路設計の段階では γ 、 C_{vir} を任意に選択できる。しかし、全ての γ 、 C_{vir} の組合せでドハティ増幅器として動作する解があるわけではなく、解のある組合せは限られていることが回路解析によって分かった。さらに解のある組合せのうち、 γ を大きくする方が広帯域に整合が取れるこ

とが分かった。図2に電流源モデルを用いてドハティ増幅器のインピーダンス変調の周波数特性をシミュレーションした結果を示す。図2(a)(b)には主増幅器側インピーダンス(Γ_{main} 、 $\Gamma_{main(B.O.)}$)と補助増幅器側インピーダンス(Γ_{aux})を、それぞれ最適負荷で規格化されたスミスチャート上に示している。主増幅器側インピーダンスに関しては、それぞれの周波数でのインピーダンス軌跡を細い実線で、バックオフ時のインピーダンスの周波数特性を太い実線で示している。図2(c)(d)にはそれぞれのインピーダンスの最適負荷に対する反射係数の絶対値の周波数特性を、主増幅器に関しては飽和時(細い実線)とバックオフ時(太い実線)について、補助増幅器に関しては飽和時(破線)だけについて示している。このシミュレーションに用いている γ 以外のパラメータは次のとおりである。

$$Z_1 = Z_2 = Z_3 = R_{opt,m}, C_{vir} = 0.9 \cdot C_{ds,m}$$

図から、 $\gamma = 1.8$ のときにより広帯域な整合が得られていることが分かる。特に主増幅器の飽和時のインピーダンスに関して広帯域な特性が得られていることが分かる。このことから、この回路設計手法によって、従来($\gamma = 1.0$)よりも広帯域なドハティ増幅器としての動作が可能であることが分かる。

3. 5G基地局用広帯域10W級GaN増幅器モジュールの試作と評価結果

2章での回路設計手法を用いたドハティ増幅器を最終段に持つ5G基地局用広帯域10W級GaN増幅器モジュールの設計・試作を行った。図3に設計・試作を行ったモジュールを示す。モジュールの実効的なエリアは 76mm^2 である。図4に3.9GHzのパルス変調信号を用いて評価した結果を示す。図の縦軸は、最終段ドハティ増幅器のドレイン効率($DE(\text{final})$)と、

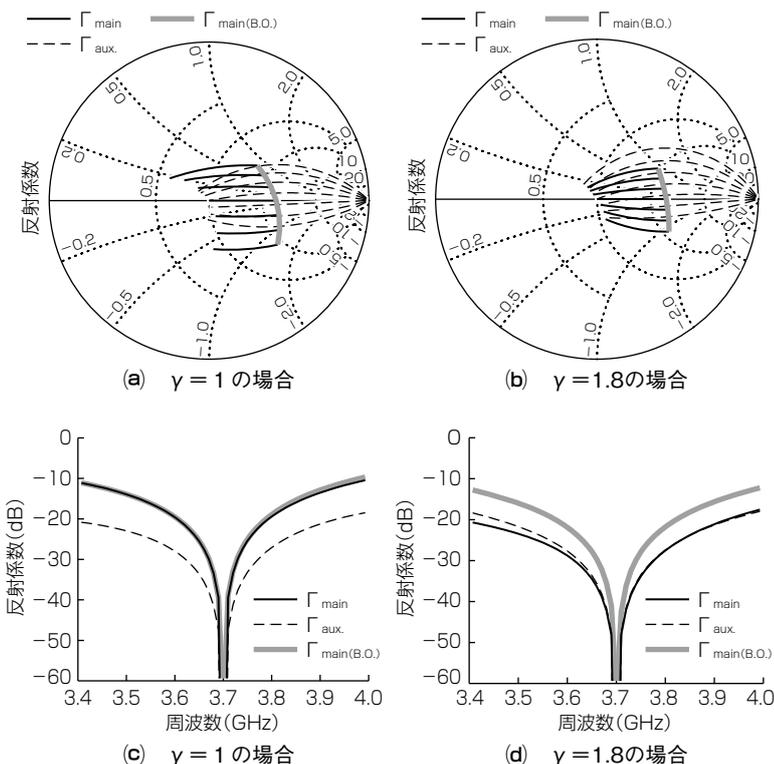


図2. 電流源モデルを用いてドハティ増幅器のインピーダンス変調の周波数特性をシミュレーションした結果

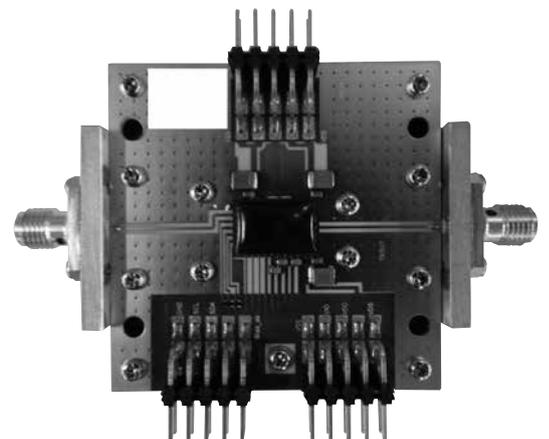


図3. 設計・試作を行った5G基地局用広帯域10W級GaN増幅器モジュール

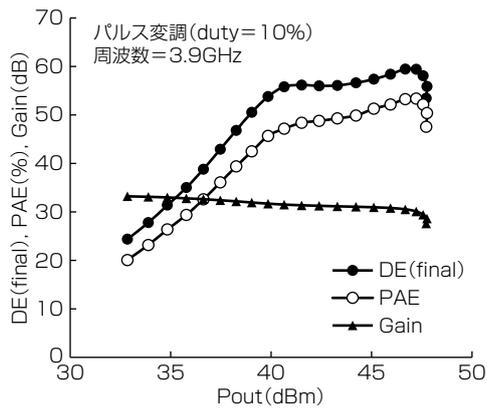


図4. 3.9GHzのパルス変調信号で評価した結果

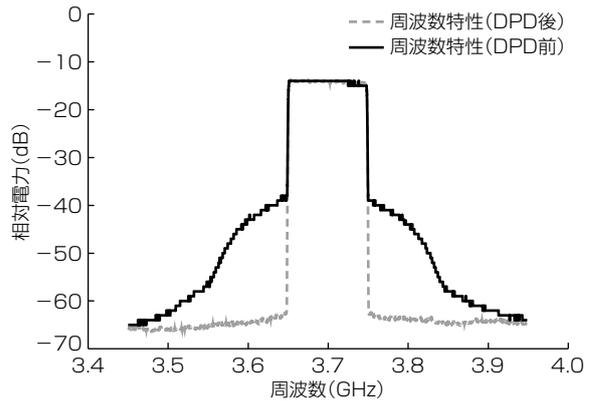


図6. 5G NR 100MHzの変調信号を用いてDPD評価をした結果

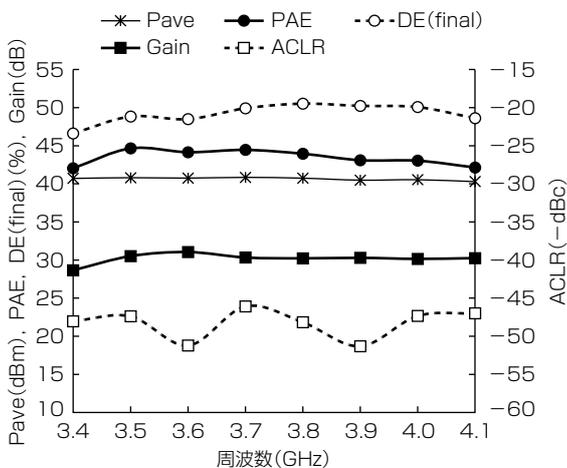


図5. 20MHzの変調帯域, 7.5dBのPAPRを持つ変調波信号を用いて評価した結果の周波数特性

表1. この設計の増幅器と3~4GHz帯の他の増幅器の比較

増幅器	周波数 (GHz)	ドレイン効率 (%)	PAE (%)	変調帯域 (MHz)	PAPR (dB)
参考文献②	3.3~3.6		40.0	20	7.2
参考文献③	3.4~3.8	50.4~54.8	42.9~47.8	20	8.0
参考文献④	3.0~3.6	45.9~50.2		20	7.5
今回開発	3.4~4.1	46.6~50.5	42.0~44.6	20	7.5

が分かる。このことから、この設計手法の有効性を示すことができた。

4. むすび

3~4GHz帯の5G周波数のほぼ全てを一つの増幅器でカバーするために、従来の設計手法の利点を生かしつつ、より広帯域な動作を実現する新たな設計手法について述べた。この設計手法を用いて、10W級GaN増幅器モジュールを試作・評価した結果、3.4~4.1GHzの700MHz帯域で、20MHz変調帯域の信号下で歪み補償後のACLRが-46dBcを満たした上で、42.0~44.6%のPAEと28.6~31.0dBの利得を達成した。また他増幅器と比較して最も広帯域な特性を得たことから、この設計手法の有効性を示すことができた。

参考文献

- (1) Gustafsson, D., et al. : A wideband and compact GaN MMIC Doherty amplifier for microwave link applications, IEEE Transactions on Microwave Theory and Techniques (2013)
- (2) Maroldt, S., et al. : 3.5-GHz ultra-compact GaN class-E integrated Doherty MMIC PA for 5G massive MIMO base station applications, European Microwave Integrated Circuits Conference (2017)
- (3) Sakata, S., et al. : A fully-integrated GaN Doherty power amplifier module with a compact frequency-dependent compensation circuit for 5G massive MIMO base stations, IEEE/MTT-S International Microwave Symposium (2020)
- (4) Komatsuzaki, Y., et al. : 3.0~3.6 GHz wideband, over 46% average efficiency GaN Doherty power amplifier with frequency dependency compensating circuits, IEEE Topical Conference on RF/Microwave Power Amplifiers for Radio and Wireless Applications (2017)

ドライバ段の消費電力を含めたPAE, Gainを、横軸は出力電力(Pout)を示す。図から、設計・試作したモジュールはピーク出力電力として47.9dBm, 8dBバックオフした点でドレイン効率53.8%, PAE45.7%, Gain31.7dBを示すことが分かる。図5に、20MHzの変調帯域, 7.5dBのピーク対平均電力比(PAPR: Peak to Average Power Ratio)を持つ変調波信号を用いて評価した結果の周波数特性を示す。評価ではデジタル歪み補償(DPD: Digital Pre-Distortion)を適用しており、DPD後の特性を表している。図から、3.4~4.1GHzの700MHzにわたって、平坦(へいたん)な特性が得られていることが分かる。700MHz帯域で平均出力電力(Pave)40.3~40.8dBm, PAE42.0~44.6%, Gain28.6~31.0dB, DPD後のACLR-46dBc以下の特性が得られた。図6に5G NR(New Radio)100MHzの変調信号を用いてDPD評価をした結果を示す。図に示すように、広帯域変調信号に対してもDPDが適用可能であり、DPD後のACLRとして、-51.7dBcの特性が得ることができた。表1にこの設計の増幅器と3~4GHz帯の他の増幅器の比較を示す。この設計・試作の増幅器モジュールは3~4GHz帯で最も広帯域な特性を示すこと