

三菱電機技報

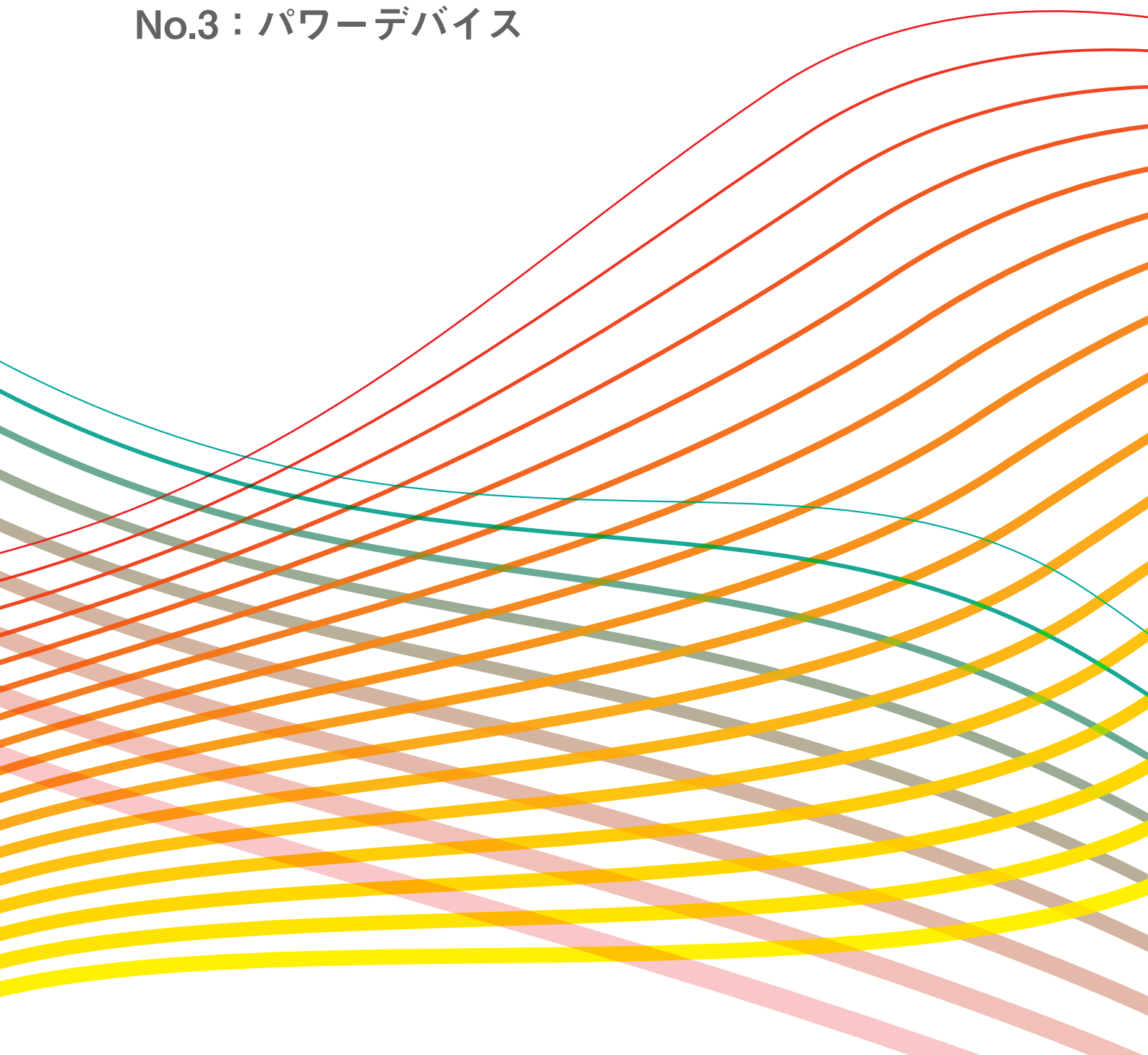
2-3

2022

Vol.96 No.2-3

No.2 : デジタルトランスフォーメーション

No.3 : パワーデバイス



三菱電機では、暮らしを表す“ライフ”，生活に必要なものを生み出す“インダストリー”，社会を支える“インフラ”，これらをつなぐ“モビリティ”という4つの領域において，社会課題の解決に向けた価値創出へ取り組んでいます。

2022年からの三菱電機技報では，これら4つの領域とそれらを支える基盤技術をテーマとして取り上げていきます。

今回の特集では全領域を支える基盤となる“デジタルトランスフォーメーション(2月号)”，“パワーデバイス(3月号)”をご紹介します。

No.2

特集 デジタルトランスフォーメーション

Digital Transformation

巻頭言

- 三菱電機グループのDXの取組みについて 4
松下 聡・三谷英一郎

- About Mitsubishi Electric Group's Digital Transformation Initiatives
Satoshi Matsushita, Eiichiro Mitani

- 三菱電機の事業DX 6
水落隆司

- Digital Transformation for Business in Mitsubishi Electric
Takashi Mizuochi

- DX拡大による顧客価値創出とAI技術“Maisart”の適用 10
澤田友哉・渡邊圭輔

- Expanding Digital Transformation Creates Customer Value Utilizing AI Technology "Maisart"
Tomoya Sawada, Keisuke Watanabe

- 三菱電機の事業DXを支える統合IoT“ClariSense” 14
御宿哲也・久野信幸

- Internet of Things Suite "ClariSense" Supporting Mitsubishi Electric's Digital Transformation for Business
Tetsuya Mishuku, Nobuyuki Hisano

- ヘルステック事業“MelCare”の高齢者見守りサービス 18
鈴木浪平

- Elderly Watching Service in Healthtech Business "MelCare"
Namihei Suzuki

- 三菱電機グループの業務DX 22
小川真克・山中秀昭・前田茂人・白附晶英

- Digital Transformation for Operation in Mitsubishi Electric Group
Masayoshi Ogawa, Hideaki Yamanaka, Shigeto Maeda, Akihide Shiratsuki

- 業務のペーパーレス化を推進する電子契約サービス
“MELGIT-sign”の構築と展開 26
田中康夫・伊澤秀知・森原一朗・柚 信吾

- Construction and Deployment of Electronic Contract Service "MELGIT-sign" for Promoting Paperless Operations
Yasuo Tanaka, Hidenori Izawa, Ichiro Morihara, Shingo Soma

- モデルを活用した設計・検証技術の高度化 30
古茂田典夫・大江見嗣・浅川忠隆・北川惣康・谷口貴也

- Advancement of Design and Verification Technologies with Models
Norio Komoda, Koji Oe, Tadataka Asakawa, Nobuyasu Kitagawa, Takaya Taniguchi

- 生産現場や生産技術業務でのDX 34
中居雄太郎・大藤友也・中山高宏・乗富善幸

- Digital Transformation for Workshop and Manufacturing Engineering Jobs
Yutaro Nakai, Tomoya Daito, Takahiro Nakayama, Yoshiyuki Noritomi

No.3

特集 パワーデバイス

Power Devices

巻頭言

- カーボンニュートラル社会をつかさどる
パワーデバイスへの期待 38
西澤伸一

- Expectations for Power Devices that Support a Carbon-neutral Society
Shinichi Nishizawa

巻頭論文

- パワーモジュールの最新動向と展望 39
安田幸央・松岡 徹

- Latest Trend and Prospect of Power Module Technology
Yukio Yasuda, Toru Matsuoka

- 自動車用SiCパワーモジュール 44
河面英夫・折田昭一・波多江慎治

- Automotive SiC Power Module
Hideo Komo, Shoichi Orita, Shinji Hatae

- 産業用第7世代IGBTモジュール
高速スイッチング仕様“THシリーズ” 48
川畑 聡・村岡宏記

- "TH Series": 7th Generation IGBT Modules for High-frequency Switching in Industrial Applications
Satoshi Kawabata, Hiroki Muraoka

- HVIGBTモジュールのシリコンゲルの
吸湿挙動と結露リスクの調査 52
羽島憲司・登 羽香奈・中村圭一

- Investigation of Humidity Absorption Behavior and Condensation Risk of Silicone Gel in HVIGBT Modules
Kenji Hatori, Wakana Noboru, Keiichi Nakamura

- BSD機能内蔵600V耐圧ハーフブリッジドライバHVIC
“M81777FP” 56
羽生 洋・佐野昇平

- Built-in BootStrap Diode Function Half-bridge Driver High Voltage (600V) Integrated Circuit "M81777FP"
Yo Habu, Shohei Sano

- 低損失化を実現する新構造SiCトレンチMOSFET 60
菅原勝俊・福井 裕・香川泰宏

- SiC Trench Metal-Oxide-Semiconductor Field-Effect Transistor with Novel Structure Enabling Lower Losses
Katsutoshi Sugawara, Yutaka Fukui, Yasuhiro Kagawa

巻頭言

カーボンニュートラル社会をつかさどる パワーデバイスへの期待

Expectations for Power Devices that Support a Carbon-neutral Society

西澤伸一 Shinichi Nishizawa

九州大学 応用力学研究所 教授

Professor, Research Institute for Applied Mechanics, Kyushu University



世界的に急増するエネルギー需要と、COP21(Conference Of the Parties 21), SDGs(Sustainable Development Goals)に代表される脱炭素社会の両立は緊急課題であり、国連SDGsでもエネルギー問題の解決は主要目標の一つに掲げられている。エネルギー需要に占める電力の増加は著しく、電力有効利用技術は脱炭素社会の主要課題である。既にe-モビリティ、再生可能エネルギーの大量導入、Society5.0(IoT(Internet of Things), AI, ネットワークコネク社会)など、電力化やエレクトロニクス化を推進するメガトレンドの勢いは増している。日本では、2050年カーボンニュートラルに向けたグリーン成長戦略(2020年)で、電化及び電力のグリーン化を重要技術開発の一つに定めている。電力エネルギー流・エネルギー利用をつかさどるパワーデバイス及びパワーエレクトロニクスは、環境対策や産業競争力の視点からも非常に重要である。

これまでパワーデバイスは、MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)ではプレーナ型からトレンチ型、耐電圧によってはSJ(Super Junction)型、IGBT(Insulated Gate Bipolar Transistor)ではキャリア蓄積、FS(Field Stop)構造など、不連続に新技術を導入して性能向上を達成してきており、これまでの先駆的な技術開発によって、スイッチングデバイスとしての性能限界に達しつつある。この限界を打破する技術として、SiC(シリコンカーバイド)に代表される新しい半導体材料を活用することで、従来のシリコン物性限界を超える新世代パワーデバイスの開発が進められている。また、シリコンIGBTに新しいスケールリング則を適用し、同時にCMOS(Complementary MOS)デジタル技術を融合し、性能向上に加えて、新しい機能・価値を付加した新世代パワーデバイス・パワーモジュールの開発が進行している。パワーデバイスは、これまでそれ自身が組み込まれた機器を最適動作させる出力制御が主な役目であった。ここにデジタル技術が融合することで、パワーデバイスを始めとするモジュールと機器の自己診断・修復や、ネットワークを介して上位階層や他機器との連携を行うなど、入力側との協調が可能になる。このよう

に、パワーデバイスとCMOSデジタル技術を協調融合した新しいインテリジェントパワーデバイスは、従来の単機能電力変換器の省エネルギー性向上に加えて、通信機能・デジタル・AI・IoT機能を持つ複合システムとして機能する。サイバー空間・フィジカル空間(情報流・エネルギー流)を統合した新しいエネルギーグリッド上で、パワーデバイス・パワーエレクトロニクス機器は自らが相互に協調連携した仮想システムとして動作し、社会全体の電気エネルギー高効率・最適化を行う。

ここで、パワーデバイス及びパワーエレクトロニクスについて、省エネルギー効果とともに、普及を包含する新しい指標として、ネガワットコストが提案されている。ネガワットコストは、パワーデバイス及びパワーエレクトロニクスが導き出す省エネルギー効果を、再生可能エネルギー発電効果と同等(省エネルギー分を他に有効活用できることから、省エネルギーコストは発電コストと等しい)ととらえ、省エネルギーと新エネルギーの垣根を越えて、2050年カーボンニュートラル社会を支える技術を総合的に評価する指標である。

経済産業省の半導体・デジタル産業戦略(2021年6月)では、デジタル産業・デジタルインフラ・半導体を国家の大黒柱と位置付けて、その強化をうたっている。例えばポスト5G(第5世代移動通信システム)、アプリケーションシステム基盤半導体、エッジAIチップ・次世代コンピューティングなどの先端ロジック半導体設計の推進を掲げている。同時に半導体技術のグリーンイノベーション促進として、デジタル化社会に伴う電力消費増大に対応するための省エネルギー・低消費電力化のキーパーツとしてのパワー半導体、情報エレクトロニクスの光エレクトロニクス・デバイス、光電融合への移行を重要視している。デジタルトランスフォーメーションを根底で支えるパワーデバイスは、自身もデジタル融合による新しいインテリジェントパワーデバイスへと進化し、カーボンニュートラル社会をつかさどる。我が国が、産学協力し、常にこの大きな変革の先陣にいることを強く願う。

パワーモジュールの最新動向と展望

Latest Trend and Prospect of Power Module Technology



安田幸央*
Yukio Yasuda



松岡 徹†
Toru Matsuoka

要 旨

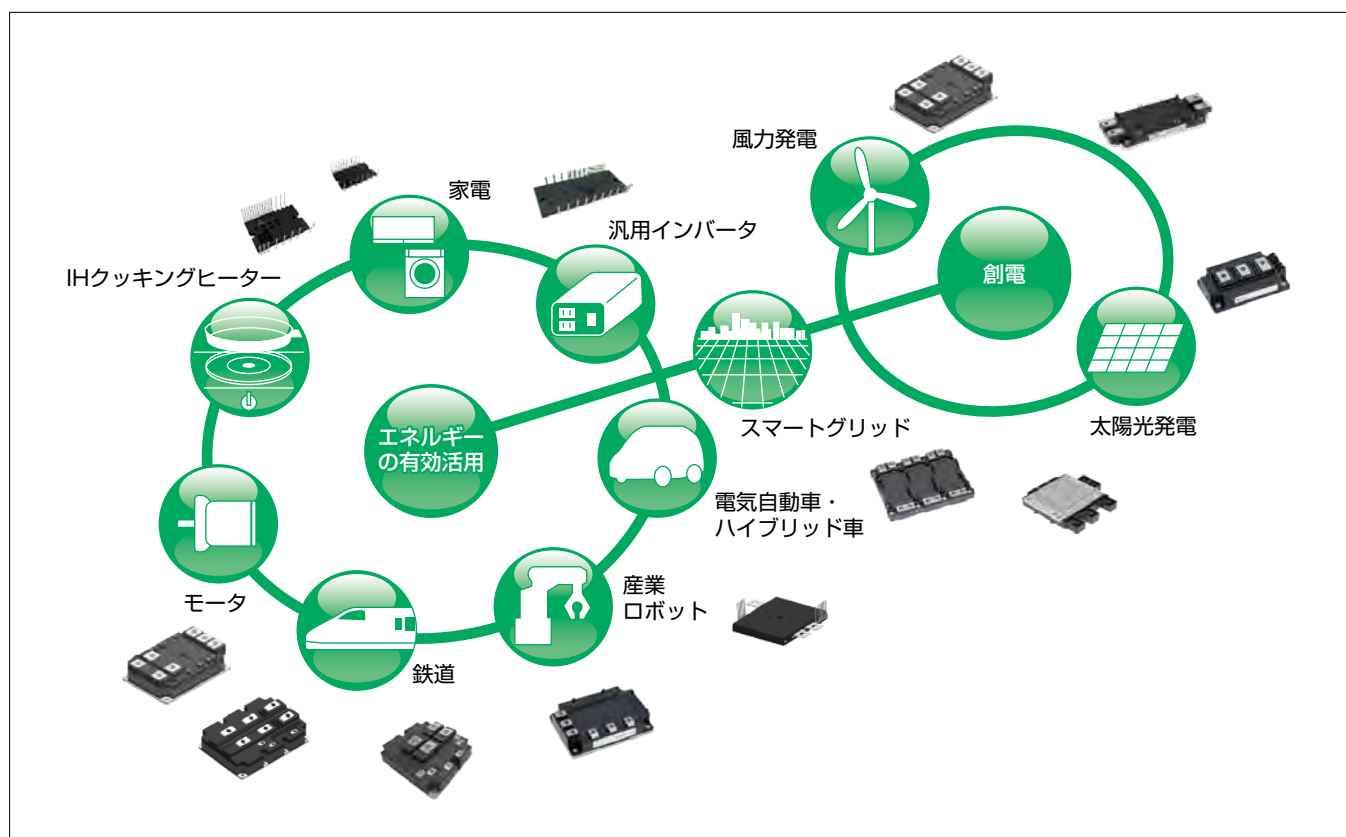
2020年10月に政府から宣言された「2050年までに温室効果ガス排出を全体でゼロにする（いわゆるカーボンニュートラル、脱炭素社会の実現）」によって、あらゆる産業活動が大きく変革し、経済と環境の好循環が生み出されていく新たな転換期を迎えている。

この実現に向け、以前からたゆまぬ努力によって進められてきた省エネルギー対策に加え、電鉄や自動車の燃費向上、エアコンや冷蔵庫の消費電力低減、再生可能エネルギーの有効活用など様々な分野で一層の省エネルギー化を進める必要がある。とりわけ自動車分野では電動化が加速され、ますますの市場拡大が予想されている。

これらを実現するにはパワーエレクトロニクスの更なる

発展は必要不可欠であり、新しい変換方式や新たな回路構成が提案されるなか、機器性能を大きく左右するキーパーツであるパワーモジュールも、これまで以上に多様化する市場ニーズに応える必要がある。

三菱電機ではSi(シリコン)素材に加え、次世代半導体のSiC(シリコンカーバイド)素材のチップを搭載したパワーモジュール製品のラインアップを拡張している。劇的な損失改善を図る一方で更に高い耐電圧素子の開発も進め、市場からの電気的特性の要求に対応している。また、チップ性能を最大限に引き出すパッケージ技術では、耐環境性や寿命向上、ユーザー側での設計・組立ての負荷軽減などにも取り組んでいる。



パワーモジュールの普及・拡大に向けた多様な製品群

定格耐電圧が数百Vから数千V、定格電流が数Aから数千Aの大きな容量域をカバーするパワーモジュールは、民生、産業、自動車及び電鉄・電力などの応用機器に使用されている。応用分野の拡大に伴って、パワーモジュールへの多様化している要求に対応するため、高性能化技術と低コスト化技術を基盤技術として継続的に改良するとともに、用途に応じた技術の取捨選択を行って製品化を進めていく。

*パワーデバイス製作所長

†同製作所 事業企画プロジェクトグループ サブプロジェクトグループマネージャ

1. ま え が き

電気エネルギーを効率的に利用し、創エネルギー・省エネルギーに貢献できるパワーエレクトロニクス技術の応用範囲は、産業・民生・自動車・太陽光発電・風力発電等多岐にわたる。このキーパーツとして拡大を続けるパワーデバイスの代表素子であるIGBT(Insulated Gate Bipolar Transistor)は現在第7世代まで進化しており、更なる高効率化、小型・軽量化、長寿命化など、様々な市場ニーズに対応している。また、SiCチップや耐環境性能を向上させたパッケージ、トランスファーモールドパッケージなどと組み合わせて、最適化されたパワーモジュールを市場に展開している。

本稿では、応用分野ごとに選択したバランス設計でコスト低減を図りながら、高性能、小型・軽量化を進めていく当社パワーモジュールの最新動向と展望について述べる。

2. パワーモジュール技術の最新動向

2.1 パワーチップ技術

パワーモジュールに搭載されるIGBTは2002年頃、第5世代製品として市場投入した電荷蓄積形トレンチゲートバイポーラトランジスタ“CSTBT(Carrier Stored Trench Gate Bipolar Transistor)”以降、チップ表面加工の微細化技術によるゲート構造の最適化、極薄ウェーハ技術によるn⁻層厚さの最適化などの最新技術を取り込むことによって性能向上を繰り返しながら市場にマッチした最適特性のチップを市場に提供してきた。

最新の第7世代チップは第6世代チップ比約10%の特性改善を図りながら、ゲート抵抗によるdv/dt制御性を改善した。また、IGBTと逆並列で接続される還流ダイオード(Free Wheeling Diode : FWD)もRFC(Relaxed Field of Cathode)ダイオードを搭載することで順方向電圧V_Fと逆回復損失Errのトレードオフ改善を図りながら、EMI(Electro Magnetic Interference)ノイズの低減やサージ電圧制御といったユーザーが使いやすい特性を目指した。

また、IGBTとFWDを同一チップにした逆導通IGBT(RC-IGBT : Reverse Conductive IGBT)の特性改善も進めている(図1)。RC-IGBTは従来構造のIGBT + FWDに比べてスイッチのオン・オフに伴う温度変化が小さく、モジュールの主要破壊モードの一つであるパワーサイクル寿命の向上も見込め、ユーザーの更なる使いやすさを実現する。

次に、小型・高パワー密度、高効率、高周波駆動、高温動作など、様々な可能性を秘めた次世代半導体素子として

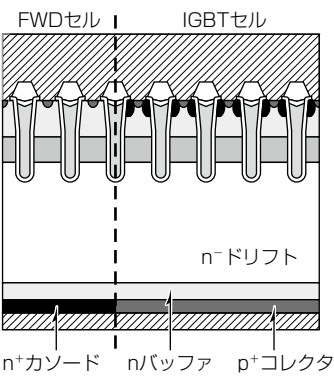


図1. RC-IGBTの断面構造

表1. SiとSiCの物性値比較

	対Si比	効果
バンドギャップ	3倍	高温動作
絶縁破壊電界強度	10倍	低オン抵抗・高耐電圧
電子飽和速度	2倍	高速動作
熱伝導率	3倍	高熱伝導率

注目されているSiCの基本特性を表1に示す。特長的なのは絶縁破壊電界強度がSiの10倍であり、MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)やSBD(Schottky Barrier Diode)などユニポーラ型デバイスの特性改善が大きな恩恵の一つと言える。ユニポーラ型デバイスは高耐電圧化するにはn⁻層を厚くしなければならず導通損失の増大が避けられない。そのためSiでは600Vクラス以上ではIGBTが主流になっていた。しかし、SiCは理論的にはn⁻層を1/10程度まで薄くでき、高耐電圧領域でも低いオン電圧が実現可能になる。ユニポーラ型デバイスのようにテール電流がなく、高周波動作時でも発生損失が低減できるため、様々なパワーエレクトロニクス機器の小形化・高性能化などに寄与できる。

MOSFETの性能向上にはセルの微細化が効果的であるが、図2に示すようにJFET(Junction Field Effect Transistor)長が一定以下になると急激にオン抵抗が上昇する。当社の第2世代SiC MOSFETでは、この問題を解決するためにJFET部の濃度プロファイルを最適化させて高性能を実現している。

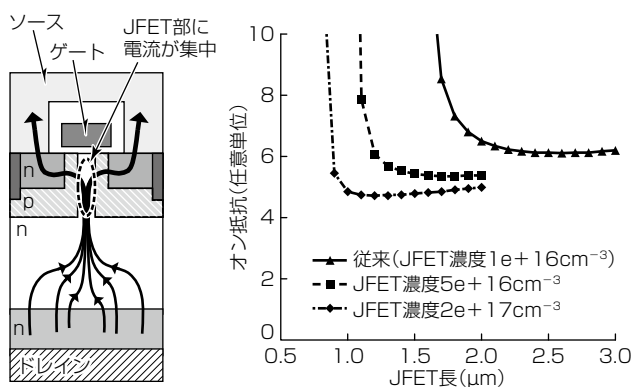


図2. JFET長、オン抵抗、JFET濃度の関係

SiC MOSFETではボディダイオードへのバイポーラ電流による基底面転位(Basal Plane Dislocation : BPD)を基準にした積層欠陥の拡張によって徐々にオン抵抗が増加する現象があり、回避策としてSBDをFWDとして逆接続する必要がある。次世代技術ではSBDを内蔵したMOSFETの開発を進めており、ボディダイオードの通電劣化を気にせずに安心して使用できるMOSFETパワーモジュールを提供できるだけでなく、FWDの搭載が不要になるため、パワーモジュールの更なる高電力密度化実現の可能性を秘めている(図3)。

更なる特性改善に向けてトレンチゲート化の開発も進めている。トレンチゲート化の大きな課題の一つにゲート底部の構造が挙げられる。なぜなら、絶縁破壊電界強度がSiの10倍にもなるSiCであるが、トレンチ先端部はSiと同様にSi酸化膜に覆われており、この絶縁破壊耐量を確保するためには過度な電界ストレスを緩和する必要がある。新構造のトレンチゲート型MOSFETは、トレンチゲート底部に三つの注入層(BPW, SC, JD)を設けてこの課題を解決した(図4)。高信頼性用途の要求に耐え得るSiCトレンチゲートMOSFETとして展開していく。

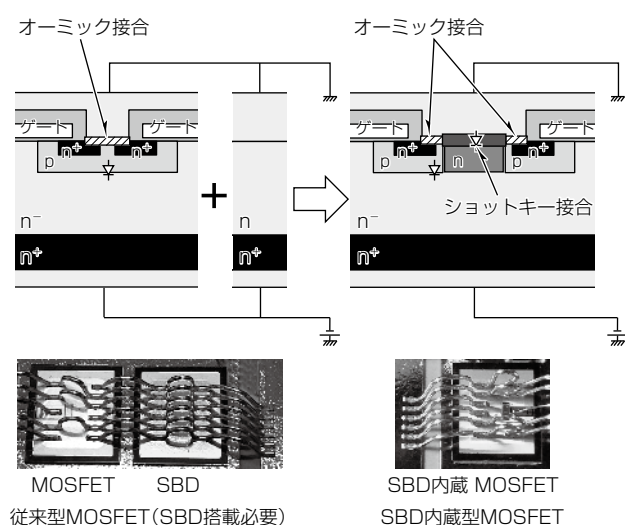


図3. SBD内蔵型MOSFET

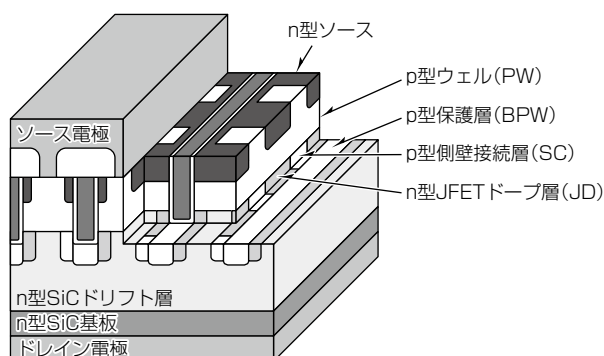


図4. 新構造のトレンチゲート型MOSFETの断面構造

2.2 パッケージ技術

SiベースのIGBTモジュールの $T_j(\max) = 175^\circ\text{C}$ が一般的になっているが、さらにSiCチップによる高 T_j 化を見据えて、 $T_j > 200^\circ\text{C}$ 達成のためのパッケージでも進化が必要になる。

(1) チップ接合技術

環境規制でPb(鉛)の使用が規制された現在、Sn(スズ)合金材料のはんだが主に使用されているが、 $T_j > 200^\circ\text{C}$ 達成のための次世代チップ接合として微細金属パウダーによる金属焼結結合がある。一般的な金属焼結結合では接合時の高温・高圧によるチップへのストレスが問題になるが、当社ではチップへのストレス緩和策を講じるとともに、低圧力でも結合可能な技術の開発を進めている。

(2) ワイヤ配線技術

配線にはAl(アルミニウム)又はその合金ワイヤが使用されているが、モジュールの小型化や $T_j > 200^\circ\text{C}$ 達成のためのCu(銅)ワイヤの使用が進んでいる。しかし、銅ワイヤをチップに接合させるにはチップ表面に銅やNi(ニッケル)など堅い金属を使用する必要がある。当社では、銅ワイヤをしのぐ通電能力と、寿命向上などを目的に銅リードを使用したDLB(Direct Lead Bonding)構造を一部のパワーモジュールに採用している。

(3) 放熱技術

パワーモジュールは放熱グリースなどを介してヒートシンクに搭載・冷却されるが、更なる冷却効率改善とパワーモジュールの長寿命化要求に応えるためにパワーモジュールと放熱フィンを一体化した。この構造では、絶縁基板下のはんだ層と放熱グリースの層を削減でき、放熱効果を向上させて高パワー密度実装を実現できる。

(4) 封止材料

チップ表面の保護やモジュール内部の絶縁確保のためにシリコンゲルを封止材に用いるが、シリコンゲルは高温環境では構造的に不安定になることがある。この代替技術としてダイレクトポッティング(DP)樹脂封止技術確立した。DP樹脂は高温環境下での安定性だけでなく、シリコンゲルが凝固する -50°C 以下の過酷な環境にも耐えることが可能である。さらに低気圧環境や腐食性ガスの浸入耐量など高い耐環境性も持ち合わせており、新たな用途への適用が期待される。

3. 市場別のパワーモジュールと展望

3.1 民生用パワーモジュール

民生用パワーモジュールの最大市場であるルームエアコン

ン市場では、国内のトップランナ基準に基づく省エネルギー性能重視のような需要がある一方、中国やインドなどのアジア圏を中心にしたコスト重視の需要もあり、今後二極化はますます加速すると考えられる。これに加えて、一大マーケットである中国市場で環境規制の高まりからエネルギー効率の低い製品の販売を停止する方向性が出されており、ノンインバータエアコンからの置換需要なども含め、活気ある市場の一つと言える。

ユーザーは電気特性、放熱特性、絶縁特性とそれらの信頼性を全て実現する形で可能な限りの小型化を追求することになる。民生市場で広く使用されているDIIPMは単にパワーモジュールを小さくするだけでなく、インバータユニット内での配線がシンプルになり、システム全体が小型になるような端子レイアウトを採用した(図5)。また、保護機能の一部を製品内部に取り込んだIPM(Intelligent Power Module)とし、ユーザーの開発期間の短縮にも貢献できる。

“DIIPM Ver7シリーズ”では従来製品に比べて発生損失の低減及び動作温度範囲の拡大による熱的な設計自由度向上だけでなく、ノイズ特性も改善されており、対策部品の削減などトータルシステムコスト低減に寄与できる(図6)。

また、洗濯機や冷蔵庫用途には“SLIMDIPシリーズ”を、ファンモータ用途には表面実装パッケージ型IPM“SOIPMシリーズ”を展開している。さらに、パッケージエアコン用途には三相コンバータ、インバータ、ブレーキ回路及び

ゲート駆動IC、各種保護回路をオールインにした“DIIPM+シリーズ”を更に大容量化するなど、白物家電のインバータ化をトータルでサポートしていく。

3.2 産業用パワーモジュール

産業用パワーモジュールではBCP(Business Continuity Plan)対策として複数社購買が可能なパッケージ互換性が重要視されている。この市場要求に応えながら“使いやすさ”をキーワードに封止構造、絶縁構造を刷新し、SLC(SoLiD Cover)技術を採用した第7世代IGBTモジュール“NXシリーズ”を展開している。SLC技術とは封止材として従来使用していたシリコンゲルをエポキシ系樹脂に変更して構成部材の熱膨張率を均一化することで、温度変化に伴うパワーモジュールの反り量を抑制する技術であり、大幅な温度サイクルの長寿命化が実現できる。図7に温度サイクル(条件：-40℃～+125℃：各1時間保持)の耐量比較結果を示す。従来構造では膨張～収縮による機械的なストレスから絶縁基板とベース板を接続するはんだ部分に外周部からクラック(図7(a)で外周部にある黒い箇所がクラック)の進行が確認できる。クラックが更に進行していくと放熱経路を遮断してしまい、冷却できず破壊にまで至るため、寿命設計を行うときに重要なファクタの一つであった。一方、SLC構造では7,000サイクル後でもクラックの前兆は確認できず非常に高い温度サイクル耐量があることが分かる。

この技術は他のシリーズにも展開中である。大型インバータや風力発電や太陽光発電などの再生可能エネルギー用途に適した“産業用LV-100シリーズ”は市場の高出力化ニーズに応えられるよう、低インダクタンスかつ並列接続が容易な端子配列になっている(図8)。また、IPM“G1シリーズ”は新たに駆動速度切替え機能を搭載し、ノイズ源となり得る低電流領域では駆動速度を抑え、効率(=発生損失)に影響する中・大電流領域では高速駆動させることで、ノイズ低減と損失低減を両立させるなど、ユーザーの使いやすさを追求し続けている。

さらに、電源や溶接機などスイッチング周波数が高い用

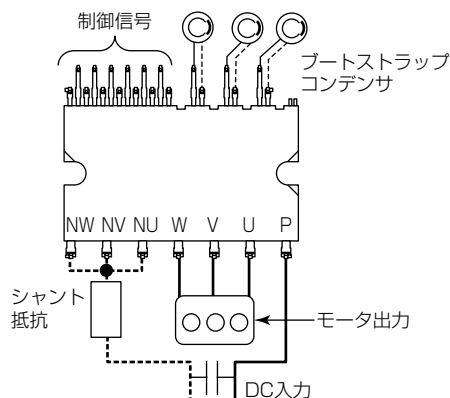


図5. DIIPMの配線事例

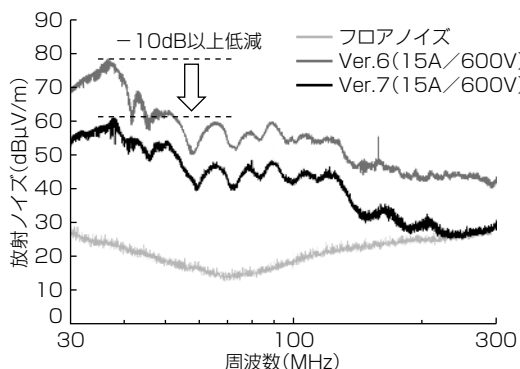
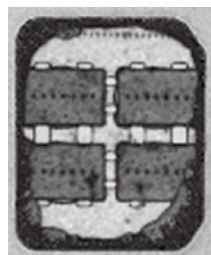


図6. ノイズ特性比較



(a) 従来構造(500サイクル後) クラックあり



(b) SLC構造(7,000サイクル後) クラックなし

図7. 温度サイクル耐量の比較(超音波探傷画像)

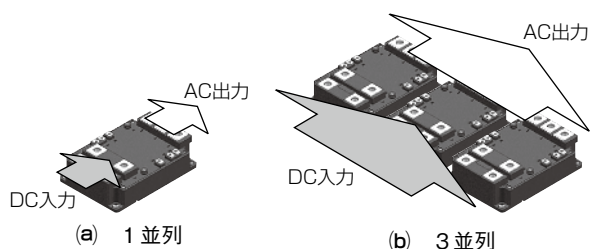


図8. LV-100の並列接続例

途にはSiC製品よりコストパフォーマンスに優れたSi高速仕様の“THシリーズ”や、風力や太陽光発電などの再生可能エネルギー電源のDC1,500V化に対応する“2.0kV Tシリーズ”など、様々な用途に最適な製品を展開している。

3.3 自動車用パワーモジュール

移動体の宿命でもある小さく・軽く・力強くとの市場ニーズに対応し、パワーモジュールも小型化・高パワー密度化を進めてきた。小型化要求に対してトランスフォーマーモールド技術を採用した長寿命のパワーモジュール“T-PMシリーズ”を、高パワー密度化要求にはアルミニウム放熱フィンのパワーモジュールのベース板と一体化した“J1シリーズ”を製品化した。

J1シリーズは放熱グリスを不要にし、パワーモジュール裏面から直接冷却が可能になることで高パワー密度化が可能になり、ユーザーのユニット小型化要求に込えている(図9)。チップと電極間の接続にはAlワイヤボンドを使うのが一般的であったが、DLBを用いることで接合面積を大幅に拡大でき、市場からのパワーサイクル寿命の向上要求に込えている(図10)。

J1シリーズには専用の水冷ジャケットやコントロール基板、スナバコンデンサなどを準備し、ユーザーの設計サポートも充実させている。市場からの更なる出力向上要

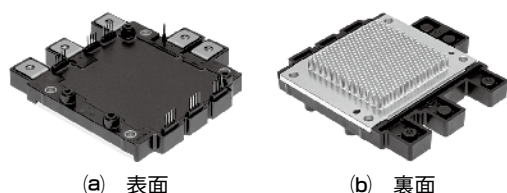


図9. J1シリーズ

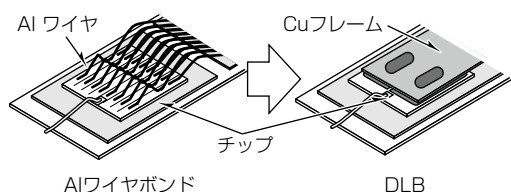


図10. チップと電極間接続方法の変更

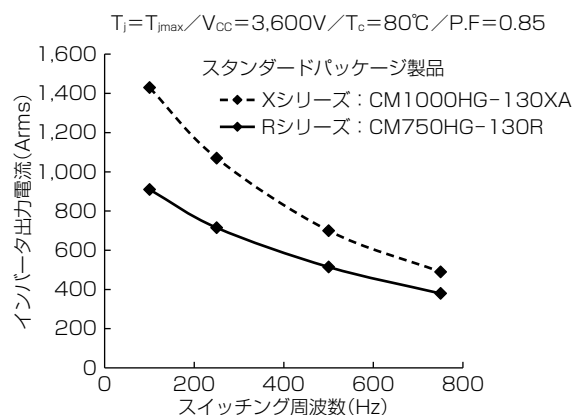


図11. インバータ出力電流の比較

求に込えるため、出力電流を拡大させた“大容量J1シリーズ”も追加でラインアップし、さらにSiCチップ化も含め、パワーモジュールの小型化・高パワー密度化を進めていく。

3.4 電鉄・電力用パワーモジュール

電鉄市場及び洋上風力発電や国際連携直流送電市場では、更なる大容量化・高パワー密度化、パッケージの互換性などの要求があり、当社では従来パッケージと互換性を持った“Xシリーズ・スタンダードタイプ”と、より高パワー密度を実現するために2素子入りの次世代標準パッケージとなる“Xシリーズ・LV100タイプ/HV100タイプ”を展開している。第7世代IGBTチップ技術とRFCダイオードを採用し、従来比20~30%のパワー密度増加を実現した。動作温度Tjopも125℃から150℃に拡大したことでインバータ出力電流は“Rシリーズ”に比べて50%増加した(@200Hz動作時)(図11)。

さらにLV100タイプでは3.3kV 750A 2素子入りのSiC製品を開発した。電鉄用途で駆動周波数向上が可能になり、高調波損失の低減などによって大幅なユニットサイズ低減が可能になった。

4. む す び

当社はシリコン素材の第7世代チップ、SiCチップを中心とした最新チップ技術とモールドや樹脂封止などの最新パッケージ技術を組み合わせることで、パワーエレクトロニクス市場のどのような要求にも対応できるバランス設計を進めている。タイムリーに製品を市場に展開することで、低炭素社会の実現に貢献していく。

参考文献

- (1) 特集：人と社会を支えるパワーエレクトロニクス，三菱電機技報，91，No.7 (2017)
- (2) 特集：パワーモジュールの最新動向と展望，三菱電機技報，94，No.3 (2020)

自動車用SiCパワーモジュール

Automotive SiC Power Module

河面英夫*

Hideo Komo

折田昭一*

Shoichi Orita

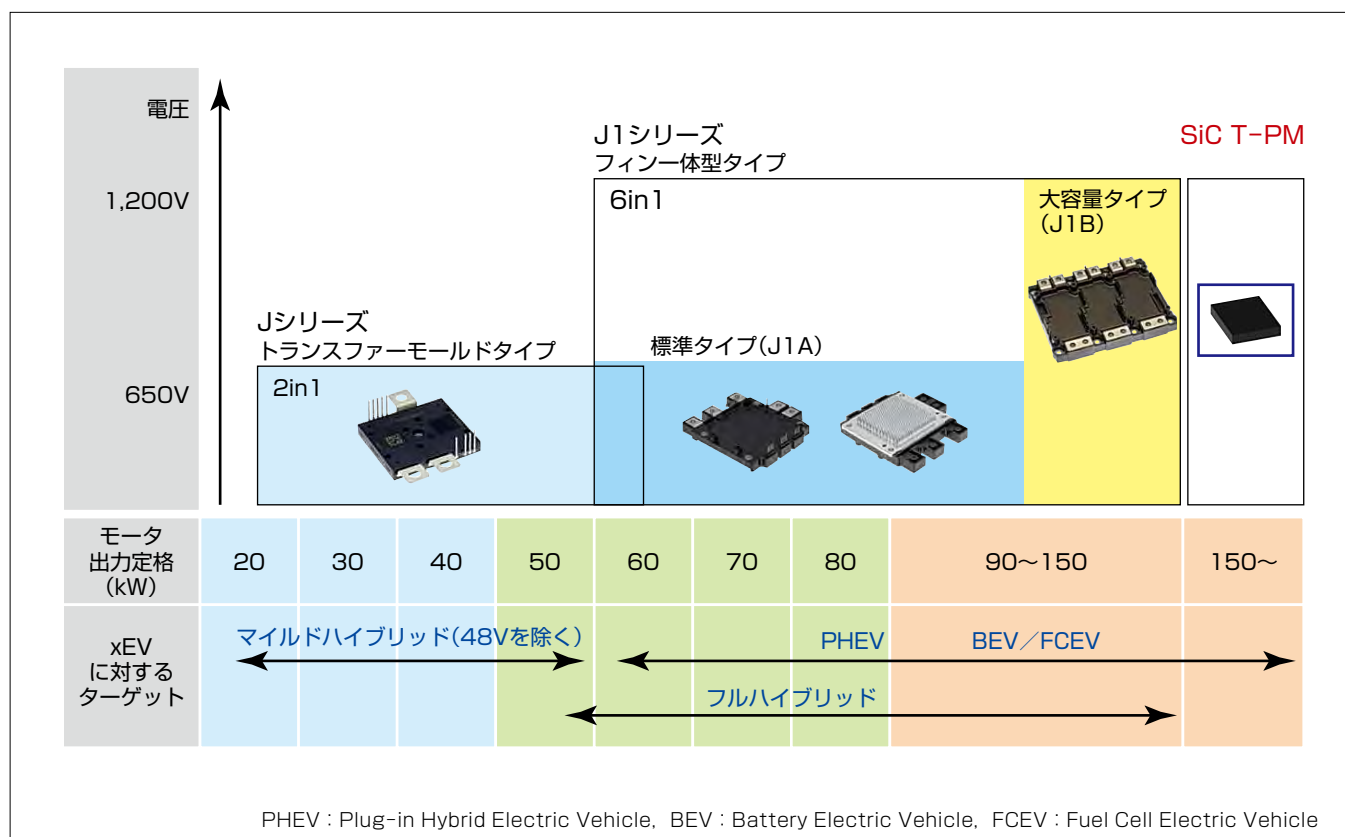
波多江慎治*

Shinji Hatae

要 旨

これまで省エネルギーと環境保護の観点から電動車(xEV)の普及が進められてきたが、近年、各国の脱炭素政策としてガソリン車の新車販売禁止等、中国を始め北米、欧州と全世界でその動きが加速しており、2030年には世界の新車市場でのxEVのシェアは最大50%に達すると予想されている。また、それらに用いられているパワートレイン用途のパワーモジュールにはSi(シリコン)パワーデバイスが搭載された製品が主であったが、最近では小型・高効率による長航続距離化が期待できるSiC(シリコンカーバイド)パワーデバイスを搭載したパワーモジュールが各自動車メーカーで採用され、順次市場投入され始めている。

このようなxEVの進化とともに、三菱電機は1997年にパワーモジュールに制御回路を搭載した自動車用IPM(Intelligent Power Module)の製品化を皮切りに、2001年には小型・高信頼性を特長とするT-PM(Transfer-molded Power Module)を市場投入した。2015年には最新世代の自動車用ケースタイプパワーモジュールとして“J1シリーズ”を量産化しており、xEV普及に貢献している。今後更に全世界で活発化が予測されるxEVシフトに対して、当社では1990年代初めから開発を続けてきたSiCパワーデバイスと、20年余りの市場実績とノウハウを持つT-PMを組み合わせることで今後のxEV市場のニーズをキャッチアップした製品をリリースするため開発中である。



自動車用パワーモジュールのラインアップと今後の展望

当社は、小型・低背で信頼性も高いトランスファーモールドタイプと、小型・大容量のフィン型タイプを展開することで幅広いモータ定格をカバーしてきた。両タイプとも更なる小型化や大容量化を目指して、ラインアップを充実化するために新製品の開発を進めている。

1. ま え が き

近年、温室効果ガス排出削減を目的にして、世界各国で自動車の電動化政策の取組みが活発に行われており、2025年以降順次ガソリン車販売が規制され、電動車の新車販売が拡大していくことが予測される。

当社では2001年に小型・高信頼性を特長とするT-PMを市場投入し、2015年に自動車用ケースタイプのパワーモジュールとしてJ1シリーズを市場投入し、Siパワーデバイスによる車の電動化に貢献してきた(図1)。今後更にxEVの普及を促進するためには車両の航続距離を伸ばしていく必要があり、その解決手段の一つとしてインバータ損失の低減が挙げられる。SiCパワーデバイスはSiパワーデバイスに対して半導体素子損失が7割減程度になって、インバータ損失の低減が可能になるため、次世代の半導体素子として開発が進められている。

当社はこれまで蓄積してきたSiCパワーデバイスのノウハウと、T-PMパッケージを組み合わせたSiC T-PM(仮称)を開発中である。本稿では、この開発での新たな課題とその対策について述べる。

2. SiC T-PM

2.1 SiCパワーデバイス⁽¹⁾

当社では1990年代からSiCパワーデバイスの開発を開始し、2010年に第1世代と呼ばれるSiC MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)を内蔵した電鉄用パワーモジュールをリリースして、その後セル寸法や注入条件を最適化した第2世代を2013年に量産化して民生、産業、車載用途に展開し、現在第3世代としてトレンチ型を開発中である(図2)。

現在開発中の第3世代トレンチ型SiCパワーデバイス(MIT2-MOS(Multiple Ion-implantation into Tilted Trench sidewall Metal Oxide Semiconductor))は、トレンチ構造の技術課題である、高電界によるゲート絶縁膜劣化、及び高密度化によるオン抵抗(R_{on})低減の限界を解決する目的で、当社独自技術である電界緩和構造、高濃度層(n層)形成を採用している。

トレンチゲートの角部では高電界が発生する影響によってゲート絶縁膜の劣化、素子破壊の懸念があるため、トレンチゲート下部に電界緩和層を配置することで、通電時に発生する高電界からゲート酸化膜を保護し、信頼性を向上させている。この際に電界緩和層には電荷が蓄積される影響で、高速動作の障害、すなわちスイッチング(SW)損失

の悪化が懸念される。この懸念に対して、側面接地部を配置することで、電界緩和層をp層及びソース電極と電氣的に導通し、電界緩和層の電位を安定化し、かつ電界緩和層に蓄積された電荷の排出を促して、SW損失の低減が可能になる。

トレンチゲート構造は高密度化によって R_{on} の低減を図ってきたが、高密度化によってドレイン電流密度が増大する影響で、 R_{on} の低減に限界があった。これに対して、トレンチゲート側面に高濃度層(n層)を配置することで、ドレイン電流経路のキャリア密度を増大し、 R_{on} の低減を図っている。

プレーナ型に対してMIT2-MOSはキャリアの高密度化によって R_{on} を低減しており、さらに R_{on} とゲートしきい値電圧(V_{th})のトレードオフカーブの改善を果たしている。これによってMIT2-MOSは、常温で、1,200V定格耐圧素子(アバランシェ電圧1,500V)で $V_{th}=4.1V$ 時に規格化オン抵抗 $=1.9m\Omega \cdot cm^2$ を達成している⁽²⁾。

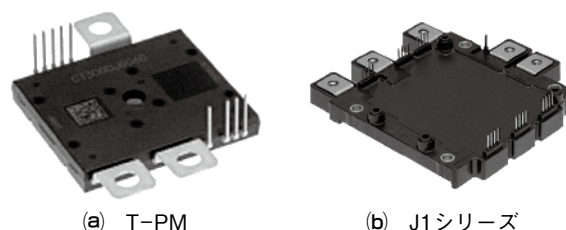
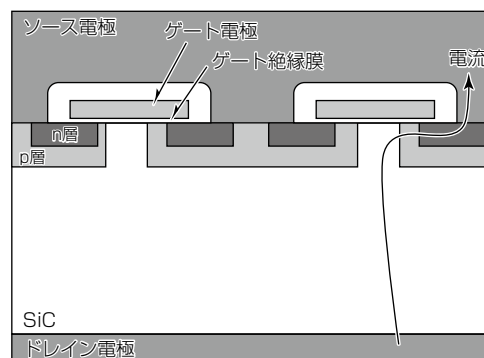
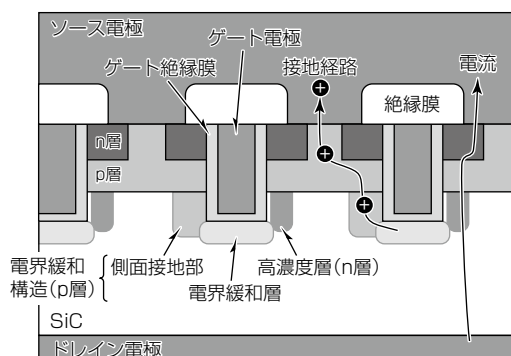


図1. 自動車用Siパワーモジュール



(a) プレーナ型SiCパワーデバイス



(b) トレンチ型SiCパワーデバイス

図2. 当社SiCパワーデバイスの構造

2.2 T-PMパッケージ⁽³⁾

T-PMは当社が民生向けに市場リリースした“DIIPM”のパッケージ技術を車載用途に展開し、小型、低背、高信頼性をコンセプトにしたトランスファーモールド構造の製品である。

この製品の特長は、チップとモールド封止樹脂の線膨張係数のマッチングを図ることで、ケースタイプモジュールに比べて温度サイクル耐性を向上させて、さらにチップとの電氣的接続をワイヤボンダからDLB(Direct Lead Bonding)にすることでパワーサイクル耐性の長寿命化のほか、配線抵抗と自己インダクタンスの低減を図っている。

チップの冷却構造は、チップ直下に厚みのある銅(ヒートスプレッド)を配置し、その下面にはモールド封止樹脂よりも熱伝導率の高い絶縁シートを配置した構造にすることで、高い電氣的絶縁性を持ちつつ、チップで発生した熱をヒートスプレッドで広げた後に絶縁シートを通過させ、定常熱抵抗を低減し、かつ自動車アプリケーションで重要な過渡熱抵抗を低減できる構造にしている。

T-PMは2in1で構成されており、ディスクリートデバイスのように、アプリケーションに応じて並列数を変更して出力を可変できるため、フレキシブルに回路を構成できる特長を持つ。図3にケースタイプモジュールの代表例とT-PMのパッケージ構造を示す。

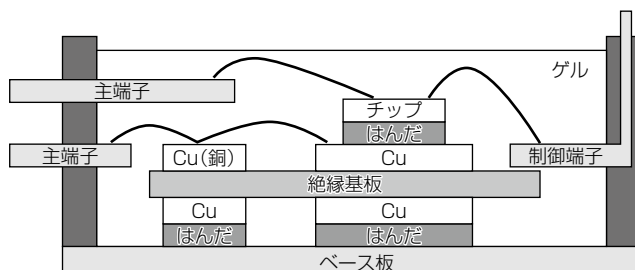
2.3 SiC T-PM

これまで培ってきたSiCパワーデバイス技術と、T-PMの特長である高信頼性、低インダクタンスを組み合わせることで、SiCパワーモジュールに求められる低損失に加えて、更なる高出力密度化、小型化、高信頼性化が可能になる。しかしながら、SiCパワーデバイスは200℃以上といった高温動作、高速動作が可能な半導体素子であるため、その特長を生かすためには従来のT-PMパッケージに対して、更なる高耐熱化、低熱抵抗化、低インダクタンス化を図る必要がある。特に高耐熱化、低熱抵抗化については新規要素技術開発が必要である。

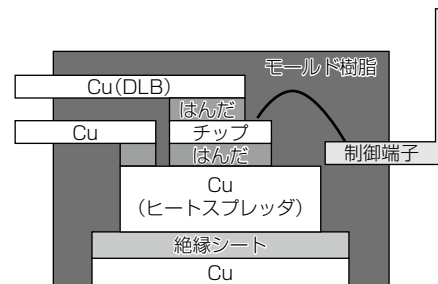
新規要素技術開発が必要な材料としては、主に次の二つが挙げられる(図4)。

(1) チップ接合材

チップ接合材には、これまで当社ではPb(鉛)フリー規制に基づいて、主にSn(錫(スズ))合金系はんだ材料を使用してきた。SiCパワーデバイスをT-PMに搭載する上で、SiCパワーデバイスの機能を生かすためにはチップ最大接合温度を増大させた使い方が必要であるが、従来のはんだ材料では接合温度増大に対して耐熱性が不十分であり、パワーサイクル性の悪化が懸念される。



(a) ケースタイプパワーモジュールの代表例



(b) T-PM

図3. ケースタイプパワーモジュールの代表例とT-PMのパッケージ構造

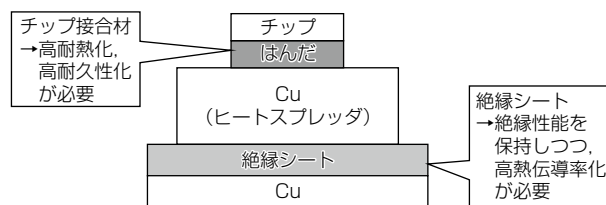


図4. SiCデバイス搭載T-PMの材料課題

(2) 絶縁シート

当社はこれまで絶縁シートの高放熱化を図るために絶縁材の材料開発を進めてきており、熱伝導率の向上を果たしてきた。SiCパワーデバイスの高い出力密度、高い接合温度に対応するためには、絶縁シートの絶縁性能を保持しつつ、更なる熱伝導率の改善が必要になる。

これら材料の技術課題と対策について3章で述べる。

3. SiC T-PMの技術課題と対策

3.1 チップ接合材

一般的に高温動作を実現するためには、Pbを主成分とする高温はんだの採用がなされてきたが、RoHS(the Restriction of the use of certain Hazardous Substances in electrical and electronic equipment)指令が発令され、Snを主成分とする鉛フリーはんだの開発が世界中で加速されている状況にある。

Snを主成分とする鉛フリーはんだは、固相点が200～250℃であることからSiCパワーデバイスによって高温動作を実現できても、チップ接合耐久性が低下する課題があ

る。鉛フリーはんだのチップ接合耐久性低下を抑制するためには、はんだに各種元素を添加する必要があるが、背反として熱伝導率が低下するため、放熱性の悪化からSiCパワーデバイスの性能を十分に引き出すことができない懸念がある。

チップ接合耐久性と放熱性の両方を実現するためには、新たな接合材料を採用することが急務である。当社はこの課題に対してAg(銀)焼結接合に着目した。Ag焼結接合材は、熱分解できる有機保護被膜に覆われたAg粒子を使用することで、融点降下現象を利用し、はんだ接合と同等温度である300℃以下での接合を実現する。これによって接合後は900℃以上の融点かつ200W/m・K程度の熱伝導率を持つ接合材になる。

図5に鉛はんだ、鉛フリーはんだ、Ag焼結接合材の耐パワーサイクル性能を想定した温度サイクル試験(当社独自手法)結果を示す。パワーサイクル試験($T_{jmax} = 175^{\circ}\text{C}$, $\Delta T_j = 90\text{K}$)で得られた発生歪(ひず)み値に対して、温度サイクル試験で発生する歪み値を換算した結果、鉛フリーはんだは、鉛はんだに対して2.3倍の耐量を持つのに対してAg焼結接合材は鉛フリーはんだの3.3倍の耐量を持っており、高接合温度のパワーサイクル性に適した材料と言える。

3.2 絶縁シート⁽⁴⁾

絶縁シートは、熱伝導性が高いセラミックフィラー(以下“フィラー”という。)を樹脂に含有したものであり、放熱性と絶縁耐圧を兼ね備えた材料である。フィラーの材質、形状、充填率等は、絶縁シートの放熱性と密接に関係して

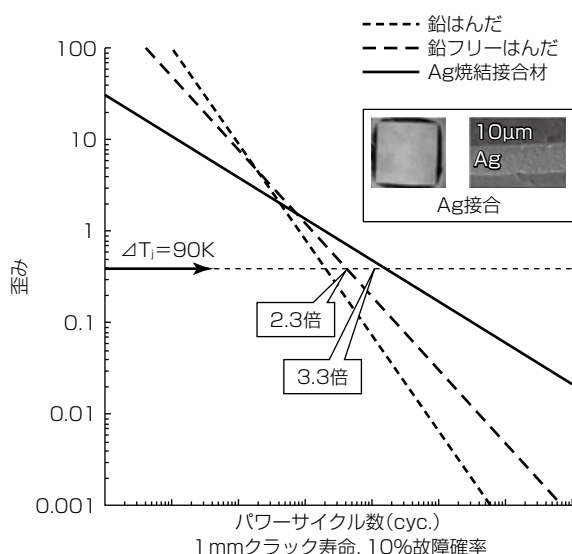


図5. 各種接合材料のSN線図

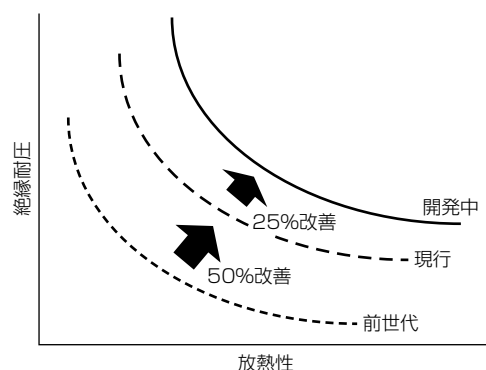


図6. 絶縁シートの放熱性と絶縁耐圧の関係性

いるが、絶縁耐圧は放熱性に対して、しばしばトレードオフの関係にある。これからフィラー調整によって放熱性は向上するが、絶縁耐圧の確保が課題になる。このように絶縁シートでは放熱性と絶縁耐圧の両者のバランス設計が必要であり、各要素の最適化が求められる(図6)。

4. 自動車用パワーモジュールの今後の展開

xEVは急速に市場が拡大し、小型車から大型車まで電動化が推し進められているため、パワーモジュールへのニーズも多様になっている。当社は本稿で述べた高出力対応であるSiCパワーモジュールに加えて、インバータの小型化が期待できるRC-IGBT(Reverse Conducting Insulated Gate Bipolar Transistor)搭載のパワーモジュールの製品開発も行っており、様々なニーズに対応する製品展開を推し進めていく。

5. む す び

当社はこれまで20年余り自動車用パワーモジュールの開発と市場投入を行ってxEVの普及に貢献してきた。そこで蓄積してきた技術、ノウハウを活用した開発を続けるとともに、新しいデバイスやパッケージ技術を積極的に開発・活用していくことで、ますます活発になる自動車の電動化に貢献していく。

参考文献

- (1) Sugawara K., et al.: A Novel Trench SiC-MOSFETs Fabricated by Multiple-Ion-Implantation into Tilted Trench Side Walls(MIT2-MOS), PCIM Europe digital days 2021 (2021)
- (2) 菅原勝後, ほか: 低損失化を実現する新構造SiCトレンチMOS-FET, 三菱電機技報, **96**, No.3, 160~163 (2022)
- (3) 飯塚 新, ほか: 自動車用パワーモジュール“J1シリーズ”, 三菱電機技報, **94**, No.3, 173~176 (2020)
- (4) 西村 隆, ほか: 高性能トランスファーモールド型パワーモジュール, 三菱電機技報, **84**, No.4, 219~223 (2010)

産業用第7世代IGBTモジュール 高速スイッチング仕様“THシリーズ”

川畑 聡*
Satoshi Kawabata
村岡宏記*
Hiroki Muraoka

"TH Series" : 7th Generation IGBT Modules for High-frequency Switching
in Industrial Applications

要 旨

近年、太陽光発電や風力発電などに代表される自然エネルギーから電気を作る創エネルギーは、世界的環境の影響もあって増加傾向にある。また環境への影響には、電気を作る創エネルギーと同時に電力の消費量を削減することが重要であり、機器の省エネルギーも強く望まれる。機器の省エネルギーには、電力変換のキーパーツの一つであるパワーデバイスの低損失化が大きく寄与するが、それらが使用される条件は多岐にわたる。特に産業用では汎用インバータ、太陽光発電装置、風力発電装置、無停電電源装置、誘導加熱装置、医療用電源装置、溶接機など様々な機器にパワーデバイスが使用されており、多岐にわたるアプリケーションの使用条件を一つの仕様のパワーデバイスでまかなうことは、機器の高効率化や省エネルギー効果の観点

から見れば、その効果は限定的になると考えられる。機器には、それぞれ適した使用条件があり、その条件に適したパワーデバイスを使用することで、機器の効果を最大限に発揮できるとともに、省エネルギー効果も同時に達成可能になる。

今回、アプリケーションで使用条件に特に明確な差が見られるスイッチング周波数に注目し、高速スイッチングの使用条件で低損失化を可能にした。当社最新世代チップである産業用第7世代IGBT(Insulated Gate Bipolar Transistor)チップをチューニングすることで高速スイッチングが要求される医療用電源装置や溶接機などの機器へ、高効率化とともに省エネルギー効果に最大限に貢献することが期待できるIGBTモジュール“THシリーズ”を開発した。

48×94(mm)



1,200V/200A
●CM200DY-24TH

62×108(mm)



1,200V/400A
●CM400DY-24TH

80×110(mm)



1,200V/400A, 600A
●CM400DU-24TH
●CM600DU-24TH

産業用第7世代IGBTモジュール高速スイッチング仕様“THシリーズ” パッケージ

産業用第7世代IGBTモジュール高速スイッチング仕様THシリーズの定格及びパッケージサイズと外観を示す。

1. ま え が き

エネルギーなどの資源を効率的に有効活用できるパワーエレクトロニクスの役割は、昨今の環境に関する取組みやそれを取り巻く社会的背景から、より一層その重要度を増している。本稿では、既に量産している三菱最新産業用第7世代IGBTチップを高速スイッチング仕様にチューニングしたIGBTモジュールTHシリーズの開発について述べる。THシリーズを採用することによって、高速スイッチング($f_c = 20\text{kHz}$ 以上)が求められる機器の効率改善に大きく貢献できるものと考ええる。産業用機器では、パワーデバイスが使用されるスイッチング周波数は様々である(図1)。

2. THシリーズの特長

2.1 第7世代IGBTチップ技術

三菱電機の第7世代IGBTチップは、第5世代IGBTチップから採用している電荷蓄積層(CS層)を備えた“CSTBT”構造を同様に採用した。第6世代では、第5世代に比べてトレンチゲートを狭ピッチ化し、キャリア蓄積効果を更に高めており、第7世代では極薄ウェーハ化、MOS(Metal Oxide Semiconductor)構造及び裏面構造の改良によって高性能を実現している。今回THシリーズのチップでは、第7世代IGBTチップのトレードオフをチューニングすることによって、スイッチング周波数 $f_c = 20\text{kHz}$ 以上で使用される機器の高効率化に貢献する。

2.1.1 THシリーズの特性

IGBTは飽和電圧(V_{CEsat})とターンオフ損失(E_{off})との間にトレードオフの相関があり、IGBTの特性を表す指標としてしばしば用いられる。産業用第7世代IGBT“Tシリーズ”の飽和電圧の狙い目は、 $V_{CEsat} = 1.55\text{V}$ (@ I_C = 定格電流, $T_{vj} = 25^\circ\text{C}$)であるが、同構造や同電流密度の場合、スイッチング損失を低減させると飽和電圧が増加してしまう(図2)。高周波スイッチングで使用される機器では、飽和電圧で発生する定常損失よりも、スイッチング損失の占める割合が大きくなるために、多少飽和電圧を犠牲にしてもスイッチング損失を低減させることで、機器の高効率化に大きく貢献が期待できる。ただし、飽和電圧とスイッチング損失のトレードオフでトータル損失が改善できる効果には限界があり、THシリーズでは、飽和電圧 V_{CEsat} を様々な機器の使用条件を考慮して、 4.35V (@ I_C = 定格電流, $T_{vj} = 25^\circ\text{C}$)に設定した(図3)。

トレードオフのチューニングに際しては、ライフタイムキラーの照射によって実現しているが、背反事項として破壊耐量の低下を招く。このため破壊耐量や飽和電圧を犠牲にしてもスイッチング損失の低減が重要視される機器にだけ使用が可能になる。

ターンオフに関しては、先に述べたとおりライフタイムキラーによるトレードオフの狙い目変更によって飽和電圧との損失の調整を行うことで、機器の高効率化に貢献ができるが、IGBTのスイッチング損失はターンオフ損失だけでなくターンオン損失も存在する。ターンオンは、 $V_{GE(th)}$ との相関があり、 $V_{GE(th)}$ を下げることでターンオン損失は

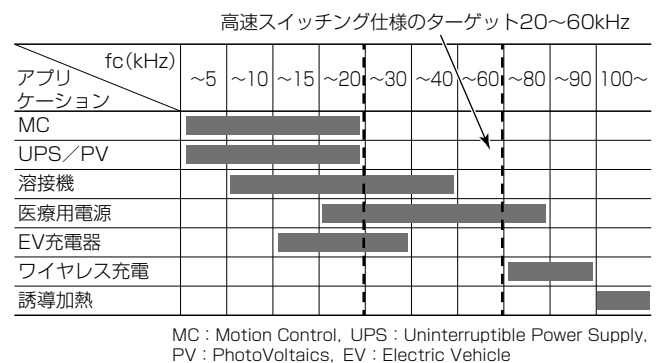


図1. 主な産業用機器の使用スイッチング周波数

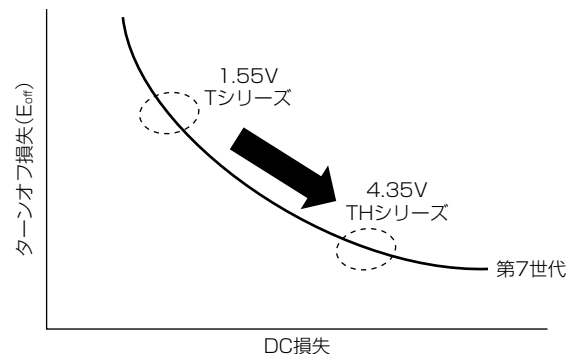


図2. IGBTのトレードオフ

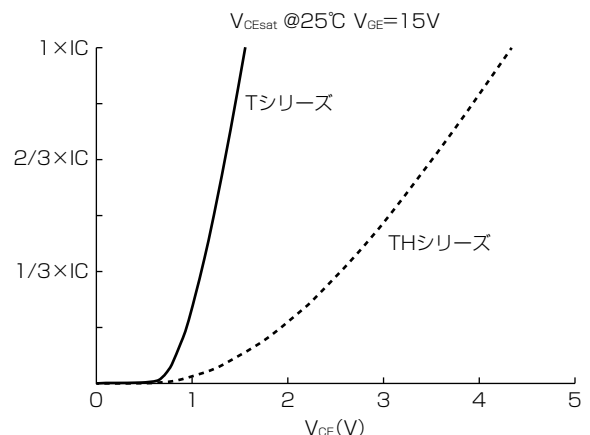


図3. TシリーズとTHシリーズのDC特性

低減可能である。ただし、高周波でスイッチングする機器はノイズによる影響が大きくなることも考えられて、単に $V_{GE(th)}$ を下げることはノイズによる誤動作や、素子破壊も考慮して、Tシリーズから変更なしにチップの寄生容量や内蔵 r_g の最適化を行うことで対応した。

また高速スイッチング仕様にはIGBTだけでなく、モジュール内に構成されているFWD(Free Wheeling Diode)についてもチューニングを行うことで損失低減へ貢献が期待できる。ダイオードはIGBTのターンオフと同様に飽和電圧 V_F とスイッチング損失 E_{rr} にトレードオフの相関が存在するため、同様に狙い目を変更した。

このようにTHシリーズでは、Tシリーズをベースにチップの狙い目を変更してスイッチング損失を低減させている。図4にTシリーズとTHシリーズのスイッチング波形比較を示す。

ここで、産業用第7世代IGBTモジュールTシリーズとTHシリーズとの主な特性比較を表1に示す。

2.1.2 高速スイッチング仕様がもたらす機器への貢献

実際の機器にはどの程度の貢献が期待できるか、第7世代TシリーズとTHシリーズで損失シミュレーションを実施し、比較した結果を図5に示す。高速スイッチング仕様がターゲットにしている機器はスイッチング周波数が20kHz以上であるため、ここでは30kHzで算出した。Tシリーズで多くを占めているスイッチング損失がTHシリーズで大幅に減少していることが分かる。スイッチング損失を低減させた相反事項として飽和電圧DC損失が上昇しているが、IGBTトータルでは低減できている(図5)。

スイッチング周波数が増加してもDC損失は変わらないため、スイッチング損失の占める割合が大きいTシリーズは高周波動作ではTHシリーズに比べて一層損失を増加させることが考えられる(図6)。

スイッチング周波数が高い場合には、ハイブリッドSiC(シリコンカーバイド)モジュールやフルSiCモジュールの

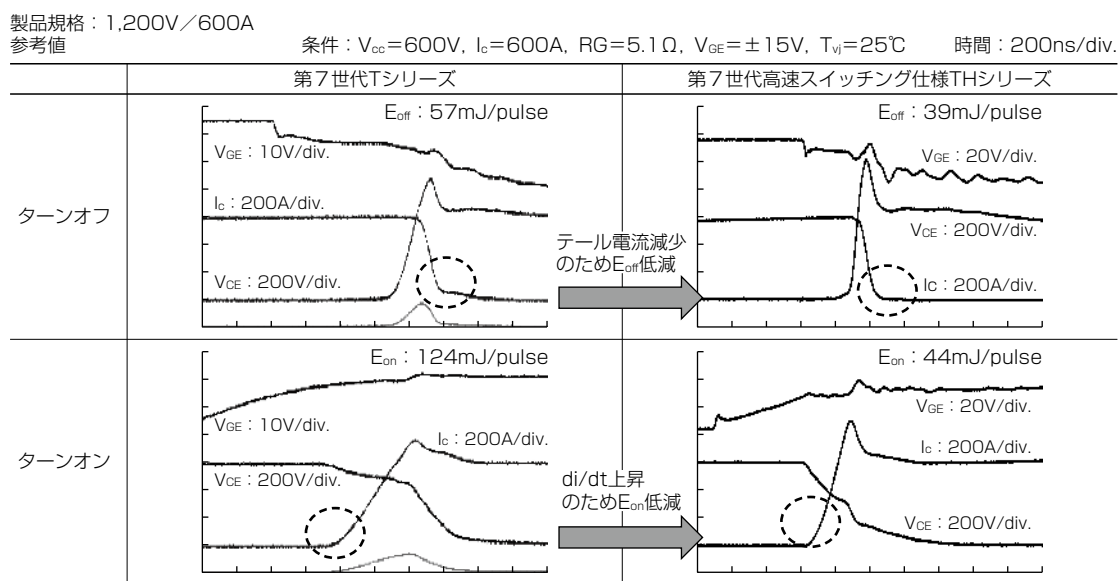


図4. スwitchング波形比較

表1. 主な特性比較(1,200V/600A)

項目	第7世代Tシリーズ	第7世代高速スイッチング仕様THシリーズ (短絡保証なし)
形名	CM600DY-24T	CM600DU-24TH
V_{isol}	AC4.0kV	AC4.0kV
T_{vjmax}	175℃	175℃
Q_G	3,700nC	1,500nC
$V_{GE(th)}$ (typ)	6.00V	6.00V
V_{CEsat} (typ)	1.55V	4.35V
V_{EC} (typ)	1.65V	2.35V
E_{off} (typ)	64mJ/pulse	35mJ/pulse
V_{CCmax}	850V	850V

THシリーズIGBT特性の例($f_c=30kHz$)

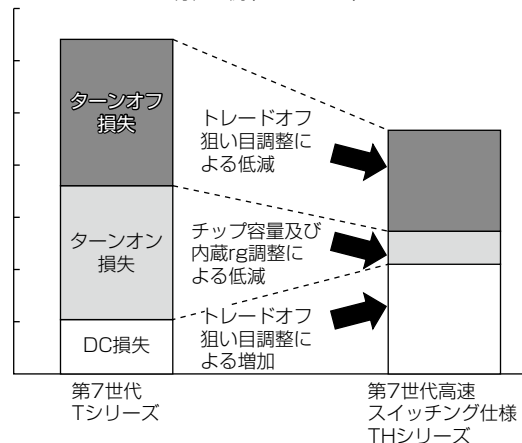


図5. IGBTの損失低減

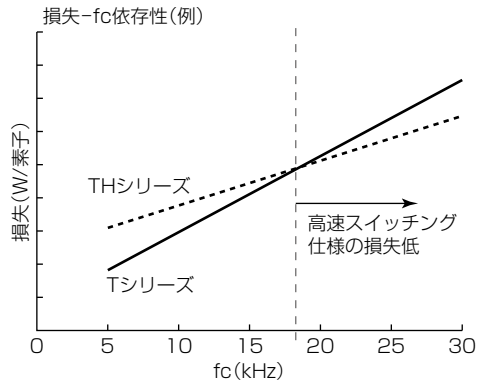


図6. 1素子当たりの損失-fc依存

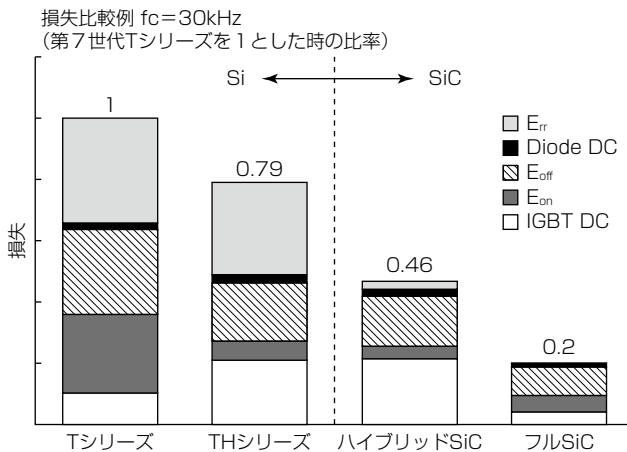


図7. パワーモジュールの損失比較

選択肢もある。一例であるが、第7世代TシリーズとTHシリーズの損失比較を示す(図7)。このようにTHシリーズはSiC製品には及ばないがSi(シリコン)製品では高速仕様に適した製品であり、ユーザーサイドの選択肢の一つとしてラインアップを実現した。

2.2 パッケージ技術

THシリーズでは、産業用第7世代Tシリーズstdタイプで適用したTMS(Thick Metal Substrate)技術は採用せず、旧世代(第6世代stdタイプまで)で適用しているセラミック基板と銅ベース構造を採用した。当社が展開しているハイブリッドSiCとの互換性や、高速スイッチングによる損失が非常に大きくなることでの放熱性、熱容量の確保などを重視した(図8)。

2.3 製品ラインアップ

製品ラインアップとしては、1,200V/200A、400A、600Aとした(全て2in1)(表2)。1,200V/400Aについてはパッケージを2種類準備した。小型化をメインに機器を設計する場合と、高負荷で発熱が大きくなるような設計をする場合、現状使用しているパッケージとの互換性も考慮して、置き換えも見据えた形にした。

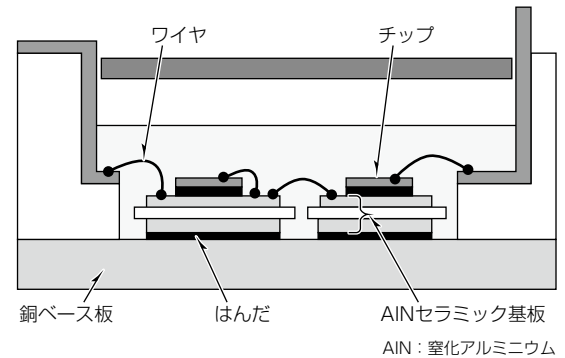


図8. THシリーズの内部構造

表2. THシリーズのラインアップ

V_{CES} (V)	結線	パッケージ (mm)	I_c (A)		
			200	400	600
1,200	2in1	48×94 	CM200DY-24TH	—	—
		62×108	—	CM400DY-24TH	—
		80×110	—	CM400DU-24TH	CM600DU-24TH

3. む す び

産業用第7世代IGBTモジュール高速スイッチング仕様THシリーズについて述べた。機器の高効率化には、使用されるパワーデバイスの低損失化が非常に重要になるが、産業用機器はアプリケーションが多数存在し、使用条件也多岐にわたる。全ての機器の高効率化に貢献できるパワーデバイスの一つの仕様でまかなうことには限界があり、機器の使用条件によってパワーデバイスの特性を最適化することが、機器の性能を最大限に発揮するために重要な項目になる。近年、機器の性能向上に向けては、損失低減効果が大きく期待できるWBG(Wide Band Gap)デバイスも選択可能であるが、特性改善が限界に近づいているSiデバイスでもIGBTの特性をチューニングすることで、使用される機器への貢献の余地は残るものと考える。今後も多岐にわたる機器の使用条件や回路構成に対応するため商品の開発を進めていく。

参 考 文 献

- (1) 上馬場 龍, ほか: 産業用第7世代パワーチップ技術, 三菱電機技報, 90, No.5, 287~290 (2016)
- (2) 宮澤雅臣, ほか: 産業用第7世代IGBTモジュール“Tシリーズ”, 三菱電機技報, 90, No.5, 295~298 (2016)

HVIGBTモジュールのシリコンゲルの吸湿挙動と結露リスクの調査

羽鳥憲司*
Kenji Hatori
登 羽香奈†
Wakana Noboru
中村圭一*
Keiichi Nakamura

Investigation of Humidity Absorption Behavior and Condensation Risk of Silicone Gel in HVIGBT Modules

要 旨

大電力を高速にスイッチングする三菱電機のHVIGBT (High Voltage Insulated Gate Bipolar Transistor)モジュールは、1997年に製品化して以来、高い信頼性が評価され、主に電鉄の駆動システムなどの電力変換装置に広く採用されてきた。

近年、市場の拡大に伴ってパワー半導体が様々な環境下で使用されるようになってきた。電鉄・電力市場では、高い信頼性が求められるため、こうした様々な環境に対する耐環境性能を確認することの重要性が高まっている。また、湿度の高い環境については、モジュールが密閉構造ではないため、その影響を完全に排除することは難しく、耐湿性の向上とその確認技術が強く求められていた。そのため、

当社ではHVIGBTモジュールの耐湿性向上⁽¹⁾⁽²⁾及び耐湿性確認技術⁽³⁾⁽⁴⁾⁽⁵⁾の構築に取り組んできた。

湿気の侵入という観点で見ればHVIGBTモジュールにはローパスフィルタとして機能するシリコンゲルを充填しており、このシリコンゲルの吸湿挙動を理解することがHVIGBTモジュールの耐湿性を議論する上で重要になる。そのため、シリコンゲルの次に挙げる吸湿挙動や結露リスクを明らかにした⁽⁶⁾。

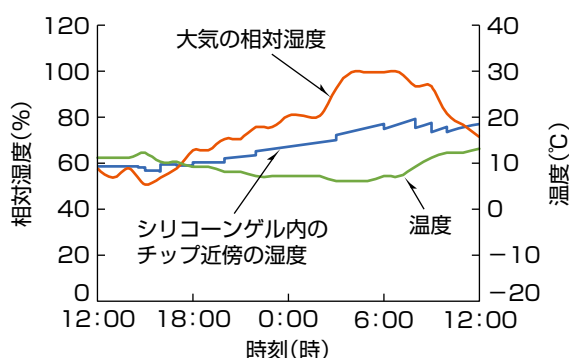
- (1) 異なる二つの方式での結露試験での素子の吸湿挙動
- (2) 様々な環境下での素子の吸湿挙動
- (3) 市場環境での素子の吸湿挙動

シリコンゲルの吸湿モデル式

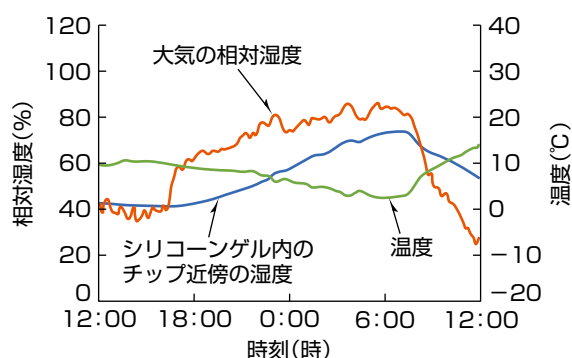
$$\frac{\partial c}{\partial t} = \frac{\partial}{\partial x} \left(D \frac{\partial c}{\partial x} \right) \quad D = D_0 \exp \left(-\frac{E_D}{RT} \right)$$

$$c(t=\infty) = S \cdot P_v \quad S = S_0 \exp \left(-\frac{\Delta H_S}{RT} \right)$$

c : 水蒸気溶解度, D : 拡散係数, E_D : 活性化エネルギー, R : 気体定数, S : 水蒸気溶解度係数



ロンドンの環境データ(2020年2月1日~2日)に基づくHVIGBTモジュール内のシリコンゲルの吸湿シミュレーション結果



東京の環境データ(2020年2月4日~5日)に基づくHVIGBTモジュール内のシリコンゲルの吸湿シミュレーション結果

シリコンゲルの吸湿モデルに基づく市場環境下でのシリコンゲルの吸湿シミュレーション結果

2020年のロンドン及び東京の環境データから高湿環境下の1日を抽出し、HVIGBTモジュール内の吸湿シミュレーションを実施した。大気の相対湿度が100%RH(Relative Humidity)に達しているような条件下でもシリコンゲル内の湿度は100%を大きく下回っており、大気に比較してシリコンゲル内の結露リスクが小さいことを確認した。

1. ま え が き

鉄道は他の交通機関と比較してエネルギー効率に優れており、交通分野全体の環境負荷の軽減に資することから、地球温暖化問題の解決への貢献のため、鉄道の利用が世界的に促進されている。また、低炭素社会の実現の観点から、鉄道の非電化区間の電化や、蓄電池車両の導入などが推進されている。それに伴って、電車が地球上の様々な環境で走行するようになってきた。

鉄道車両用パワーモジュールは小型、低損失であることに加えて、民生、一般産業用途に比べて高い信頼性が要求されている。そのため、こうした様々な環境に対する耐環境性能を確認することの重要性が高まっている。特に湿度の高い環境については、モジュールが密閉構造ではないため、その影響を完全に排除することは難しく、耐湿性の向上とその確認技術が強く求められていた。

こうした背景を踏まえて、当社ではHVIGBTモジュールの耐湿性向上及び耐湿性確認技術の構築に取り組んできた。HVIGBTモジュールには湿気の侵入という観点で見ればローパスフィルタとして機能するシリコンゲルが充填されており、このシリコンゲルの吸湿挙動を理解することがHVIGBTモジュールの耐湿性を議論する上で重要になる。しかしながら、これまでシリコンゲルのような材料レベルの吸湿挙動の研究はなされてこなかった。

本稿では、シリコンゲルの吸湿挙動と結露リスクの調査結果について述べる。

2. シリコンゲルの吸湿挙動

一般にHVIGBTモジュールはシリコンゲルが充填されている。シリコンゲルのような樹脂は周囲環境に依存して吸湿し、その吸湿量は水蒸気の拡散と溶解で説明できることが知られている⁽⁷⁾⁽⁸⁾。水蒸気の溶解度 c は式(1)で示されるフィックの法則を用いて拡散係数 D で表される。この拡散係数 D は式(2)に示すように頻度因子 D_0 と気体定数 R 、活性化エネルギー E_D 、温度 T で表される。

$$\frac{\partial c}{\partial t} = \frac{\partial}{\partial x} \left(D \frac{\partial c}{\partial x} \right) \quad \text{..... (1)}$$

$$D = D_0 \exp \left(-\frac{E_D}{RT} \right) \quad \text{..... (2)}$$

一方、吸湿が十分飽和した状態での溶解度 $c_{(t=\infty)}$ は式(3)に示すように溶解度係数 S と水蒸気圧 P_v で表される。この溶解度係数 S は式(4)に示すように頻度因子 S_0 と気体定数 R 、エンタルピー ΔH_s 、温度 T で表される。

$$c_{(t=\infty)} = S \cdot P_v \quad \text{..... (3)}$$

$$S = S_0 \exp \left(-\frac{\Delta H_s}{RT} \right) \quad \text{..... (4)}$$

これらの拡散係数 D と溶解度係数 S の特定がシリコンゲルの吸湿挙動を理解する上で重要であり、これらを特定するために吸湿時のシリコンゲルの質量増加の傾向を測定した。図1に示すように、直径5.000mmの金属シリンドラにシリコンゲルを1.823mm充填したサンプルを準備し、まず50℃/0%RHで8時間乾燥させた。その上で、25℃/45%RH、40℃/45%RH、45℃/45%RHのそれぞれの槽に入れて、質量変化を測定した。

測定結果を表1及び図2に示す。表1に示すように、シリコンゲルの水蒸気溶解度は大気の水蒸気密度の約20倍になっており、この事実はシリコンゲルに水蒸気が溶解していることを示唆していると言える。この結果を用いて式(3)から各条件下での溶解度 S を算出できる。図3に示すように、溶解度係数 S は温度に対して負の相関を示すことを確認した。

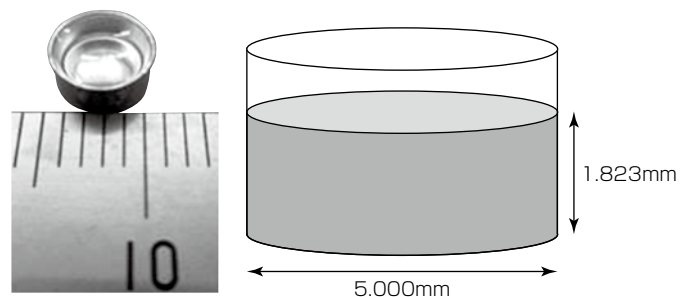


図1. 吸湿下でのシリコンゲル質量測定サンプル

表1. 様々な環境条件下での水蒸気溶解度測定結果

周囲環境	シリコンゲルの水蒸気溶解度 (mg/mm ³)	大気の水蒸気密度 (mg/mm ³)
25℃/45%RH	2.89×10^{-4}	1.04×10^{-5}
40℃/45%RH	4.05×10^{-4}	2.30×10^{-5}
45℃/45%RH	4.39×10^{-4}	2.94×10^{-5}

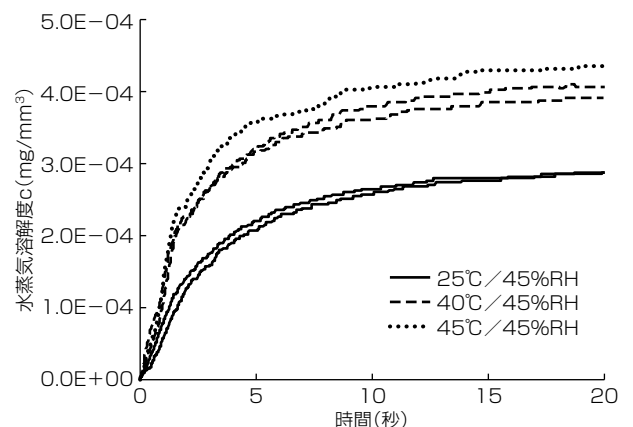


図2. 様々な環境条件下でのシリコンゲル質量増加

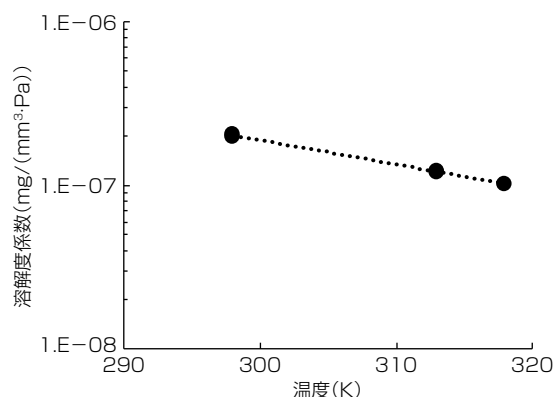


図3. シリコンゲルの溶解度係数の温度依存性

図3と式(4)から、エンタルピー $\Delta H_s = -26.8 \text{ kJ/mol}$ 、頻度因子 $S_0 = 4.12 \times 10^{-12} \text{ mg/(mm}^3 \cdot \text{Pa)}$ と計算される。

一方、拡散係数 D については、溶解度増加の傾きを用いて近似的に算出する方法がB. Ellis等によって提案されている⁽⁹⁾。この近似式を式(5)に示す。ここでの L はサンプルの樹脂の厚さである。図4で、横軸に $t^{0.5}/L$ を取って、縦軸に $c(t)/c(t=\infty)$ を取っている。質量増加カーブの傾きは $0.2 < c(t)/c(t=\infty) < 0.6$ の範囲から算出した。その結果を表2及び図5に示す。

$$\frac{c(t)}{c(t=\infty)} = 2 \sqrt{\frac{Dt}{L^2 \pi}} \dots\dots\dots (5)$$

図5に示すように、シリコンゲルの水蒸気拡散係数 D は温度に対して正の相関を示すことが確認された。図5及び式(2)から、活性化エネルギー $E_D = 20.8 \text{ kJ/mol}$ 及び頻度因子 $D_0 = 40.3 \text{ mm}^2/\text{s}$ と計算される。

算出された溶解度係数を基に $40^\circ\text{C}/80\% \text{ RH}$ での溶解度は 715 g/m^3 と計算される。急冷時は溶解度(SH)を一定とみなすことができるため、図6の $\text{SH} = 715 \text{ g/m}^3$ のカーブから $40^\circ\text{C}/80\% \text{ RH}$ から 10.5 K 温度低下した際にシリコンゲル内が結露することが分かる。一方、大気は急冷時に絶対湿度(AH)を一定とみなすことができ、図6の $\text{AH} = 41 \text{ g/m}^3$ のカーブから、 $40^\circ\text{C}/80\% \text{ RH}$ から 4.4 K の温度

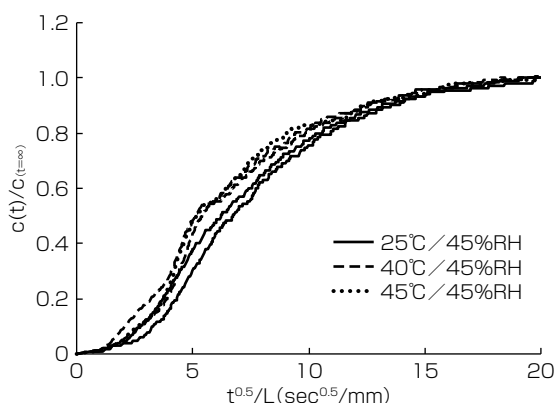


図4. 様々な環境条件下でのシリコンゲル質量増加

表2. シリコンゲルの拡散係数

周囲環境	重量増加の傾き： $2 \times (D/\pi)^{0.5} (\text{mm}/\text{s}^{0.5})$	拡散係数(mm^2/s)
$25^\circ\text{C}/45\% \text{ RH}$	0.108	9.19×10^{-3}
$40^\circ\text{C}/45\% \text{ RH}$	0.135	1.44×10^{-2}
$45^\circ\text{C}/45\% \text{ RH}$	0.137	1.48×10^{-2}

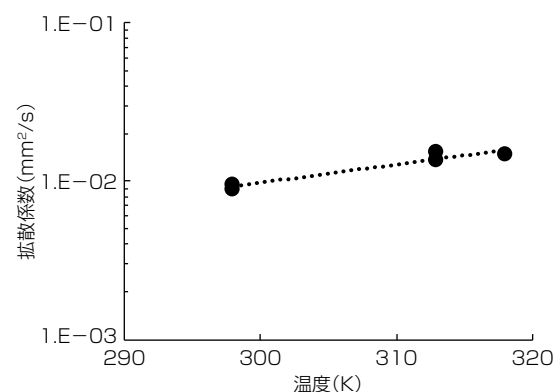


図5. シリコンゲルの水蒸気拡散係数の温度依存性

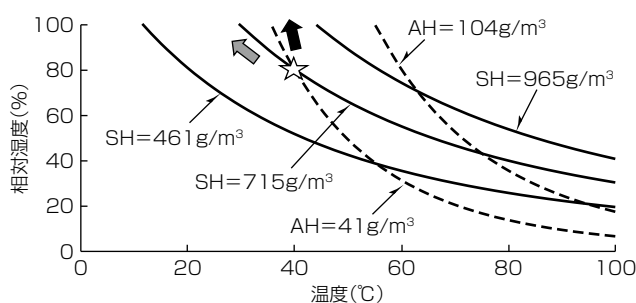


図6. 溶解度(SH)曲線と絶対湿度(AH)曲線

低下によって大気中では結露することが分かる。すなわち、大気に比べてシリコンゲル中での結露は発生しにくいことが確認された。

3. 市場環境下でのゲルの吸湿挙動

導出されたシリコンゲルの水蒸気溶解度係数と水蒸気拡散係数を用いて、市場での吸湿リスクについて調査した。この調査では、素子の動作による加熱効果は考慮せず、単純化して外気による温度変化と素子の温度変化は同等にした。ここでは、東京とロンドンの2020年の環境データのうち、夏と冬で比較的温度が高かった日を抽出し、シリコンゲルの吸湿シミュレーションを実施した。その結果を図7、図8、図9、図10に示す。

シリコンゲル内チップ近傍の湿度は早朝に高くなる傾向を示しており、早朝が最も結露リスクが高いことが確認された。しかし、周囲環境が100%近い相対湿度を示す場合でも、シリコンゲル内チップ近傍の湿度は100%を下

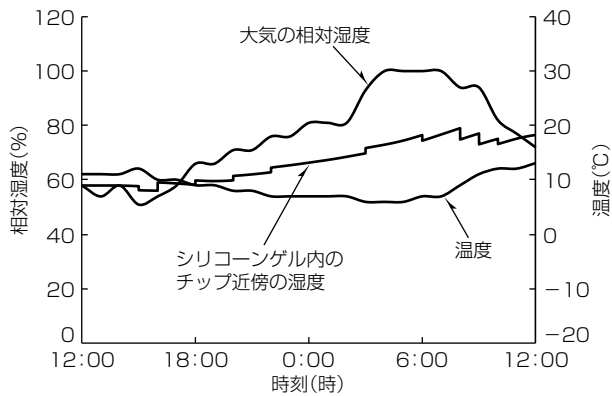


図7. 冬のロンドン(2020年2月1日～2日)での吸湿シミュレーション

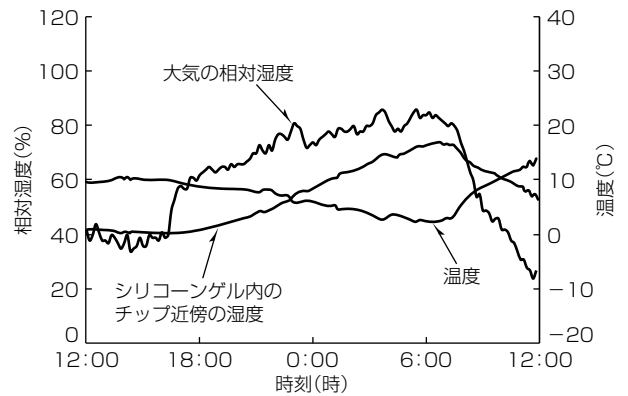


図9. 冬の東京(2020年2月4日～5日)での吸湿シミュレーション

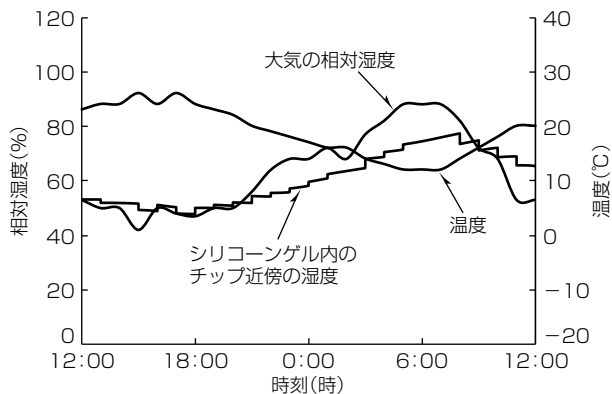


図8. 夏のロンドン(2020年8月1日～2日)での吸湿シミュレーション

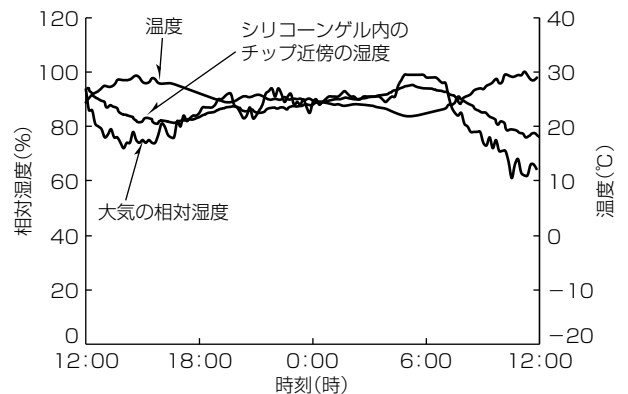


図10. 夏の東京(2020年7月31日～8月1日)での吸湿シミュレーション

回っていることが確認され、このシミュレーションでも周囲環境に比べてモジュール内部の結露は発生しにくいことを示唆していると言える。

4. む す び

実験結果に基づいて、シリコンゲルの水蒸気溶解度係数と水蒸気拡散係数を算出し、その結果に基づいて、周囲環境に比べてシリコンゲル内部の結露リスクは小さいことを確認した。

当社は確立した耐湿性評価技術や耐湿性向上技術を用いて、パワー半導体モジュールの高い信頼性を実現し、低炭素社会と豊かな生活の両立の実現に貢献していく。

参 考 文 献

- (1) Honda, S., et al.: High Voltage Device Edge Termination for Wide Temperature Range plus Humidity with Surface Charge Control (SCC) Technology, ISPSD 2016, 291~294 (2016)
- (2) Tanaka, N., et al.: Durable Design of the New HVIGBT Module, PCIM Europe 2016, 425~431 (2016)
- (3) Kitajima, Y., et al.: Lifetime estimation model of HVIGBT considering humidity, PCIM Europe 2017, 353~358 (2017)
- (4) Tanaka, N., et al.: Robust HVIGBT module design against high humidity, PCIM Europe 2015, 368~373 (2015)
- (5) Nakamura, K., et al.: The test method to confirm robustness against condensation, EPE 2019, No.17 (2019)
- (6) Hatori, K., et al.: Humidity Absorption Behavior of Silicone Gel in HVIGBT Modules, EPE 2021, 247~254 (2021)
- (7) Mizutani, T.: Warpage Analysis in LCD Panel under Moisture Diffusion and Hygroscopic Swelling, Journal of Japan Institute of Electronics Packaging, Vol.12, 144~153 (2009)
- (8) 永井一清: バリア技術, 共立出版, 62~63 (2014)
- (9) Ellis, B., et al.: The effects of water absorption on a polyester/chopped strand mat laminate, Composites, 14, No.3, 237~243 (1983)

BSD機能内蔵600V耐圧ハーフブリッジドライバHVIC“M81777FP”

羽生 洋*

Yo Habu

佐野昇平†

Shohei Sano

Built-in Boot Strap Diode Function Half-bridge Driver High Voltage (600V)
Integrated Circuit "M81777FP"

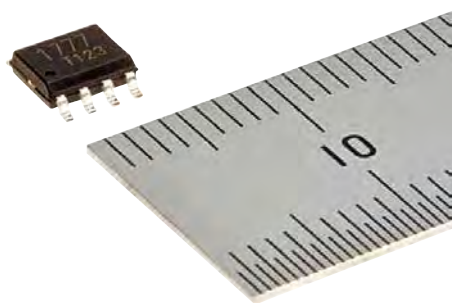
要 旨

近年、地球環境保護基調の高まりで省エネルギーや高効率化のキーパーツであるパワー半導体の環境負荷低減に対する役割は大きくなっている。これを背景にして家電・産業用機器に使用されるモータ駆動システムのインバータ化も年々進展しており、インバータシステムでパワー半導体を駆動するドライバICの需要も拡大している。インバータの大容量化・小型化に向けては、駆動システムも小型化・省部品化に寄与することが重要であり、また課題でもある。

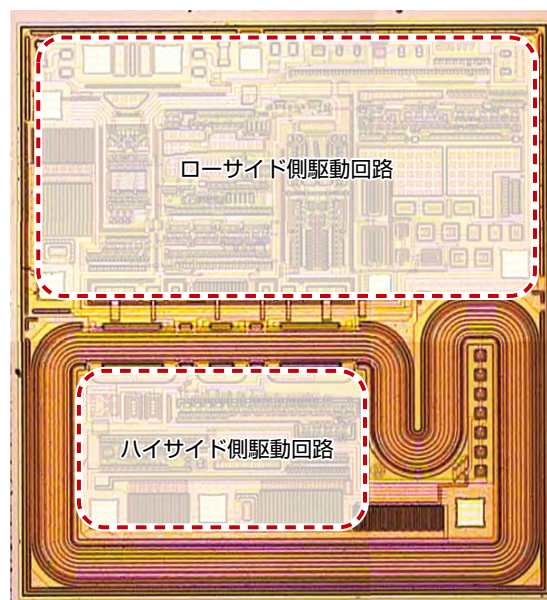
三菱電機は今回、MOS(Metal Oxide Semiconductor)構造を用いることでブートストラップ回路に必要なダイオード機能を内蔵したBSD(Boot Strap Diode)機能内蔵600V耐圧ハーフブリッジドライバHVIC“M81777FP”を

開発した。これによって、インバータの駆動システムでの省部品化に貢献する。この製品の特長は次のとおりである。

- (1) BSD機能MOSの駆動方式を最適化することで安定した充電動作を実現
- (2) 100Ωの電流制限抵抗をBSD機能MOSのオン抵抗で実現
- (3) 三菱電機独自の高耐圧ウェルMOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)構造で、充電動作時のリーク電流抑制や、スイッチング時のノイズに対して、高い誤動作耐量を確保
- (4) 従来製品との互換性確保によって、インバータシステムの設計簡素化に寄与



M81777FPの外観



M81777FPチップ

BSD機能内蔵600V耐圧ハーフブリッジドライバHVIC“M81777FP”の外観とチップ

ブートストラップ回路に必要なダイオード機能を内蔵した、BSD機能内蔵600V耐圧ハーフブリッジドライバHVIC M81777FPを開発した。高耐圧ダイオード機能を三菱電機独自の高耐圧ウェルMOSFET構造で実現することで、高いノイズ耐性を確保し、インバータの駆動システムでの省部品化に貢献する。

1. ま え が き

近年、カーボンニュートラルやSDGsなど、地球環境保護基調の高まりで省エネルギーや高効率化のキーパーツであるパワー半導体の環境負荷低減に対する役割は大きくなっている。これを背景にして家電・産業用機器に使用されるモータ駆動システムのインバータ化も年々進展しており、インバータシステムでパワー半導体を駆動するドライバICの需要も拡大している。インバータの大容量化・小型化に向けて、その駆動システムでも小型化・省部品化に寄与することが求められている。

三菱電機のHVIC(High Voltage Integrated Circuit)を代表とするドライバICの技術として、1997年に独自技術である分割リサーフ構造(第1世代)の開発によって1,200V HVICの製品化を開始し、2008年には第1世代分割リサーフ構造へN+埋め込み層の微細パターン形成によって、耐圧・誤動作耐量を向上させた第2世代分割リサーフ構造を600Vクラスで開発し、製品化を実施した⁽¹⁾。また、この第2世代分割リサーフ構造に独自のフィールドプレート技術を適用し、耐圧の1,200V化を実現し、製品化も進めている⁽²⁾。分割リサーフ構造は、HVICでの高圧レベルシフトと呼ばれる、ハイサイド回路を駆動する電圧レベルへの変換動作に用いるLDMOSFET(Laterally Double-diffused MOSFET)に適用する構造である。分割リサーフ構造の適用は耐圧・誤動作耐量の向上と合わせて、チップ上で占有する面積が大幅に縮小される。これによってドライバICのチップ面積当たりの駆動能力を拡大(大容量化・高電圧化)することと、従来外部部品で構成していた保護回路や電源回路などを取り込むこと(小型化・省部品化)が可能になるなど、システムの性能向上へ大きく寄与できる。

本稿では、今回開発したブートストラップ回路に必要なダイオード機能を内蔵したBSD機能内蔵600V耐圧ハーフブリッジドライバHVIC M81777FPについて製品概要、適用技術、及び性能・品質について述べる。

2. BSD機能内蔵600V耐圧ハーフブリッジドライバHVIC M81777FP

2.1 製品概要

BSD機能内蔵600V耐圧ハーフブリッジドライバHVIC M81777FPの機能ブロック図を図1に示し、その機能を次に挙げる。

- (1) ハーフブリッジ駆動
- (2) 600V高耐圧BSD機能内蔵
- (3) 3.3V/5.0Vロジック入力対応インタフェース

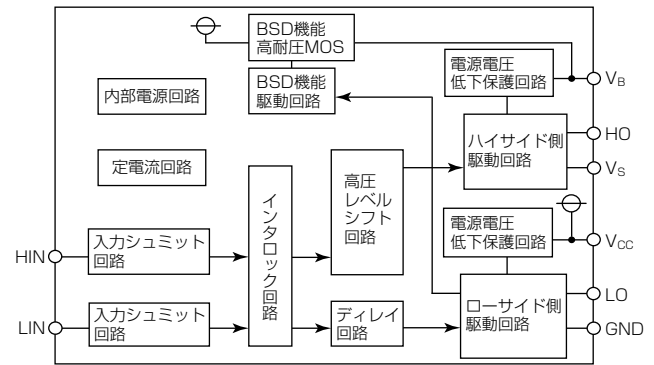


図1. M81777FPの機能ブロック図

- (4) 入力インタロック(出力の同時オン防止)
- (5) 600Vの高圧レベルシフト回路
- (6) 出力電流能力(+200mA/−350mA)
- (7) 電源電圧低下保護回路(UV(Under Voltage) : V_{CC}/V_{BS})

M81777FPはベーシックモデルになる従来製品“M81736FP/M81776FP”からの置き換えを容易にすることも考慮し、BSD機能以外の諸特性やピン配置についてはコンパチブルになるように設計している⁽³⁾。

2.2 適用技術

2.2.1 高耐圧MOSFETによるBSD機能の代替

M81777FPではブートストラップ回路に必要なダイオード機能を、IC内部の高耐圧MOSFETを代替動作させることで実現している。MOSFETによる充電動作代替の適用技術と利点について、具体的内容を次に述べる。

- (1) リカバリー電流と通電時リーク電流の抑制

図2にダイオードとMOSFETでの通電時のキャリアの移動について示す。ダイオードは、電流の発生起因になるキャリアはホールと電子のバイポーラ素子である。通電時から非通電時への状態遷移時に、空乏層を形成するまでにキャリアが逆方向へと移動する。この遷移領域に発生するキャリアの移動がリカバリー電流やサージによって発生する。これに対してMOSFETは、電流の発生起因になるキャリア

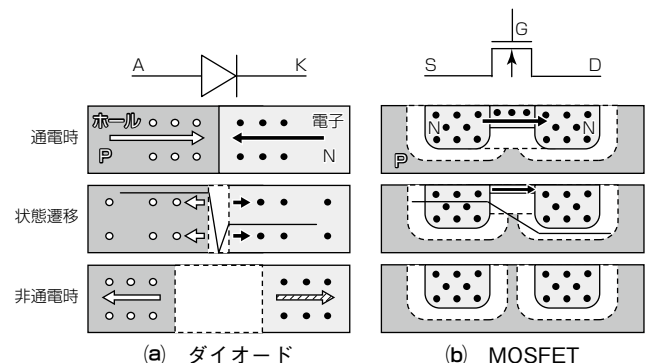


図2. ダイオードとMOSFETの通電状態比較

は一種であり、ユニポーラ素子になる。通電時から非通電時にかけて空乏層領域を新たに形成するのではなく、チャネルの有無だけが電流発生に起因する。よってMOSFETではダイオードで問題になるリカバリーの発生がない。

MOSFETでの充電動作の利点として、充電時のリーク電流抑制も挙げられる。図3にダイオードとMOSFETの断面構造を示す。ダイオード構成でP→N方向にバイアスを行うと、PN接合によって順方向電圧 V_F が発生する。ICは接合分離構造であるため、基板(P-)をコレクタとして寄生PNP T_r が発生する。充電電流が多くなるほど、この寄生PNP T_r のベース電流が確保され、基板方向へのリーク電流が増大する。この電流ロスは場合によってはラッチアップ現象を引き起こすなど、製品品質の確保が困難なものになる。一方MOSFETの場合は、充電電流はドレイン(N)→ソース(N)方向に流れるため、PN接合での順方向電圧 V_F は発生しない。構成上寄生PNP T_r は存在するものの、MOSFETのバックゲートとソース間のバイアスを適切に処理すれば、基板方向へのリーク電流は発生せず、製品品質確保の観点からもダイオード構成と比較して有利になる。

(2) BSD機能MOSのゲート駆動

ダイオードが端子のバイアス状態で通電・非通電が一意に決定する受動的な動作をするのに対して、MOSFETは各端子のバイアス状態で通電・非通電や増幅・減衰が発生する能動素子である。MOSFETによって充電動作を行うには、端子のバイアス、特にゲート駆動の信号を適切に与える必要がある。図4に外部素子で構成する従来方式のブートストラップ回路と、IC内部のMOSFETで充電動作を代替する回路構成を簡易的に示す。

ブートストラップ回路は1次側電源(V_{CC})と2次側電源(V_B)の間にダイオードと抵抗を接続し、2次側基準電位(V_S)

によって充電の有無が決定する方式である。従来方式ではダイオード接続であるため、 V_S 電位が下がると充電し、上がるとダイオードが逆バイアス状態になり、おのずと非通電状態になる。しかしMOSFETは先に述べたとおり能動素子であるため、この充電動作を代替・実現するにはMOSFETのゲート駆動の信号を適切に与えなければならない。

図5にハーフブリッジ駆動によるインバータ回路を示す。充電の有無は基準電位である V_S 電位によって決定することから、 V_S 電位を決定する信号をBSD機能MOSのゲート駆動の信号に同期させる必要がある。 V_S 電位はインバータの出力ノード、すなわち負荷が接続される点の電位になる。ブートストラップ回路で、充電動作が発生するのは V_S 電位が低いとき(GND(Ground)レベル)であり、これが決定するのがインバータのN側トランジスタがON状態にあるときである。よってLO出力がHighであるときにゲート駆動の同期信号を与えて充電動作を行い、LO出力がLowであるときは、 V_S 電位が不定又はHigh(負荷の電源レベル)になるため、充電動作を行わない。

(3) 2次側電源の充電電圧確保

(2)で述べた同期信号を用いてBSD機能MOSのゲートを駆動することでブートストラップ充電動作は実現できるが、2次側電源の電圧を1次側電源と同程度の電圧に充電するためには、BSD機能MOSを三極管領域でバイアスすることが必要になる。図4の高耐圧MOSFETによるBSD機能の簡易回路図にも示しているが、MOSFETのゲートはダイオード・容量・バッファ回路によって構成されるチャージポンプ回路によって昇圧電圧が与えられる。これによってBSD機能MOSは三極管で動作し、2次側電源を1次側電源と同程度の電圧に充電することが可能になる。図6に各昇圧方式でのBSD機能MOSのゲート電圧を示している。図4に示す簡易回路では、昇圧動作は同期信号に対して1回だけのため、昇圧されたゲート電位は経時的に降下する。M8177FPではBSD機能MOSのゲートに昇圧電圧を与える構成に加えて、独自の回路構成を用いて、同期信号が与えられている間はゲートへの昇圧電圧を保持できる構成を採用した。この昇圧回路構成は、常に昇圧動作でゲート電位を励起し続けるため、安定した充電動作が可能になる。

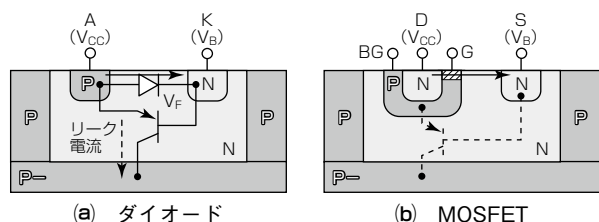


図3. ダイオードとMOSFETの断面構造

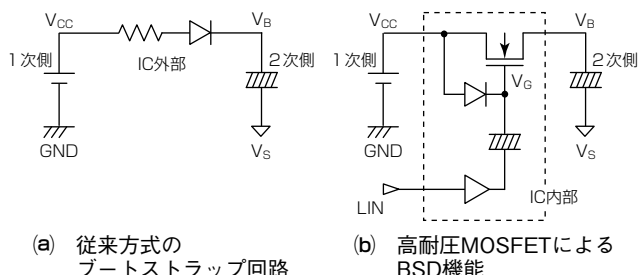


図4. 各充電方式の簡易回路構成

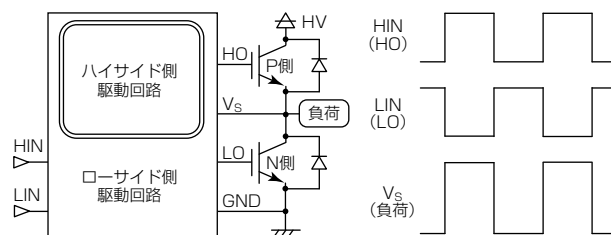


図5. ハーフブリッジ駆動によるインバータ回路

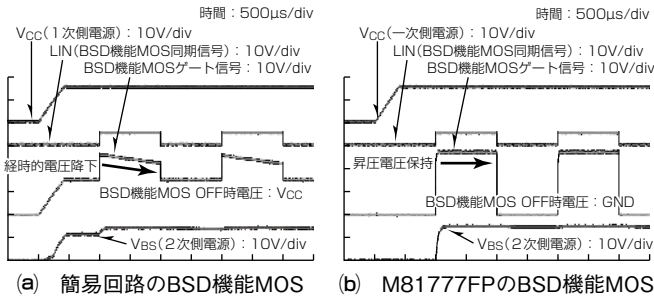


図6. 各昇圧方式でのBSD機能MOSによる充電動作

また、BSD機能MOSのOFFについては、簡易回路構成ではゲート電圧を V_{CC} と同電位とし、MOSFETのゲート・ソース間電圧を0Vとしているが、M81777FPではゲート電位に0Vを与えることで、“強く”OFF状態にしている。このバイアス方式によって、1次側電源の瞬停やインバータのスイッチングノイズ発生時の誤動作に対して、高い耐量を確保している。

2.2.2 BSD機能MOSのオン抵抗による電流制限抵抗

ブートストラップ充電での必要要素としてダイオード・容量のほかに、充電時突入電流を抑制する電流制限抵抗がある。M81777FPでは電流制限抵抗をBSD機能MOSの持つオン抵抗で実現している。図7にM81777FPのBSD機能MOSの配置について示す。HVICでは高圧レベルシフト用途としてLDMOSFETを分割リサーフ構造によって独立に配置しているが、この領域以外にBSD機能MOSを構成した。MOSFETのオン抵抗を電流制限抵抗としているため、任意の抵抗値を設定するためにはMOSのW幅を調整する必要があるが、リサーフ構造部の延長によるW幅確保では、ハイサイド側駆動回路領域でデッドスペースが発生する。そこで今回M81777FPでは湾曲したりサーフ構造を新たに開発し、デッドスペースの発生を最小に抑えながら、任意の電流制限抵抗調整を可能にした。M81777FPは電流制限抵抗値が100Ωになるように調整している。

2.2.3 BSD機能MOSに用いる高耐圧MOSFET構造

高耐圧MOSFET構造として、2.2.2項で述べた高圧レベルシフト用LDMOSFETがあるが、BSD機能MOSでは誤動作耐量確保の観点から、新たに開発した独自の高耐圧ウェルMOSFET構造を採用した。従来のLDMOSFETと今回開発した高耐圧ウェルMOSFETの断面構造について図8に示す。高耐圧ウェルMOSFETでのLDMOSFETとの相違点として、MOSのバックゲートが基板(P-)と接する深いP型ウェル拡散で構成している点にある。

高圧レベルシフトに使用するLDMOSFETをBSD機能MOSとして適用する場合、MOSのバックゲートとソースは独立させ、バックゲートからドレインに向けての電流流入を

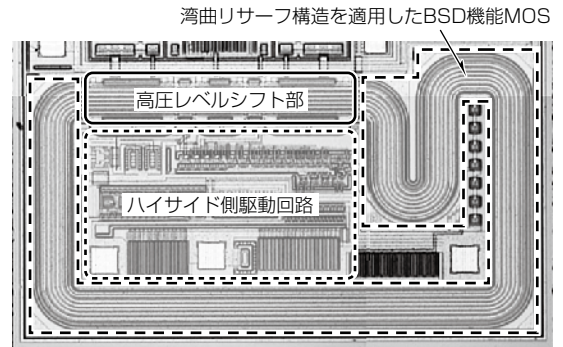


図7. M81777FPでのBSD機能MOS配置

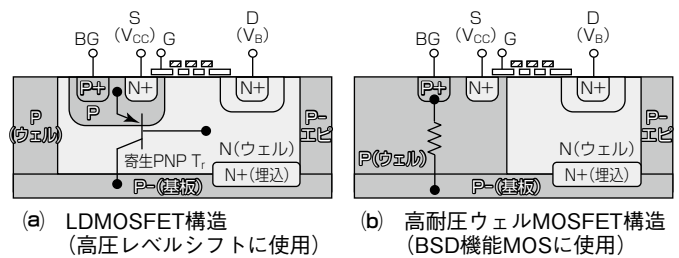


図8. 高耐圧MOSFETの断面構造

抑制する必要がある。図8(a)に示したとおりLDMOSFET構造には、バックゲート・ドレイン・基板の間に寄生PNP T_r が存在している。通常、寄生PNP T_r はオフ状態でバイアスされているため、誤動作発生の起因となることはないが、2次側電源(V_B)の初期充電時や、インバータスイッチング時のフリーホイールダイオード還流モードで発生する V_S 負電位サージ等では、この寄生PNP T_r が活性状態になる場合がある。これによってリーク電流の増大や、ラッチアップの発生など、誤動作耐量確保の面で課題があった。今回開発した高耐圧ウェルMOSFETでは、図8(b)に示すとおりバックゲートが基板と接しているため、誤動作起因になる寄生PNP T_r が存在しない。これによってM81777FPでは初期充電時や、 V_S 負電位サージ等のノイズに対して高い誤動作耐量を確保した。

3. む す び

今回、ブートストラップ回路に必要なダイオード機能をIC内部の高耐圧MOSFETを代替動作させることで実現したBSD機能内蔵600V耐圧ハーフブリッジドライバHVIC M81777FPを開発した。これによってインバータの駆動システムでの省部品化に貢献する。

参考文献

- (1) 清水和宏，ほか：第2世代分割RESURF構造を適用したHVIC技術，三菱電機技報，84，No.4，228～231 (2010)
- (2) 羽生 洋，ほか：高信頼性1.200V HVIC“M81738FP”，三菱電機技報，88，No.5，289～292 (2014)
- (3) 羽生 洋，ほか：普及版600V HVIC“M81776FP”，三菱電機技報，94，No.3，189～192 (2020)

低損失化を実現する 新構造SiCトレンチMOSFET

菅原勝俊*
Katsutoshi Sugawara
福井 裕†
Yutaka Fukui
香川泰宏‡
Yasuhiro Kagawa

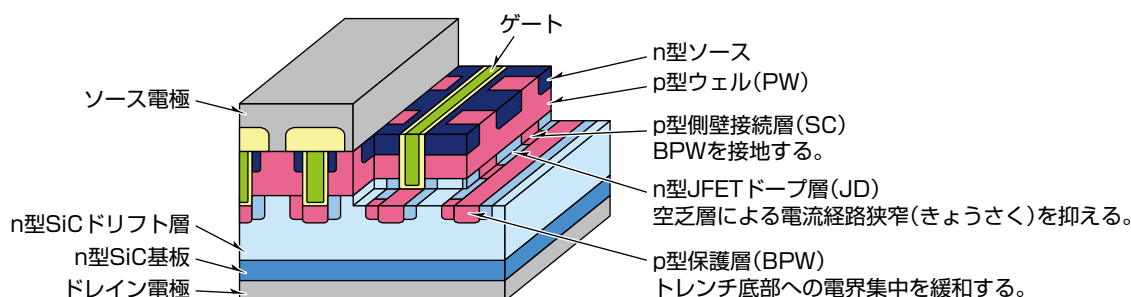
SiC Trench Metal – Oxide – Semiconductor Field – Effect Transistor
with Novel Structure Enabling Lower Losses

要 旨

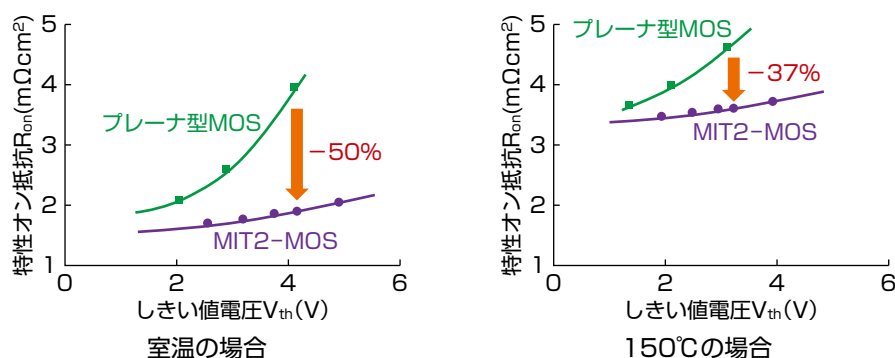
近年の環境意識の高まりを受けて、パワーエレクトロニクス機器の省エネルギー化が進められている。SiC(シリコンカーバイド)は従来のSi(シリコン)に比べてパワーデバイス材料として大幅に優れた特性を持っており、パワーエレクトロニクス機器の省エネルギー化を実現する次世代材料として注目されてきた。三菱電機ではSiC-MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)、SiC-SBD(Schottky Barrier Diode)の開発及び量産を進めており、家電製品から鉄道製品まで多くのパワーエレクトロニクス機器への適用を進めてきた。

当社のプレーナ型MOSFETは低損失性が特長であるが、更なる性能向上のために高集積化ができるトレンチ型

MOSFETの開発も進めている。しかしながら、トレンチ型MOSFETではトレンチ底部に電界が集中しやすいため、当社ではトレンチ底部にp型保護層を設けて、これを接地する構造を提案してきた。今回、この構造を改善したMIT2-MOS(Multiple Ion-implantation into Tilted Trench sidewall-Metal Oxide Semiconductor)を考案した。MIT2-MOSは高集積化による低損失化が容易であること、簡便なプロセスで製作できることが利点である。今回試作したMIT2-MOSは定格1.2kV(アバランシェ電圧1.5kV)、しきい値電圧4.1Vで特性オン抵抗 $1.9\text{m}\Omega\text{cm}^2$ という高い性能を実現した⁽¹⁾。



MIT2-MOSの構造



量産中のプレーナ型MOSとMIT2-MOSの電気特性の比較

PW : P-Well, SC : Sidewall Connection, JD : JFET Doping, BPW : Bottom P-Well

MIT2-MOSの構造及び電気特性

トレンチ型SiC-MOSFETではトレンチ底部にかかる電界を緩和するため、底部に電界緩和構造を設けて、これを接地する必要がある。今回開発したMIT2-MOSはこの接地構造にp型側壁接続層を採用し、さらにn型JFET(Junction Field Effect Transistor)ドーピング層を加えた。これによって、定格1.2kV(アバランシェ電圧1.5kV)、しきい値電圧 $V_{th}=4.1\text{V}$ で現在量産中のプレーナ型MOSFETに比べて、室温で50%、150℃で37%の特性オン抵抗 R_{on} の削減効果を得た。

1. ま え が き

環境意識の高まりを受けてパワーエレクトロニクス機器の省エネルギーが進められている。その中で、次世代のパワー半導体材料としてSiCが注目されてきた。SiCは従来用いられてきたSiに比べてバンドギャップが大きく、絶縁破壊電界が高いことを始めとして、パワーデバイスとして大幅に優れた性質を持っている。当社ではSiCを用いて、SiC-MOSFETやSiC-SBDの開発及び量産を進めており、これまでに耐圧600Vの家電向けから3.3kVの電鉄向けまで、幅広い耐圧クラスの製品を実用化してきた。

パワーエレクトロニクス機器の省エネルギー化のためには機器に用いられるパワーデバイスの低損失化が重要である。当社ではプレーナ型と呼ばれる平面構造のMOSFETを採用してきた。当社のプレーナ型MOSFETは低抵抗性が特長であるが、その一方でトレンチ型と呼ばれるゲート電極をドリフト層中に埋め込んだ構造のMOSFETは、プレーナ型に比べて単位セルの小型化が可能であり、高集積化による更なる低損失化が期待されている。しかしながら、トレンチ型はトレンチ底部に電界が集中しやすいため、十分な素子信頼性を得るためにはこの電界を緩和する必要がある。当社では、トレンチ底部にp型保護層(BPW)を設けて、これを接地することで電界緩和を行う構造を提案してきた⁽²⁾が、図1(a)に示すように単位セルを間引いてBPWに対するコンタクトを設けるため、高集積化の点で難があった。そこで、今回この接地構造を改善した新たなデバイス構造であるMIT2-MOS(ミツ・モス)を考案した。本稿ではMIT2-MOSの構造及び性能について述べる。

2. MIT2-MOS

2.1 MIT2-MOSの構造

MIT2-MOSはその呼称どおり、三つの注入層によって特徴づけられる。MIT2-MOSの模式図を図1(b)に示す。

一つ目の注入層はトレンチ底部BPWであり、SiCドリフト層にトレンチを開いた後、正対した位置からp型イオン注入を行うことで形成される。このBPWは1章に述べたとおりトレンチ底部にかかる高電界を緩和する効果がある。その一方でBPWの電位が不安定な場合スイッチング損失が増加することと、BPWによって生じる空乏層がPW-BPW間、BPW-BPW間の電流経路狭窄を引き起こして抵抗が増加することの二つの問題を引き起こす。

二つ目の注入層であるSCは前者の問題に対処するためのものであり、開口したトレンチに対して斜め方向からp型

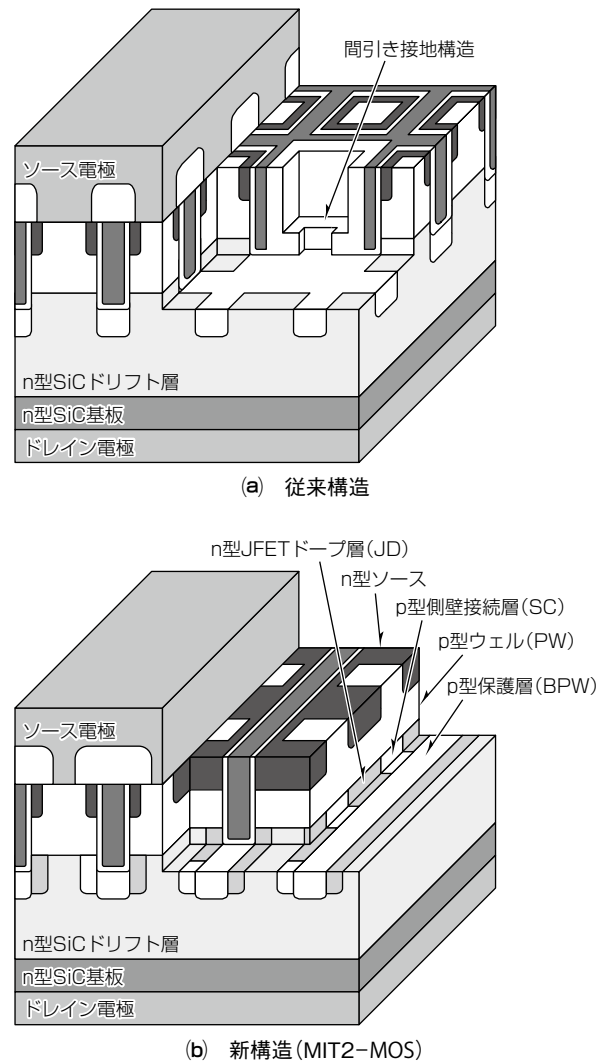


図1. トレンチ型SiC-MOSFETの構造模式図

イオン注入を行うことで形成される。SCを介してBPWが接地されることで、BPWの電位が安定してスイッチング損失を低減する効果が得られる⁽³⁾。

三つ目の注入層であるJDは後者の問題に対処するものであり、トレンチに対して斜め方向からn型イオンを注入して形成される。n型SiCドリフト層に比べて高濃度のn層を配置することで、BPWからの空乏層の広がりが抑制され、電流経路狭窄による抵抗増加を防ぐ効果が得られる⁽⁴⁾。

MIT2-MOSはトレンチ壁に対する傾斜イオン注入を行うことで、比較的低エネルギーのイオン注入で製作できる。また、イオン注入後の再エピタキシャル成長も必要なく、全体として比較的簡便なプロセスで製造することが可能である。また、構造がシンプルであるため高集積化しやすいことも利点である。

2.2 MIT2-MOSの静特性

一般にMOSFETのしきい値電圧(V_{th})と特性オン抵抗(R_{on})はトレードオフの関係にある。 R_{on} を下げるためには

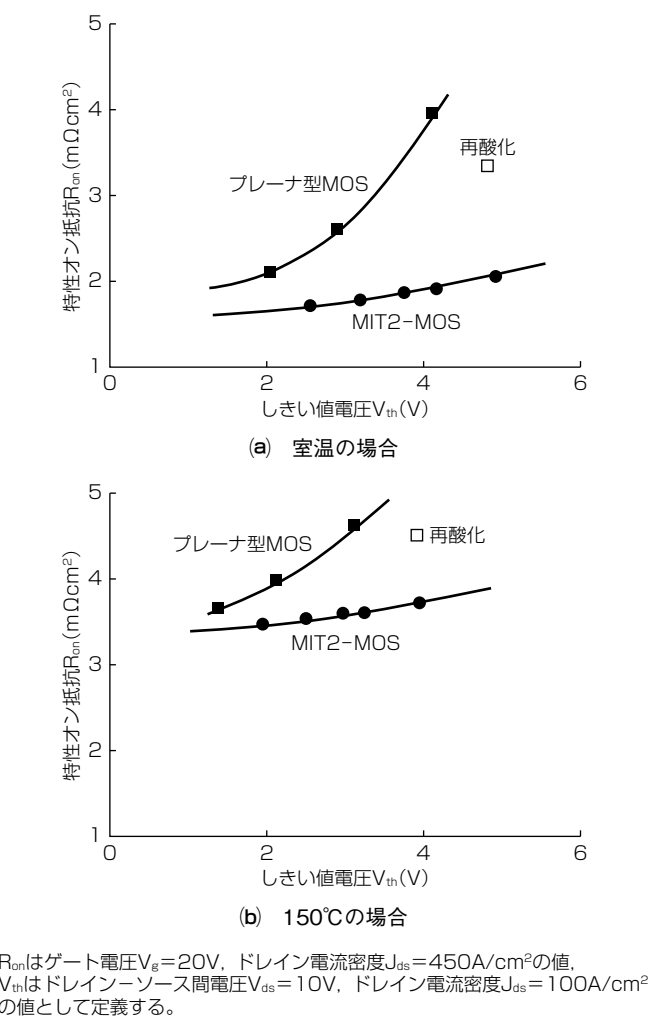


図2. 特性オン抵抗 R_{on} としきい値電圧 V_{th} の関係

V_{th} を下げればよいが、 V_{th} が低くなるとドレイン-ソース間にリーク電流が流れやすくなる。さらに、温度上昇に伴って V_{th} は減少するため用途によっては高い V_{th} が求められる。図2に R_{on} と V_{th} の関係を示す。素子耐圧は1.2kVを想定しており、実際のアバランシェ電圧は1.5kVである。トレンチ型は従来用いていたブレーナ型に比べて高 V_{th} 領域での R_{on} の増加が抑えられていることが分かる。例えば、 V_{th} が4.1Vでの R_{on} は1.9 $m\Omega cm^2$ になった。これはブレーナ型の約半分である。当社では、ゲート酸化膜に再酸化を適用することでブレーナ型でも高 V_{th} 領域での R_{on} 増加を抑えられることを報告しているが⁽⁵⁾、トレンチ型はそれを上回る改善効果が得られる。

一方で、トレンチ型はチャネル幅密度の増加によってブレーナ型よりも単位面積当たりのゲート入力容量 C_{iss} が大きくなる。これに対する性能指標としては図3の特性オン抵抗とゲート入力容量の積 $R_{on}C_{iss}$ が用いられることが多い。この指標ではトレンチ型が若干低く、特性オン抵抗とゲート帰還容量の積 $R_{on}C_{rss}$ はほぼ同等になる。これは同一オン抵抗のチップでは、トレンチ型の方がチップサイズは小さくなり、 C_{iss} は低くなることを示している。

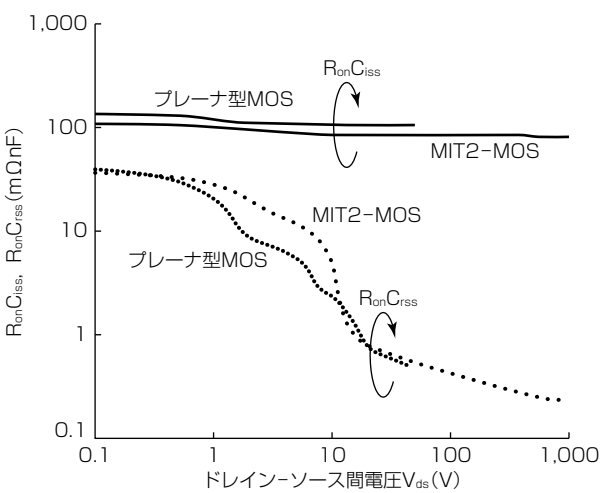


図3. 特性オン抵抗-容量積 $R_{on}C_{iss}$ 及び $R_{on}C_{rss}$ とドレイン-ソース間電圧 V_{ds} の関係

2.3 MIT2-MOSの動特性

動特性の比較を表1に示す。外付けゲート抵抗 R_g を調整して同一の dV/dt で比較した場合、トレンチ型の方がブレーナ型よりも dI/dt が大きくなる。これによって、オン損失(E_{on})は小さくなるが、オフ損失(E_{off})はトレンチ型の方が大きい。オフ側もオン側の dV/dt がそろえば外付けゲート抵抗に変更して、さらに dV/dt 及び dI/dt を大きくした場合には、トレンチ型の E_{on} と E_{off} の和はブレーナ型よりも小さくなる。

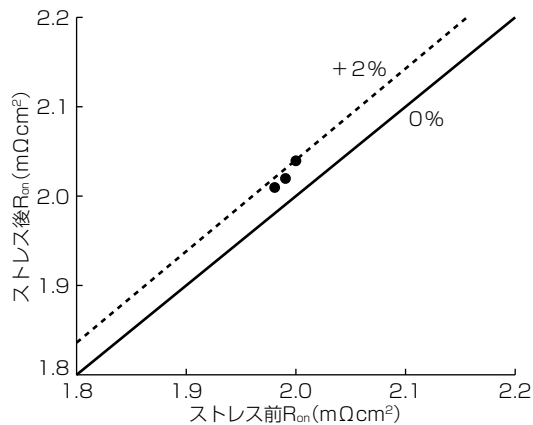
2.4 MIT2-MOSの信頼性

1章に述べたとおり、トレンチ型はブレーナ型に比べてトレンチ底部の電界が大きくなりやすい。また、ブレーナ型とはゲート酸化膜が形成される面方位が異なることもあり、トレンチ型では高いゲートストレス印加時に V_{th} がシフトすることが知られている⁽⁶⁾。MIT2-MOSにゲートストレスを印加し、その前後での特性の変化を調べた結果を

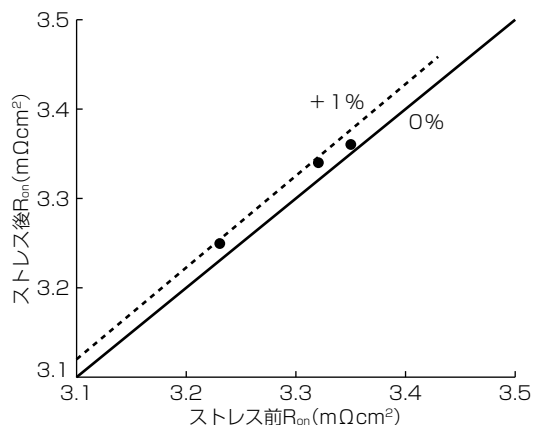
表1. 同一チップサイズのブレーナ型MOSとMIT2-MOSの動特性比較

	プレーナ型MOS	MIT2-MOS		
しきい値電圧V _{th} (V)	1.8	3.7		
オン時				
ゲート抵抗R _g ^(注1)		A	B	A
dV/dt(kV/μs)	8.0	8.0	6.0	8.0
dI/dt(kA/μs)	1.8	2.1	1.7	2.1
オン損失E _{on} (mJ/P)	1.1	0.8	1.8	0.8
オフ時				
ゲート抵抗R _g ^(注1)		B	B	A
dV/dt(kV/μs)	10.0	10.0	10.0	15.0
dI/dt(kA/μs)	0.9	1.1	1.1	2.6
オフ損失E _{off} (mJ/P)	2.1	2.7	2.7	2.0
E _{on} + E _{off} (mJ/P)	3.2	3.5	4.5	2.8
対プレーナ(%)		+ 10.9	+ 40.6	- 12.5

(注1) ゲート抵抗 R_g はMOSFET外付けのものを示す。



(a) 室温の場合



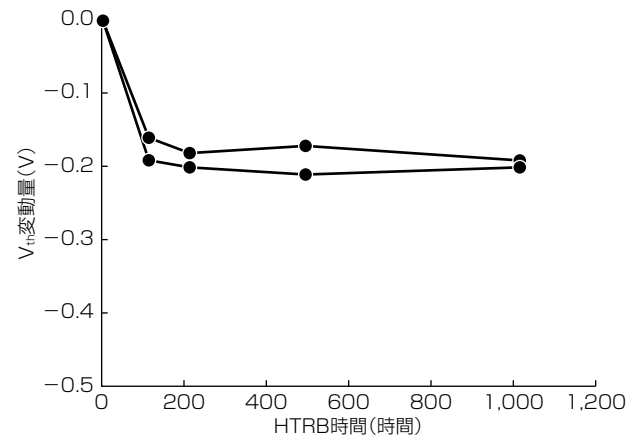
(b) 150°Cの場合

ゲートストレス：ゲート電圧 $V_g=35V$ ，温度 $175^\circ C$ ，10,000秒間

図4. ゲートストレス印加前後での特性オン抵抗 R_{on} の変化

図4に示す。ストレス印加によって V_{th} を0.23V増加させたとき、 R_{on} の増加は室温で2%程度、 $150^\circ C$ では1%以下にとどまる。これは図2に示した R_{on} と V_{th} の関係で、 V_{th} が0.23V増加した場合の R_{on} の増加量と同等である。すなわち R_{on} の増加は V_{th} が増加したことによる増加だけにとどまり、ストレス印加による R_{on} そのものの増加は生じないことが分かる。スイッチング損失も同様に V_{th} の増加に沿った変動を示しており、 E_{on} と E_{off} の和はストレス印加前後で変化していない。

V_{th} の変動はゲート酸化膜の状態変化によるものと考えられる。これを確認するため、ストレス印加後の素子2個に対してHTRB(High Temperature Reverse Bias)試験を行った。HTRB試験中に測定した V_{th} の推移を図5に示す。ストレス時間の増加に従って V_{th} は低下していき、200時間経過後はほとんど変化しなくなっている。ストレス開始時点での V_{th} シフト量が0.23Vであるのに対して、200時間の時点ではこれより0.20V減少し、1,000時間までほとんど変化が見られなかった。すなわち、シフト量0.23Vのうち0.20Vは一時的なものであり、素子のストレス状態によって変動



HTRB試験条件：ドレインソース間電圧 $V_{ds}=1,080V$ ，温度 $175^\circ C$

図5. HTRB試験中のしきい値電圧 V_{th} の変動

するものであることが分かる。また、1,000時間のHTRB試験で R_{on} やリーク電流の増加は5%以下にとどまっており、 V_{th} シフトが生じたものであってもHTRB試験による劣化は生じないことも確かめられた。

3. む す び

トレンチ底部にかかる電界を緩和するBPW、これを接地するSC、電流経路狭窄を防ぐJDを設けたMIT2-MOSを開発した。開発したMIT2-MOSは定格 $1.2kV$ (アバランシェ電圧 $1.5kV$)、しきい値電圧 $4.1V$ で特性オン抵抗 $1.9m\Omega cm^2$ を示した。これはこれまでに実用化を進めてきたプレーナ型の約半分である。また、ゲートに高いストレスを印加して0.23Vの V_{th} シフトを発生させ、静特性、動特性、HTRB信頼性に与える影響を調べたが、どちらも大きな問題は見られないことを確認した。さらに、0.23Vの V_{th} シフトのうち0.20Vが一時的なものであることを見いだした。このように、開発したMIT2-MOSが高い性能を持つことを確認した。引き続き量産適用を進めていく。

参 考 文 献

- (1) Sugawara, K., et al.: A Novel Trench SiC-MOSFETs Fabricated by Multiple-Ion-Implantation into Tilted Trench Side Walls (MIT2-MOS), PCIM Europe digital days 2021, 504~508 (2021)
- (2) Kagawa, Y., et al.: 4H-SiC Trench MOSFET with Bottom Oxide Protection, Mater. Sci. Forum 778, 919~922 (2014)
- (3) Fukui, Y., et al.: Effects of Grounding Bottom Oxide Protection Layer in Trench-Gate SiC-MOSFET by Tilted Al Implantation, Mater. Sci. Forum 1004, 764~769 (2020)
- (4) Tanaka, R., et al.: Performance Improvement of Trench-Gate SiC MOSFETs by Localized High-Concentration N-Type Ion Implantation, Mater. Sci. Forum 1004, 770~775 (2020)
- (5) Tanioka, T., et al.: High Performance 4H-SiC MOSFETs with Optimum Design of Active Cell and Re-Oxidation, PCIM Europe 2018, 879~884 (2018)
- (6) Peters, D., et al.: Investigation of threshold voltage stability of SiC MOSFETs, Proc. of 30th ISPSD, 40~43 (2018)