

モデルを活用した設計・検証技術の高度化

古茂田典夫*
Norio Komoda

北川惣康*
Nobuyasu Kitagawa

大江晃嗣*
Koji Oe

谷口貴也*
Takaya Taniguchi

浅川忠隆*
Tadataka Asakawa

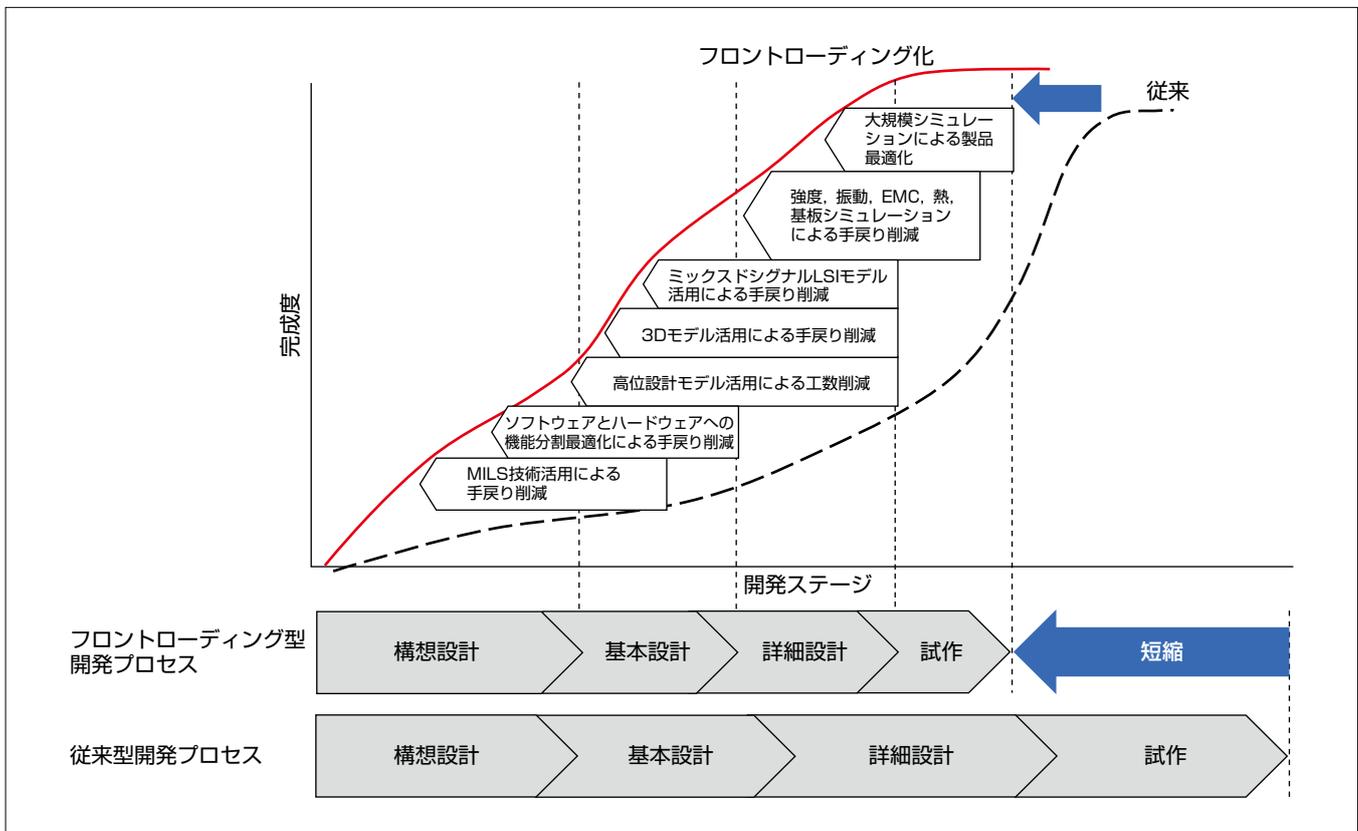
Advancement of Design and Verification Technologies with Models

要旨

近年、5G(第5世代移動通信システム)エリアの拡大やクラウドサービスの普及など、本格的なIoT(Internet of Things)時代を迎えている中、三菱電機の製品では、ネットワーク高速化やセキュリティ確保への対応に加えて、リモート操作、AI制御、クラウド活用など、製品の高機能化・複雑化が進んでいる。さらに、短納期・低コスト・高品質といった市場要求に対応するため、これまで以上の開発の加速が課題になっている。

当社ではこのような開発課題に対応するため、構想設計、基本設計、詳細設計の各段階で、デジタル技術を駆使した設計・検証技術によって、高度なフロントローディングを実現する設計のデジタルトランスフォーメーション(DX)を推し進めている⁽¹⁾⁽²⁾⁽³⁾⁽⁴⁾。

高機能化・複雑化する製品開発に対して、モデルを活用して設計・検証技術を高度化した次のような事例がある。まず構想設計段階では制御仕様モデルでその妥当性を早期に評価するMILS(Model In the Loop Simulation)環境を活用した事例がある。次に基本設計段階ではシステムモデル化によってコストと性能を最適化してソフトウェアとハードウェアに機能分割した事例がある。そして詳細設計段階では、部品レベルでモデル化したアルゴリズムからHDL(Hardware Description Language)記述を生成した事例、機能ブロックレベルでの解析でEMC(ElectroMagnetic Compatibility)性能を確保した事例、及び製品全体をモデル化してシミュレーションし構造を最適化した事例の三つがある。



モデルを活用した設計・検証技術の高度化への取組み

高機能化・複雑化する製品開発で、短納期・低コスト・高品質といった市場要求に対応するため、構想設計、基本設計、詳細設計の各開発段階で、LSI、ソフトウェア、電気・電子回路、機械・構造の各分野でのデジタル技術を駆使した設計技術の高度化に取り組んでいる。

1. ま え が き

近年、5Gエリアの拡大やクラウドサービスの普及など、本格的なIoT時代を迎えている中、当社製品ではネットワーク高速化やセキュリティ確保への対応に加えて、リモート操作、AI制御、クラウド活用など、製品の高機能化・複雑化が進んでいる。さらに短納期・低コスト・高品質といった市場要求に対応するため、これまで以上の開発の加速が課題になっている。

当社ではこのような開発課題に対応するため、構想設計、基本設計、詳細設計の各段階で、デジタル技術を駆使して設計・検証技術を高度化している。

2. 設計・検証技術の高度化

多様で複雑な製品要求を満たしつつ、市場要求である短納期・低コスト・高品質に対応するために、開発の上流に位置する設計の果たす役割は大きい。これまで当社では、高機能化・複雑化するシステムを限られた時間で性能仕様・品質基準を満たしつつ低コストで具現化するため、構想設計、基本設計、詳細設計の各段階でフロントローディング手法を導入してきた。現在、これらの手法の適用を更に推し進めるとともに、最新のシミュレーション技術を用いて、製品の設計・検証技術を高度化している。本稿では、製品開発の各段階でのこれらの適用事例について述べる。

まず構想設計段階として制御仕様モデルによってその妥当性を早期に評価するMILS技術の活用事例を述べて、次に基本設計段階としてシステムモデル化によってコストと性能を最適化してソフトウェアとハードウェアに機能分割した事例について述べる。最後に詳細設計段階として、部品レベルでモデル化したアルゴリズムからHDL記述を生成した事例、機能ブロックレベルでの解析でEMC性能を確保した事例、及び製品全体をモデル化してシミュレーションし構造を最適化した事例の三つを述べる。

2.1 構想設計段階の設計・検証技術

大規模システムを含む製品の構想設計段階では、高機能化・複雑化する制御仕様の妥当性評価が課題になる。この制御仕様をモデル化することで、評価の前倒しを可能にするMILS技術

について述べる。

制御仕様は、構想設計段階の成果物であり、以降の開発プロセスに大きな影響を与える。つまり、制御仕様に誤りがある場合、その検出が遅れるほど、修正のための手戻りは大きくなる。これを防ぐためには早期の制御仕様の評価が重要であり、当社では実機レスで制御ソフトウェアを動作可能なシミュレーション環境を構築することで、これを前倒している。

MILSとは、モデルベース開発での開発プロセスの一つであり、制御仕様とその制御対象の振る舞いを、処理の組合せモデルとしてブロック線図で視覚的に記述し、制御仕様に応じた制御対象の動作をシミュレーションすることで制御仕様の妥当性を評価するプロセスである(図1)。

従来型の開発プロセスでは、ソフトウェアの試作が完了するまで、制御仕様を評価できなかった。このため、制御仕様に誤りがあった場合、その検出が試作ソフトウェアの評価段階になり、誤りの修正と、関連する詳細仕様の修正、それに伴う試作ソフトウェアの変更待ちが発生してしまう。

一方で、MILS技術を用いたフロントローディング型の開発プロセスでは、構想設計段階から実機を模したモータやセンサなどの制御対象モデルを用意して、制御仕様モデルと接続して動作をシミュレーションすることによって、ソフトウェアを試作することなく制御仕様を評価できる。このような早期の評価によって制御仕様の精度を向上させて、後に続く開発プロセスで発生する手戻りを防止する。

従来は制御仕様の評価をソフトウェアの試作の完了後に開始せざるを得なかったが、MILS技術を導入することによって、構想設計段階まで前倒しでき、手戻りを削減することが可能になった。また、仕様変更時にモデルの変更だけで再評価できるため、従来発生していた試作ソフトウェアの変更待ち時間を大幅に短縮することで開発全体を加速している。

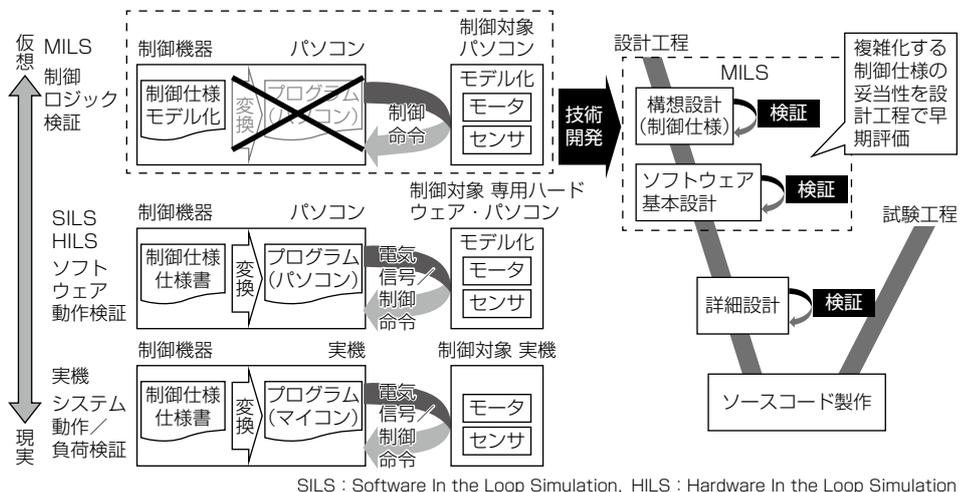


図1. 構想設計段階でのMILS技術の活用

2.2 基本設計段階の設計・検証技術

基本設計段階では、制御仕様を基にしたソフトウェアとハードウェアへの機能分割でコストと性能の最適化が課題になる。これに対してシステムモデルを用いた事例について述べる。

従来の設計は、システム設計者が制御仕様書を基に、机上検討でソフトウェア(マイコン)とハードウェア(FPGA(Field Programmable Gate Array)・ASIC(Application Specific Integrated Circuit)・個別ディスクリート部品)に機能を分割し、これらの機能を個別に詳細設計、実装、検証したのち、開発の最終プロセスであるシステム検証でソフトウェアとハードウェアを統合することで、システム全体が要求を満足しているか確認していた。

しかし、近年のシステムの高機能化・複雑化に伴い、机上検討でシステム設計の完成度を上げることが困難になっており、機能分割した後に仕様の齟齬(そご)が顕在化して基本設計へ手戻りしてしまうことが課題になっていた。

そこで当社では、ソフトウェアとハードウェアへの機能分割の検討でも、制御仕様を基にシステムモデルを構築し、MILS技術を活用してシステム全体の振る舞いを確認している。

具体的には、各機能を要求どおりに実現するために必要なマイコン性能やROM/RAM(Random Access Memory)容量などのコストに影響する仕様を考慮した上で、機能をソフトウェアとハードウェアに分割し、システムモデルの動作をMILSで確認する。このとき意図しない動作になった場合は、細部の信号を確認して不具合部位を特定し、改修及び分割範囲を見直して再度確認する。これらの作業を繰り返すことで、機能分割を最適化していく。このように、MILS技術を活用することで、実機環境を用いず、効率的にソフトウェアとハードウェアの機能分割を検討できる(図2)。

これらの取組みによって、基本設計段階でソフトウェアとハードウェアの機能分割の完成度を向上させて、システム評価の手戻りを削減する。

2.3 詳細設計段階の設計・検証技術

2.3.1 部品レベル

詳細設計段階での部品レベルのモデル活用について、LSIの事例で述べる。LSIの設計では基本設計段階で分割したソフトウェアとハードウェアの仕様を正確に実現することが課題になる。これに対して、ハードウェア仕様と等価な回路を構築する手法として、モデルからHDL記述を自動生成し、工数削減と品質向上を実現する技術について述べる。

図3はLSIに実装するアルゴリズムをハードウェア回路

化するフローである。まず、基本設計段階で機能分割したハードウェアのアルゴリズム開発用モデルをハードウェア化用モデルに変換する。この処理では、自動コード生成に対応しているモデルへの置き換えに加えて、回路規模や消費電力を小さくするために浮動小数点演算から固定小数点演算へ置き換える。その際、処理速度と回路規模がトレードオフの関係になるため、演算を並列処理して高速化するパイプライン化や、リソースを共有して回路規模を削減することで、要求仕様に合わせた最適なモデルを作成する。

次に、HDL記述を自動生成し、対象モデルと生成したHDL記述の等価性を検証する。ここではモデルベース開発ツールとHDLシミュレータを連携させることで、シミュレーション結果が一致することを確認する。さらに、HDL記述単体だけでなく、接続する周辺モデルとの協調動作を検証する。このようなHDL記述とモデルを混在させたシミュレーションはデバッグが容易な反面、処理時間が長くなる。そこで高速化や実回路での性能確認が必要な場合、対象のHDL記述をFPGAに実装し、モデルベース開発ツールと連携してシミュレーション(FILS: FPGA In the Loop Simulation)する。このように、シミュレーションと実機評価の特徴を活用することで検証工数を削減するとともに品質を向上させている。

このように、分割したモデルから要求仕様に合ったハードウェア回路を実現するには、単にHDL記述を自動生成するだけでなく、回路の最適化や検証手法の改善が必要である。これらの手順でモデルを用いたハードウェア回路の開発フローを構築した。

2.3.2 機能ブロックレベル

詳細設計段階での機能ブロックレベルのモデル活用について、モジュールなど部品を基板に搭載した電子回路の事

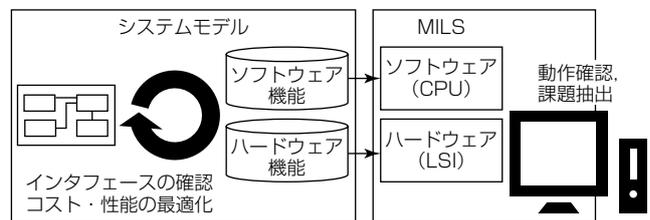
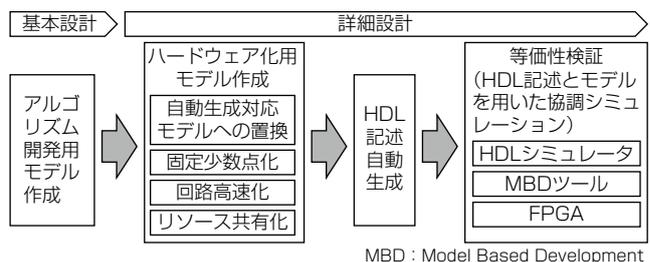


図2. ソフトウェアとハードウェアへの機能分割検討作業イメージ



MBD: Model Based Development

図3. アルゴリズムをハードウェア化する開発フロー

例で述べる。電子回路の設計では機能の正常動作はもちろんのこと、発熱で誤動作しないことやEMC性能の確保などが課題になる。この事例では、部品と基板をモデル化して基板全体でEMC性能を見極める手法について述べる。

基板全体のEMC性能を確認するには、電磁界解析ツールの活用が効果的である。従来、三次元解析ツールを使用し、基板と周辺の筐体(きょうたい)を全てモデル化して解析してきたが、計算に膨大な時間を要するという欠点があった。単純に基板単体に特化した解析に変更すれば、計算時間を数日から半日へと大幅に短縮できるが、このような解析では筐体など他の部材との相互作用を評価できず予測精度が悪くなる欠点があった。

そこで、通常の基板データに加えて、筐体を模したFG(Frame Ground)を基板から一定の距離に仮想的に配置することによって、筐体への接続条件を加味して基板の電磁界解析をできるようにした。図4は、この手法による静電気放電試験の対策前後の解析結果を比較した事例である。

この事例では、解析によってFG用コンデンサがノイズ流入源になっていることを特定し、これを削除するように対策した。その結果、基板の右辺に静電気を印加した際に、実線枠部分と点線枠部分のノイズ低減を確認でき、この解析手法の有効性を示した。

このように、静電気放電試験のような基板上的FGに外来ノイズを印加する場合の基板への影響に関して、短時間で解析する手法を構築し、詳細設計段階でのEMC性能の見極めを実現した。

2.3.3 製品レベル

詳細設計段階で、製品レベルでは全体の最適化が課題になる。これに対して、製品全体を見える化する大規模シミュレーション技術について述べる。

従来、機械設計での製品シミュレーションは、計算機のメモリや処理性能の制約から細部を簡略化したモデルを使用していたため、実物の現象と差異が生じることがあった。またシミュレーション対象を製品全体に拡大すると、モデル化する部品点数の増大によって1回の計算に膨大な時間を要するため、短期開発の中でシミュレーションを繰り返すことが困難であった。そこで、製品の形状を簡略化しつつ詳細形状と等価な特性を持つ物理モデルを用いて、さら

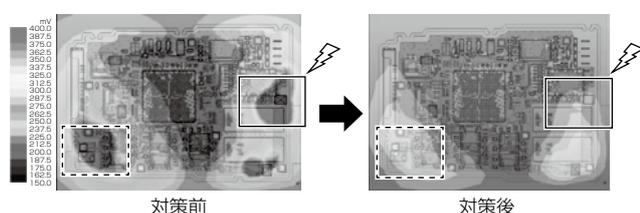


図4. 解析結果の比較(対策前後)

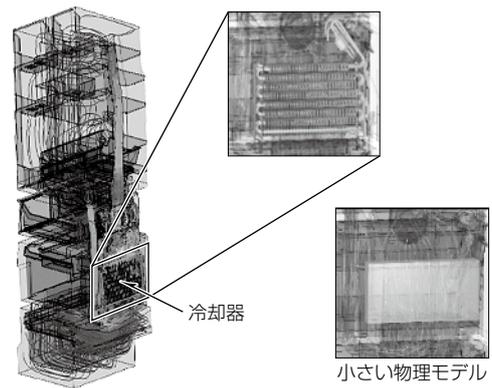


図5. 冷蔵庫内の冷却器モデルの簡略化

に計算条件の設定作業を自動化することで計算時間を短縮し、製品全体を最適化した。

図5は冷蔵庫の開発で、内部に設置された冷却器の詳細形状を、等価な特性を持つ物理モデルに置き換えた事例である。具体的には冷媒配管に数十～数百枚のフィンを組み合わせた詳細形状の冷却器モデルを数値解析し、結果から得られた圧力損失などの特性を定式化して単純形状のモデルに与えた。これによって、詳細モデルと同等の特性を持った計算負荷の小さい物理モデルを冷蔵庫全体のモデルに組み込むことが可能になり、計算規模を約半分に抑制できた。また、製品全体のモデルは各部品に材料物性や境界条件など1回の計算に合計500～1,000の条件を設定する必要があったが、CADモデルから材料情報を抽出して材料データベースと照合し、必要な条件をシミュレーションに自動設定することで設定時間を大幅に削減した。

これによって、精度を落とさず短期に効率良く製品全体の大規模シミュレーションをすることが可能になり、内部の緻密な気流解析を繰り返すことで、形状変更によるわずかな圧力損失の変化を分析して最適な風路を設計した。

3. む す び

設計・検証技術の高度化に向けて、当社で取り組んでいるフロントローディング事例の概要を各設計段階について述べた。今後、ますます高機能化・複雑化が進む製品開発プロセスや、デジタル技術の進化に対応した設計プロセスの革新を継続し、あらゆる事業を通じて社会課題の解決に貢献していく。

参考文献

- (1) 竹垣盛一, ほか: フロントローディング型開発設計への取り組み, 三菱電機技報, 80, No.10, 636~638 (2006)
- (2) 山下昭裕, ほか: 設計プロセス革新による開発効率化, 三菱電機技報, 84, No.12, 660~663 (2010)
- (3) 中岡邦夫: 製品の設計初期段階で品質を作りこむ設計検証技術, 三菱電機技報, 87, No.4, 204~209 (2013)
- (4) 竹野祥瑞, ほか: 成長戦略を支える設計・検証技術, 三菱電機技報, 90, No.12, 658~662 (2016)