

低容量帯の表面実装パッケージ型IPM

Low Capacity Surface-mount Package Type IPM

横山脩平*
Shuhei Yokoyama
山口公輔*
Kosuke Yamaguchi
野口宏一朗*
Koichiro Noguchi

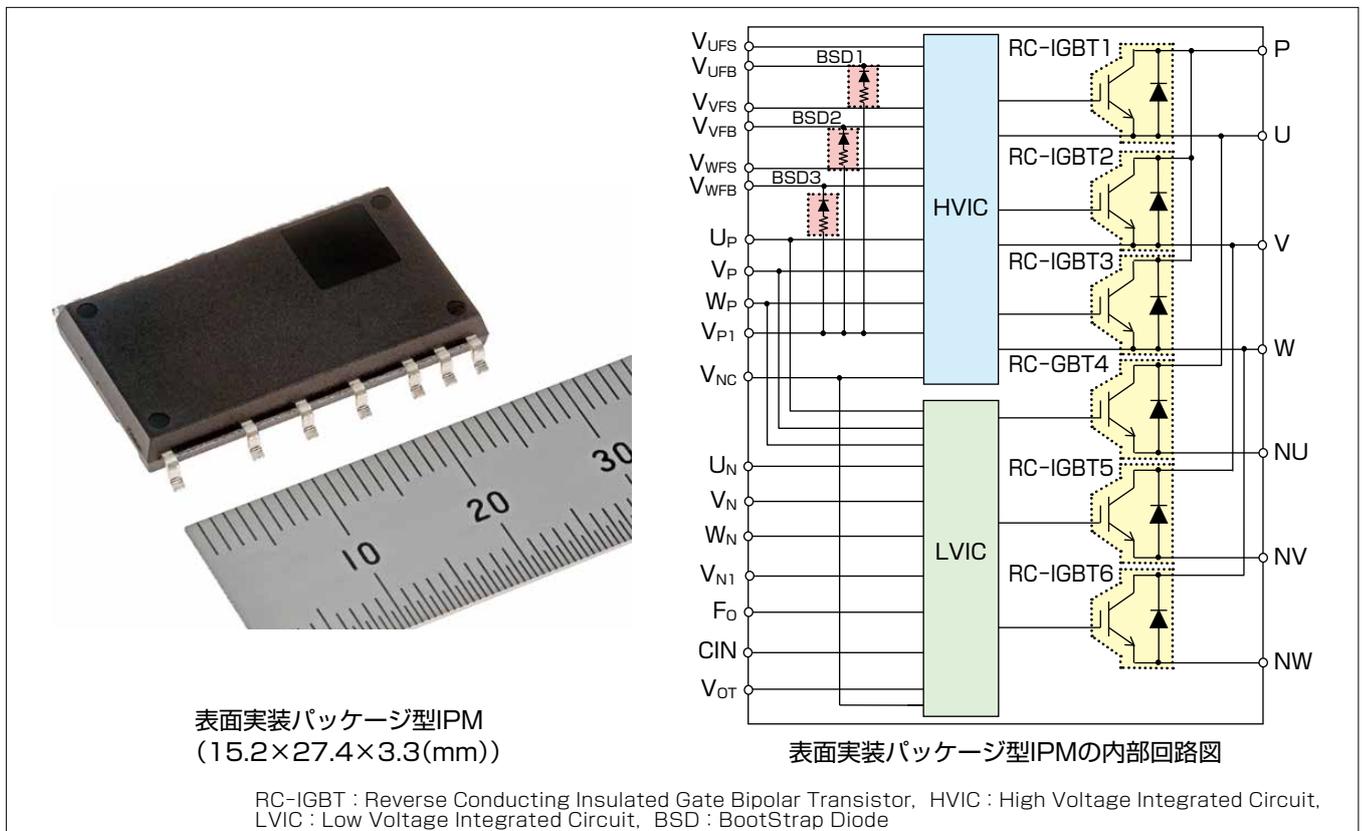
要旨

近年のエネルギー問題から環境保護と節電への意識がより高まり、一般家庭での消費電力量が高いエアコン、洗濯機などの白物家電の省エネルギー化が求められている。これまでは白物家電の省エネルギー化のため主にコンプレッサのインバータ化が進んできたが、今後は更なる省エネルギー化のためにファンモータまでインバータ化が進むと予想される。

三菱電機のIPM(Intelligent Power Module)“DIPIPM”は1997年に製品化して以来、アジア市場の白物家電を中心にコンプレッサ向けインバータ機器に採用されてきたが、低容量帯では表面実装型IPMが広く使われ、ファンモータ用途にはピン挿入タイプのDIPIPMのままでは市場参入が困難であった。そこでこの市場に対応するために低容量

帯の表面実装パッケージ型IPMを開発した。

開発品は顧客の組立て工程を含む実装基板レベルでのコスト低減を念頭に置き、搭載機能及びパッケージ形状の両面から開発を実施した。機能面ではインターロック機能を新たに搭載するとともに、必要な保護機能を全て内蔵することで周辺部品の削減を可能にした。パッケージ面では端子間絶縁距離を確保することで組立て時の絶縁対策コストを削減、さらに“SLIMDIPシリーズ”と同様にP側駆動電源のGND(GrouND)端子を制御側に設けることで基板配線パターンを簡易化し、基板面積削減を可能にした。これらの特長によって開発品は顧客の組立て工程を含む実装基板レベルでのコスト低減に貢献する。



低容量帯の表面実装パッケージ型IPMの外観及び内部回路図

低容量帯の表面実装パッケージ型IPMはRC-IGBT×6素子によるインバータ回路と、それを駆動するHVIC、LVIC及びBSD×3素子によって構成される。

1. ま え が き

近年、世界的な省エネルギー意識の高まりによって、幅広い分野・市場でインバータシステムが普及し、省エネルギー化が進んでいる。一般家庭では消費電力量が高いエアコンが最初にインバータ化され、当社はエアコンのコンプレッサ向けに業界に先んじて^(注1)トランスファーモールドタイプのIPMであるDIPIPMの製品化を実現し、家電のインバータ化に貢献してきた。

近年は、更なる省エネルギー化のためにコンプレッサだけでなくファンモータまでインバータ化される事例が増えてきている。しかしながらDIPIPMは主にコンプレッサ向けとして電流定格5A以上のラインアップにしており、低電流域(許容電流1Arms以下)が動作条件であるファンモータ用途には適していない。さらに、ファンモータ用途では顧客の実装コスト低減及び実装基板の小サイズ化のために表面実装パッケージ型のIPMが広く利用されており、挿入型のDIPIPMでは顧客の要求に応えることができなかった。

そこで、ファンモータ用途向けに低容量帯の表面実装パッケージ型IPM⁽¹⁾を開発した。開発に当たり、組立て工程を含む実装基板レベルでのコスト低減を念頭に置き、搭載機能及びパッケージ形状の両面を工夫した開発を行った。

本稿では開発した表面実装パッケージ型IPMの概要と特長について述べる。

(注1) 1997年8月25日現在、当社調べ

2. 低容量帯の表面実装パッケージ型IPMの概要

今回開発した低容量帯の表面実装パッケージ型IPMの構成と電気特性について述べる。

2.1 構成

表面実装パッケージ型IPMはパワー部、電源部、制御部で構成している(図1)。パワー部にはIGBTとダイオードを1チップ化したRC-IGBTを採用し、このチップを6素子内蔵して三相AC出力インバータ回路を構成した。電源部は電流制限抵抗付きBSD 3素子をモジュール内に内蔵してブートストラップ回路を形成し、15V単一電源だけでHVICへの電源供給が可能な構成にした。制御部はP側IGBTを駆動するHVICとN側IGBTを駆動するLVICで構成した。HVICはIGBT駆動回路、高圧レベルシフト回路、フローティング電源電圧低下保護回路(UV)を内蔵した。LVICはIGBT駆動回路、制御電源電圧低下保護回路(UV)、短絡電流保護回路(SC)、過熱保護回路(OT)、アナログ温

度出力回路(VOT)に加えて新たにインターロック機能を内蔵した。

2.2 電気特性

開発品と従来品の損失比較を図2に示す。キャリア周波数20kHz、 $I_o = 0.3A_{rms}$ の動作条件で開発品の2A定格品“SP2SK”は従来品の“SLIMDIP-S”に対して25%損失を低減した。これによって、100Wクラスのファンモータに要求される低電流駆動条件で大きな省エネルギー効果が期待される。

開発品SP2SKの飽和電圧などそのほかの電気特性を表1に示す。SP2SKは主にスイッチング時間をSLIMDIP-Sに比べて改善(例えば $t_{c(on)} = 0.35\mu s \rightarrow 0.2\mu s$ と約40%高速化)することで先に述べた損失低減を実現した。保護機能についてはSLIMDIP-Sと同等にして仕様の統一を図った。

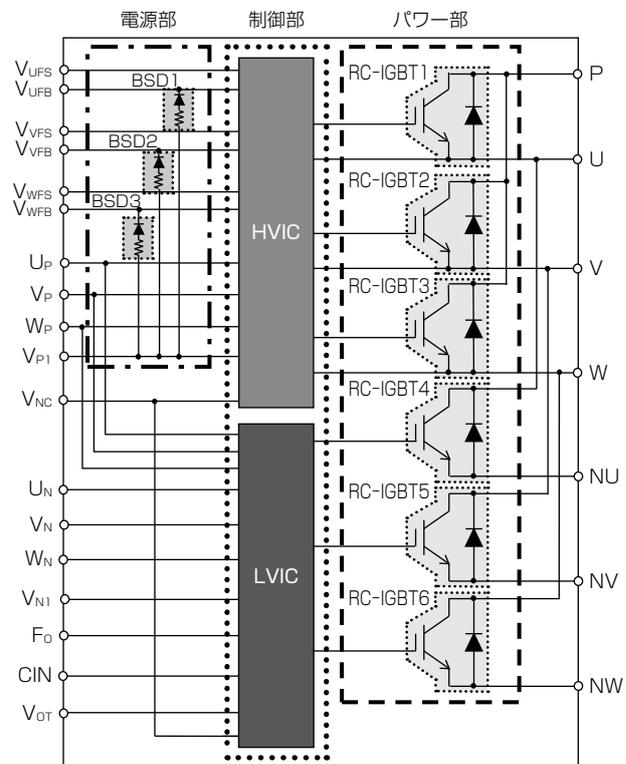
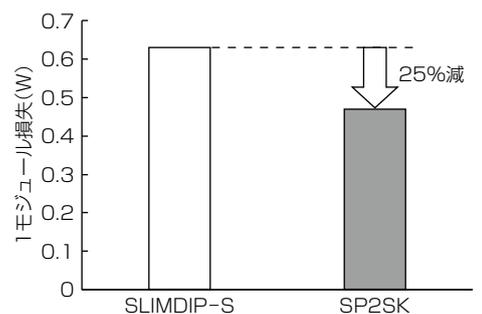


図1. 内部回路図



条件: $V_{cc} = 300V$, $I_o = 0.3A_{rms}$, $P.F = 0.8$, $f_c = 20kHz$, 三相正弦波出力

図2. 従来品と開発品の損失比較

表 1. SP2SKの電気特性

項目	記号	条件	最小値	標準値	最大値	単位	
コレクタ・エミッタ間飽和電圧	$V_{CE(sat)}$	$V_D = V_{DB} = 15V, V_{IN} = 5V$ $I_C = 2A, T_j = 25^\circ C$ $I_C = 2A, T_j = 125^\circ C$	— —	2.30 2.60	3.10 3.55	V	
FWD順電圧降下	V_{EC}	$-I_C = 2A, V_{IN} = 0V$	—	2.30	3.00	V	
スイッチング時間	t_{on}	$V_{CC} = 300V, V_D = V_{DB} = 15V$ $I_C = 2A$ $T_j = 125^\circ C$ 誘導負荷(上-下アーム) $V_{IN} = 0 \sim 5V$	0.40	0.85	1.30	μs	
	t_{rr}		—	0.25	—		
	$t_{c(on)}$		—	0.20	0.50		
	t_{off}		—	0.90	1.60		
	$t_{c(off)}$		—	0.10	0.35		
回路電流	I_D	$V_{P1} - V_{NC}, V_{N1} - V_{NC}$ の総和	$V_D = 15V, V_{IN} = 0V$ $V_D = 15V, V_{IN} = 5V$	— —	4.20 4.20	mA	
	I_{DB}	$V_{UFB} - V_{UFS}, V_{VFB} - V_{VFS}, V_{WFB} - V_{WFS}$ 端子間	$V_D = V_{DB} = 15V, V_{IN} = 0V$ $V_D = V_{DB} = 15V, V_{IN} = 5V$	— —	0.10 0.10	mA	
短絡保護トリップレベル	$V_{SC(ref)}$	$T_j = 25^\circ C, V_D = 15V$	0.455	0.480	0.505	V	
制御電源電圧低下保護	UV_{DBt}	$T_j \leq 125^\circ C$	トリップレベル	8.0	—	12.0	V
	UV_{DBr}		リセットレベル	8.0	—	12.0	V
	UV_{Dt}		トリップレベル	10.3	—	12.5	V
	UV_{Dr}		リセットレベル	10.8	—	13.0	V
BSD順電圧降下	V_F	$I_F = 10mA$, 内部抵抗Rの電圧降下を含む	1.1	1.7	2.3	V	

FWD : Free Wheeling Diode

3. 低容量帯の表面実装パッケージ型IPMの特長

図3に従来の表面実装パッケージ型IPMを用いた場合の実装基板イメージを示す。従来の表面実装パッケージ型IPMを利用する場合、①IPMに加えて外付け保護部品の搭載が必要、②端子配列の問題で複雑な配線の引き回しが必要などの影響で実装基板サイズが大きくなり、モジュール単価は安価でも実装基板レベルではコストが高くなるという課題があった。加えて、③端子間の絶縁距離が不足する対策として組立て工程で絶縁剤塗布の追加作業が必要になり、組立て工程を含む実装基板レベルでのコストにも課題があった。この製品では搭載保護機能を強化することで課題①を、パッケージ形状を工夫することで課題②③を解決し、組立て工程を含む基板レベルでのコスト低減を図った。

3.1 搭載機能

開発品と同程度のサイズの表面実装パッケージ型IPMで、一般的に利用されている製品に搭載している保護機能の比較を表2に示す。ファンモータ用途では安価なコントローラが用いられることが多く、上-下アームが同時オンして短絡電流が流れやすい。そこで、開発品では上-下アーム短絡による破壊を保護するために新たにインターロック機能を搭載した。さらに、ファンモータ用途で要求される保護機能を全て搭載することで外付けの保護部品をなくす仕様にした。新たに搭載したインターロック機能の動作を図4に示す。インターロック機能がない場合、P側入力信号(PIN)とN側入力信号(NIN)の両方が“H”になるとP側IGBTとN側IGBTの両方が同時に“H”となりアーム短絡状態になる。開発品ではP側入力信号(PIN)とN側入

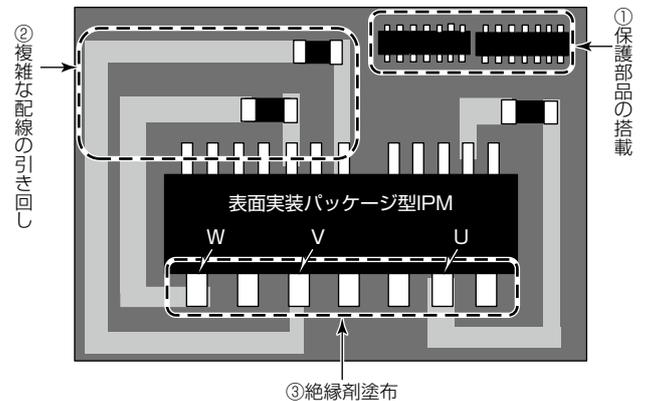


図3. 従来の表面実装パッケージ型IPMを用いた実装基板のイメージ

表2. 保護機能の比較

機能	A社	B社	開発品
過熱保護	×	○	○
温度出力	○	×	○
短絡保護	×	○	○
インターロック	○	×	○

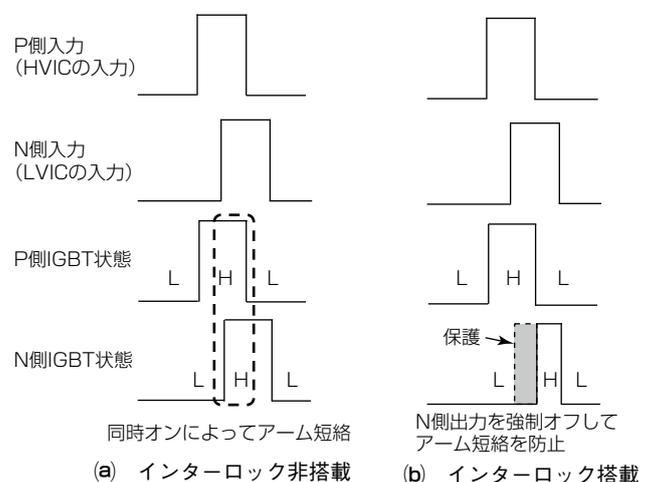


図4. インターロック機能のタイムチャート

力信号(NIN)の両方が“H”になるとLVICで検知し、N側IGBTを“L”にすることでアーム短絡による過電流破壊を回避している。

3.2 パッケージ形状

従来品の課題の一つである複雑な配線の引き回しは端子配列に起因している。従来品と開発品の端子配列の配線パターンの違いを図5に示す。P側IGBTを駆動させるために用いるブートストラップ回路には、電源電圧を安定させるため、外部にブートストラップコンデンサ(BSC)を接続する必要がある。従来品の端子レイアウトでは制御側にP側駆動電源のGND端子がないため、BSCへのパワー側U、V、W相出力配線の引き回しが必要となるが、開発品では“SLIMDIP”シリーズと同様にP側駆動電源のGND端子を制御側に3本設けることで、基板上での長い配線パターンを不要とした。

従来品のもう一つの課題は端子間の絶縁距離不足である。IPMサイズを小型化すればするほど端子間の距離は短くなり、絶縁距離を確保することが難しくなるが、必要な絶縁距離が確保できない場合、組立て時に端子間への絶縁剤塗布などの追加作業が必要になり組立てコストが上がる。そこで、開発品では実績のある超小型DIPMやSLIMDIPと同程度の端子間距離を確保する設計を行った。図6に開発品の端子間距離を示す。パワー側端子間の空間

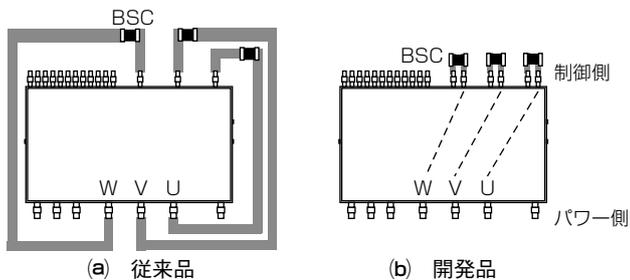


図5. 端子配列の配線パターンの違い

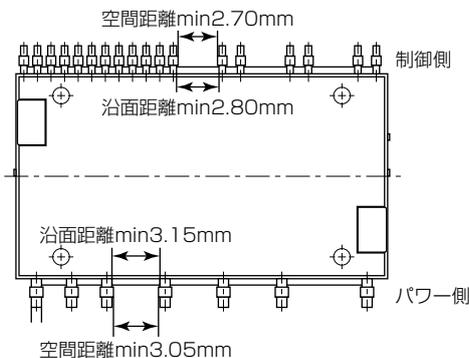


図6. 端子間距離

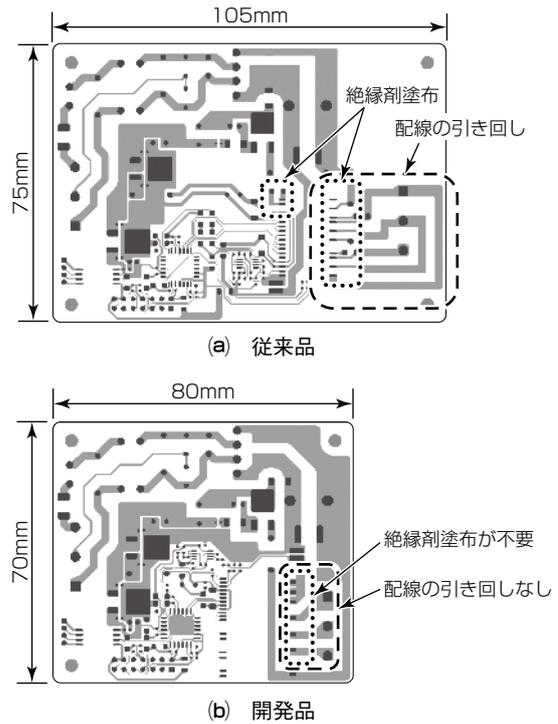


図7. 実装基板の配線パターン例

距離3.05mm、沿面距離3.15mmを確保することで、組立て工程での追加作業なしで利用できる設計とした。

先に述べたとおり、現在流通している表面実装型IPMは自身のコスト低減、小型化が優先され、実装基板全体で考えるとコストが上昇する。それに対し開発品は様々な機能を盛り込んだためIPM自身のサイズは従来品より大きいですが、組立て工程を含む実装基板コストを大きく低減できる。

図7に実装基板の配線パターン例を示す。片面一層基板を用いて従来品、開発品のそれぞれの実装基板パターンを作製した結果、図に示すとおり実装基板サイズの約30%縮小を見込む。

4. むすび

保護機能の充実化、配線性を考慮した端子配列、絶縁距離の確保などの施策によって組立て工程を含む実装基板コスト低減に大きく貢献できる低容量帯の表面実装パッケージ型IPMについて述べた。今後も幅広い市場ニーズに応えられるよう新製品の開発を続け、インバータシステムの発展、省エネルギー化に貢献していく。

参考文献

- (1) 原田啓行, ほか: パワーモジュールにおける表面実装パッケージング技術の開発, Mate2019シンポジウム (2019)
- (2) 柴田祥吾, ほか: RC-IGBT搭載パワーモジュール“SLIMDIP”シリーズ, 三菱電機技報, 90, No.5, 307~310 (2016)