

安藤慎一郎*
金谷雅夫*
中西浩平*

ESD試験・管理技術

ESD Test and Control Technology

Shinichiro Ando, Masao Kanatani, Kohei Nakanishi

要旨

半導体デバイスの耐電圧(耐压)は、構造微細化が進むにつれて低下傾向にある。そのため、製品製造工程で発生する静電気放電(Electro Static Discharge : ESD)によってデバイスが損傷し、工程歩留りが低下することが懸念されている。

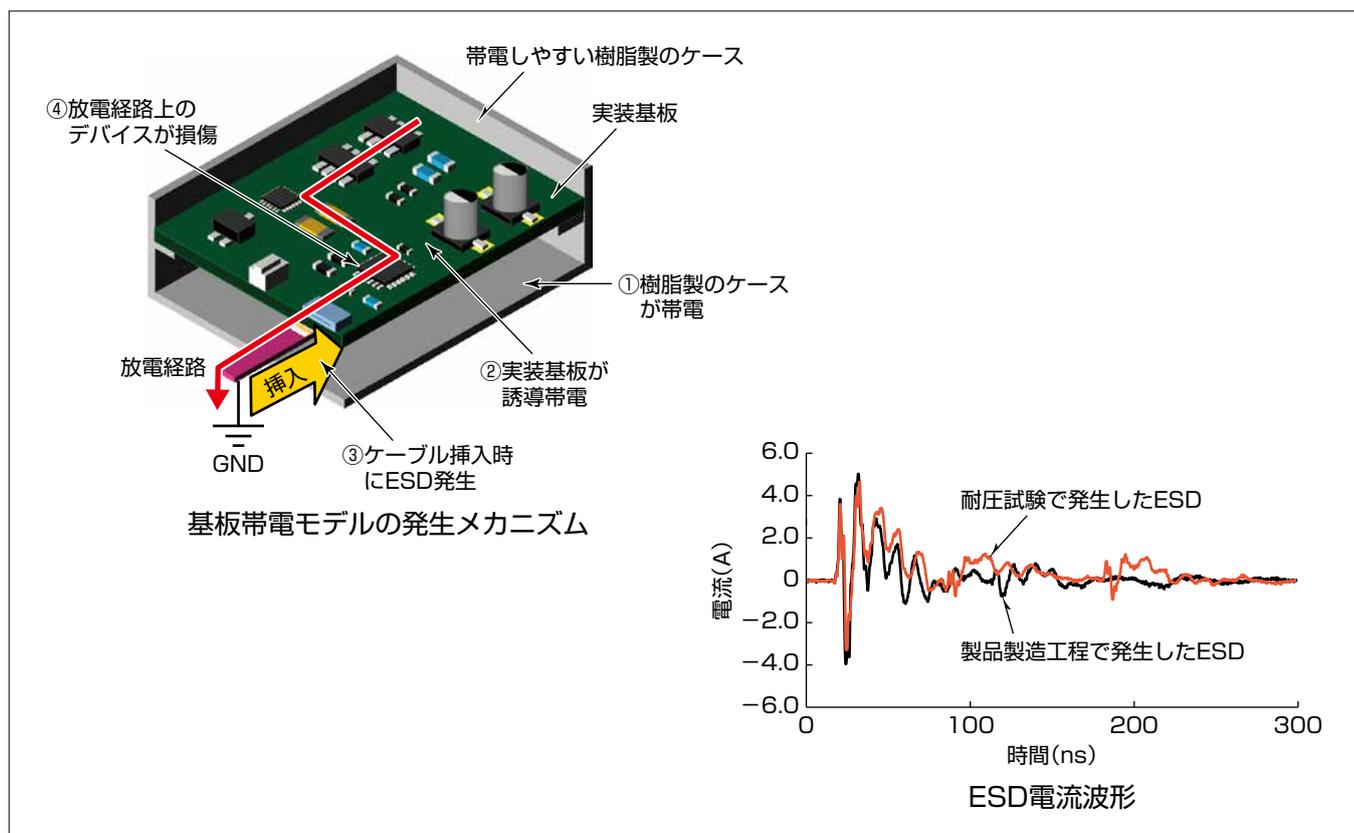
ESDから、デバイスを保護するためには、製品試作時に、実際に発生する可能性のあるESDを模擬した耐压試験を実施し、その結果を基に、製品設計の変更や、製品製造工程の適切なESD管理を実施する必要がある。

ESD耐压試験の中でも、帯電した人体からデバイスに放電する“人体帯電モデル”や、帯電したデバイスからGND(GrouND)に接続された設備に放電する“デバイス帯

電モデル”などの、デバイス単体状態で発生するESDの耐压試験方法は、デバイスメーカーが実施する試験として、その方法が確立されてきた。

しかし、実装基板状態で発生する“基板帯電モデル”“ケーブル帯電モデル”“剥離帯電モデル”などのESDモデルの耐压試験は、デバイスユーザーが設計する基板に依存してESD発生時にデバイスに加えられるエネルギーが変化するため、その方法が確立されてこなかった。

そこで、三菱電機では、これらの耐压試験方法が未確立のESDモデルに対して、その発生メカニズムに基づいた耐压試験方法を開発した。



基板帯電モデルの発生メカニズムとESD電流波形

①樹脂製のケースが人体や設備などと接触し、静電気に帯電すると、その中に配置された②実装基板も誘導帯電する。この実装基板に③GNDに接続されたケーブルを挿入すると、ケーブルと実装基板の電位差によってESDが発生し、④放電経路上のデバイスが損傷する。この基板帯電モデルについて、製品製造工程で発生したESDと同等のESD電流波形を出力できる耐压試験方法を開発した。

1. ま え が き

半導体デバイスの耐電圧(耐圧)は、構造微細化が進むにつれて低下傾向にある。そのため、製品製造工程で発生するESDによってデバイスが損傷し、工程歩留りが低下することが懸念されている。

製品製造工程で発生するESDとして、帯電した人体からデバイスに放電する“人体帯電モデル”や、帯電したデバイスからGNDに接続された設備に放電する“デバイス帯電モデル”、帯電した実装基板からGNDに接続された設備に放電する“基板帯電モデル”などが知られている⁽¹⁾⁽²⁾。

図1は、それぞれのESDモデルの2kVの放電電流波形であるが、ESDモデルによって電流波形の形状が異なることが分かる。これは、帯電物の静電容量や、放電経路の抵抗値やインダクタンス成分の違いが原因であるが、“基板帯電モデル”の電流波形は他のモデルに比べて数A程度の大きなピークが複数回発生している。電荷量が多いと、同じ電圧のESDであってもエネルギー(電圧×電流)が大きくなるため、“基板帯電モデル”は、この中で最もデバイスを損傷させるリスクが高いということになる。

このようなESDからデバイスを保護するためには、製品試作時に、実際に発生する可能性のあるESDを模擬した耐圧試験を実施し、その結果を基に、製品設計の変更や、製品製造工程の適切なESD管理を実施する必要がある。

図2に示すように、ESD耐圧試験の中でも、“人体帯電モデル”や、“デバイス帯電モデル”などの、デバイス単体状態で発生するESDの耐圧試験方法は、デバイスメーカーが実施する試験として、その方法が確立されてきた。しか

し、実装基板状態で発生する基板帯電モデルなどのESDモデルの耐圧試験は、デバイスユーザーが設計する基板に依存してESD発生時にデバイスに加えられるエネルギーが変化するため、その方法が確立されてこなかった。

本稿では、これらの耐圧試験方法が確立されていない実装基板状態で発生するESDモデルに対して、その発生メカニズムに基づいて開発した耐圧試験方法について述べる。

2. 実装基板のESD耐圧試験方法の開発

耐圧試験方法が確立されていない実装基板状態で発生するESDモデルとして“基板帯電モデル”“ケーブル帯電モデル”“剥離帯電モデル”がある。これらESDモデルに対して、耐圧試験方法の開発を行った。

また、今回開発した耐圧試験の結果を基に、製品製造工程で発生するESDによる工程歩留り低下を抑制するためには、耐圧試験で発生させるESDのエネルギー量を、製品製造工程で発生するESDと同等にする必要がある。そこで、今回開発した耐圧試験方法では、製品製造工程と同じメカニズムで実装基板を帯電させ、ESDを発生させることができる試験構成にした。

2.1 基板帯電モデルの耐圧試験方法

2.1.1 基板帯電モデルの発生メカニズム

基板帯電モデルの発生メカニズムを図3に示す。①帯電しやすい樹脂製のケースが、人体や設備などと接触することで帯電する。②帯電したケースによって、ケース内の実装基板が誘導帯電される。③誘導帯電した実装基板へのGNDに接続されたケーブル挿入時に、ケーブルを近づけると、ケーブルと実装基板の電位差によってESDが発生する。④発生したESDの放電経路上のデバイスが損傷する。

2.1.2 試験方法

基板帯電モデルを鑑みた耐圧試験とするため、“導電性マットと絶縁シート”を用いて、“樹脂製のケースの帯電”を模擬する。図4に、試験の構成と手順を示す。①スイッチを切り換え(0→1)、高圧電源に接続された電極(導電性マット)を任意の電圧に帯電させる。②電極が帯電することで、絶縁シート上に置かれた実装基板が誘導帯電する。③誘導帯電した実装基板にGNDに接続されたケーブルを近づけると、ケーブルと実装基板の電位差によってESDが発生する。④実装基板に対して電気特性の評価を行い、デバイスの損傷有無を確認する。損傷していなければ、電圧を上げ、デバイスが損傷するまで試験を繰り返す。デバイスが損傷した場合は、そのときの高圧電源の設定電圧を、実装基板の耐電圧(耐圧)とする。

電極に導電性マットを利用した理由の一つ目は、電極形状を実装基板形状に合わせて加工することが容易なためである。二つ目は、導電性マットが持っている抵抗は、電極を充電するための充電抵抗としても利用できるためである。

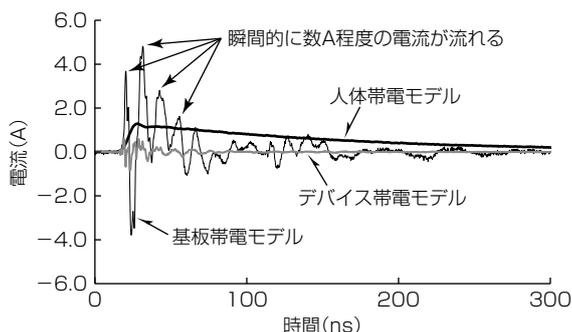


図1. ESDモデルの2kV放電電流波形

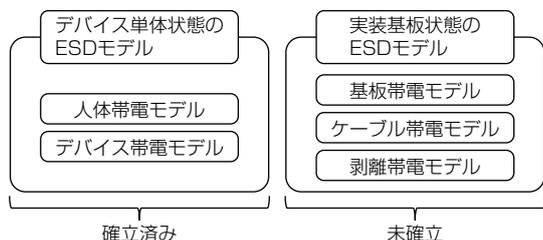


図2. ESDモデルの耐圧試験方法確立状況

2.1.3 製品製造工程で発生した電流波形との比較

図5に、耐圧試験と、製品製造工程で発生したESD電流波形を示す。両者を比較すると、耐圧試験の電流波形は、実際の電流波形の、複雑なピーク群の形状を再現できていることが分かる。このピーク群の大きさや、ピーク同士の間隔(周波数)は、帯電物の静電容量や、放電経路の抵抗値やインダクタンス成分によって変化し、デバイスに加わるエネルギー量を決定する。

この試験方法は、製品製造工程で発生したESDと同等のエネルギーをデバイスに対して与えることができおり、ESD耐圧試験として有効であると言える。

2.2 ケーブル帯電モデルの耐圧試験方法

2.2.1 ケーブル帯電モデルのメカニズム

実装基板へのケーブル挿入時、基板帯電モデルのように実装基板が帯電していない場合でも、ケーブルが帯電している場合はESDが発生する。本稿では、このESDモデルを“ケーブル帯電モデル”と呼ぶ。このモデルの発生メカニ

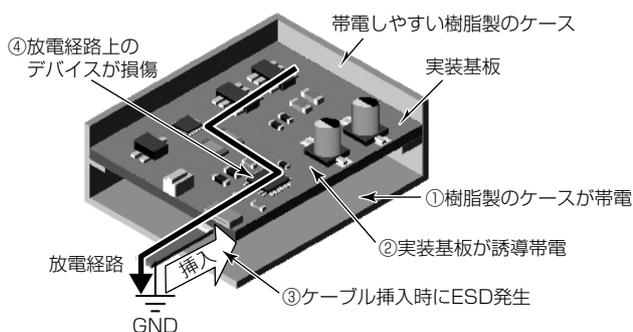


図3. 基板帯電モデルの発生メカニズム

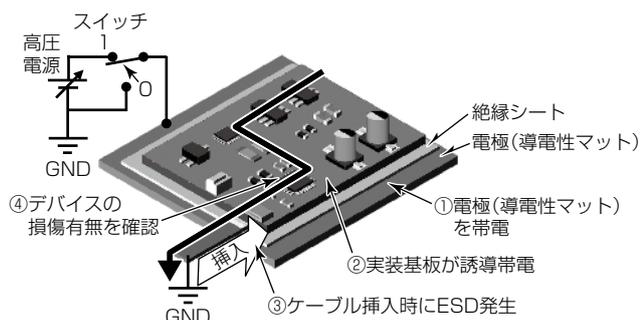


図4. 基板帯電モデル耐圧試験の構成と手順

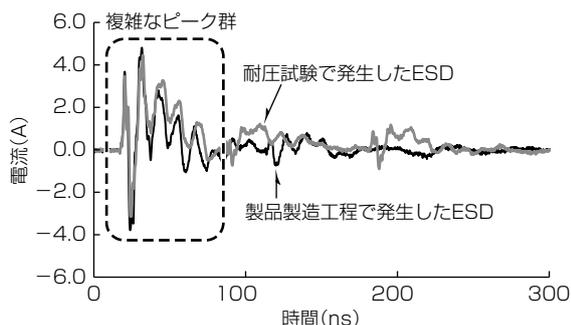


図5. 耐圧試験と製品製造工程で発生した電流波形の比較

ズムについて図6を用いて述べる。

①ケーブルの樹脂被覆が設備と接触して帯電する。②ケーブルの樹脂被覆の帯電によって、ケーブル芯線が誘導帯電する。③芯線が誘導帯電したケーブルをGNDに接続された実装基板に挿入すると、ケーブルと実装基板の電位差によってESDが発生する。④発生したESDの放電経路上のデバイスが損傷する。

このケーブル帯電モデルは、ケーブルの長さや太さなどによって発生時のエネルギー量が変化する。そのため、ケーブルの帯電電圧が低い場合でもESDによるエネルギーが大きくなることがあり、デバイスを損傷させる可能性が高いモデルである。

2.2.2 試験方法

ケーブル帯電モデルを鑑みた耐圧試験とするため、“導電性マットと絶縁シート”を用いて“ケーブル樹脂被覆の帯電”を模擬する。図7に、試験の構成と手順を示す。①スイッチ1を切り換え(0→1)、高圧電源に接続された電極(導電性マット)を任意の電圧に帯電させる。②電極が帯電することで、絶縁シート上に置かれたケーブル芯線が誘導帯電する。③スイッチ2を切り換え(0→1)、芯線が誘導帯電したケーブルと実装基板を接続すると、ケーブル芯線と実装基板の電位差によってESDが発生する。④実装基板に対して電気特性を測定し、デバイスの損傷有無を確認する。損傷していなければ、電圧を上げて、デバイスが損傷するまで試験を繰り返し行う。デバイスが損傷した場合は、そのときの高圧電源の設定電圧を、実装基板の耐電圧(耐压)とする。

2.2.3 製品製造工程で発生した電流波形との比較

図8に、耐圧試験と製品製造工程で発生したケーブル帯電モデルの電流波形を示す。両者を比較すると、耐圧試験の電流波形は、実際のケーブル帯電モデルの波形を再現で

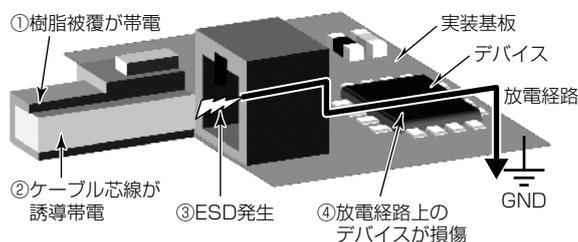


図6. ケーブル帯電モデルの発生メカニズム

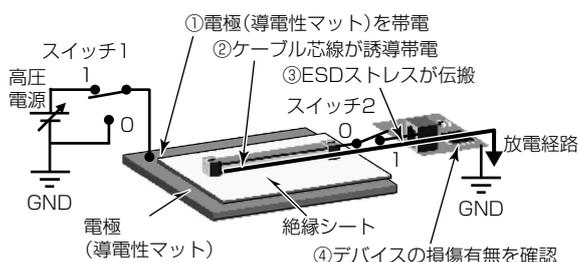


図7. ケーブル帯電モデル耐圧試験の構成と手順

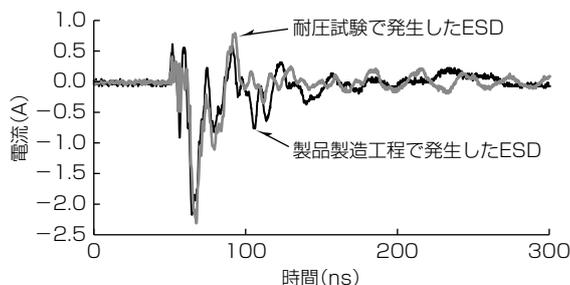


図8. 耐圧試験と製品製造工程で発生した電流波形との比較

きていることが分かる。

この試験方法は、実際のケーブル帯電モデルと同等のESDエネルギーをデバイスに対して与えることができ、ESD耐圧試験として有効であると言える。

2.3 剥離帯電モデルの耐圧試験方法

2.3.1 剥離帯電モデルのメカニズム

“基板に接続された樹脂部品”を傷や汚れなどから保護するために貼られた保護シートを剥離すると静電気が発生し、デバイスを損傷させることがある。このESDモデルを本稿では、“剥離帯電モデル”と呼ぶ。

剥離帯電モデルの発生メカニズムについて図9を用いて述べる。①樹脂部品に貼られた保護シートを剥離することで樹脂部品表面が急激に静電気帯電する。②樹脂部品と接続された実装基板上のデバイスに誘導電流が流れ、デバイスが急速に高電圧に帯電する。③急速に帯電することでデバイスが損傷する。

このように、剥離帯電モデルは、基板帯電モデルや、ケーブル帯電モデルのように、静電気による放電現象が原因でデバイスが損傷するモデルとは異なり、デバイスが急速に高電圧に帯電することが原因で損傷するモデルである。

2.3.2 試験方法

剥離帯電モデルを鑑みた耐圧試験とするため、“導電性マットと絶縁シート”を用いて“樹脂部品の保護シート剥離による帯電”を模擬する。図10に、試験の構成と手順を示す。①スイッチを切り替える(0→1)ことで電極(導電マット)を帯電させる。②電極が帯電したことで誘導電流が実装基板に流れ、搭載されたデバイスが急速に帯電する。このとき、デバイスが帯電したことを確認するために非接触式の電圧計(表面電位計)を用いてデバイスの帯電電圧を確認する。③実装基板に対して電気特性を測定し、デバイスの損傷有無を確認する。損傷していなければ、電圧を上げて、デバイスが損傷するまで試験を繰り返し行う。デバイスが損傷した場合は、そのときの設定電圧を、実装基板の耐電圧(耐圧)とする。

2.3.3 製品製造工程で発生したESDとの帯電速度比較

このモデルは、デバイスが急速に帯電することで損傷するモデルであるため、耐圧試験と、製品製造工程で発生した帯電の速度を比較する。図11に、その比較結果を示す。

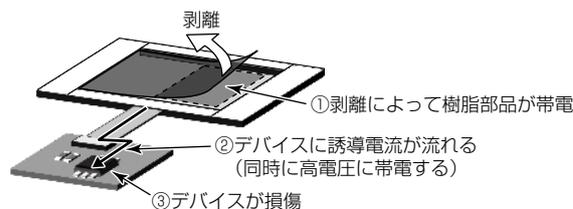


図9. 剥離帯電モデルの発生メカニズム

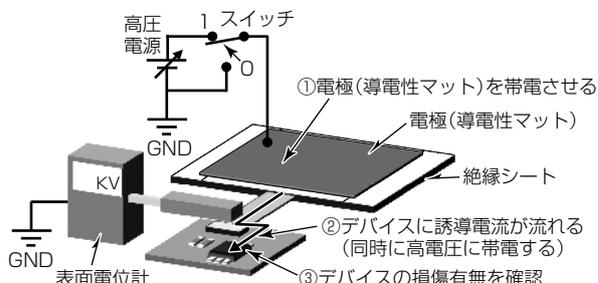


図10. 剥離帯電モデル耐圧試験の構成と手順

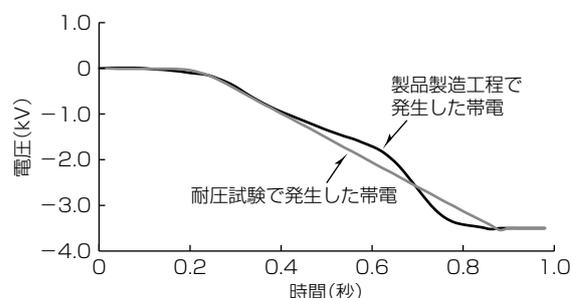


図11. 耐圧試験と製品製造工程で発生した帯電の速度比較

両者を比較すると、耐圧試験は実際の保護シート剥離による帯電と同等の速度で、デバイスを帯電させていることが分かる。今回開発した試験は、剥離帯電モデルの試験方法として有効であると言える。

3. むすび

半導体デバイスの構造微細化が進むにつれて耐圧が低下することが懸念されている。そのため、デバイス単体や実装基板状態のESD耐圧を測定し、その結果を製品設計や、製品製造工程のESD管理にフィードバックすることは、当社製品の品質強化で非常に重要な役割を持つ。

今回、開発したESD耐圧試験方法は、当社の国内・海外工場で製造している多くの製品に適用することで、当社製品の品質向上に貢献していく。

参考文献

- (1) 静電気学会編：静電気ハンドブック，(株)オーム社(2006)
- (2) 一般財団法人 日本電子部品信頼性センター：静電気現象からの電子デバイスの保護 一般要求事項 RCJS-5-1(第3版)(2016)