

高熱伝導率ダイヤモンド基板を用いた GaNデバイスの熱解析

吉嗣晃治*
松田 喬*
柳生栄治*

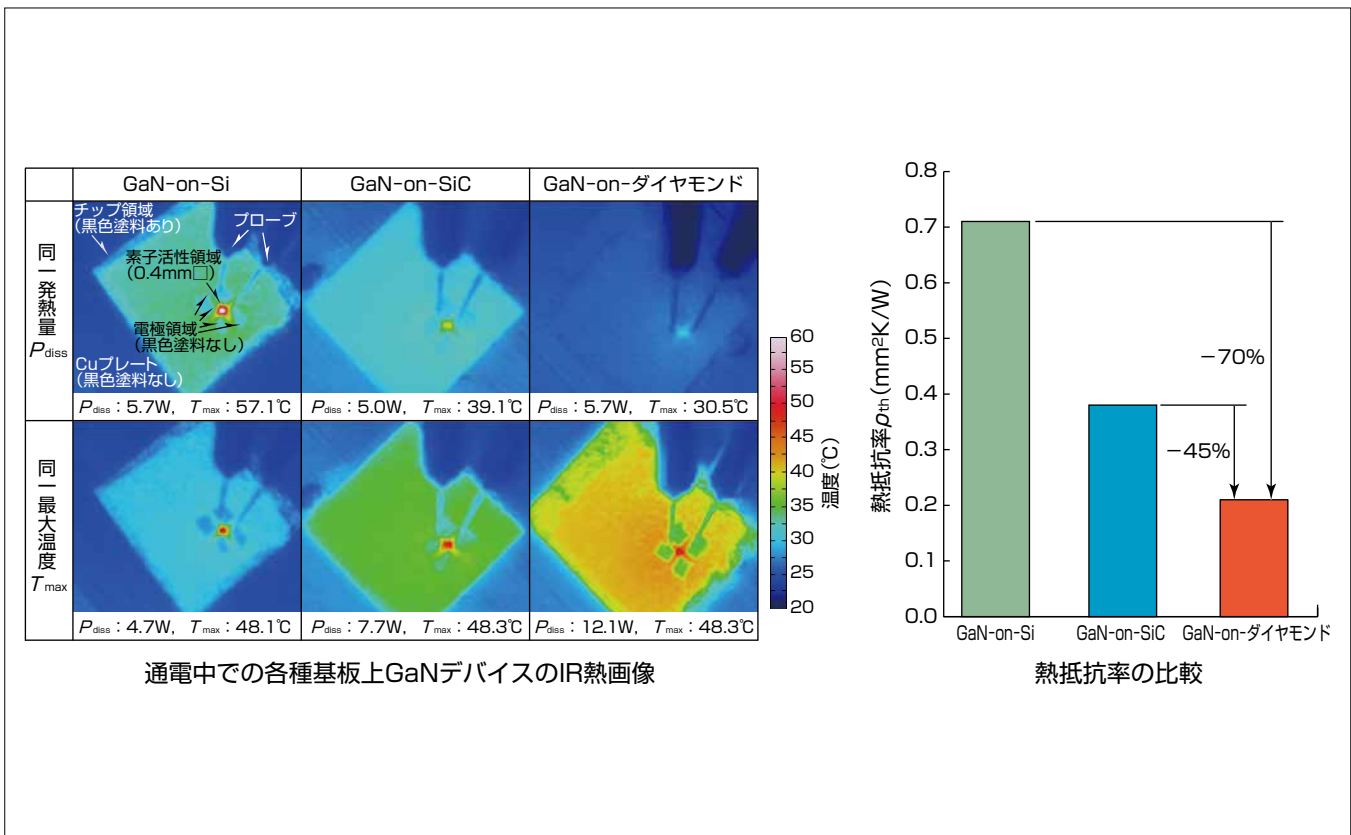
Thermal Analysis of GaN Device on Diamond Substrate with High Thermal Conductivity

Koji Yoshitsugu, Takashi Matsuda, Eiji Yagyu

要 旨

GaN(窒化ガリウム)を用いたHEMT(High Electron Mobility Transistor)は、高出力動作が可能な高周波デバイスとして、宇宙・防衛・通信領域で実用化が進んでいる。一方、GaN高周波デバイスで主流となっている、SiC(シリコンカーバイド)基板上に形成されたGaN HEMT、すなわちGaN-on-SiC HEMTでは、高出力動作時に生じる局所的な高温発熱によって、信頼性が低下してしまう熱的制限が問題となっている。信頼性を担保しつつ、更なる高出力化を実現するためには、発熱部近傍から熱を面内周辺方向へ拡散させるGaN-on-ダイヤモンド放熱構造が一つの有効な手段である。ダイヤモンドの熱伝導率は、室温下で1,500W/m・K超と固体物質中で最も高いため、高出力動作中の発熱温度抑制が期待できる。

今回、多結晶ダイヤモンド基板からなるGaN-on-ダイヤモンド構造を用いて、定常伝熱評価を行った。基板層厚が異なる構成で、GaN-on-ダイヤモンド上に形成したデバイスの熱抵抗は、GaN-on-SiCに対し45%、GaN-on-Si(シリコン)に対し70%低いことを実験的に確認した。一方、基板層厚を同一とした場合、例えば625μmでは、GaN-on-ダイヤモンドの熱抵抗は、GaN-on-SiC、GaN-on-Si構成のデバイスと比べて各々60%、78%減とさらに削減できることをシミュレーションによって明らかにした。最適放熱構造を得るためには、材料に応じた各層厚・チップ面積、及びデバイス構造の設計が重要である。この結果は、GaN高周波デバイスの新たな展開の可能性を示すものである。



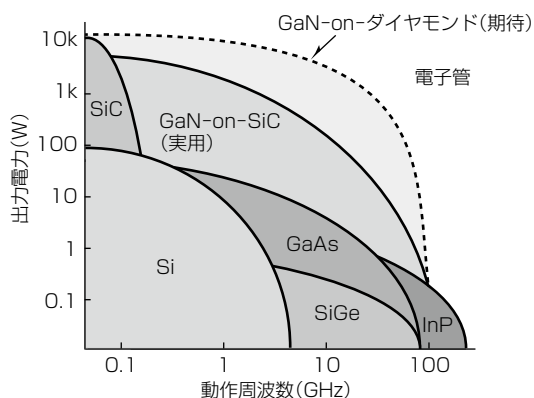
GaN-on-ダイヤモンドHEMTの位置付け、断面構造、評価用素子の定常伝熱評価

高熱伝導率のダイヤモンド基板上に形成されたGaN HEMTは、高出力動作時の局所発熱温度を抑制することが期待できるため、真空電子管の置き換えや既存高周波デバイスの高出力化が見込まれる。GaN-on-ダイヤモンド基板上に評価用素子を試作・評価したところ、熱抵抗をGaN-on-SiCに対し約45%低くできることを実験的に実証した。この結果から、GaN高周波デバイスの更なる高出力化が期待できると考えられる。

1. ま え が き

マイクロ波レーダの探知距離拡大や、衛星通信での大容量化に伴い、高出力・高効率の高周波デバイスの需要が高まっている。GaN HEMTは、GaNの優れた材料物性によって、高い動作電圧で高い出力密度が得られることから、高出力な高周波デバイスに適している。図1に各種半導体材料の適用領域を示す。現在実用化が進んでいるのは、熱的、結晶性の観点で優位性のある半絶縁性SiC基板上に形成されたGaN-on-SiC HEMTである。しかしながら、出力密度は10W/mm程度に留まっており、GaNのポテンシャルを十分に発揮できていない。その原因は、高出力動作時で局所的に200℃以上の高温(ホットスポット)になり、デバイス特性や信頼性が低下してしまうためである。GaN-on-SiC HEMTの加速寿命試験を評価した先行研究によると、製品寿命を示すMTTF(Mean Time To Failure)100万時間の耐用温度は200℃である⁽¹⁾。したがって、更なる高出力化の実現に向けて、熱的制限の抜本的解決が望まれている。そこで、近年、発熱部近傍に位置する基板をダイヤモンドに置き換えたGaN-on-ダイヤモンド構造のコンセプトが生まれた⁽²⁾。

固体物質中で最高の熱伝導率(>1,500W/m・K)を誇るダイヤモンドは、熱を発熱源から面内周辺方向へ拡散するヒートスプレッド効果を持つため、高出力動作時での局所高温化を抑制できる(図2)。先行研究によると、GaN-on-ダイヤモンドHEMTの出力密度は、GaN-on-SiCと



GaAs: ガリウムヒ素, SiGe: シリコゲルマニウム, InP: インジウムリン

図1. 各種半導体材料の適用領域

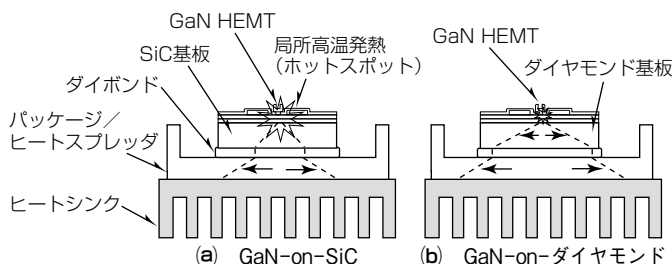


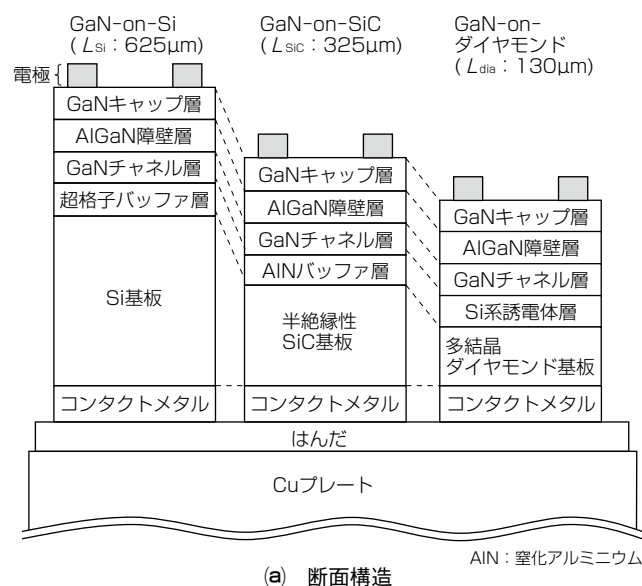
図2. ヒートスプレッド効果の比較

比較して面積当たり3倍に増加可能であることが報告されている⁽³⁾。しかし、同論文では基板材料に加えてマルチフィンガHEMTのゲート間距離、すなわちデバイスのレイアウトも変更されているため、GaN-on-ダイヤモンド基板そのものの実力が不透明である。今回、材料の熱物性に着目し、GaN-on-ダイヤモンド基板の放熱特性について実力評価を行い、従来の異種基板上GaNと比較した。

2. van der Pauw素子の熱評価

2.1 素子構造及び実験手順

GaN-on-Si, GaN-on-SiC, GaN-on-ダイヤモンド基板に対し、同一構造の素子を同一プロセスで作製した。図3(a)に素子の断面構造を示す。MOCVD(Metal Organic Chemical Vapor Deposition)法でエピタキシャル成長させたGaN層は、GaNキャップ層/AIGaN(窒化アルミニウム障壁層/GaNチャネル層構造で構成される。Si, SiC, 多結晶ダイヤモンドの基板層厚はそれぞれ625μm, 325μm, 130μmである。基板層厚の違いによる影響については3.3節で述べる。図3(b)に、今回試作したvan der Pauw素子の光学顕微鏡写真を示す。熱評価系の空間分解能に対応するため、一般的なトランジスタ構造よりも大き



(a) 断面構造

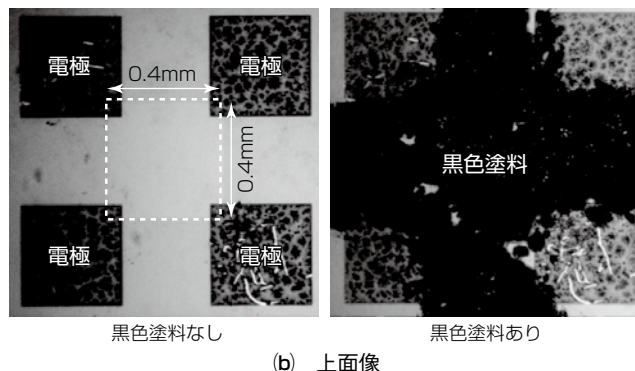


図3. van der Pauw素子

い活性領域(0.4mm角)のvan der Pauw構造を採用した。電極形成後に素子間分離工程を経て、はんだを用いて熱容量の大きいCu(銅)プレートに接着した。なお、ヒートスプレッド効果を評価するために、活性領域に対して十分広いチップ面積(7.5×8.0(mm))を確保した。

熱評価は、熱放射を利用した赤外線(IR)イメージングによって行い、直流通電中の素子表面の最大温度を計測した。材料の放射率補正と環境温度の影響を排除するために、素子表面に黒色塗料を塗布した。

2.2 シミュレーションモデル

実験結果の再現、及び熱解析を行うために、CAEソフトウェアのANSYS(注1)を用いて、3次元有限要素法による定常伝熱解析を行った。構築したモデルのメッシュ要素は300万点で、境界条件はCuプレート裏面の温度固定、及びそれ以外の環境に曝(さら)された最表面を真空断熱とし、SiCやダイヤモンドの熱物性値は文献値を参照して温度依存性を考慮した(4)(5)。また、計算コスト短縮化のためにジオメトリを単純化し、等価熱伝導率を設定した。

(注1) ANSYSは、ANSYS Inc.の登録商標である。

2.3 熱抵抗評価

GaN-on-Si, GaN-on-SiC, GaN-on-ダイヤモンド上に作製したvan der Pauw素子を直流通電し、熱評価を行った。同一発熱量と同一最大温度で分類したIR熱画像を図4に示す。チップ領域にだけ黒色塗料が塗布されているため、チップ以外の領域であるプローブとCuプレートの指示温度は放射率分の誤差を内包している。この画像の空間分解能は50μmであり、活性領域での発熱温度が観察される。同一発熱量5.0~5.7W条件では、van der Pauw素子の最大温度が熱物性値に準じてSi(k_{Si} : 151W/m・K, T_{max} : 57.1℃), SiC(k_{SiC} : 490W/m・K, T_{max} : 39.1℃), ダイヤモンド(k_{dia} : 1,500W/m・K, T_{max} : 30.5℃)の順に低い。

一方、同一最大温度48.1~48.3℃条件では、投入発熱量がGaN-on-Si(P_{diss} : 4.7W), GaN-on-SiC(P_{diss} : 7.7W), GaN-on-ダイヤモンド(P_{diss} : 12.1W)の順に大きい。また、素子周辺のチップ温度に着目すると、GaN-on-Siは明瞭なホットスポットが発現しているのに対し、GaN-on-ダイヤモンドは最大温度との差異が小さくなり全体が発熱している様子が観察された。以上の結果から、GaN-on-ダイヤモンド基板の高い放熱効果、とりわけヒートスプレッド効果を実験的に確認した。

素子の熱抵抗率は $\rho_{th}(mm^2K/W) = \Delta T(K)/P_{diss}(W/mm^2)$ によって求められる。図5の各種マークに複数の発熱量を

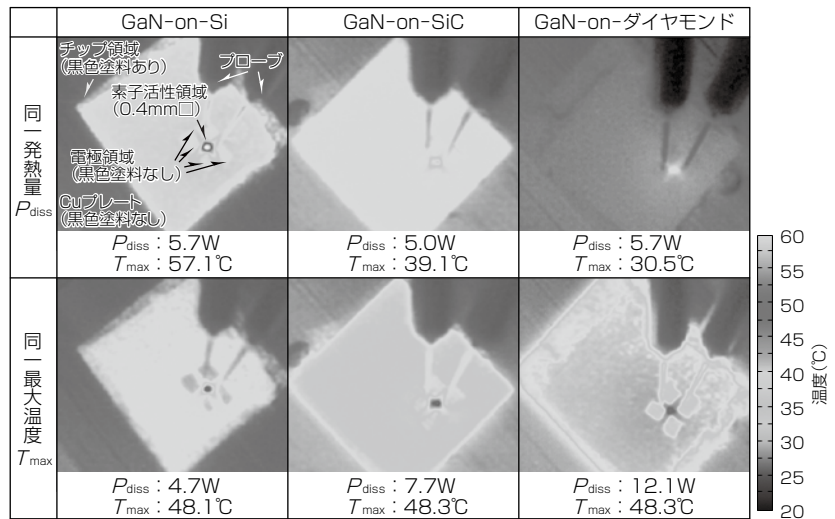


図4. 通電中での各種基板上GaNデバイスのIR熱画像

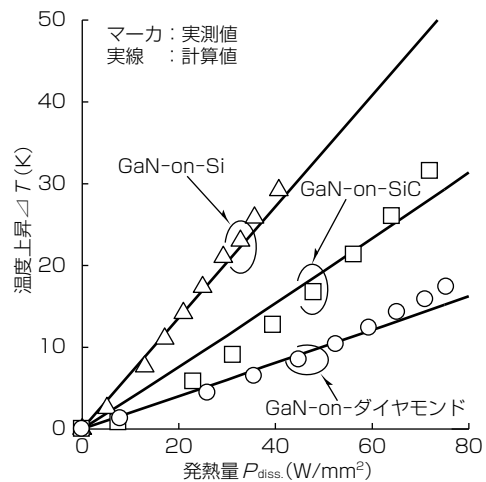


図5. 発熱量と温度上昇の関係

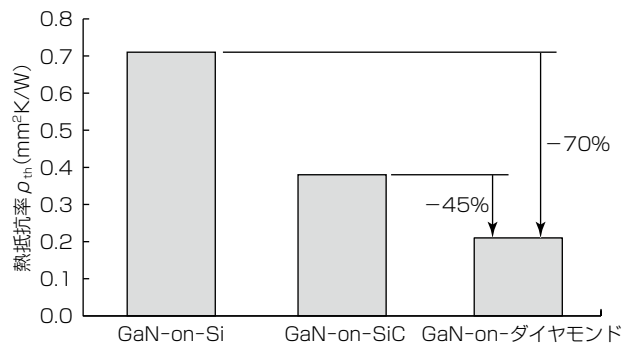


図6. 各種基板上に形成したvan der Pauw素子の熱抵抗率の比較

素子に印加し、温度上昇 ΔT を算出した結果を示す。どの素子も投入発熱量に対しほぼ線形に増加している。同様に実線で示しているのは先に述べたシミュレーションモデルを使って有限要素法で計算した結果であり、実験結果をよく再現できていることが確認された。また、Cuプレートから最表面までの素子の熱抵抗率を直線近似によって算出した結果、図6に示すようにGaN-on-ダイヤモンドの熱抵抗率は0.21mm²K/Wとなり、GaN-on-Si(0.71mm²K/W)

の70%減, GaN-on-SiC(0.38mm²K/W)の45%減となった。ただしこの結果は、基板層厚の差も内包した結果となっていることに留意する必要がある。そこで、同一のシミュレーションモデルを用いて素子表面及び内部の熱解析を実施した。

3. ANSYSを用いた有限要素法熱解析

3.1 面内温度分布

素子表面の面内温度分布を図7に示す。横軸は素子の活性領域中心からの距離に対応している。van der Pauw素子の発熱量をそれぞれ3.4W(GaN-on-Si), 6W(GaN-on-SiC), 12W(GaN-on-ダイヤモンド)としたとき、活性領域中心の最大温度がほぼ同じ温度を示した。つまり、GaN-on-ダイヤモンドの放熱性は、GaN-on-Siの3.5倍、GaN-on-SiCの2倍高い。また、周辺温度に着目すると、図4に示すIR熱画像と同様に、GaN-on-ダイヤモンドはGaN-on-SiやGaN-on-SiCと比較して高くなり、面内方向に熱が広がっている様子が確認できる。HEMTのような横型素子の場合、チップの面内方向の放熱を最大化することが重要である。単一物質を熱が通過する際の熱伝導形態での熱抵抗 R_{th} は、式(1)で表される。

$$R_{th} = \frac{L}{k \cdot A} \dots\dots\dots (1)$$

L , k , A はそれぞれ伝熱距離, 物質の熱伝導率, 伝熱面積である。熱抵抗を下げるためには、 L を短くするか、 k , A を大きくすればよい。したがって、GaN-on-ダイヤモンドは、面内方向への放熱を促進するため、熱伝導率 k だけでなく、伝熱面積 A も広がっていると予想される。

3.2 深さ温度分布

図8に発熱量6Wでの深さ方向の温度分布を示す。横軸は素子中心部分の最表面からの距離に対応している。GaN-on-SiやGaN-on-SiCでは基板部で大きな温度勾配(ΔT)が生じているのに対し、GaN-on-ダイヤモンドでは僅かな温度勾配しか見られない。この温度勾配を用いて、各層の熱抵抗を算出した結果を図9に示す。GaN-on-SiやGaN-on-SiCは全熱抵抗の過半以上を基板の熱抵抗が占めている。一方、GaN-on-ダイヤモンドでの基板の熱抵抗は20%程度に留まっている。このように、熱抵抗を層単位で分離することで、熱抵抗の律速要因を特定できる。例えば、GaN-on-Siの熱抵抗をより低くするためには、基板層厚を薄くすることが効果的である。また、詳細メカニズムについては3.3節で述べるが、GaN-on-ダイヤモンドについては、逆にダイヤモンド基板を厚くすることで伝熱面積を大きくし、Cuプレートやはんだの熱抵抗を低減することが効果的である。また、GaN/ダイヤモンド基板界面に介在するSi系誘電膜材料を、高熱伝導率の材料系に置き換えることも同様に効果がある。これは界面

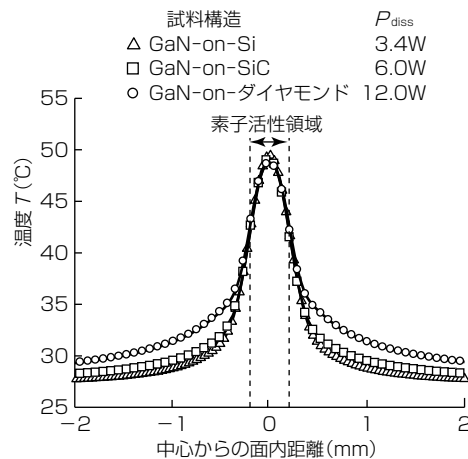


図7. 素子表面の面内温度分布

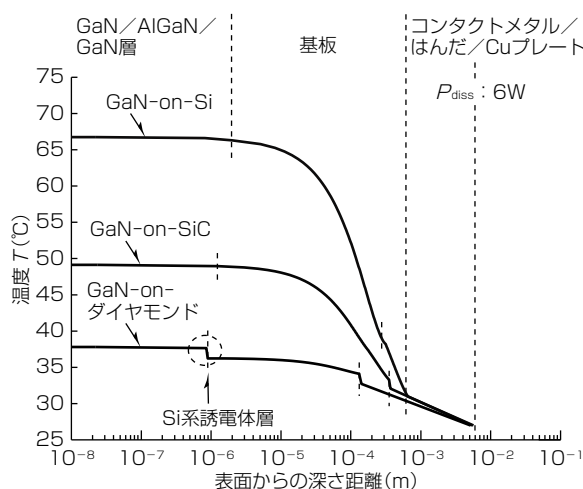


図8. 発熱量6Wでの深さ方向の温度分布

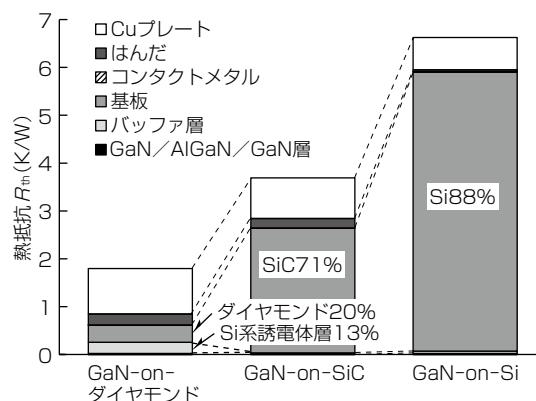


図9. 各層の熱抵抗とその割合

熱抵抗(Thermal Boundary Resistance : TBR)と呼ばれ、GaN-on-ダイヤモンドの技術分野では重要な研究項目となっている。近年の先行研究例によると、AlN系の材料に置き換えることでTBRを低減できることが報告されている⁽⁶⁾。

3.3 基板層厚依存性と実効伝熱面積

この素子構造の発熱源は、AlGaIn障壁層/GaNチャネル層界面領域にあって、熱はCuプレートへと放熱されていくため、式(1)の伝熱距離 L は層厚に相当する。したがっ

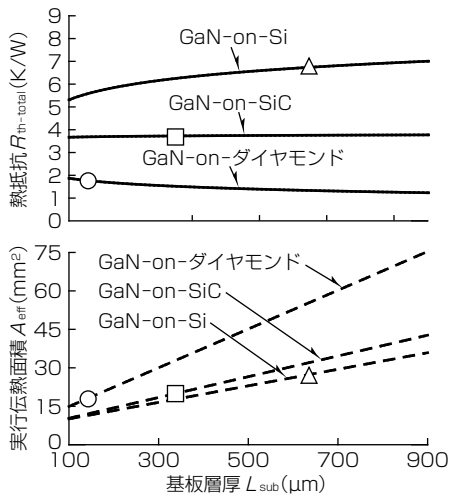


図10. 熱抵抗と実効伝熱面積の基板層厚依存性

表 1. 層厚に対する熱抵抗比率 (括弧内は削減率)

	GaN-on-ダイヤモンド	GaN-on-SiC	GaN-on-Si
実験 (IR)	1	1.8(45%)	3.4(70%)
130μm	1	1.8(45%)	2.7(63%)
350μm	1	2.4(58%)	4.0(75%)
625μm	1	2.5(60%)	4.6(78%)

て、熱抵抗は層厚が薄いと小さくなり、厚いと大きくなると想定される。2.3節で示した実験結果は、130μm厚のGaN-on-ダイヤモンドが、325μm厚のGaN-on-SiCや、625μm厚のGaN-on-Siより薄い分、有利になっている可能性がある。そこで、熱抵抗の層厚依存性を計算した結果を図10に示す。実線は計算した熱抵抗であり、実線と重なって記されるマークは、実際の基板層厚でのそれぞれの素子の熱抵抗である。熱抵抗は基板種によって全く異なる傾向をとり、基板層厚が薄くなるにつれて熱抵抗が減少するのはGaN-on-Siだけであり、GaN-on-SiCはほぼ横ばい、GaN-on-ダイヤモンドは逆に増加することを見いだした。表1に示すように、同じ基板層厚でそれぞれ熱抵抗を比較すると、ダイヤモンドの基板層厚が350μm以上になると、熱抵抗の削減率がより顕著になることが明らかになった。ここで、式(2)のとおり、各層の熱抵抗 $R_{th,i}$ 、熱伝導率 k_i と伝熱距離 L_i に対応する層厚を用いて総和をとることで、実効的な伝熱面積 A_{eff} を求めた。

$$A_{eff} = \sum_{i=1}^n A_i = \sum_{i=1}^n \frac{L_i}{k_i R_{th,i}} \dots\dots\dots (2)$$

図10の破線で示すGaN-on-ダイヤモンドの実効伝熱面積 A_{eff} は、GaN-on-SiやGaN-on-SiCよりも基板層厚に対する増加率が大きい。どちらの材料でも基板層厚が厚くなるほど実効的な伝熱面積は増すが、材料によって増し方が異なる。また、基板層厚が厚くなるほど伝熱距離 L が長くなるので、式(1)から、材料によって熱抵抗が最小となる基板層厚が異なる。さらに、チップ面積が狭いと、基板層厚増加に対する伝熱面積の増加が飽和傾向を示すので、最

適放熱構造を得るためには、材料に応じた層厚に加えて、チップ面積の設計も重要となる。なお、本稿で述べていないが、デバイス構造のレイアウト、ジオメトリも熱流束分布と発熱面積密度に影響するため、同様に重要である。

4. む す び

定常伝熱評価及び熱解析を通して、GaN-on-ダイヤモンド基板の実力評価を行った。基板層厚が異なる構成で、GaN-on-ダイヤモンド上に形成したデバイスの熱抵抗は、GaN-on-SiCの45%、GaN-on-Siの70%削減されることを実験的に確認した。基板層厚が625μmで同一とした場合、GaN-on-ダイヤモンドの熱抵抗は、GaN-on-SiC、GaN-on-Si構成のデバイスと比して各々60%、78%減と更に削減できることをシミュレーションによって明らかにした。材料に応じた層厚・チップ面積、及びデバイス構造の最適化を図ることによって、更なる熱抵抗の低減が期待できる。これらの結果から、GaN-on-ダイヤモンドは、高周波デバイスの高出力化に資する技術として期待できる。

この成果は、国立研究開発法人新エネルギー・産業技術総合開発機構(NEDO)の委託業務によって得られたものである。

参 考 文 献

- (1) Heying, B., et al.: Reliable GaN HEMTS for High Frequency Applications, 2010 IEEE MTT-S Int. Microwave Symp., 1218~1220 (2010)
- (2) Ejeckam, F., et al.: GaN-on-diamond: A brief history, 2014 Lester Eastman Conf. on High Performance Dev. (2014)
- (3) Altman, D., et al.: Analysis and characterization of thermal transport in GaN HEMTs on Diamond substrates, 14th Intersociety Conf. on Thermal and Thermomechanical Phenomena in Electronic Systems (2014)
- (4) Nilsson, O., et al.: Determination of the thermal diffusivity and conductivity of monocrystalline silicon carbide(300-2300K), High Temperatures-High Pressures Electronic Archive, 29, No.1, 73~79 (1997)
- (5) Wörner, E., et al.: Thermal conductivity of CVD diamond films: high-precision, temperature-resolved measurements, Diamond and Related Materials, 5, No.6~8, 688~692 (1996)
- (6) Zhou, Y., et al.: Barrier-Layer Optimization for Enhanced GaN-on-Diamond Device Cooling, ACS Appl. Mater. Interfaces, 9(39), 34416~34422 (2017)