

三菱電機技報

7

2017

Vol.91 No.7

人と社会を支えるパワーエレクトロニクス



目次

特集「人と社会を支えるパワーエレクトロニクス」

パワーエレクトロニクス技術のブレイクスルー…	巻頭言 1
赤木泰文	
パワーエレクトロニクス技術の将来展望……………	巻頭論文 2
岩田明彦・大井健史	
鉄道車両用フルSiC適用インバータを実現する 3.3kV耐圧SiC-MOSFETの低抵抗化技術……………	7
濱田憲治・日野史郎・末川英介・梅畠 聡	
超小型DIPIPM用SiC-MOSFET……………	11
古橋壮之・谷岡寿一・酒井伸次・渡部毅代登	
6.5kVフルSiCパワーモジュール……………	15
豊田吉彦・西沢昭則・大井健史・山川 聡・中田修平	
パワーモジュールの絶縁信頼性を支える絶縁評価技術……………	19
塩田裕基・山竹 厚・釣本崇夫・原田耕三・井浦真一	
パワーモジュールの接合部での信頼性設計技術……………	23
福本晃久・田中 陽・花田隆一郎・伊藤悠策・小林 浩	
デバイスモデルによるSiC-MOSFET 過渡特性の高精度シミュレーション技術……………	27
榎本康滋・堀口剛司・中山 靖・葛本昌樹・赤木泰文	
小型・高効率変換回路技術……………	31
岩路寛康・近藤亮太・高野貴昭・高橋慶多	
プリント基板を活用した パワーエレクトロニクス機器の低コスト実装技術……………	35
白形雄二・中島浩二・熊谷 隆・藤井健太・佐藤翔太	
人工衛星用バス電圧制御器……………	39
小鹿聡士・坂下友一・岡村敏男・笈川信一郎	
社会ニーズに応えるモータ駆動制御技術の進化と展望……………	43
佐竹 彰・山崎尚徳	
EV用パワーコンディショナの制御技術……………	47
奥田達也・檜垣優介・嘉藤貴洋・泉 喜久夫・土本直秀	
電力貯蔵を支える蓄電デバイスの使いこなし技術……………	51
福本久敏・和田敏裕・塩田 久	

Power Electronics Supports Society with Person

Breakthroughs in Power Electronics Technology	Hirofumi Akagi
Prospect of Power Electronics Technology	Akihiko Iwata, Takeshi Ohi
Low On-resistance SiC-MOSFET with Blocking Voltage of 3.3kV Realizing All-SiC Traction Inverter	Kenji Hamada, Shiro Hino, Eisuke Suekawa, Isao Umezaki
SiC-MOSFET for Super-mini DIPIPM	Masayuki Furuhashi, Toshikazu Tanioka, Shinji Sakai, Kiyoto Watabe
6.5kV Full-SiC Power Module	Yoshihiko Toyoda, Akinori Nishizawa, Takeshi Oi, Satoshi Yamakawa, Shuhei Nakata
Insulation Evaluation Technology for Insulation Reliability of Power Module	Hiroki Shiota, Atsushi Yamatake, Takao Tsurimoto, Kozo Harada, Shinichi Iura
Reliability Design Technologies for Bonding Region of Power Modules	Akihisa Fukumoto, Yo Tanaka, Ryuichiro Hanada, Yusaku Ito, Hiroshi Kobayashi
Precise Simulation Technology for Transient Properties of SiC-MOSFETs with New Device Model	Yasushige Mukunoki, Takeshi Horiguchi, Yasushi Nakayama, Masaki Kuzumoto, Hirofumi Akagi
Conversion Circuit Technology for High Efficiency and Downsizing	Hiroyasu Iwabuki, Ryota Kondo, Takaaki Takahara, Keita Takahashi
Low Cost Electronics Packaging Technology for Power Electronics Equipment Utilizing Printed Circuit Board	Yuji Shirakata, Koji Nakajima, Takashi Kumagai, Kenta Fujii, Shota Sato
Bus Voltage Controller for Satellite	Satoshi Ojika, Tomokazu Sakashita, Toshio Okamura, Shinichiro Oikawa
Progress and Future Prospect of Motor Drive Technology for Needs of Society	Akira Satake, Hisanori Yamasaki
Control Technology of Power Conditioning System for Electric Vehicle	Tatsuya Okuda, Yusuke Higaki, Takahiro Kato, Kikuo Izumi, Naohide Tsuchimoto
Batteries Management Technology for Electrical Energy Storage Systems	Hisatoshi Fukumoto, Toshihiro Wada, Hisashi Shiota

特許と新案

「電力用半導体モジュール」「回転機の制御装置」……………	55
「アクティブフィルタ装置」……………	56



表紙：三菱電機におけるパワーエレクトロニクス関連製品の拡大

当社は、小容量DIPIPM(Dual Inline Package Intelligent Power Module)から大容量サイリスタまでのパワーデバイスの事業とそれらを活用したパワーエレクトロニクス機器及び関連機器の事業を行っている。

家庭・オフィス向け小容量品や工場向け、社会インフラ向け中・大容量品をそろえ、我々の生活の隅々にパワーエレクトロニクス関連製品を展開している。

巻/頭/言

パワーエレクトロニクス技術のブレークスルー

Breakthroughs in Power Electronics Technology

赤木泰文

Hirofumi Akagi



1957年12月に米国GE(General Electric)社の研究者がSCR(Silicon-Controlled Rectifier)を発明し、60年が経過した。SCR(その後、サイリスタに呼称変更)の製品化を契機にパワーエレクトロニクス(以下“パワエレ”という。)が誕生し、現在では電気電子工学の基幹技術にまで成長した。

パワエレに限らず、技術の歴史(技術史)を振り返ってみると、技術の発展・進歩には

- (1) 地道な研究開発による着実な技術進歩
- (2) ブレークスルーによる著しい技術進歩

の2種類がある。ここでは、広範なパワエレ技術の中でも筆者が専門とする電力変換システムとその産業・交通・電力への応用や交流電動機駆動に限定する。パワー半導体デバイス(以下“パワーデバイス”という。)のブレークスルーは、

- (1) 1980年代後半からのIGBT(Insulated-Gate Bipolar Transistor)の製品化とその後の進化
- (2) 2010年代前半からのSiC-MOSFET(Silicon Carbide-Metal-Oxide-Semiconductor Field-Effect Transistor)の実用化とその後のパワエレ機器への応用

などである。一方、電力変換技術の理論・回路・制御・応用に関するブレークスルーは、

- (1) 1970年前後の交流電動機ベクトル制御の発明と1970年代後半からの実用化
- (2) 1980年の3レベルNPC(Neutral-Point-Clamped)インバータの論文発表と1990年前後からの実用化
- (3) 1983年の三相回路の瞬时无効電力理論(pq理論)の提唱とその後の電力変換システムへの応用
- (4) 1994年からのモジュラー・マルチレベル変換器ファミリーの誕生とその後の実用化

などである。ほかの技術をブレークスルーと考える研究者・技術者も多いと思うが、これらは筆者の独断によるものであり、ご容赦いただきたい。

応用研究のブレークスルーは、基礎研究のそれとは異なり、1人の天才研究者・技術者単独では不可能である。次はその具体例である。ドイツのダルムシュタット工科大学のハッセ(K. Hasse)とジーメンス社のブラシュケ(F. Blaschke)は、交流電動機ベクトル制御の発明者として世界的に有名である。ベルリン工科大学などの研究者らは、

1960年代前半から誘導電動機の過渡時の挙動を解析した論文を次々と発表し、ベクトル制御を生み出す原動力になったのである。ハッセやブラシュケの学術的・工学的貢献は高く評価されるべきであるが、彼らは“無”から“有”を創出したわけではない。サッカーに例えるなら、“ゴールを決めたのはハッセやブラシュケであるが、先人たちの強力なアシストがあった”となる。日本で誕生したpq理論についても同様に、日本の大学研究者らの論文には1970年代から“瞬时无効電力”や“無効電力の瞬時値”という専門用語が使用されていた。

多くのブレークスルー当事者は、論文を発表した時点でその技術をブレークスルーとは認識していない。3レベルNPCインバータの論文を発表した当時(1980年)、直流入力電圧を2倍にできたとしてもパワートランジスタが高価な時代に12個も使用することは企業に受け入れられず、製品化には論文発表から約10年を要している。

今後のパワエレ技術はどのように発展・進化するのであろうか。SiC-MOSFETの本格的な実用化は目前に迫っている。その後には縦型GaNデバイス(GaN on GaN)も視野に入りつつある。これらのパワーデバイスは、現在主流のSi(Silicon)-IGBTをはるかにしのぐ性能を持っている。もちろん、これらを実際の製品に使用しようとする、パワーデバイスの性能だけでなくコストや長期信頼性の評価、国内外の複数企業からの安定供給も必須である。さらに、これらのパワーデバイスを使いこなす技術も必要不可欠である。

パワエレ技術ではパワーデバイスが主役とみなされることが多い。磁気部品(変圧器・リアクトル)やキャパシタ(コンデンサ)などの受動部品、各種センサ、デジタル信号処理技術、制御技術、実装技術などの脇役も重要である。テレビドラマで言えば、“名脇役がいてこそ名ドラマが生まれる”のである。

今後、いつ、どこで、どのようなブレークスルーが出現するだろうか。残念ながら誰も予測することはできない。唯一明言できることは、“地に足の着いた研究開発なくしてブレークスルーは生まれない”である。プロ野球で言えば、選手や解説者がしばしば口にする“ヒットの延長がホームラン”である。

日本発のブレークスルーが世界のパワエレ技術を牽引(けんいん)することを期待したい。

巻頭論文

パワーエレクトロニクス技術の 将来展望



岩田明彦*



大井健史**

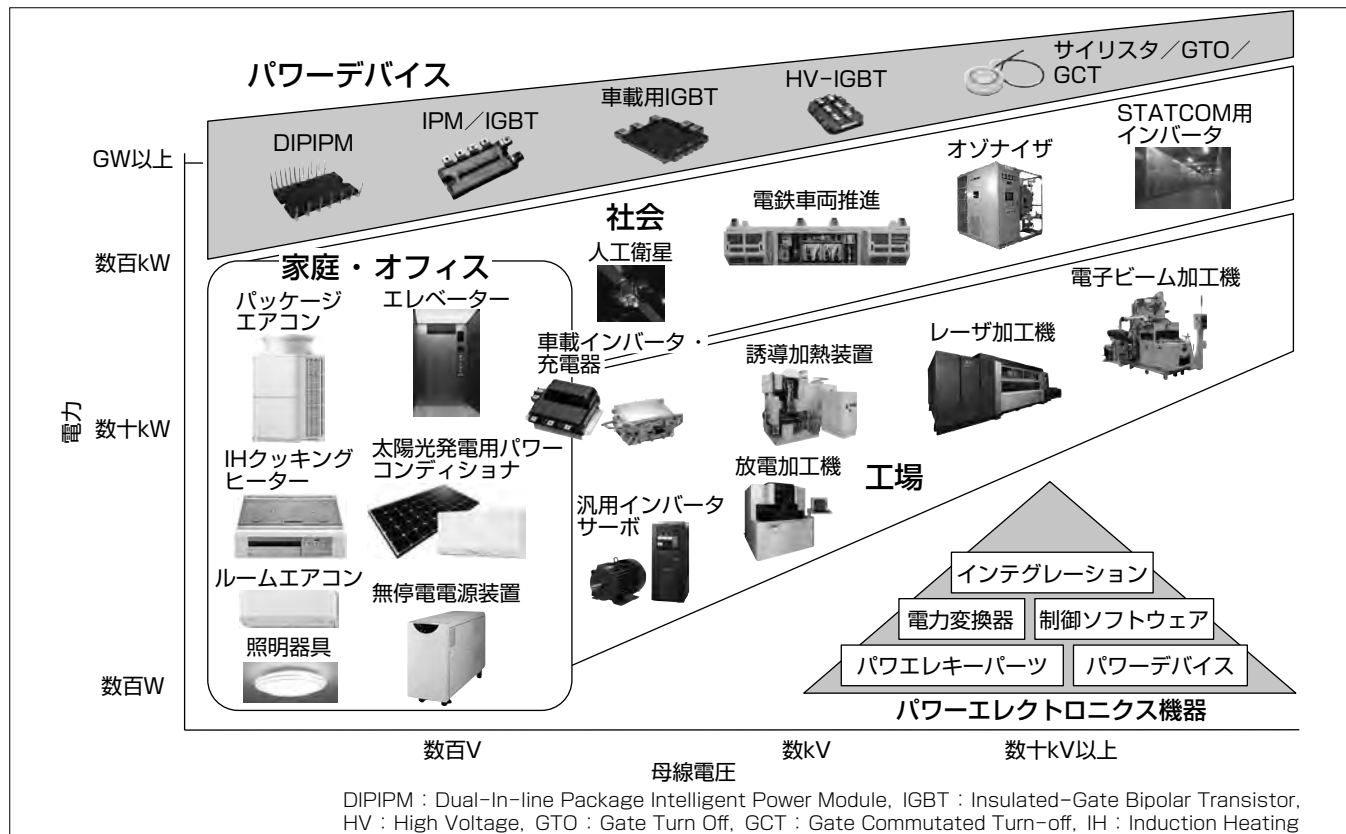
Prospect of Power Electronics Technology

Akihiko Iwata, Takeshi Ohi

要 旨

パワーエレクトロニクス(以下“パワエレ”という。)は、パワーデバイスのスイッチングによって電気を制御し、モータを回したり電力を伝送したりする技術である。自動車や家電などの身の回りや、鉄道やエレベーターなどの社会インフラ、そして多くの工場で利用されている。パワエレ技術のメリットは電気を生成から消費にいたるまで高効率・安定にできることである。世界の電力消費を抑えるために、パワエレ技術の適用拡大が望まれている。また、パワエレ技術による高性能化は、我々の暮らしをより豊かなものにしてくれる。高速・高精度にモータを回す技術は、工場の生産性を著しく増加させて安価で高品質の物作りを実現させる。また、人や物の輸送をよりスムーズで安全にしてくれる。既にパワエレ技術は我々の暮らしになくてはならないものである。

三菱電機では家庭・オフィス、社会、工場向けのパワエレ関連製品の製造・販売を行うとともに、それらの技術全般の開発を進めている。パワーデバイスでは、SiC(シリコンカーバイド)などワイドバンドギャップ半導体が普及し始め、まず、省エネルギーが求められるエアコンなどへ適用された。電力変換器ではマルチレベル化が進んだモジュラーマルチレベル変換器^①が大電力のSTATCOM(STATic synchronous COMpensator)に適用された。制御では、永久磁石同期電動機の位置検出器レス制御の進化が著しい。蓄電池はエネルギーマネジメントのキーパーツとして、長寿命化や状態監視などの開発が進められている。そして、各ハードウェアの配置を最適化して小型化するインテグレーション技術への取組みも盛んである。



当社でのパワーエレクトロニクス関連製品の拡大

当社は、小容量DIPIPMから大容量のサイリスタまでのパワーデバイス事業とそれらを活用したパワーエレクトロニクス機器及び関連機器事業を行っている。それらの機器は小容量のものは家庭・オフィス用、中容量のものは工場用、大容量のものは社会用など、我々の生活の隅々に展開している。

1. ま え が き

当社はグローバル環境先進企業としてCO₂排出量削減に役立つ製品・システムの省エネルギー化に取り組んでいる。その中でパワエレは省エネルギー技術の中心であり、汎用インバータなどのパワエレ製品から、エアコンや車両用推進装置などのパワエレ関連製品に広く適用されている。

本稿ではパワエレ技術の要素であるパワーデバイス、変換器、制御の最新技術に加え、小型化のためのインテグレーション技術及びキーパーツ技術などについて述べる。また、最新のパワエレシステムについても述べる。

2. パワエレ製品の性能指標と技術

代表的なパワエレ製品の性能の進化を図1に示す。小型化指標であるパワー密度、省エネルギー指標である注入効率(出力/損失)は20年間で約3倍に増加した。これは素子がSi(Silicon)-IGBTからSiC-MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)に置き換わり、高速素子の駆動・保護技術とサージ抑制技術が確立されたことによる。また、機能指標である速度周波数応答は

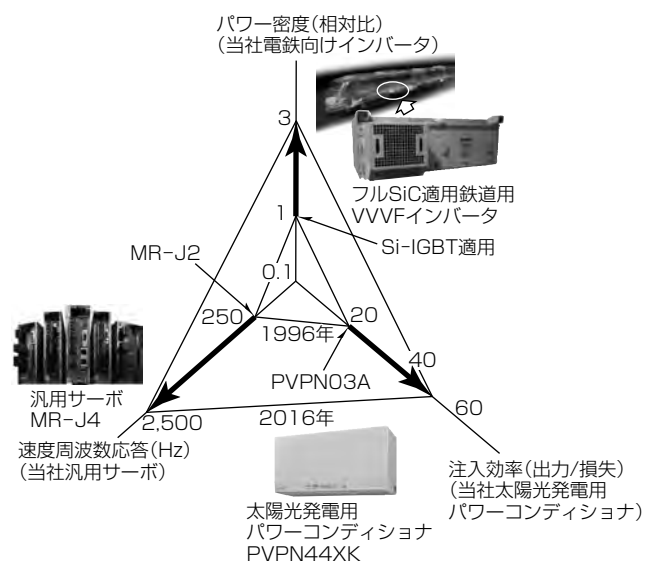


図1. パワエレ製品の性能の進化

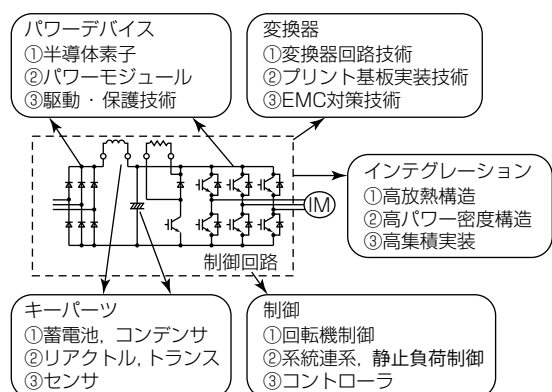


図2. パワエレ技術の構成要素

約10倍に上がった。これは演算デバイスの進化や現代制御理論が適用されたことによる。パワー密度や注入効率の増加はコストダウンとなり、また速度周波数応答の増加は機能アップにつながる。製品ごとに重視する指標は異なるが、パワエレ製品の普及には、全指標がバランス良く増加しトータル価値を最大化することが望まれる。

以前は、パワーデバイス・変換器・制御を主体とした電気・電子制御技術の開発が中心であった。しかし小型・高機能化に加え、低コスト化を実現するために、現在では熱・構造系のインテグレーション技術とキーパーツ技術を加えた5つをバランス良く開発していくことが求められている(図2)。また、各要素の中身も変化し、変換器では、プリント基板実装技術やEMC(Electro Magnetic Compatibility)対策技術が、製品化時になくてはならない存在である。また制御技術では機能実現に加え、低コスト化のためにセンサ部品をなくす開発も行われている。

3. パワーデバイスの進化とワイドバンドギャップ半導体

パワエレ機器は、バイポーラトランジスタやGTOサイリスタといった自己消弧型デバイスの発明によって、VVVF(Variable Voltage Variable Frequency)インバータが実用化され飛躍的に普及拡大した。現在はIGBTが主力デバイスとして、家電から鉄道、電力まで広範な分野で使用されている。IGBTは性能向上、高電流密度化といった進化を遂げ、機器の進化に貢献してきた。現在、7世代、定格電圧では6.5kVのモジュールが製品化されている。

一方、更なる飛躍的な性能向上を目指し、SiCやGaN(窒化ガリウム)といった、ワイドバンドギャップ半導体の実用化開発が進んでいる。SiCでは、SBD(Schottky Barrier Diode)とMOSFETが製品化されている。Siでは、先のIGBTなどバイポーラデバイスが主流であるが、ワイドバンドギャップ半導体ではその特長を活用し、ユニポーラデバイスが主流である。

図3に当社のSiCデバイス適用製品マップを示す。パワエレ機器へのSiCの適用はまずSBDの適用から始まっ

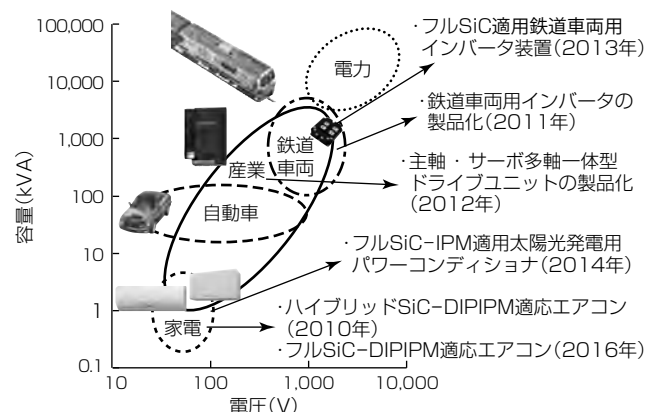


図3. 当社のSiCデバイス適用製品マップ

た。最初の製品はルームエアコンである。その後、鉄道用インバータ、FA機器に適用が拡大した。トランジスタでは、世界で初めて^(注1)、SiC-MOSFETを適用した鉄道車両用推進制御装置を製品化した⁽²⁾。続いて、太陽光発電用パワーコンディショナとエアコンに適用した。

SiCデバイスは、特に省エネルギーと小型化が重視される用途から適用が始まっている。更なる普及拡大には、トータル価値の改善が必要である。MOSFETでは、トレンチゲートなど、性能改善の開発、実装技術では、SiCデバイスの特長である、高温・高速動作が可能なパッケージング技術開発が活発である。また、高耐圧パワーエレクトロニクスへの適用では、SiCデバイスを適用した新幹線用主変換装置の走行試験が開始されている。また6.5kV-MOSFETモジュール、更に10kV超級デバイスの開発が進められている。

当社は、電力消費削減のキープデバイスであるSiCデバイスの普及拡大に向けたもう一段上の開発を継続していく。

(注1) 2013年12月25日現在、当社調べ

4. 変換器とインテグレーション技術

標準的な2レベル変換器に加え、用途に応じて3レベル変換器や階調制御変換器などが採用されてきた。最近では電力用途向けに図4のモジュラーマルチレベル変換器(Modular Multilevel Converter: MMC)⁽¹⁾の開発が進められている。素子を多直列にした従来の2レベル方式には素子分圧の課題があり、高電圧化に限界があった。MMC変換器ではセルモジュールを直列に接続し、制御によってセル電圧を安定化させる。そして、各セルの出力位相をずらしてアーム全体で高調波の少ない波形を実現する。MMC変換器は素子数は増加するものの高電圧化が比較的容易であり、自励式の無効電力補償装置に適用されている。

インバータの入力電圧を最適化するため、DC部に昇圧チョッパを設置するケースが増加している。しかし、一般的に昇圧チョッパの配置は効率悪化を招く。図5の協調制御型変換器では、太陽電池の電圧が系統電圧より高い場合はインバータがスイッチングし、太陽電池の電圧が低い場合は昇圧チョッパがスイッチングすることで、全体として正弦波を生成する。昇圧チョッパとインバータの両方がともにスイッチングしている期間が重ならず、高効率となる。

最近注目されているのがワイヤレス給電変換器であり、中大電力を配線レスでやり取りする時代がいよいよ訪れそうである。図6は車載バッテリー充電用の3kWの双方向式ワイヤレス給電変換器⁽³⁾である。送電側DC/DCコンバータによる電力制御、送電側インバータによる出力の位相制御、受電側DC/DCコンバータによる高効率化制御を行い、位置ずれ0cmでは91%以上の効率、位置ずれ15cmで84%以上の効率を得られている。

高速・高周波スイッチング時の課題としてノイズが挙げ

られる。機器が完成してからのノイズ対策は開発に大きな手戻りを発生させるため事前対策が望まれていた。ノイズフィルタ減衰量の複雑な周波数特性を電磁界解析で見積もり、ノイズに関する等価回路定数を自動算出する技術が開

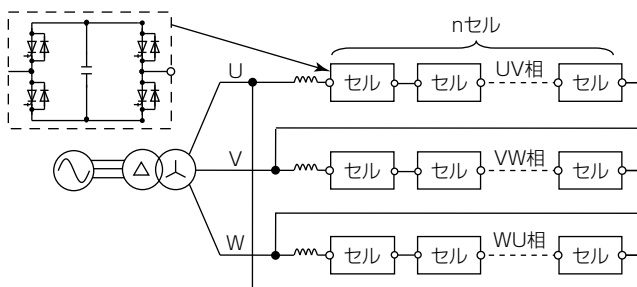


図4. MMC方式電力変換器

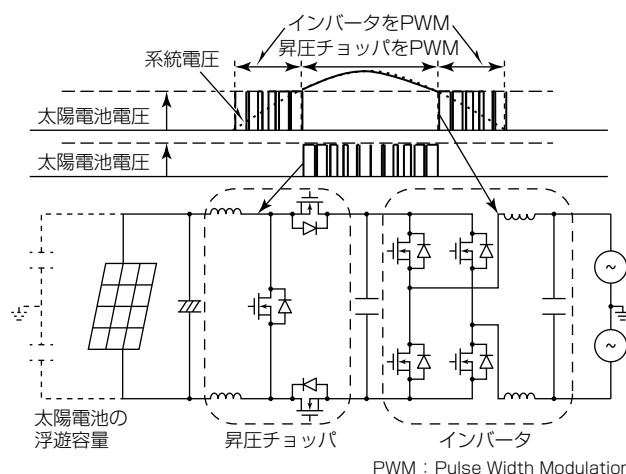


図5. 協調制御型変換器

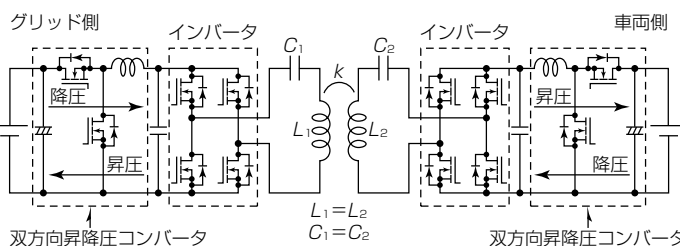


図6. 双方向式ワイヤレス給電変換器

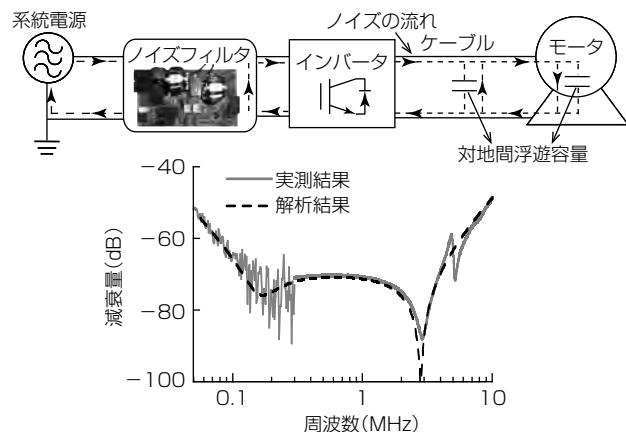


図7. ノイズの解析結果と実測

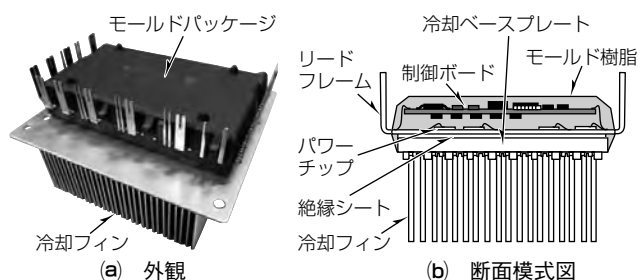


図8. 高密度インテグレーション化されたインバータ

発されている⁽⁴⁾。事前に机上でノイズフィルタの最適設計が可能となりトータル開発期間の短縮が図れる(図7)。

装置の小型化には、素子やフィルタ、冷却器などの配置を構造面や排熱面から総合的に検討するインテグレーション技術が必要である。装置を小型化すれば省資源となり結果的に低コストとなる。図8は、制御ボード、素子、配線、及び冷却用のベースとフィンとを一括でインテグレーションした構成例である。樹脂で電子部品をモールドして信頼性を高め、熱伝導シートによる冷却経路一体化によってトータルの熱抵抗の低減が図れ、従来比2/3の小型化を実現している。

5. 制御技術

永久磁石同期電動機の低コスト化のために、モータモデルを制御系に備えた位置センサレス適応磁束オブザーバ制御が用いられてきた。しかし適応磁束オブザーバは誘起電圧の小さな低速域では正しい制御ができなかった。当社では、モータが持つインダクタンスの位置依存性を利用し、低速域で高周波を出力波形に重畳してインダクタンスを同定し、位置を推定するセンサレスサーボ装置を開発した⁽⁵⁾。

大容量の交流モータ駆動では、複数インバータをリアクトルで接続して使用する必要がある。しかし、リアクトルは大型で高コストという課題がある。図9はこれを改善する二重三相モータ駆動装置の構成を示す。2つの三相巻線を持つ二重三相モータを用いると、リアクトルを用いずに複数インバータによる単一モータ駆動が可能になる。しかし、巻線間に結合がある場合に各インバータで個別に電流制御を行うと、制御が不安定になって応答が低下する。そこで巻線間の結合の影響を盛り込んだモデルを制御系に組み込み、安定で高応答な電流制御を実現した。

6. キーパーツ技術

エネルギーマネジメントシステムのキーである蓄電池の長期利用時の信頼性向上には、実使用状態での健全性を高精度に診断する技術が必要である。図10に示すアルゴリズムは2種類の手法で推定した2つの蓄電池残量を比較し、蓄電容量、電池内部抵抗、電流値誤差の修正・適正化を繰り返し、残量を1%以下の精度で推定する。これを用いると、蓄電システムを止めずに精度良く残量を推定できるため、

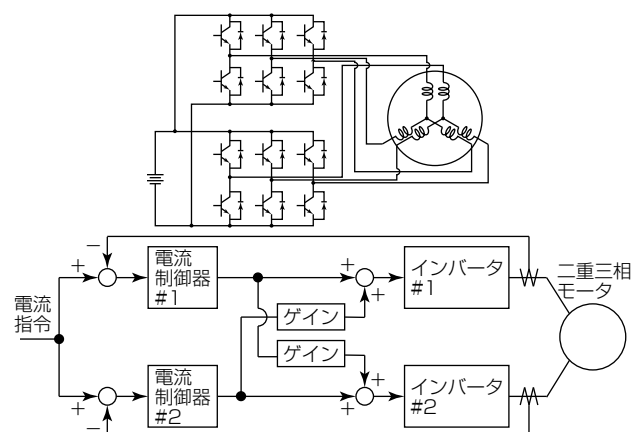


図9. 二重三相モータの駆動装置の構成

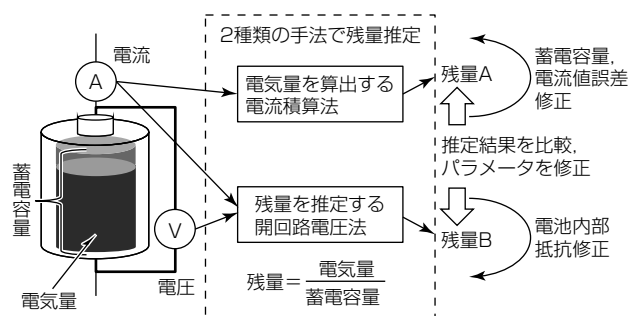


図10. 蓄電池残量のオンライン診断アルゴリズム

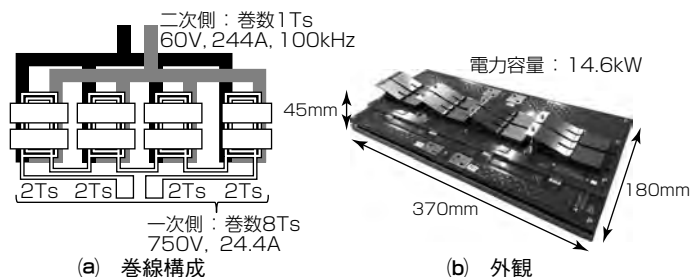


図11. プレーナトランスの構成

システムの効率的な運用と信頼性向上が図れる。

変換器の高周波化が進む中、トランスなどの磁性部品の高周波損失の低減が求められている。しかしこれまでの取組みは、磁性材料や巻線形状の最適化にとどまっていた。図11は、巻線とコアの配置をプリント基板を用いて最適化したプレーナトランスの構成を示す。一次・二次巻線を多層基板のパターンで最適配置し、基板を挟み込んだコアで磁路を形成している。結合係数が高く、かつ表皮効果がほぼ生じないため渦電流損が大幅に低減できる。また、コア磁路長が短くなりコア体積が減少するため鉄損も低下する。100kHz、14.6kWのトランスでは、99.8%の効率が得られている。

7. 人と社会を支えるパワエレシステム製品

図12は、電気自動車(EV)、太陽光発電(PV)と商用システムの3種類の電力を同時に制御するEV用パワーコンディショナ“SMART V2H”⁽⁶⁾である。EVを充放電する双方向変

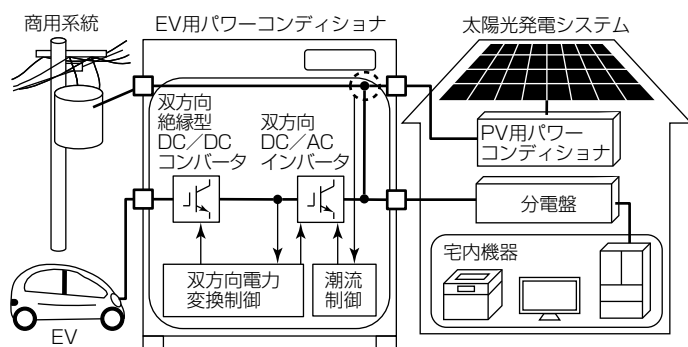


図12. EV用パワーコンディショナと連携状況

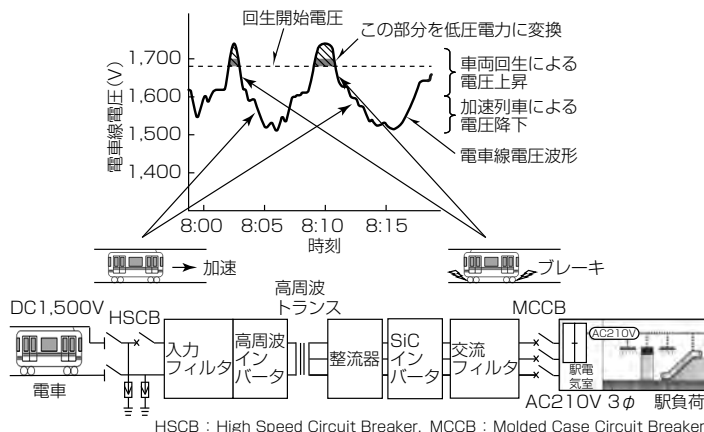


図13. 駅舎補助電源装置の構成

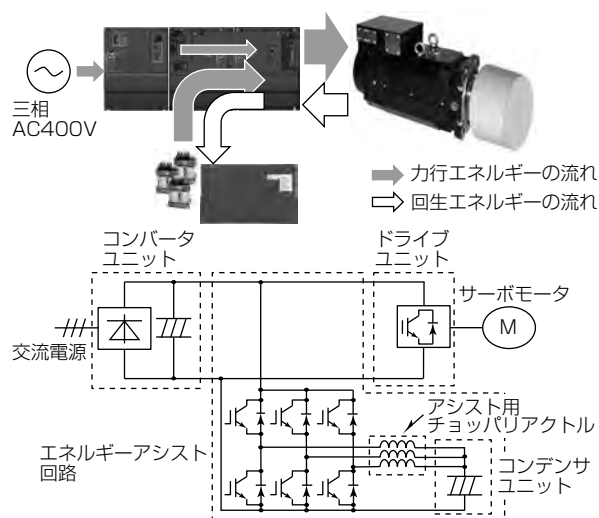


図14. エネルギーアシスト回路を備えたサーボモータ駆動システム

換器とEVの電力を系統及び家庭に供給するインバータが内蔵されている。系統電力及びPVによって家庭内給電及びEVの充電を行う。停電時はPVから家庭内への給電とEVへの充電、またEVから家庭内への給電が可能で、最大6kWを家庭内で使用できる。家庭での電力消費に合わせて、EV電力をうまく利用すれば電力のピークシフトも可能である。

図13は、鉄道車両の回生電力を駅舎に導く駅舎補助電源装置の構成を示す⁽⁷⁾。まず、1,500V架線からの直流を共振型高周波インバータによって高周波電力に変換する。

そしてトランスを経由して整流器で直流化した後、SiCインバータによって再び商用交流に変換し、駅舎に送る。余剰回生電力によって架線電圧が上昇して回生開始レベルを超えると、補助電源装置が稼働する。余剰電力の有効利用によって、鉄道輸送の更なる省エネルギーが実現される。

装置の高性能・高タクト化のためにサーボモータの適用が増加している。サーボモータは大きなトルクを出力できるが瞬時電力も大きくなり、電源設備の見直しが求められることが多い。図14にエネルギーアシスト回路を備えたサーボモータ駆動システムを示す⁽⁸⁾。エネルギーアシスト回路は、サーボモータ出力の増減に伴う直流母線の電力変化を補うよう動作する。その結果、電源側からコンバータへの供給電力が一定化され、電源設備の負担を軽減する。

8. む す び

パワエレ技術で省エネルギーを加速するには、機器自身の低損失化だけでなく、パワエレを用いた省エネルギーシステム製品をより多く普及させる必要がある。それにはコストやサイズの低減に加え、システムの付加価値を高める機能開発が重要である。

参 考 文 献

- (1) 梶山拓也, ほか: MMC-HVDCの交流系統事故時の運転継続制御方式に関する実験検証, 平成28年電気学会全国大会, No.4-145, 242 (2016)
- (2) Hamada, K., et al.: 3.3kV/1500A power modules for the world's first all-SiC traction inverter, Japanese Journal of Applied Physics, **54**, No.4S, 04DP07 (2015)
- (3) 簗本卓哉, ほか: 3kW双方向非接触給電システム, 電子情報通信学会技術研究報告, **116**, No.238, 13~17 (2016)
- (4) 高橋慶多, ほか: 電磁界解析によるパワエレ機器向けEMIフィルタのシールド最適設計の検討, 電子情報通信学会技術研究報告, **116**, No.327, 25~29 (2016)
- (5) 西島大輔, ほか: 三菱センサレスサーボ“FR-E720EX・MM-GKRシリーズ”, 三菱電機技報, **88**, No.4, 253~256 (2014)
- (6) 土本直秀, ほか: PV・EV連携パワーコンディショナ, 三菱電機技報, **87**, No.9, 525~528 (2013)
- (7) 松村 寧, ほか: 駅舎補助電源装置“S-EIV”, 三菱電機技報, **89**, No.2, 113~116 (2015)
- (8) 神田義則, ほか: エネルギーアシストユニット“MR-EAU100K4”, 三菱電機技報, **89**, No.4, 239~242 (2015)

鉄道車両用フルSiC適用インバータを実現する 3.3kV耐圧SiC-MOSFETの低抵抗化技術

濱田憲治* 梅畚 勲†
 日野史郎**
 末川英介***

Low On-resistance SiC-MOSFET with Blocking Voltage of 3.3kV Realizing All-SiC Traction Inverter
 Kenji Hamada, Shiro Hino, Eisuke Suekawa, Isao Umezaki

要 旨

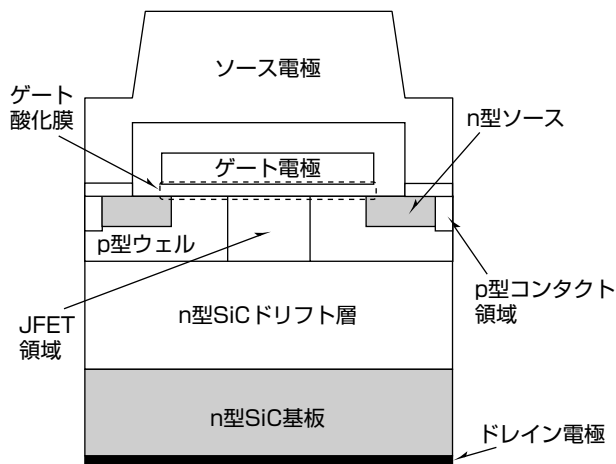
パワーエレクトロニクス機器の効率化、小型化に貢献してきたSi(シリコン)パワーデバイスの性能改善が限界に達しつつある昨今、次世代パワー半導体材料としてSiC(シリコンカーバイド)を用いるSiCパワーデバイスが注目されている。

三菱電機はSiC-MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)及びSiC-SBD(Schottky Barrier Diode)等のSiCパワーデバイスの低電力損失化や高機能・大電流化の開発とともに、これらの応用技術開発を並行して進めている。鉄道用途では、1.7kV耐圧のSiC-SBD及びSi-IGBT(Insulated-Gate Bipolar Transistor)で構成するハイブリッドSiCを適用した鉄道車両インバータを製品化し、電力損失低減や機器の小型化を実証している。

Si-IGBTの代わりにSiC-MOSFETを適用したフルSiCは電力損失低減効果が更に大きく、省エネルギーと小型軽量化に対する要求が強い鉄道用途で、3.3kV定格のフルSiCを適用した鉄道車両インバータの実現が切望されていた。

そこで、高温動作時でも高い電子移動度を維持しMOSFETの低抵抗化を実現する独自の技術と、信頼性確保のための低電界設計技術を用いて3.3kV耐圧SiC-MOSFETを開発した。また、MOSFETに内在するボディダイオードの信頼性を検証した。さらに、開発したMOSFETを搭載した鉄道車両用フルSiC適用インバータによって、高耐圧域におけるSiCの優位性を世界で初めて(注1)実証した。

(注1) 2015年6月22日現在、三菱電機調べ



3.3kV耐圧SiC-MOSFET単位セルの断面模式図

JFET : Junction Field Effect Transistor

鉄道車両用インバータのベンチマーク(三菱電機比)

	Si(従来製品)	フルSiC(開発品)
	Si トランジスタ	SiC トランジスタ
	Si ダイオード	SiC ダイオード
質量	100	35
インバータ損失	100	45
サイズ	100	35
営業運転時の電力消費量	100	60

3.3kV耐圧SiC-MOSFETのデバイス構造及びこれを搭載した鉄道車両用インバータの性能比較

p型ウェル同士に挟まれたJFET領域の高濃度化によって、高温動作時でも高い電子移動度を維持して低抵抗化を実現する独自の技術を用いて、3.3kV耐圧SiC-MOSFETを開発した。これを搭載した鉄道車両用フルSiC適用インバータは、従来製品に比べて55%減のインバータ損失、65%減のサイズ・質量、40%減の電力消費量を達成し、装置の大幅な低損失化、小型・軽量化、省エネルギーを実現した。

1. ま え が き

パワーエレクトロニクス機器の高効率化、小型化に貢献してきたSiパワーデバイスの性能改善が限界に達しつつある。昨今、次世代パワー半導体材料としてシリコンと炭素の化合物であるSiCを用いるSiCパワーデバイスが注目されている。Siに比べて絶縁破壊電界強度や熱伝導度が高いといった特長を持つSiCをパワーデバイスに用いることで、Siパワーデバイスを凌駕(りょうが)する低抵抗・高電圧化が可能になる。

SiCパワーデバイスは、20kVを超える電圧領域でも単独素子で使用することができる。このような高電圧領域では、デバイスを低抵抗化するために電子と正孔による伝導度変調効果を利用したSiCバイポーラデバイスが用いられる。一方で、3.3kV以下の電圧領域では、SiCユニポーラデバイスが用いられるのが一般的である。これは、既存のSiバイポーラデバイスに比べて低抵抗かつ高速スイッチング動作が可能になるためである。中でも600Vから2kV耐圧のSiC-MOSFETに関しては数多くの報告例があり、これらを電力変換用モジュールに適用することで、効率改善や機器の小型化が実証されている。3.3kV耐圧が要求される産業用や鉄道車両用としても、SiCユニポーラデバイス技術を享受することができる。特に、高速鉄道のような高電圧・高周波数を扱う分野で、SiC-MOSFETはSi-IGBTに比べてスイッチング損失を大幅に低減できるというメリットがある。構成部品であるスイッチング素子及び整流素子の両方にSiCパワーデバイスを用いたフルSiCは電力損失低減効果が大きく、省エネルギーと小型・軽量化に対する要望が強い鉄道分野で、3.3kV定格のフルSiCを適用した鉄道車両用インバータの実現が切望されていた。

本稿では、独自に開発した低抵抗化技術を含め、三菱電機での3.3kV耐圧のSiC-MOSFETの開発内容について述べる。また、これらのパワーエレクトロニクス機器への応用例として、3.3kV/1,500A定格の大容量フルSiCモジュール及び世界初の鉄道車両用フルSiC適用インバータの実証結果を述べる。

2. 3.3kV耐圧SiC-MOSFETの開発

2.1 MOSFETの低抵抗化技術(JFETドーピング)

三菱電機の3.3kV耐圧SiC-MOSFETの基本構造は、Si-MOSFETに広く採用されているDMOSFET(Double-diffused MOSFET)構造である⁽¹⁾。ここでは、当デバイスの低抵抗化を実現するための独自開発技術について述べる。

MOSFET単位セルの断面模式図を図1に示す。ゲート電極とチャネル領域を半導体の表面に沿って形成するプレーナゲート型のMOSFETでは、原理上、p型ウェル同士に挟まれた比較的幅の狭いJFET領域が形成される。3.3kV耐圧SiC-MOSFETでは、高電圧を保持するために

ドリフト層の不純物濃度を比較的強く設計しているため、JFET領域の抵抗成分、すなわちJFET抵抗が高くなりやすい。また、SiC中の電子移動度は負の温度依存性を持ち、不純物濃度が低いほど依存性が大きい。これは、室温だけでなくデバイスの実使用環境である高温時の抵抗増大(通電損失の増大)につながり望ましくない。

n型不純物である窒素の多段イオン注入によってJFET領域を高濃度化してJFET抵抗を低減する、JFETドーピング技術を開発した。JFET領域を単純に高濃度化するとその直上にあるゲート酸化膜への電界が増大し、MOSFETの耐圧や長期的な信頼性に悪影響を及ぼすため、電界シミュレーションによる低電界設計を行った。これによって、ゲート酸化膜電界の増大を抑制しつつJFET抵抗を低減する最適なイオン注入プロファイルを決めた。

チャネル長0.7 μm 、JFET長3.0 μm 、有効面積 $4.8 \times 10^{-5} \text{cm}^2$ のMOSFETに対する実効オン抵抗の温度依存性を図2に示す。JFETドーピングを実施したMOSFETの実効オン抵抗は、実施しないMOSFETに比べて室温で12 $\text{m}\Omega\text{cm}^2$ 、150 $^{\circ}\text{C}$ で23 $\text{m}\Omega\text{cm}^2$ 低減した。これは、JFETドーピングによってイオン化不純物散乱の影響が大きくなり、JFET領域での電子移動度の温度係数が小さくなった結果、高温動作時でも高い電子移動度を維持することを裏付けている。JFETドーピングは、室温だけでなく高温でもMOSFETの低抵抗化を実現できる、極めて有効な手法であるといえる。

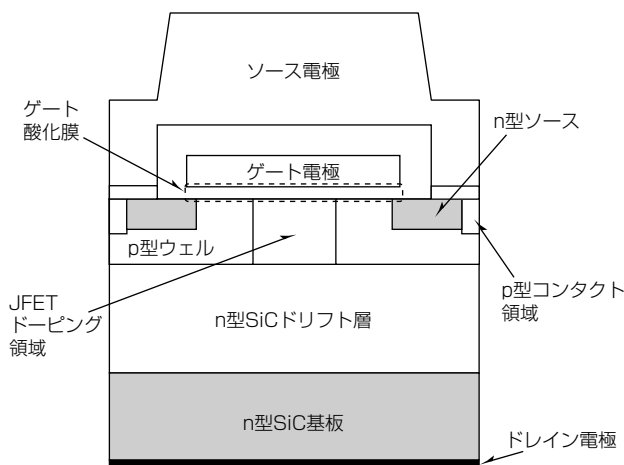


図1. 3.3kV耐圧SiC-MOSFET単位セルの断面模式図

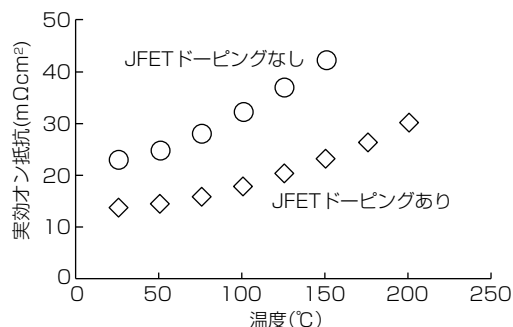


図2. 実効オン抵抗の温度依存性

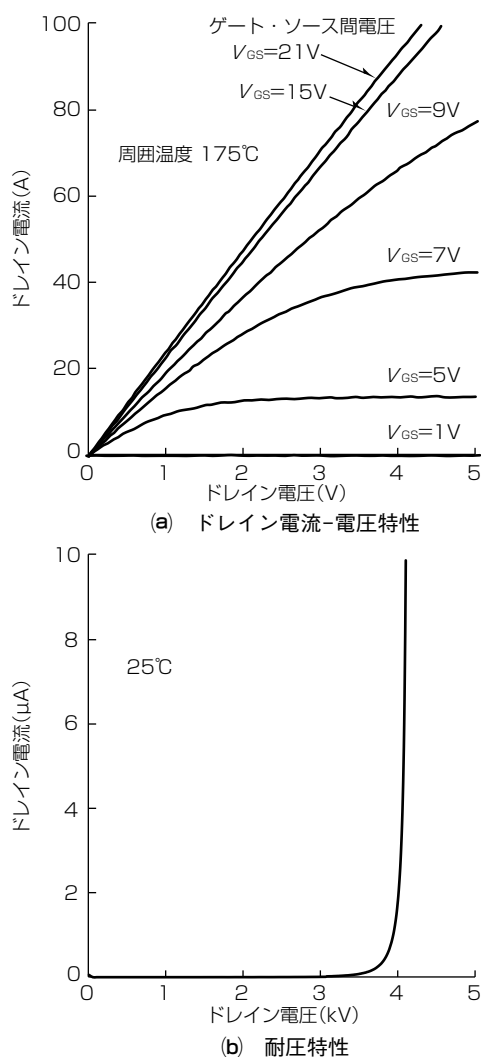


図3. 大容量MOSFETの特性

2.2 MOSFETの大容量化

既存のSiパワーデバイスを用いた電力変換用モジュールでは、1素子あたり数十A以上の大電流を出力可能な大面積チップを並列接続して必要な電流容量を確保している。中でも、鉄道車両用パワーモジュールでは大容量の電力変換を行うため、これをSiCパワーデバイスで置き換えるためには、Siパワーデバイスと同等の電流容量まで近づける、すなわちMOSFETの大容量化が必要である。

三菱電機はこれまで蓄積した技術的知見を活用し、1素子あたり100A級の電流容量を持つ大容量MOSFETを実現した。3.3kV耐圧の大容量SiC-MOSFETのドレイン電流-電圧特性及び耐圧特性を図3に示す。アバランシェ降伏電圧は約3.9kV、周囲温度175°Cでの実効オン抵抗は $33\text{m}\Omega\text{cm}^2$ であり、3.3kV耐圧を十分に確保しつつ低抵抗なMOSFETを実現した。

大容量MOSFETの動特性試験の一環として実施したRBSOA(Reverse Bias Safe Operating Area)試験結果を図4に示す。電源電圧及び遮断電流はそれぞれ2.5kV/540Aである。MOSFETの性能実力として定格電流の5倍を超える電流を遮断可能であり、その堅固性を実証した。

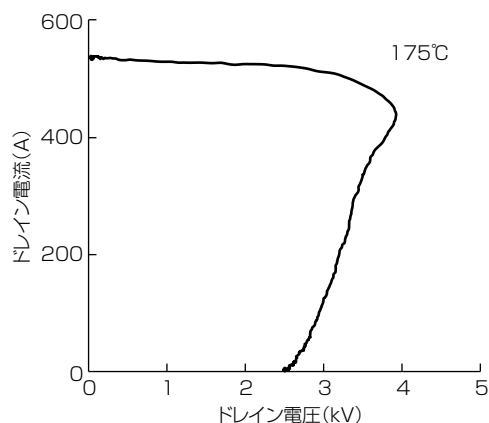


図4. 大容量MOSFETのRBSOA試験結果

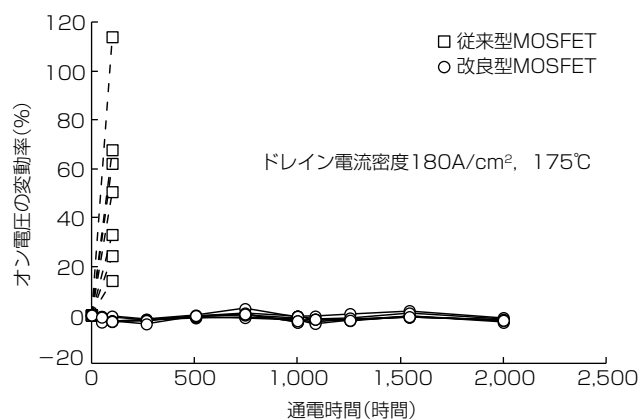


図5. ボディダイオードへの順方向通電試験結果

2.3 MOSFETボディダイオードの長期信頼性

MOSFETには構造上、ドレイン-ソース間に寄生のpn構造(ボディダイオード)が内在する。これを活用することで、パワーモジュールの構成要素の1つである整流素子を削減し、スイッチング素子の搭載面積を増加できるため、モジュールサイズを維持しつつ大容量化が可能になる。しかし一方で、ボディダイオードへの順方向通電(バイポーラ動作)によってSiCの結晶劣化が進行し、ボディダイオードのオン電圧が上昇する問題が明らかになっている。

三菱電機は従来型と改良型の2種類のMOSFETを作製し、これらに内在するボディダイオードの長期信頼性を検証した。改良型MOSFETでは、n型SiCドリフト層の成長条件を最適化した。ボディダイオードへの順方向通電時間に対するオン電圧の変動率を図5に示す。従来型MOSFETでは100時間の順方向通電後に著しい劣化(オン電圧の増加)が見られる一方で、改良型MOSFETでは2,000時間の順方向通電後もなお、オン電圧の変動が抑制された。

3. 大容量フルSiCパワーモジュールの実現

構成部品であるスイッチング素子及び整流素子の両方にSiCパワーデバイスを用いた3.3kV/1,500A大容量フルSiCパワーモジュールを開発した。このモジュールでは、2章で述べたJFETドーピングを適用して低抵抗化し

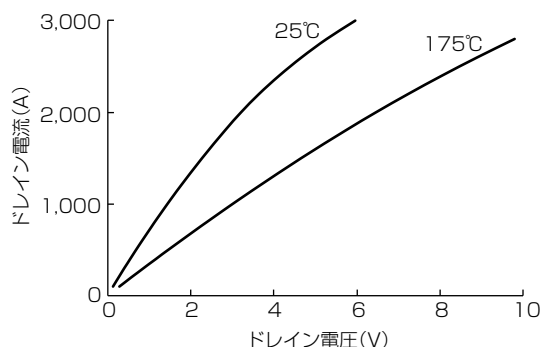
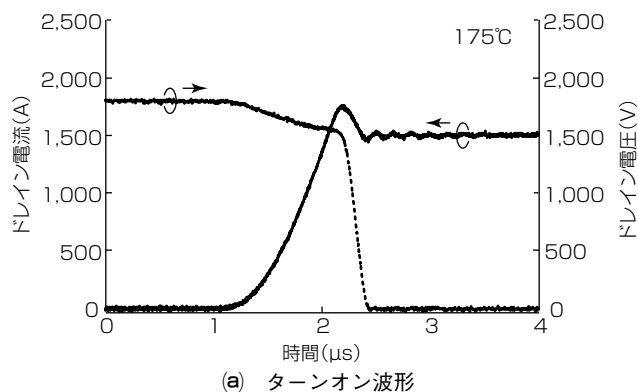
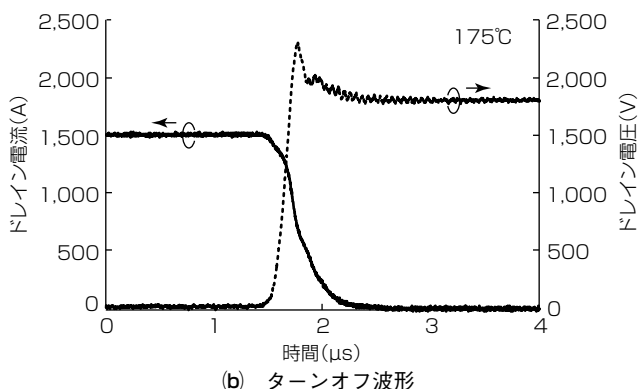


図6. フルSiCモジュールのドレイン電流-電圧特性



(a) ターンオン波形



(b) ターンオフ波形

図7. フルSiCモジュールのスイッチング波形

た3.3kV耐圧の大容量MOSFET及びSBD⁽²⁾を並列接続して大容量化を実現している。このモジュールのドレイン電流-電圧特性を図6に示す。SiC中の電子移動度が負の温度依存性を持つためドレイン電流は高温ほど低下する。したがって、電流集中による熱暴走を避けることができ、並列動作に見合った特性が得られている。

このモジュールのスイッチング波形を図7に示す。多並列化しても波形のリングング(減衰振動)が小さいことが分かる。フルSiCを適用することで、ターンオン時のピーク電流やターンオフ時のテール電流の低減が可能となり、従来のSiモジュールと比較してターンオン損失、ターンオフ損失を大幅に低減した⁽²⁾。

4. 鉄道システムでの省エネルギー効果の実証

大容量フルSiCパワーモジュールを適用した直流1,500V



図8. 直流1,500V架線対応の鉄道車両用インバータ装置

架線対応の鉄道車両用インバータ装置を世界で初めて^(注2)製品化した。装置の外観を図8に示す。従来のSi製品と比較して、55%減のインバータ損失、65%減のサイズ・質量を達成し、装置の大幅な低損失化と小型・軽量化を実現した。スイッチング素子にSiCを用いた電鉄駆動用のパワーモジュールは三菱電機以外に事業化の報告がない^(注3)。現在、このモジュールは各社の鉄道車両のインバータ装置に組み込まれて営業運転中であり、40%近い省エネルギー効果が実証されている。また、交流架線からの電力を主電動機に供給する主変換装置にこのモジュールを適用し、東海道新幹線N700系車両に搭載されて走行試験が実施された。

(注2) 2013年12月25日現在、三菱電機調べ

(注3) 2017年3月現在、三菱電機調べ

5. む す び

省エネルギーと小型・軽量化に対する要望が強い鉄道分野への応用を狙い、3.3kV耐圧のSiC-MOSFETを開発した。高温動作時でも高い電子移動度を維持しMOSFETの低抵抗化を実現するJFETドーピングを独自に開発するとともに、n型SiCドリフト層の成長条件を改良したMOSFETのボディダイオードの信頼性を検証した結果、低抵抗かつ高信頼なMOSFETを実現した。これを搭載した3.3kV/1,500A大容量フルSiCパワーモジュールによって、インバータ損失で従来比55%低減を達成する等、高耐圧域におけるSiCの優位性を世界で初めて実証した。今後は他耐圧クラスのSiCパワーモジュールへの展開を進めるとともに、ほかの応用機器分野に向けた開発を継続する。

この研究の一部は、国立研究開発法人新エネルギー・産業技術総合研究開発機構(NEDO)の委託研究として実施したものである。

参 考 文 献

- (1) 濱田憲治, ほか: 3.3kV耐圧SiC-MOSFETの低抵抗化技術, 三菱電機技報, **88**, No.5, 309~312 (2014)
- (2) Hamada, K., et al.: 3.3kV/1500A power modules for the world's first all-SiC traction inverter, Japanese Journal of Applied Physics, **54**, No.4S, 04DP07 (2015)

超小型DIIPM用SiC-MOSFET

古橋壮之* 渡部毅代登**
谷岡寿一**
酒井伸次**

SiC-MOSFET for Super-mini DIIPM

Masayuki Furuhashi, Toshikazu Tanioka, Shinji Sakai, Kiyoto Watabe

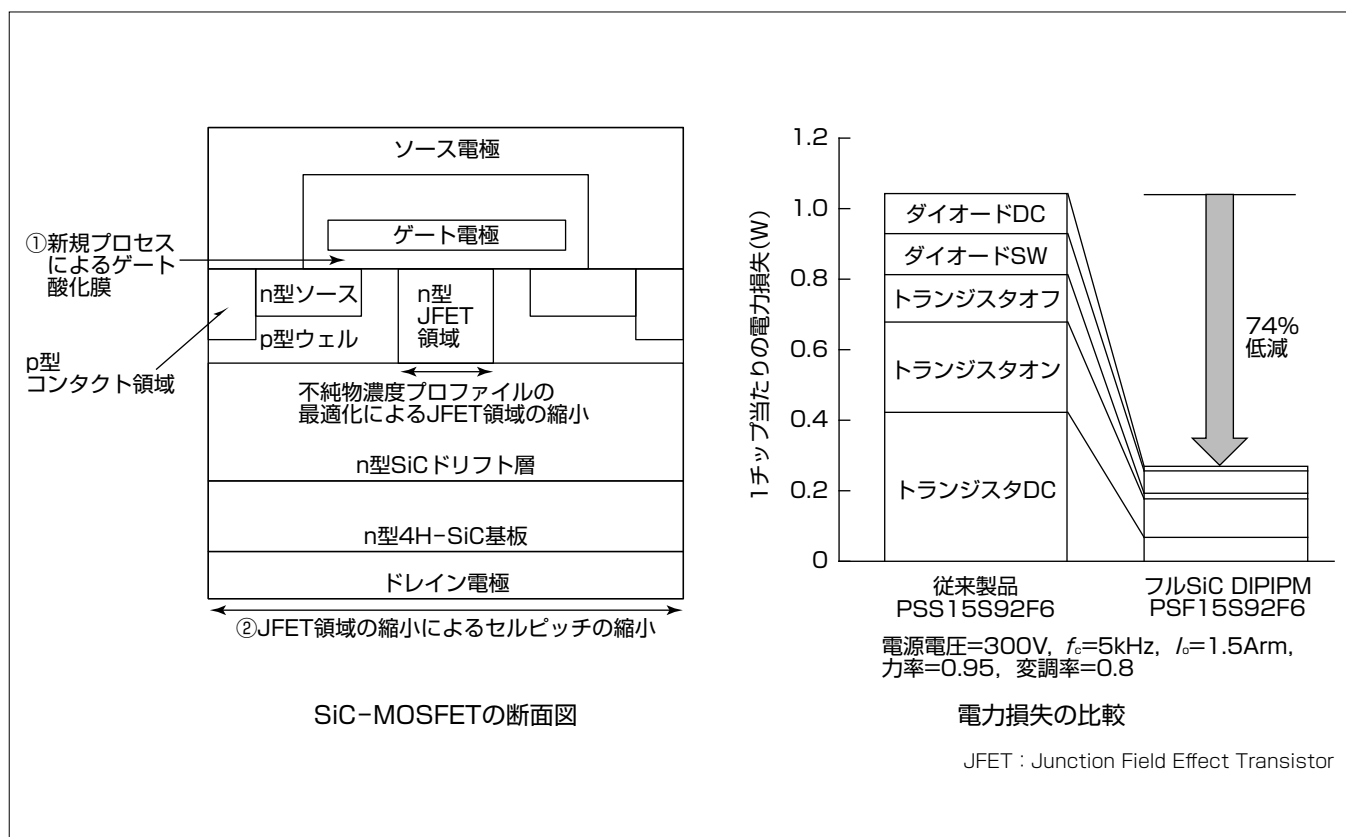
要 旨

近年の省エネルギー志向を受けて、エアコンの通年エネルギー消費効率の向上が望まれている。三菱電機では、エアコンを始めとする家電機器に向けたパワー半導体モジュールの新製品として、フルSiC DIIPM(Silicon Carbide Dual In-line Package Intelligent Power Module)を製品化した。

このモジュールを構成するSiC-MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)は、当社が新たに開発したゲート酸化膜形成プロセスとセルピッチ縮小技術の組合せによって、従来のSiC-MOSFETでは成し得なかった高しきい値電圧と低オン抵抗を両立させた。しきい値電圧は4V以上であり、標準のオン抵抗はゲート電圧18Vのとき、73mΩ程度である。また高しきい値電圧が得

られたことで、従来のフルSiCインバータで必要とされてきたゲート負バイアス回路を削除でき、SiC-MOSFETを現在の主流である超小型DIIPM“Ver. 6 シリーズ”と同じパッケージに搭載することが可能になった。このSiC-MOSFETを搭載したDIIPMの電力損失は従来製品に比べて、74%低減することを確認した。また動作周波数を50kHzまで上昇できるなど低損失化以外のメリットも得られる。

今回、DIIPMに適用するSiC-MOSFETを開発したことで、SiC-MOSFETと従来製品との間に互換性が生まれた。このデバイスが広く採用されることで、産業用途だけでなく、家電機器でもSiC-MOSFETが広く普及することが期待される。



SiC-MOSFETの断面図とDIIPMでの電力損失低減効果

新規に開発したSiC-MOSFETでは、当社で独自に開発したゲート酸化膜形成プロセスとセルピッチ縮小技術の組合せによって、高しきい値電圧と低オン抵抗の両立を実現した。これによってパワーモジュールでゲート負バイアス回路の削減を可能にし、従来製品との互換性が得られた。SiC-MOSFETを採用することによって、DIIPMの電力損失が従来製品に比べて74%低減することを実証した。

1. ま え が き

当社のDIIPMはパワーチップと、駆動・保護機能を持つ制御用ICチップを内蔵したトランスファーマールド構造のIPMであり、これまでもエアコン、洗濯機、冷蔵庫等の家電機器に適用することによって、インバータユニットの小型化と省エネルギー化に貢献してきた⁽¹⁾。近年、地球環境保護意識の高まりから、世界的にも省エネルギー化がより一層重要視されている。省エネルギーでリードする日本の空調機器業界では新たな省エネルギー基準であるAPF(Annual Performance Factor：通年エネルギー消費効率)が導入され、軽負荷時など実際の使用状態に近いエアコンの運転効率の向上が求められた。このようなニーズに対応するため、当社では2010年にインバータを構成する整流素子にSiC-SBD(Schottky Barrier Diode)を採用したハイブリッドDIIPMを製品化した。ハイブリッドDIIPMの電力損失は従来製品に比べて30%低く、これを搭載したエアコンはインバータ損失を15%低減し、省エネ大賞の獲得に至った。今回、家電機器の更なる省エネルギー化に貢献するため、フルSiC DIIPMの製品化に向けて、インバータを構成するSiC-MOSFETを開発した。

2. SiC-MOSFET の開発

2.1 SiC-MOSFET採用の条件

SiCは絶縁破壊電圧が大きいことや熱伝導率が高いことから、次世代のパワーデバイス材料として盛んに研究開発が行われている。当社では特に大容量の電力変換が必要な鉄道や電力系統への応用を期待し、10年以上にわたりSiC-MOSFETの開発を行ってきた。SiCはパワーデバイス材料としては非常に魅力的であるが、SiC-MOS界面の界面準位密度が高く、チャンネルでのキャリア移動度は結晶での移動度に比べて極めて低い。これはチャンネルを構成するpウェルのアクセプタ濃度が高くなると更に顕著になる。このため、SiC-MOSFETにはしきい値電圧とチャンネル抵抗の間にトレードオフが存在し、これまで高しきい値電圧と低オン抵抗を両立させることは困難であった。現在普及しているSiC-MOSFETでは、SiCを利用する最大のメリットである低オン抵抗を得るためにしきい値電圧は比較的低く設計されている。したがって、SiC-MOSFETの多くはノーマリーオフデバイスであるものの、回路内で生じるノイズによって誤動作が生じる可能性がある。このため、従来鉄道用や産業用のSiCインバータでは、パワーモジュール内にゲート負バイアス回路を設け、オフ時の誤動作を防いでいる。一方、フルSiC DIIPMの製品化には、従来の超小型DIIPMと外形サイズやピン数などの互換性を保つことが必須であった。このため、デバイスの駆動にゲート負バイアス回路が不要なSiC-MOSFETの開発が求められた。

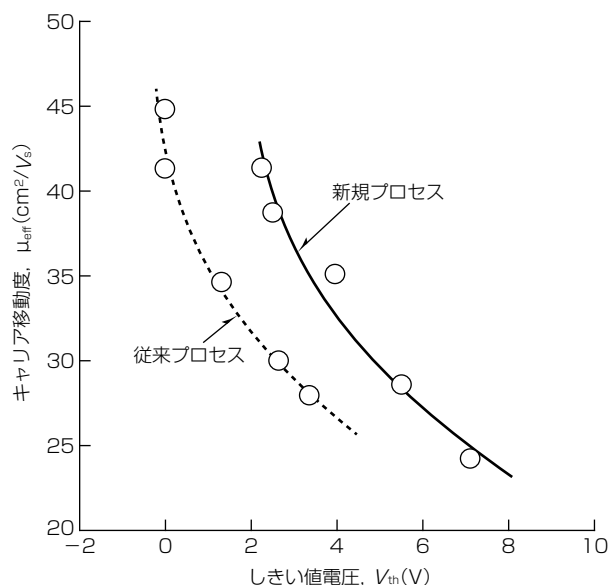


図1. しきい値電圧とチャンネルでのキャリア移動度の関係

2.2 しきい値電圧とオン抵抗のトレードオフ改善

当社では、SiC-MOSFETの高しきい値電圧化を実現するために、しきい値電圧とオン抵抗のトレードオフを改善する新たなゲート酸化膜形成プロセスを開発した⁽²⁾。通常のゲート酸化膜の形成プロセスでは、ゲート酸化膜を熱酸化によって成長させた後、窒化処理によってSiC-MOS界面の欠陥準位を不活性化する。これによってチャンネルでのキャリア移動度を向上させる。この窒化処理工程の後、ポリシリコンを堆積し、ゲート電極を形成する。新規プロセスでは、窒化処理とポリシリコンの堆積工程の間に、ウェット雰囲気での熱処理を加えた。図1にMOSFET TEG(Test Element Group)の評価によって得られたしきい値電圧とチャンネルでのキャリア移動度の関係を示す。MOSFET TEGのチャンネル長は10 μm であり、このグラフでのしきい値電圧はゲート電圧-ドレイン電流特性を外挿することによって得られた値である。従来プロセスを適用した場合、キャリア移動度が35 cm^2/Vs でのしきい値電圧は1.3Vである。一方、新規プロセスを適用した場合、同じキャリア移動度でしきい値電圧は4.0V程度に上昇する。この技術は2012年から生産を開始したフルSiC DIPFC(Dual In-line Package Power Factor Correction)“PSF20L91A6-A”を構成するSiC-MOSFETに先行して適用している。

3. SiC-MOSFETの特性

新規プロセスによってゲート酸化膜を形成し、pウェルのアクセプタ濃度を調整することによって、室温でのしきい値電圧が4.0Vを超えるSiC-MOSFETを実現した。図2にしきい値電圧の温度依存性を示す。一般的に高温になるとSiC-MOSFETのしきい値電圧は低くなるが、このSiC-MOSFETは150 $^{\circ}\text{C}$ でも3.5V程度のしきい値電圧を確保する。

図3にSiC-MOSFETの逆バイアス特性を示す。ゲー

ト・ソース間電圧は0Vである。ドレイン・ソース間電圧が800Vになるまではリーク電流の大幅な増加はなく、900V付近でアバランシェによるリーク電流の増加が確認できた。超小型DIIPM用SiC-MOSFETに求められる定格耐圧は600V、オフ時のゲート電圧は0Vであり、このSiC-MOSFETは要求に応じた遮断能力を持つことが分かった。またしきい値電圧が低くなる高温でもドレインリーク電流は十分小さく、必要な性能を確保できることが分かった。

フルSiC DIIPM用SiC-MOSFETの開発には、しきい値電圧を制御するゲート酸化膜形成技術以外にも、オン抵抗を低減するための多くの新技術をつぎ込んだ。その1つがセルピッチの縮小技術である⁽³⁾⁽⁴⁾。先に述べたとおり、SiC-MOSFETのチャンネルでのキャリア移動度は低く、チャンネル抵抗が大きい。これがSiC-MOSFETの

オン抵抗低減の妨げとなっている。チャンネル抵抗を低減するにはチャンネル特性の改善のほかに、単位面積当たりのチャンネル幅を増加させることも有効である。チャンネル抵抗の低減を目指し、新規に開発したSiC-MOSFETではJFET(Junction Field Effect Transistor)領域の縮小によるセルピッチの縮小を行った。JFET領域の縮小によって、JFET抵抗の増加が懸念されるが、JFET領域でのドナー濃度をイオン注入によって高くすることで、低いJFET抵抗とセルピッチの最適化を実現した。図4にSiC-MOSFETのドレイン・ソース間電圧-ドレイン電流特性を示す。ゲート・ソース間電圧が18Vのとき、定格電流である15Aを得るオン抵抗は73mΩ程度であり、高いしきい値電圧と低いオン抵抗の両立を実現できた。

図5にSiC-MOSFETの容量特性を示す。容量特性は

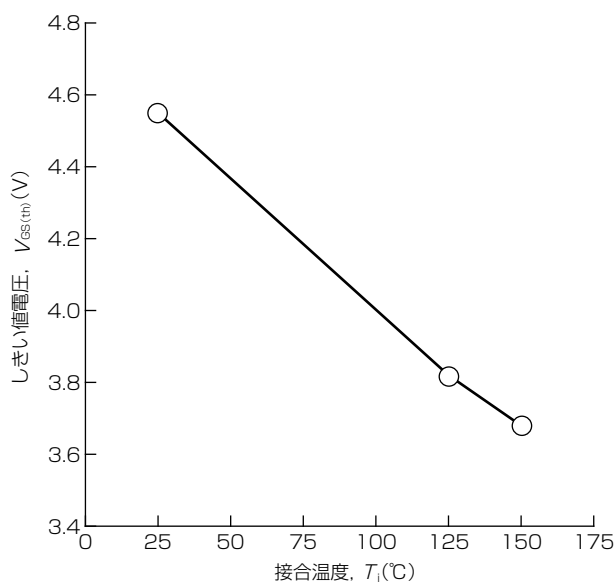


図2. しきい値電圧の温度依存性

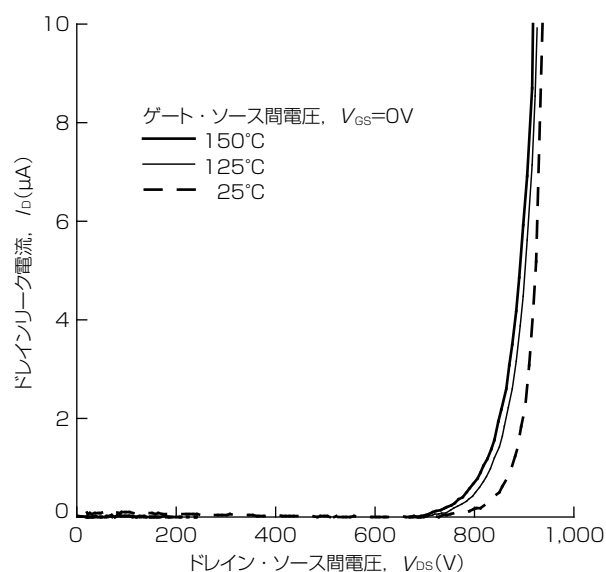


図3. 逆バイアス特性

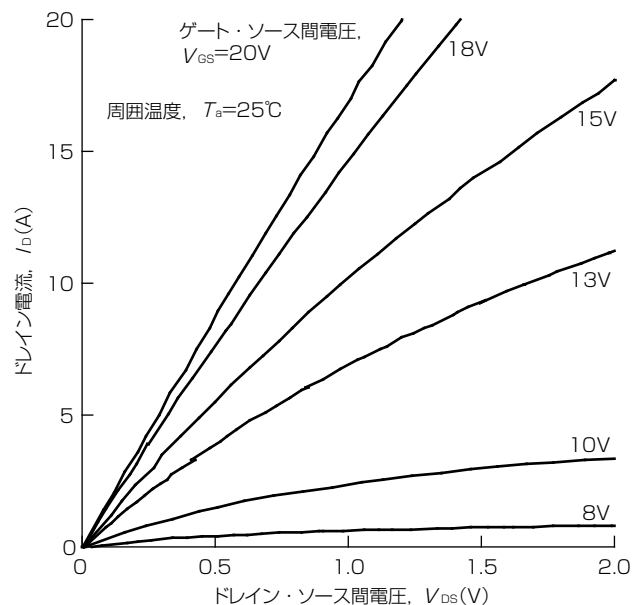


図4. ドレイン・ソース間電圧-ドレイン電流特性

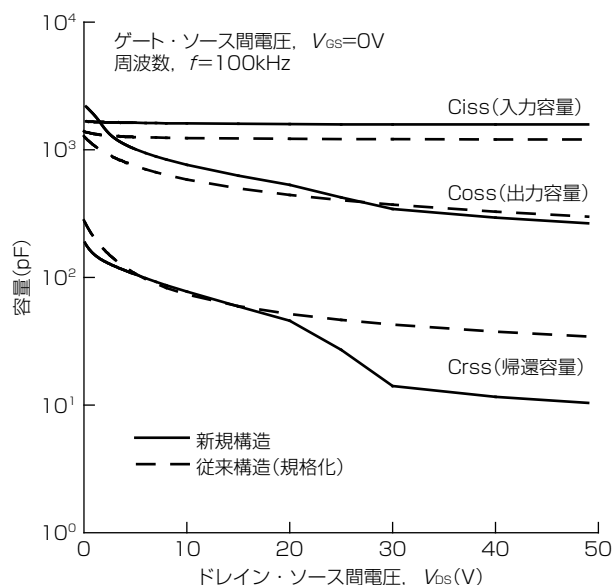


図5. 容量特性

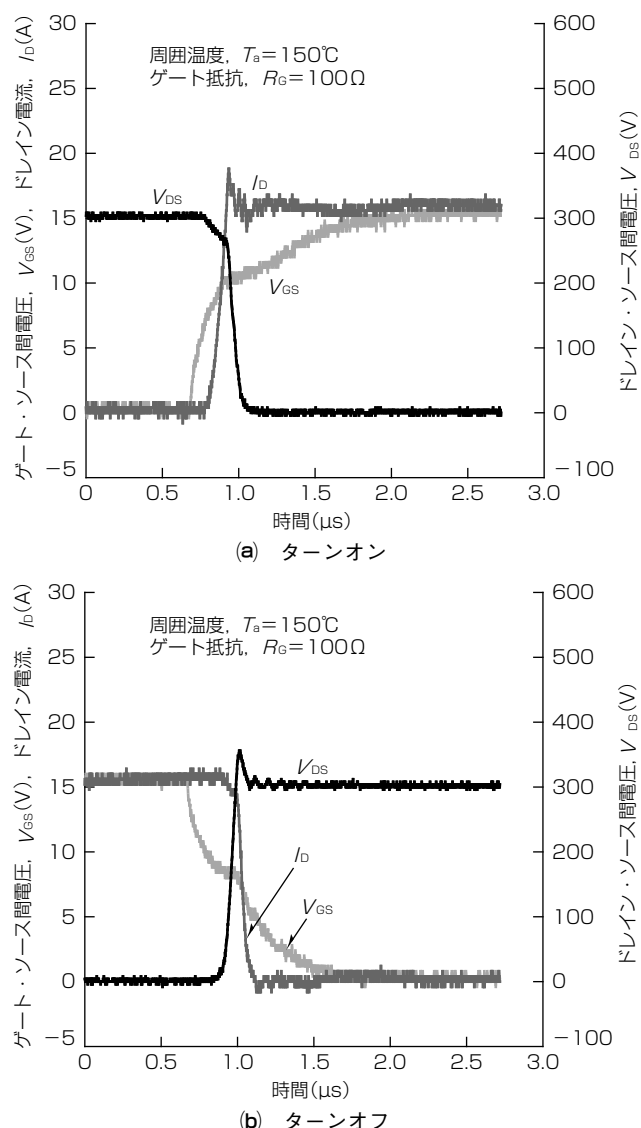


図6. スイッチング特性

室温でゲート・ソース間電圧 0 V, 周波数 100 kHz で測定した。JFET 領域を縮小したことによって, 当社従来構造の SiC-MOSFET に比べて帰還容量 (C_{rss}) がおよそ 70 % 低減した。帰還容量が低減したことで, スイッチング周波数の向上が見込める。図 6 に SiC-MOSFET のスイッチング特性を示す。スイッチング特性評価での測定温度は $150^\circ C$ であり, ドレイン・ゲート間電圧, ドレイン電流はそれぞれ 300 V, 15 A である。ゲート抵抗は 100Ω とした。ターンオン, ターンオフともにシャープな立ち上がり, 立ち下がり形状が確認できた。特に, ターンオフ時にはテール電流は見られず, ユニポーラデバイスとし

ての SiC-MOSFET 適用のメリットが確認できた。従来 DIIPM で使用されている Si-IGBT ではターンオフ時にテール電流が生じるが, この違いが SiC-MOSFET と Si-IGBT のスイッチングごとの電力損失の差となる。今回, この SiC-MOSFET を用いることによって, 従来製品に比べて DIIPM の電力損失が 74 % 低減することを確認した。

SiC-MOSFET の採用によって, フル SiC DIIPM は従来製品に比べ, 電力損失を大幅に低減するとともに, 動作周波数の向上やインバータ回路の小型化なども可能にする。また, DIIPM の動作周波数は 50 kHz まで上昇できる⁽⁵⁾。

4. む す び

今回, 超小型 DIIPM 用 SiC-MOSFET を開発した。SiC-MOSFET を DIIPM に搭載するには高しきい値電圧化が不可欠であったが, 新規開発したゲート酸化膜形成プロセスとセルピッチ縮小技術によって, 高しきい値電圧と低オン抵抗の両立を実現した。高しきい値電圧を確保できたことで, 従来 SiC-MOSFET の駆動に不可欠であったゲート負バイアス回路を削除することができた。これによって, DIIPM への SiC-MOSFET の適用が可能となり, 従来製品との互換性を確保できた。今回開発した SiC-MOSFET の製造技術をベースに今後も市場ニーズに適した SiC デバイスを開発することで, 家電機器や産業機器のインバータ化の拡大と省エネルギー化に貢献していく。

参 考 文 献

- (1) 加藤正博, ほか: 超小型 DIIPM “Ver.6 シリーズ”, 三菱電機技報, **88**, No.5, 285~288 (2014)
- (2) Furuhashi, M., et al.: Novel gate oxide process for realization of high threshold voltage in 4H-SiC MOSFET, Materials Science Forum, **778~780**, 985~988 (2014)
- (3) 谷岡寿一, ほか: 高しきい値電圧 SiC-MOSFET 製造技術, 三菱電機技報, **88**, No.5, 297~300 (2014)
- (4) Ebike Y., et al.: Characteristics of High-Threshold-Voltage Low-Loss 4H-SiC MOSFETs with Improved MOS Cell Structure, Materials Science Forum, **858**, 829~832 (2016)
- (5) Wang, Y., et al.: New Transfer Mold DIIPM™ utilizing silicon carbide (SiC) MOSFET, PCIM Europe 2016, 336~341 (2016)

6.5kVフルSiCパワーモジュール

豊田吉彦* 山川 聡*
西沢昭則* 中田修平**
大井健史*

6.5kV Full-SiC Power Module

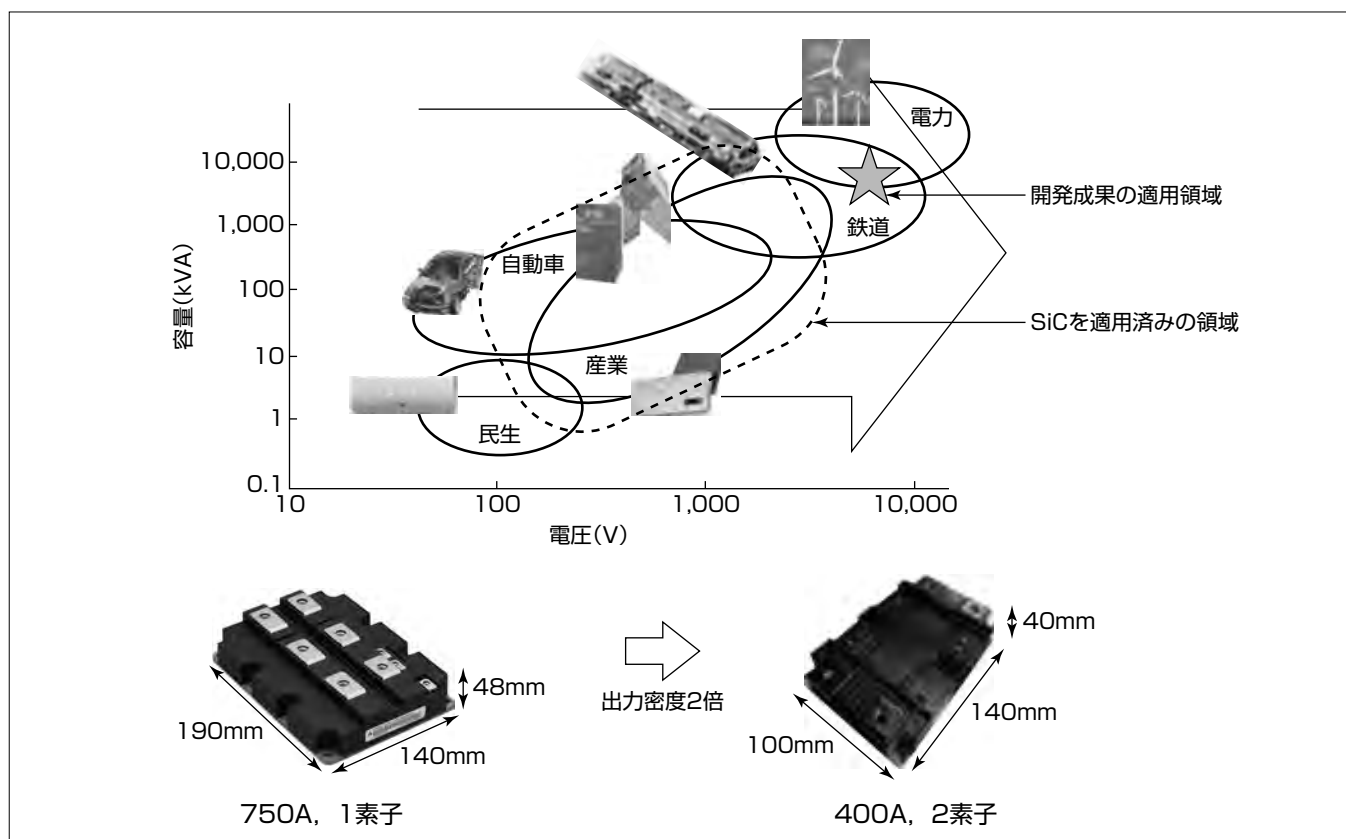
Yoshihiko Toyoda, Akinori Nishizawa, Takeshi Oi, Satoshi Yamakawa, Shuhei Nakata

要 旨

低炭素社会の実現に向けて省エネルギー・省資源化に向けた取組みが世界規模で進められている。低炭素社会の実現には電力の利用効率向上は重要な課題であり、効率よく電力を制御できるパワーデバイスがキーとなっている。半導体材料としてSiC(シリコンカーバイド)を用いることで、パワーデバイスの高効率化が実現できる。三菱電機では、世界に先駆けてSiCパワーデバイスを実装したパワーモジュールを実用化し、その高耐圧化を進めることでSiCの適用分野を広げてきた。

適用分野の更なる拡大に向けて、当社は三菱マテリアル(株)、デンカ(株)、日本ファインセラミックス(株)、DOWAエレクトロニクス(株)と連携し、国立研究開発法人新エネルギー・産業技術総合開発機構(NEDO)の助成事業に

よって6.5kVフルSiCパワーモジュールの開発を行っている。パワーモジュールの要素技術として、①高い熱伝導率と温度サイクル信頼性を両立させた絶縁基板、②高い温度サイクル信頼性を持ち、低加圧で接合可能なAg(銀)接合技術、③SBD(Schottky Barrier Diode)を内蔵したデバイス構造を持つ6.5kV MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)を開発した。また、これらの要素技術の統合によって、従来のSi(シリコン)パワーモジュールに対して出力密度2倍を達成できる見通しを得た。今後、これらの要素技術を盛り込んだ6.5kV高出力密度フルSiCパワーモジュールを試作し、その性能を実証していく予定である。



6.5kVフルSiCパワーモジュール

SiCの適用分野の更なる拡大に向けて、NEDOの助成事業によって6.5kVフルSiCパワーモジュールの開発を行っている。SiCパワーモジュールは2素子入りで定格電流400A、フットプリント140×100(mm)を想定している。高熱伝導絶縁基板、低加圧Ag接合技術、SBD内蔵SiCデバイスを開発し、従来構造のSiパワーモジュールに対して出力密度2倍の達成に見通しを得た。

1. ま え が き

資源枯渇及び地球温暖化は世界規模での大きな課題となっている。低炭素社会を実現することによってこれらの課題を解決することが可能となるため、省エネルギー・省資源化に向けた取組みが世界規模で進められている。多様なエネルギーの中でも電力は、その融通性ゆえに広く使われており、低炭素社会の実現で電力の利用効率向上は重要な課題と位置付けられる。

パワーデバイスを用いることによって、電力を効率よく制御(直流・交流変換、周波数制御、電圧制御等)することが可能となるため、パワーデバイスは家電製品から自動車、産業、鉄道、電力と広い分野で使用されている。低炭素社会の実現に向けて、パワーデバイスが利用される局面は大幅に増加していくと見込まれる。これと同時に、パワーデバイス自体の電力損失低減に対する要求もますます高まると考えられる。

パワーデバイスの半導体材料としては、従来Siが用いられてきた。半導体材料をSiより絶縁破壊電界強度が高いSiCに置き換えることによって、パワーデバイスの電力損失を低減することが可能となるため、SiCパワーデバイスは国内外で盛んに開発されている。

当社は、NEDOの助成を得て、SiCパワーデバイスの開発に継続的に取り組んできた。その成果として、0.6kVのSiCパワーモジュールの実用化を皮切りに、高耐圧化を推進し、最近では3.3kVのフルSiCパワーモジュールを実用化している。

現在、更なる高耐圧化を目指して、NEDO助成事業によって6.5kVのフルSiCパワーモジュールの開発に取り組んでいる。本稿では、その概要について述べる。

2. パワーモジュールの技術動向

パワーモジュールの出力密度を向上させることは、パワーモジュールを搭載する機器の小型化・軽量化に大きく貢献する。このような要求に従い、パワーモジュールでは出力密度を継続して向上させてきた。その結果、図1に示すように、1980年から2000年までの20年間で機器の出力密度は1桁以上向上している。パワーデバイスの出力密度向上はパワー半導体デバイスのサイズを縮小することで進展してきた。サイズ縮小は半導体デバイス内部の電界強度の増加を招くため、既にSi半導体材料の物性で決まる絶縁破壊電界強度によってパワーデバイスのサイズ縮小が律速される領域となり、高出力密度化が限界に達しつつある。

半導体材料であるSiCは、従来のSiに比べて絶縁破壊電界強度が約1桁高いという特長を持っており(表1)、これを用いることで高出力密度化の限界を破ることが可能となる。また、従来のSiでは高電圧に対応するためにIGBT

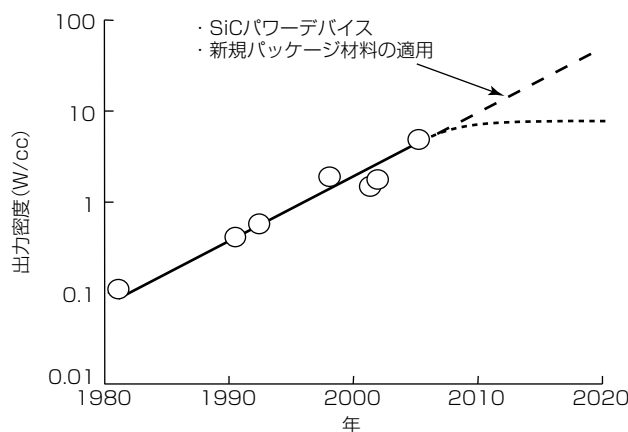


図1. パワーモジュールを搭載した機器の出力密度の変遷⁽¹⁾

表1. SiとSiCの材料物性の比較⁽²⁾

	Si	SiC
禁制帯幅(eV)	1.12	3.26
熱伝導率(W/cmK)	1.5	4.9
絶縁破壊電界(MV/cm)	0.3	2.8
移動度(cm ² /Vs)	1,350	1,000

(Insulated-Gate Bipolar Transistor) というバイポーラデバイス構造にする必要があったが、SiCではその高い絶縁破壊電界強度特性によって高電圧領域でもユニポーラデバイスであるMOSFETを使用でき、スイッチング時に発生する損失を大きく低減できる。このように、電力変換器であるインバータにSiCパワーデバイスを使用することによって、機器の小型化及び電力損失の低減を実現できる。

当社はSiCの開発初期からMOSFETの開発に取り組み、2006年1月にはSiC MOSFETを用いたフルSiCインバータを試作し、世界で初めて^(注1) 3.7kW定格の三相モータの駆動に成功した。2010年11月にはSi IGBTとSiC SBDを組み合わせた0.6kVのハイブリッドSiCパワーモジュールを世界で初めて^(注2) エアコンに搭載し、製品化した。さらにSiCパワーモジュールの高耐圧化を進め、鉄道車両用インバータ、主軸・サーボ多軸一体型ドライブユニットで実用化し、SiCの適用分野を着実に広げてきた。2013年12月には、SiC MOSFETとSiC SBDを組み合わせた3.3kVフルSiCパワーモジュールを鉄道車両用インバータに搭載し、製品化している⁽³⁾。

(注1) 2006年1月24日現在、当社調べ

(注2) 2010年8月24日現在、当社調べ

3. 6.5kVフルSiCパワーモジュールの開発

3.3kVの次のステップとして、NEDO助成事業によって6.5kVフルSiCパワーモジュールの開発に取り組んでいる。この助成事業には、三菱電機(株)、三菱マテリアル(株)、デンカ(株)、日本ファインセラミックス(株)、DOWAエレクトロニクス(株)が参画し、東京工業大学、芝浦工業大学、九州工業大学、国立研究開発法人産業技術総合研究所(産総研)と

共同研究を行っている。助成事業の期間は2014年8月～2018年2月である。

デバイスの出力密度が増加すると単位面積当たりの損失も大きくなるため、その結果発生する熱への対策が必要となる。図2にパワーモジュールの断面の模式図を示す。この開発では、熱への対策として次の3つの要素技術を開発し、Si IGBTに対して出力密度2倍を実現することを目指している。

- (1) SiCを用いることでスイッチング損失を低減する。
- (2) 熱伝導率が高い絶縁基板を用いることでパワーモジュールの放熱性を高める。
- (3) Ag接合材を採用することで、高温動作で課題となる温度サイクル信頼性を確保する。

絶縁基板は三菱マテリアル(株)、デンカ(株)、日本ファインセラミックス(株)と連携し、Ag接合はDOWAエレクトロニクス(株)と連携し、開発を進めている。次に、これらの要素技術について述べる。

3.1 絶縁基板

パワーモジュールの放熱性を律速している絶縁基板に着目し、絶縁基板の高放熱化に取り組んでいる。この取り組みでは、絶縁基板の高放熱化に加えて、温度サイクルに対する信頼性を確保する必要がある。図3に示すように、絶縁材料としてAlN(アルミナイトライド)又はSiN(シリコンナイトライド)を用いるという2つのアプローチを行っている。

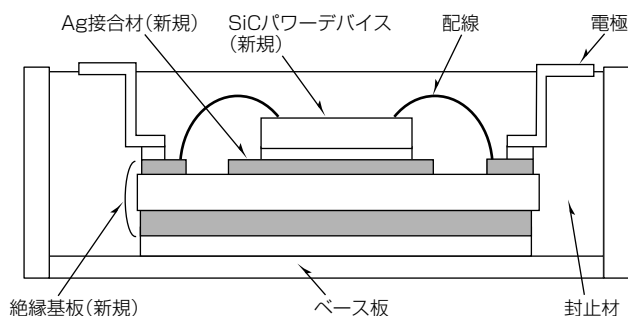


図2. パワーモジュールの断面模式図

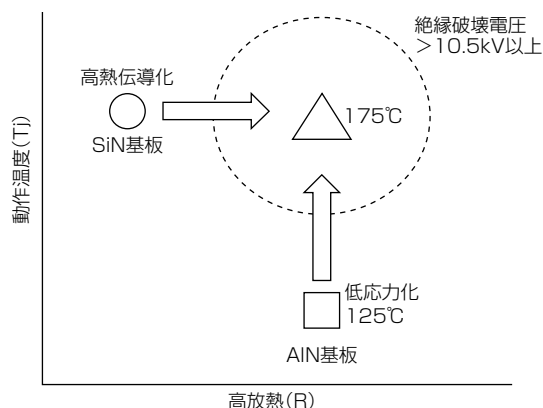


図3. 絶縁基板の開発の方向性

AlNは $180\text{W}/(\text{m}\cdot\text{K})$ 程度と高い熱伝導率を持っているが、機械強度が低いため、動作温度が高くなると熱応力によって破壊に至るという課題がある。Cu電極とAlNの間に応力緩和層としてAl電極を挿入し、CuとAlNの間に発生する熱応力を緩和することで、このような課題を克服できると期待される。

一方、SiNは高い機械強度を持つので高温化に適しているが、熱伝導率が $70\sim 90\text{W}/(\text{m}\cdot\text{K})$ と低いという課題がある。熱伝導を阻害する粒子内部の不純物や粒界相の量を低減することによって熱伝導率が大きく向上すると産総研から報告されており⁽⁴⁾、熱伝導率の改善が期待できる。

これらの観点で新たに改善したAlN、SiNの両基板に対して、単体又は評価用モジュールに組み込んで熱サイクル試験・熱伝導率評価を行った。その結果、 $-55\sim 175^\circ\text{C}$ の温度サイクルに対して信頼性を確保できることを検証し、パワーモジュールの熱抵抗を15%程度低減できる見込みを得た。

3.2 Ag接合

チップの動作温度が従来の接合材料であるはんだの融点に近づいてくるため、チップ直下の接合部分の温度サイクル信頼性が課題となる。Ag接合は、有機保護膜で被覆されたAgナノ粒子を用いることで、はんだと同等のプロセス温度でチップと基板電極を高融点のAgで接合する技術である。Agの融点は 962°C と高く、高い温度サイクル信頼性を得ることができる。しかし、従来のAg接合材料では接合を形成する際に数10MPaという高い圧力で加圧する必要があった。接合プロセスを簡便にするために、低加圧化が望まれている。

新たに開発したAg接合材料を用いて、5MPaという低い加圧力でSiCパワーデバイスと絶縁基板上の銅電極の間にAg接合を形成できた。図4に低加圧Ag接合部の断面SEM(Scanning Electron Microscope)の観察像を示す。また、この接合部が $-55\sim 175^\circ\text{C}$ の温度サイクルに対して高い信頼性を持つことを確認した。

3.3 SiCパワーデバイス

パワーモジュールでは、一般にスイッチング素子と並列にフライホイールダイオードが接続されている。通常、フライホイールダイオードはスイッチング時に発生する逆方



図4. 低加圧Ag接合部の断面SEM観察像

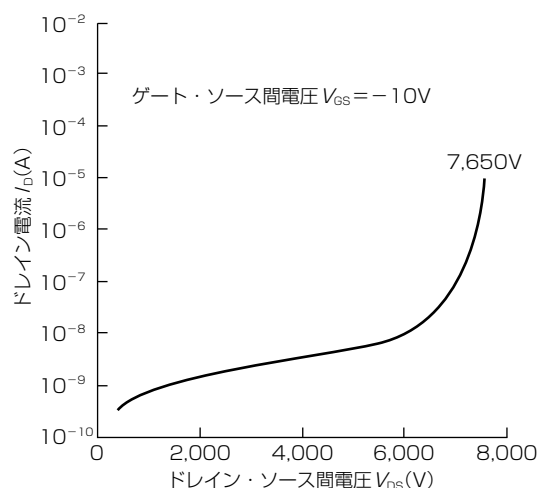


図5. SBD内蔵MOSFETの耐压特性

向起電力からスイッチング素子を保護するために設置されるが、フルSiCパワーモジュールでは還流動作時にスイッチング素子であるMOSFETのボディダイオード劣化を防止するという観点でも必要となる。

SiCのpn接合部にバイポーラ電流が流れると、積層欠陥が拡張し、MOSFETの電気特性劣化を引き起こすことが知られている⁽⁵⁾。SiC MOSFETのボディダイオードにバイポーラ電流が流れるのを防止するには、非常に大きな容量のSBD(フライホイールダイオード)が必要となるため、設置面積が大きくなるという課題がある。SBDをMOSFETチップに内蔵させる構造とすることによって、SBDチップを設置する必要がなくなり、チップの設置面積を大幅に縮小することが可能となる。

そこで、SBDを内蔵した6.5kVのMOSFETを作製し、その特性を測定した⁽⁶⁾。図5に示すように、作製したSBD内蔵MOSFETは6.5kV以上の耐压を持つことが確認できた。また、ダイオード特性を測定した結果、通常の動作範囲ではバイポーラ電流が流れないことを確認している。

3.4 6.5kVフルSiCパワーモジュールの設計

評価用の6.5kVフルSiCパワーモジュールを試作し、その損失を測定した。その損失は、従来のSiパワーモジュールに対して1/2以下であるという結果が得られた。この結果から、従来のSiパワーモジュールと同等の損失密度を許容できるモジュールでは、出力密度を2倍にしても熱的な問題は発生しないことが分かる。このことから、出力密度2倍を達成できる見通しを得た。

今後、新たに開発した要素技術を盛り込んだ高出力密度フルSiCパワーモジュールを試作し、Siパワーモジュールに対して出力密度2倍という目標を実証していく予定である。

4. む す び

SiCパワーモジュールの適用分野拡大に向け、NEDO助成事業によって6.5kVフルSiCパワーモジュールの開発を行っている。パワーモジュールの要素技術として、①高い熱伝導率と温度サイクル信頼性を両立させた絶縁基板、②高い温度サイクル信頼性を持ち、低加圧で接合可能なAg接合技術、③SBDを内蔵したデバイス構造を持つ6.5kVMOSFETを開発した。また、これらの要素技術の統合によって、Siパワーモジュールに対して出力密度2倍という目標を達成できる見通しを得た。今後、これらの要素技術を盛り込んだ6.5kV高出力密度フルSiCパワーモジュールを試作し、その性能を実証していく予定である。

なお、この研究はNEDO助成事業「低炭素社会を実現する次世代パワーエレクトロニクスプロジェクト」から助成を受けて実施している。

参 考 文 献

- (1) マジウムダール ゴーラプ, ほか: パワーモジュールの最新技術動向, 三菱電機技報, **86**, No.5, 262~266 (2012)
- (2) 松波弘之, ほか: 半導体SiC技術と応用(第2版), 日刊工業新聞社 (2011)
- (3) 菅原徹大, ほか: SiCパワーモジュールの主回路素子への適用技術, 三菱電機技報, **90**, No.9, 517~520 (2016)
- (4) Hirao, K., et al.: High Thermal Conductivity Silicon Nitride Ceramics, Journal of the Korean Ceramic Society, **49**, No.4, 380~384 (2012)
- (5) Galeckas, A., et al.: Recombination-enhanced extension of stacking faults in 4H-SiC p-i-n diodes under forward bias, APPLIED PHYSICS LETTERS, **81**, No.5, 883~885 (2002)
- (6) Kawahara, K., et al.: 6.5kV Schottky-Barrier-Diode-Embedded SiC-MOSFET for Compact Full-Unipolar Module, Proceedings of the 29th International Symposium on Power Semiconductor Devices & IC's, 41~44 (2017)

パワーモジュールの絶縁信頼性を支える 絶縁評価技術

塩田裕基* 原田耕三*
 山竹 厚** 井浦真一†
 釣本崇夫***

Insulation Evaluation Technology for Insulation Reliability of Power Module

Hiroki Shiota, Atsushi Yamatake, Takao Tsurimoto, Kozo Harada, Shinichi Iura

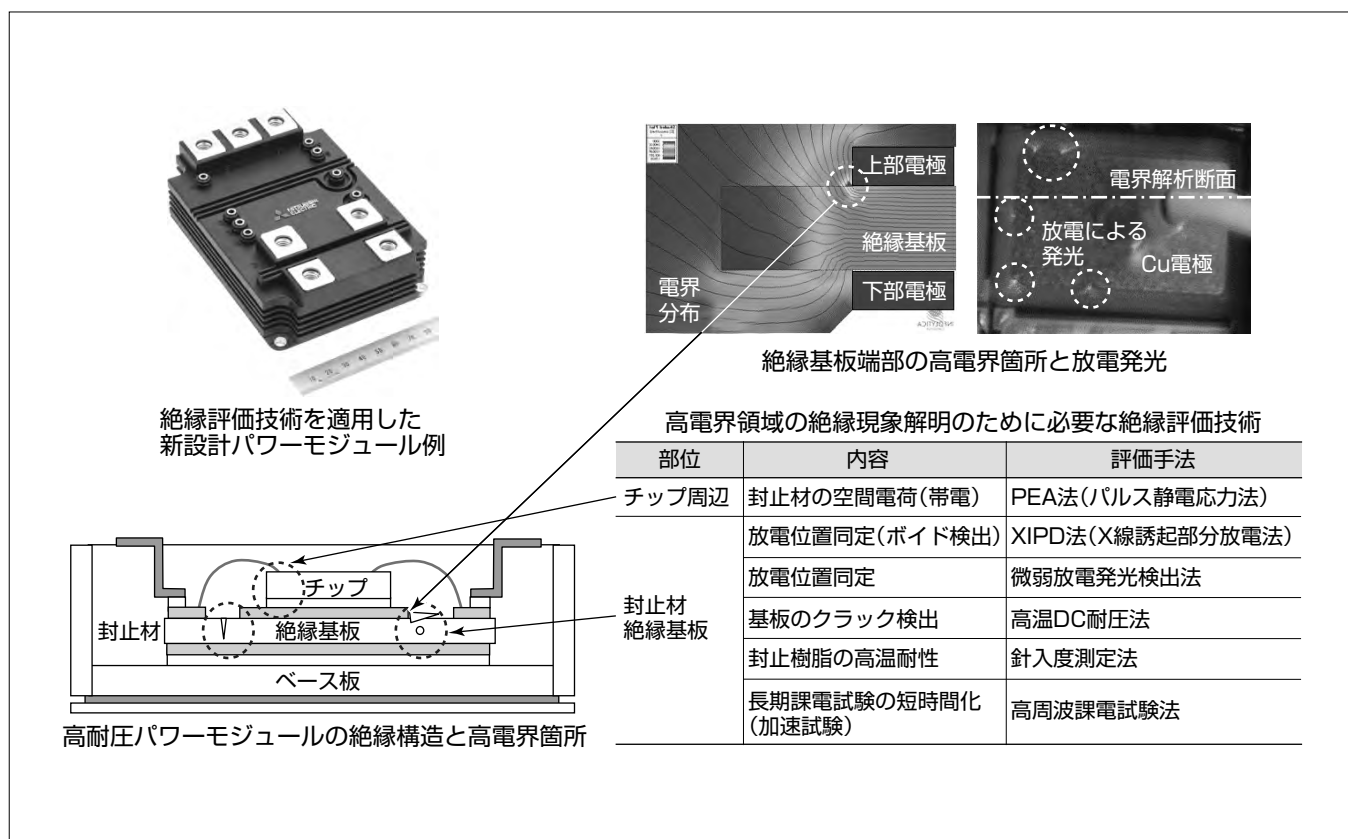
要 旨

近年、パワーモジュールは地球温暖化、環境汚染、エネルギー問題に対し、機器制御の高効率化の観点からキーパーツとなっている。三菱電機は、風力・太陽光発電などのクリーンエネルギー向けや鉄道車両向けの高耐圧機種、インバータやサーボ向けの産業機種、ハイブリッド自動車(HEV)や電気自動車(EV)向けの車載機種、エアコンや冷蔵庫、照明向けの民生機種など様々な電圧階級、環境、用途に応じたパワーモジュールを開発し、社会に貢献している。また、従来のSi(シリコン)より電力損失の大幅な低減や機器の小型化が実現できるSiC(シリコンカーバイド)デ

バイスを搭載したモジュールを電力、電鉄、民生向けに実用化し、適用範囲を広げている。

パワーモジュールは今後一層の小型化、大容量化、高温駆動化が求められている。小型化に伴い、パッケージ内部の電界が一層高くなることから、絶縁信頼性を確保するために必要な絶縁評価技術の開発を実施しており、新設計パワーモジュールの絶縁設計に適用している。

今後も継続的に絶縁評価技術の開発を進め、パワーモジュールの信頼性確保に貢献していく。



パワーモジュールの絶縁構造

主に高耐圧機種に適用しているケース型パワーモジュールの絶縁構造と絶縁設計技術に密接に関係する高電界箇所を示している。高電界箇所での各種絶縁特性(部分放電開始電圧、絶縁破壊電圧、課電寿命など)の評価技術の向上は、絶縁信頼性の向上のために必要であり、開発を進めている。

1. ま え が き

環境保護の観点から省エネルギー化、高効率化を目的とした機器のインバータ駆動化が進み、パワーモジュールは、キーデバイスとして電力・電鉄、産業、車載、民生など様々な用途で使用されている⁽¹⁾。また、用途に合わせ絶縁構造、絶縁材料を最適化した様々な形状のパワーモジュールが開発され、SiC素子などの新部材を適用することによる小型大容量化、高効率化も進んでいる。

小型化に伴いパッケージ内部の電界が一層高くなることから、絶縁信頼性を確保するために必要となる次のような絶縁評価技術の開発を実施している。

(1) AC絶縁設計・評価技術

- ①X線誘起部分放電法による放電箇所同定技術
- ②微弱放電発光検出による放電箇所同定技術
- ③高周波課電による短時間絶縁寿命推定技術

(2) DC絶縁設計・評価技術

- ①PEA (Pulsed Electro-Acoustic) 法による絶縁部材の帯電評価技術
- ②高温DC耐压法による基板クラック評価技術

(3) 絶縁材料設計・評価技術

- ①針入度測定による封止材の高耐熱化対応技術

本稿では、パワーモジュールの絶縁信頼性確保に必須であるこれらの絶縁評価技術のうち、(1)の①と③、(2)の①、(3)の①について述べる。

2. 絶縁構造の電氣的絶縁評価技術

2.1 AC絶縁設計・評価技術

2.1.1 X線誘起部分放電法による放電箇所同定技術

パワーモジュールの絶縁信頼性向上のためには、絶縁破壊の起点となる部分放電発生位置を同定することが必要となる。当社では、モジュール内部の放電を非破壊検出するX線誘起部分放電(X-ray Induced Partial Discharge : XIPD)評価技術確立し、各種絶縁構造の欠陥検出に適用している。

絶縁物中の欠陥内部で部分放電が発生するためには、放電の起点となる初期電子が必要であるが、絶縁物中には初期電子が不足しているため、部分放電の開始には時間遅れが生じ、部分放電開始電圧(PDIV)が高くなる。一方、X線を照射して欠陥内に初期電子を誘起すると、部分放電開始電圧が低くなる(図1)⁽²⁾。図2に評価装置の構成を示す。サンプルの任意の箇所にX線ビームを照射した際の部分放電の有無を調べることで欠陥位置を同定する。図3は、ボイドサンプル(平行平板電極間2mm、ボイド径1mm)にX線を照射し、PDIVをX線管出力ごとに測定した結果となる。X線の照射によってPDIVが低下する様子が分かる。

図4はボイドサンプル(ボイド径0.5mm)にビーム状のX

線を走査しながら部分放電を測定した例である。印加電圧は、ボイドにX線が照射されたときだけ放電する電圧(V_1 と V_2 の間の電圧)としているため、放電が検出された座標範囲内に、ボイドが存在していることが分かる。

2.1.2 高周波課電による短時間絶縁寿命推定技術

絶縁寿命診断は一般には商用周波数(60Hz)の過電圧を印加して破壊時間特性(V-t特性)を測定し、基準電圧にお

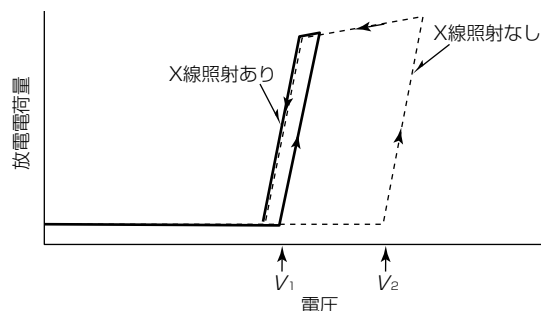


図1. 印加電圧上昇時の放電特性でのX線照射効果

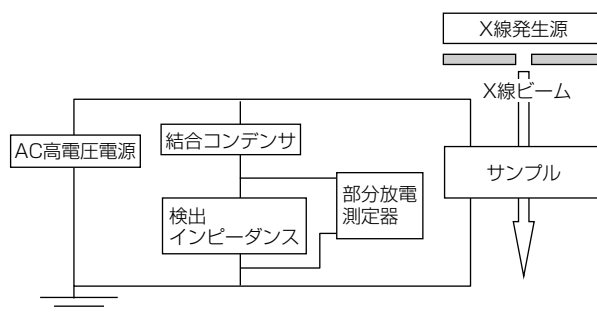


図2. XIPD評価装置の構成

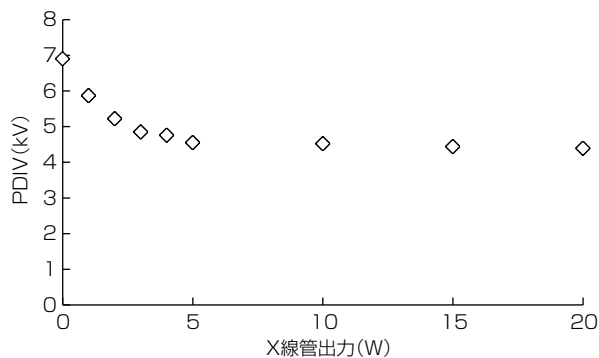


図3. X線管出力に対するボイドサンプルのPDIV変化

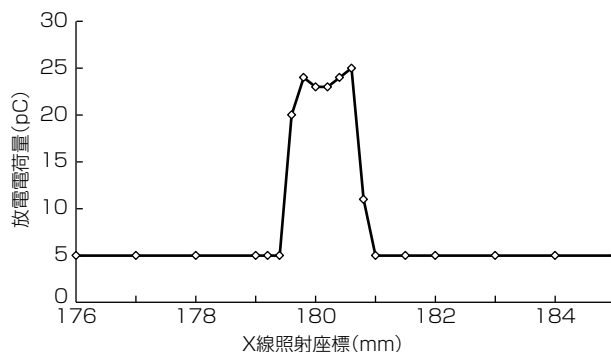


図4. X線の照射位置に対する部分放電測定

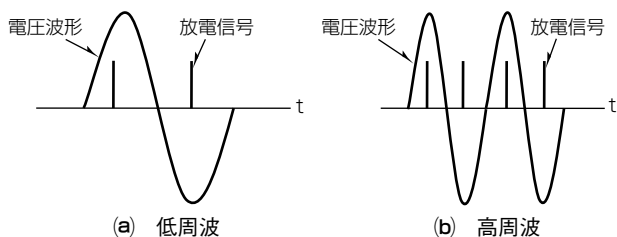


図5. 電圧周波数と放電発生回数の関係

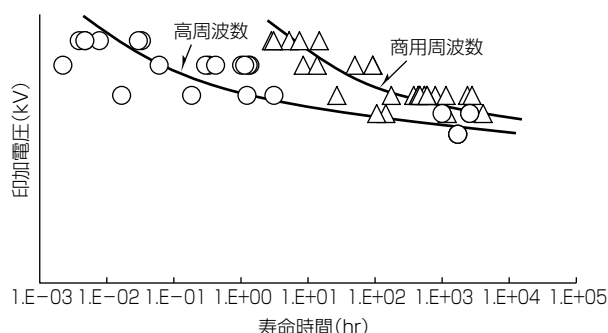


図6. 高周波電圧によるV-t試験結果

ける絶縁寿命を推定する。開発効率化のために短時間での評価が求められている。

課電による絶縁劣化は、電圧周期ごとに発生する部分放電によって引き起こされる。絶縁材料の劣化は放電の大きさと発生回数によって決まるため、電圧の周波数が高くなると、図5に示すように単位時間あたりの放電回数が多くなり、短時間で破壊に至らせることができる。

図6に高周波電圧によるV-t試験結果の例を示す。この手法によって短時間で寿命を評価できるとともに、より運転電圧に近い電圧領域での寿命評価が可能となり、寿命推定精度が向上する。

試験で使用する電源の周波数は誘導加熱や部分放電の電力損失による局部加熱による過度の劣化促進の影響等を考慮し、絶縁材や絶縁構造に合わせて最適な値を選定している。

2.2 DC絶縁設計・評価技術

2.2.1 PEA法による絶縁部材の帯電評価技術

パワーモジュールの駆動電圧は片極のパルス波形であり、高温逆バイアス、高温高湿バイアス等の耐久性試験では疑似的にDC電圧を印加している。絶縁信頼性をより一層向上させるためにDC絶縁破壊メカニズムを明らかにする必要がある。

図7にPEA法を用いた絶縁材の厚さ方向の空間電荷分布を評価するシステムを示している。試料にDC高電圧を印加し、試料を帯電させ、帯電している試料にパルス電圧を印加することで試料内部の空間電荷を振動させ、発生した圧力波を圧電素子を用いて検出する方法である⁽³⁾。

図8に高耐圧機種のパワーモジュールの封止絶縁材料として広く使用されているシリコンゲルにDC高電圧を印加した場合の空間電荷密度分布を示す。電圧印加開始時に

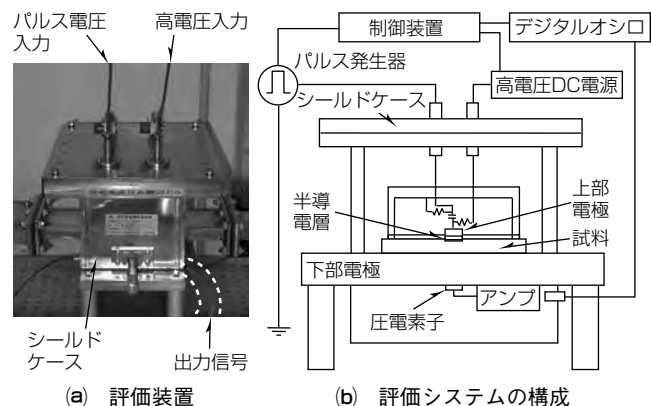


図7. PEA法による空間電荷分布評価システム

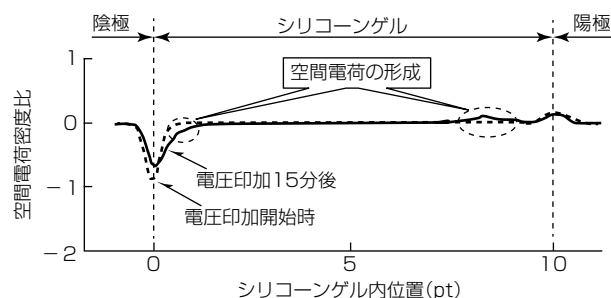


図8. シリコンゲル内部の空間電荷密度分布

比較し、15分経過後は陽、陰極側ともに空間電荷が形成されている様子が分かる。空間電荷密度が大きくなることで、シリコンゲルの内部電界が変歪(へんわい)するため、絶縁設計には重要な要因となる。また、ゲルに印加される電界やゲル中の添加材などによって、空間電荷の形成状態は変わる。これらを考慮した絶縁設計を進めていく。

3. 絶縁材料の評価技術

パワーモジュールの封止材料の役割は、パッケージ内部を機械的な破損と、粉塵(ふんじん)や湿気を伴う外的雰囲気から保護するだけでなく、電気的な絶縁を担っている。シリコンゲルは、ゲル状という特異性を生かして、密着性に優れ、柔らかく容易に変形することで、熱膨張などによる応力を緩和する性能に優れているが、パワーモジュールの小型化、SiC化によって高耐熱性が必須となっている。

シリコンゲルの高温環境下での性能低下の1つとして、硬化劣化がある。硬化劣化は空気中におけるシリコンゲルのメチル基の熱分解から始まる酸化反応が原因であり、酸化反応の結果、ラジカル架橋点が発生し、三次元的な架橋反応に至り、硬化が進行していく。またラジカルの発生頻度は高温になるほど多くなり、硬化の進行とともに応力緩和能力が損なわれ、ワイヤ断線やクラックによる絶縁性能の低下を引き起こすおそれがある。よって、高温環境下での硬化劣化度合いを見極めることが非常に重要である。

シリコンゲルの硬度変化を測定する手段として、針入度測定がある。針入度測定は、JIS-K-2235(ちょう度試

験)に準拠し、図9に示すちょう度試験機を用いて、円錐(えんすい)をシリコンゲル中に5秒間進入させたときの距離を測定し、0.1mmを1単位として表したものである。値が小さいほど針入度が低く硬いことを示す。

ビーカーに封入したシリコンゲルを高温槽に投入し、温度と保存時間における硬化状態を針入度計で測定した

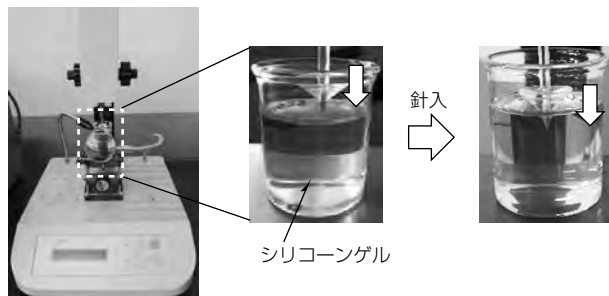


図9. 針入度測定方法

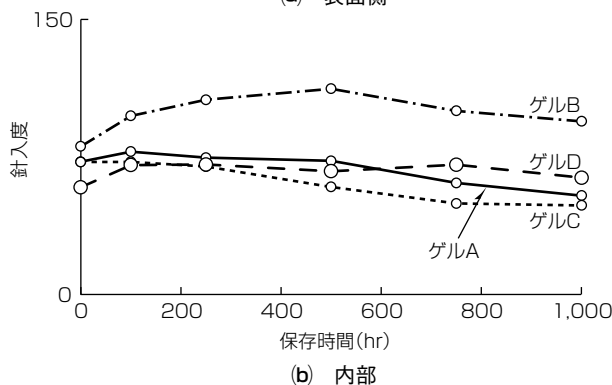
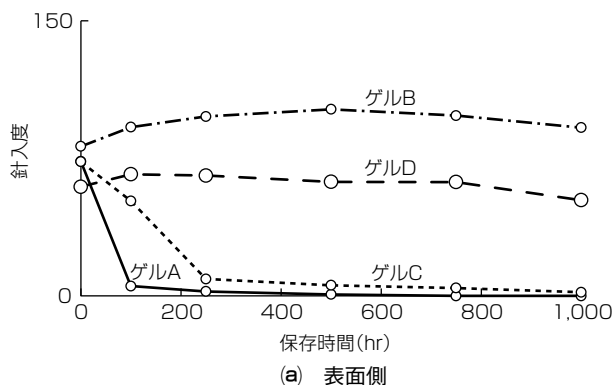


図10. 針入度測定結果

結果の一例を図10に示す。針入度の測定は、外気と触れるシリコンゲルの表面に加えて、パワーモジュールのワイヤ断線を考慮し、ゲル表面からのワイヤまでの距離に相当するゲル内部の針入度を測定した。ゲルの種類にかかわらず、高温になるほど針入度の低下(硬化)は速くなることが確認できたが、図10に示すように、酸素と触れる表面側では劣化度合いが大きい(図10(a))のに対し、パワーモジュール内部のワイヤ断線を引き起こす可能性がある内部の硬化劣化は進行が少ない(図10(b))。また、汎用のシリコンゲルAやCと比較して、耐熱付与材の添加等を行って耐熱性の向上を目的に開発したシリコンゲルBやDは表面側での硬化劣化も少なく、シリコンゲル表面のクラック耐性もある。

この評価と平行して温度サイクル試験を実施することによって、ワイヤ破断を考慮した高温での針入度劣化の許容値を見極めることが可能となる。これら材料評価技術によって高性能な耐熱シリコンゲルの開発を進めていく。

4. む す び

パワーモジュール絶縁設計高度化のために必須である絶縁評価技術について述べた。パワーモジュールの小型化、大容量化、高温駆動化や運転環境の過酷化に対して、高い絶縁信頼性を確保するため、今後も継続的に絶縁技術開発を進めていく。

参 考 文 献

- (1) 羽鳥憲司, ほか: 大容量・高信頼性HVIGBTモジュール“Xシリーズ”, 三菱電機技報, 90, No.5, 315~318 (2016)
- (2) 山竹 厚, ほか: 絶縁剥離欠陥での部分放電開始におけるX線照射の影響, 電気学会基礎・材料・共通部門大会予稿集, 13-D-p-4, 386 (2013)
- (3) 塩田裕基, ほか: シリコンゲルの空間電荷挙動と電気伝導特性, 第37回電気電子絶縁材料システムシンポジウム予稿集, C-1, 49~52 (2006)

パワーモジュールの接合部での信頼性設計技術

福本晃久* 伊藤悠策**
 田中 陽* 小林 浩**
 花田隆一郎*

Reliability Design Technologies for Bonding Region of Power Modules

Akihisa Fukumoto, Yo Tanaka, Ryuichiro Hanada, Yusaku Ito, Hiroshi Kobayashi

要 旨

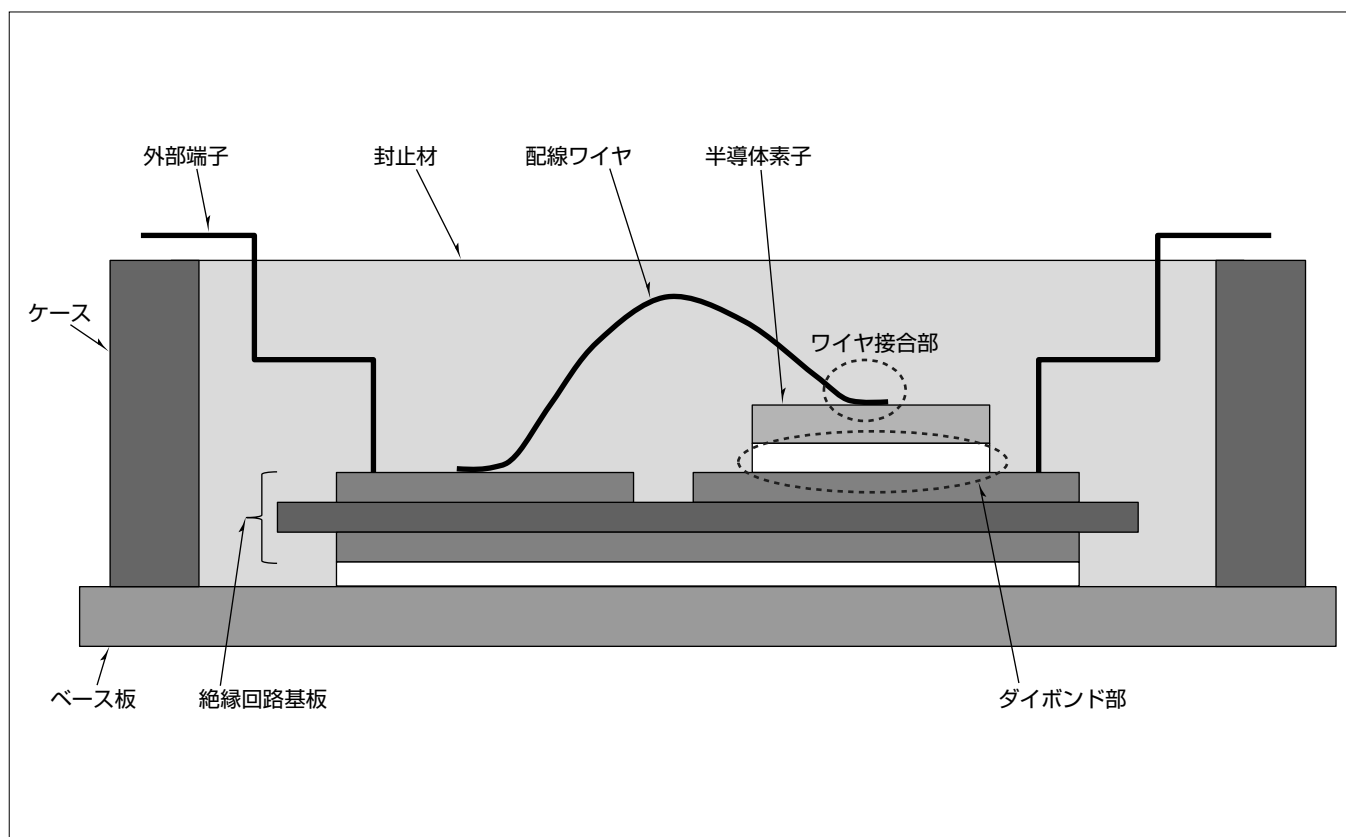
近年、パワーエレクトロニクスの応用がますます広がりを見せており、電力変換システムの進化軸として例えば高出力密度化(体積縮小)、長寿命化等が期待されている。

電力変換システムのキーコンポーネントの1つであるパワーモジュールは、その内部で半導体素子、絶縁回路基板、端子等の構成部材が電気的かつ機械的に接続されている。よって、パワーモジュールの内部には種々の接合部が存在する。高出力密度化、長寿命化のためには、パワーモジュールの接合部での信頼性設計のための技術が鍵になる。

パワーモジュールの接合部の中でも、半導体素子と配線ワイヤとの接合部(ワイヤ接合部)、及び半導体素子と絶縁

回路基板との接合部(ダイボンド部)は、発熱源である半導体素子と最近接しているために熱応力の影響が顕著であり、信頼性設計のための破壊メカニズム調査が特に重要となる。

今回は、ワイヤ接合部及びダイボンド部での信頼性設計に向けた破壊メカニズム調査の結果について述べる。ワイヤ接合部に関して、材料物性値とクラック進展部位との相関を調査し、信頼性設計の指針を得た。ダイボンド部に関して、はんだ接合部、焼結Ag(銀)接合部で接合層の鉛直方向にクラックが発生するモードに着目し、これまでに研究例の少なかったこのモードの破壊メカニズム調査を行い、信頼性設計の指針を得た。



パワーモジュールの接合部での信頼性設計に向けた破壊メカニズム調査

パワーモジュール断面に示されるのは、一般的なパワーモジュール構造である。ワイヤ接合部、ダイボンド部では大きな温度変化が繰り返し生じることで損傷が生じ、パワーモジュールの特性に規定の影響が及んだ時点でモジュールは寿命となる。ワイヤ接合部、ダイボンド部の信頼性設計技術に向けて、各接合部の破壊メカニズム調査を行った。

1. ま え が き

電力変換システムの進化の方向として高出力密度化(体積縮小)、長寿命化等が期待されている。電力変換システムのキーコンポーネントであるパワーモジュールに注目すると、パワーモジュール内部には種々の接合部が存在しており、それらの接合部の信頼性設計技術がシステムの高出力密度化、長寿命化を実現するための鍵となる。

パワーモジュールの接合部の中でも、半導体素子と配線ワイヤとの接合部(ワイヤ接合部)、及び半導体素子と絶縁回路基板との接合部(ダイボン部)は、半導体素子と最近接しているために大きな温度変化に繰り返しさらされる。本稿ではワイヤ接合部とダイボン部に着目し、まずは破壊メカニズムに関する基礎研究の結果を示し、次に破壊メカニズムの知見から導き出される信頼性設計の指針について述べる。

2. ワイヤ接合部

2.1 ワイヤ接合部の破壊メカニズム

ワイヤ接合部の信頼性を考える上で重要となるのは、ワイヤの材料特性⁽¹⁾と、被接合部材の半導体素子に形成された電極(チップ電極)の材料特性⁽²⁾であることが明らかになっている。封止材としてゲルを用いた場合、通常は、図1に示すようにワイヤ中をクラックが進展するモード(ワイヤクラックモード)が見られる。しかしワイヤ、チップ電極の構成を変えて検討を進めるうちに、構成次第ではチップ電極中をクラックが進展するモード(電極クラックモード)が確認された。そこで、ワイヤの引張強さ(MPa)をチップ電極のインデンテーション硬さ(MPa)で除した無次元の値(ワイヤ引張強さ/電極硬さ相対比)をもとにデータ整理した。ワイヤの引張強さを用いる理由は、データ取得の容易さによる。チップ電極に関してインデンテーション硬さを用いる理由は、チップ電極のような薄膜に対して引張試験を実施することは容易でなく、ゆえに強さと相関のある物理量である硬さを仮に指標とした。すると、ワイヤ引張強さ/電極硬さ相対比の一定値を境にワイヤクラックモードと電極クラックモードが切り替わった⁽²⁾。チップ電極がワイヤに比べて十分に強い場合はワイヤが最弱部となるためにワイヤ中をクラックが進展し、一方で電極のワイヤに対する強さが十分でないと最弱部がチップ電極となるためにチップ電極中をクラックが進展すると考えられる。

2.2 ワイヤ接合部の信頼性設計技術

ワイヤとチップ電極の構成を変えて信頼性試験を実施した結果を図2⁽²⁾に示す。図はワイヤ破断寿命とワイヤ引張強さ/電極硬さ相対比との相関を示しており、あるワイヤ引張強さ/電極硬さ相対比でワイヤ破断寿命が極大になっている(サンプルⅡ)。また、破壊モードは図に示すとおり、

サンプルⅠがワイヤクラックモード、サンプルⅡ、Ⅲが電極クラックモードであった。チップ電極がワイヤに比べて十分強い場合、すなわちワイヤクラックモードが生じる場合はワイヤを高強度化するほど寿命が延びるが、ワイヤ強度を高くしすぎると電極クラックモードになるため寿命が減少に転じると解釈できる。

この結果をもとに、ワイヤ接合部の信頼性設計手法を開発した⁽¹⁾。この手法は、ワイヤクラックモードを前提とする。検討の結果、ワイヤクラックモードが生じる条件下では、図3に示すように、ワイヤ素線の引張強さと高速ヒートサイクル試験によって得たワイヤ破断寿命との間に正の相関が確認された。図のような検量線を1度作成しておけば、次回以降に新たな種類のワイヤを検討する際は、ワイ

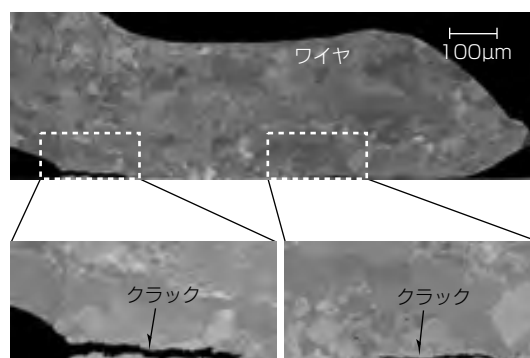


図1. ワイヤクラックモードの例

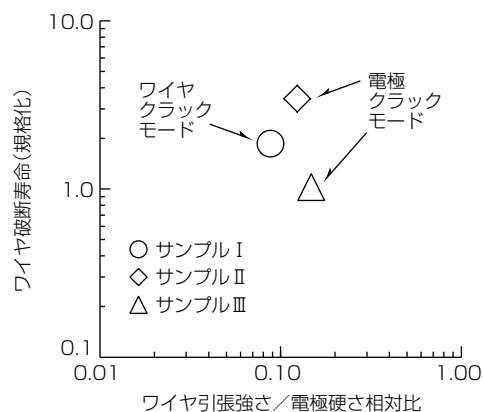


図2. ワイヤ破断寿命とワイヤ引張強さ/電極硬さ相対比との相関、及び各サンプルの破壊モード

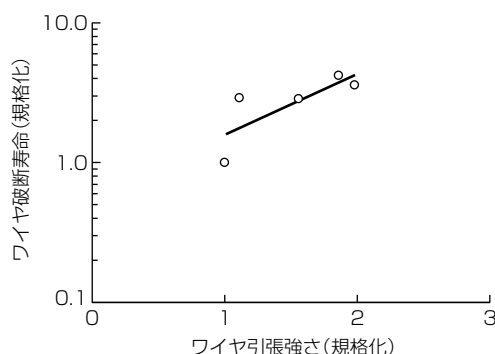


図3. ワイヤ破断寿命とワイヤ引張強さの相関

ヤ素線の引張試験を行うだけでワイヤ接合部の寿命推定ができる。パワーモジュールの信頼性設計にこの手法を適用することで、サンプル試作や信頼性試験の実施回数を低減できるため、開発期間を大幅に短縮できる。

3. ダイボンド部

この章では、ダイボンド材料の例として鉛フリーはんだ(Sn-Ag-Cu-Sb系)、及び焼結Agを取り上げる。焼結Ag接合は、パワー半導体素子の高温動作に対応できる高耐熱・高耐久接合技術である⁽³⁾。

3.1 鉛フリーはんだ接合部

3.1.1 はんだ接合部の破壊メカニズム

はんだ接合部の破壊メカニズムは大きく2種類あり、接合層の端部から水平にクラックが進展するモード(水平方向破壊)と、接合層のランダムな箇所から鉛直方向にクラックが発生するモード(鉛直方向破壊)が知られている。この2つの破壊モードは、基板の熱膨張率(CTE)に依存して切り替わる⁽⁴⁾。図4に信頼性試験後の評価用サンプルの透過X線像を示す。図4(a)のサンプルは基板として低CTEのCu/インバー/Cu(1:2:1)基板を用いており鉛直方向破壊が生じている。図4(b)のサンプルは基板として高CTEのCu基板を用いており水平方向破壊が生じている。

次にSn-Ag-Cu-Sb系はんだの鉛直方向破壊メカニズムの調査結果を述べる⁽⁴⁾。図5は信頼性試験後の評価用サンプルの断面観察像である。はんだ接合部には接合部を鉛直方向に貫通するようなクラックが発生していた(図5の左下)。また、新たに微小な破壊箇所を形成している箇所では、大きさが数μmから数10μmの微小なボイドが複数個形成されていることが分かった(図5の右下)。

図6は信頼性試験前後に評価用サンプルのはんだ接合部の断面を電子線後方散乱回折法(EBSD)によって分析した結果である。ここで、EBSDとは観察対象となるサンプルの表面での結晶方位をマッピングする手法である。図6(a)ははんだ接合直後の評価用サンプルの断面EBSD分析結果である。はんだ接合部は、観察領域が2つの結晶粒で占められており、接合時にはんだが一般的な方位で凝固した組織であることが分かる。なお、分析結果に表れた棒状に見える物質は、Ag₃Snの析出物である。図6(b)は信頼性試験後の評価用サンプルの断面EBSD分析結果である。信頼性試験中に繰り返し熱応力が発生したことで、はんだ組織が動的回復によってサブグレインを生じ、その後粒界の角度が大きくなることで結晶粒界が形成されたと考えている。また、初期に生じたAg₃Snとは異なる合金相(IMC)が試験中に凝集したことも分かった。図6(b)に示すEBSDの分析結果から、はんだ組織中の結晶粒界やIMC周囲が微小なボイドの発生位置であることが分かった。はんだ接合部の

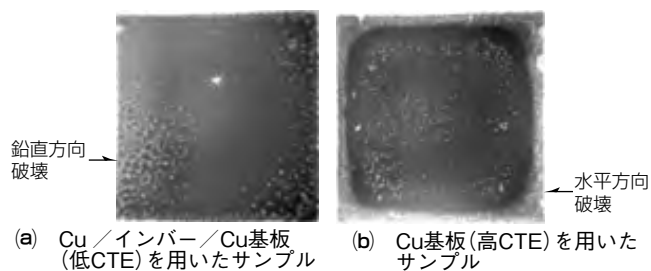


図4. はんだ接合部の破壊モードを示す透過X線像

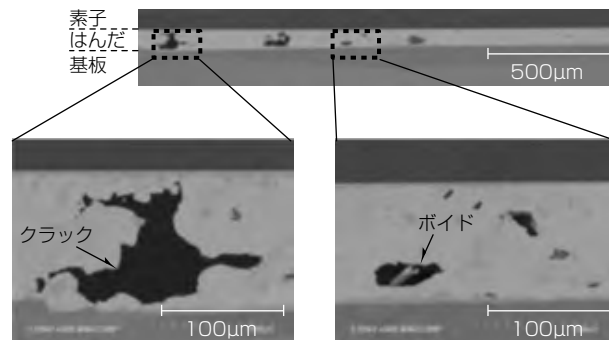


図5. 信頼性試験後の評価用サンプルの断面観察像

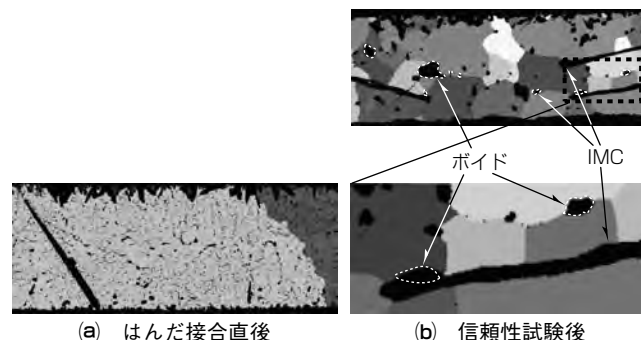


図6. 信頼性試験前後の評価用サンプルの電子線後方散乱回折法(EBSD)分析結果

鉛直方向破壊ははんだ組織中の結晶粒界やIMC周囲に発生した微小ボイドが成長又は連結することで接合部を鉛直方向に貫通するような破壊に至る機構であると考えられる。

3.1.2 はんだ接合部の信頼性向上指針

はんだ組織に多数の粒界が生じたり、粗大IMCが析出したりすると、それらの微細構造から微小ボイドが生じ、鉛直方向破壊の原因となる。ゆえに信頼性向上のためにははんだ組織での結晶粒界の生成を低減し、はんだ接合直後の凝固組織(図6(a))をいかに保つかが重要となる。

3.2 焼結Ag接合部

3.2.1 焼結Ag接合部の破壊メカニズム

焼結Ag接合部も、はんだ接合部と同様に水平方向破壊と鉛直方向破壊の両方が起こる。本稿では焼結Ag接合部の鉛直方向破壊についてメカニズムの調査結果を述べる⁽⁵⁾⁽⁶⁾。図7は評価用サンプルの超音波顕微鏡(SAM)像及び断面観察像である。図7(a)は初期のSAM像であり、半導体素子の箇所は一般的な黒色である。しかし信頼性試験後は、

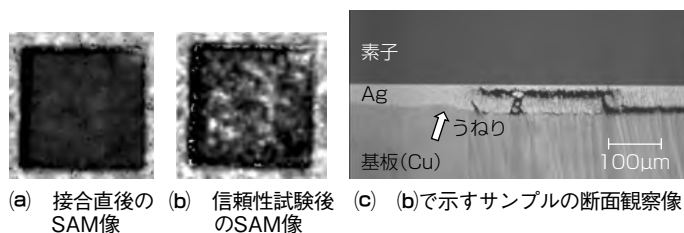


図7. 焼結Ag接合部の破壊メカニズム調査結果

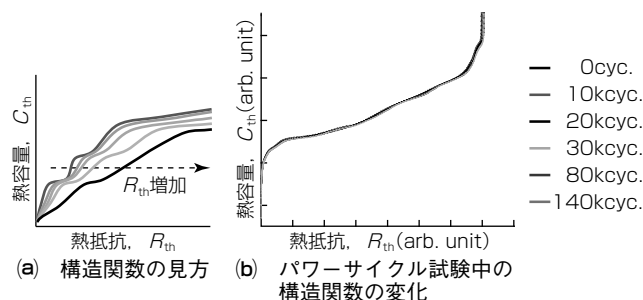


図8. 焼結Ag接合部の過渡熱抵抗解析

図7(b)に示すように焼結Ag接合部のランダムな箇所が白色となっている。白色領域の断面観察によって、図7(c)のような鉛直方向へのクラック進展と水平方向へのクラック進展が複合した破壊モードが確認された。破壊箇所では、絶縁回路基板のCuパターンが焼結Agとの界面でうねりを生じており、うねりの凹部でクラックが生じることが分かった。

3. 2. 2 焼結Ag接合部の信頼性設計指針

図7(c)の破壊モードについて、パワーモジュールの特性への影響が未知であったため熱抵抗を調査した⁽⁶⁾。熱抵抗の調査には過渡熱抵抗解析と呼ばれる手法を用いた⁽⁷⁾。この手法では、実験的に取得される冷却曲線をもとに、構造関数と呼ばれるプロットを算出する。構造関数は、サンプルの構成部材が損傷し熱抵抗値が増加したときに、図8(a)のようにグラフ上で右方にずれる特徴を持つ。図8(b)は焼結Ag接合部を持つ評価用パワーモジュールのパワーサイクル試験中に過渡熱抵抗解析を実施し、任意のサイクル数での構造関数を同時にプロットした結果である。この結果から、初期(0cyc.)から試験終了(140kcyc.)までの間に構造関数はほぼ変化しておらず、評価用パワーモジュールの熱抵抗は有意な変化をしていないことが明らかになった。パワーサイクル試験後には断面観察を実施しており、図7(c)に示されるのと同様の鉛直・水平方向へのクラック進展が

確認された。すなわち、この破壊モードは焼結Ag接合部の熱抵抗に対して影響が軽微であることが確認できた。この手法は、任意のパワーモジュールの焼結Ag接合部での信頼性設計指針の1つとなる。

4. む す び

パワーモジュールのワイヤ接合部に関して、クラックの進展部位を調査し、その結果をもとに信頼性設計方法を開発し、更に信頼性設計の指針を得た。ダイボンド部に関して、はんだ接合部、焼結Ag接合部で鉛直方向にクラックが発生するモードの破壊メカニズム調査を行い、その結果をもとに信頼性設計や信頼性向上の指針を得た。今後もパワーモジュールの接合部における信頼性設計技術の開発を通じて電力変換システムの高出力密度化、長寿命化に貢献する。

本稿の一部は国立研究開発法人新エネルギー・産業技術総合開発機構(NEDO)の助成を受けたものである。

参 考 文 献

- (1) 伊藤悠策, ほか: パワーモジュールにおけるワイヤ接合部の簡易寿命推定手法の開発, Mate2016, 79 (2016)
- (2) 花田隆一郎, ほか: パワーモジュールにおけるワイヤ接合部の温度サイクル寿命と破壊モードの関係, Mate2017, 205 (2017)
- (3) 日野泰成, ほか: 高耐熱パワー半導体モジュールパッケージング要素技術, 三菱電機技報, 88, No. 5, 313~316 (2014)
- (4) 田中 陽, ほか: 鉛フリーはんだ接合部の鉛直方向割れ耐性評価, Mate2016, 135 (2016)
- (5) 福本晃久, ほか: パワーモジュールの焼結Ag接合部の破壊メカニズムに関する調査, Mate2016, 125 (2016)
- (6) 福本晃久, ほか: パワーモジュールのチップ下接合層における鉛直方向破壊と熱抵抗との相関調査, Mate2017, 23 (2017)
- (7) Transient Dual Interface Test Method for the Measurement of the Thermal Resistance Junction to Case of Semiconductor Devices with Heat Flow Through a Single Path, JESD51-14 (2010)

デバイスモデルによるSiC-MOSFET 過渡特性の高精度シミュレーション技術

棕木康滋* 葛本昌樹†
堀口剛司** 赤木泰文†
中山 靖***

Precise Simulation Technology for Transient Properties of SiC-MOSFETs with New Device Model

Yasushige Mukunoki, Takeshi Horiguchi, Yasushi Nakayama, Masaki Kuzumoto, Hirofumi Akagi

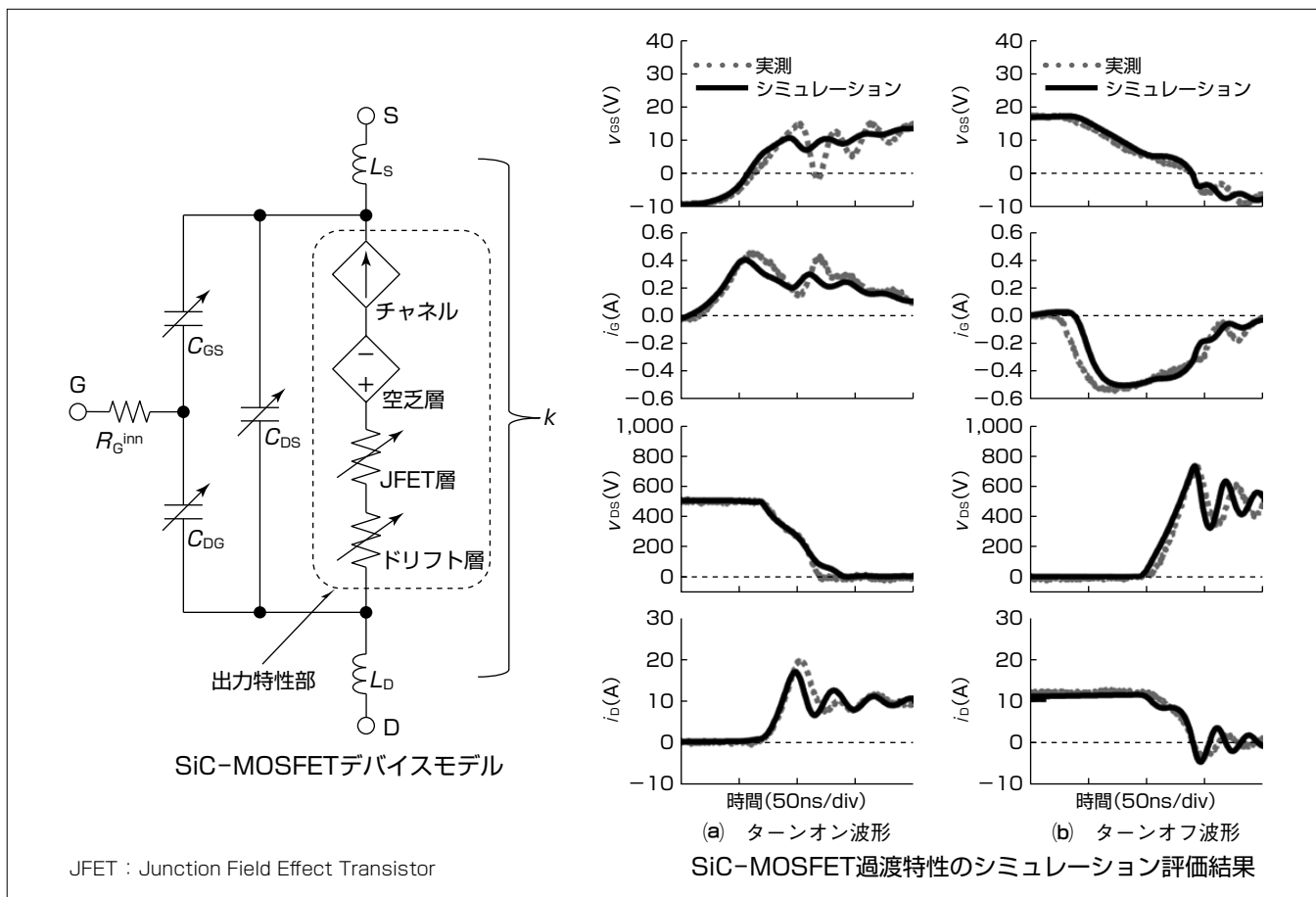
要 旨

SiC-MOSFET (Silicon Carbide-Metal-Oxide-Semiconductor Field-Effect Transistor) 搭載電力変換器の製品適用拡大に伴い、SiC-MOSFETのデバイスモデル研究が注目されている。デバイスモデルを活用することで回路動作波形、損失解析等が可能となり、製品開発の加速が期待できる。これまで欧米を中心にデバイスモデル研究が発表されてきたが、ゲート回路動作波形、スイッチング動作での高周波特性のシミュレーション精度等の課題が残っていた。

今回三菱電機が東京工業大学との共同研究で開発したSiC-MOSFETデバイスモデルは、物理に基づいた出力特性のモデルをベースに、パッケージ内部の内蔵ゲート抵抗($R_{G^{inn}}$)及び主回路寄生インダクタンス(L_s , L_D)、結合

係数(k)、出力特性部、内部寄生容量(C_{DG} , C_{GS} , C_{DS})を考慮して構成した。デバイスモデルの過渡特性は誘導性負荷スイッチング試験によって、そのシミュレーション精度を検証した。その結果、既存のデバイスモデルでは十分に考察できなかったゲート回路動作波形を良好に表現できた。また、主回路のスイッチング動作では高周波特性に影響する電圧時間変動率、電流時間変動率ともに高精度なシミュレーション結果を確認した。これらの高周波特性のシミュレーション技術は、SiC-MOSFETの高速スイッチング動作での電磁ノイズ問題への適応が期待できる。

このデバイスモデルによってゲート回路・主回路の高精度解析が可能となり、SiC-MOSFET搭載のパワエレクトロニクス全体解析に有用な解析技術の実現に貢献できると考える。



SiC-MOSFETデバイスモデルと過渡特性の波形比較

左はSiC-MOSFETデバイスの等価回路モデルである。開発したデバイスモデルは内蔵ゲート抵抗、寄生インダクタンス、結合係数、出力特性部、内部寄生容量で構築している。右は誘導性負荷での過渡特性のシミュレーション評価結果である。(a)にターンオン動作、(b)にターンオフ動作時のゲート・ソース間電圧波形(V_{GS})、ゲート電流波形(I_G)、ドレイン・ソース間電圧波形(V_{DS})、ドレイン電流波形(I_D)を示す。

*三菱電機(株) 先端技術総合研究所 **同社 同研究所(博士(工学)) ***同社 伊丹製作所

†東京工業大学(博士(工学))

1. ま え が き

SiC-MOSFET搭載電力変換器の製品適用拡大に伴い、SiC-MOSFETのデバイスモデル研究が注目されている。本稿で述べるデバイスモデルとは、回路シミュレータ上で動作する等価回路モデルを指す。デバイスモデルを活用することでデバイスの回路動作波形、デバイス損失等の解析が可能となり製品設計と開発の加速が期待できる。これまで多くのSiC-MOSFETモデルが報告されてきた⁽¹⁾。しかし、デバイス駆動を決定するゲート回路動作波形のシミュレーションや、デバイスから発生する高周波ノイズの原因となる高周波特性の再現に課題があった。

本稿では、東京工業大学との共同研究で開発したSiC-MOSFETデバイスモデルについて述べる。このデバイスモデルはゲート回路動作波形、高周波特性の高精度シミュレーションを可能とする。2章でデバイスモデルの構築、3章でスイッチング動作のシミュレーション評価について述べる。

2. SiC-MOSFETデバイスモデルの構築

2.1 デバイスモデル

今回の研究対象はディスクリットSiC-MOSFET(1.2-kV, 36-A, TO-247パッケージ)である。図1にデバイスの等価回路モデルを示す。デバイスモデルは3種の電極端子(ドレイン端子(D)、ゲート端子(G)、ソース端子(S))、内蔵ゲート抵抗($R_{G^{inn}}$)、主回路端子の2種の寄生インダクタンス(L_D , L_S)及び結合係数(k)、出力特性部、各外部端子間の寄生容量(C_{DG} , C_{GS} , C_{DS})から構成した。またデバイスを駆動するゲートドライブ回路も等価回路によってモデル化した。図1に、本稿で使用する電圧記号(ゲート・ソース間電圧(V_{GS})、ドレイン・ゲート間電圧(V_{DG})、ドレイン・ソース間電圧(V_{DS}))、及び電流記号(ゲート電流(i_G)、ドレイン電流(i_D))を併記する。

2.1.1 内蔵ゲート抵抗のモデル化

内蔵ゲート抵抗はSiC-MOSFETデバイスのゲート電極

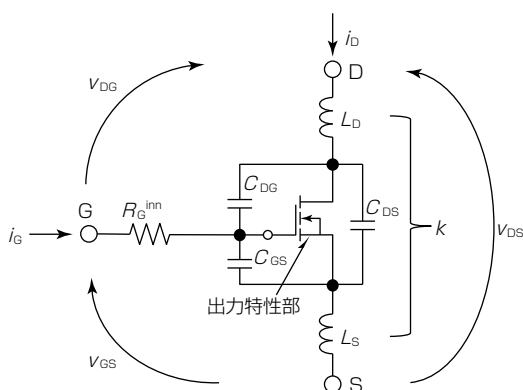


図1. SiC-MOSFETデバイスの等価回路モデル

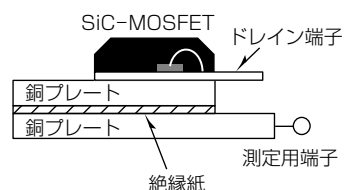
に直列に配置され、SiC-MOSFETのゲート回路動作に影響する。このモデルでは内蔵ゲート抵抗をデバイス内部寄生容量の抵抗成分としてLCRメータで測定して $R_{G^{inn}} = 3.6\Omega$ と評価した。

2.1.2 主回路端子寄生インダクタンスのモデル化

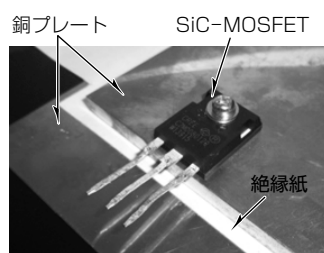
主回路端子の寄生インダクタンスはデバイスモデル研究で実験評価が困難な構成要素である。本稿ではインピーダンス特性(LC共振特性)を利用した実測手法を考案し、この寄生インダクタンスを評価した⁽²⁾。図2に寄生インダクタンスの実測手法を示す。図2(a)及び(b)に示すように、この手法ではTO-247パッケージ背面のドレイン電極面と測定用端子間に、銅版と絶縁紙で形成される容量(C^{ext})を接続する。このときのインピーダンス特性(LC共振特性)経路を図2(c)に示す。経路1のインピーダンス特性から $C^{ext} = 1.7\text{nF}$ とドレイン側寄生インダクタンスの直列共振周波数を測定し、 $L_D = 3.6\text{nH}$ を算出した。経路2のインピーダンス特性から、追加容量とソース側寄生インダクタンスの直列共振周波数を測定し、 $L_S = 5.7\text{nH}$ を算出した。最後に経路3のインピーダンス特性から L_D と L_S の合成インダクタンスを測定し、 L_D と L_S 間の結合係数 $k = 0.72$ を算出した。

2.1.3 出力特性部のモデル化

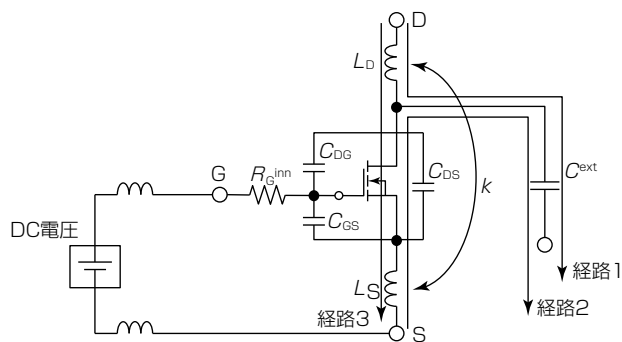
出力特性部のモデル化は、低 V_{DS} 領域と高 V_{DS} 領域で分



(a) 測定構成の断面図



(b) 測定構成の全体像



(c) インピーダンス特性経路

図2. 主回路端子寄生インダクタンスの実測手順

割して実施した。低 V_{DS} 領域では図3(a)に示すデバイスの断面構造とMOSFETの動作式から物理モデルを構築した⁽³⁾。図3(b)に出力特性部の等価回路モデルを示す。図3(c)にカーブトレーサによる実測結果と、物理モデルによるシミュレーション比較を示す。図3(c)から低 V_{DS} 領域の出力特性を物理モデルで高精度にシミュレーション可能であることを確認した。高 V_{DS} 領域の出力特性は、ターンオフ時のスイッチング波形の解析から導出した。この解析では V_{GS} 値の読み取りに際し、内蔵ゲート抵抗による電圧降下分を補正した。補正した各 V_{GS} 値での(V_{DS} , i_D)をターンオフ波形から読んだ実測結果と、シミュレーション比較を示す。今回のモデリングでは実測結果を踏まえ、2次関数式で近似した。これらの出力特性部をアナログビヘイビア式でモデル化した。

2.1.4 デバイス内部寄生容量のモデル化

デバイスの内部寄生容量は、デバイスのスイッチング特性に影響の大きい因子である。内部寄生容量は各端子間に C_{DG} 、 C_{GS} 、 C_{DS} の3種類が存在する。 C_{DG} はこの3種類でスイッチング特性への影響が最も大きい容量である。一方で C_{DG} はほかと比較し、極めて微小な容量値のため直

接、実測評価することは困難であった。今回の研究ではスイッチング動作時のミラー期間でのゲート電流波形を解析し、 C_{DG} 容量値を実測評価した。ミラー期間ではゲート電流は C_{DG} を流れる、この期間のゲート電流からゲート電荷を算出し、 V_{DG} で微分することで C_{DG} 容量値を算出できる。さらにゲート電源電圧を可変にし、 V_{GS} 依存性も調査した。図4に示す C_{DG} 容量特性を、出力特性部と同様にアナログビヘイビア式で表現してモデル化した。

ほかの内部寄生容量 C_{GS} 、 C_{DS} はLCRメータで測定し、測定結果をテーブルデータとしてモデル化した。図5に C_{GS} 容量特性、 C_{DS} 容量特性を示す。

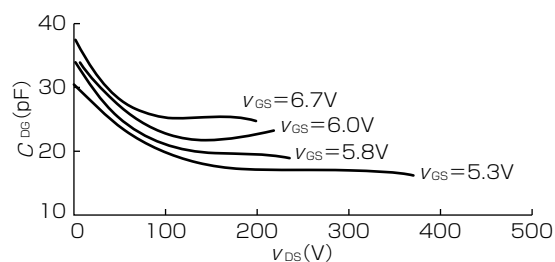
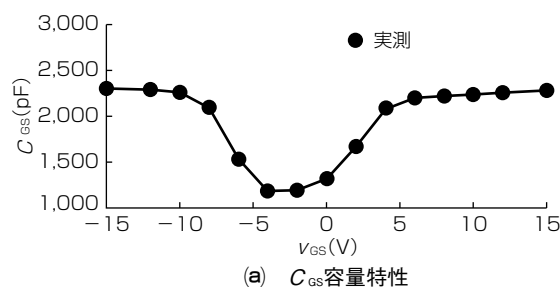
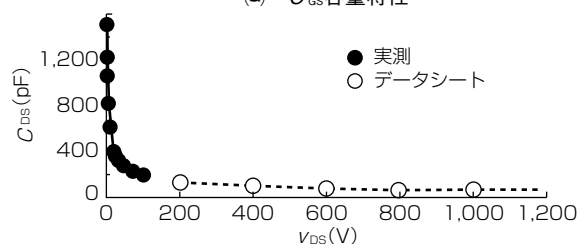


図4. C_{DG} 容量特性

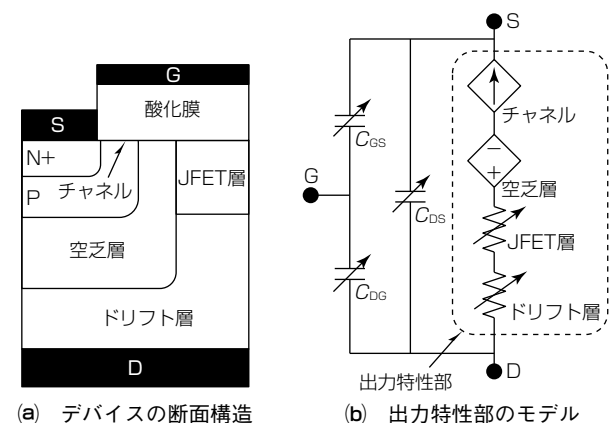


(a) C_{GS} 容量特性



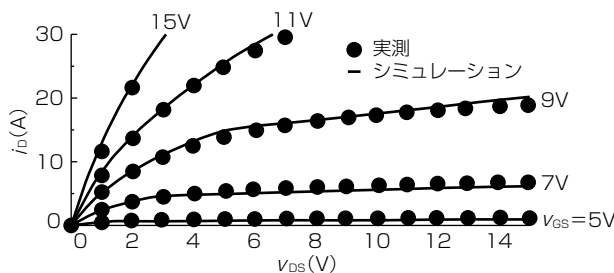
(b) C_{DS} 容量特性

図5. C_{GS} ・ C_{DS} 容量特性

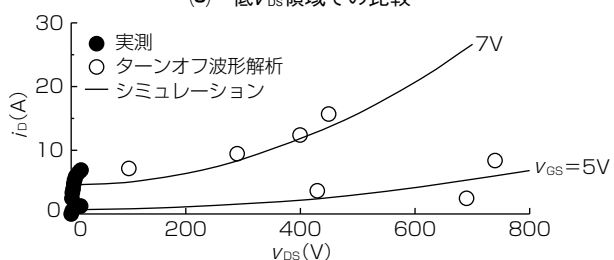


(a) デバイスの断面構造

(b) 出力特性部のモデル



(c) 低 V_{DS} 領域での比較



(d) 高 V_{DS} 領域での比較

図3. 出力特性部のモデル

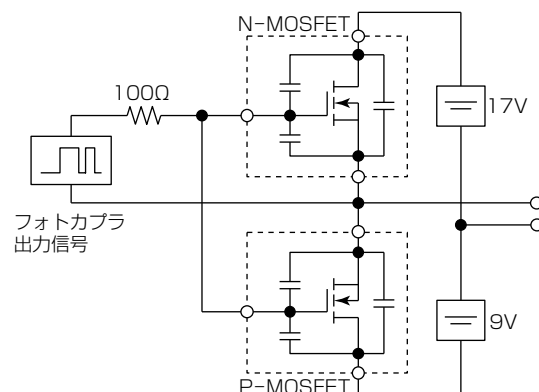


図6. ゲートドライブ回路の等価回路モデル

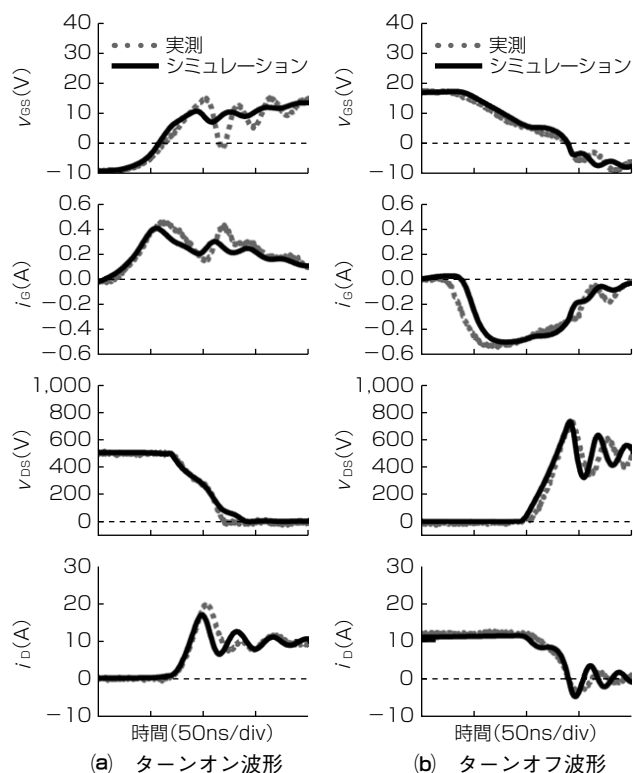


図7. スイッチング動作のシミュレーション評価結果

2.1.5 ゲートドライブ回路のモデル化

今回の研究ではデバイスを駆動するゲートドライブ回路も、等価回路でモデル化した⁽⁴⁾。ゲートドライブ回路はGDU-40(日本パルス工業株)を使用した。図6にゲートドライブ回路の等価回路モデルを示す。フォトカプラ出力信号は実測データを利用した。N-MOSFET, P-MOSFETはデバイスモデルでモデル化する。ハイサイド電源(17V)、ローサイド電源(9V)は理想電源モデルでモデル化した。

3. シミュレーション評価

スイッチング動作のシミュレーション評価は、誘導性スイッチング試験を対象とした。図7に負荷電流10Aでのスイッチング動作のシミュレーション評価結果を示す。図7(a)にターンオン波形を示す。 v_{GS} の波形比較ではミラー期間までは良好な整合を示すものの、ミラー期間以降は、実測波形で顕著な電圧振動を観察した。この差異はシミュレーションで未検討である還流ダイオードのリカバリー効果、及び主電流からの放射ノイズの影響が考えられる。ゲート電流の波形比較でも、 v_{GS} と同様にミラー期間までは良好な整合を、ミラー期間以降は、実測波形で顕著な

電流振動を観察した。 v_{DS} と i_D の波形比較でも実測波形とシミュレーション波形は良好に整合し、電圧時間変動率(dv_{DS}/dt)、電流時間変動率(di_D/dt)は誤差10%程度を示した。図7(b)にターンオフ波形を示す。 v_{GS} 波形比較ではシミュレーションと実測で良好な整合を確認した。ゲート電流の波形比較では、負電流の開始タイミングで差異があるが、以降の波形は整合した。 v_{DS} と i_D の波形比較でも実測波形とシミュレーション波形は良好に整合し、電圧時間変動率(dv_{DS}/dt)、電流時間変動率(di_D/dt)はターンオンと同程度の誤差10%程度を示した。

4. む す び

今回開発したSiC-MOSFETデバイスモデルは、パッケージ内部の内蔵ゲート抵抗、寄生インダクタンス、結合係数、出力特性部、デバイス内部寄生容量で構築した。内蔵ゲート抵抗、寄生インダクタンス、結合係数、は実測で評価し、モデル化した。出力特性部はデバイス断面構造とMOSFET動作式から物理モデルを構築した。デバイス内部寄生容量も実測で評価し、モデル化した。またデバイスを駆動するゲートドライブ回路にも着眼し、等価回路モデルを構築した。誘導性スイッチング動作を対象としたシミュレーション評価では、ゲート回路動作、主回路動作とも良好な整合を確認した。このデバイスモデルによってゲート回路開発、主回路動作の詳細解析が可能になると期待する。

参 考 文 献

- (1) Mantooth, H.A., et al.: Modeling of Wide Bandgap Power Semiconductor Devices-Part I, IEEE Trans. Power Electron., **62**, No.2, 423~433 (2015)
- (2) 昆野賢太郎, ほか: LC共振を利用したSiC-MOSFETの寄生インダクタンスの評価方法, 電気学会全国大会 (2017)
- (3) Mukunoki, Y., et al.: Characterization and Modeling of a 1.2-kV 30-A Silicon-Carbide MOSFET, IEEE Trans. Electron Devices, **63**, No.11, 4339~4345 (2016)
- (4) 中村悠太, ほか: ゲートドライブ回路モデルを考慮したSiC-MOSFET過渡特性のシミュレーション検討, 電気学会電子デバイス/半導体電力変換合同研究会資料, EDD-16-65/SPC-16-152, 13~18 (2016)

小型・高効率変換回路技術

岩路寛康* 高橋慶多*
近藤亮太*
高原貴昭*

Conversion Circuit Technology for High Efficiency and Downsizing

Hiroyasu Iwabuki, Ryota Kondo, Takaaki Takahara, Keita Takahashi

要 旨

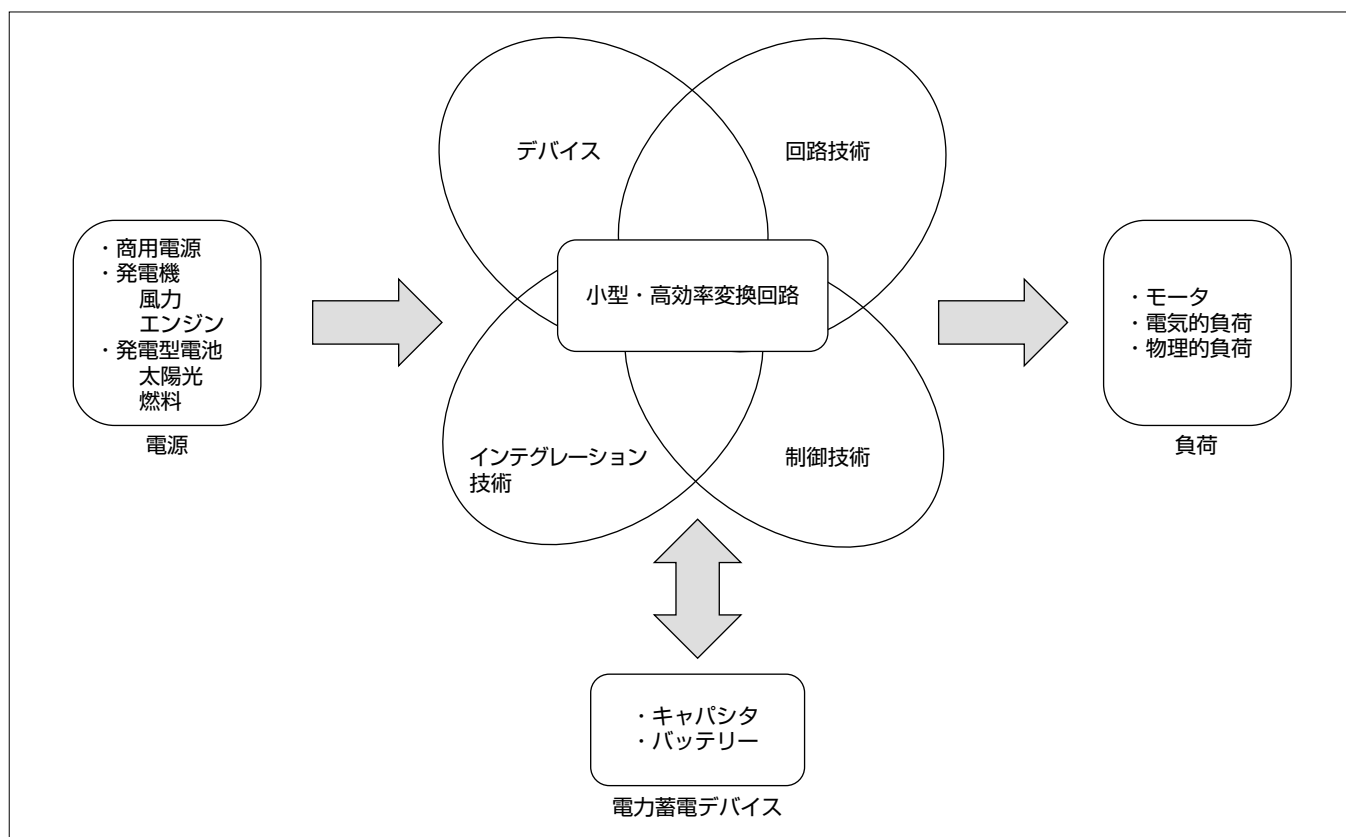
近年、地球温暖化対策としてCO₂の削減が重要視されている。一方、生活水準向上による電気機器利用の拡大や、コンピュータと通信などの高度情報化社会の進展によって電力需要が急増している。そこで、環境問題やエネルギー問題解決のために小型・高効率な変換回路が注目され、部品や材料技術の進歩、アプリケーションのニーズに呼応して、デバイス、回路技術、制御技術、及びインテグレーション技術が発展してきた。電化製品の高性能化要求、自動車の電動化進展、及び蓄電デバイスの進歩などによって、これらコア技術を結集した小型・高効率変換回路への期待が今後ますます大きくなる。

このため三菱電機では、新回路トポロジー、新デバイス、

及び新制御方式等を適用した小型・高効率変換回路技術の開発を行っている。

独自の階調制御方式を応用したAC/DCコンバータと、SiC(シリコンカーバイド)デバイスやソフトスイッチング技術を適用したDC/DCコンバータの高効率変換回路技術を開発した。また変換回路の小型・高効率性能と低ノイズ性能を両立させるため、有限要素法の電磁界解析モデルを用いた低ノイズ設計技術を開発した。さらにシステム視点で、複数の変換器システムでの電力フローの高効率化を目指した回路統合化によるマルチポート回路技術を開発した。

今後、これらの開発成果を更に進展させ、より一層の小型・高効率変換回路の実現を目指していく。



小型・高効率変換回路の役割とコア技術

小型・高効率変換回路は、デバイス、回路技術、制御技術、及びインテグレーション技術の4つのコア技術の組合せで実現される。電源となる商用電源、発電機、及び発電型電池等の出力から、負荷であるモータや電気・物理的負荷に、最適な電力を高効率に供給するよう設計される。電源、負荷、電力蓄電デバイス間の自由な電力のやり取りを可能にするもので、機器の進歩に合わせて適用分野の拡大や性能向上が進展している。

1. ま え が き

産業・民生・自動車用機器では、一層の省エネルギー要求と設置スペースの制限から、変換回路の小型・高効率化が求められている。

本稿では、小型・高効率進化を支える高効率変換回路技術と低ノイズ設計技術、システム視点で複数電源の電力フローを最適化したマルチポート回路技術について述べる。

2. 高効率変換回路技術

2.1 AC/DCコンバータ高効率変換回路技術

これまで当社独自の階調制御方式AC/DCコンバータを提案し、電気自動車バッテリー充電器に適用して高効率な充電動作を実証した⁽¹⁾。階調制御はスイッチング電圧・周波数を低減し、かつ高性能な低耐圧素子を活用することで、高効率化を実現する。

2.1.1 高昇圧比動作での高効率変換回路技術⁽²⁾

交流入力電圧のワールドワイド対応(85~260V)化が要求されるが、従来方式⁽¹⁾では高昇圧比動作条件である交流入力電圧100Vでの高効率化が課題であった。そこで、図1に示す倍電圧整流動作を適用した階調制御方式AC/DCコンバータを提案した。従来回路に新たに倍電圧スイッチを追加し、交流入力電圧100V時に倍電圧整流動作を行う。この倍電圧整流動作によって、サブコンバータ(単相インバータ)の直流電圧とPFC(Power Factor Correction)リアクトルへの印加電圧を50%低減し、また短絡スイッチの通流期間を短縮できる。従来方式と比べて、倍電圧スイッチの損失が新たに14W発生するが、短絡スイッチの導通損失9W、サブコンバータのスイッチング損失4W、及び電流制御用リアクトルの鉄損5Wを低減し、合計損失が4W低減される。図2に効率実測結果を示す。倍電圧整流動作によって、100V(1.5kW)時の効率は0.4ポイント向上し、倍電圧整流動作を適用した交流入力電圧85~120Vの範囲で高効率化を実現した。

2.1.2 簡素階調制御方式AC/DCコンバータ

階調制御の高効率性を保ちながら、更なる回路の簡素・小型化を実現するため、簡素階調制御方式AC/DCコンバータを提案した⁽³⁾。図3に回路構成を示す。サブコンバータと短絡スイッチの統合回路構成によって、従来方式⁽¹⁾と比較して能動半導体を55%低減した。また、実機検証(交流入力電圧200V、電力3.0kW)で最高効率96.5%を達成した。

2.2 DC/DCコンバータ高効率変換回路技術

システム全体の省エネルギーと搭載性向上のため、異なる直流バス間の電圧を変換するDC/DCコンバータには、より一層の小型・高効率化が要求される。

2.2.1 SiCを活用した小型・高効率技術⁽⁴⁾

図4に、車両走行用蓄電池の直流電圧をモータ駆動用イ

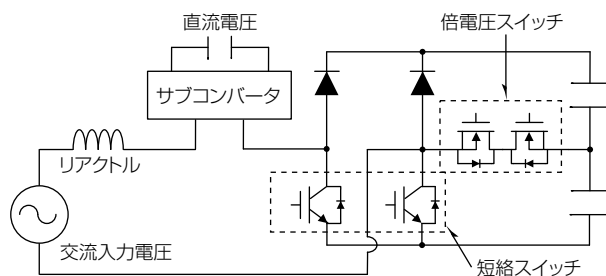


図1. 倍電圧階調制御方式AC/DCコンバータ

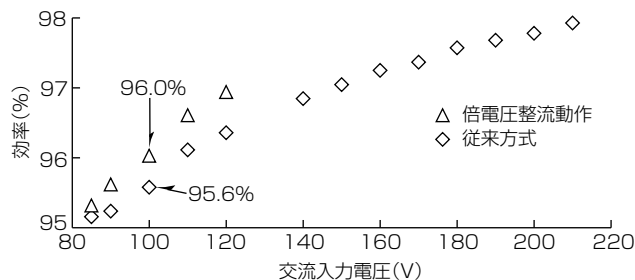


図2. 倍電圧階調制御方式効率の改善効果

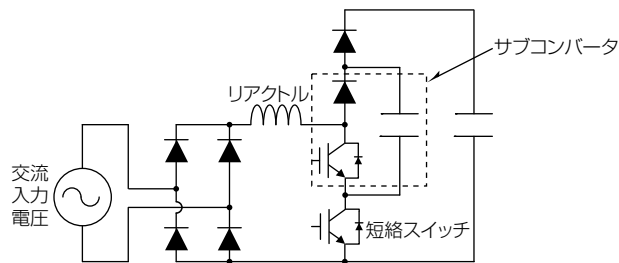


図3. 簡素階調制御方式AC/DCコンバータ

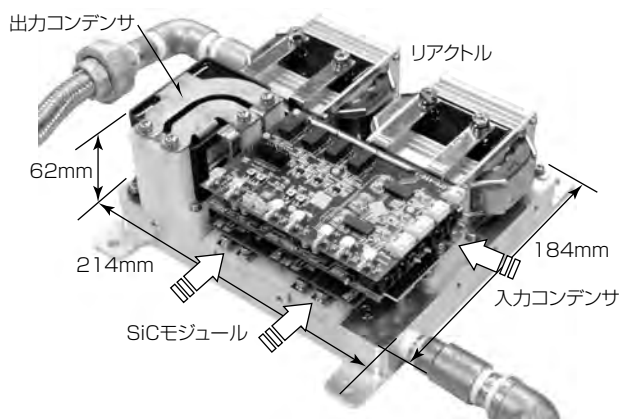


図4. SiC搭載昇圧DC/DCコンバータ

ンバータの直流母線電圧まで昇圧するSiC搭載昇圧DC/DCコンバータを示す。SiC-MOSFETモジュールを採用し、Si(シリコン)を用いた従来比の3倍となる50kHzで駆動させた。さらに図5に示す2相インターリーブDC/DC回路を採用することで、体積占有率の高いリアクトルと入出力コンデンサの必要容量を低減し、パワー密度22.1kW/L(体積2.44Lかつ水温60℃での連続定格電力54kWの条件)を達成した。

図6に損失低減効果を示す。従来のSi-IGBT(Insulated-Gate Bipolar Transistor)を用いた場合の損失を100で規格化している。SiC-MOSFET(Metal-Oxide-Semiconductor

Field-Effect Transistor)の採用によって、スイッチング損失51%低減、導通損失58%低減、ダイオード導通損失94%減となった。磁性部品の損失は、低容量化と小型化による鉄損低減効果で38%低減した。その結果、総合損失は53.6%の低減効果を得た。

2.2.2 ソフトスイッチング技術⁽⁵⁾

直流48V/12V間の降圧電源向けに、降圧チョップに共振用のリアクトルとコンデンサとダイオードを追加したソフトスイッチング技術を開発した。

図7に回路方式を示す。 L_2 による共振動作を活用して C_1 と C_2 間で電荷を移行し、 S_1 と S_2 のソフトスイッチングを実現している。 S_1 のターンオン時には、 L_2 によって C_1 の積電荷を C_2 に移行する。この際に、 S_1 ターンオン電流と S_2 のターンオフ電流は0Aから共振電流の傾きに従って緩やかに増減し、 S_1 のターンオン電圧と S_2 のターンオフ電圧は C_1 と C_2

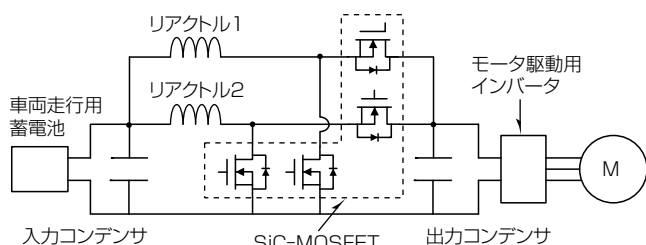


図5. 2相インターリーブDC/DC回路

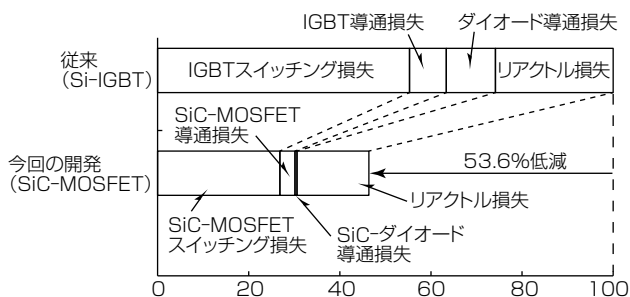


図6. 損失低減効果

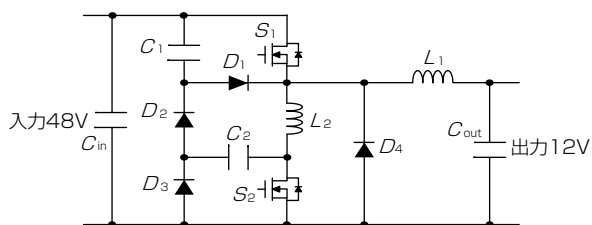


図7. ソフトスイッチング非絶縁降圧DC/DCコンバータ

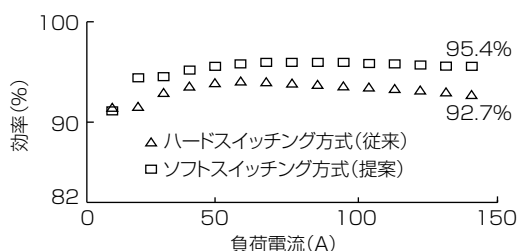


図8. 効率実測結果

の共振電圧の傾きに従って緩やかに増減するため、ソフトスイッチングが成立する。 S_1 のターンオフ時には、 L_2 によって C_2 の蓄積電荷を C_1 に移行する。 C_1 のターンオフ電圧は、共振電圧の傾きに従って0Vから緩やかに立ち上がることでソフトスイッチングが成立する。 S_2 は C_2 の電荷が全て放電して S_2 の寄生ダイオードが導通した後に S_2 がターンオンすることでソフトスイッチングが成立する。

図8に実機検証による効率実測結果を示す。定格12V, 150A出力時で、従来のハードスイッチング方式の効率92.7%に対し、ソフトスイッチング方式では効率95.4%となり、2.7ポイントの効率向上効果を実証した。

3. 低ノイズ設計技術

小型・高効率変換回路を実現するため、SiCやGaNなどの新デバイスを用いて高速スイッチングを行うと電磁ノイズ発生量が増大することが知られており、製品の低ノイズ性能を大きく左右するノイズフィルタ設計の重要性が増している。しかし、変換回路を小型化するためにはこれまでよりも高密度な実装が不可欠になるため、部品間の空間をノイズが伝搬する電磁結合現象によってノイズフィルタの性能が低下してしまう問題がある。

そこで小型・高効率性能と低ノイズ性能を両立させるため、有限要素法の電磁界解析モデルを用いることで電磁結合のメカニズムを明らかにし、電磁結合を抑制するシールドの最適化を実施した⁽⁶⁾。図9にノイズフィルタの電磁界解析モデルを示す。ノイズフィルタはコイル、コンデンサ部品で構成されており、部品同士を電氣的に接続するバスバー等の構造部材を含め全てモデル化した。

プリント基板状の電磁界印加コイルを用いてノイズフィルタに電磁界を印加した際に、ノイズフィルタに伝搬する電磁結合量を解析によって求め、実測値と比較したところ図10に示す結果が得られた。ノイズフィルタのシールドなし、アルミ板金でノイズフィルタ出力端子側を半分シールド、全シールドの3通りで比較したところ、シールドの適用によって20dB以上電磁結合を低減できることが分かった。さらに、全てシールドした場合と半分シールドし

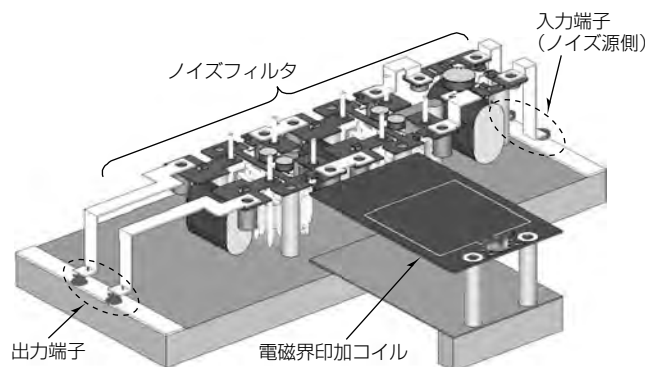


図9. ノイズフィルタの電磁界解析モデル

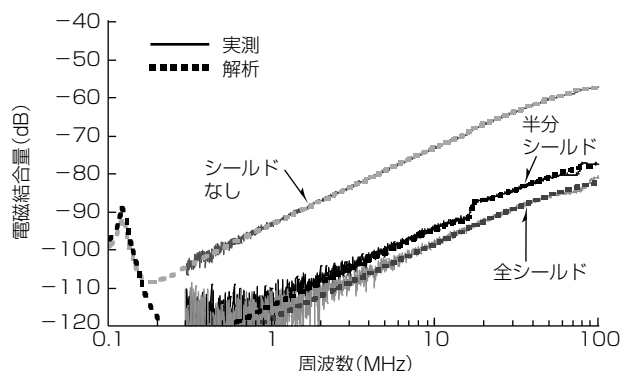


図10. ノイズフィルタの電磁結合量解析結果

た場合の差は5 dB程度と小さく、電磁結合はノイズフィルタ出力端子側で起きていることが分かった。解析値は実測値とよく一致しており、この電磁界解析の適用によって試作前のシールド設計最適化が可能となった。

4. マルチポート回路技術

変換回路単体の小型・高効率化に加え、複数の電源で構成されるシステムで、電力フローの効率化を実現するマルチポート回路技術を開発した⁽⁷⁾。

図11(a)に系統、バッテリー、低電圧負荷、及び高電圧負荷が接続された従来の複数電源システムのブロック図を示す。従来のシステムでは、系統とバッテリーの間にAC/DCコンバータと絶縁型DC/DCコンバータが接続され、バッテリーと高電圧負荷及び低電圧負荷との間にもそれぞれ絶縁型DC/DCコンバータが接続される。

図11(b)に提案するマルチポートコンバータを用いて構成した場合のブロック図を示す。AC/DCコンバータの出力とバッテリー、低電圧負荷、及び高電圧負荷が絶縁トランスを持つマルチポートコンバータに接続される。マルチポートコンバータの1つの絶縁トランスで各ポート間を絶縁することによって、図11(a)のような一般的な多入力多出力システムと比較して、システムを構成するコンバータと絶縁トランスを削減できる。その結果、複数電源システムの電力フローの効率化が可能となる。

図12に開発した絶縁型マルチポートコンバータの回路構成を示す。5つの巻線と1つのコアで構成される多巻線トランスを持ち、各巻線は系統、バッテリー、低電圧負荷及び高電圧負荷に接続された変換器に接続される。多巻線トランスの系統側とバッテリー側に接続したフルブリッジインバータの電圧出力位相と時比率を制御することで、従来のシステムと同様に、系統とバッテリーから低電圧負荷と高電圧負荷に同時に電力を供給する電力フローを実現した。

5. む す び

変換回路の小型・高効率技術と低ノイズ設計技術、システム視点で複数電源の電力フローを最適化したマルチポ

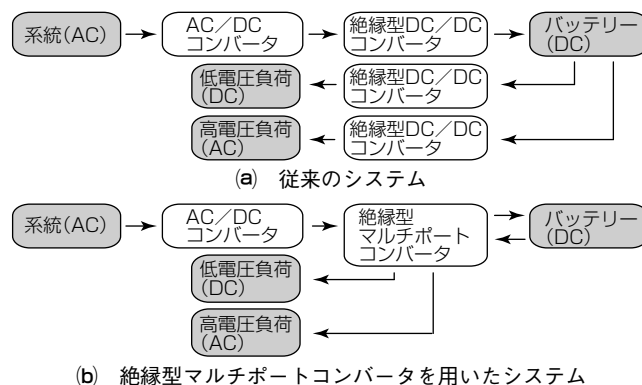


図11. 複数電源系システムのブロック図

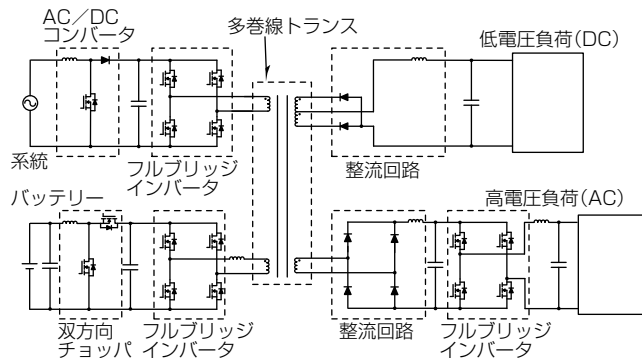


図12. 絶縁型マルチポートコンバータの回路構成

ト回路技術について述べた。小型・高効率変換回路技術は、21世紀の循環型社会を支える省エネルギー化の中心に位置する。今後も、部品・材料技術の進歩やアプリケーションのニーズに呼応しながら、より一層の進化に貢献していく。

参 考 文 献

- (1) 金山隆志, ほか: 階調制御方式による車載充電器向け高効率絶縁AC/DCコンバータ, 三菱電機技報, **87**, No.8, 447~451 (2013)
- (2) 近藤亮太, ほか: 倍電圧整流動作を適用した階調制御方式高力率AC/DCコンバータの開発, 平成25年電気学会全国大会論文集, 4-081, 140~141 (2013)
- (3) 車載充電器向け大電力AC/DC変換器, 三菱電機技報, **89**, No.1, 41 (2015)
- (4) 北村達也, ほか: SiCを用いた高パワー密度インターリーブ型DC/DCコンバータの開発, 電気学会論文誌D, **134**, No.11, 956~961 (2014)
- (5) 植中麻衣, ほか: 高周波非絶縁ソフトスイッチングDC/DCコンバータの開発, 平成27年電気学会産業応用部門大会, 1-83 (2015)
- (6) 高橋慶多, ほか: 電磁界解析によるパワエレ機器向けEMIフィルタのシールド最適設計の検討, 電子情報通信学会技術研究報告, **116**, No.327, 25~29 (2016)
- (7) 高原貴昭, ほか: 直流/交流ポートを有する絶縁型マルチポートコンバータの開発, 電気学会論文誌D, **136**, No.6, 410~417 (2016)

プリント基板を活用したパワーエレクトロニクス機器の 低コスト実装技術

白形雄二* 藤井健太*
中島浩二** 佐藤翔太*
熊谷 隆*

Low Cost Electronics Packaging Technology for Power Electronics Equipment Utilizing Printed Circuit Board
Yuji Shirakata, Koji Nakajima, Takashi Kumagai, Kenta Fujii, Shota Sato

要 旨

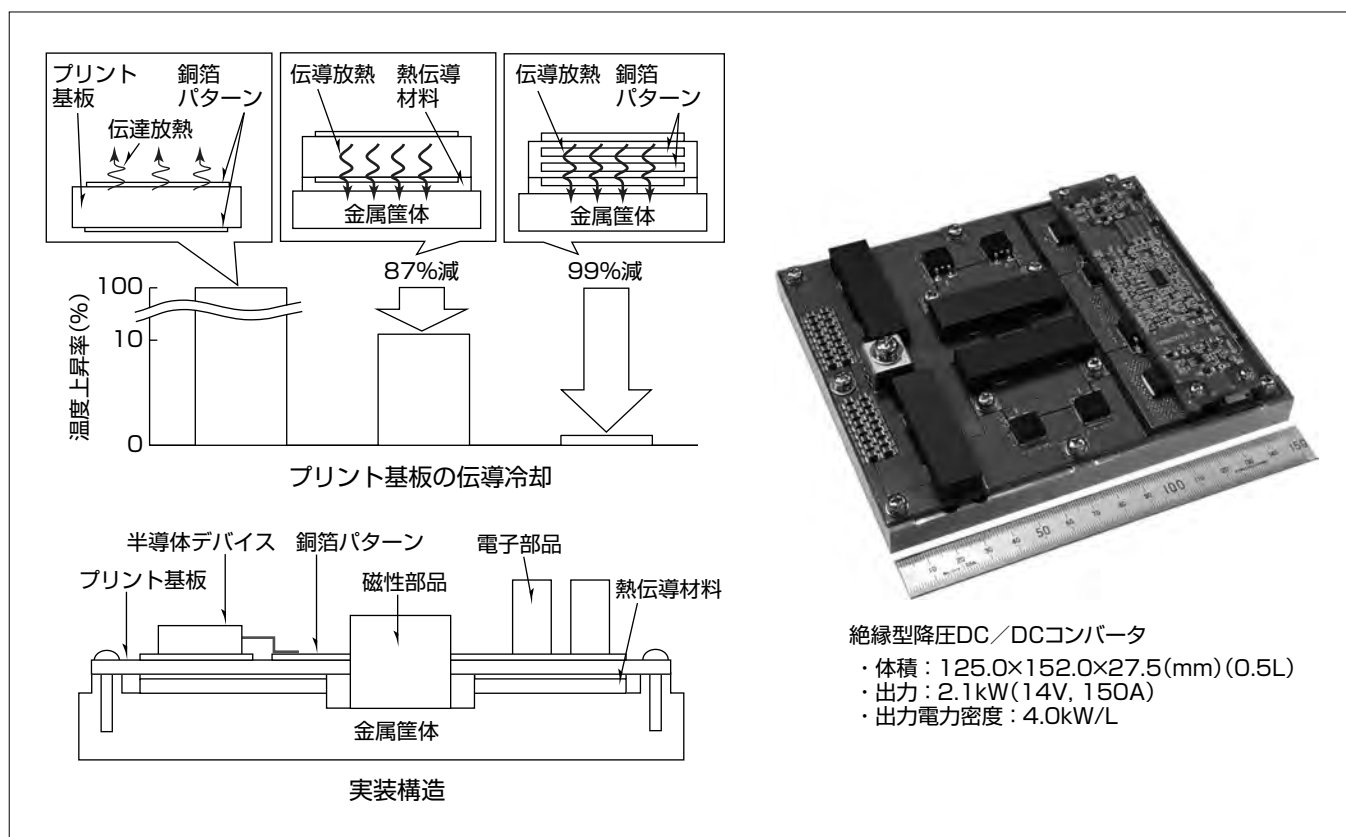
パワーエレクトロニクス技術は、これまで、主に電動機を駆動するインバータ技術として発展を遂げてきた。近年では、太陽光発電システムや車載電動化機器の市場拡大によって、直流電圧を変換するコンバータ技術も重要視されている。コンバータは、パワー半導体デバイスだけでなく、トランスやリアクトルなどの磁性部品で構成されるため、これまで以上に機器の実装技術が重要なキーとなる。

三菱電機では、電子機器実装の要ともいえるプリント基板に簡易な冷却手段を取り入れることで、安価な汎用のプリント基板のパワーエレクトロニクス分野への活用を進めてきた。プリント基板に伝導・放熱補助部材を組み合わせるとともに、設計指標を設けることで大電流化を実現し

ており、これらの複合化要素技術を総称してPAB(Power circuit Assembled Board：大電流回路基板)技術と呼び、100Aまでの主回路をプリント基板化し、様々な製品に適用してきた。

更なる冷却手段として、磁性部品をプリント基板に一体化し、半導体デバイスとともに、冷却器を兼ねる金属筐体(きょうたい)に伝導冷却するTC-PAB(Thermal Conductive PAB：伝導冷却大電流回路基板)技術を開発した。

この技術を適用した、150A出力の絶縁型降圧DC/DCコンバータをプリント基板に構成・試作して、当社従来比約2倍の出力電力密度4.0kW/Lを達成した。



TC-PAB技術

プリント基板を効果的に伝導冷却することで、汎用プリント基板の大電流化や、磁性部品のプリント基板化を可能にするTC-PAB技術を開発した。この技術は、様々な冷却要素技術を複合化したもので、部品の固定、配線、接続、絶縁といったプリント基板の機能を最大限に活用した低コスト実装技術である。パワーエレクトロニクス機器の主回路を、ハーネスやブスバー、特殊な厚銅箔(どうか)基板を用いずに、1枚のプリント基板上に構成できる。

1. ま え が き

当社では、パワーエレクトロニクス機器の主回路を、汎用プリント基板をベースに構成する実装技術の開発を進めている。図1に、一般的な電子機器実装の変遷を示す。電子機器実装には、半世紀以上も前にプリント基板が導入され、部品の固定、配線、接続、絶縁といった4つの要素機能を集約することで、機器の小型化と大幅なコスト削減が可能になった。しかし、電流が50Aを超えるパワーエレクトロニクス機器の主回路は旧態依然としており、多数の部品が個別に実装されていることが多い。パワーエレクトロニクス機器の主回路にもプリント基板を適用できれば、製品構造を簡素化できる。一般に、プリント基板に大電流を通電する方法としては、特殊な厚銅箔基板が用いられるが、高コストな点が課題である。これに対し、汎用のプリント基板に、簡素な補助部材を組み合わせることで、100Aまでの主回路をプリント基板上に構成するPAB技術を開発し、製品に適用してきた。さらに、汎用のプリント基板と金属筐体を組み合わせた伝導冷却によって、150A以上に対応するTC-PAB技術を開発した。

本稿では、これらパワーエレクトロニクス機器の主回路を小型・低コスト化する実装技術について述べる。

2. PAB技術

2.1 プリント基板の利点

従来の配線接続方法は、主にビニル被覆電線などのハーネスやブスバーをねじ止めする方法が主流であったが、モールド型パワーデバイスの大容量化(50~75A)が進むことによって、パワーエレクトロニクス機器の主回路のプリント基板化が必要となってきた。

プリント基板は部品の相互接続と固定の両機能を兼ね備えているため、加工費を大幅に削減できる。

表1に、ビニル被覆電線とプリント基板銅箔の比較を示す。導体に流すことのできる電流値は、主に絶縁物の温度で制限される。広く用いられるビニル被覆電線は、断面が円形であり、単位断面積あたりの表面積の割合が小さい上、絶縁被覆で放熱性が劣るため大電流には適さない。

銅箔は、単位断面積あたりの表面積が大きく放熱性に優れるが、支持・固定と絶縁に課題がある。プリント基板は、放熱性に優れ、この2つの課題を同時に解決できるため、元来、大電流を流す導体部材に適している。

2.2 補助部材による放熱構造

銅箔パターンの設計指針としては、IPC-2221等の規格が知られているが、そのまま大電流化すると幅広の銅箔パターンが必要でプリント基板の大型化を招く。

これに対し、比較的低コストの、厚さ70~105 μ mの銅箔パターンを持つプリント基板について、電流とパターン

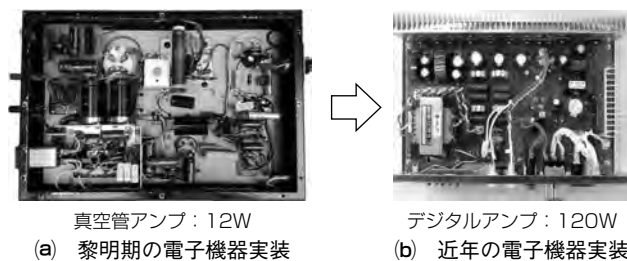


図1. 電子機器実装の変遷

表1. ビニル被覆電線とプリント基板銅箔の比較

	ビニル被覆電線	プリント基板銅箔
断面積	$\Phi 1\text{mm}$ $\approx 0.79\text{mm}^2$ 	厚さ: 35 μ m×幅: 22.5mm $\approx 0.79\text{mm}^2$
表面積	100%	1,400%
電流値	100%	370%
特徴	<ul style="list-style-type: none"> ・放熱性が悪い ・固定が必要 ・接続はねじ締め作業 ・配線作業スペース要 	<ul style="list-style-type: none"> ・放熱性が良い ・配線と部品が固定済み ・はんだ付けで一括組立て ・配線スペースは不要

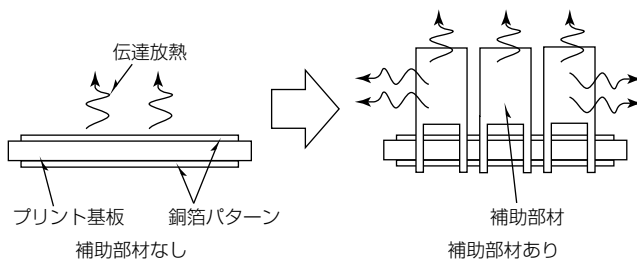


図2. 伝導・放熱補助部材の放熱構造

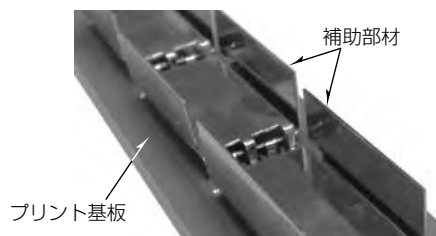


図3. 伝導・放熱補助部材の一例

幅を変数として温度データを実測し、最大許容電流を規定した。さらに、伝導・放熱補助部材を実装して電気抵抗を下げるとともに、放熱面積を増加させて温度上昇を抑制することによって、35 μ mの銅箔パターン比5倍以上の大電流化を実現し、設計指標をマニュアル化した。これら冷却機能を付加した回路基板技術をPAB技術と呼んでいる。

図2に伝導・放熱補助部材の放熱構造を、図3に伝導・放熱補助部材の一例を示す。伝導・放熱補助部材は、汎用のジャンパ線や端子部品等から専用の部材まで、設計仕様によって使い分ける。

このように、伝導・放熱補助部材を用いたPAB技術によって、最大、100Aまでのパワーエレクトロニクス機器の主回路に汎用プリント基板の適用が可能となった。

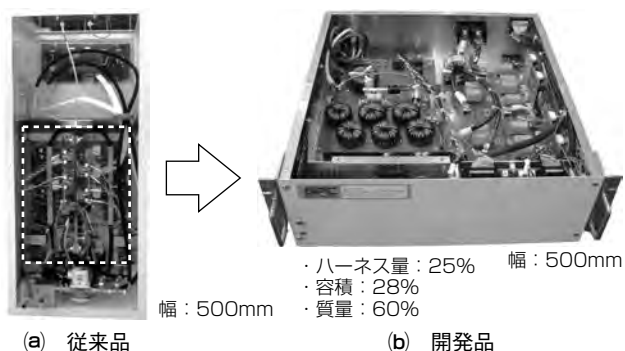


図4. PAB技術の適用事例

2.3 PAB技術の適用事例

PAB技術を10kWの高周波誘導加熱用インバータに適用した事例を図4に示す。従来品の破線部分の主回路(主回路電流60A)を小型化し、ハーネスの使用量を25%、容積を28%、質量を60%に削減した。この事例では、筐体内に空気を循環させることで、プリント基板のほか、発熱が大きな電気部品も冷却している。

このPAB技術を、パッケージエアコンやエレベーター制御盤、IH(Induction Heating)クッキングヒーターなどの製品にも順次適用し、小型・低コスト化を進めている。

3. TC-PAB技術

PAB技術ではプリント基板から外気への放熱面積を増加させることで温度上昇を抑制し、100Aまで通電可能としたが、筐体への伝導冷却をプリント基板に活用することで、銅箔パターンの大電流化を更に推し進めた。

伝導冷却によって、トランスやリアクトルなどの磁性部品や、MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)、IGBT(Insulated-Gate Bipolar Transistor)やダイオードなどの半導体デバイスをプリント基板に集約することを可能にした。これらの要素技術を総称してTC-PAB技術と呼んでいる(図5)。

図6に伝導冷却の効果を示す。冷却器を兼ねる金属筐体に伝導冷却することで、外気だけに放熱する場合と比較してプリント基板の温度上昇を87%低減できる。

3.1 要素技術

図7にTC-PAB技術を適用したパワーエレクトロニクス機器の実装構造を示す。次に、この構造に用いる主要素技術について述べる。

3.1.1 プリント基板の層構成

図8にプリント基板の層構成と温度上昇の関係を示す。層構成の最適化による電気抵抗と熱抵抗の低減によって、温度上昇を更に約90%低減可能になる。これによって、銅箔厚さ105 μ mの4層プリント基板に150A通電を実現し、設計指標をマニュアル化した。

3.1.2 放熱材料の選定方法⁽¹⁾

プリント基板と金属筐体とを低熱抵抗で熱接続するため

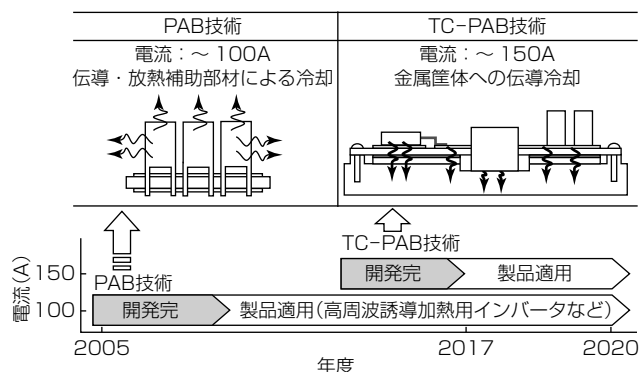


図5. PAB技術とTC-PAB技術の開発

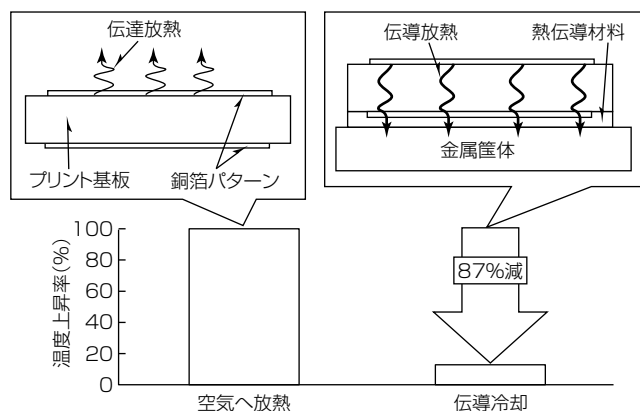


図6. 伝導冷却の効果

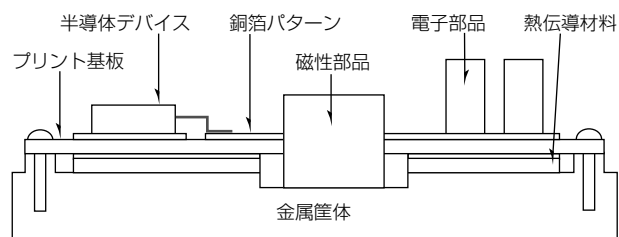


図7. TC-PAB技術適用の実装構造

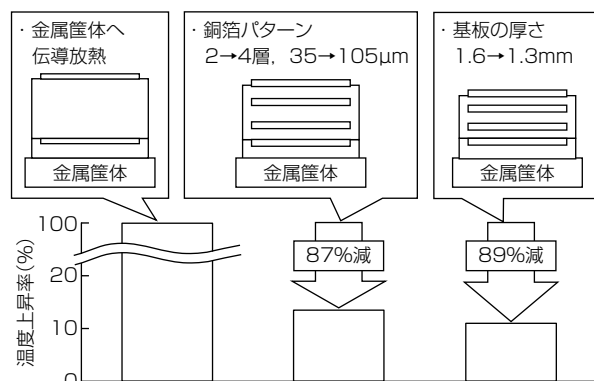


図8. プリント基板の層構成と温度上昇の関係

のTIM(Thermal Interface Material: 熱伝導材料)には、熱伝導シートや硬化型樹脂を用いる。

熱伝導シートを用いる場合は、接触界面に発生する接触熱抵抗を加味して優劣を判断する必要があるため、接触熱

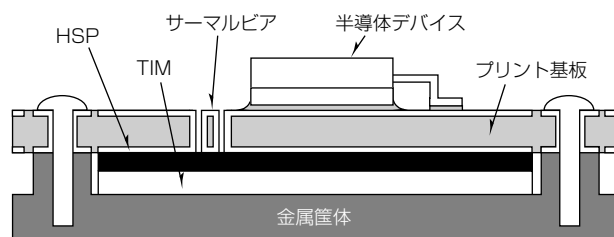


図9. HSPを用いた実装構造

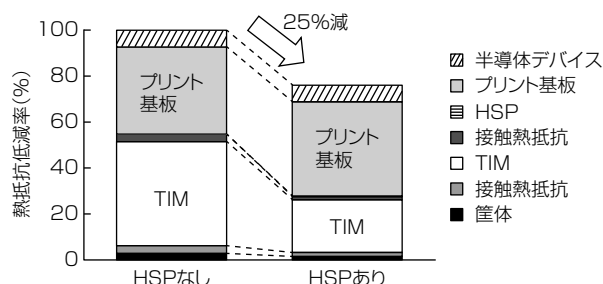


図10. HSP有無による熱抵抗の比較

抵抗を安定に評価できる手法を構築し、多品種の熱伝導シートの正確なデータを取得して設計情報とした。

3.1.3 半導体デバイスの冷却⁽²⁾

面実装型半導体デバイスの放熱性を高める方法として、デバイスの実装箇所の裏面に高热伝導の板材であるHSP (Heat Spreader Plate：熱拡散プレート)を実装した。

図9にHSPを用いた実装構造の模式図を、図10にHSP有無による熱抵抗の比較を示す。面実装型半導体デバイスから筐体に熱が伝わる経路で、熱伝導性に優れるHSP内で、平面方向に熱を拡散することで、熱がTIMを通過する際の断面積を拡大し、熱抵抗を低減できる。これによって、銅インレイ基板などの高価な部材を使わずに熱抵抗の低減を可能とした。

3.1.4 プレーナトランス

トランスなどの磁性部品を、プリント基板に形成したパターンコイルと、プリント基板に勘合するコアとで構成することで、主回路プリント基板にプレーナトランスを形成して小型化する。伝導冷却しづらいコア貫通部のパターンは、コア形状を細長形状にしつつ、コアを分割することで最小化し、パターン露出部の割合を拡大して伝導冷却の効果を高める。また、コア貫通部のパターンに、HSPを実装し、平面方向に熱伝導させてパターン露出部に効果的に熱輸送している。

さらに、トランスの巻線は、最小巻線数が0.5ターンの2次巻線を2回路用いて磁気回路を成立させる方式(図11)を採用することによって、パターンコイルの巻数を削減し、銅損を約40%削減した。

3.2 絶縁型降圧DC/DCコンバータへの適用事例

TC-PAB技術を適用して設計・試作した絶縁型降圧DC/DCコンバータの例を図12に示す。

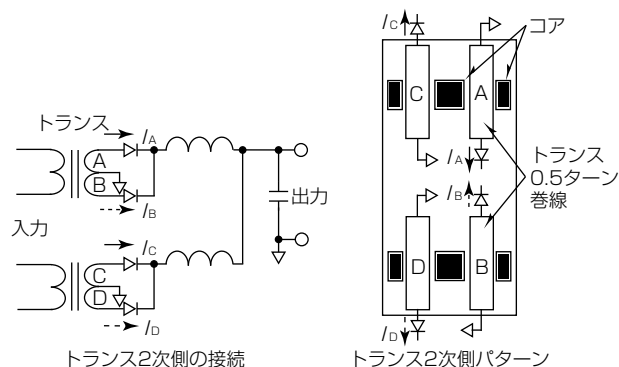


図11. 0.5ターン巻線を用いたトランス巻線

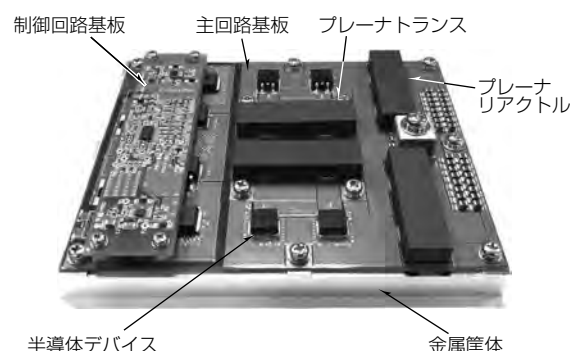


図12. TC-PAB技術を適用した絶縁型降圧DC/DCコンバータ

主回路は、汎用の半導体デバイスを用いた発振周波数100kHzの絶縁型ZVS (Zero Voltage Switching：ゼロ電圧スイッチング)方式である。トランスやリアクトルを含む主回路部品をプリント基板上に集約することによって、主回路の全てを1枚のプリント基板で構成し、体積：0.5リットル(125.0×152.0×27.5(mm)、冷却器を除く)で、出力：2.1kW(14V, 150A)、出力電力密度：4.0kW/Lを達成した。

4. む す び

電子機器の実装技術は、部品の固定、配線、接続、絶縁、冷却等の要素機能を集約することで進化してきたが、当社が開発したPAB技術によって、汎用プリント基板で100A通電を可能にし、さらに、TC-PAB技術による伝導冷却によってこれら要素機能を統合し、150A以上の通電を可能とした。今後は、この技術の製品適用を進めていく。

参 考 文 献

- (1) 藤井健太，ほか：熱伝導材料のプリント基板の伝導冷却への適用，第23回エレクトロニクスにおけるマイクロ接合・実装技術シンポジウム論文集，23，375～378 (2017)
- (2) 佐藤翔太，ほか：プリント基板上の面実装デバイス効果的な熱伝導冷却技術，第23回エレクトロニクスにおけるマイクロ接合・実装技術シンポジウム論文集，23，371～374 (2017)

人工衛星用バス電圧制御器

小鹿聡士* 笈川信一郎**
坂下友一* 岡村敏男**

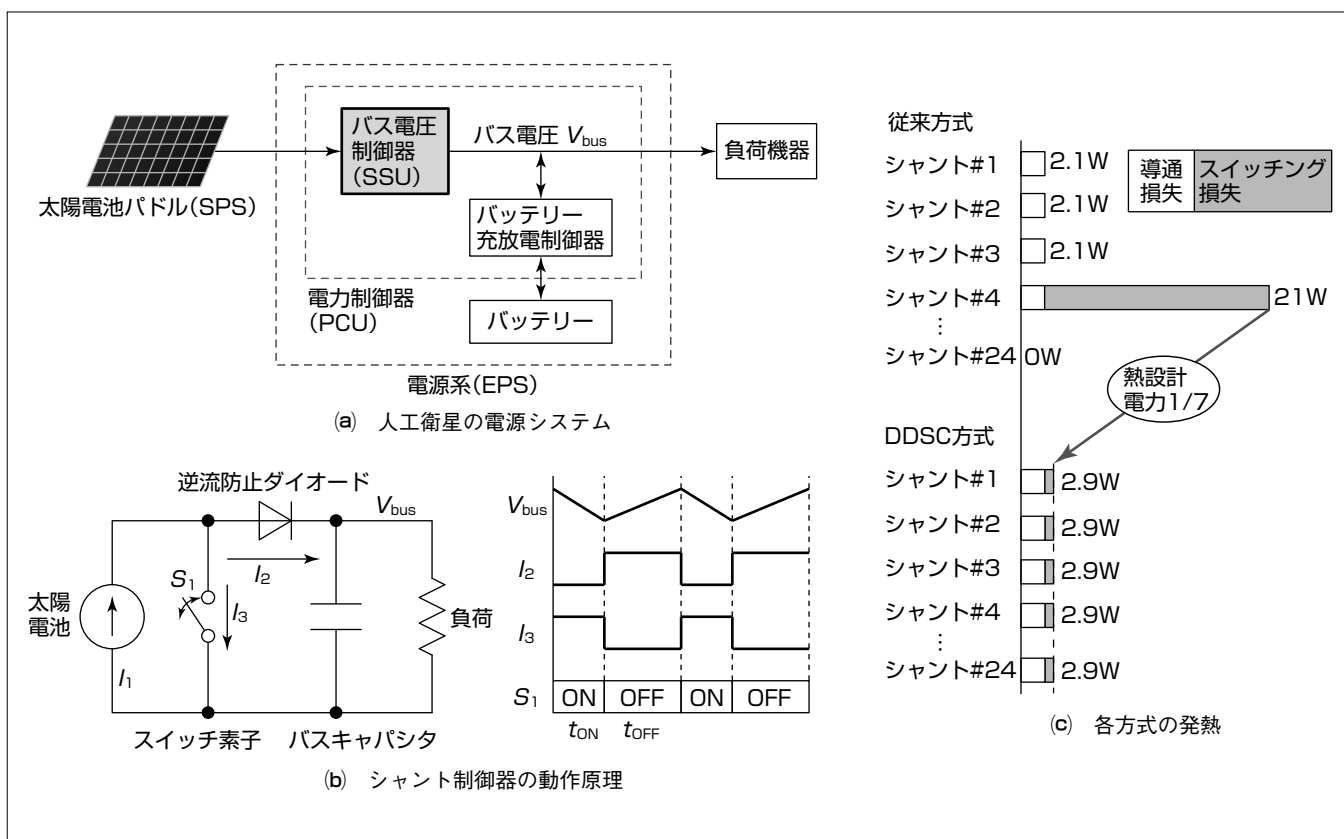
Bus Voltage Controller for Satellite

Satoshi Ojika, Tomokazu Sakashita, Toshio Okamura, Shinichiro Oikawa

要 旨

人工衛星は宇宙空間で動作するため、外部から電力供給ができないという特徴的な電源環境に置かれている。一般的な人工衛星は、必要な電力の全てを太陽光発電で賄っている。このような衛星電源システムは、日照時に太陽電池で発生した電力をバッテリーに蓄えるとともに搭載機器に供給し、日陰時はバッテリーを放電して電力を搭載機器に供給する。信頼性確保のため複数段からなる冗長構成をとるのが一般的であり、日照時は基本的に電力が余剰の状態となる。大型の衛星では、太陽電池をスイッチ素子によって短絡(シャント)することで余剰電力を制御し、バス電圧を安定化するSSU(Sequential Shunt Unit)が搭載されている。従来のSSUは余剰電力に応じて順次シャントをONにし、

供給電力と消費電力がバランスした段がON/OFFを繰り返すことで、バス電圧を一定に保つ⁽¹⁾。一方で、ON/OFF動作を繰り返す特定のシャントに発熱が集中するという課題があった。ON/OFF動作の頻度を少なくすることで発熱を抑制することが可能であるが、バス電圧の変動が大きくなる。この二律背反の問題を解決する新方式として、個々のシャントの発熱を分散させながら装置全体で同等の制御頻度を実現するように制御信号を割り当てるDDSC(Direct & Distributed Shunt Control)方式を考案した。試算の結果、個々のシャントの最大発熱が1/7に低減されることを確認し、縮小モデル評価で電圧維持に必要な制御頻度と応答速度が確保できていることを確認した。



人工衛星用バス電圧制御器

- (a)は、一般的な大型人工衛星の電源システムの概念図である。SSUは太陽電池からの発電電力を制御し、安定したバス電圧を負荷機器に供給する。
(b)は、シャント制御器(SSU 1段分)の動作原理を示す。SSUはこれを複数段組み合わせる構成である。
(c)は、24段構成時での従来方式と考案したDDSC方式の各シャントの発熱の比較図である。

1. ま え が き

通信・放送衛星や気象衛星を始めとした人工衛星は、我々の生活に不可欠な社会インフラとなっている。通信衛星によって、地上の電波が届かない僻地（へきち）や海上でも電話やインターネットなどの通信サービスが利用でき、災害時の緊急通信回線としても重要な役割を担っている。三菱電機の製品の1つである気象衛星は、国内外の気象予報や災害予測に役立っている。測位衛星（米国GPS（Global Positioning System）など）や地球観測衛星は位置情報や地上の画像を得ることができ、カーナビゲーションシステムや携帯電話の地図機能などで利用されているほか、地殻変動や地球環境の観測にも活用されている。

人工衛星に搭載される機器は、人工衛星自体を維持・運用するためのバス機器と衛星の用途（ミッション）に使用されるミッション機器に大別される。人工衛星の質量のうちバス機器が半分近くを占めており、バス機器の軽量化を行うことでミッション機器の質量比を高めるとともに、打ち上げコストを低減することで競争力を高めることが期待されている。バス機器の一部であり、衛星質量の1割程度を占めている電源系（Electrical Power System：EPS）でも軽量化が求められている。

要旨で述べたように、従来のSSUはON/OFF動作を繰り返す特定のシャントに発熱が集中する方式であるため、最大発熱条件で熱設計を行うと回路素子や放熱器の小型化が困難であり、軽量化を阻害する要因となっている。今回、複数段あるシャントに発熱を分散させることで最大発熱を大幅に軽減する新制御方式の開発を行った。新方式では、複数のシャントを巡回的にON/OFF制御することで発熱を均一化しながら負荷変動等に対する制御応答性を確保するため、複雑で正確な制御を行う必要がある。そこで従来アナログ回路で構成していた制御部を、FPGA（Field Programmable Gate Array）を用いたデジタル制御回路に置き換え、新たな制御アルゴリズムを考案・実装し、縮小モデルでの評価を実施した。

2. 従来のSSUの制御方式と問題点

SSUは太陽電池の発電電力のうち、余剰分を短絡して捨てることでバス電圧を一定に制御する、シャント方式のバス電圧制御器である。シャント制御器の動作原理を図1に示す。太陽電池に対し並列に接続されたスイッチ素子（シャント）のON/OFFによってバス電圧の制御を行う。太陽電池は電流源とみなすことができる動作点で使用する。シャントがONのとき、太陽電池の発生電流 I_1 は短絡されるのでバス側には流れず、バスキャパシタが負荷電流によって放電され、バス電圧 V_{bus} が下降する。シャントがOFFのとき、太陽電池の発生電流は逆流防止ダイオ

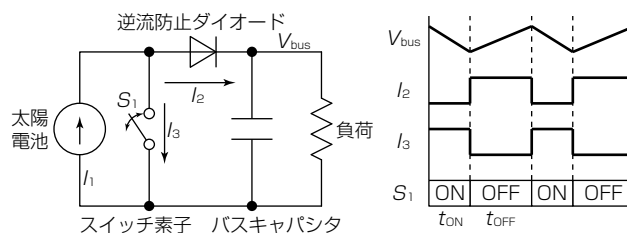


図1. シャント制御器の動作原理

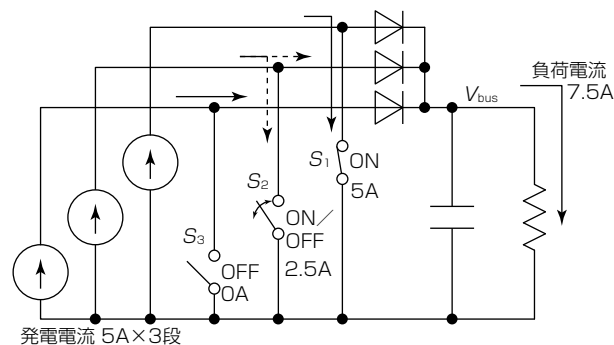


図2. シーケンシャルスイッチングシャントの原理

ドを通してバスキャパシタに充電され、 V_{bus} が上昇する。シャントのON/OFFを繰り返して V_{bus} の制御を行う。また、デューティ比（ $t_{ON} : t_{OFF}$ ）によって短絡して捨てる電力と供給する電力の割合を変化させることができる。

このシャント制御器を図2のように複数段を組み合わせ、余剰電力の大小に応じて順番にシャント動作を行うのがシーケンシャルスイッチングシャントである。図の例では、総発電電流が15Aに対して、負荷電流が7.5Aであるので、余剰電流は7.5Aとなる。よって S_1 を常時ONとして5A、 S_2 を50%デューティでON/OFFすることで平均2.5A、装置全体で7.5Aの電流を捨てることで需給をバランスさせてバス電圧を一定に制御する。この動作によって、捨てる電流の大小に応じた特定のシャントがON/OFF動作を繰り返すことになる。ON/OFF動作を繰り返すシャントでは、切替え時のスイッチング損失によってほかのシャントより発熱が大きくなる。この最大発熱条件で放熱設計を行った結果、回路素子や放熱器が大型化し、質量増大を招いている。

3. 発熱分散制御方式の検討

従来の制御方式では、先に述べたようにON/OFF動作が一箇所に集中するために発熱が集中するという問題があった。そこで、図3に示すように、個々のシャント回路を低速でON/OFFさせ、そのタイミングをずらすことで、装置全体では従来同等のON/OFF回数を得る分散方式について検討を行った。まず、このような動作を行う一般的な方式であるインターリーブPWM（Pulse Width Modulation）について検討を行ったが、段数が多くなるほど制御応答速度が遅くなるという問題があり、新たな分散スイッチング方式について検討を行った。

3.1 インターリーブPWM方式

シャント段数を n としたときに、個々のシャントを従来の $1/n$ のスイッチング周波数で制御しつつ、均等な位相差を持たせることでリップル(脈動)を低減する方式で、チョッパ回路やPFC(Power Factor Correction)回路等で採用実績が多い方式である。

制御手順としては、図4のように制御周期 T ごとに各シャントのオン時間 T_{ON} を順次設定していくことで、各シャントが捨てる電流の時間平均値を制御する。この方式では、装置全体としてのリップル電流波形や制御周期は従来どおりの性能を維持しつつ、個々のシャントのスイッチングによる発熱を $1/n$ に低減することができる⁽²⁾。

一方、この方式で制御される電流は、段数 n と制御周期 T の積である時間 $n \cdot T$ の期間中の平均電流である。段数 n に比例して個々のシャントが制御される周期が長くなるため、オン時間 T_{ON} を決定してから実際に出力電流に反映されるまでに制御遅れを生ずる。制御周期を40kHzとし、制御系の安定性を確保するように制御パラメータを決定した際のシミュレーション結果を図5に示す。制御応答性能の指標として制御帯域(制御系が応答できる周波数)を用い

た。段数が増加するほど制御帯域が減少していくことが確認できる。この結果、負荷変動等に対する応答が遅くなり、過大な電圧変動を生ずる危険性がある。

3.2 新分散方式DDSC

インターリーブPWM方式の問題を解消するための、新分散方式の検討を行った。図6にインターリーブPWM方式と新分散方式の考え方の違いを示す。インターリーブPWM方式では、各シャント回路のスイッチング周期内で捨てる電流の平均値を制御していた。新方式では、制御周期内に全シャント回路が捨てる電流の平均値を制御することを考えた。すなわち、制御対象を電流の時間方向の平均値から空間方向の平均値に変更することで、個々のシャントのスイッチング周期に依存しない電流制御を実現し、応答性の維持とスイッチング周波数の低減を両立させる。この方式は、全シャント回路について制御周期内の駆動波形を直接的に決定し、制御周期ごとに駆動するシャント回路をローテーションしてスイッチングを分散させることで実現するため、DDSC(Direct & Distributed Switching Control)方式と命名した。

この方式では、制御周期ごとに全シャント回路の駆動パ

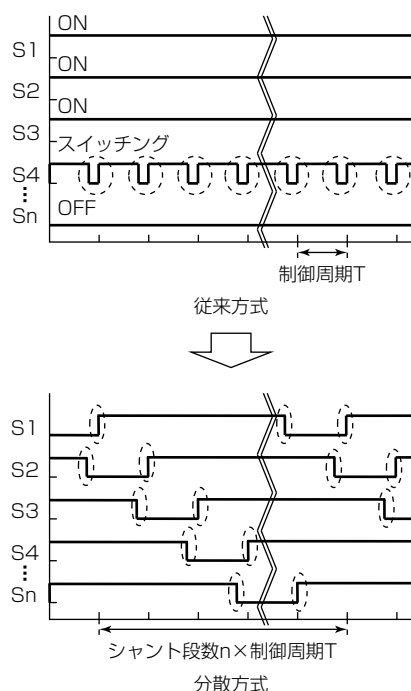


図3. スwitchingの分散化による発熱分散

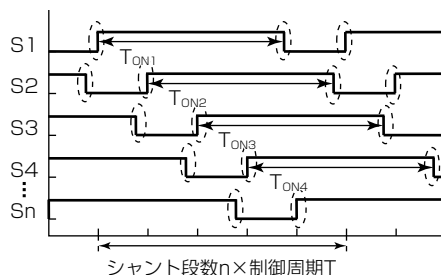


図4. スwitchingの分散化による発熱分散

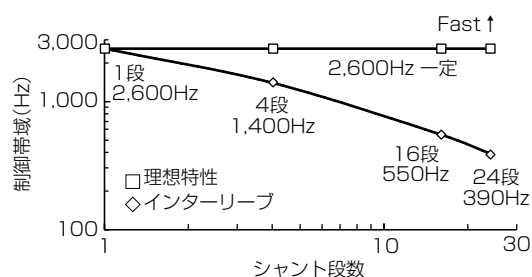


図5. インターリーブPWM方式の制御帯域

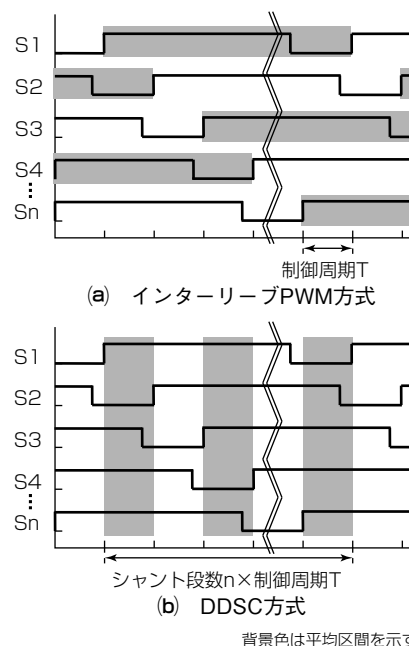


図6. 分散スイッチング方式の考え方の違い

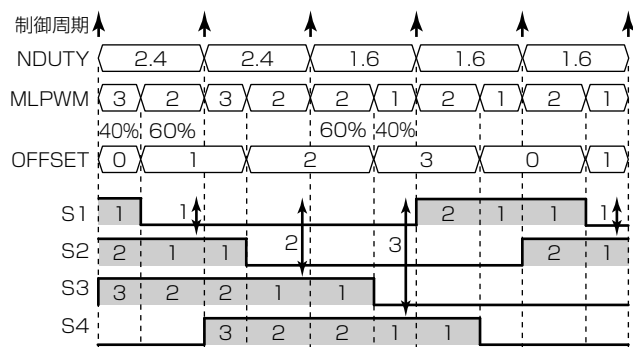


図7. DDSC方式の制御アルゴリズム

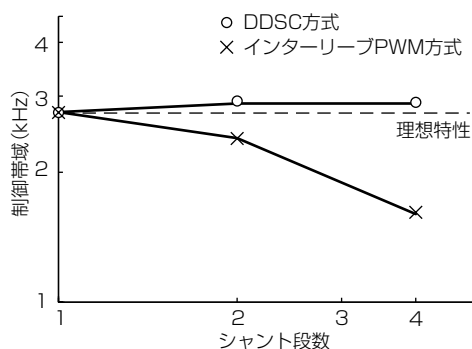


図9. 制御帯域の実機評価結果

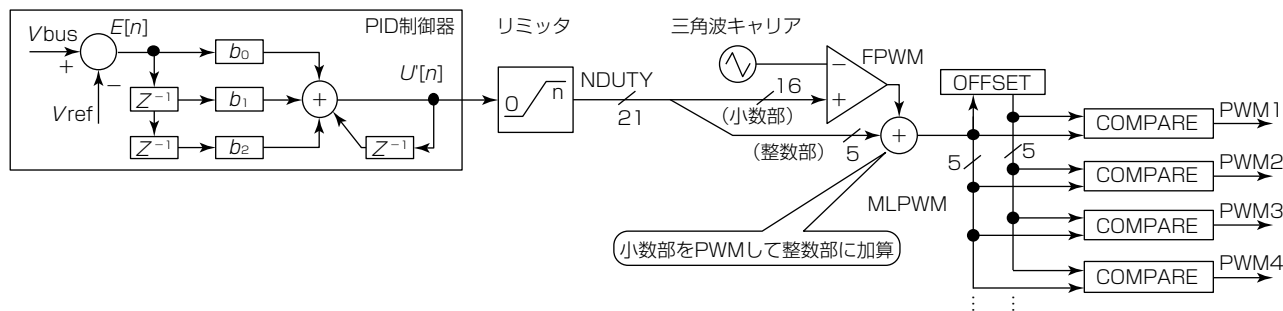


図8. DDSC方式の制御ブロック図

ターンを決定する必要があるため、既存の制御方式を使用することができず、新たに制御アルゴリズムを構築する必要があった。

考案した制御アルゴリズムと制御ブロック図を図7、図8に示す。一般的な電力変換器同様に目標値 V_{ref} とバス電圧 V_{bus} の偏差をPID(Proportional, Integral, Derivative)制御器に与えた。制御演算結果を整数部5bit、小数部16bitの固定小数点形式で取り出し、小数部を三角波比較でPWM信号に変換し、これを整数部に足し合わせ、MLPWM値を生成する。MLPWM値はある瞬間に駆動するシャント回路の数を示す。さらにMLPWM値が減少するタイミングで増加するOFFSET値を生成する。OFFSET値は駆動するシャント回路の起点を示す番号である。これら2つの値を用いて各シャント回路の駆動状態を決定する。例えば、OFFSET値が1でMLPWM値が3の場合、1番目のシャント回路をスキップして3個のシャント回路をONとすることを意味する。すなわち、2、3、4番目のシャント回路をONとする。このような手順を繰り返すことで、各シャント回路が巡回して低速でON/OFF動作を繰り返しながら、装置全体では制御周期ごとに適切な余剰電力を処理することが可能となる。

この方式の有用性を確認するため、シャント回路4段の縮小モデルで実機評価を行った。フィードバック制御が安定動作するように制御パラメータを決定した際の制御帯域の測定結果を図9に示す。インターリーブPWM方式では段数の増加に伴い、制御帯域が低下しているが、DDSC方式では段数に依存しない理想特性を保っていることが確認できる。

実機で想定している24段構成で発熱の計算を行ったところ、従来方式で最大21Wであったのが、分散方式の採用によって2.9Wとなり、1/7に低減できる目途を得た。

4. む す び

人工衛星用バス電圧制御器SSUの軽量化を阻害している特定のシャントへの発熱集中という課題を解消するための、発熱を分散させる技術の検討を行った。既存の分散方式であるインターリーブPWM方式では、発熱が分散して最大発熱が軽減できるものの、多段構成時に制御帯域が低下するという問題が明らかとなった。インターリーブPWM方式が時間方向の制御であることに着目し、空間方向で制御を行うことで段数に依存した性能低下が発生しないDDSC方式を考案した。24段構成時には従来方式と比較して最大発熱が1/7以下と大幅に発熱が低減できる見込みである。実機評価でも多段化による制御帯域の低下がないことを確認した。この方式の採用によって、発熱の分散と制御帯域の両立が可能となり、装置の軽量化が実現できる。

参 考 文 献

- (1) Kuwajima, S., et al.: Digital sequential shunt regulator for solar power conditioning of engineering test satellite(ETS-V), Power Electronics Specialists Conference 1988(PESC '88), IEEE (1988)
- (2) 岡村敏男: 電力制御器, 日本国公開特許公報, 特開2014-71554

社会ニーズに応えるモータ駆動制御技術の進化と展望

佐竹 彰*
 山崎尚徳*

Progress and Future Prospect of Motor Drive Technology for Needs of Society

Akira Satake, Hisanori Yamasaki

要 旨

モータと電力変換器を組み合わせたドライブシステムは、社会生活や産業活動に欠かせないキーコンポーネントであり、空調機器、ファンポンプ、工作機器、エレベーター、鉄道、電気自動車等、あらゆる大小の産業システムで用いられている。各業界で様々なニーズに対応するため、モータ制御技術による低コスト化と省エネルギー化が求められる。

低コスト化に対応する技術として、モータの位置センサをなくすセンサレス方式の最新技術であるセンサレスサーボ技術、及び大容量モータを複数の標準サイズインバータで駆動する多重巻線モータ駆動技術等がある。また省エネルギー化技術としては、鉄道車両駆動用途におけるSiC（シリコンカーバイド）適用インバータ、及び永久磁石同期電動機向けの駆動制御技術等がある。

センサレスサーボ技術は、制御によってセンサ及びセンサ配線を廃し、システムの低コスト化を実現するものであり、一部制御定数についてはセンサレスシステム用のオートチューニング技術も開発され、装置立ち上げの時間的コストの削減にも寄与している。

多重巻線モータを複数の変換器で駆動する場合、巻線間の相互干渉が制御に悪影響を与えるため、その非干渉制御が、トルク制御応答性確保の鍵となっている。

フルSiC適用鉄道車両用主回路システムでは、SiCを使いこなす変換器設計と電動機設計によって、大幅な省エネルギー化が達せられた。回生制御の安定性確保や低騒音化などと併せ、制御技術が最終製品に貢献している。



センサレスサーボ
 (2014年R&D100受賞)



フルSiC適用鉄道車両用主回路システム
 (2015年経済産業大臣賞受賞)

低コスト・省エネルギーに資する三菱電機のモータ駆動システム製品

センサレスサーボは、PM(Permanent Magnet)モータの磁極位置センサレス制御技術によってセンサをなくし、低コストのサーボシステムを実現した。フルSiC適用鉄道車両用主回路システムは、電力変換装置を小型・大出力化し、回生トルクを高めたモータ設計との組合せで、最大40%の省エネルギーを達成した。SiCパワーモジュールの開発の一部は、国立研究開発法人新エネルギー・産業技術総合開発機構(NEDO)の委託研究として実施したものである。

本稿では、低コスト化に対応する技術として、モータの位置センサをなくすセンサレス方式の最新技術であるセンサレスサーボ技術、及び大容量モータを複数の標準サイズインバータで駆動する多重巻線モータ駆動技術について述べる。また省エネルギー化技術としては、鉄道車両駆動用途でのSiC適用電力変換器、及び永久磁石同期電動機(以下“PMモータ”という。)向けの駆動制御技術について述べる。

センサレスサーボ製品はセンサ(エンコーダ)を使用せずに、磁極位置を検出・制御するもので、PMモータのセンサレスベクトル制御がベースである。センサレスベクトル制御は、ドライブユニット内部にモータモデルを持ち、電圧・電流から磁束を演算する適応磁束オブザーバによって速度・位置を推定して制御を行うが、電圧が小さくなる低速域ではその推定が困難になる。そこで低速域では、モータに高周波電圧を注入し、発生する電流からモータのインダクタンスを検出して、その位置依存性(突極性)を利用することによって位置を推定する手法を用いる必要がある。

このようにセンサレスサーボでは2つの位置推定手法をモータ速度によって切り替えて使用する必要があるが、加重平均等の簡単な方式では、急加減速時の切替えて速度・位置信号の不連続性のためにショックが発生する場合があります、より高度な推定手法の組み合わせ方が求められる。図1はその一例である制御系の構成を示しており、オブザーバと

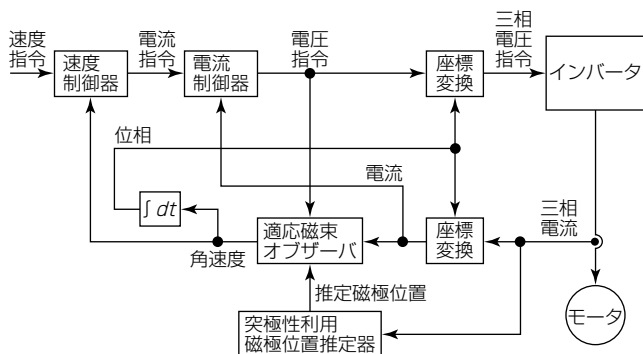


図 1. センサレスサーボ制御系の構成

突極性利用の位置推定器を組み合わせたものである⁽¹⁾。速度、位置の推定には基本的にはオブザーバを用いるが、突極性利用の位置推定器からはオブザーバに検出した推定磁極位置がアシスト信号として加えられる。このアシスト信号を用いてオブザーバ内部に磁束補正量を加えることによって、電圧が小さな低速域でもオブザーバの推定磁極位置を精度良く実際のモータ位置に追従させることができる。また磁束補正量の大きさを回転数に応じて可変にすることによって、低速域では突極性利用中心、高速域では電圧情報中心の位置推定が実現可能となる。

これらの技術によって製品化された当社のセンサレスサーボ製品は、革新的な技術開発に対して贈られるR&D100Awards(米国R&Dマガジン社主催)を2014年に受賞している。

PMモータのセンサレスベクトル制御で安定に大負荷運転を行うには、磁気飽和によるインダクタンス変化を把握する必要がある。パルス状の電圧を印加して発生する電流変化を見ることによってインダクタンスは検出可能であるが、過大な電圧を加えると過電流が発生する場合があった。そこでパルス幅の自動調整機能を開発し、定数不明の他社モータについても過電流を発生させずにインダクタンスを検出、定格150%トルクまでの安定運転が可能になった。

またセンサレスサーボの速度・位置制御系を高速かつ安定に制御するには、モータ回転軸に接続された負荷慣性の情報が必要になる。図2はセンサレスサーボ“E700EXシリーズ”に搭載されたオンラインオートチューニング技術の効果を示している⁽²⁾。この技術では、運転中にモータ回転軸に接続された負荷慣性を推定し、この推定した慣性を用いて速度・位置制御系を自動的に調整する。回転角センサを持たないため、慣性の推定には運転中の装置が加速度

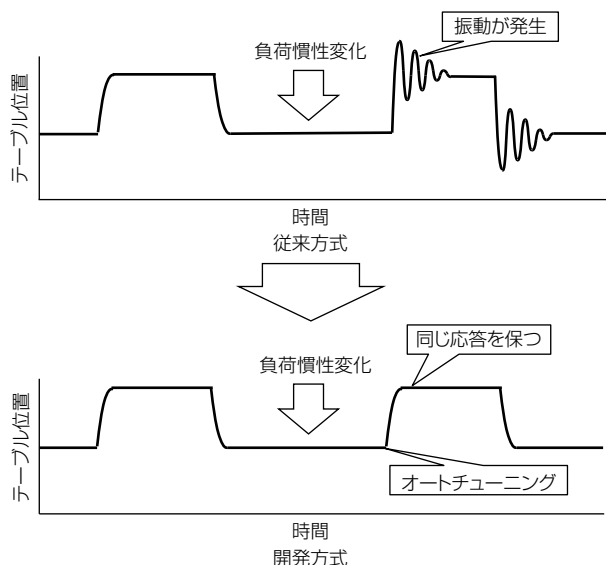


図2. オンラインオートチューニングの効果

変化したときのモータ速度・トルクの推定値を用いる。この技術によって、使用する装置に合わせた制御系の調整を事前に実施する必要がなくなり、また運転中に負荷慣性が変化する場合でも、安定した応答を実現している。

2.2 多重巻線モータ駆動技術

電動化された装置の能力拡大のニーズに対応して、モータ及びインバータの大容量化への要求が増加している。大容量のモータを複数のインバータで駆動する技術としては、リアクトルを用いた多重インバータ方式(図3(a))が知られているが、リアクトルのコストやサイズが課題となっていた。一方、多重巻線モータを複数のインバータで駆動する方式(図3(b))はこのような欠点がない反面、モータ内部での巻線間の結合によって相互に干渉作用が発生する場合があります。出力トルクを高応答に制御することができなかった。

この巻線間干渉は、各巻線での電圧と電流の関係で、通常のモータと同じ巻線インピーダンスに加えて、一方の電流が他方の電圧に影響を与える干渉成分が存在することによって発生する。これに対して、干渉成分をキャンセルする成分をあらかじめ出力電圧に加えておけば、干渉成分の影響を抑制することが可能になる。図4はその効果を示したもので、巻線間干渉によって電流制御が振動的になり応答が上がらない状態が、この抑制制御によって干渉成分の影響が緩和され応答が改善されていることが分かる⁽³⁾。この技術は大容量ドライブを始めとする各種装置に2016年度から展開されている。

2.3 SiC適用電力変換器向け駆動制御技術

従来の鉄道車両推進向け電力変換器は、パワー素子にSi(シリコン)を用いてきたが、近年、SiC(シリコンカーバ

イド)の適用が進んでおり、当社では、2012年に1.7kVハイブリッドSiC、2015年に3.3kVフルSiCを営業車両に投入してきた。一般に、SiCはSiと比較して低損失化が可能であり、半導体パッケージそのものの小型化、及び付帯する冷却器の小型化が可能となる。これによって、電力変換装置外形を従来のSi製と比較し、40~80%の小型・軽量化が可能となった⁽⁴⁾⁽⁵⁾⁽⁶⁾。モータの制御技術の観点からも、SiCの低損失特性を利用した提案が進められており、ここではPWM(Pulse Width Modulation)モードの多様化と大電流モータ設計による回生率の向上についての事例を述べる。

2.3.1 PWMモードの多様化

鉄道用インバータの設計では、冷却系機器の小型化、インバータ損失低減の観点から、スイッチング周波数の上限が決定される。従来は、スイッチング損失低減のため、加減速に応じて各種同期PWMモードを切り替え、高速回転域では同期1パルス運転としていたが、低損失のSiCを適用する場合、これらの制約が緩和可能であり、この利点を利用して全領域非同期PWM運転が適用された⁽⁴⁾。この例ではスイッチング周波数を従来の2倍程度に向上させ、全領域を非同期PWM運転とした。その結果、モータ電流の歪(ひず)みが低減され(図5)、高調波損失を最大40%削減し、磁歪(じわい)騒音も低減した。

2.3.2 大電流モータ設計による回生率の向上

一方、インバータに組み合わされるモータの性能設計では、2.3.1項の観点に加え、インバータ損失の観点から電流上限を考慮しつつトルク出力性能を確保する必要がある。SiC適用によってインバータ装置の大出力化(大電流化)が可能になるため、モータ側は定格磁束を下げ、トルクあた

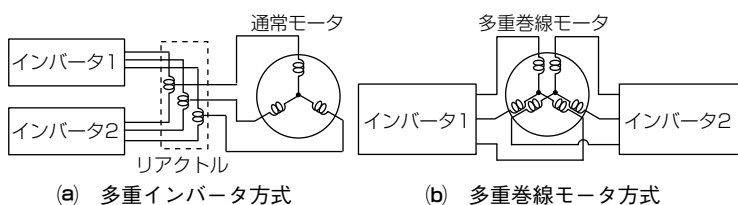


図3. 複数インバータによるモータ駆動方式

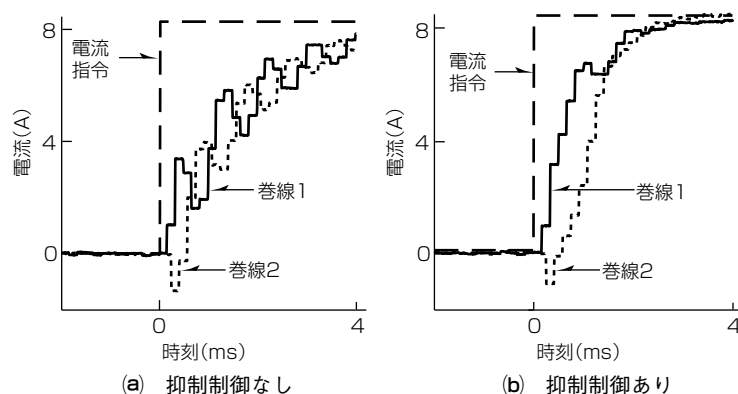
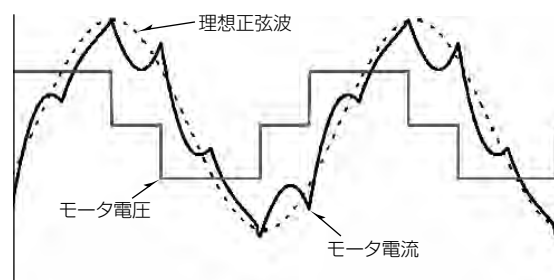
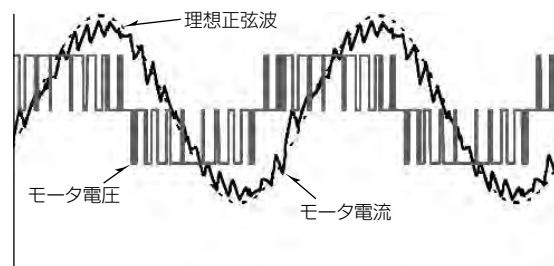


図4. 巻線間干渉の抑制制御



(a) 従来の同期1パルス運転



(b) 非同期PWM運転

図5. スwitchング周波数向上による電流歪みの改善

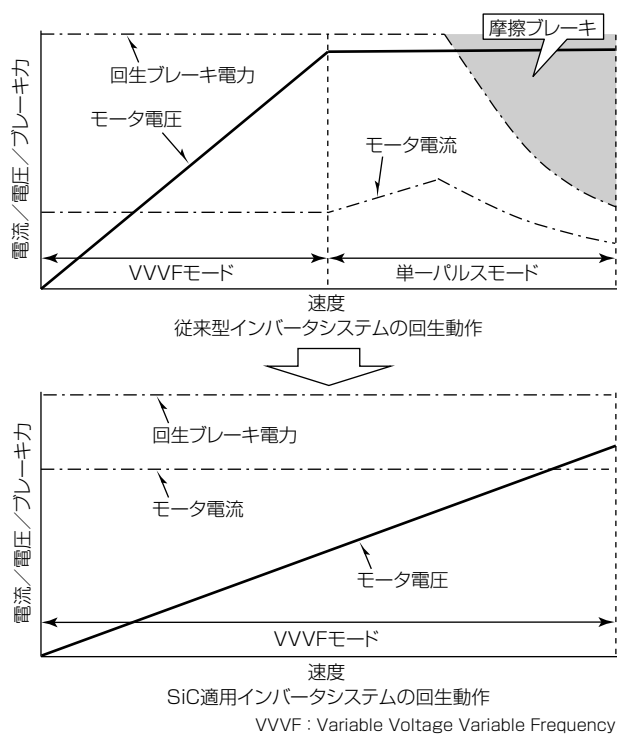


図6. 回生ブレーキ性能設定の比較

りの電流を増加させる設計が可能となる。これはモータのインピーダンスを低減させる設計と等価であり、高速域に存在するトルク出力可能曲線(停動トルク特性)をより高速域に移し、回生トルク出力範囲を拡大できることを意味する。この利点を活用した鉄道車両用ドライブ装置⁽⁵⁾では、従来、機械摩擦ブレーキとしていた運転領域を電動機回生ブレーキでカバーし、停車頻度の高い地下鉄・在来線のランカーブでは最大40%の省エネルギー化を実証した(図6)。なお、回生率向上の効果を最大化するためには、パンタ点電圧の上昇を抑制する制御系を高精度かつ高応答に設定し、過電圧系の保護を発生させず運転継続することが肝要であり⁽⁷⁾、モータトルクと架線電圧の連携制御技術も、省エネルギーに貢献している。

2.4 鉄道車両向けPMモータへの対応

鉄道車両では複数モータを1台のインバータで並列駆動可能な誘導モータが標準的に用いられるが、近年、省エネルギーを目的にPMモータの適用が一部鉄道事業者から進められている。当社も開発を進め、鉄道車両PMモータ用インバータを製品化した⁽⁸⁾。PMモータでの磁極位置センサレスベクトル制御では、極低速域で磁極位置を検出するために高周波電圧を印加する際に、独特の磁歪騒音が発生する場合があるが、磁極位置推定の機能を確保できる範囲でPWM電圧波形をランダム操作することで聴感を改善している(図7)。鉄道用途に限らず、PMモータのセンサレス制御とトルク制御では、詳細なモータ回路定数を必要とするため、定数測定技術や制御調整技術は今後とも経験の蓄積が必要である。

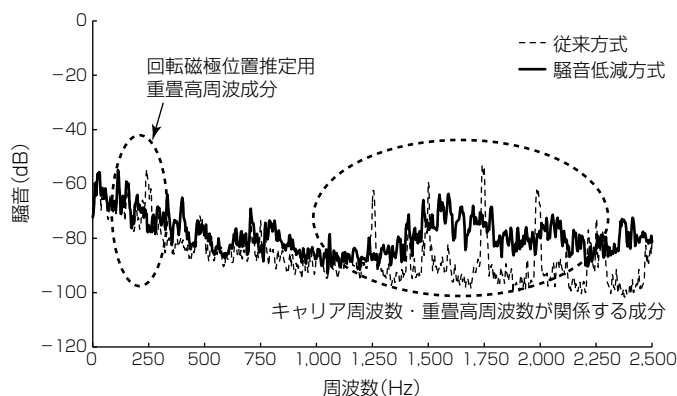


図7. 極低速センサレス制御の高周波重畳機能の低騒音化

3. む す び

近年のドライブ装置での低コスト化ニーズと省エネルギーニーズに応えた制御技術の事例を述べた。ドライブ製品は複数事業それぞれで基幹製品の一翼を担っており、開発のシナジーが期待できる技術要素も多いが、各事業、市場に固有のニーズやその重み付け、優先順位が存在する。社会ニーズの多様化、高度化に柔軟に応えるために、制御技術による製品機能確保・向上を継続的に実施していく。

参 考 文 献

- (1) 伊藤正人, ほか: 突極情報を併用した適応磁束オブザーバによるIPMモータの位置センサレス制御, 電気学会研究会, MD-16-077 (2016)
- (2) センサレスサーボ向け制御系オートチューニング技術, 三菱電機技報, 91, No.1, 31 (2017)
- (3) Satake, A., et al.: Design of Coupling Cancellation Control for a Double-winding PMSM, IEEJ Journal of Industry Applications, 6, No.1, 29~35 (2017)
- (4) 根来秀人, ほか: SiCパワーモジュール適用鉄道車両用高効率インバータシステム, 電気学会産業応用部門全国大会, 1-O1-5, 65~68 (2012)
- (5) 中口勝己, ほか: DC1500V架線対応フルSiC適用VVVFインバータ装置実証結果について, 鉄道車両と技術, No.225, 10~14 (2015)
- (6) 菅原徹大, ほか: SiCパワーモジュールの主回路素子への適用技術, 三菱電機技報, 90, No.9, 517~520 (2016)
- (7) 河野洋一, ほか: 車両の省エネ技術の適用と具体的な効果, 電気学会産業応用部門全国大会講演論文集, 5-S1-6, 21~26 (2016)
- (8) 山崎尚徳, ほか: 鉄道車両用永久磁石電動機の駆動制御技術の開発と今後の展望, 三菱電機技報, 90, No.9, 513~516 (2016)

EV用パワーコンディショナの制御技術

奥田達也* 泉 喜久夫*
 檜垣優介* 土本直秀**
 嘉藤貴洋*

Control Technology of Power Conditioning System for Electric Vehicle

Tatsuya Okuda, Yusuke Higaki, Takahiro Kato, Kikuo Izumi, Naohide Tsuchimoto

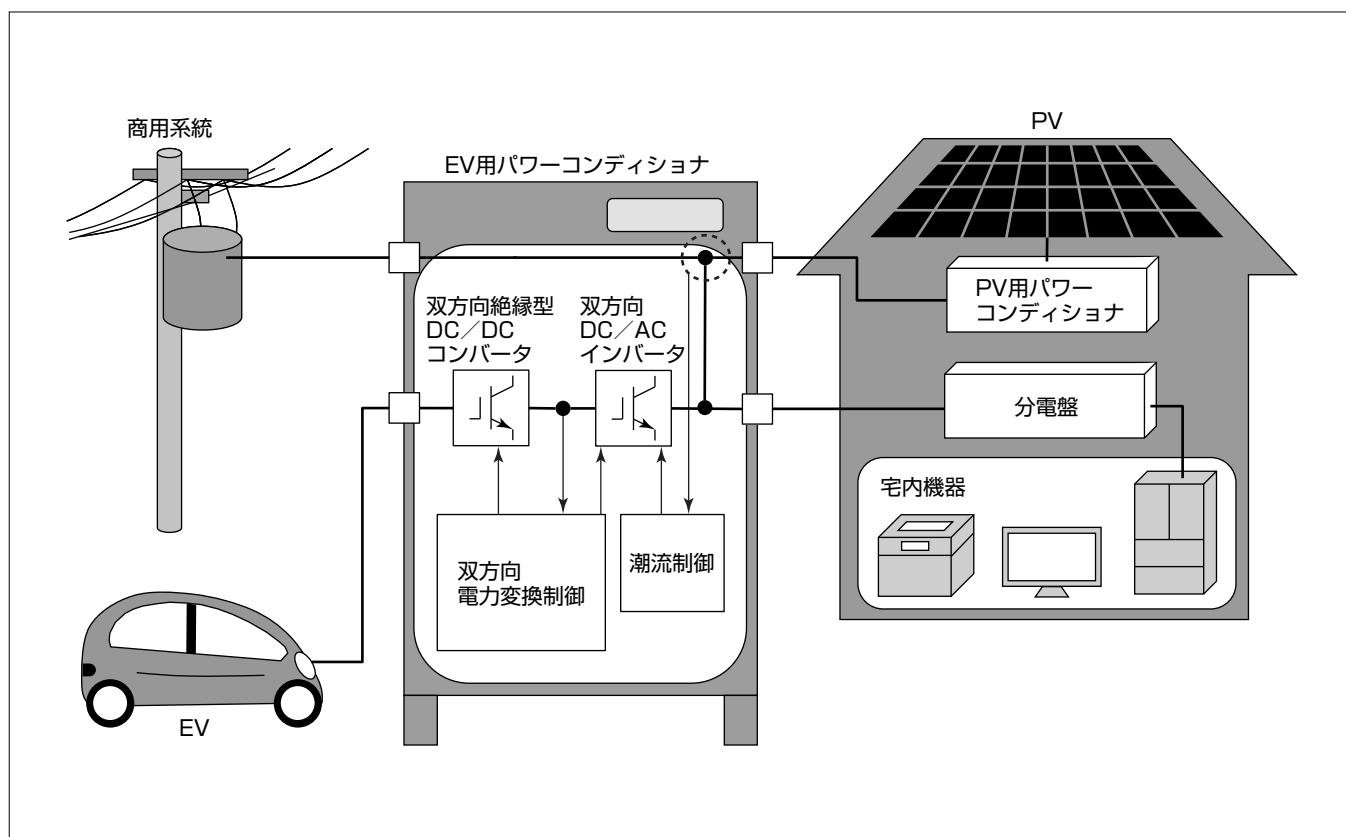
要 旨

東日本大震災以降、災害等の停電時の非常用電源として、また、夏場・冬場などの電力消費のピーク時の電力供給不足を補うシステムとして、太陽光発電システム(PV)と蓄電池を併用するシステムが注目されている。PVと蓄電池を併用するシステムでは、蓄電池コストが高い、蓄電池容量が少ないといった課題があった。

三菱電機は、商用系統やPVと連携しながら電気自動車(EV)に搭載された大容量蓄電池の充放電が可能な、EV用パワーコンディショナ“SMART V2H”を商品化した⁽¹⁾。EV用パワーコンディショナは、PVの発電電力とEVの蓄電池電力、商用電力を同時に制御することができるため、生活スタイルに合わせた電力の最適利用が可能となる。また、停

電時は、PVの発電電力を優先的に使用しつつ、EVから宅内機器に給電するため、宅内の通常コンセントから長時間の電力使用が可能となる。

今回、①宅内機器の消費電力やPVの発電電力が急変した場合でも電力供給が停止することなくEVの充放電の切替えが可能なシームレス充放電技術、②EVから商用系統への逆潮流を防止しつつ売買電力を制御可能な電力需給制御技術、③停電時でも宅内機器に安定的に給電する自立運転時PV連携技術を開発した。これによって、EVとPVを活用した商用電力消費のピークシフトや電力の自給自足などの電力最適利用や、停電時の宅内機器への電力安定供給を可能とした。



EV用パワーコンディショナ“SMART V2H”のシステム構成

EV用パワーコンディショナは、双方向絶縁型DC/DCコンバータと双方向DC/ACインバータを搭載している。EV・PV・商用の3種類の電力をモニターして自動で最適制御することで、EVの倍速充電機能に加え、商用電力消費のピークシフトや電力の自給自足など、電力の有効利用を可能とした。また、停電時でも、EVとPVを連携動作させることで、PVの発電電力の有効利用が可能となり、宅内機器の長時間使用を可能とした。

1. ま え が き

東日本大震災以降、災害等の停電時の非常用電源として、また、夏場・冬場などの電力消費のピーク時の電力供給不足を補うシステムとして、PVと蓄電池を併用するシステムが注目されている。PVと蓄電池を併用するシステムでは、蓄電池コストが高い、蓄電池容量が少ないといった課題があった。

そこで当社は、EVに搭載された大容量の蓄電池を有効利用するため、平常時のEV・PV・商用電力の同時使用と、停電時の宅内機器への電力安定供給が可能なEV用パワーコンディショナ“SMART V2H”を商品化した。

EV用パワーコンディショナに必要となる基本機能は次のとおりである。

- (1) EVと商用系統との電氣的絶縁
- (2) EVの充電動作と放電動作のシームレスな切替え
- (3) EVから商用系統への電力流出(逆潮流)防止
- (4) 停電時の宅内機器への長期間の電力安定供給

本稿では、EV用パワーコンディショナのシステム構成と、基本機能を実現するための制御技術について述べる。

2. EV用パワーコンディショナ

2.1 システム構成

図1に、EV用パワーコンディショナ(EV-PCS)のシステム構成を示す。EV-PCSには、出力6kWの双方向絶縁型DC/DCコンバータと双方向DC/ACインバータが搭載されている。EVとは、CHAdemo^(注1)とV2H DC版に準拠した専用コネクタ付きケーブルによって接続される。太陽電池とは、PV用パワーコンディショナ(PV-PCS)を介して、EV-PCSの交流電圧出力部に接続される。電力会社の商用系統とは、主幹漏電ブレーカ経由で、宅内機器とは住宅用分電盤経由で、交流電圧出力部にそれぞれ接続される。

システム操作は、宅内に設置されるリモコンで行う。商用系統が正常な場合、EVとPVは系統連系運転を行い、EV・PV・商用の3つの電力を同時に制御する。停電など商用系統が異常な場合、自立運転切替え開閉器によって商用系統から宅内機器を切り離し、EVとPVを連携動作さ

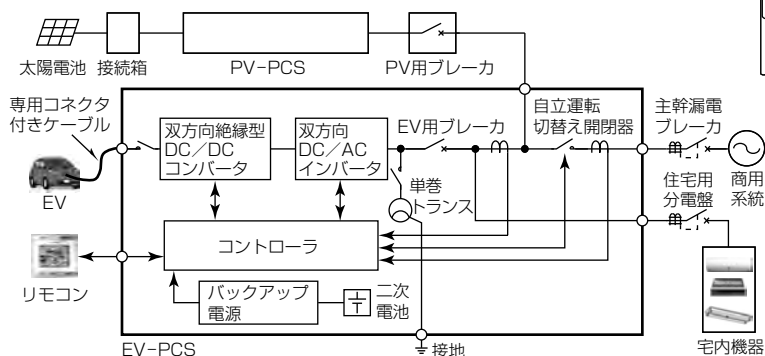


図1. EV-PCSのシステム構成

せることで、宅内機器に給電する。

(注1) CHAdemoは、東京電力(株)の登録商標である。

2.2 運転モード

EV-PCSには、電力をできるだけ自給自足して環境配慮を優先するグリーンモード、電力使用料金を抑えて経済性を優先するエコノミーモード、停電時にPVとEVの電力ではば平常時並みの電力使用ができる自立運転モードの3つの運転モードを搭載している。グリーンモードとエコノミーモードは、商用系統と連系運転する系統連系運転モードで、EV充電、買電最小、余剰売電、売電最大のいずれかの運転を行う。

図2にEV-PCSの運転モードを示す。EV充電は、宅内機器の消費電力をPVの発電電力と商用系統からの買電電力で賄うとともにEVに充電する(図2(a))。買電最小は、宅内機器の消費電力をPVの発電電力とEVからの放電で賄い、商用系統からの買電電力を最小にする。PVの発電電力が宅内機器の消費電力を上回る場合は、PVの余剰電力をEVに充電(図2(b))。余剰売電は、宅内機器の消費電力をPVの発電電力で賄い、余った電力は全て商用系統へ売電する。PVの発電電力が宅内機器の消費電力より少ない場合は、不足電力をEVが放電する(図2(c))。売電最大は、宅内機器の消費電力はEVからの放電を優先し、PVの発電電力をなるべく多く商用系統へ売電する(図2(d))。

自立運転は、停電など商用系統に異常が発生した場合、商用系統から切り離して、宅内機器の消費電力をPVの発電電力とEVからの放電で賄う。PVの発電電力が宅内機器の消費電力を上回る場合は、PVの余剰電力をEVに充電するため、PVの発電電力を最大限に有効利用することが可能となる(図2(e))。

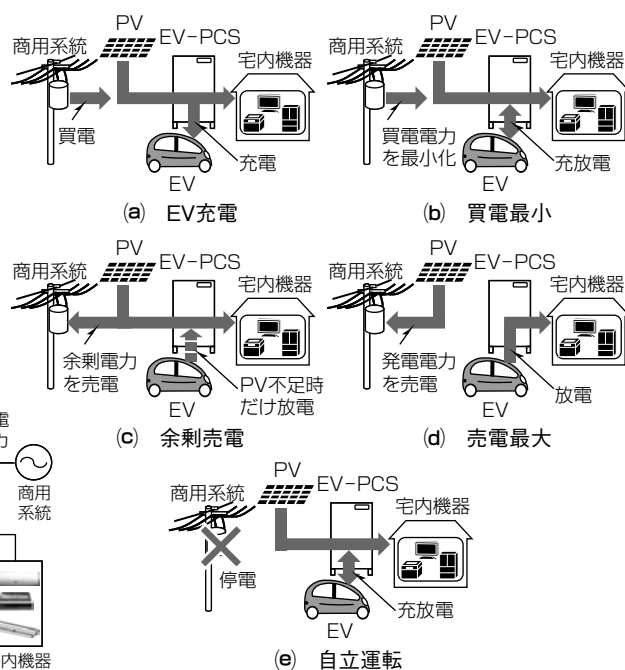


図2. EV-PCSの運転モード

3. シームレス充放電制御技術

EV-PCSは宅内消費電力やPVの発電電力の急峻(きゅうしゅん)な変動に対応して、EVの充電動作と放電動作をシームレスに切り替えて制御する必要がある。そこで、EVと商用系統を絶縁する双方向絶縁型DC/DCコンバータでの、当社独自のシームレス充放電制御技術を開発した⁽²⁾。

3.1 双方向絶縁型DC/DCコンバータ回路

双方向絶縁型DC/DCコンバータの回路構成は、図3

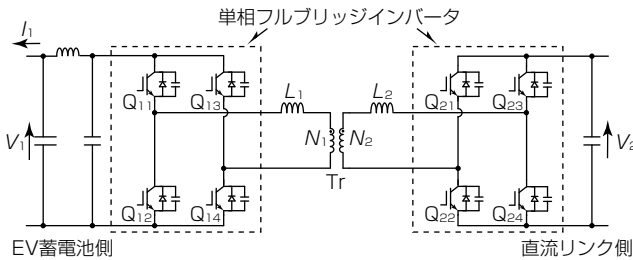


図3. 双方向絶縁型DC/DCコンバータの回路構成

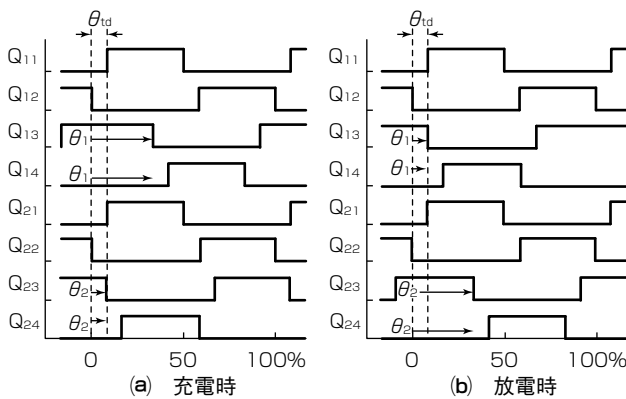


図4. ゲート駆動仕様

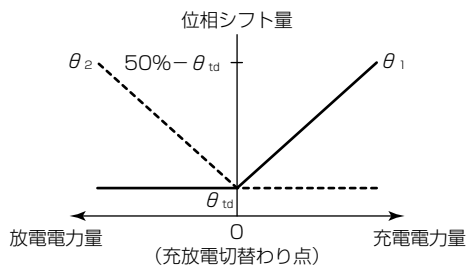


図5. 位相シフト仕様 ($V_1 \cdot N_2 = V_2 \cdot N_1$)

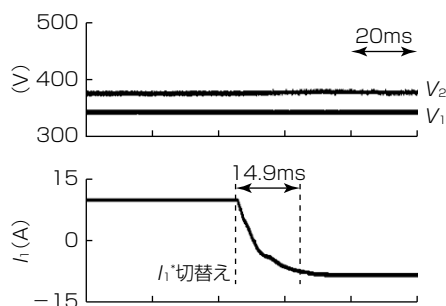


図6. 充放電切替動作の実機検証結果

に示すとおり、EV蓄電池側とDC/ACインバータとの直流リンク側に単相フルブリッジインバータを備えたデュアルアクティブブリッジ(DAB)回路をベースとする。各半導体 $Q_{11} \sim Q_{24}$ にはターンオフ損失を低減するために、並列にロスレススナバコンデンサを接続する。また、絶縁トランス Tr の両端には高周波リアクトル L_1 と L_2 を備える。伝送側のフルブリッジインバータでは、 L_1 と L_2 はロスレススナバコンデンサとの共振リアクトルとして動作して、スイッチング損失を低減する。整流側のフルブリッジインバータでは、 L_1 と L_2 は昇圧リアクトルとして動作し、動作電圧範囲を拡大する。

3.2 動作原理

図4に $Q_{11} \sim Q_{24}$ のゲート駆動仕様を示す。 $Q_{11} \sim Q_{24}$ のオンデューティは、50%からデッドタイム θ_{td} を差し引いた一定の値で駆動する。半導体 Q_{11} と Q_{12} 、及び Q_{21} と Q_{22} のゲートタイミングを同期させる。さらに、 Q_{13} と Q_{14} の位相を Q_{11} と Q_{12} を基準に θ_1 だけシフトし、 Q_{23} と Q_{24} の位相を Q_{21} と Q_{22} を基準に θ_2 だけシフトする。この3つのゲート駆動仕様によって、EV蓄電池側と直流リンク側で対称な位相シフト制御を実現する。

図5に $V_1 \cdot N_2 = V_2 \cdot N_1$ となる場合の位相シフト量 θ_1 と θ_2 の仕様を示す。 $\theta_1 = \theta_2 = \theta_{td}$ の条件では両フルブリッジインバータともに同位相で対角素子がONとなり、電力は伝送されず、充電と放電の切り替わり点となる。EV蓄電池に充電する場合は、 Q_2 を最小値 θ_{td} に固定して θ_1 の位相シフト量を増加させる。EV蓄電池から放電する場合は、 Q_1 を最小値 θ_{td} に固定して θ_2 の位相シフト量を増加させる。このように、 θ_1 又は θ_2 を連続的に変化させて、EV蓄電池の充放電電力をシームレスに制御する。

3.3 実機検証

図6に双方向絶縁型DC/DCコンバータの充放電切替動作の実機検証結果を示す。EV蓄電池電圧を350V、直流リンク側電圧を380Vとして、EV蓄電池の充放電電流指令値 I_1^* を+10A(充電)から-10A(放電)にステップに切り替えた。図6から、指令値の変更後、14.9msで充電動作から放電動作にシームレスに切り替わることを確認した。

4. 電力需給制御技術

4.1 系統連系運転時の制御

太陽電池の発電電力は商用系統への逆潮流が認められており、余剰電力を売電することができるが、EV蓄電池から商用系統への逆潮流は認められていない。そこで、EV蓄電池の逆潮流を防止しつつ、EVの蓄電池電力とPVの発電電力、商用電力を混ぜて使用できる電力需給制御技術を開発した⁽³⁾。

図7に系統連系運転時の制御構成を示す。双方向絶縁型DC/DCコンバータは直流リンク電圧制御、双方向DC/ACインバータは商用系統の売買電力制御とEV蓄電池の逆潮流抑制制御を行う。宅内機器の消費電力が急変したと

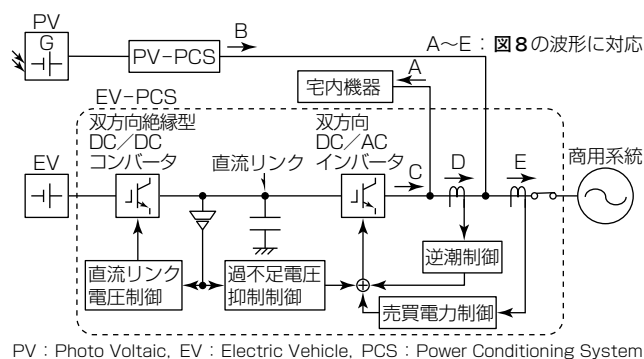


図7. システム連系運転時の制御構成

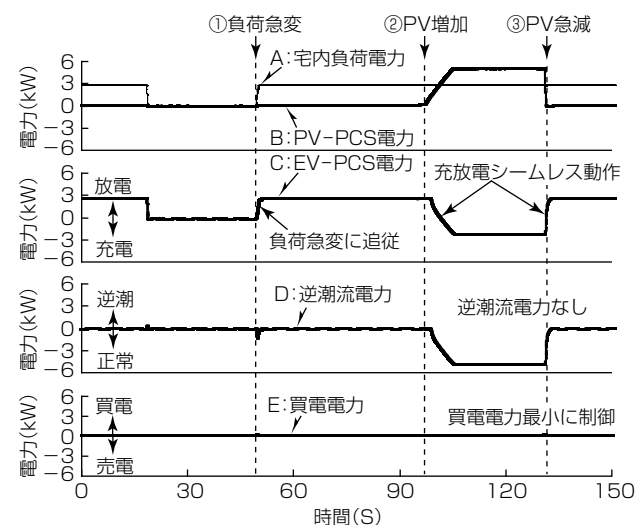


図8. システム連系運転時の動作波形

きや、EV蓄電池の充放電電力が制限されたときでも安定動作させるため、直流リンク電圧があらかじめ設定した上下限いきい値に達するとインバータの出力電力を調節して直流リンク電圧を制御する、過不足電圧抑制制御を設けた。

図8に、買電最小運転モードで、宅内機器の消費電力とPV発電電力を急変させたときの動作波形を示す。EV-PCSが停止することなく、シームレスな充放電動作ができることを確認した。また、EV蓄電池から商用系統への逆潮流を防止しつつ、商用電力を制御できることを確認した。

4.2 自立運転時の制御

商用系統から切り離れた状態で、宅内機器を長時間使用するためには、PVの発電電力を最大限に有効利用しつつ、宅内機器に電力を安定供給する必要がある。そこで、EV-PCSは電圧源として商用系統と同じ周波数の電圧を出力し、PV-PCSは最大電力追従制御を行う構成とした。

図9に自立運転時の制御構成を示す。双方向絶縁型DC/DCコンバータは直流リンク電圧制御を、双方向DC/ACインバータは交流電圧制御を行う。電力変動発生時の安定動作のため、交流出力電流の過電流抑制制御と直流リンク電圧の不足電圧抑制制御を設けた。

図10に、自立運転時に6kWの宅内機器を投入したとき

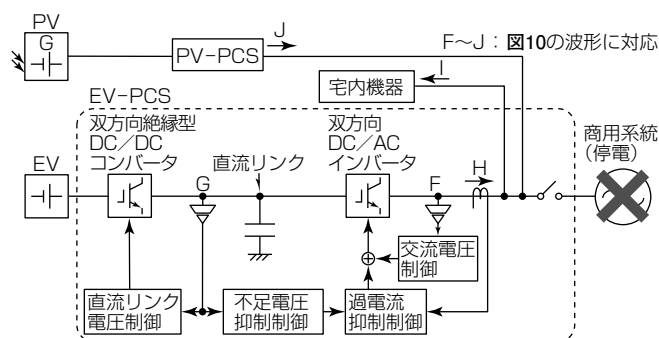


図9. 自立運転時の制御構成

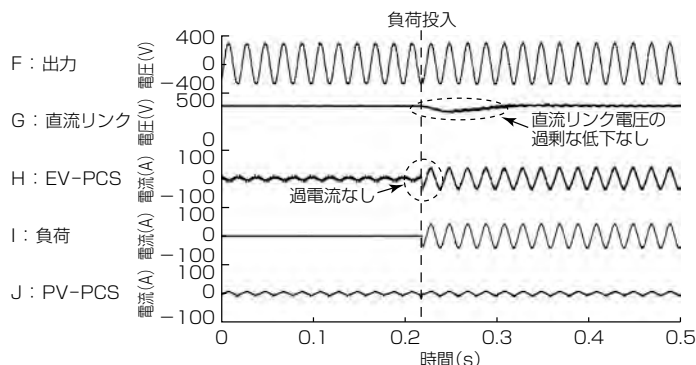


図10. 自立運転時の動作波形

の動作波形を示す。PVの発電電力は1kWとした。消費電力が急増しても、EV-PCSは過電流や直流リンク電圧の過剰な低下が生じることなく、充電動作から放電動作にシームレスに切り替わり、宅内機器への電力安定供給が可能であることを確認した。

5. む す び

EV用パワーコンディショナは、PVの発電電力とEVの蓄電池電力、商用電力を同時に制御することができるため、生活スタイルに合わせた電力の最適利用が可能となる。また、停電時はPVの発電電力を優先的に使用しつつ、EVから宅内機器に給電するため、宅内の通常コンセントから長時間の電力使用が可能となる。今後、接続対応車種の拡大や系統連系の型式認証取得、設置性向上を行うことで、再生可能エネルギーやエコカーの更なる普及拡大を促進し、低炭素社会の実現に貢献していく。

参 考 文 献

- (1) 土本直秀, ほか: PV・EV連携パワーコンディショナ, 三菱電機技報, **87**, No.9, 525~528 (2013)
- (2) 近藤亮太, ほか: 電気自動車充放電用双方向絶縁型DC/DCコンバータの提案と動作検証, 電気学会論文誌(D), **136**, No.1, 61~70 (2016)
- (3) 嘉藤貴洋, ほか: EV用パワーコンディショナの開発, 平成27年電気学会全国大会予稿集, **4**, 240~241 (2015)

電力貯蔵を支える蓄電デバイスの 使いこなし技術

福本久敏*
 和田敏裕*
 塩田 久*

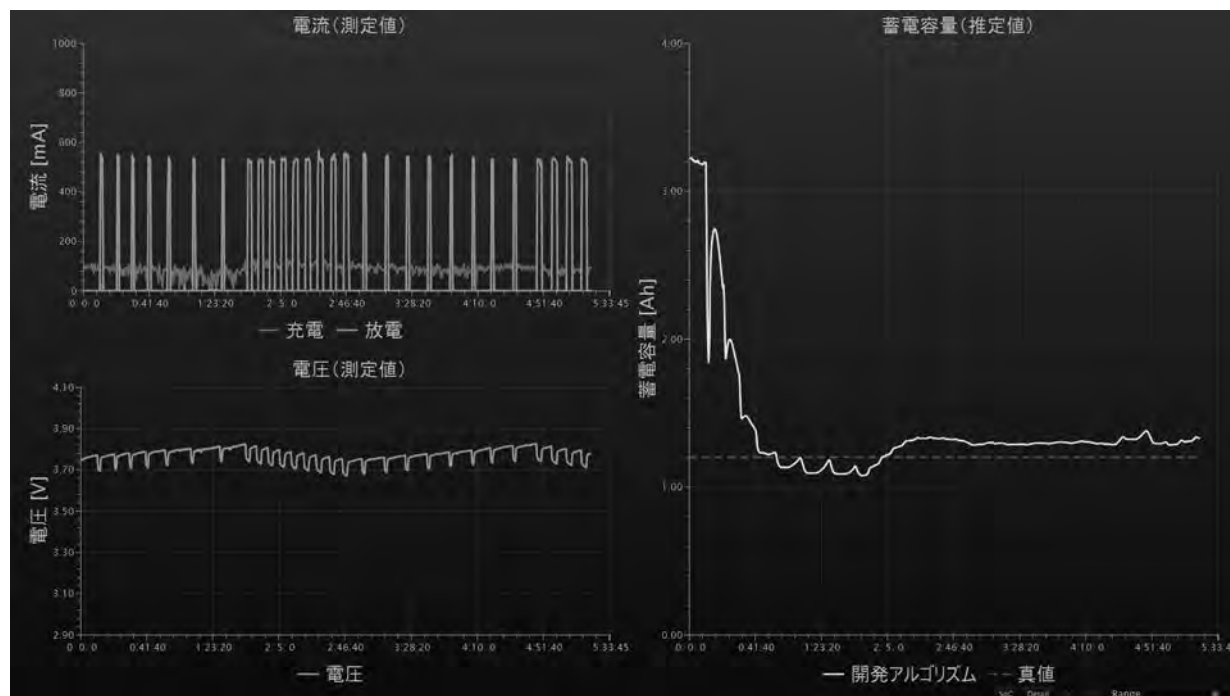
Batteries Management Technology for Electrical Energy Storage Systems

Hisatoshi Fukumoto, Toshihiro Wada, Hisashi Shiota

要 旨

蓄電デバイスは、電力を貯蔵して利用する機器・システムのキーパーツである。蓄電デバイスを利用した機器・システムの性能を最大化するためには、種々ある蓄電デバイスの特長、特性及び限界を知り、パワーエレクトロニクスを用いて使いこなし技術が求められている。リチウムイオン電池、ニッケル水素電池、鉛蓄電池、電気二重層キャパシタが、現在主に用いられている蓄電デバイスである。蓄電デバイスを利用する機器の使用環境や使用目的によって、評価すべき性能信頼性や安全性の項目は異なる。蓄電デバイスの信頼性・安全性評価では、蓄電デバイス内部の様子を観察・測定する工夫がなされている。参照電極を挿入し、正負極電位を分離測定する手法や電解液濃度変化を追跡す

る手法、蓄電デバイスの使用時に流れる電流と電圧損とともに内部抵抗に起因するジュール熱を観測する手法などがある。また、蓄電デバイス利用システムの効率的な運用と信頼性向上を図るため、実使用状態での蓄電デバイスの健全性を高精度に診断する技術が求められている。要旨の図は蓄電池容量のリアルタイム推定例である。蓄電池の電圧と電流から2種類の手法で推定した2つの蓄電池残量を比較し、蓄電容量、内部抵抗、電流値誤差の修正・適正化を繰り返すことで、最終的に残量を1%以下の精度で推定する。この手法は蓄電システムを止めずに精度良く残量を推定できるため、自動車や産業用途システムへの適用が期待されている。



リアルタイム推定アルゴリズムによる蓄電容量推定例

蓄電デバイスのオンライン診断技術

使用中のリチウムイオン蓄電池等の蓄電デバイスから比較的簡便に取得できる電流と電圧情報から蓄電デバイスの状態を表すパラメータをリアルタイムに算出・推定し、診断に供する技術である。蓄電池全体のシステムが2つの線形な部分システムに分解できることに着目し、適応フィルタを用いる2つの推定システムで相互に推定とパラメータ修正を繰り返し、残量を誤差1%以下で推定しつつ、同時に蓄電容量と内部抵抗を推定できる。

1. ま え が き

昨今の省エネルギーの推進や再生可能エネルギーの導入拡大に伴い、電気エネルギーを作り、送り、使う各シーンで電気を効率よく無駄なく扱うために、電力貯蔵技術が求められている。電気エネルギーをほかのエネルギー形態に変換して貯蔵する電力貯蔵には、貯蔵エネルギーの形態によって、揚水や圧縮空気の様な機械的貯蔵、蓄熱体や温水に貯(た)める熱的貯蔵、水素やメタンなど燃料に変換する化学的貯蔵、電池等の蓄電デバイスを用いる電気化学的貯蔵がある。蓄電デバイスを用い、パワーエレクトロニクスを利用する機器・システムは、風力発電、太陽光発電の変動対策や需要家の負荷平準化設備、オフィス・データセンターのバックアップ電源、ハイブリッド車、電気自動車、電車等の移動体電源、携帯電話やパソコン、コードレスクリーナー等々発電機から民生用途まで広く社会で用いられている。

蓄電デバイスを利用したこれらの機器・システムの性能を最大化するために、種々ある蓄電デバイスの特長、特性及び限界を知り、パワーエレクトロニクスを用いて使いこなす技術が求められている。

本稿では、蓄電デバイスの特長、特性、限界を知り信頼性・安全性を評価する技術や蓄電デバイスの内部状態を測定評価する技術、蓄電デバイスの性能診断をオンラインで行う技術など蓄電デバイスの使いこなし技術の一端について述べる。

2. 蓄電デバイスの特長と特性

2.1 蓄電デバイスの特長

表1にパワーエレクトロニクス機器に利用されている主な蓄電デバイスを示す。リチウムイオン電池は、ほかの蓄電デバイスと比較して小型で軽量という特長がある。そのためノートパソコンやスマートフォンなどの携帯機器、電気自動車やハイブリッド車等の自動車用電源として使用される。最近では再生可能エネルギーの大量導入に伴う電力系統の変動対策や需要家の負荷平準化用途への適用も拡大している。エネルギー密度が高いリチウムイオン電池は可燃性の有機溶媒を電解液として使用しているため、万一制

御不能に陥った場合は、火災等の重大事故につながる可能性がある。そのため、事故を回避する安全対策を機器・システム設計に盛り込むことが求められる。ニッケル水素電池のエネルギー密度はリチウムイオン電池に劣るが、電解液がアルカリ水溶液のため不燃性で、かつ過充電に強いため安全性は高い。鉛蓄電池は、質量エネルギー密度は低く過放電に弱い、安価で過充電には強い、UPS(Uninterruptible Power Supply)などの非常用電力源や自動車用として、現在も世界中で高いシェアを占めている。最近、自動車のアイドリングストップ用に充放電サイクル性に優れた電池も登場した。電気二重層キャパシタは、電気化学反応を伴わない、電極表面へのイオンの吸着脱離によって充放電する蓄電デバイスである。エネルギー密度は電池に劣るが、大電力の高速充放電が可能である。瞬低補償装置や自動車のアイドリングストップへの適用例がある。

2.2 蓄電デバイスの特性評価

蓄電デバイスはその種類によって適正な用途が異なり、また同じ種類でも、構造や使用材料によって特性が異なる。蓄電デバイスを利用するパワーエレクトロニクス機器・システムの設計を進める上で蓄電デバイスの特性を十分に把握することが重要である。

蓄電デバイスの特性評価は、性能信頼性評価と、安全性評価の2つに大別することができる。性能信頼性評価は、蓄電デバイスの通常の使用範囲で電気特性を評価する手法で、蓄電容量や内部抵抗、入出力特性などの蓄電デバイスの基本性能を、電圧、電流、温度を主なパラメータとして試験を行う。初期の基本性能の評価だけでなく、機器の使用条件で性能が、経時的にどのように変化するかを評価する充放電サイクル試験などの寿命試験も、蓄電デバイスの信頼性を評価するために重要な手法である。製品の使用期間内での信頼性を評価するためには、長期間の充放電試験を、数多くの条件に対し実施する必要がある。そのため、製品と同じ使用環境での試験と並行し、温度による加速評価を取り入れ効率化が図られる。

安全性評価は過充電、過放電、過昇温、短絡、破壊など、蓄電デバイスが、通常使用の範囲外に置かれた場合の挙動(発熱、破裂、発火など)を評価する。特に、

携帯機器や車両に搭載される蓄電デバイスは、定置用システムと比べて、落下や衝突などの外力による破壊や、加熱など、異常な環境にさらされる可能性が高いため、これらを想定した事前の安全性評価が重要となる。

蓄電デバイスを利用する機器の使用環境や使用目的によって、評価すべき性能信頼性や安全性の項目は異なる。そのため、電気用品安全法などの法規やISO、IEC(International Electrotechnical Commission)、UN(United

表1. 主な蓄電デバイス

種類	リチウムイオン電池	ニッケル水素電池	鉛蓄電池	電気二重層キャパシタ
電極材料/電解液	炭素、遷移金属酸化物/有機電解液	ニッケル化合物、水素吸蔵合金/アルカリ水溶液	鉛/硫酸	炭素/有機電解液又は硫酸
用途	携帯機器(パソコン、スマートフォン)、xEV、電力貯蔵	乾電池代替、HEV、電力貯蔵	電力貯蔵・非常用電源、エンジン始動	負荷変動、自動車ISS
体積エネルギー密度(Wh/L)	200~400	150~300	90	~5
質量エネルギー密度(Wh/kg)	100~160	60~80	35	~5
出力密度(W/kg)	400~3,000	150~2,000	100~200	>1,000
寿命(サイクル)	600~5,000	1,000~1,500	300~1,500	>10,000

EV: Electric Vehicle, HEV: Hybrid EV, ISS: Idling Stop System

Nations Recommendations on the Transport of Dangerous Goods), UL(Underwriters Laboratories)やJISなどの規格では、蓄電デバイスを利用する機器の種類ごとに、評価試験方法が定められている。これらの法規や規格に準拠した評価結果は、蓄電デバイスを製造するメーカーから入手することもでき、各社のデバイスの性能比較に有用である。ただし、これらの標準的な試験方法だけで機器の設計や信頼性が担保されるわけではない。機器の性能信頼性、安全性の評価には、その使用状態に則した評価が重要となる。

三菱電機はスティッククリーナーのような家庭用製品から、人工衛星のような宇宙機器まで幅広い分野の製品に蓄電デバイスを搭載している。規格化されていない評価が必要な場合も多く、このような製品独自の評価については、社内で評価できる体制を確立している。

3. 蓄電デバイスの内部状態評価技術

鉛蓄電池やリチウムイオン電池などの蓄電デバイスは、電気エネルギーと化学エネルギーを相互に変換する仕組みである。この変換が進行する過程で、蓄電デバイスを構成する電極、セパレータ、電解液等の材料や構造に生じた変質の積み重なりが、電池容量等の蓄電デバイス性能の低下につながると考えられている⁽¹⁾⁽²⁾。

蓄電デバイス内部の電極や電解液の状態変化の様子を観察・測定するために、様々な工夫がなされている。例えば、リチウムイオン電池の正極と負極の電位変化を観測するために金属リチウムを第3の電極として、蓄電池内に挿入する手法がある⁽³⁾⁽⁴⁾⁽⁵⁾⁽⁶⁾。光田らは、正極及び負極張り出し辺を設けた3極参照極付リチウムイオン電池セルを組立て(図1)、電位変動挙動を解析し、リチウムイオン電池の安全性にかかわる金属リチウムの電極張り出し部分での析出リスクについて知見を得ている⁽⁷⁾。

また、市販の開放型鉛蓄電池の上部蓋を開口して挿入した動的水素電極DHE(Dynamic Hydrogen Electrode)を参照電極として電位挙動を解析し、屈折率計を用いて硫酸電解液サンプル濃度を測定している。この手法によって、開放型鉛蓄電池を急速充電した場合に、電解液の硫酸濃度が、蓄電池の上部と下部で異なってしまう成層化現象と、濃度差が解消される方向に向かう緩和現象の実測を行っている。緩和現象で、従来の上下間での硫酸及び水の拡散移動メカニズムでは上部と下部の濃度緩和の時定数は同じと考えられていたが、実測値から得られる緩和の時定数が4倍異なることが分かり、上下間拡散移動メカニズムに加え、正極及び負極それぞれの上下間での硫酸濃淡電位差を駆動力とする局部電池反応による硫酸及び水の生成又は消費による緩和メカニズム(図2)を提案⁽⁸⁾している。

蓄電デバイス内部で進行する化学反応等の事象には、熱の出入りが伴う。蓄電デバイスの使用時には、内部にも電

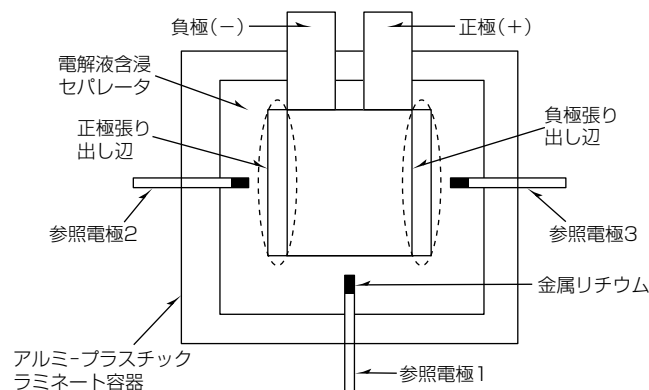


図1. 3極参照極付リチウムイオン電池セル

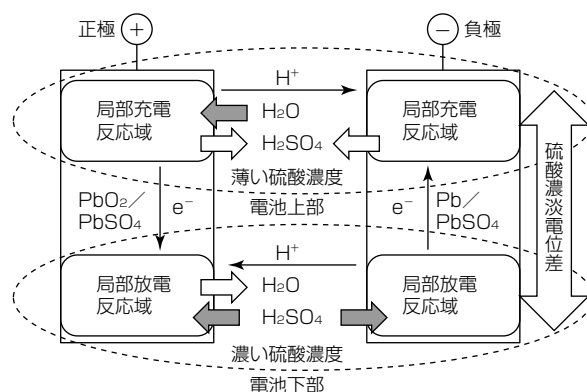


図2. 局部電池機構による濃度緩和メカニズムの模式図

流が流れ、内部抵抗に起因する電圧損とともにジュール熱が観測される。熱量計内に置いた小型リチウムイオン電池に充電器等から出るリップル電流を模擬した交流成分を重畳させて発熱挙動を評価した例がある⁽⁹⁾。このほか、X線CTを用いて蓄電デバイス内部の状態を画像観察する例⁽¹⁰⁾や、放射光を貫通入射させて充放電中の電極材料の結晶構造変化を追跡した例⁽¹¹⁾などがあるが、いずれも使用中の蓄電デバイスの状態・特性を簡便に調べる手法とは言い難い。使用中の蓄電デバイスから比較的簡便に取得できる情報は、電流と電圧及び表面温度である。これらから蓄電デバイスの状態を表す、内部抵抗や蓄電容量、残量をリアルタイムに算出・推定する技術についての当社の取組みを次に述べる。

4. 蓄電デバイスのオンライン診断技術

蓄電デバイス(電池)の内部的な状態のうち最もよく利用されるものは残量であり、携帯電話やノート型パソコン等でもなじみ深いものである。しかし電池の劣化によって残量の精度が悪化することは一般に知られているところであり、自動車や産業用途への適用では精度の向上が求められている。電池の劣化度はまた、蓄電池の長期利用時の信頼性向上や、残寿命等の見積りのためにも重要な指標である。

電池の劣化度は、蓄電容量の減少と内部抵抗の増加(ただし温度要因を除く)でとらえられる。蓄電容量を測定するには、電池を満充電し、そこから完全放電させるまでに

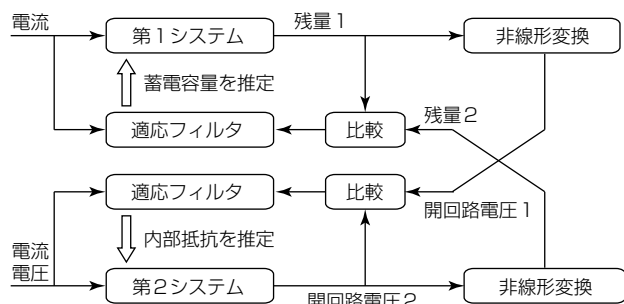


図3. リアルタイム推定アルゴリズム

要した電気量を計測すればよい。しかしこの測定を電池利用中に行うことは不可能であり、また計測精度の確保のためには少なくとも数時間程度の測定時間を要する。そこで当社は、電池の電流、電圧から電池の残量、蓄電容量、内部抵抗を電池使用中にリアルタイムに推定する手法について検討を進めてきた。

これら電池の内部状態を電流、電圧の時系列データから推定するためには、システム理論の立場からの検討が必要である。蓄電池を、電流を入力、電圧を出力とする動的システムとみなすとき、残量はシステムの状態、蓄電容量や内部抵抗はシステムのパラメータとみなすことができる。線形なシステムに関しては、システムの状態推定法としてルーエンバーガーオブザーバやカルマンフィルタ、パラメータ同定法として適応フィルタといった既知のアルゴリズムが利用できる。しかし蓄電池は全体として非線形システムであり、そのままでは適用できない。非線形システムに対応した一般の推定アルゴリズム⁽¹²⁾も存在するが、計算量やロバスト性の面で課題があった。

そこで、蓄電池全体のシステムが2つの線形な部分システムに分解できることに着目した。第1のシステムでは電流が入力であり、残量が出力であり、蓄電容量がパラメータである。第2のシステムでは電流及び電圧が入力であり、電池の開回路電圧が出力であり、内部抵抗がパラメータとなる。開回路電圧と残量は非線形な関数によって相互変換できる。

まず第1のシステムで適応フィルタを用いることで、電流と残量から蓄電容量を推定できる⁽¹³⁾。同様の手法は第2のシステムでも適用でき、電流、電圧と開回路電圧から内部抵抗を推定できる⁽¹⁴⁾。最後にこれら推定法をフィードバック構造の中で相互結合し、互いに推定と修正を繰り返すことで、蓄電池の残量を誤差1%以下で推定しつつ、同時に蓄電容量と内部抵抗をリアルタイムに推定できるアルゴリズムを開発した⁽¹⁵⁾(図3)。さらに、実使用環境でのセンサ誤差や、マイクロコントローラ実装時での課題についても検討の上、解決している⁽¹⁶⁾。

また、推定精度の向上や対応蓄電池の拡大のため、要素技術の開発を継続している。例えばリン酸鉄リチウムなどヒステリシス特性が支配的となる電池に対応するアルゴリ

ズム⁽¹⁷⁾⁽¹⁸⁾や、イオン拡散が支配的となる低温時への対応を考慮した手法⁽¹⁹⁾、数学的モデルの立式自体が困難な電池に対しても適用が可能な手法⁽²⁰⁾などを提案している。

5. む す び

蓄電デバイスは、電力を貯蔵して利用する機器・システムの性能の最大化にかかわる。今後出現する新たな蓄電デバイスも含め、パワーエレクトロニクスを用いて使いこなす技術を高めていく。

参 考 文 献

- (1) Vetter, J., et.al : J.Power Sources **147**, 269~281 (2005)
- (2) Akamatsu, K., et.al : GS Yuasa Technical Report **4**, 18~23 (2007)
- (3) Dolle, M., et.al : J.Electrochem.Soc., **148**, A851 (2001)
- (4) Wu, M.S., et.al : J.Electrochem.Soc., **152**, A47 (2005)
- (5) Delacourt, C., et.al : J.Electrochem.Soc., **161**, A1253 (2014)
- (6) Ender, M., et.al : J.Electrochem.Soc., **159**, A128 (2012)
- (7) Mitsuda, K., et.al : Electrochemistry, **84**, 79~86 (2016)
- (8) Aihara, S., et.al : Electrochemistry, **82**, 985~991 (2014)
- (9) Mita, Y., et.al : CRIEPI Research Report, T03041 (2004)
- (10) Finegan, D.P., et.al : Nature Communications, **6**, A6924 (2015)
- (11) Kaji, H., et.al : SPring-8 Section B : Industrial Application Report, 2012B4700, 2013A4700/BL15XU
- (12) Wan, E.A., et.al : IEEE AS-SPCC, 153~158 (2000)
- (13) Kim, T., et.al : IEEE Trans.Energy Convers., **30**, 3, 842~851 (2015)
- (14) Wada, T., et.al : ACC, 2494~2498 (2015)
- (15) Takegami, T., et.al : CCTA, to be appeared
- (16) Wada, T., et.al : ASCC (2015)
- (17) Wang, Y., et.al : IEEE Trans. Control Syst. Technol., **23**, 3, 948~962 (2015)
- (18) Kim, T., et.al : J.Power Sources, **295**, 16~27 (2015)
- (19) Tang, S., et.al : ACC, 5871~5877 (2015)
- (20) Ozcan, G., et.al : IECON (2016)