

# 幅広い分野の製品を支えるEMC技術

佐々木雄一\* 宮崎千春\*\*  
大橋英征\*  
岡 尚人\*\*

EMC Technologies for Supporting Wide Range of Products

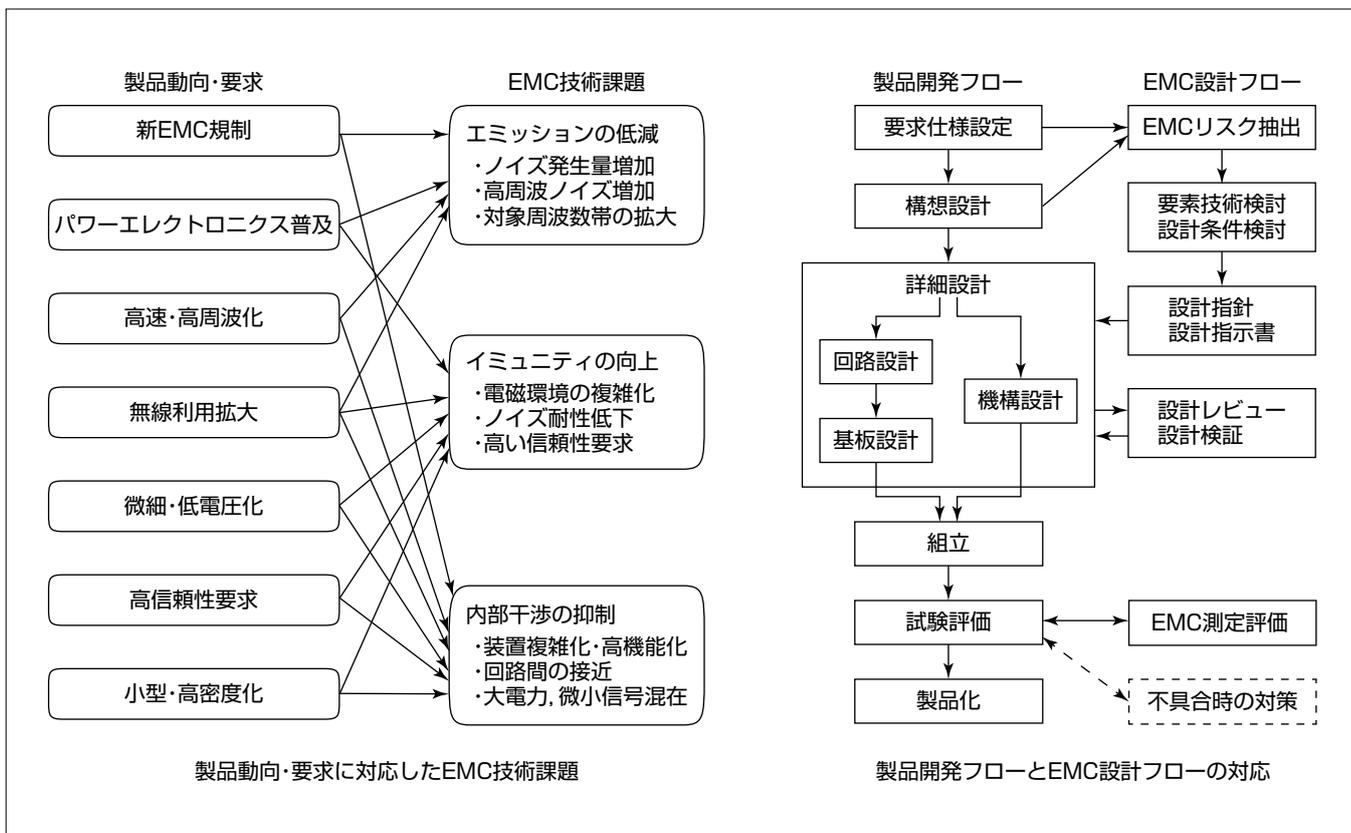
Yuichi Sasaki, Hideyuki Ohashi, Naoto Oka, Chiharu Miyazaki

## 要旨

EMC(Electromagnetic Compatibility：電磁両立性)は、他機器に影響を与える不要電磁ノイズの漏えい(エミッション)を抑え、かつ、外来電磁ノイズで誤動作を起こさない(イミュニティ)、電気・電子機器に必要な基本性能である。さらに、機器内部の電磁干渉による誤動作防止もEMCに含まれる。三菱電機では、家電から宇宙機器まで、構成や大きさ、電力レベル、使用環境、適用EMC規格などが大きく異なる幅広い分野の製品を扱っており、それぞれに対してEMC性能を確保した製品開発を行っている。一方、製品の高性能化や小型・高密度実装化に伴う、発生ノイズのレベル増加や高周波化、外来ノイズ耐性の低下、機器内電磁干渉の増加など、EMC問題の顕在化はとどま

らない。今後、IoT(Internet of Things)の普及によって、様々なセンサや機器がネットワークで接続されたシステムが構築される状況では、より複雑な電磁環境下で、高い信頼性が必要となり、EMCに関する課題は更に増加すると予想される。

このように複雑化するEMC課題に対し、EMC品質を確保する製品開発を効率的に進めるためには、製品開発の初期段階からEMC品質を作り込むEMC設計が重要である。新たな課題に対応するEMC要素技術の開発を継続的に行うとともに、これに基づいたEMC設計フローの構築、設計結果の検証や製品のEMC品質評価を行うためのEMC測定評価技術の開発も推進し、当社の成長戦略を支えている。



## 製品動向や要求に対応したEMC技術課題とEMC設計フロー

製品の動向やEMC規制などの要求によって、EMCに対する技術課題が顕在化している(左)。これに対して、EMC品質を確保しつつ製品開発の効率化や製品コストの低減を図るため、開発初期段階からEMC品質を作り込むEMC設計フローの構築、課題に対応するEMC要素技術及び設計の検証や品質評価を行うためのEMC測定評価技術の開発を行っている(右)。

## 1. ま え が き

EMC技術は、製品の設計段階から試験評価まで、開発製造の全工程で適用される。

本稿では、設計段階でのEMC技術を主な対象とし、実機適用のための要素技術及び製品へのEMC技術適用例について述べる。

## 2. 製品開発とEMC技術

EMC品質を確保する製品開発を効率的に進めるためには、開発の初期段階からEMC品質を作り込むEMC設計が重要である。この章では、まず、EMC設計技術として、EMCの基本要素及び製品開発の各工程でのEMC検討内容について述べる。次に、EMC設計に向けた要素技術及びEMC測定評価技術について述べる。

### 2.1 EMC設計技術

製品で発生するEMC問題は、図1に示す3つの基本要素(ノイズ発生源、伝搬・結合経路、放射源等)で表される。

図中の(1)、(2)は、放射・伝導エミッションに対応する。ノイズ源となる回路や部品から発生したノイズが伝搬し、放射の場合はケーブルや筐体(きょうたい)などの金属導体がアンテナとして作用して空間へ放射され、伝導の場合は電源線や通信線にノイズが誘導される。

図中の(3)は、放射・伝導イミュニティに対応する。外部から侵入したノイズが製品内の被妨害回路に伝搬し、誤作動や性能劣化等が発生させる。図中の(4)は、製品内部の電磁干渉であり、ノイズ源、伝搬経路、被妨害回路が機器内に存在する。

製品のEMC設計については、設計初期段階で製品化時に予想されるEMCリスクをこの基本要素に対応させて抽出し、対処方法の検討を行う。

次に、製品開発の各工程でのEMC検討内容について述べる(要旨の図(右))。構想設計では製品仕様、規格、製品構成、回路構成、構造条件からEMCリスクを検討してEMC設計方針を立てる。適用規格、低ノイズ化、送/受信回路への電磁干渉、高分解能ADC(Analog-to-Digital Converter)や高出力パワーエレクトロニクス回路搭載、寸法と質量制限などの課題に対してEMC技術での設計方針を立てる。EMC基本3要素によって、シールドする部分、

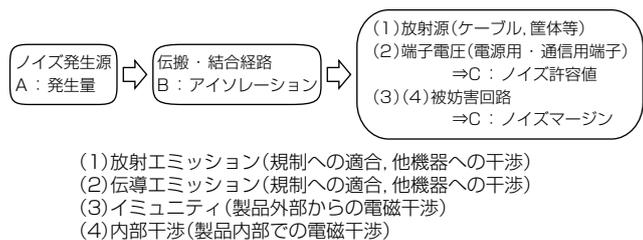


図1. EMC基本3要素

フィルタを搭載する部分、レイアウトを検討する回路や部品などを明確にする。また、シミュレーションや実験で判断することを決め、過去の不具合の確認や設計変更点などへの対応も行う。構想設計での検討結果をこれら以降の詳細設計(機構・回路・基板設計)で具体化する。この中には、コンデンサ実装など汎用性のある設計ルールで対応できる内容と、制約条件下での配線レイアウトのように方針や考え方をベースに製品の特徴に合わせて実装を具体化していく内容があり、ともに不可欠となっている。

機構設計では、筐体内の基板やモジュールなどの配置、ケーブル配置、ケーブルやコネクタ選定、導電性筐体と基板グラウンドの接続方法などの検討がある。回路設計では、ノイズ発生源となる部品のリスク抽出、ノイズ源と想定される信号線や電源線に対するフィルタ回路の導入や回路定数の検討がある。ノイズに弱い微弱信号線を扱う回路の場合はシールド構造の検討などもある。基板設計では、回路設計でリスク抽出した課題の対応策を実現するため、基板層構成、フィルタ部品配置と配線設計、部品レイアウト、コネクタのグラウンド接続方法、筐体グラウンドと基板グラウンドの接続箇所などの検討がある。これらの取組みを設計初期段階から進め、製品のEMC品質の実現と設計開発の効率化を図る。

### 2.2 EMC設計に向けた要素技術

進化する製品や実装技術に対応するため、適用するEMC要素技術の継続した進化が要求される。ここでは3件の事例について述べる。

差動デジタル信号伝送の基板実装では、コモンモード成分を抑える設計がノイズ放射低減と耐ノイズ性向上のために必要である。しかし、高密度な配線設計が求められるプリント基板の設計では、線長、線幅、線間距離、基材の誘電率、線大地間距離といった基本条件以外の構造条件が要求される。よって、このための設計指針をシミュレーションと実験検証によって作成している。図2に基板グラウンド端部に高速差動信号線を配線する場合の検討例を示す。コモンモード成分の発生量と基板端部までの距離の関係から、この距離の許容量を実装条件として得る<sup>(1)</sup>。

各種コンポーネント間を接続するシールドケーブルでは、

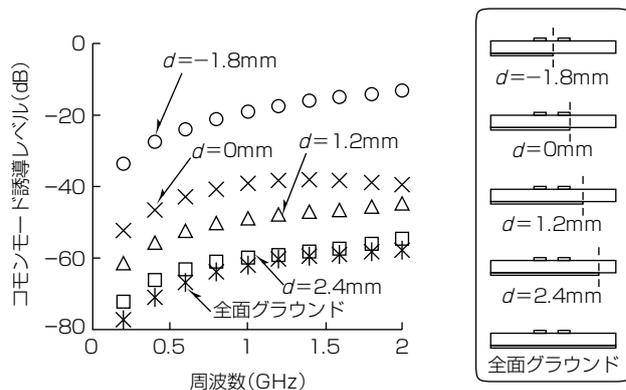


図2. プリント基板のグラウンド端部の差動信号線の配線検討

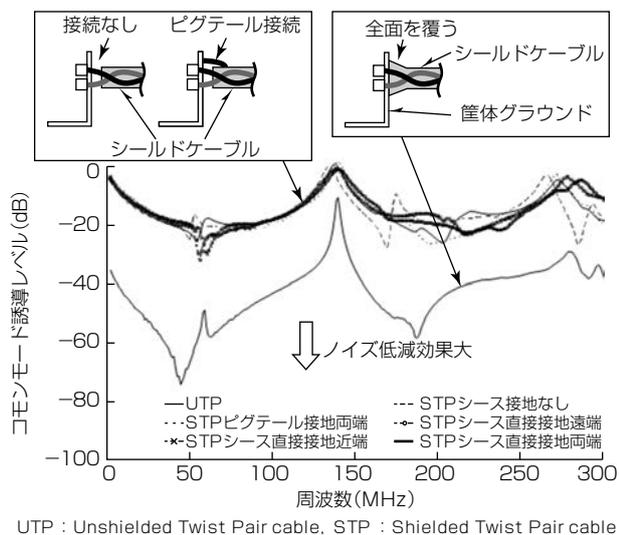


図3. シールドケーブルとコネクタの接続方法の比較

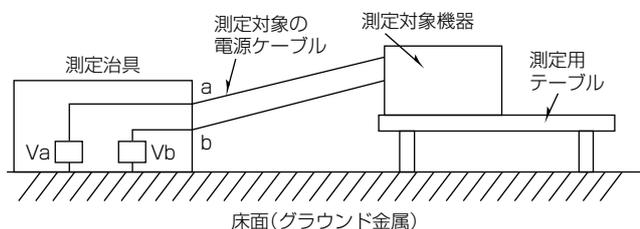


図4. 測定構成

シールド外導体と接続コネクタの金属シェルとの接続方法によって、耐ノイズ性能が変動する。この接続条件と耐ノイズ性能の関係を、実験結果を主に定量評価して実装設計に適用している。図3にこの一例、シールド外導体の全面を覆う形態での接続、単線化しての接続(ピグテール接続)、接続なしでのノイズ低減効果を示す。ピグテール接続や接続なしでは、耐ノイズ性能が大きく劣化する<sup>(2)</sup>。

製品の電源線からのノイズ漏えいを評価する伝導エミッション測定では、疑似電源回路網を用いて線大地間電圧を雑音端子電圧として測定する。図4に、この測定構成を簡略化して示す。伝導エミッションの抑制には、電源ラインノイズフィルタが有効であり、広く使用されている。このフィルタ回路の設計に当たってはノーマルモードとコモンモードに分けて検討すると回路構成に対応させた設計評価が行いやすい。そこで、伝導エミッション測定での雑音端子電圧をノーマル・コモンモードに分離して評価できるようにしてノイズフィルタの設計効率を高めている。図5は、雑音端子電圧のノーマルモードとコモンモードの回路計算による評価結果である。この結果を測定結果と比較することで回路計算によるノイズフィルタの設計検討を行う<sup>(3)</sup>。

### 2.3 EMC測定評価技術

当社の情報技術総合研究所では、国際規格ISO/IEC 17025に準拠した“EMC認定試験所”を運用している。当社製品のグローバル展開が進む中、EMC国際規格の変化に対応

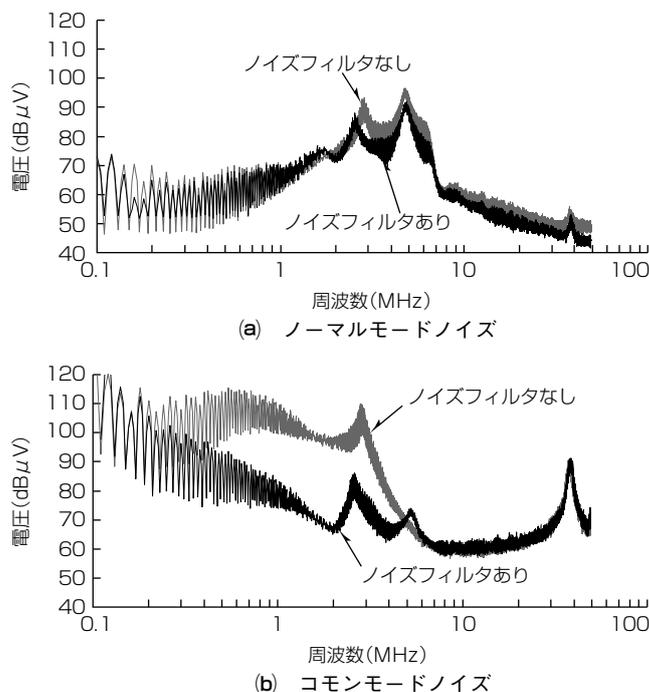


図5. ノイズモード分離の計算結果

するため、EMC規格動向を見ながら最新のEMC測定評価技術を社内で先駆けて構築し、当社製品のEMC品質を確認できる測定評価環境を実現している。

### 3. 製品に適用するEMC技術

ここでは、人工衛星<sup>(4)</sup>、家庭内に設置される無線ルータ内蔵ONU(Optical Network Unit)<sup>(5)</sup>、FA向けグラフィックオペレーションターミナル“GOT2000シリーズ”<sup>(6)</sup>に適用したEMC技術について述べる。

#### 3.1 人工衛星

人工衛星では、数kWクラスの太陽電池パネルの電力を電池に蓄えて機器に供給する電源制御装置、姿勢制御装置、通信用送信器のような大電力を扱う機器、各種センサや観測機器、地上からの微弱な電波を受信する受信機などの高感度・高精度が要求される機器、観測データや通信信号を処理する高速デジタル機器など、様々な機器が構体の内外に搭載され、これらの機器間を相互に接続するワイヤハーネスが衛星構体内に張り巡らされている。図6に衛星構体内の装置構成を示す。各コンポーネント間の電磁干渉を抑制し、各々が正常に動作するよう電磁干渉を抑制する設計を行う。このため、接地条件等を含めた機器間のインタフェース条件やワイヤハーネス、電磁シールドほかを総合的に設計する。

#### 3.2 無線LANルータ内蔵ONU

家庭内に設置される無線LANルータ内蔵ONUは、一枚のプリント基板上に全ての回路を実装し、この基板を樹脂筐体に収納して構成される。この装置は、図7に示すように、CPU、DDR(Double Data Rate)メモリ、Wi-Fi

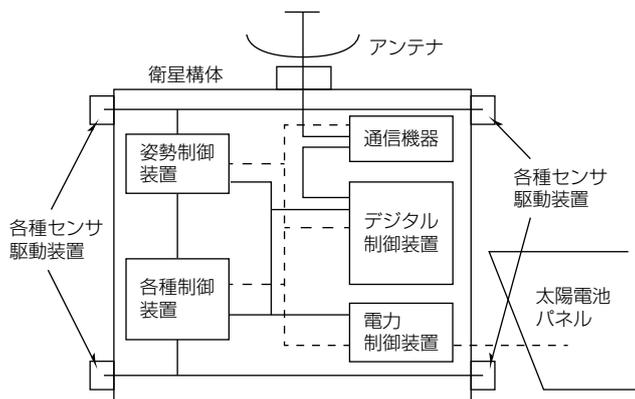


図6. 人工衛星の衛星構体内の装置構成

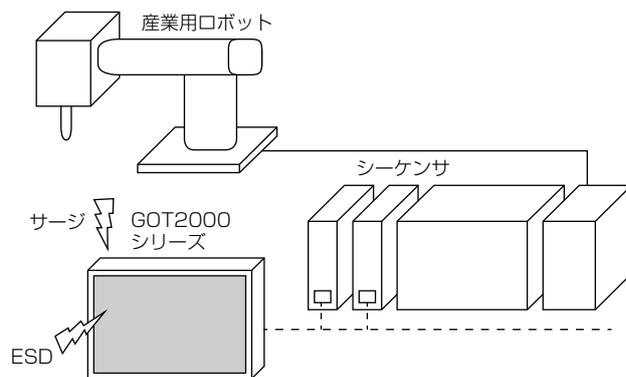
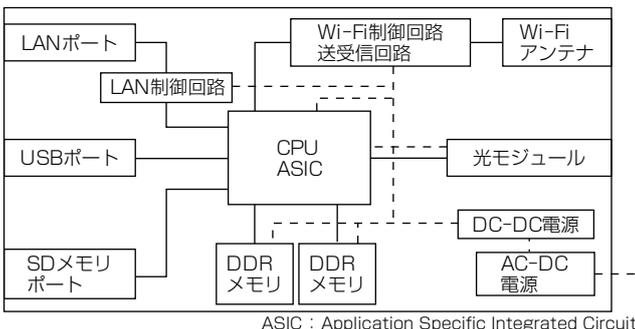


図8. GOT2000シリーズの装置構成例



ASIC : Application Specific Integrated Circuit

図7. 無線LANルータ内蔵ONUの構成例

(Wireless-Fidelity), 光送受信モジュール, USB, SD (Secure Digital) メモリ等の高速デジタル回路などで構成され、さらに、電力量の大きいAC-DCやDC-DC電源回路、微弱な信号を扱うWi-Fiの無線回路も同一基板上に実装される。このような装置では、デジタル信号系回路や電源回路からのノイズが基板から空間に放射される、LANなどのインタフェースケーブルに伝搬して放射される、空間や配線を介して基板上のWi-Fi回路に干渉して感度劣化を引き起こすといったEMCリスクがある。さらに、電源線を経由したサージに対する耐性やLANコネクタ部からのESD(静電気放電)に対する耐性なども要求されている。

このようなEMC課題に対処するため、ノイズ伝搬経路に対応したフィルタ適用設計、CPUの放熱板を部分的に基板のグラウンドに接続する部分シールド設計、高速デジタル回路からのノイズ漏えいを少ない層数で防止するプリント基板のパターンレイアウト設計などを適用した。

### 3.3 GOT2000シリーズ

GOTは、工場内装置を制御するFA機器である。ここでは“GOT2000シリーズ”に適用したEMC技術について述べる。図8にこの装置構成例を示す。FA機器は、産業用ロボットなどの大型装置を動かすモータ駆動装置、放電加工装置など大電力装置が多数存在する工場環境で使用され、周囲環境のノイズが空間、電力線、信号線を通して干渉し、誤作動を引き起こすリスクがある。また、ESDに対する

ノイズ耐性も課題である。加えて、放射エミッション許容値が設定されているため、低ノイズ設計が要求される。

数百MHzのクロック信号やデータ伝送、ケーブル伝送、拡張機能を備え、基板上の実装密度も高いことから構想設計段階でのEMC設計方針検討と、機構、回路、基板設計時の検討とレビューを行い、2章で述べた要素技術を適用した。また、装置内でのグラウンド系の機構設計では、低ノイズ化とサージ耐性を得られるようにした。

## 4. む す び

当社の成長戦略を支える幅広い分野の製品のEMC品質に向けた取組みについて、EMC設計技術、EMC測定評価技術などのEMC設計検証技術や製品特有のEMC設計課題例について述べた。

EMC設計でのEMC基本3要素に基づいてEMCリスクを抽出・管理し、これら検討項目を製品設計フローに沿って体系的に取り組み、EMC設計効率化、開発期間短縮、製品のEMC品質の向上に努めている。

## 参 考 文 献

- (1) 米田 諭, ほか: グラウンド端が近接する差動伝送線路におけるコモンモード変換量の測定結果, 電子情報通信学会講演論文集, B-4-15 (2012)
- (2) 渡邊陽介, ほか: シールド付きツイストペアケーブルのノイズ耐性評価, エレクトロニクス実装学会誌, 14, No. 4, 267~271 (2011)
- (3) 廣瀬健二, ほか: 電源端子妨害電圧のディファレンシャルモードとコモンモードに関する評価検討, 電子情報通信学会技術研究報告, 112, No.372, 93~98 (2013)
- (4) 三菱電機技報2016年2月号 特集「宇宙利用を支える先端技術」
- (5) 三菱電機技報2016年6月号 特集「社会を支える通信技術」
- (6) 三菱電機技報2016年4月号 特集「e-F@ctoryを支える最新のFA機器」