

“MELSEC iQ-Rシリーズ” 高速アナログユニット・高速I/Oユニット

湯浅 健*
橋本敦史**
豊永匡利**

"MELSEC iQ-R Series" High-speed Analog-to-Digital Converter Module and High-speed I/O Module
Takeshi Yuasa, Atsushi Hashimoto, Masatoshi Toyonaga

要 旨

今日の生産現場では、生産設備の複雑化、設備の導入・保守コストの増大等様々な問題を抱えている。三菱電機では、これらの問題を解決するため、“Reduce TCO(Total Cost of Ownership)：TCO削減”“Reliability：信頼性”“Reuse：継承”の3つの“R”を追求したシーケンサ“MELSEC iQ-Rシリーズ”をリリースしている。特に、TCO削減に直結してタクトタイム向上を図る上で重要となる高速性では、演算処理速度、システムバス速度を従来の“MELSEC Qシリーズ”から大幅に向上させている。

今回、タクトタイム向上が求められる高速制御用途、製造品質向上が求められる高速データ収集用途に威力を発揮

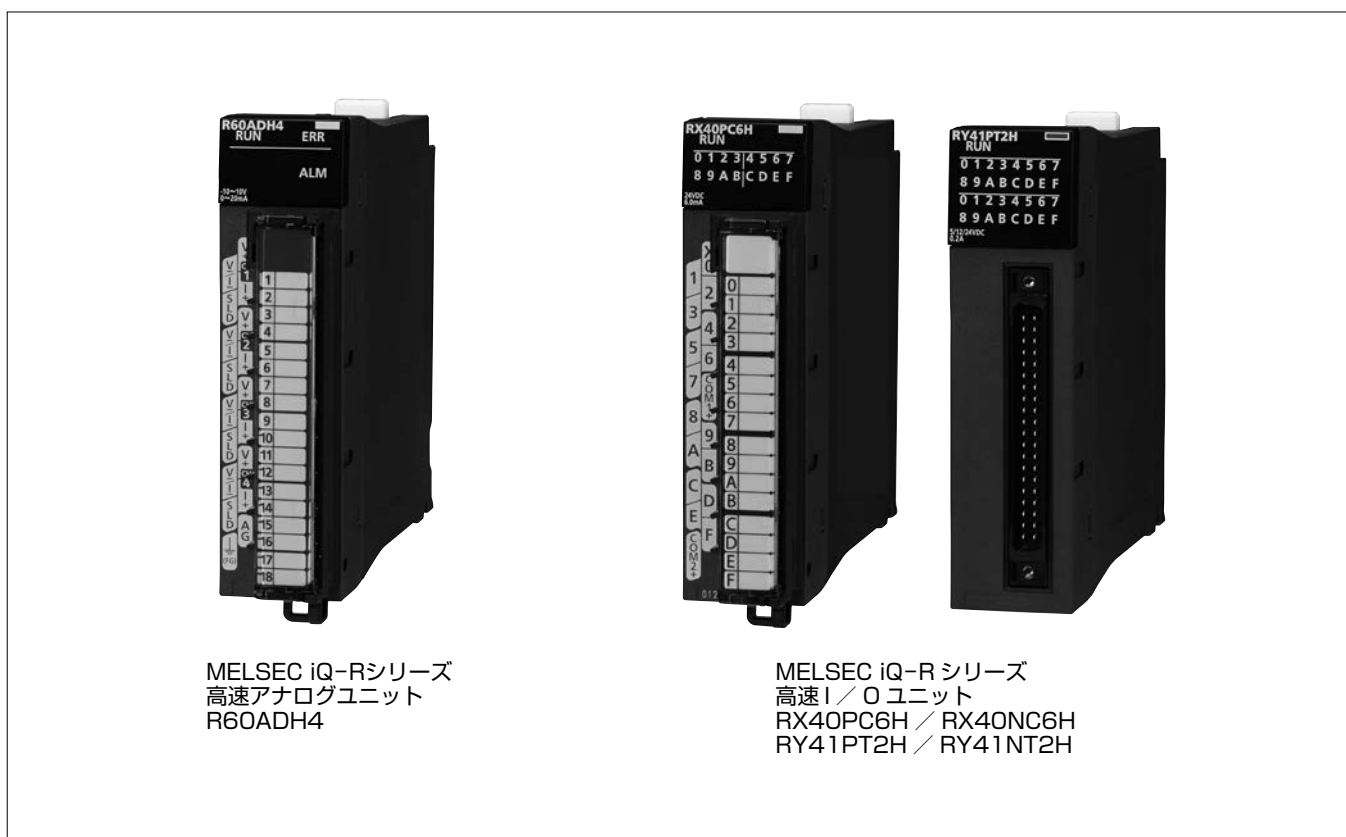
する高速アナログユニット及び高速I/O(入出力)ユニットを開発して、MELSEC iQ-Rシリーズのラインアップに加えた。開発したユニットの特長を次に示す。

(1) 高速化

従来のMELSEC Qシリーズに比べて、高速アナログユニットのサンプリング周期を4倍、高速I/Oユニットの応答速度を2倍(出力ユニット)にそれぞれ高速化した。

(2) 高機能化

高速アナログユニットで多チャンネル同時変換機能を実装して、複数点のアナログデータを時系列上同時に取り込む機能を実現した。



MELSEC iQ-Rシリーズ
高速アナログユニット
R60ADH4

MELSEC iQ-Rシリーズ
高速I/Oユニット
RX40PC6H / RX40NC6H
RY41PT2H / RY41NT2H

“MELSEC iQ-Rシリーズ”高速アナログユニット・高速I/Oユニット

今回開発したMELSEC iQ-Rシリーズの高速アナログユニット・高速I/Oユニットは、従来のMELSEC Qシリーズに比べて変換速度を高速化した。また、高速アナログユニットでは、従来のMELSEC Qシリーズにはない機能として、複数点のアナログデータを時系列上同時に取り込む“多チャンネル同時変換機能”を搭載している。

1. ま え が き

今日の生産現場では、生産設備の複雑化、設備の導入・保守コストの増大等様々な問題を抱えている。当社は、これらの問題を解決するため、“Reduce TCO：TCO削減”“Reliability：信頼性”“Reuse：継承”の3つの“R”を追求したシーケンサMELSEC iQ-Rシリーズをリリースしている。特に、TCO削減に直結してタクトタイム向上を図る上で重要となる高速性では、演算処理速度、システムバス速度を従来のMELSEC Qシリーズから大幅に向上させている⁽¹⁾。

今回、タクトタイム向上が求められる高速制御用途、製造品質向上が求められる高速データ収集用途に威力を発揮する高速アナログユニット及び高速I/Oユニットを開発して、MELSEC iQ-Rシリーズのラインアップに加えた。

本稿では、これらのユニットの特長及び適用した技術について述べる。

2. 製品の特長

2.1 高速アナログユニット

MELSEC iQ-Rシリーズの高速アナログユニットとして、4チャンネル高速アナログ入力ユニット“R60ADH4”を開発した。このユニットでは、従来のMELSEC Qシリーズ相当品“Q64ADH”に比べてサンプリング周期を4倍(20μs→5μs)に高速化して、加えて高分解能化(±1/20,000→±1/32,000)も実現した(表1)。

また、従来のMELSEC Qシリーズにはない機能として、4チャンネルのアナログデータを時系列上同時に取り込む“多チャンネル同時変換機能”を搭載して、5μs/4CHの高速多点同期データの収集を可能とした。この機能は、複数点のセンサから取得した入力データの同時性を確保できる点の特長であり、各点のアナログデータを高精度に収集・分析が可能となることから、製品の品質向上に有用な機能である。

ユニットのチャンネル数(4チャンネル)を超える多点データの同時取得への拡張も可能であり、3章で述べる“オーバーサンプリング制御を用いた高速ユニット間同期”を用いることで、5チャンネル以上の同時サンプリングも可能である。

2.2 高速I/Oユニット

MELSEC iQ-Rシリーズの高速I/Oユニットとして、16点高速入力ユニット(プラスコモンタイプ“RX40PC6H”、マイナスコモンタイプ“RX40NC6H”)と32点高速出力ユニット(ソースタイプ“RY41PT2H”、シンクタイプ“RY41NT2H”)を開発した。

16点高速入力ユニットでは、従来のMELSEC Qシリーズ相当品“QX40H”“QX70H”と同等の応答速度5μsを実現し、さらに、高速域(20μs)の応答速度設定を追加した

表1. 高速アナログユニットの性能比較

	QシリーズQ64ADH	iQ-RシリーズR60ADH4
サンプリング周期	20μs/CH	5μs/4CH
分解能	±1/20,000	±1/32,000

表2. 高速入力ユニットの性能・機能比較

	Qシリーズ QX40H QX70H	iQ-Rシリーズ RX40PC6H RX40NC6H
設定可能な応答速度	5μs	5μs
	-	20μs
	50μs	50μs
	-	0.1ms
	0.15ms	0.2ms
	0.3ms	0.4ms
	0.6ms	0.6ms
	1ms	1ms
応答速度の各点設定	不可	可

表3. 高速出力ユニットの性能比較

		Qシリーズ QY41H	iQ-Rシリーズ RY41PT2H RY41NT2H
応答速度	OFF→ON(MAX)	2μs	1μs
	ON→OFF(MAX)	2μs	2μs

(表2)。また、従来のMELSEC Qシリーズにはない機能として、入力1点ごとの応答速度の設定を可能とした。これによって、このユニット1台に所望応答速度が異なるセンサを同時接続可能となり、システムコスト削減が可能になる。

32点高速出力ユニットでは、従来のMELSEC Qシリーズ相当品“QY41H”に対して、応答速度を2倍(2μs→1μs：ただしOFF→ON)に高速化した(表3)。また、MELSEC QシリーズにはないソースタイプRY41PT2Hもラインアップに加えた。

3. 実現のための適用技術

3.1 高速アナログユニットの適用技術

3.1.1 高速チャンネル間同期(5μs/4CH)

従来のMELSEC Qシリーズでは、アナログ入力回路に使用するADコンバータ(Analog-to-Digital Converter: ADC)がチャンネル間兼用の方式であり、マルチプレクサによる切換えで所望のチャンネルだけがADコンバータと入力回路が接続される方式であった(図1(a))。このため、チャンネル間での同時サンプリングが不可能であった。

今回開発したMELSEC iQ-Rシリーズの高速アナログユニットでは、“多チャンネル同時変換機能”を実現するため、従来のMELSEC Qシリーズの方式とは異なり、チャンネルごとにADコンバータを搭載する方式を採用した(図1(b))。また、アナログ演算FPGA(Field Programmable Gate Array)から各チャンネルのADコンバータに対してAD変換指示を与えることで、各チャンネルのAD変換タイミングを自由に制御可能としている(図1(b))。

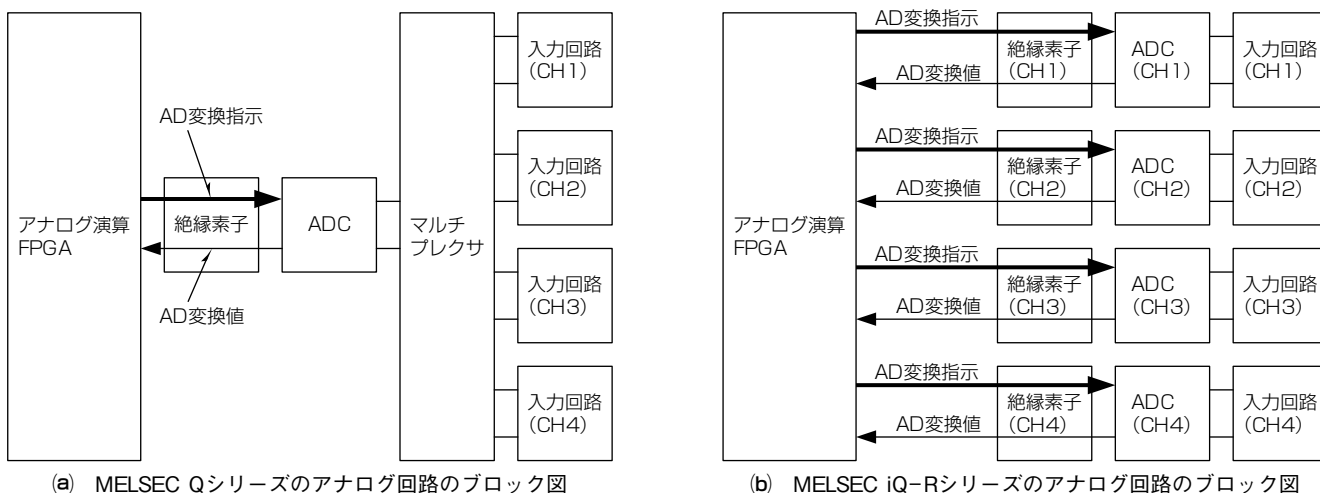


図1. 高速アナログ変換回路のブロック図

図1(b)に示すように、今回採用した方式では外部からのアナログ入力信号がチャンネルごとに独立してADコンバータへ入力できるため、アナログ演算FPGAから各チャンネルに対してAD変換指示を同時に出すことで、ハードウェア制御による正確なチャンネル間同期が実現可能となる。

さらに、採用するADコンバータ自体もサンプリング周期5μsを実現する高速変換回路を採用して、MELSEC Qシリーズに比べて高速化を図っている。

3.1.2 オーバーサンプリング制御を用いた高速ユニット間同期(5μs/4CH×ユニット数)

シーケンサシステム内に分散配置されたユニットを制御する方法の1つとして、MELSEC iQ-Rシリーズでは“ユニット間同期制御機能”を搭載している。これは、シーケンサを制御するバスに一定周期でクロック信号を流して、この信号に同期させて分散配置された各シーケンサが制御を行うという制御手法であり、最速100μsの同期制御周期を実現している。しかし、高速アナログユニットではこの同期制御周期を上回る5μsの高速サンプリングに対応しており、この高速性を十分に活用する同期方式が新たに必要である。

高速サンプリング周期で同期制御を実現する方法として、同期クロックを起点にして同期させる方法がある(図2)。この方式では、起点の同期以降は各ユニットに搭載された制御用プロセッサで制御を行うため、制御用プロセッサ内部の制御周期のばらつきによって、時間経過とともに同期タイミングの遅れが無視できないものになってしまう問題点がある。

今回開発した高速アナログユニットでは、“オーバーサンプリング制御”(図3)を用いてユニット間同期制御での制御周期を補間する方式を採用して、この問題点を解決した。オーバーサンプリング制御は、ユニット間同期制御時の同期クロックをトリガーとして、あらかじめパラメータに設定された回数分だけAD変換を実行する制御方式である。

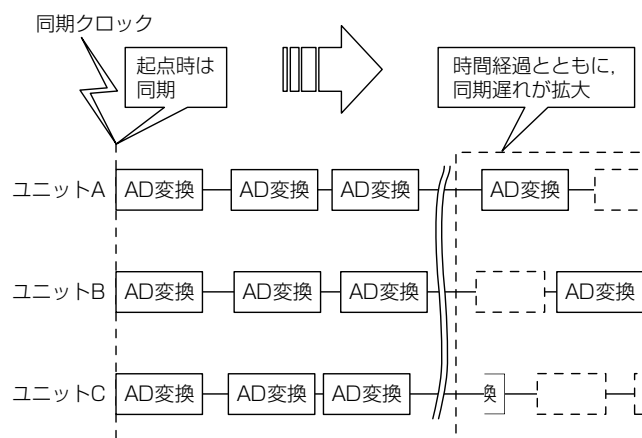


図2. 同期クロックを起点にした同期制御

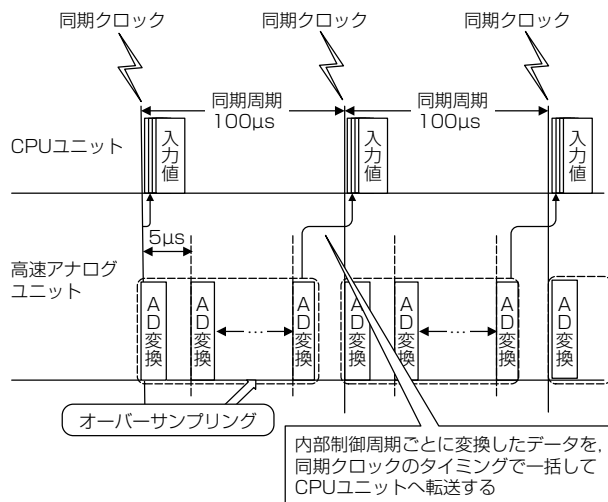


図3. オーバーサンプリング制御

図3の場合では、同期クロックをトリガーとして同期周期100μsの間に20回(5μs間隔)のAD変換を実行して、次の同期クロックタイミングで一括してCPUユニットへ転送する。

オーバーサンプリング制御を用いたユニット間同期制御では、同期クロックのタイミングで制御周期のばらつきが

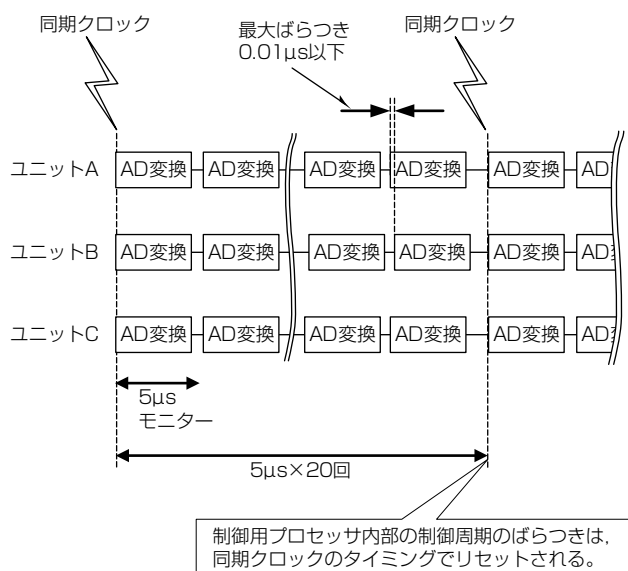


図4. オーバーサンプリング制御を用いた同期制御

リセットされるため、図2で問題となっている時間経過とともに発生する同期タイミングの遅れを解消できる(図4)。同期周期100μs内で発生する最大ばらつきは、使用している水晶発振器の誤差から0.01μs以下であり、5μsのサンプリング周期に対して無視できる数値である。この技術の採用で、ユニットのチャンネル数(4チャンネル)を超える多点データの高速同時取得への拡張が可能になる。

3.2 高速I/Oユニットの適用技術

I/Oユニットの応答速度高速化を実現するためには、応答遅れを発生させるキャパシタやフィルタ等の外来ノイズ対策部品の適用が困難になる。このため、これらの対策部品以外でのノイズ耐量強化が必須である。今回開発した高速I/Oユニットでは、ノイズ耐量向上を目的に、電磁界解析を利用して最適な部品配置を行った。

図5は、実際のノイズ試験構成を模擬した電磁界解析モデルであり、試験対象ユニットにノイズを印加した時の電界強度分布を定量化した結果が図6である。図6は、I/Oユニットに搭載されているバスASIC(Application Specific Integrated Circuit)の配置検討で、先に述べた解析を適用した例である。外来ノイズ印加によって、基板配線に沿ってノイズが伝搬しており、このノイズの影響を避ける位置にバスASICを搭載することでノイズ耐量を確保できる設計にした。

この解析技術を適用して外来ノイズに対する適切な部品配置を行うことで、I/Oユニットの高速化を実現した。

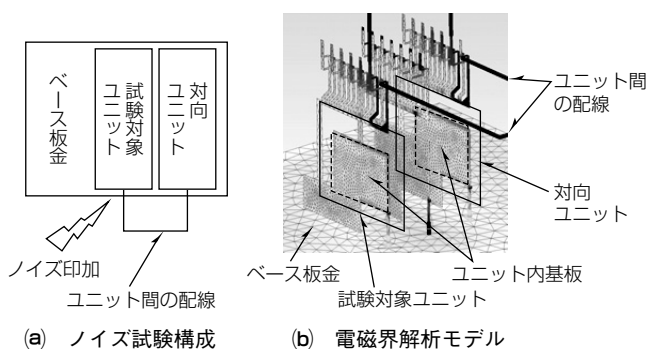


図5. ノイズ試験構成と電磁界解析モデル

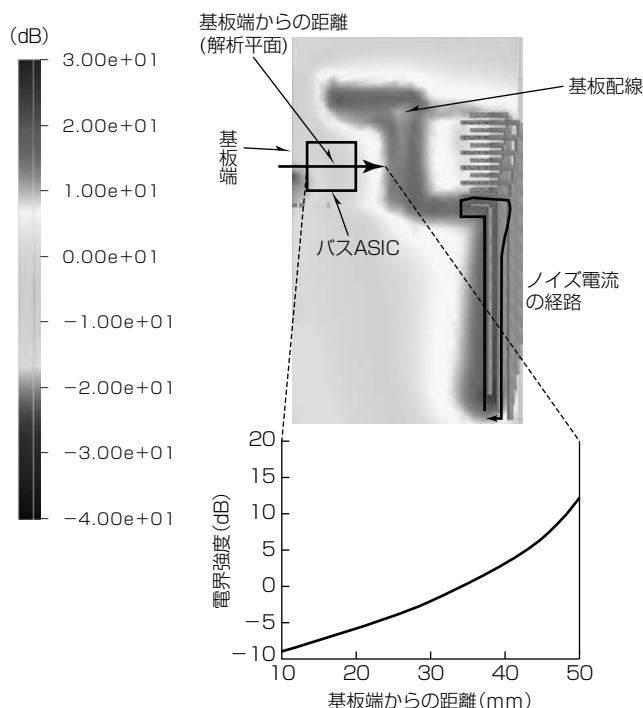


図6. 解析平面上の電界強度分布

4. む す び

MELSEC iQ-Rシリーズの高速アナログユニットと高速I/Oユニットの特長及び適用した技術について述べた。

今回の高速化・高機能化によってタクトタイムが飛躍的に向上し、生産現場のTCO削減に大きく貢献できる。

今後も3つの“R”を追求するシーケンサMELSEC iQ-Rシリーズの充実を図っていく。

参 考 文 献

- (1) 志水義信, ほか: 三菱シーケンサ“MELSEC iQ-Rシリーズ”, 三菱電機技報, 89, No.4, 211~214 (2015)