

移動体通信用送信増幅器における受信帯域雑音低減法の検討

廣部正和*
 弥政和宏**
 山本和也***

Study of Rx Band Noise Reduction Technique on Tx Power Amplifier for Mobile Communications

Masakazu Hirobe, Kazuhiro Iyomasa, Kazuya Yamamoto

要旨

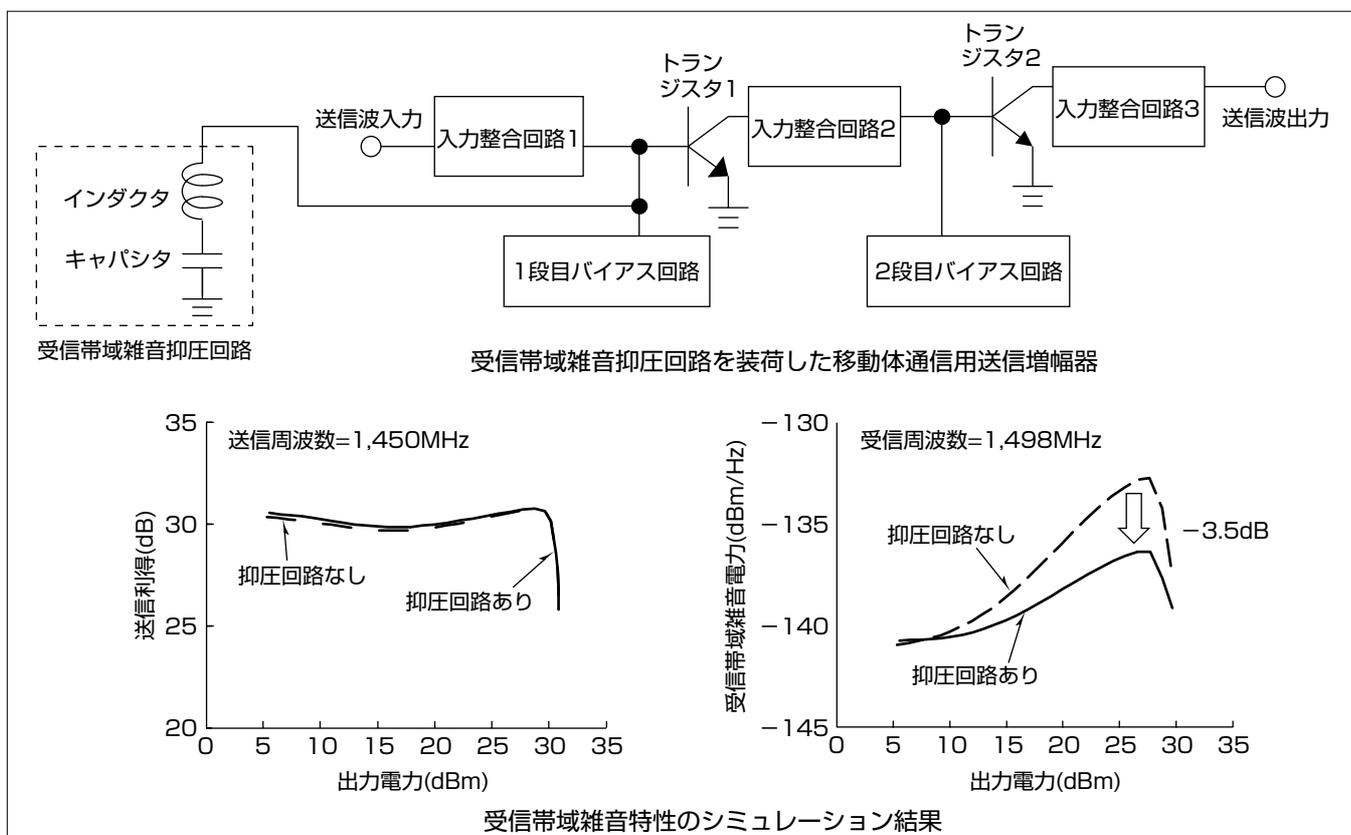
スマートフォンやタブレット端末の普及に伴う通信データ量の急速な増加に対応するため、無線通信システムでは周波数利用効率の高い通信方式の採用や、通信帯域の追加が積極的に進められている。

現在、移動体通信システムで主流となっている周波数分割複信(Frequency Division Duplex：FDD)方式では送信波と受信波にそれぞれ異なる周波数帯域を割り当てて同時に通信を行う。そのため移動体通信で一般的な送受信アンテナを共通化した通信機では、送信増幅器の出力信号に含まれる受信周波数の不要雑音(受信帯域雑音)が、送受分波器(Duplexer：DUP)を介して受信経路へ回り込むことで受信感度が低下する。特に送信周波数と受信周波数が近い場合には、DUPによって受信帯域雑音を十分に抑圧する

ことが難しい。そのため送信増幅器に対して受信帯域雑音を低減することが求められている。

そこで、受信帯域雑音の一因である送信周波数と受信周波数の差周波数の雑音に着目した受信帯域雑音抑圧回路を考案した。本稿ではこれに関するシミュレーションと試作結果を述べる。

InGaP(インジウムガリウムリン)/GaAs(ガリウムヒ素) HBT(Heterojunction Bipolar Transistor)による2段増幅器に対して受信帯域雑音抑圧回路を装荷することによって、送信利得を低下させることなく受信帯域雑音を約3.5dB低減させ、送信利得30dB以上、受信帯域雑音-136dBm/Hz以下を実現した。



受信帯域雑音抑圧回路(LC直列共振回路)による受信帯域雑音低減効果

受信帯域雑音抑圧回路(LC直列共振回路)を装荷した移動体通信用送信増幅器、受信帯域雑音特性のシミュレーション結果を示す。LC直列共振回路を1段目バイアス回路に装荷することで低周波雑音成分を抑圧し、キャリア周波数とのミキシングによって生じる受信帯域雑音を約3.5dB低減できることを回路シミュレーションによって確認した。

1. ま え が き

スマートフォンやタブレット端末の普及に伴う通信データ量の急速な増加に対応するため、無線通信システムでは周波数利用効率の高い通信方式が採用されており、さらに通信トラフィックを分散させるため通信帯域幅の拡大や通信帯域の追加が積極的に進められている。

無線通信システムでは送受信が同時に行われる周波数分割複信(FDD)方式、又は送受信が交互に行われる時分割複信(Time Division Duplex : TDD)方式がある。現在、携帯電話を含めた移動体通信システムでは主にFDD方式が採用されており、送信波と受信波にそれぞれ異なる周波数帯域を割り当てて同時に通信が行われる。図1に一般的なFDD方式による通信機の高周波フロントエンド部のブロック図を示す。送信波はRFIC(Radio Frequency Integrated Circuit)からSAW(Surface Acoustic Wave)フィルタを介して送信増幅器へ入力され、電力増幅された後、送受分波器(Duplexer : DUP)を介してアンテナから出力される。同時に受信波はアンテナからDUPを介して低雑音増幅器へ入力される。このように送受信でアンテナを共通化したFDD通信機では、送信増幅器の出力信号に含まれる受信周波数帯の不要雑音(受信帯域雑音)が、DUPを介して受信経路へ回り込むことで受信感度が低下する。特に送信周波数と受信周波数が近い場合には、DUPによって受信帯域雑音の回り込みを十分に抑えることができず、所望の受信感度を確保することが難しい。このため送信増幅器に対して受信帯域雑音低減が求められている⁽¹⁾⁽²⁾。

この要求に対応するため、携帯電話で使われている1.5GHz帯(Band21)の送信増幅器を例として受信帯域雑音低減法の検討を行った。本稿では受信帯域雑音の要因となる低周波の雑音成分に着目し、これを抑圧する手法を考案し、シミュレーションと試作評価によって有効性を確認した結果について述べる。

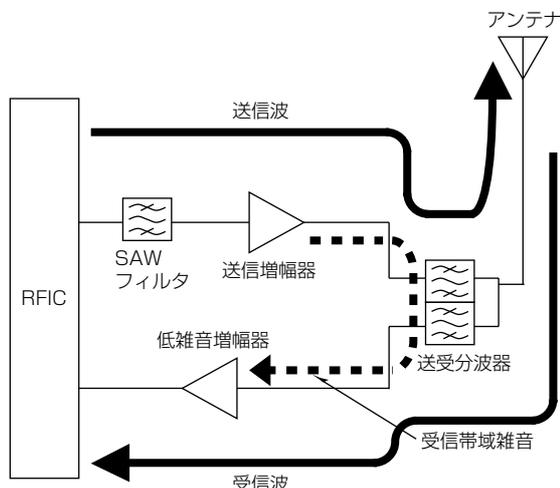


図1. FDD通信機の高周波フロントエンド部のブロック図

2. 受信帯域雑音抑圧手法の検討

2.1 受信帯域雑音の発生要因

送信増幅器から出力される受信帯域雑音には、受信周波数帯で直接発生する成分のほかに、図2に示すように、送信周波数と受信周波数の差周波数となる低周波帯の雑音成分(差周波雑音)がミキシングによってアップコンバートされることで生じる成分がある。前者の成分を抑圧するには例えば受信周波数の利得を低下させることで可能となるが、送信周波数と受信周波数が近い場合、送信利得も低下させるという副作用が生じる。一方、後者の低周波帯の雑音成分は送信周波数と離れているため、送信利得を低下させることなく抑圧することが可能である。

例えば携帯電話通信の周波数帯の1つである1.5GHz帯では送信周波数帯に1,447.9~1,462.9MHz、受信周波数帯に1,495.9~1,510.9MHzが割り当てられており、送信周波数と受信周波数は常に48MHzと狭い周波数間隔を保持して通信が行われる。この場合、送信周波数と受信周波数の差周波数である48MHzの雑音成分が送信波とともにトランジスタへ入力されると、送信周波数と差周波数の和となる受信周波数にミキシング雑音として出力され、受信帯域雑音が増加する。そこでこの検討では差周波数に着目し、受信帯域雑音の抑圧を図った。

図3にHBTを用いた2段増幅器の回路構成を示す。まずはこの回路構成で受信帯域雑音へ影響を与える差周波雑音の発生源を特定するため、各ノードに差周波数である48MHzの信号だけを阻止する帯域除去フィルタ(Band

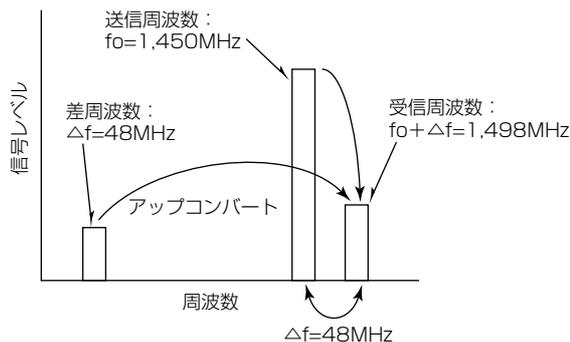


図2. ミキシング雑音の発生イメージ

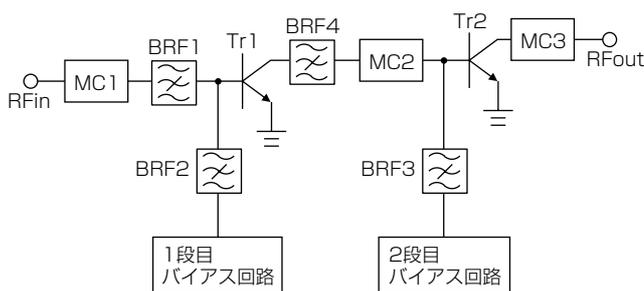


図3. HBTを用いた2段増幅器のブロック図

Rejection Filter : BRF) をそれぞれ個別に挿入し、受信帯域雑音特性を回路シミュレータによって計算した。BRF1は入力整合回路(MC1), BRF2は1段目バイアス回路, BRF3は2段目バイアス回路, BRF4は1段目トランジスタ(Tr1)からの差周波雑音をそれぞれ阻止するBRFである。図4に雑音特性のシミュレーション結果を示す。BRF1又はBRF2を挿入したときに受信帯域雑音が大幅に低下する結果が得られた。このシミュレーション結果によって、入力整合回路及び1段目バイアス回路から入力される差周波雑音が受信帯域雑音へ与える影響が大きいことが分かった。2.2節ではこれらの雑音源から出力される差周波雑音を阻止することで受信帯域雑音を抑圧可能な回路構成について述べる。

2.2 受信帯域雑音抑圧回路の設計

2.1節での検討結果に基づき、図5に示すような受信帯域雑音抑圧回路を装荷した送信増幅器を設計した。受信帯域雑音抑圧回路はインダクタ(L)とキャパシタ(C)による直列共振回路で構成し、入力整合回路と1段目バイアス回路との間に並列に接続した。直列共振回路の共振周波数を送信周波数と受信周波数との差周波数に設定することで入力整合回路と1段目バイアス回路の両方から入力される差周波雑音を阻止し、送信波とのミキシングによって生じる受信帯域雑音の抑圧を図った。

直列共振回路は小形で実現するため、L、Cに対してそれぞれスパイラルインダクタとSMD(Surface Mounted Device)キャパシタを用いた。SMDキャパシタについては十分に大きなキャパシタンスを実現できるが、スパイラルインダクタはチップコストを抑えるため、大きさに制約を受ける。そこで必要なインダクタンスを見積もるため、シミュレーションによって送信利得と受信帯域雑音のインダクタンス依存性を求めた。図6にシミュレーション結果を示す。それぞれのインダクタンスでのSMDキャパシタのキャパシタンスは共振周波数が差周波数である48MHzとなるように設定した。同図に示すようにインダクタンスを5nH以上に設定することで、送信利得を低下させることなく受信帯域雑音を抑圧できることが分かった。

図7に送信利得と受信帯域雑音の出力電力依存性のシミュレーション結果を示す。スパイラルインダクタとSMDキャパシタの値は48MHz付近で共振周波数を持つようにそれぞれ5nH、1,000pFに設定した。送信周波数は1,450MHz、受信周波数は1,498MHz、コレクタ電源電圧は3.4Vである。直列共振回路による受信帯域雑音抑圧回路を装荷することで、出力電力29dBmで30dB以上の送信利得を維持しつつ、受信帯域雑音を約3.5dB抑圧し、-136dBm/Hz以下の良好なシミュレーション結果を得た。

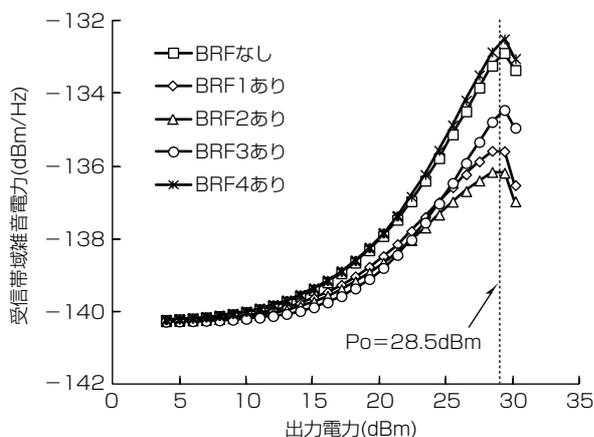


図4. 受信帯域雑音特性のシミュレーション結果

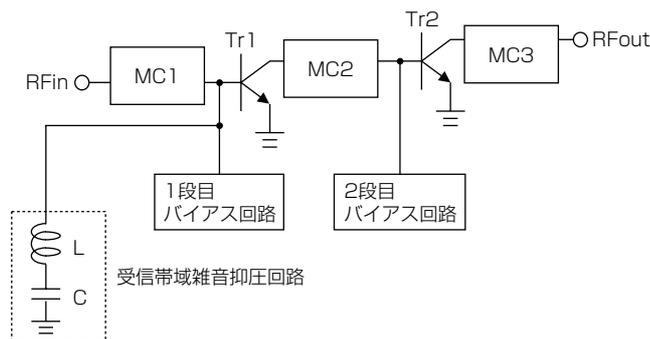


図5. 受信帯域雑音抑圧回路を装荷した送信増幅器

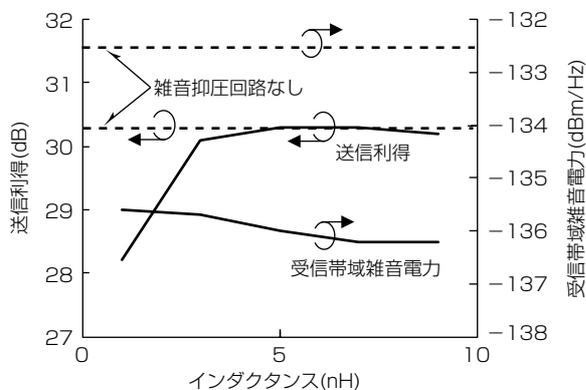


図6. 送信利得と受信帯域雑音のインダクタンス依存性

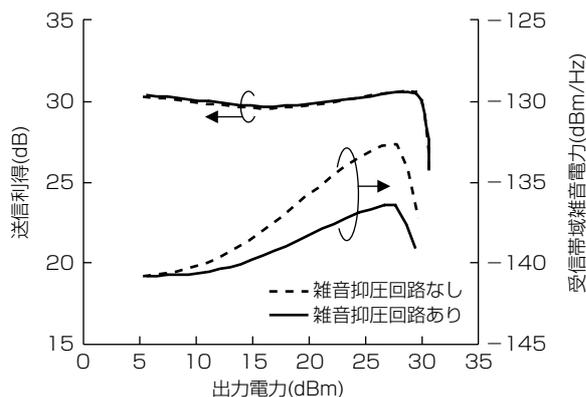
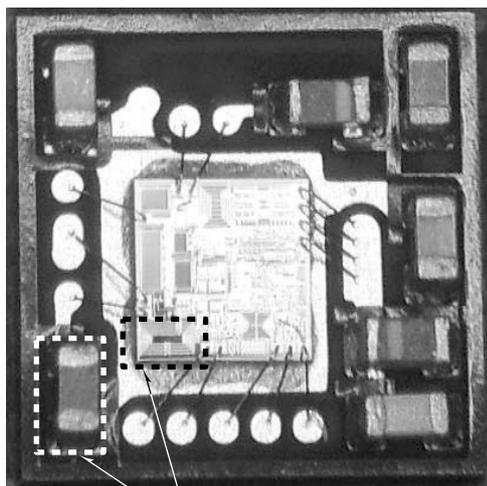


図7. 送信利得と受信帯域雑音のシミュレーション結果



受信帯域雑音抑圧回路

図8. 試作した送信増幅器

3. 試作結果

設計した受信帯域雑音抑圧回路を用いた送信増幅器を試作して評価を行った。図8に試作した送信増幅器を示す。サイズは $3 \times 3 \times 1$ (mm)である。GaAsチップはInGaP/GaAsによるHBTプロセスを適用し、基板にはエポキシ樹脂による多層基板を用いた。受信帯域雑音抑圧回路はSMDキャパシタとGaAsチップ上のスパイラルインダクタによって実現した。なお、増幅器の入出力端子で 50Ω に整合しており、コレクタ電源配線はパッケージ内に内蔵した。

図9に試作した送信増幅器の送信利得と受信帯域雑音の出力電力依存性を示す。送信周波数は1,450MHz、受信周波数は1,498MHz、変調方式は携帯電話で使用されるW-CDMA (Wideband Code Division Multiple Access) (3GPP (3rd Generation Partnership Project) Rel.99)で測定を行った。測定の結果、出力電力29dBmで送信利得30dB以上、受信帯域雑音特性 -136dBm/Hz 以下のシミュレーション結果と同等の良好な特性が得られ、この抑圧回路の有効性を確認した。

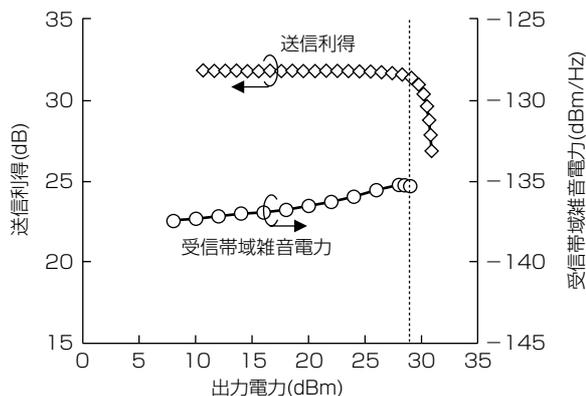


図9. 送信利得と受信帯域雑音の測定結果

4. むすび

移動体通信用送信増幅器での受信帯域雑音低減法について検討を行った。入力整合回路及び1段目バイアス回路から流入する送信周波数と受信周波数との差周波数に相当する低周波帯の雑音に着目し、LC直列共振回路による受信雑音抑圧回路を設計した結果、送信周波数と受信周波数の差が48MHzと小さい場合でも、送信利得を維持しつつ受信雑音を約3.5dB抑圧できることをシミュレーションで確認した。また試作評価の結果、送信利得30dB以上、受信帯域雑音 -136dBm/Hz 以下の良好な特性が得られた。

参考文献

- (1) Honda, Y., et al.: A Wide Supply Voltage and Low Rx-noise Envelope Tracking Supply Modulator IC for LTE Handset Power Amplifiers, 42nd European Microwave conference, 1253~1256 (2012)
- (2) Kato, K., et al.: A High Efficiency and Low Rx-Noise Three Power Mode Power Amplifier for W-CDMA Handset, Asia-Pacific Microwave Conference, 472~474 (2012)