高しきい値電圧SiC-MOSFET製造技術

谷岡寿一* 古橋壮之** 海老池勇史*

Fabrication Technology of High Threshold Voltage SiC-MOSFETs Toshikazu Tanioka, Masayuki Furuhashi, Yuji Ebiike

要 旨

新しい半導体材料のSiC(Silicon Carbide)を用いたパワ ーデバイスは、パワーエレクトロニクス機器の低損失化、 小型化等を実現する次世代のキーデバイスとして注目を集 めている。

三菱電機では、以前からSiC-SBD(Schottky Barrier Diode)やSiC-MOSFET(Metal Oxide Semiconductor Field Effect Transistor)のデバイス開発を積極的に行って おり、SiCパワー半導体モジュールの製品化を加速してい る。家電製品向けでは既に、ダイオードにSiC-SBDを使 用したハイブリッドSiC DIPIPM(Dual In-line Package Intelligent Power Module)を商品化した。

現在, トランジスタにSiC-MOSFET, ダイオードに SiC-SBDを用いたフルSiC DIPPFC(Dual In-line Package Power Factor Correction)の開発を行っている。 通常, DIPPFCは正バイアス電源だけでスイッチング駆動 しているため, 従来のSiデバイスからの置き換えだけでモ ジュールの動作を保証するには,SiC-MOSFETのしきい 値電圧をSi-IGBT (Insulated Gate Bipolar Transistor)と 同程度まで高くする必要がある。しかし,従来の製造方法 によって作製されたSiC-MOSFETでは,しきい値電圧と オン抵抗の間にトレードオフが存在することから,所望の しきい値電圧を得るためにオン抵抗を犠牲にする必要が あった。

今回,低いオン抵抗と高いしきい値電圧を両立できる新 しいゲート酸化膜形成技術の開発に成功した。ゲート酸化 膜形成工程における酸窒化処理後に水蒸気雰囲気で熱酸化 を実施する"再酸化処理"工程を追加することによって、ト レードオフを改善することができ、オン抵抗の増大を伴わ ずにしきい値電圧を上昇させることができた。

本稿では、今回開発したゲート酸化膜形成技術とSiC-MOSFETの試作結果について述べる。



再酸化処理工程を適用したMOSFETの特性

左図は今回開発したゲート酸化膜形成技術を用いて試作したMOSFETの断面模式図である。右図は600~900℃で再酸化処理した MOSFETの伝達特性である。ゲート電圧に対するドレイン電流の勾配を変えずに、しきい値電圧だけを上昇させることができた。

1. まえがき

低炭素社会を実現するため省エネルギー,省資源化に向 けた取組みが世界規模で進められている。半導体パワーデ バイスは電力を効率よく制御するために家電製品から産業, 宇宙製品にいたる広い分野で使用されており,パワーデバ イスを用いた電力変換器の低損失化や小型・軽量化による 省資源化は持続可能な社会の構築に向けて大きな効果が期 待される。

新しい半導体材料のSiCを用いたパワーデバイスは,パ ワーエレクトロニクス機器の低損失化,小型化等を実現す る次世代のキーデバイスとして注目を集めている。SiCは Siよりも高い絶縁破壊電界強度を持つので,SiCを使うこ とによって低抵抗で高電圧なデバイスが実現できる。また, 高電圧域でユニポーラデバイスのMOSFETとSBDが使用 できるので,Siのバイポーラデバイスに比べてスイッチン グ損失を大幅に低減することができる。

当社では、以前からSiC-SBDやSiC-MOSFETのデバイ ス開発を積極的に行っており⁽¹⁾,SiCパワー半導体モジュ ールの製品化を加速している。家電製品向けでは既に、ダ イオードにSiC-SBDを使用したハイブリッドSiC DIPIPM を商品化し、2010年10月にSiC DIPIPMを搭載したルーム エアコン"霧ヶ峰 ムーブアイ"を発売した⁽²⁾。

現在,トランジスタにSiC-MOSFET,ダイオードに SiC-SBDを用いたフルSiC DIPPFCの開発を行っている。 通常,DIPPFCは正バイアス電源だけでスイッチング駆動 しているため,従来のSiデバイスからの置き換えだけでモ ジュールの動作を保証するには,SiC-MOSFETのしきい 値電圧をSi-IGBTと同程度まで高くする必要がある。し かしながら従来の製造方法では,SiC-MOSFETのオン抵 抗の増大が懸念される。

本稿では、高しきい値電圧で低オン抵抗のSiC-MOS-FET特性を実現するための新しいゲート酸化膜形成法と、 新技術によって得られたSiC-MOSFETの特性について述 べる。

2. 高しきい値電圧SiC-MOSFETのゲート酸化膜形成技術

2.1 ゲート酸化膜形成方法

図1に従来のゲート酸化膜形成工程と新たに開発したゲート酸化膜形成工程の比較を示す。酸素雰囲気での熱酸化 によって、ゲート酸化膜を形成する。熱酸化直後のSiO2/ SiC界面には、チャネル移動度を低下させる界面準位が多 く存在する。界面準位のうち伝導帯に近いエネルギー準位 に電子がトラップされることでクーロン散乱が起こり、 MOSFETのチャネル移動度はバルク中の電子移動度に比 べて極めて小さいため、オン抵抗が理想的な値よりも高く なる。この界面準位を不活性化するために、当社ではNO (一酸化窒素)雰囲気での酸窒化処理を採用している⁽³⁾。し かし,界面準位の低減とともにMOSFETのしきい値電圧 は低下する。チャネル表面近傍のドーパントプロファイル を調整することによって,しきい値電圧を上昇させること は可能であるが,SiC-MOSFETが持つしきい値電圧と チャネル移動度のトレードオフによってチャネル移動度は 大幅に低下する。

新規ゲート酸化膜形成工程では,酸窒化処理後に800℃ 程度の水蒸気雰囲気で熱酸化を実施する"再酸化処理"工 程を追加した。これによってチャネル移動度への影響が小 さい深いエネルギーの界面準位を導入でき,トレードオフ を改善することができる⁽⁴⁾。深いエネルギー準位の導入量 は再酸化処理条件によって制御可能であり,高しきい値電 圧を再現良く得ることができる⁽⁴⁾。

2.2 メカニズム検証

新規ゲート酸化膜形成工程を適用したMOS界面を評価 するために,MOSキャパシタを作製した。通常のSiCによる MOSキャパシタでは,強反転状態で少数キャリアは室温 ではほとんど生成されない。今回作製したMOSキャパシ タは,強反転状態における少数キャリアの周波数応答を測 定するために,キャリアを外部から供給できるn⁺層とp⁺⁺ 層をp層表面に形成する構造とした。図2に従来のゲート 酸化膜形成工程によって作製したMOSキャパシタと800及 び900℃,30分間の再酸化処理を実施したMOSキャパシタ のCV特性を示す。容量測定の条件は室温,測定周波数





図5. 横型MOSFETのゲート電圧に対するチャネル移動度

10kHzとした。CVカーブの少数キャリアの蓄積領域では, 再酸化処理の有無による差は見られない。一方,CV特性 の強反転領域では,再酸化処理温度が高くなるにつれ, CVカーブはゲート電圧のプラス側へシフトしている。こ のことから,再酸化処理工程の追加によって深いエネルギ ー準位が界面に導入されていることが確認できる。



図6. 高しきい値電圧SiC-MOSFETの特性

従来のゲート酸化膜形成工程によって作製した横型 MOSFETと、800℃、30分間の再酸化処理を実施した横型 MOSFETの伝達特性を図3に、サブスレッショルド特性 を図4に、ゲート電圧に対するチャネル移動度の関係を図 5に示す。800℃、30分間の再酸化処理によって、サブス レッショルド特性の変化やゲート電圧に対するドレイン電 流の勾配の低下及びチャネル移動度の低下はなく、しきい 値電圧を約2.6V増加させることができた。

チャネル移動度を維持しつつ,しきい値電圧が高められ ており,再酸化処理工程の追加によってアクセプタ型の深 いエネルギー準位が導入されることが示されている。

3. SiC-MOSFETの特性としきい値電圧の安定性

新規ゲート酸化膜形成工程を適用し,定格電圧600V, 定格電流20AのSiC-MOSFETを作製した。SiC-MOS-FETの活性領域,チャネル長及び,セルピッチはそれぞ れ,7.8mm²,0.5µm,10µmである。今回作製したSiC-MOSFETのしきい値電圧はDIPPFCでのSi-IGBTとの置 き換えを前提としているため,狙いはSi-IGBTに近い5V とした。

図6に作製したMOSFETの典型的な出力特性と伝達特



図7. 高しきい値電圧SiC-MOSFETの遮断特性



性を示す。ゲート電圧15Vの場合,定格電流20A(ドレイ ン電流密度256A/cm²)でのオン電圧は1.68V,ゲート電圧18V の場合は1.06Vが得られた。ドレイン電流密度100A/cm²(ド レイン電流7.8A)でのオン抵抗は5.2mΩcm²である。しきい 値電圧の目安としてドレイン電圧10Vのときにドレイン電流 密度100mA/cm²(ドレイン電流7.8mA)となるゲート電圧を しきい値電圧と定義した場合,得られたしきい値電圧は 5.11Vである。

図7にSiC-MOSFETの室温での遮断特性を示す。ゲート電圧が-10Vと0Vの場合を比較しても、ドレインリーク電流に差異は見られない。しきい値電圧を高めたことによって、ゲート電圧が0Vの場合でも十分な耐圧を持って

いることが確認できた。

次に高しきい値電圧SiC-MOSFETのゲート酸化膜安定 性を確認するため、HTGB(High Temperature Gate Bias) 試験を行った。今回作製したSiC-MOSFETはゲート電 E+15V/0Vの駆動を想定して設計したため、HTGB試 験条件としては、チップ周辺温度125℃で、ゲート電圧 +20Vと-5Vを印加し、その特性の変化を調べた。図8 にゲート電圧+20Vでの試験結果を示す。1,000時間経過後 のしきい値電圧の変動量は最も大きいものでも+0.35Vで あり、高い安定性を実証できた。

4. む す び

SiC-MOSFETの課題であったしきい値電圧とオン抵抗 のトレードオフを改善する新しいゲート酸化膜形成技術を 開発した。従来のゲート酸化膜形成工程の酸窒化処理後に, 新たに800℃程度の水蒸気雰囲気で熱酸化する再酸化処理 工程を追加することで,SiC-MOSFETのしきい値電圧と チャネル移動度のトレードオフ関係が大きく改善される。 この技術を適用して600V級SiC-MOSFETを作製した結果, しきい値電圧5.11V,オン抵抗5.2mΩcm²が得られ,Si-IGBTを凌駕(りょうが)するSiC-MOSFETを実現できた。 またゲート酸化膜安定性の検証として,1,000時間のHTGB試 験を実施し,高い安定性を確認した。今後は,特性の更な る向上によって適用製品の拡大を目指す。

参考文献

- (1) 油谷直毅, ほか:SiCパワーデバイスの現状, 三菱電 機技報, 86, No.5, 267~270 (2012)
- (2) 三菱電機ニュースリリース:三菱ルームエアコン「霧 ヶ峰ムーブアイ発売のお知らせ」
 http://www.mitsubishielectric.co.jp/news/2010/0824d.html
- (3) 谷岡寿一, ほか:高温室化処理におけるNO濃度が SiC-MOSFET特性に与える影響,応用物理学関係連 合講演会講演予稿集, Yoo54A, 56th, No.1, 438 (2009)
- (4) Furuhashi, M., et al.: Breakthrough in trade-off between threshold voltage and specific on resistance of SiC-MOSFETs, ISPSD2013, 55~58 (2013)