

次世代高速衛星通信用 デジタルチャネライザ

江島二葉* 小森裕一*
秋田 稔* 中村和仁*
藤村明憲**

Digital Channelizer for High Throughput Satellite Communication

Futaba Ejima, Minoru Akita, Akinori Fujimura, Yuichi Komori, Kazuhito Nakamura

要 旨

近年、ブロードバンド衛星通信サービスを低コストで提供する次世代高速衛星通信システムが提案されている。衛星はマルチビームを持ち、デジタルチャネライザ(以下“チャネライザ”という。)を用いて周波数とビーム割当てを柔軟に変更することによって、自由なルーティングと高い周波数利用効率を実現する。

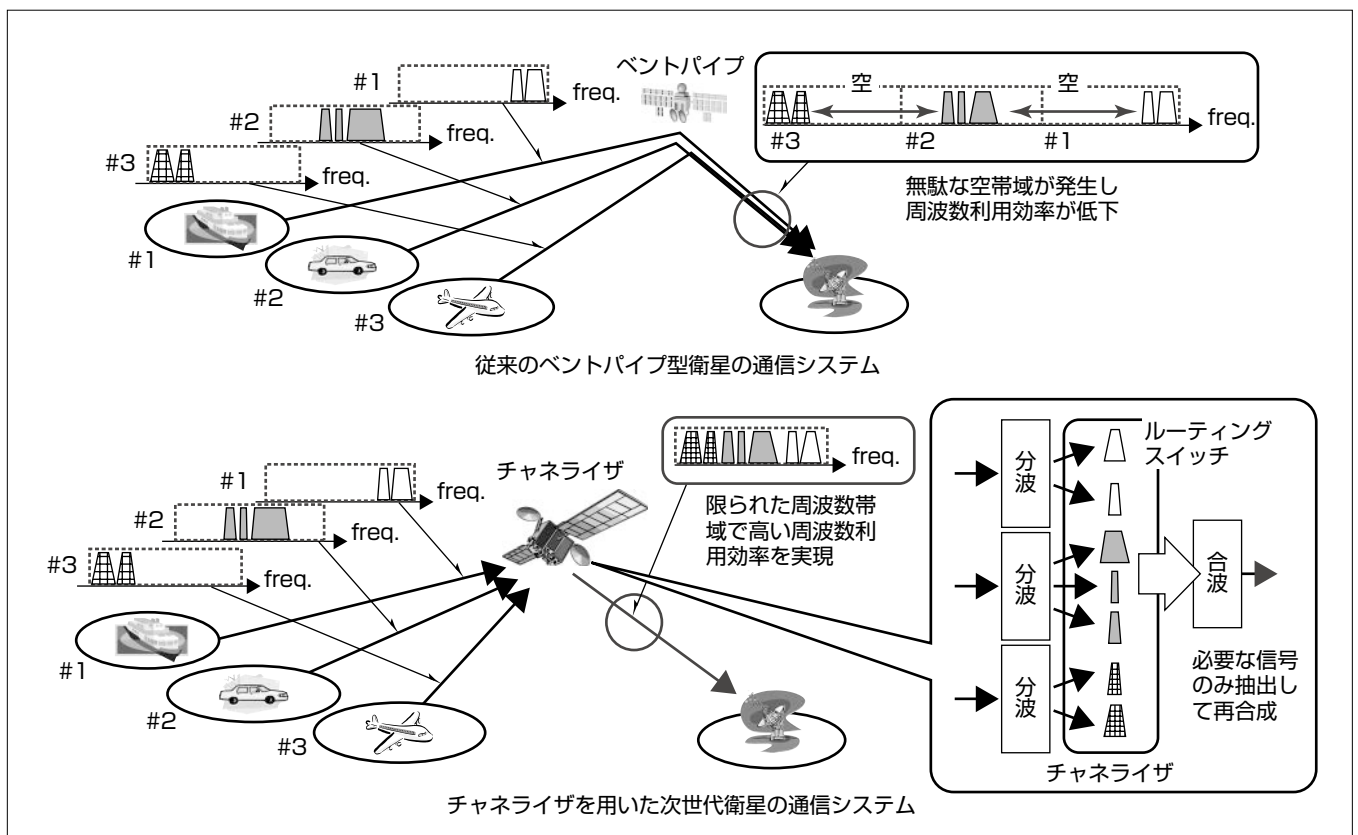
このシステムは運輸、公務、教育・研究、サービス、医療等で使用される平常時の衛星通信サービスを効率化するだけでなく、災害発生時など通信需要の変化に対応することが可能である。例えば災害発生地域に通信需要が集中した場合、チャネライザによってその地域への柔軟な帯域割当てや回線収容数の調整を行うことができる。

このようにチャネライザは将来のフレキシブルな通信衛星に欠かせないキーコンポーネントであり、欧米の主要衛星メーカーでは既に製品化されている。

三菱電機ではチャネライザのエンジニアリングモデル(EM)を製作して耐環境性試験を実施し、2013年10月に開発を完了した。EMの開発では、宇宙用FPGA(Field Programmable Gate Array)を用いた大容量信号処理、宇宙用基板・コネクタを用いたGbps級基板間高速シリアル伝送、高排熱技術等、様々な技術を用いている。

本稿ではチャネライザを構成する分波部、合波部、スイッチ部の機能及び性能について述べる。またEMの開発成果について述べる。

特集
I



従来のベントパイプ型衛星とチャネライザを用いた次世代衛星の通信システム

従来のベントパイプ型衛星では周波数及びビーム割当ては固定であり、空きチャンネルが発生する。空きチャンネルが発生しないよう1ビームに割り当てる帯域幅を制限すると、災害時に一部のビームに広い帯域を割り当てられない。これに対しチャネライザを用いた衛星では、不要な空きチャンネルを削減し必要な信号帯域だけ抽出して中継するため、通信需要の変化に対応可能であり、周波数利用効率を高めることができる。

1. ま え が き

次世代高速衛星通信システムで、マルチビームを持つ衛星に搭載されるチャネライザを開発した。チャネライザはデジタル信号処理によって周波数とビーム割当てを柔軟に変更することで、自由なルーティングと高い周波数利用効率を実現する、将来のフレキシブルな通信衛星に欠かせないキーコンポーネントである。

チャネライザの分波部・合波部にはハーフバンドフィルタ(HBF)方式を採用し、回路規模削減と低消費電力化を実現している。スイッチ部は、未使用チャンネルの電力削減と信頼性を向上させるチャンネル分離型スイッチとその制御方法を新たに開発した。

製作したEMは1ポートあたりの帯域幅40MHz、サブチャンネル帯域幅2.5MHz、ポート数8個(冗長2個)の性能を持っている。

本稿では、デジタルチャネライザを構成する分波部、合波部、スイッチ部の機能及び性能について述べる。またEMの開発結果について述べる。

2. デジタルチャネライザ

2.1 チャネライザの概要

(1) チャネライザの機能, 性能

チャネライザは通信衛星に搭載するデジタル経路切替装置であり、図1に示すように分波部、スイッチ部、合波部で構成している。各ポートから入力されるアップリンク信号はA/D変換後、分波でサブチャンネルに分解する。その後スイッチ部で経路切替えを行うことによって、サブチャンネルの信号が任意のビーム、任意の周波数にマッピングする。合波部ではスイッチ部で再配列した信号を合波処理し、D/A変換後に出力する。チャネライザ全体の制御は、テレメトリ・コマンド制御インタフェースとして1553Bインタフェースによって行っている。

またサブチャンネルごとの電力モニタ、利得制御、不要波のノッチングを行う機能を持つ。

図2に2013年3月に製作したチャネライザのEMの外観、表1にチャネライザの主要性能を示す。

周波数有効利用の観点からサブチャンネル間でオーバーラップするガードバンド帯域幅は0.25MHzとした。さらに、小型移動端末からの微弱な信号が、周波数軸上で隣接する大型の地上局からの大電力信号による干渉の影響を受けないよう、隣接サブチャンネル選択度は50dBを超える設計とした。

(2) 開発技術

①宇宙用FPGAでの実現

分波部・合波部は今回の装置に適した方式としてHBFを採用して回路規模削減及び低消費電力化を行い、デジタル信号処理用デバイスとして宇宙用FPGAのRTAX4000を複数個用いて実現している。

②基板間高速伝送

基板間の信号インタフェースは高速のシリアルライザ/デシリアルライザを採用し、宇宙用認定基板とコネ

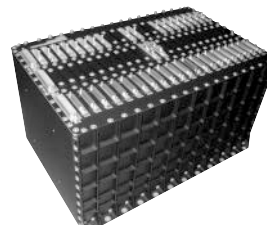


図2. チャネライザEMの外観

表1. チャネライザの主要性能

項目	性能
サイズ	45×30×25(cm)
消費電力	300W
質量	40kg
入力ポート	8ポート×40MHz(動作: 6ポート)
出力ポート	8ポート×40MHz(動作: 6ポート)
サブチャンネル帯域幅	2.5MHz
ガードバンド	0.25MHz
隣接チャンネル抑圧	50dB以上
冗長構成	入出力ポート数: 8(冗長2) スイッチ・制御ユニット数: 2(冗長1)

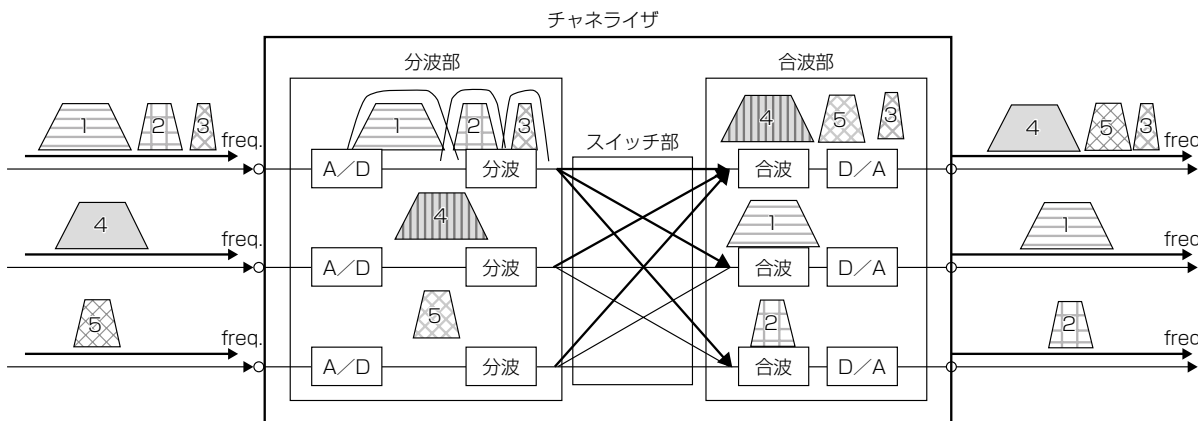


図1. チャネライザ機能のブロック図

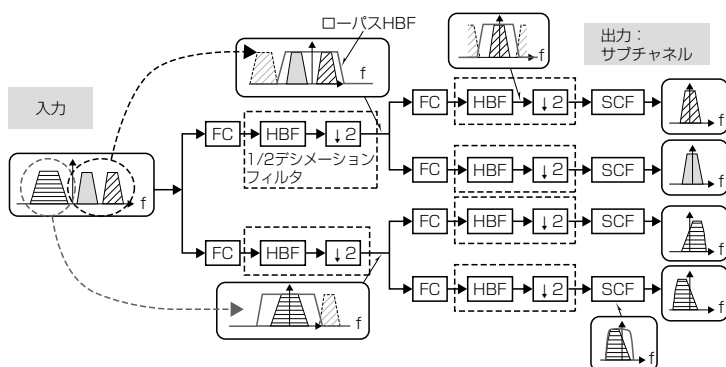


図3. 分波部の機能ブロック図

クタを用いたバックプレーンではインピーダンスマッチングに配慮した配線を行って2 Gbpsのシリアル伝送を行っている。

③高排熱技術

チャネライザは200W以上の高い消費電力のコンポーネントであり、部品の許容温度を超えないよう各種高排熱技術を使用した設計を行った。熱解析の高精度化、高熱伝導シート、高排熱用フレーム、高排熱基板を採用している。

2.2 分波部・合波部

分波部・合波部では周波数変換回路(FC)とHBFでの構成を採用している⁽¹⁾⁽²⁾⁽³⁾。図3に分波部の機能ブロック図を示す。提案方式は、各ブランチで入力信号を周波数領域で2分割し、最終段のサブチャンネルフィルタ(SCF)で、隣接チャンネル干渉成分を除去するツリー構成によって、入力信号を複数のサブチャンネルに分波する。また合波回路も同様にFCとHBFを用いたツリー構成で実現し、複数のサブチャンネル信号を1つに合波する。

なお実際は、各ブランチにおける動作速度とブランチ数が反比例となる関係などを利用した時分割処理によって、演算部の回路規模を時分割処理しない場合と比較して約0.1倍に抑えた設計としている⁽⁴⁾。

さらに、このツリー構成で、HBFのフィルタ特性をロールオフ率20%で設計したことで、チャネライザ回路全体のクロック速度を、入力帯域幅(40MHz)の僅か1.25倍である50MHzで駆動する設計とし、低消費電力化を図っている。

図4に分波数と乗算器数及びメモリサイズとの関係を示す。分波数が256以下のシステムでは乗算器数が他社方式(PDFT:ポリフェーズDFT(Discrete Fourier Transform)方式)⁽⁵⁾⁽⁶⁾よりも少なく回路規模が小さいという利点がある。

この結果を受けて、チャネライザのEMでは提案するHBFを用いたツリー方式を採用している。

図5にサブチャンネルフィルタの周波数特性を示す。

実機の実測値は、設計値とほぼ一致し、設計通り隣接サブチャンネル帯域を50dB以上抑圧する特性を持っていることを確認した。

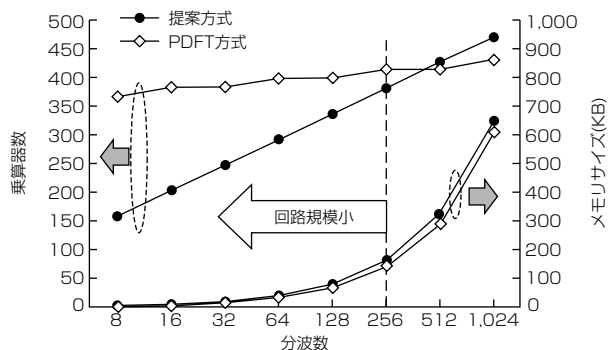


図4. 分波数と乗算器数及びメモリサイズとの関係

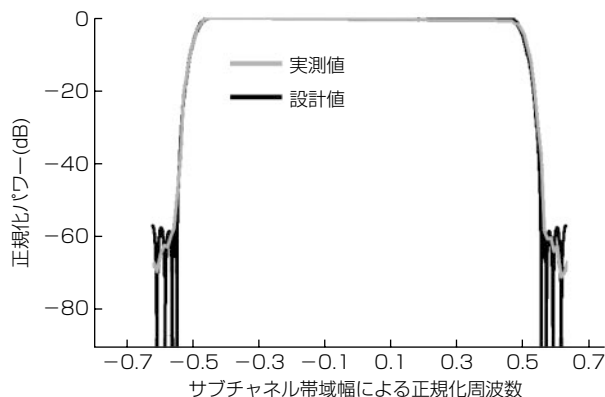


図5. サブチャンネルフィルタの周波数特性

2.3 スイッチ部

スイッチ部は、分波部によってチャンネル分離したデジタル信号を、合波部の所定のチャンネルにスイッチする機能を持つ。今回、衛星搭載用のスイッチ機能に最適化させたチャンネル分離型スイッチとその制御方法を開発した。

この技術は、スイッチ機能の衛星搭載の際、チャンネル数の増加とともに増える発熱及び電力消費の低減と、チャンネルを集線するスイッチ部の故障発生時に、全サービスの停止につながるリスク回避から要求される高信頼性の両者を実現する。

図6にチャンネル分離型スイッチの構成を示す。ポート内のスイッチ処理をチャンネルごとに分離できる構成とし、各ポート間のチャンネルのスイッチ処理を細分化して、ブロック単位で電源制御を行う構成としている。さらに、ポート内で信号の並べ替えを行う処理(CP)をチャンネル分離型スイッチの前後に設けている。

前段の並べ替え(Pre-CP)で、各入力ポートの使用チャンネルを、スイッチ内の特定の電力制御単位ブロックに集約するように並べ替えを行い、この並べ替えに応じて、出力ポートと出力チャンネルが本来の出力位置と変わらないようにスイッチングテーブルの更新と、出力ポート内のチャンネルの並べ替え(Post-CP)を行う。また、Pre-CPとスイッチングテーブルの設定によって、マルチキャストとブロードキャストにも対応可能である。

これらの構成によって、各ポート内で使用するチャンネル

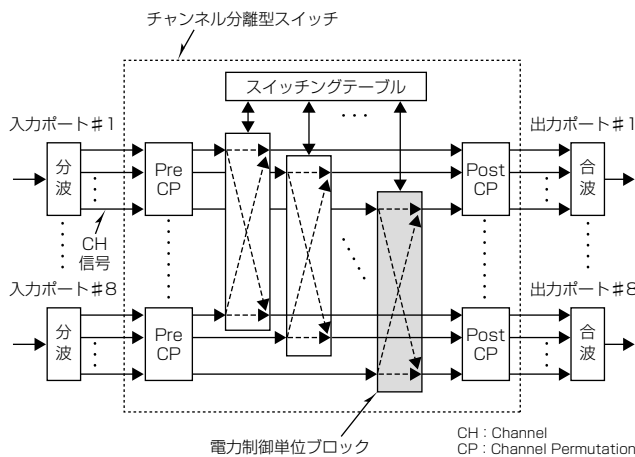


図6. チャンネル分離型スイッチの構成

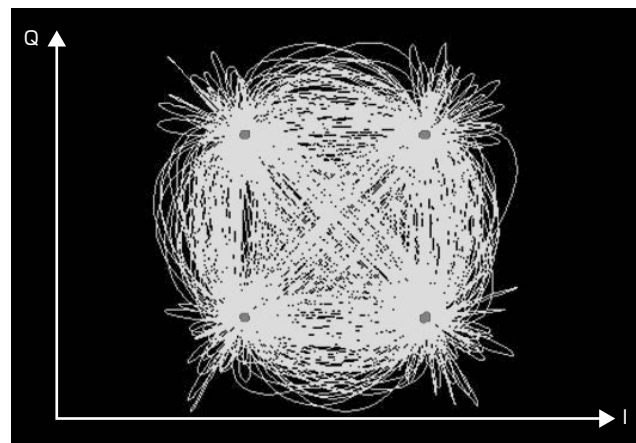


図7. チャネライザ出力信号のコンステレーション

特集
I

配置に制約を課すことなく、未使用となるチャンネルの処理を集約し、その処理ブロックに対する電力を停止することで消費電力の低減を効率的に実施できる。

信頼性の面では、ポート内のチャンネル分離スイッチの一部が故障した場合、故障したチャンネルの処理部を、電力供給を行わないブロックにアサインすることで継続運用を可能にした。さらに、衛星が軽負荷モードに移行する場合は、最低限必要なチャンネルの処理を特定ブロックに集約し、他のブロックの電力を遮断することで、最低限の通信回線確保と電力削減を行う運用が可能である。

また、スイッチ処理を集約したブロックを一定の期間使用後、別ブロックに処理を集約するように変更する制御を行うことで、各ブロックの半導体に長期的に印加される電氣的、熱的ストレスを、サービスの停止をせずに時間的に分散させることができる。これによって、デバイスを長寿命化し、信頼性を更に向上させることができる。

3. チャネライザEMの開発結果

チャネライザのEMを製作し、標準的なDS2000衛星に要求される環境条件での振動試験、衝撃試験、熱真空試験及びEMC (Electro-Magnetic Compatibility) 試験を実施し、問題ない結果を得た。

代表的な通信特性としてQPSK (Quadrature Phase Shift Keying) 変調波を伝送した時のチャネライザ出力信号のコンステレーションを図7に示す。

この信号は占有帯域幅が8 MHzであるため、このチャネライザEMで一旦4つのサブチャンネルに分波後、スイッチを経由して再合波しているが、図7に示す通りQPSKの信号が復元できていることを確認した。同様に、複数の異なる帯域幅の信号に対してもQPSK信号の復元を確認し、中継後の各信号のEVM (Error Vector Magnitude: 理想信号点からの誤差) は1~4%で良好な値を得た。

4. むすび

今後の次世代高速衛星通信に欠かせないキーコンポーネントである衛星搭載用デジタルチャネライザのEM開発を完了した。衛星にチャネライザを搭載することによって、周波数とビームの割当てを柔軟に変更でき、平常時の衛星通信サービスを効率化するだけでなく、災害時の通信需要変化に対応可能になる。また社会の様々なニーズに対応する衛星通信のフレキシビリティの向上が期待できる。

参考文献

- (1) 藤村明憲, ほか: フレキシブル衛星中継器用分波/合波方式の検討, 電子情報通信学会総合大会講演論文集, B-3-3 (2011)
- (2) 藤村明憲, ほか: 衛星搭載用再生/非再生中継器に適した分波/合波方式の検討, 電子情報通信学会ソサエティ大会講演論文集, B-3-10 (2011)
- (3) 藤村明憲, ほか: 衛星搭載用デジタル分波/合波方式に関する一検討, 電子情報通信学会ソサエティ大会講演論文集, B-3-4 (2012)
- (4) Fujimura, A., et al.: A Novel DEMUX/MUX Method for Flexible Digital Channelizers using Half Band Filters, 31th AIAA ICSSC (2013)
- (5) 山下史洋, ほか: 衛星搭載用帯域可変FFTフィルタバンクの提案と基本動作特性, 電子情報通信学会論文誌, B, J85B, No.12, 2290~2299 (2002)
- (6) Di Cecca, F., et al.: Payload Aspects of Mobile Satellite Systems with On-Ground Beamforming and Interference Cancellation, ICWITS, 2012 IEEE International Conference (2012)