

ロバスト設計手法による高周波回路の直行率改善

中川隆文*
桐越 祐**

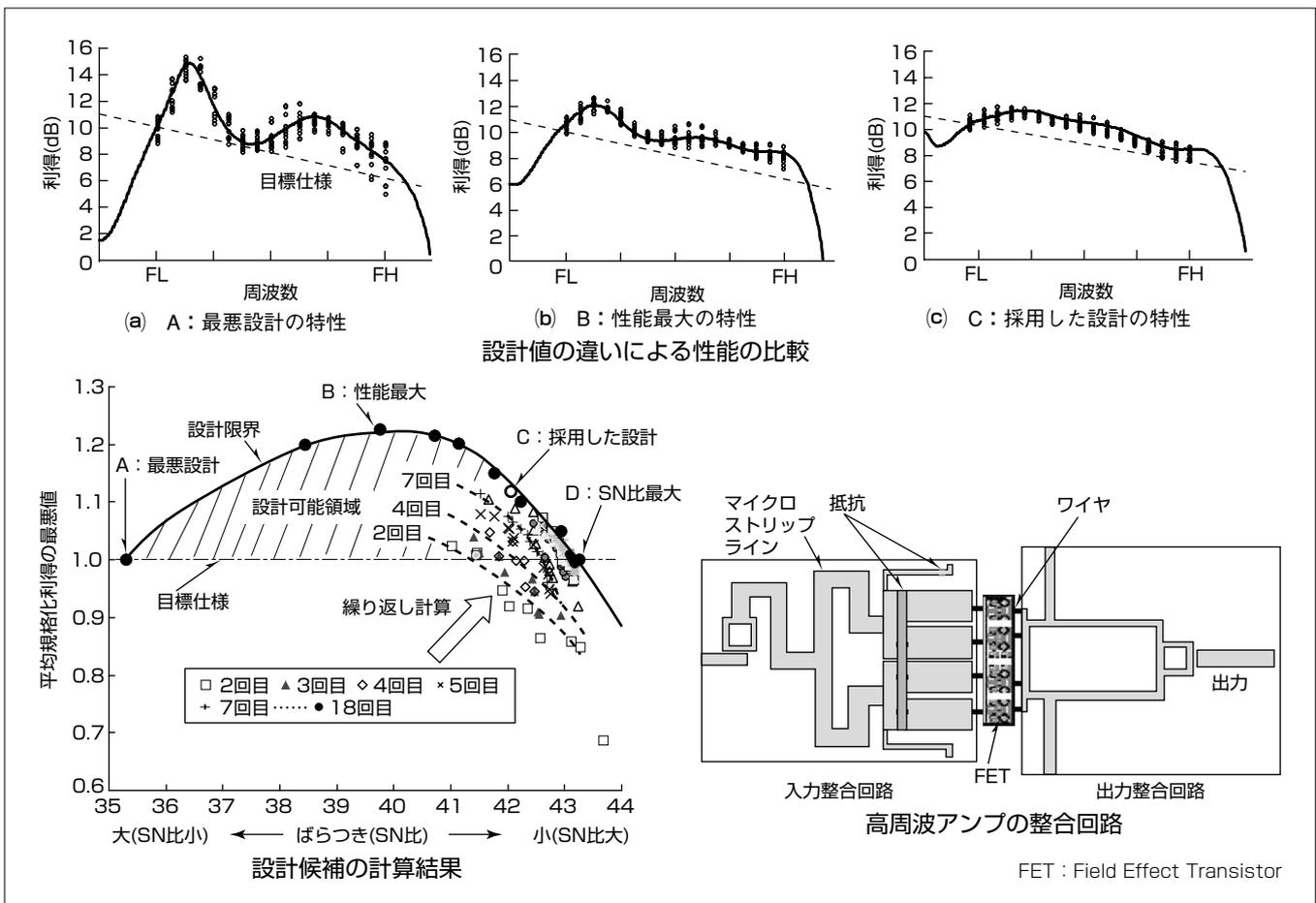
Improvement of First Run Rate in Microwave Circuits by Novel Robust Design Methodology

Takafumi Nakagawa, Tasuku Kirikoshi

要 旨

高周波回路の製造で、高い直行率を確保するためには、あらかじめ、製造ばらつきや部品特性のばらつきなどの制御できない因子(誤差因子)の影響を減衰させた設計(ロバスト設計)が必要である。従来の設計手法では仕様を満足するように設計値を決定した後、誤差因子による性能ばらつきを評価し、性能がばらついても仕様を満足するように設計値を修正する2段階の設計手法が一般的である。この場合、設計マージンを大きく取る設計になりやすい。しかし、目標仕様が厳しくなり設計マージンをとる余裕が小さくなると直行率が低くなるという課題がある。

本稿で述べる設計手法では、品質工学で用いるロバスト性の評価指標(SN(Signal-to-Noise)比)を導入することによって、性能とロバスト性を同時に考慮した設計を実現した。誤差因子を直交表で組み合わせて与え、性能とばらつきのトレードオフを考慮した最適設計を行う。この手法をシミュレーションによる高周波アンプの整合回路設計へ適用した結果、採用した設計は性能最大の設計に対して約20%、最悪設計に対して約50%に性能ばらつきを低減した。また、この設計手法を適用した製品の直行率が改善することを実機で確認した。



製造ばらつきを考慮したロバスト設計手法による高周波アンプ整合回路の計算結果

左下の図の設計可能領域の中で、Aはばらつき最大(SN比最小)、Bは性能最大、Cは採用した設計、Dはばらつき最小(SN比最大)の点である。C点は誤差因子による規格化利得の最悪値が仕様を満足する点である。規格化利得は $10^{(利得-目標仕様)/10}$ で計算する。SN比は製造ばらつきによる利得の変動を示す指標で、値が大きいほど性能変動が小さい。図中のプロットはモンテカルロ法で発生した一定数の設計候補の計算結果のうち、優劣をつけられない解(パレート解)を示す。点線は計算したパレート解の概包絡線である。計算値は繰り返し計算(図では18回)によって設計限界線に向かって収束する。

1. ま え が き

高周波回路の製造で、高い直行率を確保するためには、あらかじめ、製造ばらつきや部品特性のばらつきなどの制御できない因子(誤差因子)を考慮した設計が必要である。従来の設計手法では、高周波回路シミュレーションによって仕様を満足するように設計値を決定した後、誤差因子による性能のばらつきを評価し、性能がばらついても仕様を満足するように設計値を修正する2段階の設計手法が一般的である。この場合、設計マージンを大きく取る設計になりやすい。しかし、目標仕様が厳しくなり設計マージンをとる余裕が小さくなると、直行率が低くなるという課題がある。また、回路設計では目標仕様は複数項目あり、ある性能を良くするためにはほかの性能のどれかを悪くせざるをえないというトレードオフの関係がある。そのため、性能を上げるために設計者は互いに優劣をつけられない解(パレート解)を多目的最適解として計算する。しかし、実際の設計では、レイアウトの制限、電磁界解析による詳細設計やコストなど、設計の各段階でもトレードオフが生じるため、設計候補を決定しても修正が必要になる場合が多い。

これらの問題点を解決するため品質工学で用いるロバスト性の評価指標(SN比)を導入し、性能とロバスト性を同時に考慮した設計を実現した。また、この設計手法では、設計限界近傍解の設計候補をあらかじめ多数計算しておくことで、設計の各段階で生じるトレードオフに対しても他の設計候補を選択できる。

本稿では、この設計手法を高周波アンプの整合回路の設計に適用した結果について述べる。

2. ロバスト設計手法

この設計手法では、目標仕様は制約条件、多目的問題を制約条件付き単目的問題とし、SN比をできるだけ大きくする設計限界近傍の設計候補を多数計算する⁽¹⁾。図1にロバスト設計手法のイメージを示す。次の手順Step1~Step5をSN比が収束するまで繰り返す。ここで、制御因子

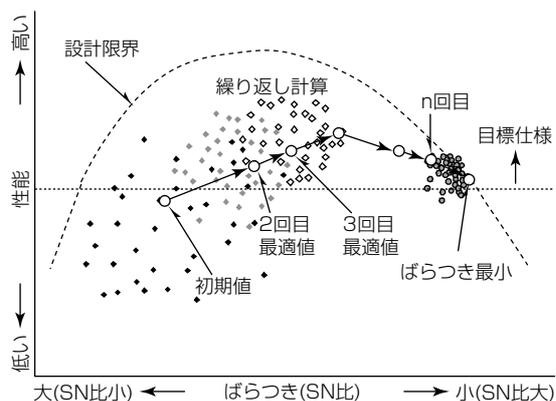


図1. ロバスト設計手法のイメージ

は設計パラメータのうちで、性能をコントロールする因子である。

- Step1: 誤差因子と制御因子を選定する
- Step2: 誤差因子の組合せを直交表で作る
- Step3: モンテカルロ法で設計候補を一定数選ぶ
- Step4: 特性値とSN比を計算する
- Step5: もし、最悪値>目標仕様で、SN比>1つ前のSN比が成り立てば、最大の設計候補を次の計算の初期値に選ぶ。成り立たなければ、探索幅を1/2に狭め、Step2へ戻る。

計算量を減らすため誤差因子の組合せを直交表で作る(Step2)。設定した探索幅で制御因子の組合せをモンテカルロ法で一定数選ぶ(Step3)。SN比と利得の最悪値の関係を計算する(Step4)。最悪値が目標性能を満足し、性能のばらつきが最小(SN比は最大)になる設計値を次の計算の初期値として計算を繰り返す。1回目は設計領域を広く探索し、2回目以降ではよい結果が得られない場合に探索幅を1/2に狭めていく(Step5)。このような手順をSN比が収束するまで繰り返す。これによって、設計限界近傍にある複数の設計候補を計算することができる。

3. 高周波アンプへの適用

3.1 計算モデル

ロバスト設計手法を図2に示す高周波アンプの整合回路の設計に適用する。このアンプは対称な2つの回路で構成している。入力信号は2分配され、さらに4分配され4つのFETで並列に増幅される。増幅された信号は出力整合回路で4合成され出力される。図3にCAEモデルを示す。図中の添字nは誤差因子、それ以外が制御因子である。

まず、誤差因子と制御因子を選定する(Step1)。表1に誤差因子の種類とその水準を示す。誤差因子は基板厚と導電率及びFETのゲート、接続ワイヤのインダクタンス、パソコンとDCカットの容量とインダクタンスのばらつきなどの10種類とした。制御因子は図2に示すようにマイクロストリップラインの線路幅Wと長さL及び抵抗値と抵抗長の9種類とした。誤差因子の水準は部品と製造ばらつきから決める。誤差因子の組合せは表2に示すL12直交表で

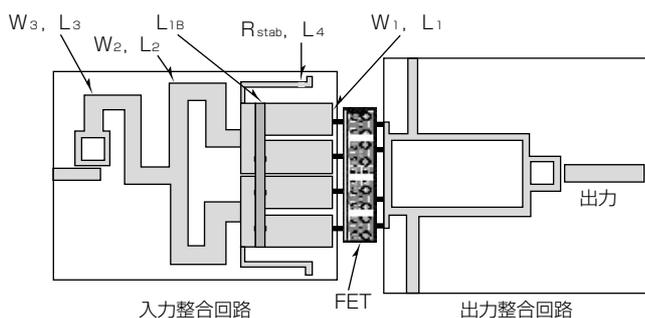


図2. 高周波アンプの整合回路と制御因子

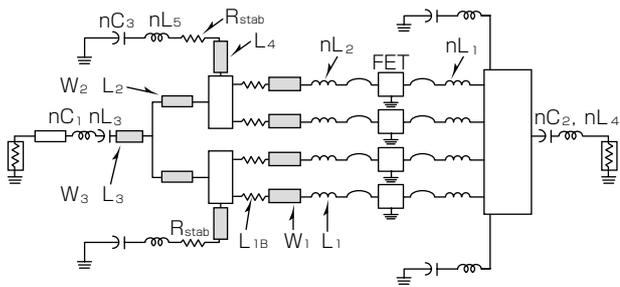


図 3. CAEモデル

表 1. 誤差因子とその水準

| 番号 | 誤差因子 | 単位 | 水準 1 | 水準 2 |
|----|------|----|-------|------|
| A | 基板厚 | % | -10 | 10 |
| B | 導電率 | % | -10 | 10 |
| C | nL1 | % | -20 | 20 |
| D | nL2 | % | -20 | 20 |
| E | nL3 | nH | -0.06 | 0.06 |
| F | nL4 | nH | -0.06 | 0.06 |
| G | nL5 | nH | -0.06 | 0.06 |
| H | nC1 | % | -20 | 20 |
| I | nC2 | % | -20 | 20 |
| J | nC3 | % | -50 | 50 |

表 2. L12直交表

| No. | A | B | C | D | E | F | G | H | I | J | 割付なし |
|-----|---|---|---|---|---|---|---|---|---|---|------|
| 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 2 | 1 | 1 | 1 | 1 | 1 | 2 | 2 | 2 | 2 | 2 | 2 |
| 3 | 1 | 1 | 2 | 2 | 2 | 1 | 1 | 1 | 2 | 2 | 2 |
| 4 | 1 | 2 | 1 | 2 | 2 | 1 | 2 | 2 | 1 | 1 | 2 |
| 5 | 1 | 2 | 2 | 1 | 2 | 2 | 1 | 2 | 1 | 2 | 1 |
| 6 | 1 | 2 | 2 | 2 | 1 | 2 | 2 | 1 | 2 | 1 | 1 |
| 7 | 2 | 1 | 2 | 2 | 1 | 1 | 2 | 2 | 1 | 2 | 1 |
| 8 | 2 | 1 | 2 | 1 | 2 | 2 | 2 | 1 | 1 | 1 | 2 |
| 9 | 2 | 1 | 1 | 2 | 2 | 2 | 1 | 2 | 2 | 1 | 1 |
| 10 | 2 | 2 | 2 | 1 | 1 | 1 | 1 | 2 | 2 | 1 | 2 |
| 11 | 2 | 2 | 1 | 2 | 1 | 2 | 1 | 1 | 1 | 2 | 2 |
| 12 | 2 | 2 | 1 | 1 | 2 | 1 | 2 | 1 | 2 | 2 | 1 |

作る (Step2)。各制御因子の値をモンテカルロ法で選ぶ (Step3)。計算は線形回路モデルで行った。また、FETの特性は実測値を使った。アンプの基本性能に通過利得を選び、制約条件は目標利得と安定係数k (アンプが発振しない条件で、 $k > 1$) とした。k値は常に仕様を満足したので以降では利得について述べる。

3.2 計算結果

図4は誤差因子を与えたときの利得の周波数特性の計算結果の一例である。規格化利得は式(1)で、SN比は式(2)で計算する。規格化利得が1以上で目標性能を満足する。また、 σ^2 は規格化利得の平均値からの二乗偏差である。SN比は平均利得に対する性能のばらつきに対応する。誤差因子の影響で性能がばらつく。

規格化利得 = $10^{(利得 - 目標仕様) / 10}$ (1)

SN比 (db) = $10 \log (1 / \sigma^2)$ (2)

また、図5は図6の点Aを初期値とした場合の18回の繰

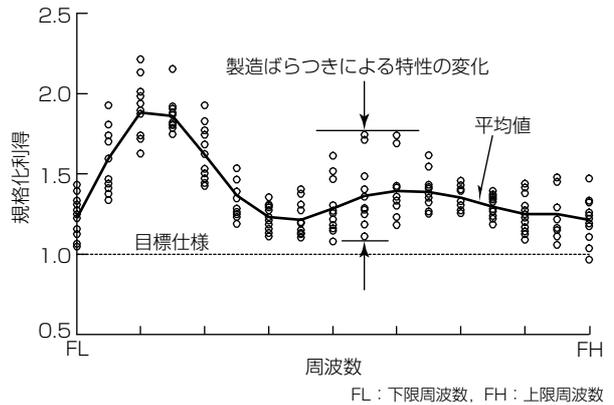


図 4. 誤差因子を与えたときの利得の計算結果の一例

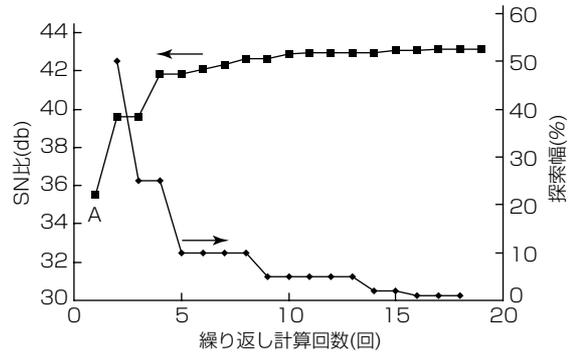


図 5. 繰返し計算回数に対する探索幅 (%) と SN比の関係

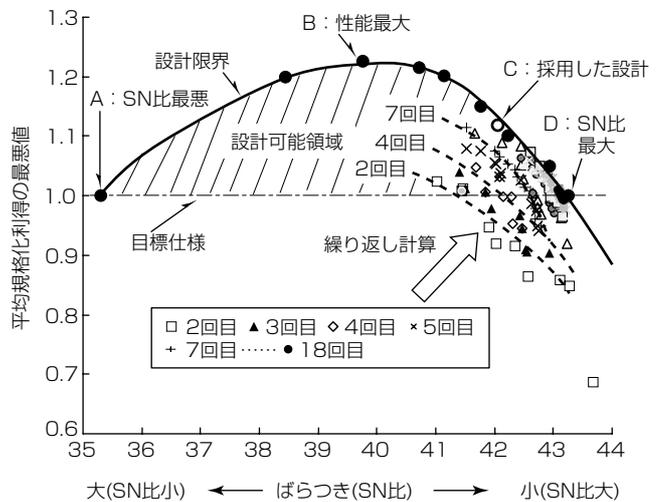


図 6. 100組の設計候補の計算結果

返し計算ごとの探索幅 (%) と SN比の関係を示している。平均規格化利得は1.0である。SN比の変化が小さくなるに伴い、探索幅を小さくしていく (Step5)。図から10回程度で43.1 (db) に収束した。

図6はモンテカルロ法で発生させた100組の設計候補の計算結果である。同図のプロットは、設計候補のSN比と平均規格化利得の最悪値との関係を示すパレート解である。ここで、平均規格化利得の最悪値は図4に示す平均値の最小値である。また、点線は計算したパレート解の概包絡線

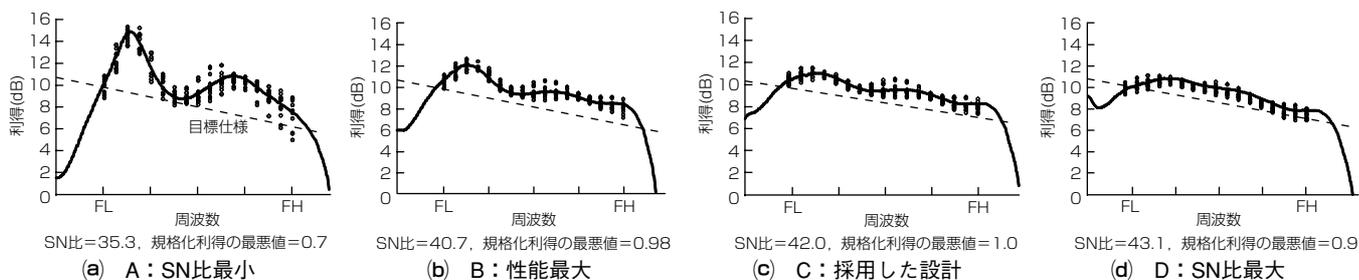


図7. 設計値の違いによる性能の比較

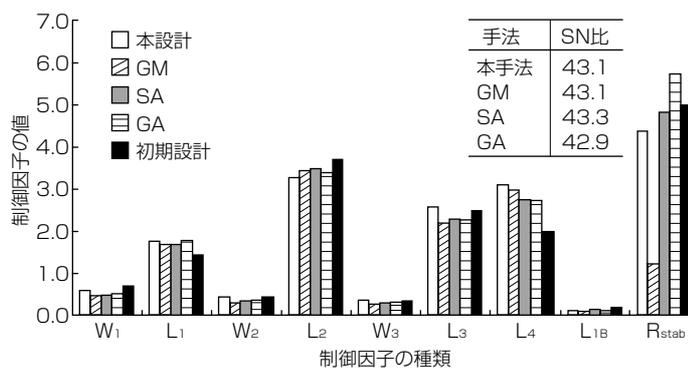


図8. 最適計算手法の違いによる制御因子の値の比較

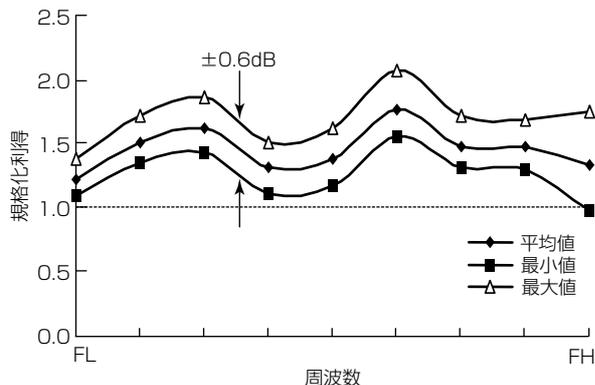


図9. 試作結果

である。図6の設計限界はSimulated Annealing(SA)法⁽²⁾で推定した結果である。図5に示すように、はじめは探索幅を広くし、次第に狭くしているので繰り返し計算によって設計限界へ向かってSN比が収束していく。図6から、この手法は設計限界の近傍解を計算できており、方法の妥当性を示している。また、従来の設計では、設計値が斜線の設計可能領域内ならどこでも良く、設計値の決定にSN比は考慮されていないため、直行率が低下する。図6のAはSN比が最悪の点、B点は性能最大、C点は採用した設計、DはSN比最大の点を示す。図4に示すように、誤差因子によって特性が平均利得の最悪値より小さくなる場合があるので、全ての計算値の最悪値が仕様を満足するC点を最終値として採用した。

図7は図6の各点における設計値の違いによる周波数特性の違いを示している。採用した設計は性能最大の設計(図6記号B)に対して約20%、最悪設計(図6記号A)に対して約50%ばらつきを低減した。

次に、最適計算手法の違いによる最適解の違いについて、従来よく使われている計算方法⁽²⁾と比較した。図8は図6のD点での制御因子の値の比較である。GMとGAはそれぞれ縮小勾配法と遺伝的アルゴリズムを使った計算結果である。SN比はほぼ同じ値であるが制御因子の値は違う。すなわち、設計限界を与える設計値は一意に決まらないことが分かる。したがって、各設計段階で生じるトレードオフに対応するためには設計限界付近でのパレート解を多数準備しておく必要がある。

4. 実測結果

この設計手法の妥当性を実機で確認した。設計結果を基に高周波アンプを250台試作し測定した結果を図9に示す。図は利得の最大・最小値と平均値で示している。全体の97%が目標値を満足した。また、各周波数帯での分散は0.2dBで利得のばらつきは±0.6dB以内であった。

5. むすび

品質工学で用いるロバスト性の評価指標(SN比)を導入することによって、性能とロバスト性を同時に考慮した高周波回路の設計を実現した。この設計手法を高周波アンプの整合回路設計へ適用し、手法の妥当性を高周波回路シミュレーションによって確認した。また、この設計手法を適用した製品の直行率が改善することを実測で確認した。

今後、この設計手法を適用することで開発段階から高い直行率が得られ、開発期間の短縮と適用モジュールの歩留りの向上が期待できる。

参考文献

- (1) Nakagawa, T., et al.: Robust Parameter Design Methodology for Microwave Circuits Considering the Manufacturing Variations, IAENG International Journal of Computer Science, **39**, No.2, 214~219 (2012)
- (2) Agilent Technologies: Tuning, Optimization, and Statistical Design (2004)