

# 自己ベース電流制御形アナログプリディストーションリニアライザ

新庄真太郎\*  
森 一富\*

Analog Pre-distortion Linearizer Using Self Base Bias Controlled Amplifier

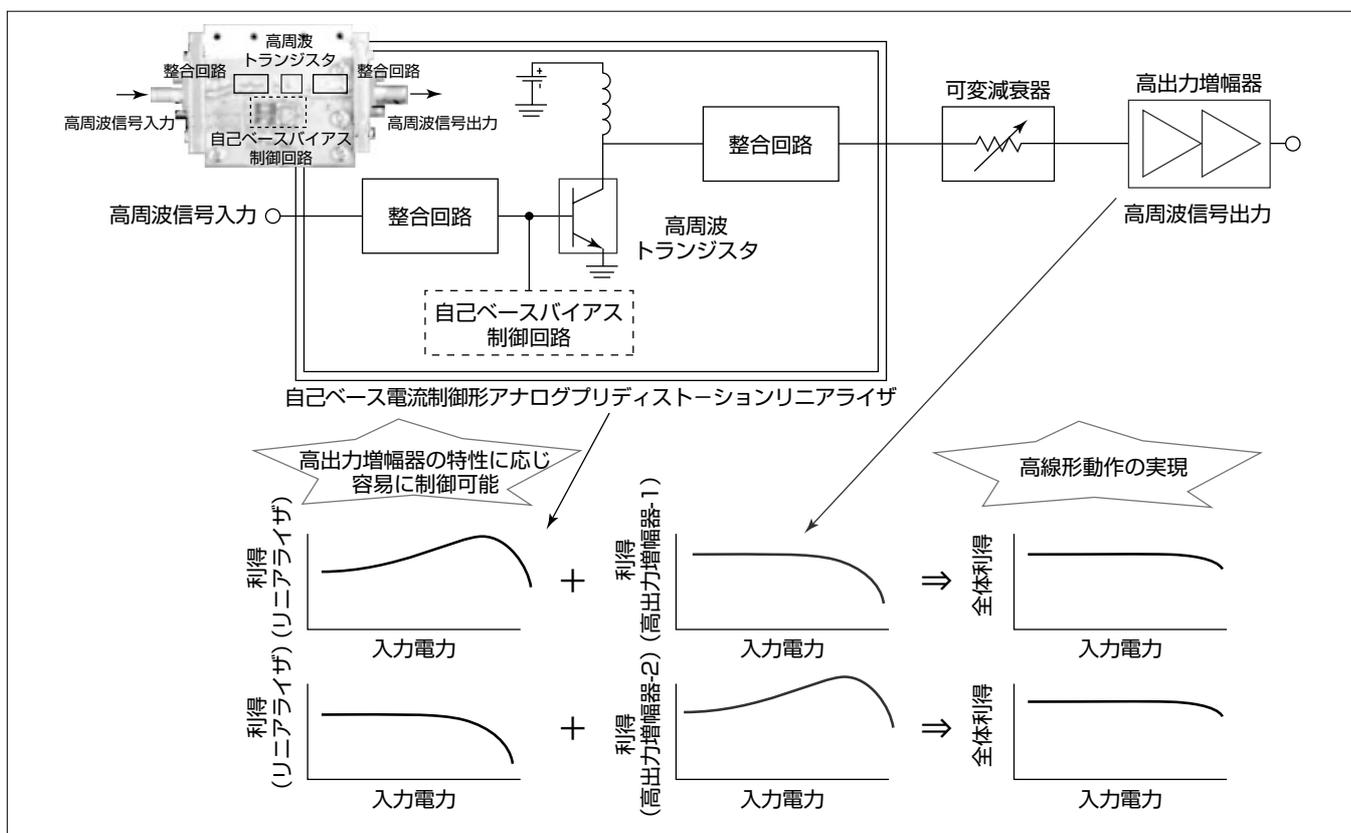
Shintaro Shinjo, Kazutomi Mori

## 要 旨

無線通信システムに用いられる送信高出力増幅器では、小型・低コストに加え、高効率に高線形動作することが求められる。増幅器の高効率動作のためには、飽和電力付近で動作させることが望ましいが、増幅素子の非線形性のためにひずみが発生し線形性を低下させる。一方、ひずみを小さくするためには飽和電力を高める必要があるが、その場合には効率の低下を招く。これらの相反する要求を同時に満足させるために、ひずみ補償技術は重要である。

今回、各種ひずみ補償方式の中でも小型・低コストが可能なアナログプリディストーション方式に着目し、近年の高速無線通信システムに適用可能で、かつ汎用性に優れた自己ベース電流制御形アナログプリディストーションリニアライザを開発した。このリニアライザは、自己ベース

バイアス制御回路を備えた増幅器を基本構成とする。自己ベースバイアス制御回路は、入力される変調信号からエンベロープ成分を抽出し、抽出したエンベロープ成分に応じて増幅器のベース電流を自動的に制御する。その結果、入力信号に対する利得特性を容易に制御することが可能となり、高出力増幅器のあらゆる振幅ひずみを打ち消すことが可能となりニアライザを実現した。またSi BiCMOS (Bipolar Complementary Metal Oxide Semiconductor) プロセスを用いて構成することによって、変調信号の高速なエンベロープにも追従することを可能にした。このリニアライザを試作しW-CDMA (Wideband Code Division Multiple Access) 基地局用送信高出力増幅器に適用した結果、高効率動作時のひずみ補償に有効な手法であることを確認した。



## 自己ベース電流制御形アナログプリディストーションリニアライザによるひずみ補償

入力される変調信号のエンベロープ成分に追従して動作する自己ベース電流制御形増幅器を用いたアナログプリディストーションリニアライザによって、高出力増幅器の任意の振幅ひずみを補償することを可能にした。またSi BiCMOSプロセスを用いて構成することによって、高速なエンベロープ信号に追従するリニアライザを実現した。

1. ま え が き

近年の無線通信システムは音声とデータの両方を取り扱うマルチメディアシステムへと進化しており、占有帯域幅の広帯域化による高速かつ大容量化が進んでいる。したがって、無線通信システムに用いられる送信高出力増幅器では、小型・低コストに加え、高効率に高線形動作することが求められる。これらの要求を満足させるためにひずみ補償技術は重要であり、その中でも簡易なアナログリニアライザとデジタルプリディストーションリニアライザなどのデジタルひずみ補償回路とを組み合わせる構成が有効である。

簡易アナログリニアライザは、プリディストーション形であることが多く、ダイオードリニアライザなどに代表される小型なひずみ補償回路のことである。簡易アナログリニアライザには、高出力増幅器のあらゆる振幅ひずみに対応できるよう可変幅の大きな利得特性が求められるだけでなく、近年の無線通信システムで用いられる高速な変調信号のエンベロープの変動にも追従できるような広帯域特性も必要とされる。可変幅の大きな利得特性を得るためには、電力レベルに応じて自動的に能動回路のバイアス条件を変化させる高機能バイアス回路技術を適用した増幅器を用いることが有効な手段である。また、この増幅器を高速動作可能な構成にすることによって、高速な変調信号のエンベロープにも追従させることができる。したがって、Si BiCMOSなどの高速プロセスを採用した高機能バイアス回路を用いた増幅器を、振幅や位相を補償するプリディストーションリニアライザとして動作させることができれば、高速な無線通信システムに対応できる汎用性の高いリニアライザを実現することができる。

本稿では、Si BiCMOSプロセスを採用した自己ベースバイアス制御形増幅器を用いたアナログプリディストーションリニアライザを提案する。このリニアライザを構成する自己ベースバイアス制御回路は、入力される変調信号からエンベロープ成分を抽出し、抽出したエンベロープ成分に応じて増幅器のベース電流を自動的に制御する。その結果、高入力電力レベルでは、ベース電流の増加に応じて利得は増加し、負の振幅変動を持つ高出力増幅器の振幅ひずみを打ち消すことができる。また自己ベースバイアス制御回路に抵抗を装荷することによって、負の利得特性を実現し、正の振幅変動を持つ高出力増幅器の振幅ひずみを打ち消すことができる。提案のリニアライザを試作しW-CDMA基地局用増幅器に適用した結果、高効率動作時の線形性を改善する手法として有効であることを確認した。

2. 動作原理

図1に正の利得変動を実現する提案のアナログプリディストーションリニアライザの回路図を示す。図1で、Q<sub>1</sub>は

RF (Radio Frequency) トランジスタ、Q<sub>2</sub>はカレントミラー回路を構成するバイアス回路トランジスタ、Q<sub>3</sub>はベース電流補償用トランジスタ、Q<sub>4</sub>とQ<sub>5</sub>はバイアス回路で帰還回路を構成するpMOSFET (Metal Oxide Semiconductor Field Effect Transistor) である。Q<sub>1</sub>とQ<sub>2</sub>のカレントミラー比はN : 1、Q<sub>4</sub>とQ<sub>5</sub>のカレントミラー比は1 : Mとする。提案のプリディストーションリニアライザは、RFトランジスタであるQ<sub>1</sub>とベースバイアスフィード部及び自己ベースバイアス制御回路で構成している。

通常増幅器では、ベースバイアスフィード部にある容量C<sub>RF</sub>はエンベロープ周波数を遮断する容量値を選択する。しかし、エンベロープ信号に追従させるリニアライザとして動作させるために、エンベロープ周波数は遮断せず、高周波だけ対応する程度の小さな容量値を選択する。

正の利得変動を実現するためには、Q<sub>1</sub>のベース電圧(V<sub>be1</sub>)はエンベロープに応じて増加する必要がある。大信号動作時にI<sub>be1</sub>がI<sub>be1</sub> + ΔI<sub>be1</sub>に増加する場合、Q<sub>4</sub>のドレイン電流(I<sub>ref4</sub>)、及びQ<sub>5</sub>のドレイン電流(I<sub>ref5</sub>)は、それぞれI<sub>ref4</sub> + ΔI<sub>ref4</sub>、I<sub>ref5</sub> + M × I<sub>ref4</sub>に増加する。その結果、Q<sub>1</sub>のベース電流とベース電圧はそれぞれ式(1)、(2)のように表される。

$$I_{be1\_final} = I_{be1} + \Delta I_{be1} + \sum_{m=1}^{\infty} \Delta I_{be1}(m)! \\ = I_{be1} + \sum_{m=0}^{\infty} \left(\frac{M \cdot N}{\beta - M}\right)^m \cdot \Delta I_{be1} \dots\dots\dots(1)$$

$$V_{be1\_final} = V_{be1} + \frac{q}{nkT} \cdot \ln\left(1 + \frac{1}{I_s \cdot e^{qV_{be1}/nkT}} \cdot \sum_{m=0}^{\infty} \left(\frac{M \cdot N}{\beta - M}\right)^m \cdot \Delta I_{be1}\right) \dots\dots(2)$$

式(1)、(2)で、βはQ<sub>1</sub>及びQ<sub>2</sub>の電流増幅率である。式(2)から、ベース電圧はエンベロープの振幅に応じて増加し増加量はQ<sub>4</sub>とQ<sub>5</sub>のカレントミラー比Mによって制御できることが分かる。したがって、提案のプリディストーションリニアライザの利得は、高入力電力レベルで増加する傾向

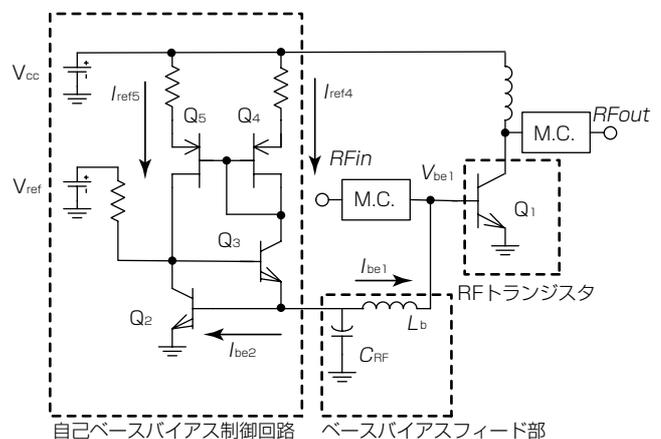
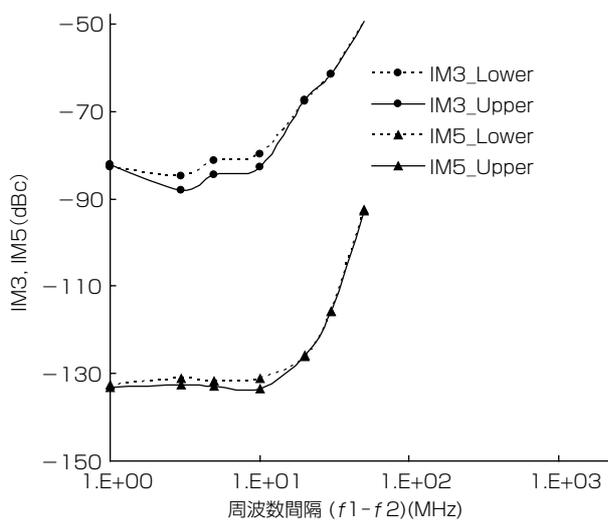
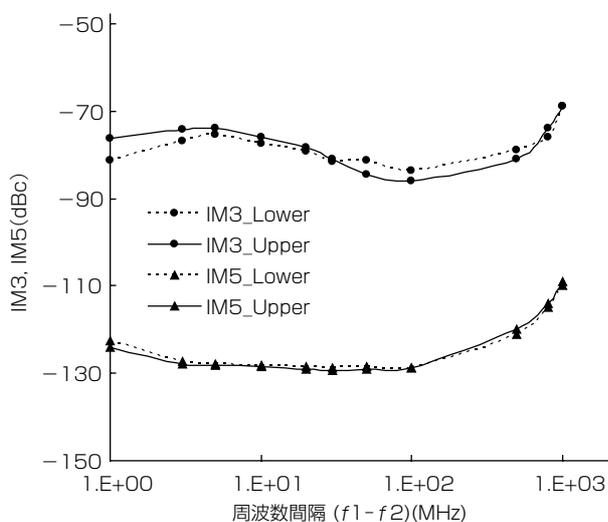


図1. 正の利得変動を実現する提案のアナログプリディストーションリニアライザの回路図



(a) Type-A リニアライザ



(b) Type-B リニアライザ

図2. 2波入力信号( $f_1$ ,  $f_2$ )の周波数間隔( $f_1-f_2$ )に対するIM3, IM5シミュレーション結果

を示し、負の利得変動を持つ高出力増幅器の振幅ひずみを補償できることが期待される。

自己ベースバイアス制御回路で、周波数応答の上限を決める素子はpMOSFETである。そこで異なる遮断周波数を持つpMOSFETを用いた2種類のリニアライザに対して、2波の周波数間隔を変化させた時の相互変調ひずみ(IM)特性を計算し、その結果をもとに自己ベースバイアス制御回路の周波数応答に関して検討した。2種類のリニアライザは、20MHzの遮断周波数を持つpMOSFETを用いたType-Aリニアライザと3GHzの遮断周波数を持つpMOSFETを用いたType-Bリニアライザである。図2(a), (b)にType-AリニアライザとType-Bリニアライザの2波入力信号( $f_1$ ,  $f_2$ )の周波数間隔( $f_1-f_2$ )に対するIM3(3次IM), IM5(5次IM)シミュレーション結果を示す。図2(a)に示すように、Type-AリニアライザのIM3, IM5は約10MHz付近から劣化する傾向を示す。一方、図2(b)に示すType-Bリニアライザでは約500MHzまでほぼ一定の特性を示す。

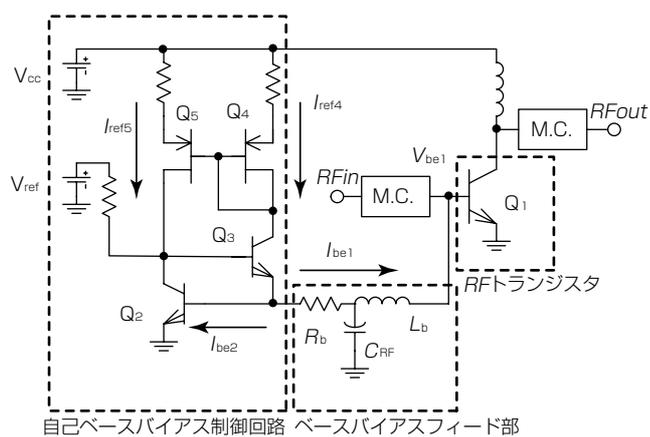


図3. 負の利得変動を実現する提案のアナログプリディストーションリニアライザの回路

つまり、 $(f_1-f_2)/2$ の成分がエンベロップ周波数に対応すると考えると、自己ベースバイアス制御回路の遮断周波数には、高調波を考慮しエンベロップ周波数の数倍の周波数が求められることになる。

次に、図3に負の利得変動を実現する提案のプリディストーションリニアライザの回路図を示す。負の利得変動を実現するために、抵抗 $R_b$ が $Q_1$ と自己ベースバイアス制御回路の間に装荷される。同様に大信号動作時に $I_{be1}$ が $I_{be1} + \Delta I_{be1}$ に増加する場合を考えると、ベース電圧は式(3)のように表される。

$$V_{be1\_final} = V_{be1} + \frac{q}{nkT} \cdot \ln\left(1 + \frac{1}{I_s \cdot e^{qV_{be1}/nkT}} \cdot \sum_{m=0}^{\infty} \left(\frac{N}{\beta}\right)^m \cdot \Delta I_{be1}\right) - R_b \cdot \sum_{m=0}^{\infty} \left(\frac{N}{\beta}\right)^m \cdot \Delta I_{be1} \dots (3)$$

式(3)で、カレント比Mは1とした。式(3)から、 $V_{be1}$ はエンベロップの振幅に応じて低下し、低下量は $R_b$ によって制御できることが分かる。したがって、提案のプリディストーションリニアライザの利得は、高入力電力レベルで低下する傾向を示し、正の利得変動を持つ高出力増幅器の振幅ひずみを補償できることが期待される。

### 3. 試作結果

ベースバイアス制御形増幅器を用いたアナログプリディストーションリニアライザをSi BJT(Bipolar Junction Transistor)及びpMOSFETを用いて試作した。周波数応答性を確認するために、このリニアライザのAM/AM及びAM/PM特性実験結果を用いて算出したACPR(Adjacent Channel leak Power Ratio)とNACPR(Next Adjacent Channel leak Power Ratio)計算結果と、384McpsのQPSK(Quadrature Phase Shift Keying)変調信号を用いたACPRとNACPR実験結果の比較を行った。図4にACPR, NACPRの計算結果と実験結果の比較を示す。周波数は2.14GHzとし、ACPRとNACPRはそれぞれ5MHzオフセットと10MHzオフセットで定義した。図から計算結果と実験

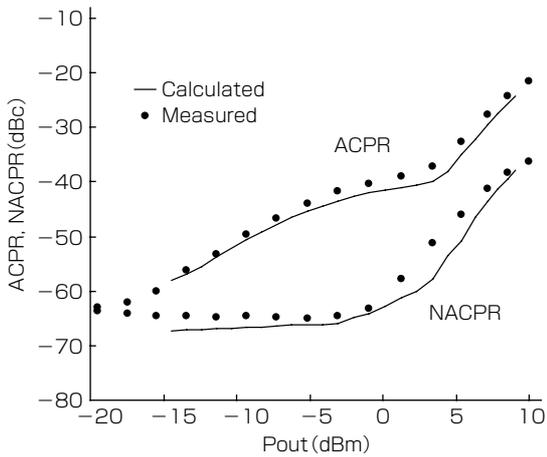
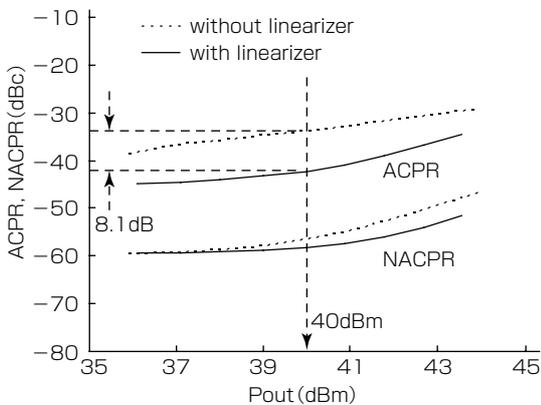
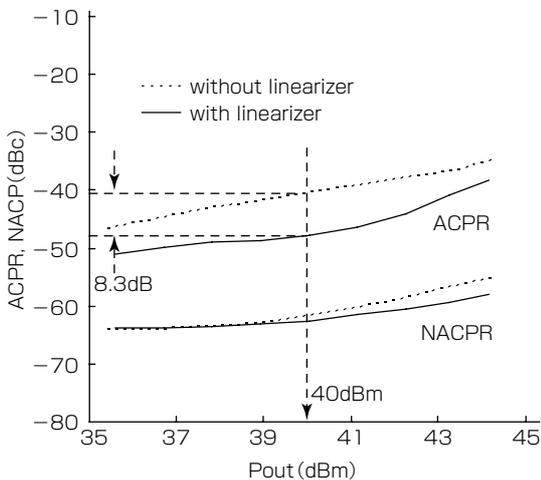


図4. リニアライザのACPRとNACPRの計算結果と実験結果の比較



(a) GaAs FET高出力増幅器



(b) LDMOS高出力増幅器

図5. プレディストーションリニアライザ適用時と未適用時のACPR, NACPR実験結果

結果はほぼ一致することが分かる。これは試作した自己ベースバイアス制御回路が3.84McpsのQPSK変調信号のエンベロープ成分に追従できていることを示すものである。

試作した自己ベースバイアス制御形増幅器を用いたアナログプリディストーションリニアライザは、2種類のW-CDMA基地局用高出力増幅器(利得の下ざり特性を持つGaAs FET(Gallium Arsenic Field Effect Transistor)高出力増幅器と、利得の上ざり特性を持つLDMOS(Laterally Diffused Metal Oxide Semiconductor)高出力増幅器)に適用し、ひずみ補償効果を確認した。図5はGaAs FET高出力増幅器及びLDMOS高出力増幅器のプリディストーションリニアライザ適用時と未適用時のACPR, NACPR実験結果をそれぞれ示す。GaAs FET高出力増幅器は負の利得変動を持つため、この特性を打ち消すようにリニアライザを調整した結果、出力電力40dBm時のACPR改善量8.1dBを得た。またLDMOS高出力増幅器は正の利得変動を持つため、この特性を打ち消すようにリニアライザを調整し、出力電力40dBm時のACPRを8.3dB改善した。この結果は、提案の自己ベースバイアス制御形増幅器を用いたアナログプリディストーションリニアライザが広帯域に動作し、高効率動作時の高線形化をはかる手法として有効であることを示すものである。

#### 4. む す び

近年の高速無線通信システムで用いられる送信高出力増幅器に適用可能な自己ベースバイアス制御形増幅器を用いたアナログプリディストーションリニアライザを提案した。このリニアライザは、入力される変調信号からエンベロープ成分を抽出し、抽出したエンベロープ成分に応じて増幅器のベース電流を自動的に制御することによって、送信高出力増幅器のあらゆる振幅ひずみを打ち消すことを可能にする。W-CDMA基地局用送信高出力増幅器に適用しひずみ補償実験を行った結果、高効率・高線形特性の実現に有効であることを確認した。

#### 参 考 文 献

- (1) Shinjo, S., et al.: Analog Pre-Distortion Linearizer Using Self Base Bias Controlled Amplifier, IEICE Transaction on Electronics, E93-C, No.7, 966~974 (2010)