特集論文

超小型DIPIPM “Ver.4 新シリーズ”

白水政孝*
田中智典*
坂居正喜*

Super Mini DIPIPM "Ver.4 New Series"

Masataka Shiramizu, Tomofumi Tanaka, Masaki Sakai

要　旨

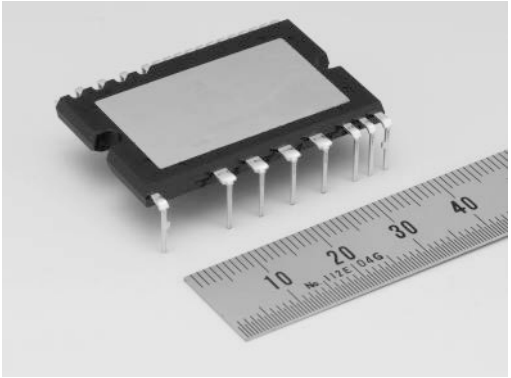
三菱電機のDIPIPM(Dual In-line Package Intelligent Power Module)は，パワーチップとそれを駆動し，かつ保護機能を持つ制御用ICチップを内蔵したトランスファーモールド構造のIPMである。

2004年から，DIPIPMシリーズ中で最小のパッケージとして超小型DIPIPM Ver.4シリーズを製品化し，エアコン，洗濯機，冷蔵庫などの白物家電機器のインバータユニットの小型化に貢献してきた。

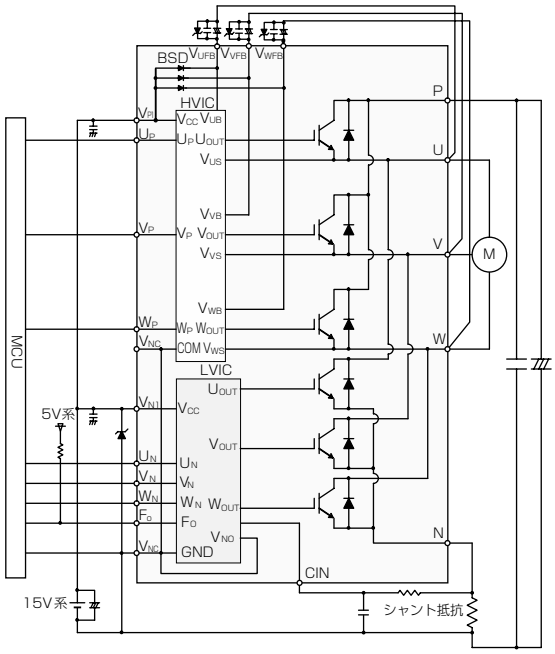
近年，世界的な地球環境保護の高まりの中で，省エネルギー化がより一層重要視されはじめ，海外市場でもインバータ化が進んできている。それと同時に，白物家電市場ではインバータユニットの更なる低コスト化を進めており，基板搭載面積がより小さくてすむ小型外形品や周辺部品の削減などの強い要望がある。

このような市場要求に対応するため，当社では超小型DIPIPM Ver.4から置き換わる製品として，“超小型DIPIPM Ver.4 新シリーズ”を2009年10月から量産し，白物家電市場に加え産業用途向けにも製品展開している。

この超小型DIPIPM Ver.4 新シリーズは，外付けしていたBSD(Bootstrap Diode)を，超小型DIPIPM Ver.4と同じパッケージサイズに内蔵し，基板の搭載部品削減と基板面積縮小に貢献している。また，独自開発のフルゲートCSTBT(Carrier Stored Trench-Gate Bipolar Transistor)を搭載し，低損失(超小型DIIPM Ver.4比約15%減)を実現している。



超小型DIPIPM Ver.4新シリーズの外観



超小型DIPIPM Ver.4新シリーズの応用回路例

超小型DIPIPM Ver.4新シリーズの外観及び応用回路例

超小型DIPIPM Ver.4新シリーズはIGBT(Insulated Gate Bipolar Transistor)×6素子，FWD(Free Wheeling Diode)×6素子によるインバータ回路と，それを駆動するHVIC(High Voltage Integrated Circuit)，LVIC(Low Voltage Integrated Circuit)及びBSD×3素子によって構成される。なお，従来の超小型DIPIPM Ver.4のパッケージサイズとピン配列が同じであるため，インバータユニット基板に大きな変更なく搭載できるメリットもある。

*パワーデバイス製作所

1. まえがき

当社は業界に先駆け，1997年からDIPIPMを製品化し，エアコン，洗濯機，冷蔵庫などの白物家電や産業用モータのインバータ駆動に多数採用されてきた。

2004年からは，DIPIPMの更なる小型化と低熱抵抗化，完全鉛フリー化を図った超小型DIPIPM Ver.4シリーズを製品化し，インバータユニットの小型化に貢献してきた。

近年，世界的に地球環境保護の活動が重要視され，省エネルギー化の必要性がより一段と高まってきている。加えて，白物家電市場では，機器の低コスト化，高機能化の競争激化によって，低コスト化を目的としたインバータユニットの縮小化も進んでいる。

このような市場要求に対応するため，DIPIPMシリーズ中で最小のパッケージサイズである超小型DIPIPM Ver.4をベースとした“超小型DIPIPM Ver.4 新シリーズ”の開発を行った。

本稿では，超小型DIPIPM Ver.4 新シリーズの概要，特長，及び開発のベースとなったキーテクノロジーなどについて述べる。

2. 超小型DIPIPM Ver.4 新シリーズの概要

2.1 ラインアップ

従来の超小型DIPIPM Ver.4シリーズの電流定格は，3Aから30Aまでラインアップしている。その中で，最も市場要求の高い5Aから15Aまでの4品種(**表1**)を先行で開発した。

超小型DIPIPM Ver.4 新シリーズの主な特長を次に示す。

2.2 BSDを内蔵

BSDをパッケージに内蔵するためには，制御ICが搭載されているエリアの近くにスペースを確保する必要がある。そのため，制御IC(HVIC，LVIC)に新たなプロセスを採用して，従来のチップサイズから約30%小さくした(HVICのチップサイズ比)。

またBSDを内蔵したことによって，外付けとして必要であった部品が不要となるため，インバータユニット基板の小型化や，部品コストの低減に貢献することができる。なお，パッケージサイズや端子の配置及び配列は，従来の超小型DIPIPM Ver.4シリーズと同じであるため，超小型DIPIPM Ver.4 新シリーズへの置き換えを容易に行うことができ，新たな設計評価工数等を抑えることが可能である。

図1に超小型DIPIPM Ver.4 新リーズの内部構造を示す。

2.3 フルゲートCSTBTを搭載

超小型DIPIPM Ver.4 新シリーズのラインアップのうち，電流定格8A，10A，15Aの製品は，パワー素子にオン電圧が小さい独自開発のフルゲートCSTBTを搭載した。これによって，電力損失を従来の現行超小型Ver.4シリーズに比べ低減することができ，業界トップレベルの低損失を実現している。

図2に，フルゲートCSTBTの構造を示す。

2.4 HVICの高圧側回路電流の低減

HVICの高圧部を，従来の回路から見直しすることによって，高圧側の回路電流(I_{DB})を，0.5mA(max)から0.1mA(max)へ低減することを実現した。ブートストラップ回路でフローティング電源電圧(V_{DB})を充電する場合，P側IGBTがONしている時にHVICのI_{DB}によってV_{DB}が低下する。

図3に，従来の超小型DIPIM Ver.4と超小型DIPIPM Ver.4新シリーズのP側IGBTのオンパルス時間と，V_{DB}電圧降下の試算値について示す。

ブートストラップ回路のコンデンサ容量C＝10μF，P側オンパルス幅 10ms時は，V_{DB}の電圧降下が約0.45V改善している。P側IGBTのゲート－エミッタ間電圧はV_{DB}で駆動されるため，V_{DB}の電源電圧降下が改善されると，IGBTの飽和電圧($V_{CE(sat)}$)の低下，またスイッチングスピードが速くなるため，DC損失及びスイッチング損失の改善につながる。

表1．超小型DIPIPM Ver.4 新シリーズの仕様

形名	PS219A2	PS219A3-E	PS219A3	PS219A4
出力素子耐圧	600V			
製品定格	5A	8A	10A	15A
外形サイズ	24.0×38.0×3.5mm(超小型DIPIPM Ver.4と同じ)			
内蔵チップ	三相インバータを構成するIGBTチップ，FWDチップ，HVICチップ，LVICチップ，BSDチップを内蔵			
過熱保護機能内蔵	○	○	○	○

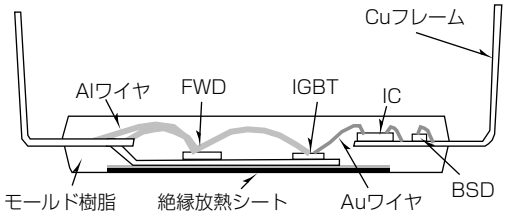


図1．内部構造

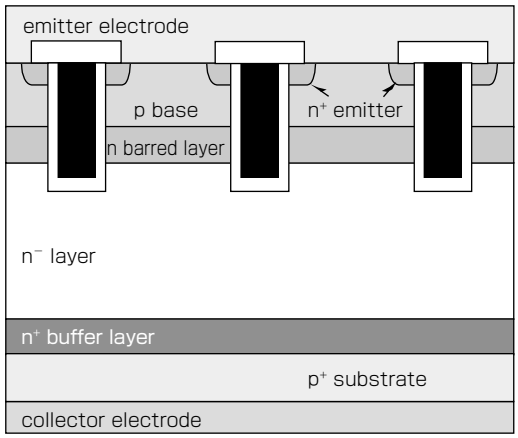


図2．フルゲートCSTBTの構造

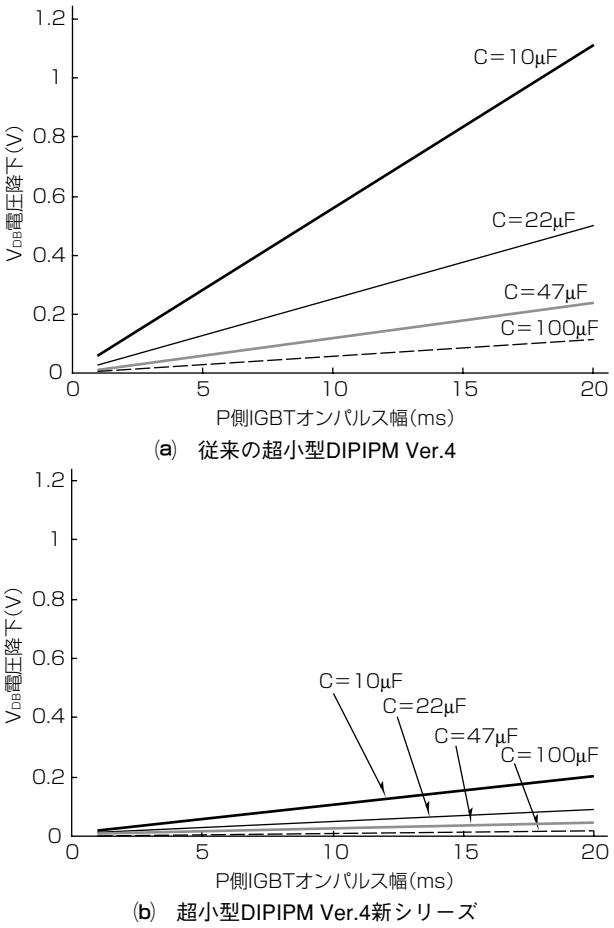


図 3．P側IGBTオンパルス幅ーV_{DB}電圧降下試算値

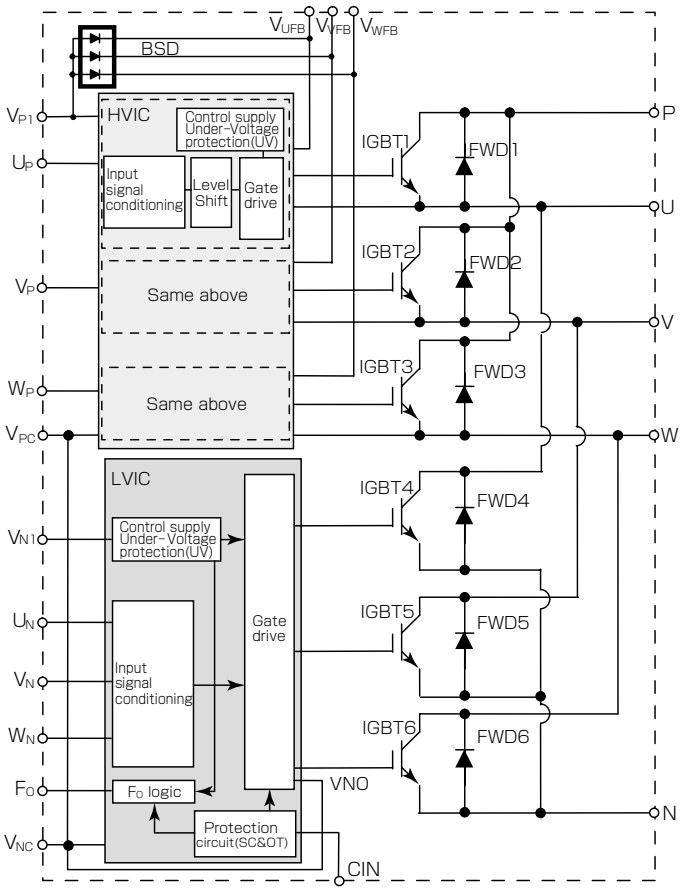


図 4．内部回路図

また，P側IGBTのオンパルス時間が同じであれば，従来の超小型DIPIPM Ver.4で使用していたコンデンサの容量を小さくすることができ，部品サイズの縮小に貢献できる。

2.5 デッドタイムの短縮

HVIC及びLVICの伝達遅延時間を従来の超小型DIPIPM Ver.4より短縮し，かつP側とN側の合わせこみによって，デットタイムを1.5μs(max)から1.0μs(max)へ短縮した。これによって，システム制御の制約を改善し，制御システム電圧利用率の向上や損失改善へとつながる。

2.6 完全鉛フリー化の実現

RoHS(Restriction of the use of certain Hazardous Substances in electrical and electronic equipment)指令による鉛フリー化の要求に対応し，モジュール内部の半導体チップのダイボンドと外部端子の外装はんだめっきについて鉛フリー化技術を確立し適用することによって，完全鉛フリー化を実現している。

3. 超小型DIPIPM Ver.4新シリーズの内部回路と機能

超小型DIPIPM Ver.4 新シリーズの内部回路は，三相AC出力インバータ構成のパワー回路部と制御用HVIC，LVIC及びBSDから構成される。**図 4** に内部回路図を示す。また，その機能について次に述べる。

3.1 パワー回路部

(1) IGBT(6素子)及びFWD(6素子)による三相AC出力インバータ回路を構成している。

3.2 制御IC部

(1) HVIC(1素子)：P側IGBT用駆動回路，高圧レベルシフト回路，フローティング電源電圧低下保護(UV，Fo出力なし)を内蔵し，ブートストラップ回路方式の採用によって，15V単一電源駆動が可能となる。

(2) LVIC(1素子)：N側IGBT用駆動回路，制御電源電圧低下保護回路(UV)，短絡電流保護回路(SC)，過熱保護回路(OT)を内蔵し，短絡電流保護は，外部接続シャント抵抗で過電流を検出し，LVICにフィードバックしてIGBTを遮断する。短絡電流保護回路動作時，制御電源電圧低下保護回路動作時にエラー信号を出力する。

(3) BSD(3素子)：ブートストラップ回路のダイオードを内蔵し，外付け部品が不要となるため，基板の小型化へつながる。また15V単一電源駆動が可能となる。

4. 超小型DIPIPM Ver.4 新シリーズの性能，特性

超小型DIPIPM Ver.4 新シリーズの電気的特性について，**表 2** に代表品種として“PS219A3(10A／600V)”の主な電気的製品仕様を示す。

表２．PS219A3の電気的製品仕様

項目	記号	条件		Min.	Typ.	Max.	単位
コレクターエミッタ間飽和電圧	$V_{CE\ (sat)}$	$V_D=V_{DB}=15V$ $I_C=10A$，$V_{IN}=5V$	Tj＝25℃	－	1.50	2.00	V
			Tj＝125℃	－	1.60	2.10	
FWD順電圧降下	V_{EC}	$-I_C=10A$，$V_{IN}=0V$		－	1.70	2.20	V
スイッチング時間	t_{on}	$V_{CC}=300V$，$V_D=V_{DB}=15V$ $I_C=10A$，Tj＝125℃ $V_{IN}=0⇔5V$ 誘導負荷		－	0.80	1.20	μs
	t_{rr}			－	0.30	－	
	$t_{c\ (on)}$			－	0.35	0.55	
	t_{off}			－	1.10	1.50	
	$t_{c\ (off)}$			－	0.30	0.60	
回路電流	I_D	$V_{P1}-V_{NC}$，$V_{N1}-V_{NC}$ の総和	$V_D=15V$，$V_{IN}=5V$	－	－	2.80	mA
			$V_D=15V$，$V_{IN}=0V$	－	－	2.80	
	I_{DB}	$V_{UFB}-U$，$V_{VFB}-V$，$V_{WFB}-W$	$V_D=V_{DB}=15V$，$V_{IN}=0V$	－	－	0.10	
			$V_D=V_{DB}=15V$，$V_{IN}=5V$	－	－	0.10	
短絡保護トリップレベル	$V_{SC\ (ref)}$	$V_D=15V$		0.43	0.48	0.53	V
制御電源電圧低下保護	UV_{DBt}	Tj≦125℃	トリップレベル	7.0	10.0	12.0	V
	UV_{DBr}		リセットレベル	7.0	10.0	12.0	
	UV_{Dt}		トリップレベル	10.3	－	12.5	
	UV_{Dr}		リセットレベル	10.8	－	13.0	
BSD順電圧降下	V_F	$I_F=100mA$		2.1	2.8	3.5	V

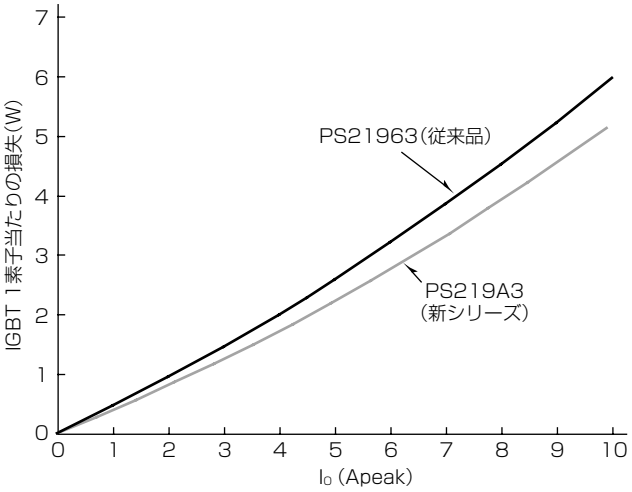


図５．従来品と新シリーズのIGBT1素子当たりの損失比較（条件：Tj＝125℃，V_{CC}＝300V，V_D＝V_{DB}＝15Vのデータを使用。P.F＝0.8，f_c＝5kHz，三相正弦波出力）

また，**図５**に超小型DIPIPM Ver.4新シリーズ“PS219A3（10A／600V）”と，同じ電流定格である従来の超小型DIP-IPM Ver.4 “PS21963（10A／600V）”のIGBT１素子当たりの損失比較を示す。

超小型DIPIPM Ver.4新シリーズは，従来の超小型DIP IPM Ver.4に搭載されているプレーナ型IGBTからフルゲートCSTBTへ変更したため，I_o＝10Apeak時における，IGBT１素子当たりの損失が約15%改善している。

5. む す び

今回開発・製品化した超小型DIPIPM Ver.4 新シリーズの機能，特長等について述べた。

今回は，５A，８A，10A，15Aを先行で開発したが，従来の超小型DIPIPM Ver.4シリーズと同じラインアップを持つため，20A，30Aも開発を検討している。

また，今回開発したキーテクノロジーを展開し，今後も市場ニーズに適した製品を開発していくことで，超小型DIPIPMは，家電機器を中心に，インバータ制御用途の需要拡大に貢献することが期待される。

参 考 文 献

(1) 瀬尾　護，ほか：超小型新世代DIP-IPM Ver.4，三菱電機技報，**80**，No.6，401～404（2006）

(2) 長原輝明，ほか：DIP-IPM Ver.4シリーズ展開，三菱電機技報，**81**，No.5，349～352（2007）