SiCパワーデバイス技術とその応用

中田修平\* 中木義幸\*

三浦成久\*

SiC Power Device Technology and Application Shuhei Nakata, Yoshiyuki Nakaki, Naruhisa Miura

# 要 旨

半導体パワーデバイスは電力を効率よく制御する重要な 役割を果たしており,家電製品から産業,宇宙製品に至る 広い分野で使用されている。

SiC(Silicon Carbide)を用いたSiCデバイスは、電力変換器の更なる省エネルギー・小型化を実現する次世代デバイスとして期待されている。

三菱電機はSiC-MOSFET (Metal Oxide Semiconductor Field Effect Transistor)とSiC-SBD (Schottky Barrier Diode)のSiCデバイスの開発を進めるとともに、インバー タへの応用技術開発を行うなど実用化を目指した開発を進 めている。

2006年1月には、開発した耐圧1,200V、電流10A級の

SiCデバイスを用いたインバータで,世界で初めて3.7kW 定格の三相モータの駆動に成功した。2007年10月には,低 損失特性を生かしたパワー密度9W/cm<sup>3</sup>のSiCインバータ を実現し,従来のSi-IGBT(Silicon-Insulated Gate Bipolar Transistor)を用いたインバータに対して50%の電 力損失低減を実証した。

2009年2月には、デバイスの性能向上と大容量化によっ てパワー密度10W/cm<sup>3</sup>の11kW SiCインバータを試作して、 電力損失を70%低減できることを示した。

今後SiCデバイスを応用する上での信頼性技術を更に高 め、SiCデバイスの早期実用化を目指した開発を行ってい く。



### SiCインバータの低損失化

当社では、2007年10月に3mm□のSiCデバイスを用いて3.7kWのSiC-インバータを開発し、従来のインバータに対して50%の電力損失低減を実証した。2009年2月には、性能と容量を向上した5mm□のSiCデバイスを用いパワー密度10W/cm<sup>3</sup>の11kW SiCインバータを 試作し、70%の電力損失低減を示した。

# 1. まえがき

半導体材料であるシリコンカーバイト(Silicon Carbide:SiC)は,従来Siに比べて絶縁破壊電界強度が約一け た高いなどの特長を持つ。

この高い絶縁破壊電界強度特性によって,SiCデバイス はSiデバイスで不可能であった高電圧ユニポーラデバイス が実現でき,通電時の損失を低減できるとともに,スイッ チング時(オン/オフ時)に発生する損失を大きく減らすこ とができる。このため,電力変換器であるインバータに SiCデバイスを使用することによって,電力損失の大幅な 低減及び機器の小型化が可能になる。

当社はSiC-MOSFETとSiC-SBDの開発を同時に進めて その基本特性の向上を目指すとともに、インバータなどの 応用技術開発を行うなど、SiCデバイスの実用化を目指し た開発を進めている。

2006年1月に耐圧1,200V,電流10A級のSiCデバイス (SiC-MOSFET, SiC-SBD)を開発し,それを用いたSiC インバータで,世界で初めて3.7kW定格の三相モータの駆 動に成功した。2007年10月には,低損失特性を生かした 3.7kW定格出力インバータを試作し<sup>(1)</sup>体積を1/4に小型化 (パワー密度10W/cm<sup>3</sup>)できることを実証した。

2009年2月には、10A級のSiCデバイスを並列接続した モジュールを組み合わせ10kWの出力を実現し、電力損失 が従来のSiインバータに対し70%低減できることを示した<sup>22</sup>。

本稿では大容量のSiCデバイスの開発及び,11kW出力 のインバータに適用したときの効果について述べる。

# 2. SiCデバイスの開発

### 2.1 SiCデバイスの現状

パワーエレクトロニクスへの適用を考える場合には、大 容量のデバイスの実現が不可欠である。次に当社の大容量 SiCデバイスの開発状況について述べる。

## 2.2 SiC-MOSFET

開発しているSiC-MOSFETは、いわゆる縦型構造の MOSFETであり、図1の上図に示す構造をしている。次 に構造について述べる。n型SiCウェーハを基板に用い、 エピタキシャル成長<sup>(注1)</sup>によってウェーハ表面にドリフト 層を形成している。その厚さ及び実効的な不純物濃度は、 ドレイン電極への定格電圧印加時のリーク電流が十分に抑 えられるよう設定している。MOSFETを構成しているP ウェル領域及びN<sup>+</sup>領域は、それぞれAlとNイオンを多段注 入することで形成している。注入元素の活性化は、シャト ル型の高温熱処理炉を用い<sup>(3)</sup>、Ar雰囲気での高温アニー ル処理<sup>(注2)</sup>によって行っている。

(注1) 薄膜結晶成長技術であり、基板となる結晶の上に結晶成長 を行う手法

(注2) 内部のひずみを取り除く熱処理のこと

ゲート酸化膜はパイロジェニックウェット酸化と窒化ガ ス中でのポストアニールによって形成し,界面準位密度の 低いMOS界面を実現している。層間絶縁膜を堆積(たいせ き)してコンタクトホールを開口後,Niシリサイド層を形 成してウェル領域とソース領域に低コンタクト抵抗率のオ ーミックコンタクトを実現している。

フロント面には、ワイヤボンディングが可能な厚膜Al 層をソース電極としており、裏面のドレイン電極にはシリ サイド層形成後にダイボンド用の金属積層膜をスパッタで 形成している。

このようにして作製したSiC-MOSFETの室温における ドレイン電流-ドレイン電圧特性を,図1の下図に示す。 素子の有効面積は約0.2cm<sup>2</sup>である。このMOSFETは,図 に示されるようにゲート電圧(V<sub>6</sub>)を20Vとすることで, 100Aのドレイン電流を制御することが可能である。また, 図示はしていないがゲートをオフしたときの耐圧として 1.200 V以上を確保している。

#### 2.3 SiC-SBD

SiC-SBDも, MOSFET同様のn型SiCウェーハを用い て作製している。ドリフト層の厚み及び不純物濃度は, SiC-MOSFETと同様に定格電圧印加時のリーク電流が十 分に抑えられるように設定されている。オーミック電極は 裏面のカソード側のNiシリサイド層によって形成してい る。その後,ショットキー電極を形成し,シリサイド層形 成温度以下でのアニール処理によってショットキー障壁高 さを安定化している。フロント面及び裏面は, MOSFET と同様にそれぞれ厚膜AI層とカソード電極側に金属層を



形成している。素子終端部はAl注入によって形成された ガードリング構造,さらにその周辺にJTE(Junction Termination Extension)構造<sup>(注3)</sup>を持つ2段終端構造とし,安 定した耐圧を実現している。

図2に,試作したSiC-SBDの室温における電流-電圧特 性を示す。チップ面積はおよそ5mm□で,素子の有効面 積はおよそ0.25cm<sup>2</sup>である。図に示すように順方向電圧が 0.96V(V<sub>th</sub>)から電流が流れ始め,その後SBDの特徴である 電流-電圧特性を示している。また,1,200V以上の耐圧を 確保している。

(注3) 端部の電界強度を低減し耐圧を向上させる構造

## 3. 11kW SiCインバータの試作と評価

### 3.1 11kW SiCインバータ

2章で述べたSiCデバイスを用いて大出力のインバータ を試作した結果について述べる。

図3に、試作インバータを構成するモジュール部の素子 配置を示す。モジュールは、コンバータ回路・インバータ 回路・ブレーキ回路から構成されており、図の左側部分が コンバーター回路、右側部分がインバータ回路とブレーキ 回路である。コンバーター部はSiのダイオードを用いてお り、インバータ&ブレーキ部はSiC-MOSFETとSiC-SBD を用いて構成している。モジュールは市販品のパッケージ を用いて試作している。図の破線で囲まれている素子が SBDを示しており、点線で囲まれた素子がMOSFETを示 している。

図4に,SiCインバータの動特性評価結果(スイッチン グ波形例)を示す。測定はモジュールの上下アームを用い, 誘導性負荷を用いることで行っている。図の波形は125℃ の条件下での結果である。



図2. SiC-SBDの電気特性



図3. 試作SiCインバータの素子配置

図において上図がターンオン時の電流電圧波形を示して おり、下図がターンオフ時の電流電圧波形を示している。 波形の濃淡はそれぞれSiCデバイスを用いた場合と従来の Siを用いた場合の波形を示している。

ゲート抵抗は, ターンオン時のスイッチング速度(dI/dt, dV/dt)がSiデバイスを用いたモジュール(ゲート抵抗は, データシートで許容されている最小値)と同程度になるよ うに設定している。

図に示されるようにSiCデバイスの場合,SBDの効果に よってターンオン時のスパイク状の電流(リカバリー電流) がSiデバイスに対して低減される。波形に表れる振動は回 路の寄生容量と寄生インダクタンスに起因する。

また、ターンオフ時には、Siデバイスでは電流波形にテ ールがあるのに対し、SiCデバイスではすみやかに遮断さ れている。

先に述べたスイッチング試験から得られるスイッチング 損失と電流値の関係と静特性の測定結果(IV特性)を用い ることで、インバータ動作時(キャリア周波数15kHz、力





図5. SiインバータとSiCインバータの損失比較

率0.8, 実効電流23A, 出力11kW)の電力損失が求められる。

図5に、Siデバイスを用いた場合とSiCデバイスを用いた場合の損失計算結果を示す。図に示されるように電力損失が大幅に低減され、従来のSiインバータと比較して70%低減となる。また、図には導通損とスイッチング損の分析結果も合わせて示しているが、SiCデバイスではスイッチング損失(SW損)の低減効果が大きく、Siデバイスに対して83%の低減効果がある。

## 3.2 SiCインバータの特性

インバータ損失の低減は機器の小型化に寄与する。図6 にこのモジュールを用いて試作したSiCインバータ及びモ ータ制御時(11kW出力)の電流電圧波形を示す<sup>(4)</sup>。低損失 化によって冷却系が小型化できるために,SiCインバータ は容積1.1L(従来インバータ比1/4)まで小型化されている。 この結果,パワー密度10W/cm<sup>3</sup>を実現している。この値 は同容量のSiインバータに対し約4倍のパワー密度である。

図6下にモータ制御時の電流電圧波形を示す。このときの出力は11kWであり、図に示されるように安定にモータを制御できていることが示されている。

# 4.むすび

SiCデバイスの開発及び応用技術開発の一環として,有 効面積0.2cm<sup>2</sup>と世界最大級の大容量SiCデバイスを用いた 11kWのSiCインバータを試作し効果を評価した。SiCデバ イスを用いることで,インバータのスイッチング時の特性 がSiデバイスに対して優れており,11kW出力時の電力損 失を従来のインバータに対して70%低減できることを示し た。また,低損失効果によってインバータの体積を1/4に



図6. 試作インバータとモータ制御時の電流電圧波形

小型化でき,パワー密度を10W/cm<sup>3</sup>に向上できることを 実証した。今後もSiCデバイスを応用する上での信頼性技 術を更に高め,早期実用化に向けて開発を進めていく。

この研究は,経済産業省/NEDO((独)新エネルギー・ 産業技術総合開発機構)から委託された"パワーエレクトロ ニクスインバータ基盤技術開発"の成果を含んでいる。

# 参考文献

- Watanabe, T., et al.: Shuttle Activation Annealing of Implanted Al in 4H-SiC , Jpn. J. Appl. Phys. 47, No.4, 2841~2844 (2008)
- (2) Kinouchi, S., et al.: High Power Density SiC Converter, Material Science Forum Vols. 600-603, 1223~1226 (2009)
- (3) Nakata, S., et al.: Substantial Reduction of Power Loss in a 14kVA Inverter Using Paralleled SiC-MOSFETs and SiC-SBDs, Silicon Carbide and Related Materials 2008, 903~906 (2009)
- (4) 木ノ内伸一, ほか:SiCインバータによる省エネルギー・省資源, 三菱電機技報, 83, No.10, 615~618 (2009)