

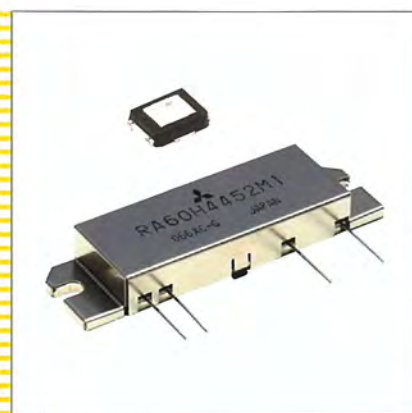
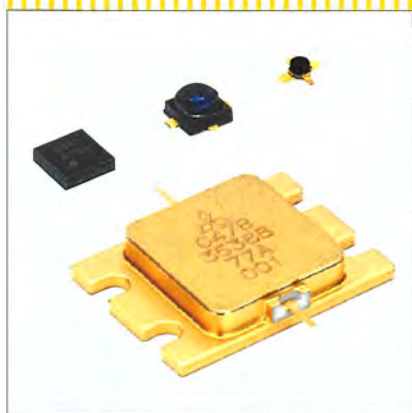
# MITSUBISHI

## 三菱電機技報 Vol.82 No.6

2008

6

特集「高周波・光デバイス」



## 目次

### 特集「高周波・光デバイス」

革新的なデバイス・集積化技術を基点として	1
小山二三夫	
高周波・光デバイスの将来展望	2
山下光二	
DVD/CD用高出力2波長半導体レーザ	7
西田武弘・多田仁史・花巻吉彦・高田 誠・中島美幸	
Blu-ray記録用高出力青紫色半導体レーザ	11
蔵本恭介・川崎和重・大野彰仁・鈴木洋介	
CDMA用2.4V低レファレンス電圧動作 HBT-MMIC電力増幅器	15
森脇孝雄・山本和也・大塚裕之・小川喜之	
WiMAX CPE用高出力HBT電力増幅器モジュール	19
久留須 整・奥田敏雄・島村将一・小西晋輔・高原良雄	
マイクロ波帯3同調形広帯域VCO	23
津留正臣・川上憲司・檜枝護重	
60W出力C帯広帯域高効率GaN-HEMT	27
山本佳嗣・加茂宣卓・茶木 伸・山中宏治・大塚浩志	
AlGaInチャンネルによるトランジスタの高耐圧化	31
南條拓真・吹田宗義・大石敏之・武内道一・青柳克信	
高感度2.5/10Gbps InAlAsアバランシェ・フォトダイオード	35
石村栄太郎・柳生栄治・中路雅晴・庵原 晋	
40Gbps波長変換デバイス	39
宮崎泰典・宮原利治・八田竜夫	
43Gbps変調器集積型LDモジュール/PDモジュール	43
岡田規男・宮原利治・品田卓郎・杉立厚志・八田竜夫	
10Gbps 直接変調LD用ドライバIC	47
高相 純・東坂範雄・高田賢吾・松原 司	
+85℃動作10Gbps XFP光トランシーバ	51
島田征明・柴尾新路	
化合物半導体におけるめっき技術	55
西沢弘一郎・中川康幸・砂本昌利・小島善輔・松岡 敬	
高周波・光デバイス用パッケージと実装技術の動向	59
高木晋一	

### High Frequency and Optical Devices

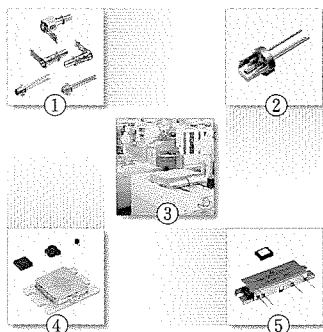
Innovation Based on Photonics Device and Integration Breakthrough	Fumio Koyama
Future Perspective of High Frequency and Optical Devices	Koji Yamashita
Dual-Wavelength High-Power Laser Diode for DVD/CD Optical Disc Drive	Takehiro Nishida, Hitoshi Tada, Yoshihiko Hanamaki, Makoto Takada, Yoshiyuki Nakashima
High Power Blue-Violet Laser Diode for Recordable Blu-ray Disc System	Kyosuke Kuramoto, Kazushige Kawasaki, Akihito Ohno, Yosuke Suzuki
A 2.4-V Low-Reference-Voltage Operation, HBT-MMIC Power Amplifier Module for CDMA Applications	Takao Moriwaki, Kazuya Yamamoto, Hiroyuki Otsuka, Nobuyuki Ogawa
HBT High Power Amplifier Modules for WiMAX CPE Applications	Hitoshi Kurusu, Toshio Okuda, Shoichi Shimamura, Shinsuke Konishi, Yoshio Takahara
Microwave Triple Tuned Wideband VCO	Masaomi Tsuru, Kenji Kawakami, Morishige Hieda
60W Output Power C Band Broadband High Efficiency GaN-HEMT	Yoshitsugu Yamamoto, Yoshitaka Kamo, Shin Chaki, Koji Yamanaka, Hiroshi Otsuka
Breakdown Voltage Enhancement in AlGaIn Channel Transistors	Takuma Nanjo, Muneyoshi Suita, Toshiyuki Oishi, Misaichi Takeuchi, Yoshinobu Aoyagi
High Sensitivity 2.5/10Gbps InAlAs Avalanche Photodiodes	Eitaro Ishimura, Eiji Yagyu, Masaharu Nakaji, Susumu Ihara
40Gbps All-Optical Wavelength Converter	Yasunori Miyazaki, Toshiharu Miyahara, Tatsuo Hatta
43Gbps EAM-LD Module / PD Module	Norio Okada, Toshiharu Miyahara, Takuro Shinada, Atsushi Sugitatsu, Tatsuo Hatta
10Gbps Laser Diode Driver IC for Direct Modulation	Jun Takasoh, Norio Higashisaka, Kengo Takata, Tsukasa Matsubara
10Gbps XFP Optical Transceiver Operable up to +85℃	Masaaki Shimada, Shinji Shibao
Plating Technology of the Compound Semiconductor	Koichiro Nishizawa, Yasuyuki Nakagawa, Masatoshi Sunamoto, Yoshiki Kojima, Hiroshi Matsuoka
Trend of Package and Jisso Technology for High Frequency and Optical Device	Shinichi Takagi

### 特許と新案

「電流型インバータ回路, 電流型理論回路, 電流型ラッチ回路, 半導体集積回路, 電流型リング発振器, 電圧制御発振器及びPLL回路」	63
「高周波電力増幅器」	64

### スポットライト

携帯電話向け送信用小型電力増幅モジュール



### 表紙：三菱電機の高周波・光デバイス

IT化が進むにつれて高周波・光デバイスはその重要度が増してきており、三菱電機はこの分野に主要な製品を提供している。

表紙の写真はそれぞれ、家庭への光通信の本格導入とこれに伴って増大する通信トラフィックを束ねる基幹系用とを合わせて幅広い用途に対応した高性能な各種光通信デバイス(①)、CDやDVDの記録速度を高めるための高出力化とこれらの機能をコンパクトにまとめた二波長化に対応した情報記録用LD(②)、コアとなる半導体を製造するライン(③)、携帯電話システムの高速度と多機能化に対応してアナログ特性の向上のみならずマルチバンドやマルチモードに対応できる高出力増幅器を始めとする各種高周波デバイス(④⑤)である。

## 革新的なデバイス・集積化技術を基点として

Innovation Based on Photonics Device and Integration Breakthrough

小山二三夫

Fumio Koyama



インターネットの普及は、我々の生活・社会に大きな変革をもたらし、時間・空間の壁を取り除き、その影響力は、ますます強くなりつつある。ネットワークを流れる情報トラフィック量は、世界的な規模で年率100%以上の増加率で伸び続けている。光通信技術は、このような情報通信のグローバル・ネットワークの基盤技術に成長したが、更に加速する情報トラフィックの増加は、音楽や動画などの大容量コンテンツの配信を可能にするブロードバンド・アクセスの普及によって、いっそう高まりつつある。また、高精細ハイビジョン映像の到来によって、各家庭でも100 Mbpsを超える高速アクセスが近い将来必要になると考えられる。10Gbps Ethernetなど、ブロードバンドアクセスの本格化も間近であり、100Gbps Ethernetの議論・研究開発も活気を帯びている。この特集号のテーマである“高周波・光デバイス”は、ブロードバンドアクセスを展開するためのキーデバイスであり、個々に発展を遂げた光デバイスと高速電子デバイス・集積回路との融合もこれから取り組むべき重要課題である。

四半世紀以上にわたる研究開発によってめざましい発展を遂げた光通信技術は、さらにけた違いに高速・大容量の信号伝送や柔軟な信号処理、さらにはセキュリティなど、現状よりは数段上の高い性能が要求される。しかしながら、必ずしも従来技術の延長では対応できず、新しい概念を導入した質的変革を伴うイノベーションが必要とされる。また、昨今の地球温暖化などの環境問題から、情報通信機器で消費される電力増加を軽減するために、低消費電力化を可能にする革新的な技術の創出も求められる。

我が国は、特に光エレクトロニクスの分野では、世界をリードする研究開発が産官学の連携によって、推進されてきた。1980年代から90年代にかけて、高性能かつ斬新な光デバイスが光通信システムの革新をもたらした。動的単一モードレーザや、光ファイバ増幅器の発明・開発がその

一例である。

筆者の専門分野である半導体レーザに関しては、室温連続発振が実現されてから、約38年が経過し、光通信や光ストレージ用光源として大きく成長し、我が国はこの分野を先導してきた。モード制御、高信頼化、長波長化、可視光レーザ、波長制御、集積化技術、量子井戸レーザ、面発光レーザ、高出力化、青色半導体レーザなど、新しい技術課題がその時代時代で克服され産業化をもたらしてきた。半導体レーザは、結晶工学、電磁気学、電気伝導、量子力学などの広い学問分野が基盤となっており、最先端の教育の観点からも大学で手がける研究テーマとしてふさわしい。この分野の発展は、これまで、学会発表などを通じて、産業界と大学が緩やかな連携を通して進められ、成功を収めた研究開発のよい事例とも言える。

筆者が携わる面発光レーザは、伊賀健一東京工業大学長の発明からちょうど30年を迎えた。現在の短距離系ネットワークの光源として中心的な役割を果たしている面発光レーザも、最近ではレーザマウス、高精細カラープリンターに搭載されて、スーパーコンピュータや携帯電話の中の光配線用光源としての研究開発も進められ、以前では想像もできなかったような応用面での実用化が間近である。低消費電力化、高密度光実装を可能にするキーデバイスとして展開中である。1980年代から研究にかかわってきた筆者としては感慨深い。

学術・技術分野の新展開には、活力あふれる若手研究者の力が不可欠であり、優秀な若手人材を收容する分野としての魅力を保ち続ける必要がある。昨今指摘される若者のエレクトロニクス離れは、我が国の将来の産業基盤を考えると懸念材料であり、“高周波・光デバイス”などの革新的デバイス・集積化技術開発を基点として、その応用分野の広がりとともに、更なる魅力的な新技術の創出を期待したい。



1. ま え が き

幅広い用途で使われている光デバイスや高周波デバイスは、その重要度が増すにつれて期待も高まっているが、本稿では化合物半導体をベースにしたこれらデバイスの動向と当社の取り組みについて述べる。

2. 光デバイス

2.1 短波長半導体レーザ

おおむね1μmを切る波長で発振するLDは主に光ディスク装置の光源として用いられてきた。当社では1983年に780nm帯CD用IS (Inner Stripe)型LDを開発、1984年に量産化して以来、光ディスク用LDの開発・生産をリードしてきた。特に1990年代以降は記録型光ディスク向けLDを幅広く市場に供給している。図1に記録型光ディスク進展の歴史的経緯を示す。1998年頃からパソコンに外部記憶装置として容量650MBのCD-R (CD Recordable)の搭載が始まり、ユーザーが簡単に光ディスクに情報を記録できる時代が到来した。この光源には波長780nmの赤外LDが用いられている。CD-Rは音声、静止画及びデータの記録には最適であるが、容量の制限から動画記録には適さず、同用途向けにはより大容量の光ディスクが求められた。2002年頃から大容量(4.7GB)のDVD-R (DVD Recordable)の普及が拡大し、NTSC (National Television Standards Committee)・PAL (Phase Alternating Line)レベルの動画の記録が可能となった。光源は波長658nmの赤色LDである。さらに2008年度以降、ハイビジョンに対応した波長405nmの青紫色LDを用いるBD-R (Blu-ray Disc Recordable)の普及が始まるものと予想している。記録型光ディスクではユーザーの利便性を高めるために記録速度が重視され、その高速化は光源用LDの高出力化によって実現される。図2に示すように、光ディスク装置用LDに求められる光出力は数百mWに達する。一般にLDの出力はレーザ光出射面での瞬時的光学損傷によって制限されるが、当社では1980年代以降一貫して開発・実用化に努めてきた端面窓構造、

端面コーティング及び原子層レベルの結晶成長技術の高品位化などの技術を用いて業界最高水準の光出力を持つCD-R及びDVD-R用LDを開発・生産してきた。この技術を用いてBD-R用青紫色LDの開発を推進してきており、市場の立ち上がりにあわせて製品出荷を計画している。

このように短波長LDの主戦場は光ディスク装置であるが、これ以外にもLDの用途が広がりつつある。図3に短波長LDの主な用途を示した。溶接などの加工やはんだ付けなどに用いられるYAG (Yttrium Aluminum Garnet)レーザ及びファイバレーザの励起用LDの需要は、まとまった規模となってきており、波長808nm又は900nm帯の数〜百W級のLDが用いられる。また、従来超高圧ランプが光源として用いられてきた小型プロジェクタなどのディスプレイにLDを搭載する計画も複数の会社で進行中である。当社でもLDを搭載したレーザTVを開発中であり、2008年中に北米市場での発売をめざしている。この用途には青・緑・赤の3原色を用意する必要があるが、青・赤はLDからの直接発光、緑はLD励起によるレーザ光をSHG (Second Harmonics Generation)素子で緑色光に変換する方式が一般的である。さらに、640nm赤色LD及び808nm赤外LDは医療への応用も期待されている。当社では記録型光

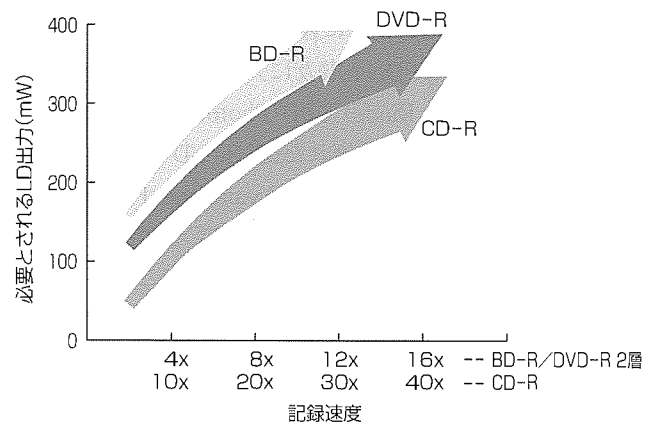


図2. 光ディスク装置の記録速度と必要なLD出力の関係

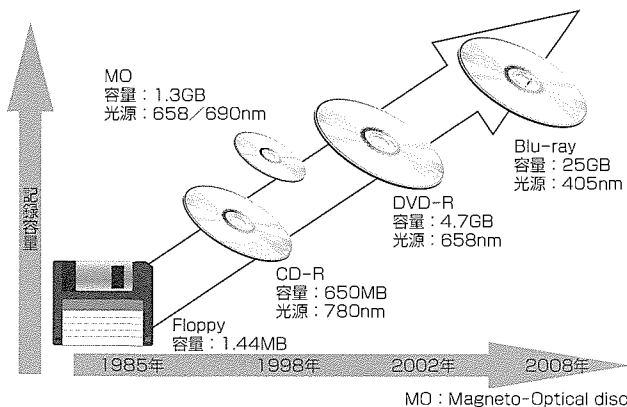


図1. 光ディスク記録装置の進展

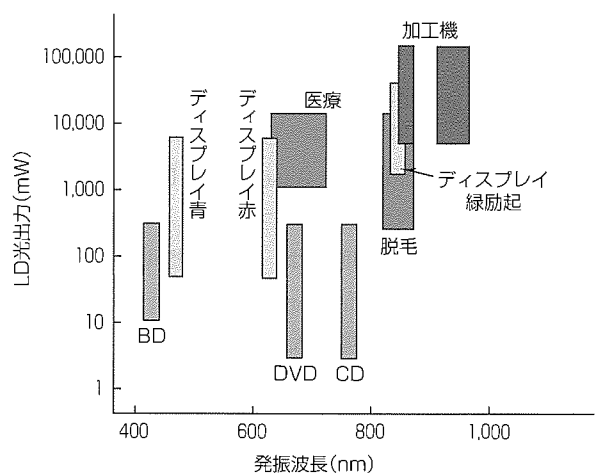


図3. 短波長半導体レーザの応用分野



ディスク用LDで培った端面窓構造を中心とする技術をベースにこれらの用途向け高出力LDの開発を行っており、順次製品化を進める。

## 2.2 光通信デバイス

### 2.2.1 光通信デバイスの市場動向

アクセス網では、FTTH(Fiber To The Home)が本格普及時代を迎え、日本のみならず、米国、欧州、韓国、中国で展開されつつある。サービス面では、いわゆるトリプルプレイ(インターネット、電話、映像配信)などで高付加価値化がなされ、これらを支える技術は、日本、韓国では主にGE-PON(Gigabit Ethernet Passive Optical Network)、北米、欧州では従来のB-PON(Broadband Passive Optical Network)に代わって、G-PON(Gigabit capable Passive Optical Networks)が導入されつつある。また、さらに情報量の拡大をめざした10Gbps PONの研究開発が始まっている。

一方、これらのトラフィックを束ねる基幹網に対しては大容量化の要求が強くなり、40Gbps伝送による高速化、2.5Gbpsや10GbpsのDWDM(Dense Wavelength Division Multiplex)による波長多重化が進みつつある。

### 2.2.2 光通信デバイスの技術動向/開発動向

米国のG-PONではIP-TV(Internet Protocol Television)などの映像伝送も視野に入れて2.5Gbpsで計画されており、光素子はGE-PONの普及に大きく貢献したFP-LD(Fabry Perot Laser Diode)/PD(Photodiode)に代わり、高速かつ長距離伝送特性に優れたDFB-LD(Distributed Feedback-Laser Diode)とAPD(Avalanche Photodiode)が用いられる。当社は、 $-40^{\circ}\text{C}$ から $+95^{\circ}\text{C}$ まで動作する高出力DFB素子及び高感度なAl系APD素子でこの要求にこたえている。

需要の拡大とともに伝送装置の小型化・低消費電力化の要求が強まっており、光トランシーバは、従来の光ファイバピグテール付きのものからSFP/XFP(Small Form factor Pluggable/10Gigabit small Form factor Pluggable)などのMSA(Multi Source Agreement)規格対応のプラグラブル光トランシーバに主役が交代した。これに伴い、搭載する光モジュールもこれらの光トランシーバに内蔵するための小型かつレセプタクルコネクタ対応のTOSA/ROSA(Transmitter Optical Sub-Assembly/Receiver Optical Sub-Assembly)への移行が進んでいる。

2.5Gbps以下の伝送速度では、SFPが標準となっており、CWDM(Coarse Wavelength Division Multiplexing)やDWDM用のものも市場投入されている。また、高密度実装や屋外設置のため $-40\sim 85^{\circ}\text{C}$ 対応製品や長距離化のための高感度、高出力製品さらには監視光源など従来ディスクリットで実現されてきた領域にもSFP化が求められているが、当社は広い温度範囲で動作するDFB-LD素子や低

消費電力のDWDM用TOSA、高感度受信回路によってこれらの要求にこたえている。

10GbpsではプラグラブルなXFPパッケージへの移行が進んでおり、最近では特に短距離用途でSFPと同じパッケージを用いるSFP+規格の製品開発も行われている。当社ではこれらのパッケージに対応し10Gbps TOSA及びROSAとしてXMD-MSA(10Gbps Miniature Device-Multi Source Agreement)に準拠した製品を提供している。また、トランシーバの低消費電力化を支えるため、当社では $100^{\circ}\text{C}$ で動作し、かつ、動作電流の抑圧が可能なAlGa-InAs系LD素子の開発、高周波最適設計による低コストなTO-CAN構造、低消費電力化に適したSiGe系ドライバICの開発など、様々なソリューションを準備している。また最近では短距離のMMF(Multi Mode Fiber)用にEDC(Electronic Dispersion Compensation)技術と組み合わせて10Gbpsシリアル伝送を行うLRM(Long wavelength Reach Multimode)が普及しつつあり、低コストな10Gbps FP-LD TOSAが使われている。受光素子であるAPDでも低雑音化を図り、この素子を内蔵したROSAで $-28\text{dBm}$ の受信感度を達成した。また変調器集積型LDはDWDMの波長を取りそろえ80kmの長距離伝送を実現している。また、DWDMでは、小型化に加えて、装置導入後に光トランシーバのみ追加することで回線増強が可能になるプラグラブル化と、チューナブル化が求められており、当社ではこれらに対応したチューナブル光デバイスの開発も進めている。

来る40Gbpsの本格的な商用化時期に備えては、40Gbps光送信、受信モジュールが要求されている。当社ではそれぞれ開発を進めており、43Gbpsでは世界で初めて、LDと半導体光変調器及びこれらを駆動するドライバーICを同一のパッケージに格納したLDモジュールの開発に成功している。特に独自の低メサリッジ構造による変調器集積型LDとドライバーICの組み合わせは、従来必要であった接続ケーブルの高周波特性の影響で発生する光波形のひずみも改善できるので、光送受信器製造工程の試験調整時間の短縮によってコスト低減にも貢献できる。また、受光部を光導波路形状とした新開発の導波路型PDを搭載した高い受信感度の43GbpsPDモジュールの開発も行っており、非常に高い受信感度で通信品質の確保に貢献している(図4)。

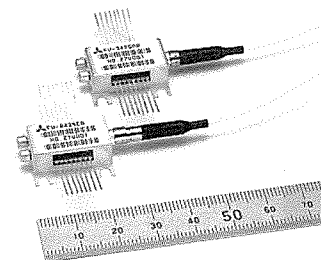


図4. 43Gbps用ドライバIC内蔵変調器集積型LDモジュールとPD/TIA(Photo Diode/Trans Impedance Amplifier)

### 3. 高周波デバイス

高周波デバイスは無線通信のキー・デバイスとして多種多様な用途に使われており、一般的なシリコン半導体では実現できない高周波・高出力・高効率・低雑音特性を実現させるために化合物半導体が使われる。図5に半導体材料並びに周波数・出力電力に応じた代表的な用途を示す。ここでは高出力デバイス及び携帯電話用増幅器デバイスの技術動向について述べる。

#### 3.1 高出力デバイス

##### 3.1.1 高出力デバイス市場動向

高出力デバイスの主な市場としては、携帯電話基地局、WiMAX(Worldwide Interoperability for Microwave Access)等の高速無線通信、マイクロ波衛星通信地上局、防衛・宇宙(衛星搭載マイクロ波中継器)等が挙げられる。高出力デバイス関連システム動向の大きな流れとしては、高出力・高動作電圧・低電流(高効率)・低ひずみ・高利得・広帯域・小型・軽量・低価格・標準化が進められている。

市場規模としては、携帯電話基地局・高速無線通信基地局市場に次いで防衛・宇宙関連市場が大きな市場となっている。携帯電話基地局では低価格なシリコンLDMOS(Laterally Diffused MOSFET)が主流となっているが、WiMAXをはじめとする新たな高速無線通信用基地局では、低消費電力・小型化が重要となっており、LDMOSに比べて優れた性能を持つ当社独自の低ひずみ・低消費電力デバイスの導入が進みつつある。一方、新規市場としては、現時点では真空管の一種であるTWT Aが主流となっている衛星搭載マイクロ波中継器市場で、小型・軽量化が可能な半導体を使ったSSPA(Solid State Power Amplifiers)に変わりつつある。この分野では、2010年以降、新しい材料であるGaNを用いたデバイスの市場が大きく成長すると期待されている。また、GaAs FET(Field Effect Transistor)

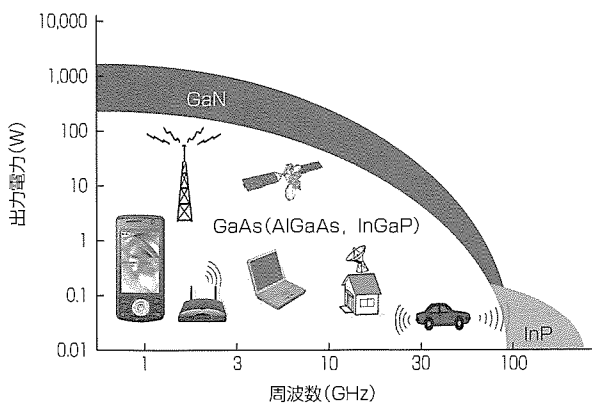


図5. 高周波デバイスの材料と用途

が成長してきたのと同じように、GaN HEMT (High Electron Mobility Transistor)も防衛・宇宙用市場がテクノロジードライバーとして働き、低価格化が進む中で、一般的な携帯電話基地局・マイクロ波通信市場にも拡大していくことが期待されている。

##### 3.1.2 高出力デバイスの技術動向

通信システムの性能向上・コスト低減に対応するため、高周波デバイスには、高出力、高電圧動作、低電流、低ひずみ、低熱抵抗の諸特性が求められ、当社は図6に示すように半導体材料・デバイス構造の改良を進めてきた。

図6に示すように、GaAs FETからAlGaAs HFET(Heterojunction FET)に、そしてGaN HEMTに変えていくことによって性能向上が図られてきたが、今後は、さらに高耐圧・高電圧動作が可能なダイヤモンド等の材料の採用が期待されている。

GaN HEMTは、従来のGaAs FETに比べて、マイクロ波出力電力密度で10倍程度のデバイスが得られており、高電力密度によって、回路の小型化・広帯域化を容易にしている。また、当社は回路構成の最適化によってC帯で比帯域10%、出力60W、電力付加効率50%以上のデバイスを実現した。今後、基板材料の低価格化が進むにつれてGaN HEMT市場の拡大が期待されており、AlGaAsチャンネルを用いた新規デバイス構造の開発、2次高調波を考慮した低電流・低ひずみ回路設計、低コストパッケージ開発並びにウェーブプロセスの高品位化によって、性能・コストの改善を進める。

#### 3.2 携帯電話用電力増幅器

##### 3.2.1 携帯電話用電力増幅器の市場動向

国内の携帯電話契約者数は2007年12月現在で1億件を超えており2005年6月からの増加で見ると年間約500万台のペースで増えてきている。また方式別で見ると第3世代と呼ばれるW-CDMA(Wideband Code Division Multiple Access)及びcdma2000が順調に増加しており、2007年12

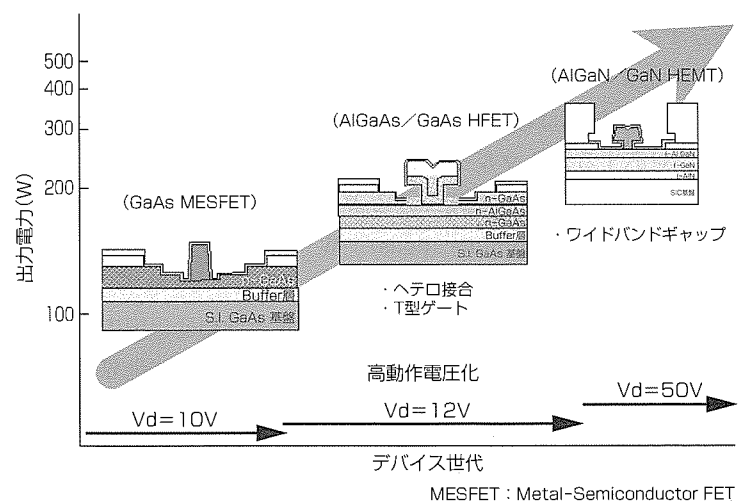


図6. 当社高出力デバイス材料・構造の推移

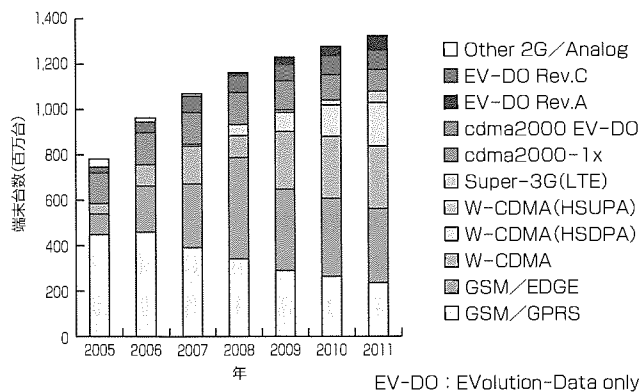


図7. 世界の携帯電話生産台数(TSR社発行2007 Mobile Phone Platform Market & Developmentによる)

月現在では全体の83%を占めるまでに至った。2008年から2009年には第2世代携帯電話のサービス終了が計画されており、2010年には第3世代携帯電話への置換えが完了するものと思われる。国内市場では買換え需要が主な端末需要となっており、キャリアのインセンティブ廃止に伴う端末価格の見直しの影響によって、端末生産台数としては年間4,000万台程度からやや減少方向で推移すると思われる。

一方世界的な市場動向としては、図7に示すように2007年の端末生産台数が10億台を超えており、今後も端末生産台数は増加し2011年には13億台程度と予測されている。W-CDMA(HSDPA(High Speed Downlink Packet Access)/HSUPA(High Speed Uplink Packet Access)含む)は2006年以降増加しており、2011年には市場の約40%を占める。cdma2000(EV-DO/Rev.A/C含む)は世界市場の20%弱を占めあまり大きな増減は予測されていない。GSM(GPRS(General Packet Radio Service)/EDGE(Enhanced Data GSM Environment)含む)は2007~2008年をピークに2009年以降は減少に転ずると予想される。

### 3.2.2 携帯電話用電力増幅器の技術動向

第3世代携帯電話は、データ伝送レートが高いだけでなく、スマートフォンに代表されるように多機能・高性能化されている。従来携帯電話用電力増幅器には小型軽量、低ひずみ高効率動作が要求されてきたが、多機能・高性能化に対応するため、高集積・低消費電力化が強く要求される。また無線部は端末の普及による周波数の逼迫(ひびく)に対応するためマルチバンド化や、新旧システム間・世界各国で同じ端末を使用できるようにGSM(Global System for Mobile Communications)/W-CDMAなどのマルチモード化も進められている。

このような状況の中で当社携帯電話用電力増幅器は国内市場で非常に高いシェアを保ち、その技術を生かして世界市場への展開を図っている。

今後の携帯電話用電力増幅器に関する主な技術動向としては次の項目が挙げられる。

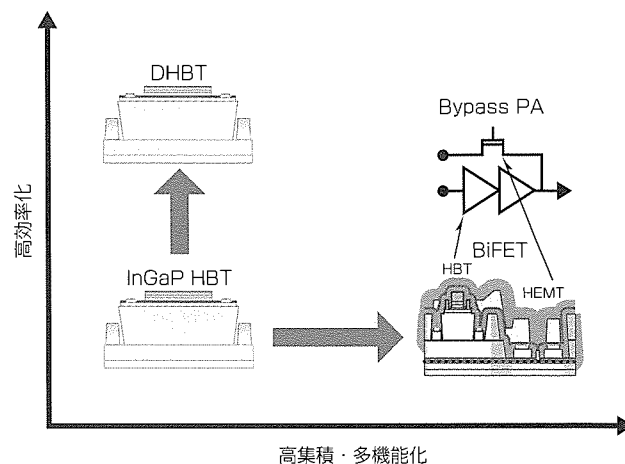


図8. 当社携帯電話用デバイス材料・構造の推移

#### (1) 高データレート化への対応

100Mbps以上を目標としたLTE(Long Term Evolution)や第4世代携帯電話など新たな通信方式に対応した低ひずみ増幅器の開発

#### (2) マルチバンド・マルチモード化への対応

周波数の逼迫や海外ローミングに対応するためのデュアルバンド・トリプルバンド機、W-CDMAとGSMなど異なる通信方式の電力増幅が行える増幅器等の広帯域・複数帯域対応の高集積電力増幅器の開発

#### (3) 低消費電力化への対応

携帯電話の多機能・高性能に伴い、高周波電力増幅器への電力割当が小さくなること、通信システムの最適動作制御に伴う送信電力制御等に対応した、電源制御・経路切り替え等の低消費電力最適動作に向けた高集積化増幅器の開発

これらの動向に対応するため、当社ではデバイス側での取り組みとして、高効率化に向けて従来技術であるInGaP HBT(Heterojunction Bipolar Transistor)をダブルヘテロ構造(DHBT)に変更した効率改善やアイソレータレス、マルチモード・マルチバンド化に対応した高集積化に有効なBifET構造(同一ウェーハ上にHBTとHEMTを形成)も開発を進めている。今後、図8に示すように、これらの新構造トランジスタ開発を平行して実施し、高機能・高性能な製品展開を図っていく。

## 4. むすび

情報の記録や通信、表示や加工など多岐にわたる用途で重要度を増している高周波・光デバイスの市場と技術動向について述べた。当社は化合物半導体を用いたキーデバイスをグローバルに提供することによって市場のニーズにこたえていく所存である。



# DVD/CD用高出力2波長半導体レーザー

西田武弘\* 高田 誠\*\*\*  
 多田仁史\* 中島美幸\*\*\*  
 花巻吉彦\*\*

Dual-Wavelength High-Power Laser Diode for DVD/CD Optical Disc Drive

Takehiro Nishida, Hitoshi Tada, Yoshihiko Hanamaki, Makoto Takada, Yoshiyuki Nakashima

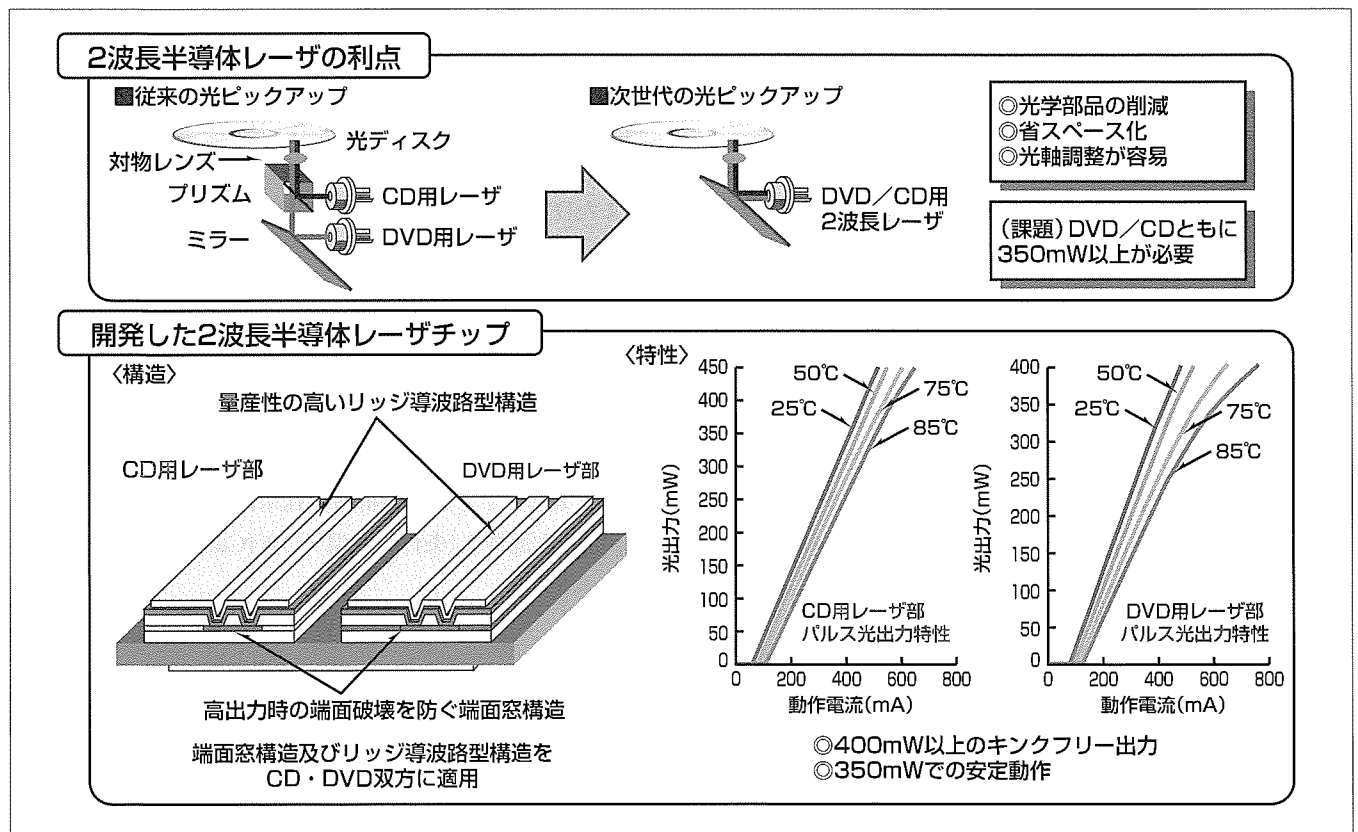
## 要 旨

アナログ型映像記録からデジタル型映像記録への移行が急速に進み、記録用メディアとしてDVD(Digital Versatile Disk)が広く使用されるようになった。近年では映像編集用機材としてノート型パソコンも使用されるようになり、DVD-R/CD-Rなど、記録型光ディスクドライブの標準搭載化が進んでいる。その結果、ピックアップの小型化・軽量化、更には低コスト化が重要な課題となっている。

この課題を解決するDVD/CD用光源として、高出力2波長レーザーが期待されているが、2波長レーザーを使用して最高記録速度を実現するにはDVD/CDともに350mW級の高出力が必要となる。

三菱電機では高出力時の安定動作と信頼性及び高い量産性を得るため、端面破壊を防ぐ端面窓構造と、量産性に優れたリッジ導波路型構造をDVD/CD用レーザー双方に適用した高出力2波長レーザーを開発した。

開発した2波長レーザーで、85℃の高温条件下でDVD/CDともに400mW以上のキックフリー出力を実現した。また記録型光ディスクドライブの使用条件を想定した75℃、350mWパルス条件では、500時間以上の安定動作を確認した。MTTF(Mean Time To Failure)は15,000時間以上と推測され、DVD/CDともに長期にわたる安定なデータ記録が可能であることを確認した。



## DVD/CD用高出力2波長半導体レーザー

光ディスクドライブの小型化・軽量化、更には低コスト化に対して2波長レーザーが有効とされるが、2波長レーザーを用いてDVD/CDの最高記録倍速を実現するには350mW級の高出力かつ高温動作が必要である。安定動作と高信頼性を確保するための端面窓構造と、量産性に優れたリッジ導波路型構造をDVD/CD用LD双方に適用し、350mWでも安定に動作する2波長レーザーを開発した。

### 1. ま え が き

VHS (Video Home System) などのアナログ型映像記録からDVD又はハードディスク (Hard Disk Drive : HDD) レコーダといったデジタル型映像記録への移行が急速に進み、その記録用メディアとして広くDVDが使用されるようになった。近年では映像の編集をパソコンで行えるようになり、デスクトップ型パソコンではDVD-R/CD-Rなどの記録型光ディスクドライブの標準装備がなされている。さらにノート型パソコンへの搭載も進み、ピックアップへの小型化・軽量化、更には低コスト化が重要な課題となっている。本稿では次世代の光ディスクドライブ光源として期待されている高出力2波長レーザ (Laser Diode : LD) の開発結果について述べる。

### 2. 光ディスク装置動向とレーザへの要求

従来のDVD-R/CD-Rメディアに記録可能な光ディスクドライブ用ピックアップは、図1に示すようにDVD用 (660nm帯) 及びCD用 (780nm帯) の2つの単波長LD素子を用いて構成される。これに対し2波長LDを用いた次世代ピックアップの場合、プリズムなどの光学部品の削減、省スペース (小型) 化、更には光学調整の簡易化を図ることができる。またBlu-ray<sup>(注1)</sup>やHD DVDといった青紫色LDを使用した光ディスクドライブでも、DVD/CDのサポートが必要になるため、素子搭載のスペースや光学調整の観点からも2波長LDに対する期待が高まっている。

2波長LDにはDVD及びCD用の2つの単波長LD素子を一つのパッケージに組み込む“ハイブリッド型”と、一つのLD素子にDVD/CD用の2つの波長帯構造を形成する“モノリシック型”の2種類がある。ハイブリッド型2波長LDはDVD及びCD用LD素子を個別に組み合わせることができる利点がある。しかし、ピックアップにとって最も重要であるDVD及びCD用LDの発光点間隔や素子間の平行度が、組立て時の位置・角度などによって決定されるため、高精度に制御できないという問題点がある。これに対し、モノリシック型2波長LDの場合、2つの波長帯のLDを形

(注1) Blu-rayは、ソニー株の登録商標である。

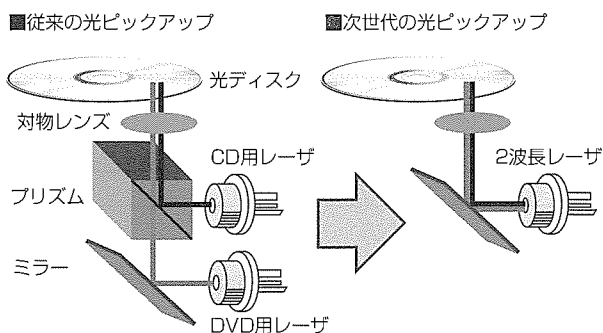


図1. 従来/次世代光ピックアップの模式図

成するウェーハプロセス工程は複雑となるが、半導体マスクパターンなどを用いて発光点間隔を高精度に制御できる。2波長LD用ピックアップではDVD-CD間の発光点間隔誤差を1 $\mu$ m以下にすることが要求されているため、モノリシック型2波長LDが優位である。

ハイブリッド型又はモノリシック型のいずれの2波長LDを使用した場合であっても、光軸調整はDVD用LDに合わせて実施することが多く、CD用LDではピックアップ内での光の利用効率が低下する。そのため2波長LDを使用した場合、CD用LDの光出力は、同じ倍速記録の光ドライブであっても、単波長LDより高い光出力が必要となる。

光ディスクドライブの倍速はドライブの回転速度によって制限される。DVDの場合、最高16倍速であり、2層記録では約350mWの光出力が必要である。CDでは最高48倍速であり、単波長LDのピックアップでは250mW前後が必要である。しかし2波長LD搭載時にはCDの光路が光軸中心を外れて設計されることから350mW程度が必要となる。したがって、2波長LDではDVD/CD用LDともに350mWの光出力が必要となる。

### 3. 高出力モノリシック2波長窓構造レーザ

現在の短波長LD構造は、高効率のLDが得られやすい実屈折率導波型が主流である。実屈折率導波型には大別してリッジ埋込型とリッジ導波路型の2種があるが、LD作製のための結晶成長回数が少ないなどの点から、リッジ導波路型が主流となりつつある。今回作製した2波長LDはDVD/CD用LD双方にリッジ導波路型構造を適用した。

またDVD/CDで使用される660~780nmの短波長半導体LDでは、高出力動作を阻害する2大要因として、端面近傍での光学損傷 (Catastrophic Optical Damage : COD) と電流-光出力特性の直線性不良 (キック、熱飽和など) がよく知られている。

CODを防止するためには不純物拡散によって端面近傍の活性層構造を無秩序化し、LD内部より端面近傍の禁止帯幅を大きくする端面窓構造の採用が有効である。図2の光出力-電流特性 (条件：室温・CW (Continuous Wave))

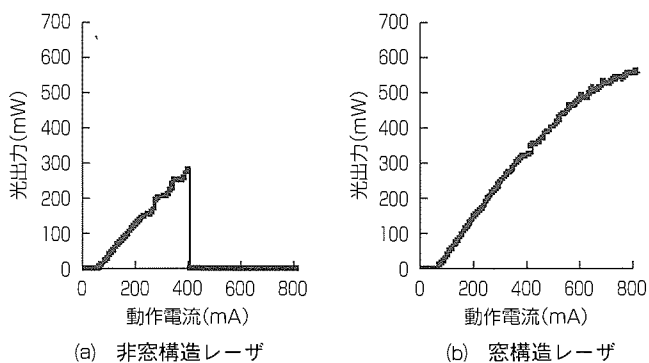


図2. 窓構造と非窓構造のレーザ光出力特性

は2波長LDのCD用LDの端面窓構造による効果を示すもので、非窓構造のCD用LDでは光出力が約270mWでCOD劣化するのに対して、窓構造を持つCD用LDでは、600mW程度までCOD劣化は生じていない。この2波長LDの開発では350mW超級の使用を想定し、DVD及びCD用LD双方に対してこの端面窓構造を適用した。

DVD用LDの高出力動作を実現するためには、COD劣化防止に加え、キンクレベルを高くすることが重要なポイントである。DVD用LDに用いられる結晶では比抵抗や熱抵抗が高いため、動作電圧が高くなり、高出力動作時の発熱量が大きくなる。このため、導波路中央部での温度上昇が大きく、実効的な屈折率の上昇が起こる。その結果、高次モードのカットオフ条件を満足できなくなり、キンクレベルが低下する。高出力動作時のカットオフ条件を満足させる最も簡便な手法として、LD素子の放熱性を向上させる長共振器化があげられる。この開発ではDVD用LDにおけるキンク発生を抑制するため、単波長DVD用LDで350mW超級出力の実績がある共振器長2,200 $\mu$ mを適用した。長共振器長化は高出力CD用LDにとっても電流注入密度を下げられる点や放熱性でも有効である。

前後端面に非対称コートを使用し、DVD-CDの発光点間隔(ストライプリッジ間隔)を光ディスクピックアップにとって最適(業界で統一化)である110 $\mu$ mとした2波長レーザの実体顕微鏡像を図3に示す。

#### 4. 2波長レーザの特性

共振器長2,200 $\mu$ mの2波長LD素子を3.8mm径の小型パッケージに実装し、各種特性評価を行った。図4に2波長LDのDVD用LD部及びCD用LD部の光出力-電流特性の温度依存性を示す。

DVD/CDいずれもパルス幅50nsec、デューティ比40%のパルス条件下で25~85 $^{\circ}$ Cまで測定した。DVD用LDでは85 $^{\circ}$ Cでも400mWのキンクフリー出力(電流-光出力特性の直線性不良のない出力)が得られている。これは単波長LDと同等の特性である。またCD用LDでは、85 $^{\circ}$ C・450mWまでのキンクフリー出力が得られている。

図5に光広がり角(Far Field Pattern: FFP)の光出力依

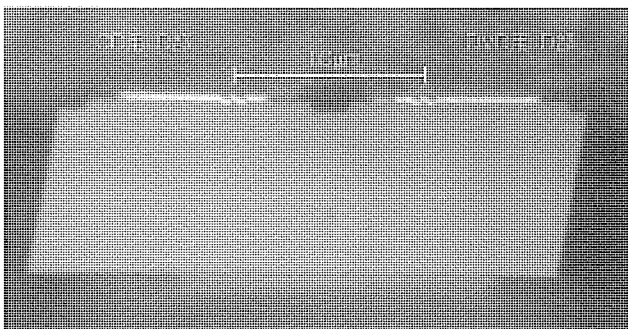


図3. モノリシック2波長レーザの実体顕微鏡像

存性を示す。

室温・CWの条件で、5~180mWまで単峰が水平・垂直ともに保たれていることを示している。これは横モードが安定しており、キンクフリーが実現できていることを示している。実使用時にはデューティ比40%前後のパルスで駆動されるため、発熱量の差異からパルス動作ではCW動作の2倍以上の光出力に対しても同等の単峰性が維持できるものと推測される。

図6に2波長LDの長期高温通電検査結果を示す。

DVD/CDともに光ディスクドライブの使用条件下を想定し、75 $^{\circ}$ C、350mW(パルス幅50nsec、デューティ比40%)のパルス条件下で通電実験を行った。

いずれの素子も通電中の電流や電圧に大幅な変動はなく、

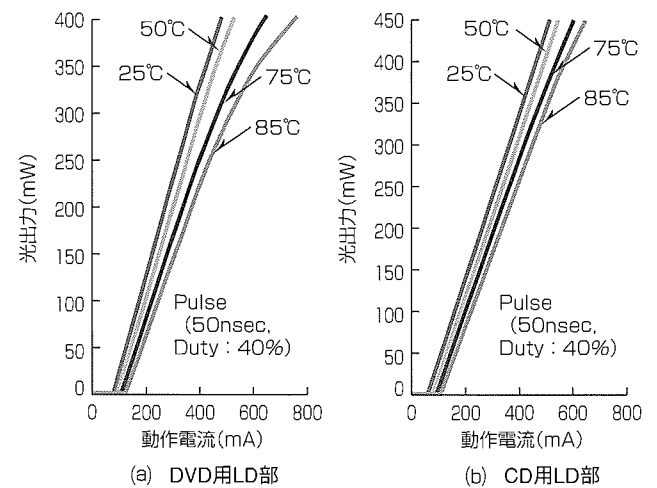


図4. 2波長LDの電流-光出力特性(DVD/CD用LD)

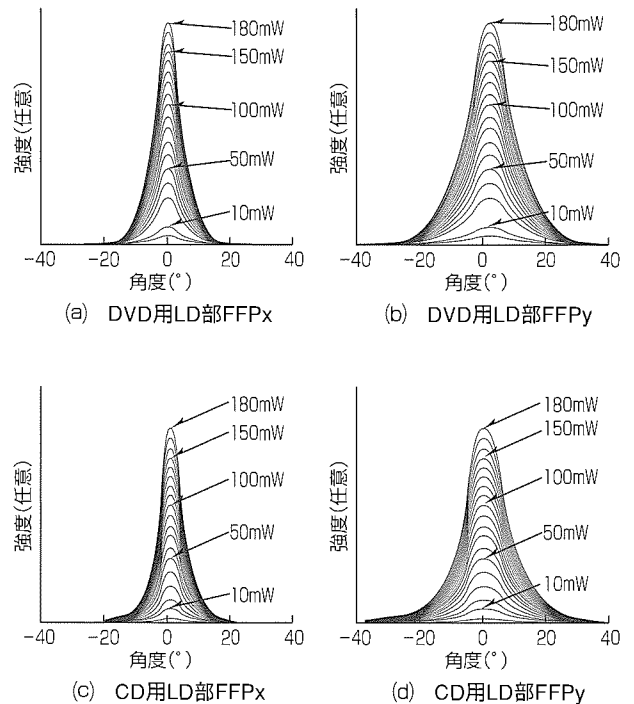


図5. 2波長LDのFFP特性(DVD/CD用LD)

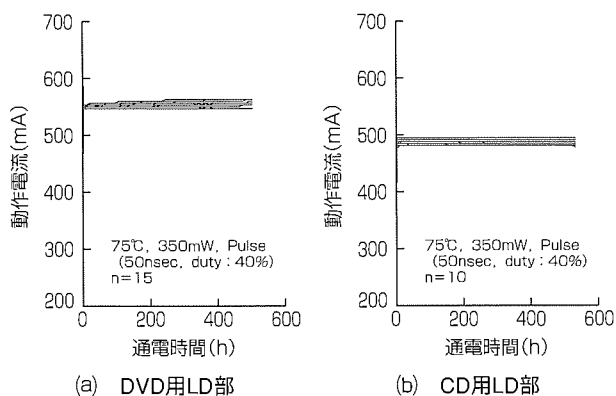


図 6. 2 波長LDの長期通電試験(DVD/CD用LD)

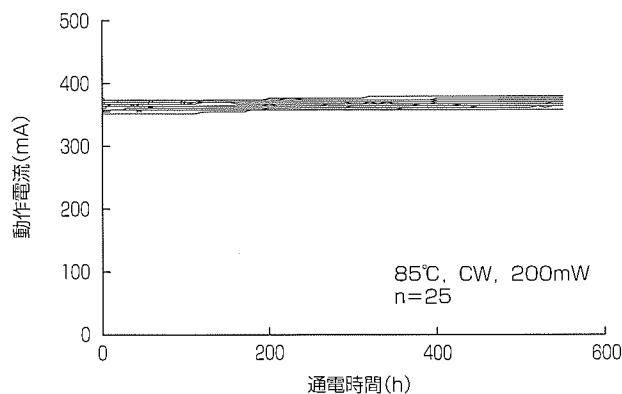


図 7. 2 波長LDの長期通電試験(CD用LD CW通電)

500時間を経過して安定に動作している。MTTFを通電開始からの電流変化量が20%以上変動した時間を判定基準として算出するとDVD/CDともに15,000時間以上となる。このことから、DVD及びCDともに長期にわたる安定なデータ記録が可能である。

またCD用LDでは“ライトスクライブ”と呼ばれる記録メディアのレーベル面にレーザー光で絵や文字を記録する新規のアプリケーションがある。これをサポートするには、高温・CWでの高出力動作が必要である。

図7はライトスクライブの使用条件を想定した2波長LD(CD用LD)の85°C、200mW(CW)通電試験の結果である。

この結果から550時間を経過しても安定な動作が得られていることが確認できる。MTTFは5,000時間以上となり、このアプリケーションを問題なく適用できることを示している。

### 5. む す び

量産性に優位なリッジ導波路型構造、並びに高出力に対応するための端面窓構造をDVD/CDの双方に適用し、DVD/CDともに光出力が350mW以上で、発光点間隔が

高精度に制御されたモノリシック型高出力2波長LDの開発を行った。

電流-光出力特性・FFPパターンの光出力依存性などから、単波長LDと比較しても遜色(そんしょく)ない特性であることを確認した。

また連続パルス動作試験でDVD/CD用LDともに75°C・350mW(パルス幅50nsec, デューティ比40%)の条件下でも安定動作が可能であることを確認した。

CD用LDではライトスクライブの使用条件に対応する85°C・200mW(CW)の条件下でも安定動作が可能であることを確認した。

このようなLDは、今後の光ピックアップの小型化・低コスト化に非常に有効なデバイスであると考えられる。

### 参 考 文 献

- (1) 西口晴美, ほか: 記録型DVD装置用赤色高出力半導体レーザー, 三菱電機技報, 78, No.3, 187~190 (2004)
- (2) 久 義浩: スリム型DVD記録ドライブ用小型半導体レーザー, 三菱電機技報, 80, No.5, 309~312 (2006)

# Blu-ray記録用高出力青紫色半導体レーザ

蔵本恭介\* 鈴木洋介\*\*  
川崎和重\*  
大野彰仁\*

High Power Blue-Violet Laser Diode for Recordable Blu-ray Disc System

Kyosuke Kuramoto, Kazushige Kawasaki, Akihito Ohno, Yosuke Suzuki

## 要旨

急速に普及しつつあるデジタルハイビジョンテレビの録画や高精細動画を取り扱う機会が多くなってきたパソコン用記録装置として、より高密度な記録が可能となるBlu-ray<sup>(注1)</sup> Disc(容量：25GB/1層，50GB/2層)などの大容量次世代光ディスク装置への希求が拡大しつつあり，これらは2008年以降本格的な普及時期に入るものと考えられている。

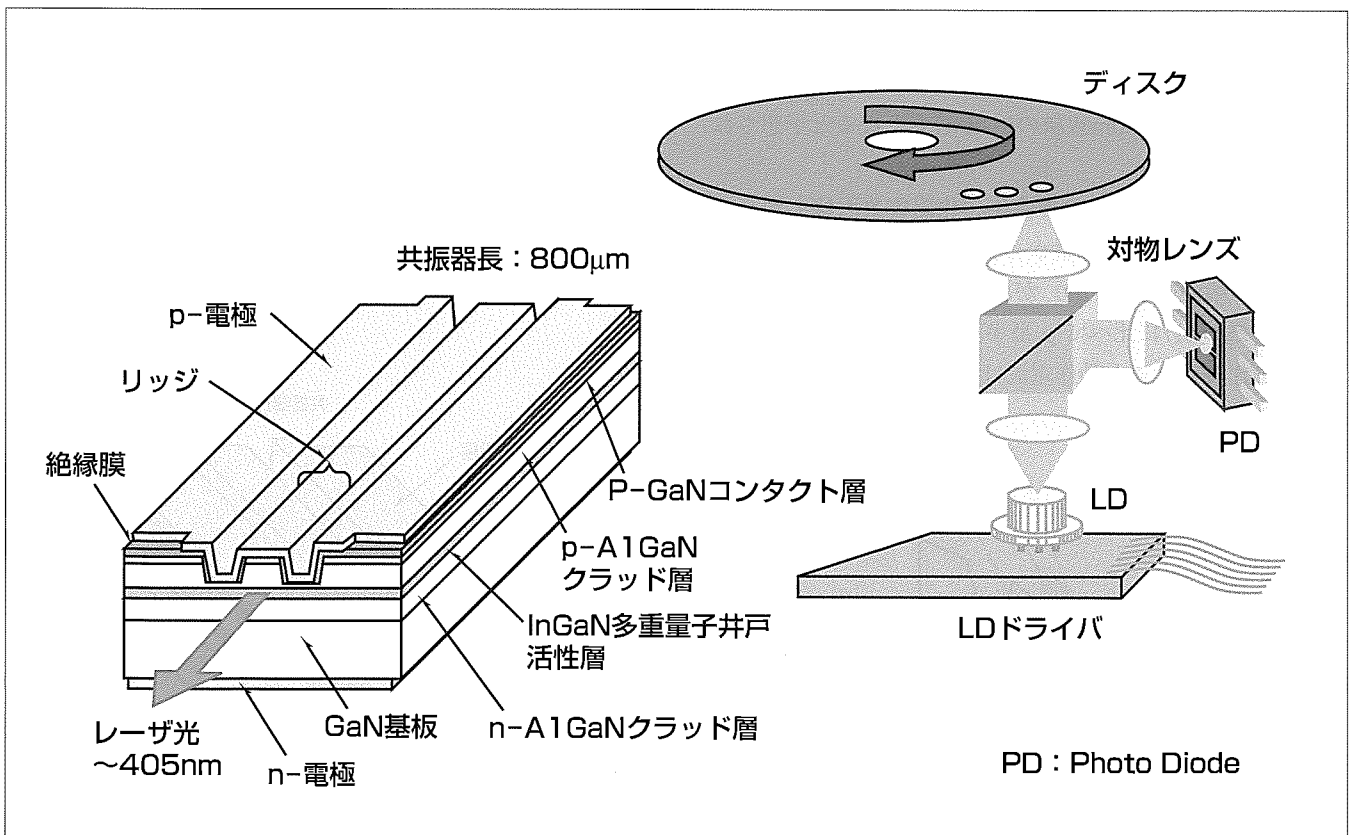
これらの次世代光ディスクシステムでも，光ディスクの多層化による容量増大又は，書き込み速度の向上の要求が強くなってきており，それを実現するには，光源に用いられているGa<sub>N</sub>系青紫色半導体レーザ(Laser Diode：LD)の高出力化が不可欠である。

LDを高出力動作させるためには動作電流を大きくする  
(注1) Blu-rayは，ソニー<sup>®</sup>の登録商標である。

必要があるが，このときの発熱量増大によって，光出力-電流特性の折れ曲がり(キック)の発生又は，通電中の光出力低下といった問題が顕著となってくる。さらに光密度が増すことで，端面における光吸収が増加するため，端面破壊(Catastrophic Optical Damage：COD)による突然劣化が非常に起こりやすくなる。

三菱電機では，これらの問題を解決するために，素子構造や層構造，結晶成長条件，作製プロセスなどの改善を進めた結果，80℃のパルス発振条件で1.7W/Aという高いスロープ効率で，500mWのキックフリー発振を実現した。

このLDは80℃，320mWのパルス通電で500時間以上安定動作することを確認しており，次世代光ディスクシステムの光源LDとして有望なものである。



## 次世代光ディスク用光ピックアップとGa<sub>N</sub>系青紫色半導体LD

次世代光ディスクシステムでは，光ピックアップに搭載される光源として，405nm帯Ga<sub>N</sub>系青紫色半導体レーザが用いられる。記録速度の高速化・低消費電力化の要求にこたえるためには，このレーザの高出力化・低動作電流化が必要となる。

## 1. ま え が き

現在、パソコン用外部記録装置又は現行テレビ(アナログ放送)用録画機として、DVD(Digital Versatile Disc:容量4.7GB/1層, 8.5GB/2層)装置が広く普及している。これに対し、急速に普及しつつあるデジタルハイビジョンテレビの録画や高精細動画を取り扱う機会が多くなってきたパソコン用記録装置として、より高密度記録が可能となるBlu-ray Disc(容量:25GB/1層, 50GB/2層)などの大容量次世代光ディスク装置への希求が拡大しつつあり、同光ディスクは2008年以降本格的な普及時期に入るものと考えられている。この次世代光ディスク装置のキーデバイスとなるのが、405nmのレーザ光を発する窒化ガリウム(GaN)系材料を用いた青紫色半導体レーザ(LD)である。

光ディスク装置に対するユーザーの要求は、大容量の情報、高速に、小さな装置で、記録したいという3点に集約できる。このうち、大容量化はDVDからBlu-ray Discへの移行によって5倍以上の大幅な大容量化が実現されているため、ユーザーの関心は高速化に移りつつある。一般に光ディスクでは、ディスク上に形成された記録層にレーザ光を照射し、記録層を変質させることによって情報を記録する。そのためには一定のエネルギー量が不可欠となることから、装置の高速化に伴い、光源であるLDにはより高出力での動作が求められる。Blu-ray Discでは、LD出力130mWで2倍速が実現されていたが、今年発売になる6倍速機種では出力250mWのLDが用いられている。さらに8~12倍速では320mW級のLDが必要となると予想されている。

記録型光ディスク用LDの高出力化阻害要因は大別して、電流-光出力特性の直線性からの逸脱(キンク、熱飽和など)、LDの端面破壊(COD)がある(図1)。GaN系LDでは他の材料系のLDに比べてp型半導体層の抵抗が大きく、高出力動作時の大きな動作電流は、素子の抵抗成分に起因

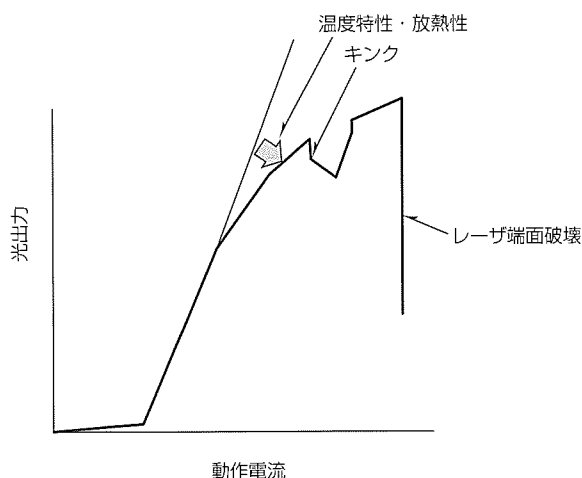


図1. 光ディスク用LDの高出力化阻害要因

するジュール熱を増大させるため、キンクの発生<sup>(1)</sup>、又は長期通電における特性劣化速度の増加<sup>(2)</sup>といった問題を引き起こす。これらの問題を回避するためには、注入電流に対する光出力の割合であるスロップ効率を向上させることで動作電流を低減することや、素子抵抗を下げ動作電圧を低減することが重要である。

また、GaAs系LDでは、量子井戸層を無秩序化することで端面付近の光吸収を低減する端面窓構造と呼ばれる構造が採用されることが多いが、GaN系結晶は井戸層の無秩序化が起こりにくく、端面窓構造の適用が困難である。そのため、端面付近の光吸収が原因となるCODに対する配慮も必要である。

当社では、これらの改善に重点をおいてLDの開発を行っており、本稿ではその設計指針と特性について述べる。

## 2. 素子構造

### 2.1 基本構造

図2にGaN系青紫色LDの素子構造を示す。最初に、n型導電性を持つGaN基板上に有機金属気相成長法(Metal Organic Chemical Vapor Deposition: MOCVD)によって、n-AlGaInクラッド層から、p-GaNコンタクト層までを積層する。活性層にはInGaIn材料を用いた多重量子井戸構造を用いている。p-GaNコンタクト層と、p-AlGaInクラッド層をドライエッチング法によってエッチングし、幅約1.5μmのリッジ導波路を形成した。その後、絶縁膜を形成し、リッジ上部のみ開口させた上でp電極を形成し、リッジ部のみ電流が流れるようにしている。基板裏面にはn電極を形成し、垂直方向に電流が流れる構造となっている。レーザ共振器長は800μmとした。前端面には10%の反射コーティングを、後端面には95%の高反射コーティングを施している。このLD素子をジャンクションアップでAlNサ

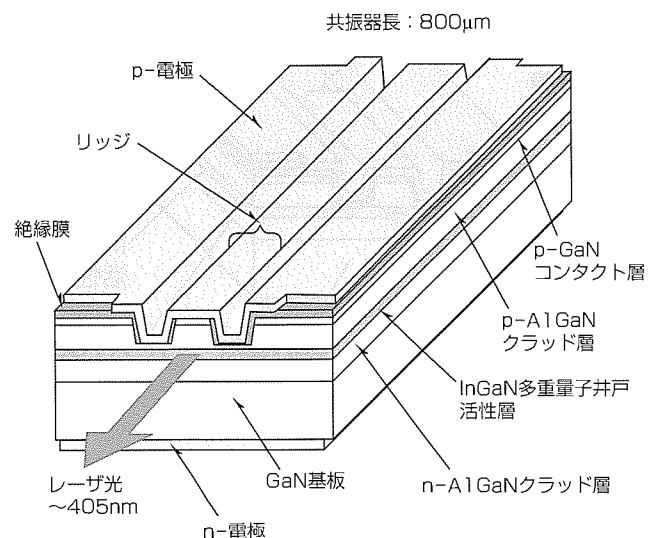


図2. GaN系LDの素子構造



ブマウントにダイボンドし、直径5.6mmのCANパッケージに搭載した。

GaN系半導体LDの光出力特性は、基板上に積層したエピタキシャル層の結晶性に大きく左右されるため、すべての層で、成長温度、V-III比、成長速度などの結晶成長条件の最適化を行っている。中でも、InGaN井戸層における非発光再結合は、発振しきい値増大の原因となることから、井戸層の結晶性が良好となるよう、成長条件には特に注意を払った。

また、物性的に高抵抗となりやすいp型層については、ドーパントであるMgの深さ方向プロファイル及び成長条件を検討することで、キャリア濃度を最適化し低抵抗化を図っている。また、p型電極に新規材料を用いることで、電極とGaN結晶のコンタクト部の抵抗を低減している。

## 2.2 高出力化設計

今回、高光出力化に伴って、共振器長を従来の600μmから800μmへ長くしている。これによって電流密度が低減した結果、単位長あたりの発熱量が低下し、キンクが発生する光出力レベルの向上、及び信頼性の改善が実現されている。

ただし、長共振器化のデメリットとして、印加電流(mA)に対する光出力(mW)の比であるスロープ効率が低下することがある。これは、共振器長が長くなるほど、レーザー光が外部に放出されずに共振器内を往復する時間が長くなり、共振器内で吸収される光の割合が多くなるため、スロープ効率 $S_e$ を表す次の関係式でも表される。

$$S_e = \frac{1.24}{\lambda_L} \times \frac{1}{1 + \frac{1-R_r}{1-R_f} \sqrt{\frac{R_f}{R_r}}} \times \frac{\ln\left(\frac{1}{R_f R_r}\right)}{2\alpha_i \cdot L_c + \ln\left(\frac{1}{R_f R_r}\right)} \times \eta_i$$

ここで、 $\lambda_L$ 、 $R_f$ 、 $R_r$ 、 $L_c$ 、 $\eta_i$ 、 $\alpha_i$ はそれぞれ、発振波長、前端面反射率、後端面反射率、共振器長、内部量子効率、及び内部損失である。

長共振器化によるスロープ効率の低下を抑えるためには、共振器内の光吸収である内部損失 $\alpha_i$ を小さくする必要がある。そこで、垂直方向の光分布を拡大することによって、光吸収の大きなInGaN井戸層に存在する光の割合(光閉じ込め係数)を小さくする層構造設計を行った<sup>(3)</sup>。InGaN井戸層の光閉じ込め係数を小さくすると、井戸層での光吸収量が減少し、端面での発熱量も小さくなる。したがって、この構造は端面破壊(COD)の防止にも非常に有効なものである。

## 3. 素子特性

### 3.1 光出力特性

次に、連続発振(Continuous Wave: CW)条件における、光出力-電流特性の例を図3に示す。25℃及び80℃にお

ける発振しきい値は、それぞれ39mA、57mAである。いずれの温度でも、キンクフリーで500mW以上の光出力が得られている。

次にパルス発振条件における光出力-電流特性の例を図4に示す。パルス条件は、パルス幅50ns、デューティ比50%で、25℃及び80℃における発振しきい値は、それぞれ34mA、51mAである。この条件についても、キンクフリーで500mW以上の光出力が得られている。80℃でも25℃の場合とほぼ同じスロープ効率となっており、そのスロープ効率は1.7W/Aと高い。さらに、光出力のリニアリティも高く、良好な温度特性を持っている。80℃、320mW時の動作電流は241mAと低く、25℃、320mW時の動作電圧は5.0Vであった。

### 3.2 遠視野像

今回の設計では、共振器内の光吸収である内部損失 $\alpha_i$ を小さくするために、垂直方向の光分布(近視野像)を拡大する設計を採用した。近視野像と遠視野像は、互いにフーリ

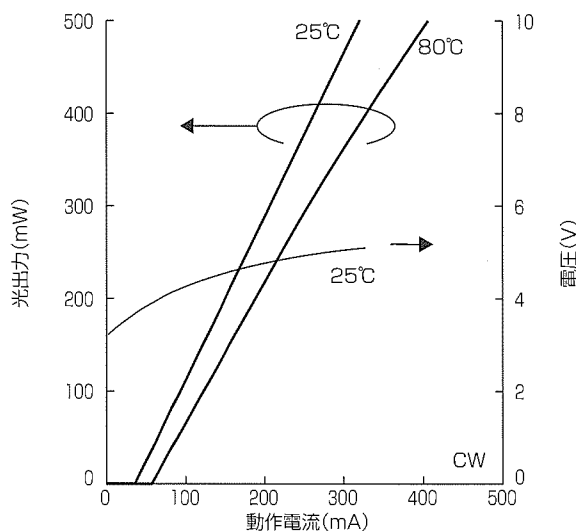


図3. 光出力-電流特性(CW駆動)

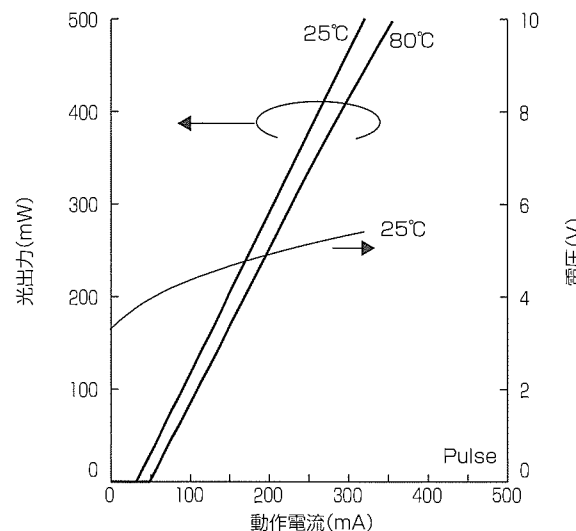


図4. 光出力-電流特性(Pulse駆動)

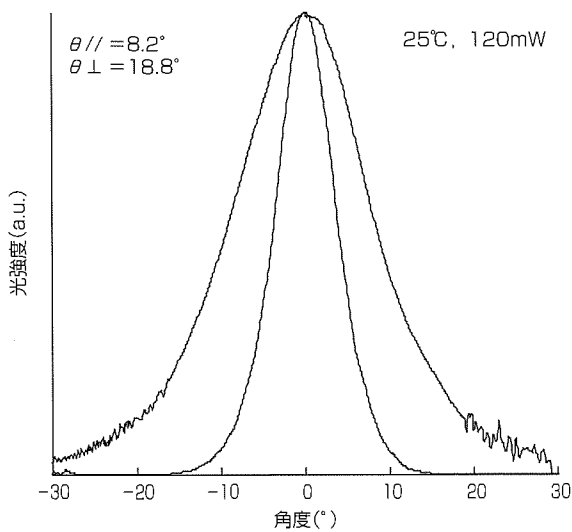


図 5. 遠視野像

エ変換の関係にあることから、これは垂直方向の遠視野像を小さくすることになる。

25°C, CW条件における120mW時の水平及び垂直方向の遠視野像は図5のようになり、垂直方向の半値全幅は18.8°と従来よりも小さくなっている。この場合のアスペクト比は2.3と、光ディスクシステム用として適当なものである。また、ビームの中心付近におけるリップル等もなく、良好な形状となっている。

### 3.3 信頼性

次に、今回開発した素子の通電試験結果を図6に示す。動作条件は、75°C, 320mW, パルス幅50ns, デューティー比50%のPulse駆動である。CODなどの劣化はなく500時間以上安定動作している。さらに500時間経過後の動作電流上昇量は約5%と小さく、実用レベルに達している。

## 4. むすび

次世代光ディスクシステム用として、高出力青紫色半導体LDの開発を行った。800μmへの長共振器化によって、キンクレベルや信頼性を改善しつつ、光閉じ込め係数の低

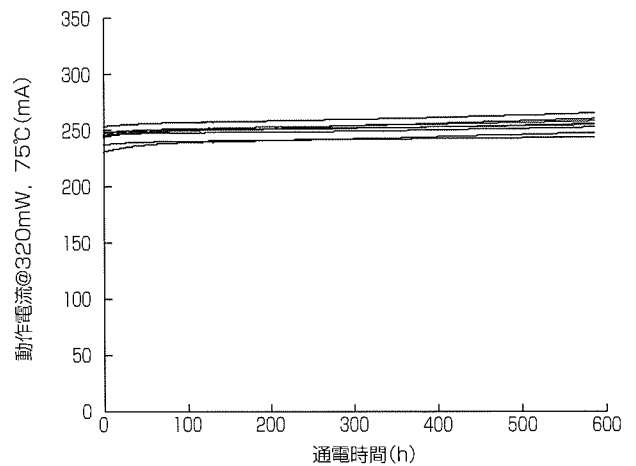


図 6. 通電試験結果

減によって、スロープ効率1.7W/Aまでの高効率化を実現、連続発振条件及びパルス発振条件で500mWのキンクフリー発振を実現した。また、このLDの遠視野像の形状が良好であること、320mW動作時でも高い信頼性を持つことを確認した。

LDに要求される光出力が高ければ高いほど、高効率化による動作電流低減効果は大きくなる。したがって、この高効率LDは今後の高出力化要求にこたえることのできる、非常に有望なものである。

### 参考文献

- (1) Yoshida, Y., et al.: High power and high temperature operation of 660nm AlGaInP laser diodes for DVD-R/RW, SSDM 2003, 176~177
- (2) Tojyo, T., et al.: GaN-Based High Power Blue-Violet Laser Diodes, Jap. J. Appl. Phys. **40**, 3206~3210 (2001)
- (3) 蔵本恭介, ほか: 高効率・高出力青紫色半導体レーザ, 三菱電機技報, **80**, No.5, 305~308 (2006)

# CDMA用2.4V低レファレンス電圧動作 HBT-MMIC電力増幅器

森脇孝雄\* 小川喜之\*  
山本和也\*\*  
大塚裕之\*\*\*

A 2.4-V Low-Reference-Voltage Operation, HBT-MMIC Power Amplifier Module for CDMA Applications  
Takao Moriwaki, Kazuya Yamamoto, Hiroyuki Otsuka, Nobuyuki Ogawa

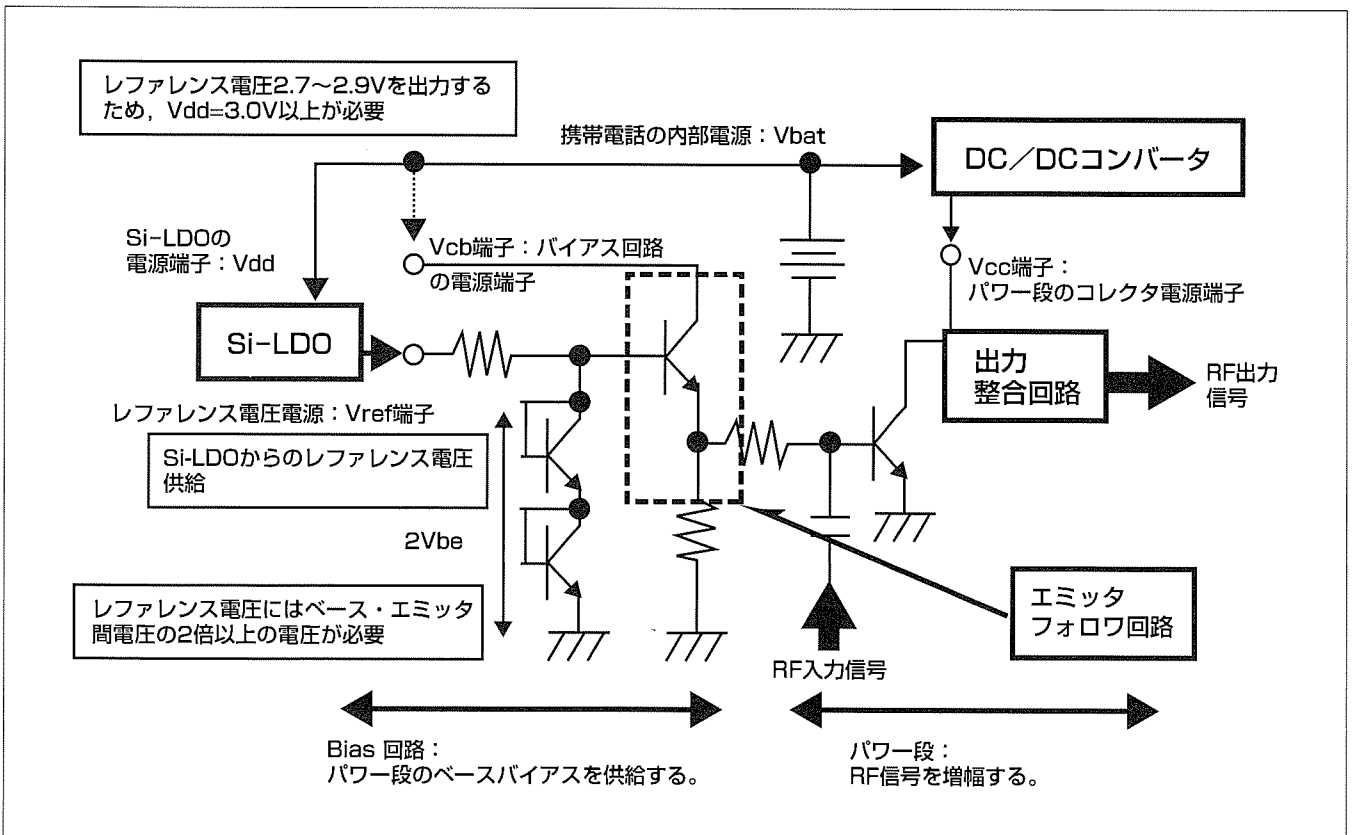
## 要旨

近年、WCDMA(Wideband Code Division Multiple Access)や、JCDMA(Japan CDMA)に対応する携帯電話はテレビ受信、音楽再生等、高機能化がめざましい。このような高機能化は携帯電話端末の回路規模、消費電力の増加を招く。そのため、CDMA用携帯電話の構成部品の中で消費電力の大きな送信用電力増幅器は、従来以上に小型化、低消費電力化が要求されている。一方、増幅器周辺回路部品のSi系ICの微細化技術は、携帯電話の低消費電力化に有効である。しかし、微細化に伴うSi系ICの低電圧動作化によって、送信用電力増幅器の制御電圧、一部のバイアス電圧の低電圧動作化が要求されるようになってきた。

ところで、CDMA用増幅器に広く用いられているHBT(Heterojunction Bipolar Transistor)電力増幅器の低電圧動作化は容易ではない。なぜなら、従来バイアス回路部に

用いられているエミッタフォロワ回路のレファレンス電圧は、通常ベース・エミッタ間電圧( $V_{be} \sim 1.3V$ )の2倍以上の電圧(一般に $2.7 \sim 2.9V$ )が必要であるからである。

三菱電機では、このような低電圧動作化の要求にこたえるために、2.4Vの低レファレンス電圧動作900MHz帯CDMA端末用HBT-MMIC(Monolithic Microwave IC)電力増幅器モジュールを開発した。この電力増幅器は、電力増幅器のRF(Radio Frequency)信号を増幅するパワー段のコレクタ電圧を3.5V、レファレンス電圧を含むバイアス回路の電源電圧を2.4V、周波数900MHz帯で、J/WCDMAに要求される出力特性を $-10 \sim +90^{\circ}C$ の広い温度範囲で満足した。本稿では、2.4Vの低レファレンス動作増幅器の設計及び試作結果について述べる。



## 携帯電話における、HBT電力送信増幅器とその周辺回路のブロック図

送信用電力増幅器には、低消費電力化への要求が強い。このため、DC/DCコンバータで、出力電力に応じてパワー段のコレクタ電圧を変更する等の制御が行われる。また、近年、低電圧動作への要求が強くなってきているが、バイアス回路にエミッタフォロワ回路を採用するため、バイアス回路のレファレンス電圧を $2.7 \sim 2.9V$ 必要とし、その低減が困難とされている。

1. ま え が き

現在、GaAs(砒化(ひか)ガリウム)系HBT増幅器は、CDMA携帯電話端末に広く用いられている。これは、HBTプロセスが、低コスト・高歩留まりによる高い生産性を持つこと、またFET(Field Effect Transistor)系デバイスに比べて高い出力電力密度を持ち、かつ単一電源動作が可能であるためである。

送信用電力増幅器及びその周辺回路は、携帯電話のバッテリー寿命を延ばすため、厳しい低消費電力化が要求されてきたが、CDMA用電力増幅器は常にアイドル電流を消費するため、低消費電力動作が特に強く要求されている。今回の開発の目的であるバイアス回路のレファレンス電圧の低減は、バッテリーの終電圧の低減を可能にするため、バッテリー寿命を改善するのに効果的な手段の一つである。しかし、HBT増幅器のバイアス回路部の低電圧動作化は、基本的に容易ではない。なぜなら、従来バイアス回路部に用いられているエミッタフォロワ回路のレファレンス電圧は、通常ベース・エミッタ間電圧( $V_{be} \sim 1.3V$ )の2倍以上の電圧(一般に $2.7 \sim 2.9V$ で、 $2V_{be}$ 問題と呼ばれている。)が必要であるからである。

本稿では、CDMA携帯電話端末用に開発したHBT-MMIC 送信電力増幅器について述べる。 $2.4V$ の低レファレンス電圧で動作させるために、RF信号を増幅するパワー段をAC結合した2つのブロックに分割し、一方のベースバイアスには電圧及び電流駆動のバイアス供給を、他方には電流駆動のみのバイアス供給を与え、さらに低温での隣接チャネル漏洩(ろうえい)電力の劣化を抑制するために電圧・電流駆動するパワー段にダイオードリニアライザを付加した構成を特徴としている。この電力増幅器は、パワー段のコレクタ電圧 $3.5V$ 、レファレンス電圧を含むバイアス回路の電源電圧 $2.4V$ 、周波数 $900MHz$ 帯で、J/WCDMAに要求される出力特性を $-10 \sim +90^{\circ}C$ の広い温度範囲で満足した。

2. 回路設計

図1に低レファレンス動作のために採用したバイアス回路を含むパワー段の回路構成を示す。バッテリーの終電圧 $2.7V$ 時でもSi-LDO(Low voltage Drop Out regulator)が動作できるように、レファレンス電圧の設計目標値は $2.5V$ 以下とした。

レファレンス電圧を $2.6V$ 以下に設定した場合、通常、増幅器のバイアス回路を構成するエミッタフォロワ回路は、先に述べた $2V_{be}$ 問題のため十分な動作が期待できない。この問題を回避するために、パワー段に所望のアイドル電流を流せるように電流駆動のバイアス供給回路を付加した。

さらに、出力電力に対する利得変動及び位相変動をでき

るだけ小さくし、滑らかかつ単調な利得・位相特性を得るために、RF信号を増幅するパワー段を、図1に示すようにTr1及びTr2のAC結合した2つのブロックに分割する回路を採用した。ここで、パワー段で滑らかな利得・位相特性を実現することは、CDMA用増幅器の主要ひずみ特性(隣接チャネル漏洩電力)の低減に重要な役割を果たす。図1で、分割されたパワー段の1つ(Tr1)は、エミッタフォロワ回路及び付加した電流駆動用抵抗の両方でベースバイアス電流を供給し、高出力動作を可能にする。もう一方のパワー段(Tr2)は電流駆動のみでベースバイアス電流を供給し、所望アイドル電流の確保に寄与する。

これらの2つの異なるバイアス供給方法を採用したパワー段で、電流駆動によるベースバイアス供給量をそれぞれ調整することによって、利得・位相の変化が小さく、平滑なふるまいをする出力特性が得られることを計算によって求めた。

図2は、図1で示したパワー段を分割した回路構成の出力特性、及び図3で示すパワー段を分割しない回路構成の出力特性の計算結果を比較して示している。ここで、周波数及びバイアス条件は次のとおりである。周波数 $900MHz$ 、

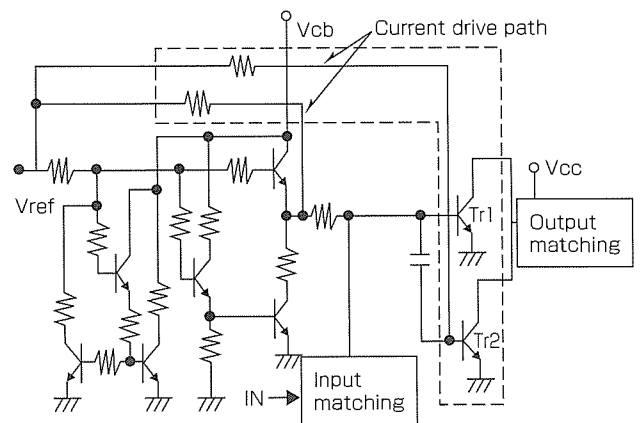


図1. 低レファレンス動作のために採用した回路構成

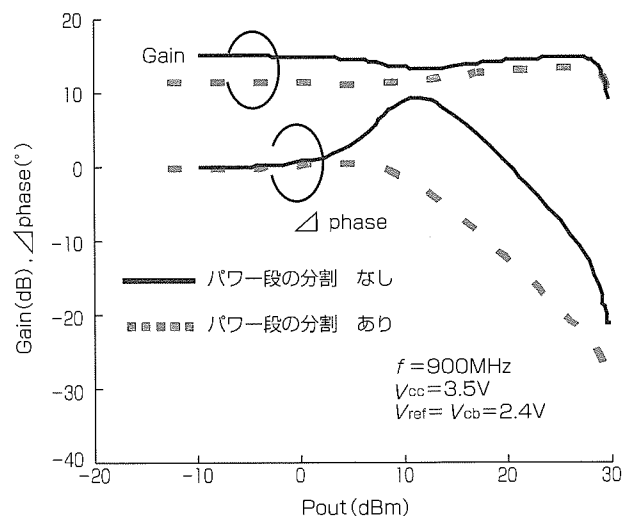


図2. 計算結果(入出力特性): パワー段の分割及び、非分割の比較

レファレンス電圧及びバイアス回路の電源電圧は2.4V, Tr1及びTr2のコレクタ電圧は3.5Vである。図から、パワー段の分割によって、出力電力に対して滑らかな利得・位相特性が得られていることがわかる。

しかし、温度依存性の計算で、図1に示す回路構成でも0℃以下の低温で、パワー段を分割しなかった場合と同様の利得の変化(凹特性)及び位相変化(凸特性)が観察された。これは、低温ではHBTのベース・エミッタ間のビルトイン電圧が常温より高くなり、常温でレファレンス電圧を更に下げる場合と同様な作用があるためである。

この低温での利得・位相の変化を抑制するため、図4に示すようにパワー段にダイオードと抵抗で構成するリニアライザを装荷した。

図5は、-10℃におけるダイオードリニアライザの有無によるパワー段の出力特性を計算した比較結果である。ダイオードリニアライザの装荷によって、利得と位相の変化を低温でも効果的に抑制できることが確認できる。

ここまで述べたように、異なるバイアス供給方法を適用した分割パワー段構成とダイオードリニアライザの装荷によって、従来のHBTプロセスを用いて構成したHBT増幅器で、広い温度範囲で低レファレンス動作が可能であることを計算上確認できた。

### 3. 評価結果

これらの計算に基づき、900MHz帯J/WCDMA用HBT-MMIC電力増幅器モジュールを試作し、評価を行った。この電力増幅器モジュールのブロック図を図6に示す。増幅器の評価は、周波数900MHz帯JCDMA (IS-95B)及びWCDMA (3 GPP-R99)の変調信号を用いた。バイアス条件は、パワー段のコレクタ電圧3.5V, レファレンス電圧を含むバイアス回路の電源電圧2.4Vである。

JCDMA変調での入出力特性を図7に示す。JCDMA変調では、出力電力(Output Power : Pout) = 27.5dBmで、利得(Power Gain : Gp) = 26.5dB, 電力付加効率(Power Added Efficiency : PAE) = 40%, 隣接チャンネル(漏洩)電力比(Adjacent Channel Power Ratio : ACPR) = -50dBcが得られた。この結果は、JCDMA用送信電力増幅器に要求される主要出力特性を十分に満足するものである。また、WCDMA変調信号に対しても、Pout=28.0dBm, Gp=26.7dB, PAE=42%, 隣接チャンネル漏洩電力比(Adja-

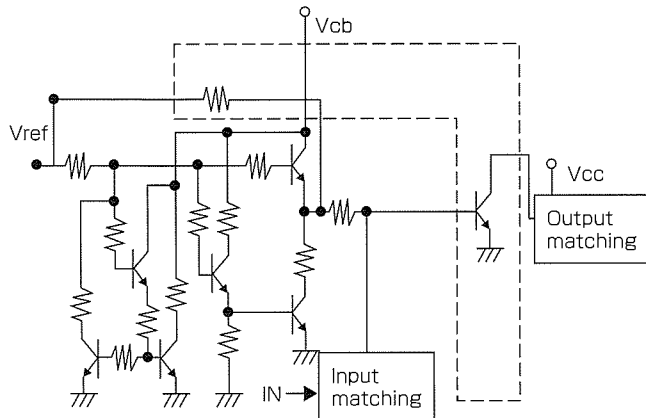


図3. パワー段を分割しない回路構成

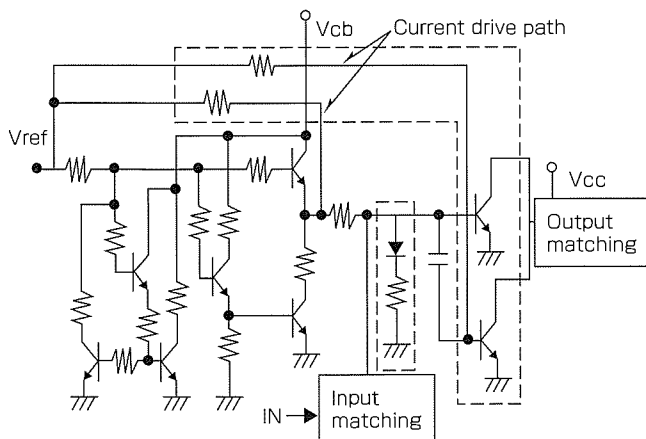


図4. ダイオードリニアライザを付加した回路構成

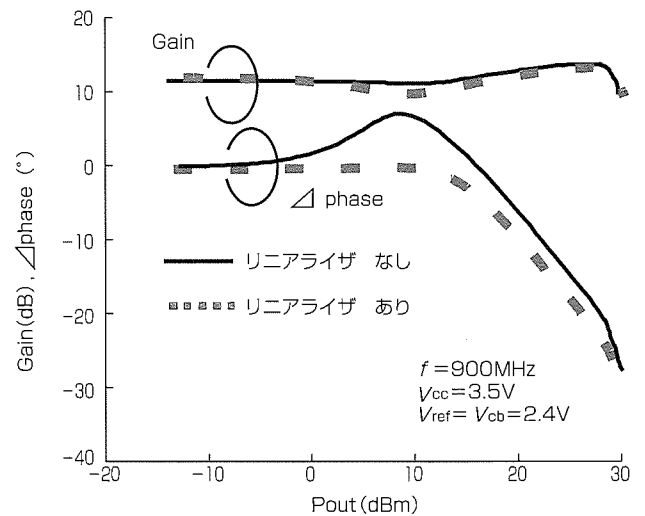


図5. 計算結果(入出力特性)：ダイオードリニアライザの有無による特性比較(温度：-10℃)

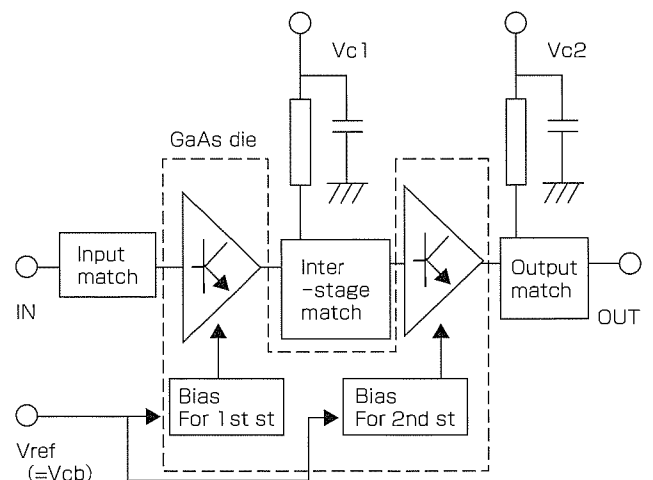


図6. 増幅器のブロック図

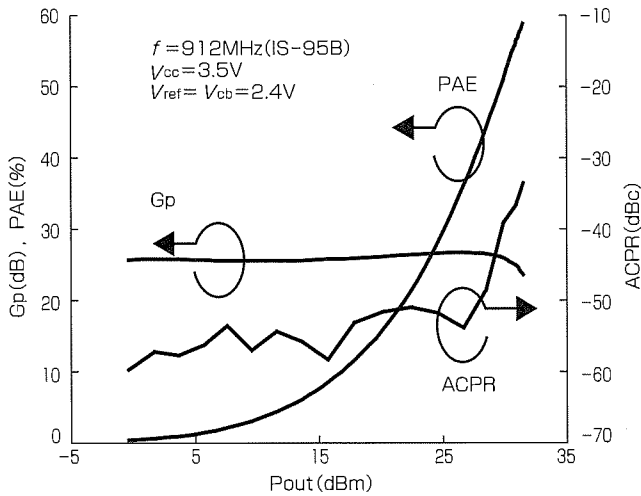


図7. 評価結果(入出力特性): JCDMA変調 ( $T_c=30^\circ\text{C}$ )

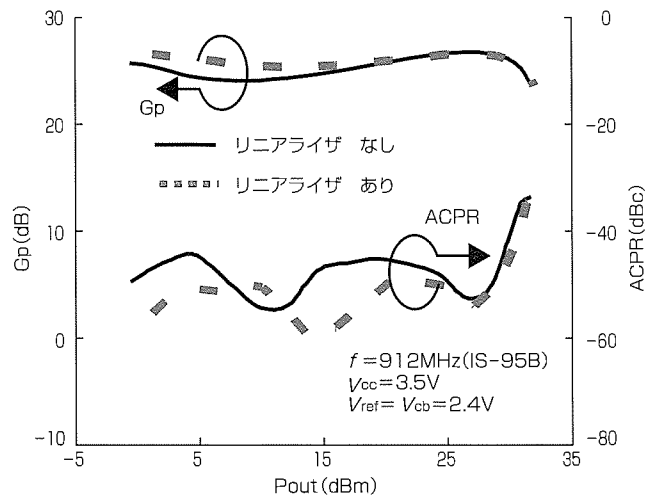


図8. 評価結果(入出力特性): ダイオードリニアライザの有無による特性比較 ( $T_c=-10^\circ\text{C}$ )

cent Channel Leakage Ratio: ACLR) = -42dBcが得られている。

図8は、ダイオードリニアライザを装荷した場合と、装荷しなかった場合について、ケース温度 ( $T_c$ ) = -10°Cにおける実測した入出力特性の比較結果である。

先の計算結果から予測されたように、ダイオードリニアライザを装荷しなかった場合、利得が大きく変化し、これに伴い、ACPRが劣化している。一方、ダイオードリニアライザを装荷した場合、利得の出力電力に対する平坦性が得られており、ACPRが改善していることがわかる。

これらの評価結果は、適用したバイアス回路及びパワー一段の構成が、計算で予測したとおり、広い温度範囲でレファレンス電圧の低減を可能にしたことを示している。

#### 4. むすび

CDMA用2.4V低レファレンス電圧動作HBT-MMIC電力増幅器を開発し、設計及び評価結果について述べた。電力増幅器のパワー段のコレクタ電圧3.5V、レファレンス電圧を含むバイアス回路の電源電圧2.4V、周波数900MHz帯で、この電力増幅器はJ/WCDMAに要求される出力特性を-10~+90°Cの広い温度範囲で満足した(図9)<sup>(1)</sup>。

今後は更に回路の検討を進め、電源電圧の低電圧化の要求に対応する増幅器の開発を推進する。

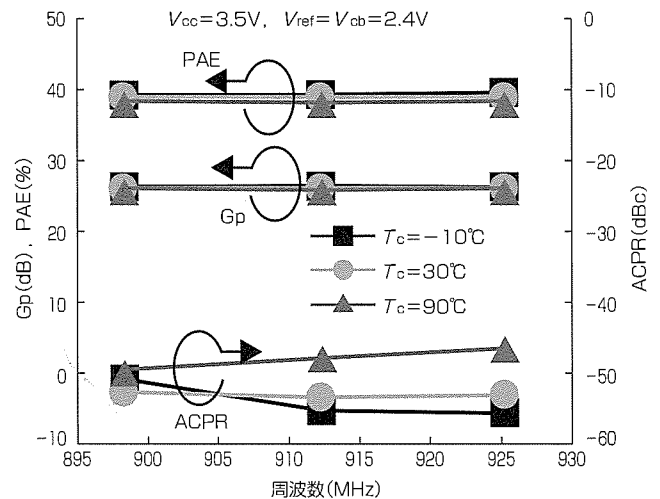


図9. JCDMA変調での周波数特性 ( $P_{out}=27.5\text{dBm}$  ( $T_c=-10^\circ\text{C}, 30^\circ\text{C}, 90^\circ\text{C}$ ))

#### 参考文献

- (1) Yamamoto, K., et al.: A CDMA InGaP/GaAs-HBT MMIC power amplifier module operating with a low reference voltage of 2.4 V, IEEE J.SSC, 42, No.6, 1282~1290 (2007)
- (2) 関 博昭, ほか: W-CDMA方式携帯電話用HBT電力増幅器モジュール, 三菱電機技報, 78, No.3, 218~221 (2004)



# WiMAX CPE用高出力 HBT電力増幅器モジュール

久留須 整\* 小西晋輔\*\*  
奥田敏雄\* 高原良雄\*\*\*  
島村将一\*\*

HBT High Power Amplifier Modules for WiMAX CPE Applications

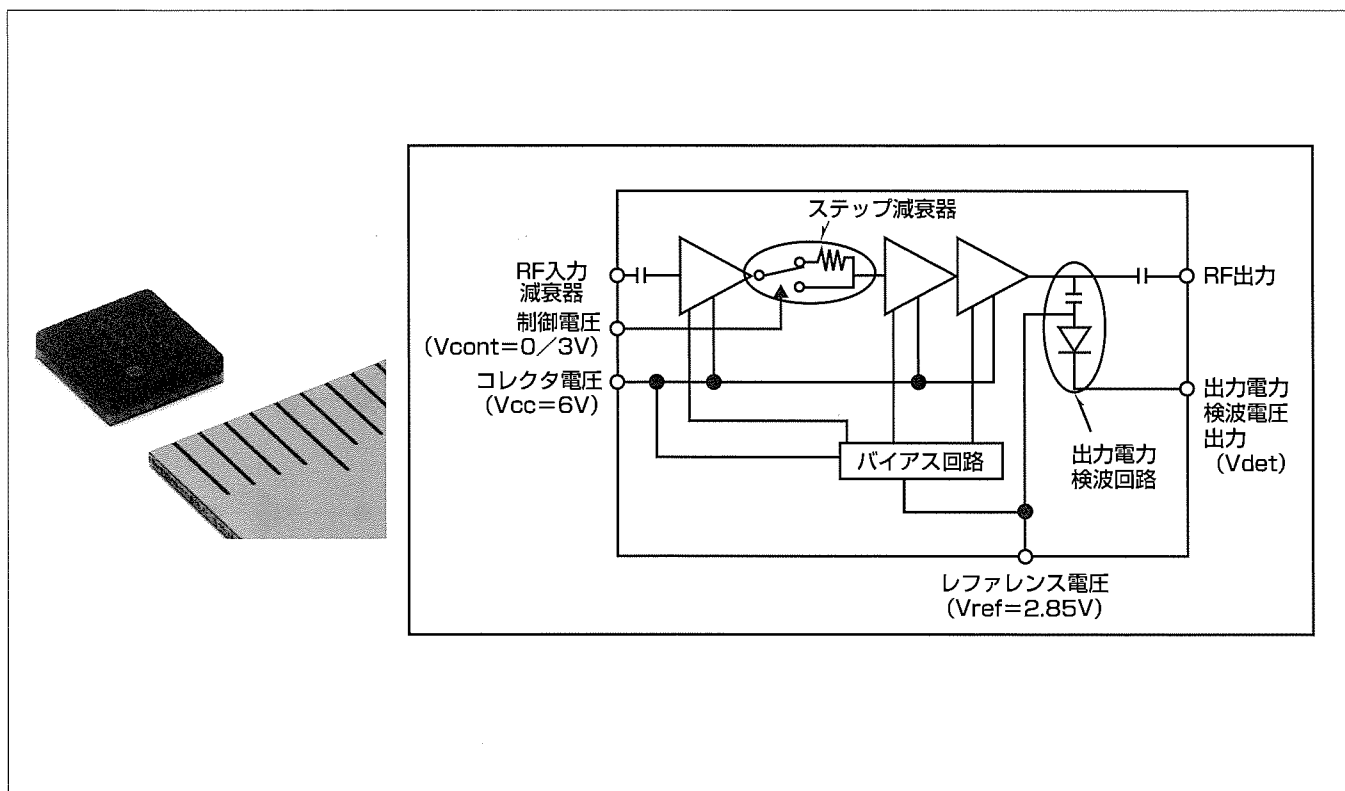
Hitoshi Kurusu, Toshio Okuda, Shoichi Shimamura, Shinsuke Konishi, Yoshio Takahara

## 要 旨

WiMAX(Worldwide interoperability for Microwave Access)は、中長距離エリアをカバーし、かつ、高伝送速度での通信が可能となるため、次世代高速無線通信システムとして有望視されており、すでに韓国などでは実用化が始まっている。この通信方式に用いられるOFDM(Orthogonal Frequency Division Multiplexing)変調信号は、平均出力電力に対して瞬時出力電力が極めて高いので、電力増幅器には高い飽和電力特性と低ひずみ特性が要求される。加えて、家庭端末(Customer Premises Equipment: CPE)用途としては、PCカードや携帯電話機へも搭載されるため、小型、低コスト、単一電源動作、高集積化が要求されている。

三菱電機では、これらのニーズに対応するため、携帯電話用増幅器で実績のあるInGaP/GaAs HBT(リン化インジウムガリウム/砒化(ひか)ガリウム Hetero junction

Bipolar Transistor)プロセスを採用し、2.3GHz帯、2.5GHz帯及び3.5GHz帯それぞれの帯域で、高出力かつ低ひずみを持つHBT電力増幅器モジュール“MGFS36EX-XXX”3品種を開発した。このモジュールはわずか4.5mm角のパッケージ内に増幅器とコレクタ給電線路を含むバイアス回路はもちろんのこと、当社独自に開発したAC結合スタック型ダイオードスイッチを用いたステップ減衰器や出力電力検波回路といった、WiMAX用電力増幅器特有の機能も集積化している。また、入出力50Ωインタフェースは、このモジュール外部の整合回路を不要にし、システム全体での小型、低コスト化に貢献できる。このモジュールは、2.3GHz帯、2.5GHz帯でEVM(Error Vector Magnitude)2.5%時の平均出力電力が27dBm、利得33dB、3.5GHz帯でEVM 2.5%時の平均出力電力が25dBm、利得30dBという高出力かつ低ひずみ特性を実現した。



## WiMAX CPE用電力増幅器モジュールの製品外形と回路構成

当社で開発したWiMAX CPE用電力増幅器モジュール“MGFS36EXXXX”の製品外形とその回路構成を示す。今回開発したMGFS36E2325, MGFS36E2527, MGFS36E3436Aは、WiMAX CPE用電力増幅器モジュールとして必要な機能を集積化し、かつ、高出力で低ひずみ特性を実現した。

1. ま え が き

WiMAXは、中長距離エリアをカバーし、かつ、高伝送速度での通信が可能となるため、次世代高速無線通信システムとして有望視されている。世界各国で異なった周波数帯が割り当てられる中、それぞれの周波数帯でシステムの開発が同時に進められており、すでに韓国などでは実用化が始まっている。この通信方式に用いられるOFDM変調信号は、平均出力電力に対して瞬時出力電力が極めて高いので、このシステムに用いられる電力増幅器には高い飽和電力特性と低ひずみ特性が要求される。加えて、家庭端末(CPE)用途としては、PCカードや携帯電話機へも搭載されるため、小型、低コスト、単一電源動作、高集積化が要求されている。

当社では、これらのニーズに対応するため、携帯電話用増幅器で実績のあるInGaP/GaAs HBTプロセスを採用し、2.3GHz帯、2.5GHz帯及び3.5GHz帯それぞれの帯域に対して、高出力かつ低ひずみを持つHBT電力増幅器モジュールMGFS36EXXXX 3品種を開発した。このモジュールはわずか4.5mm角のパッケージ内に増幅器とコレクタ給電線路を含むバイアス回路はもちろんのこと、当社独自に開発したAC結合スタック型ダイオードスイッチを用いたステップ減衰器や出力電力検波回路といった、WiMAX用電力増幅器特有の機能も集積化している。また、入出力50Ωインタフェースは、このモジュール外部の整合回路を不要にし、システム全体での小型、低コスト化に貢献できる。このモジュールは、2.3GHz帯(MGFS36E2325)、2.5GHz帯(MGFS36E2527)でEVM2.5%時の平均出力電力が27dBm、利得33dB、3.5GHz帯(MGFS36E3436)でEVM2.5%時の平均出力電力が25dBm、利得30dBという高出力かつ低ひずみ特性を実現した。

本稿では、これらのHBT電力増幅器モジュールについて述べる。

2. 電力増幅器モジュールの構成

図1に、開発した2.3GHz帯、2.5GHz帯及び3.5GHz帯電力増幅器モジュールの構成を示す<sup>(1)</sup>。30dB以上の高利得

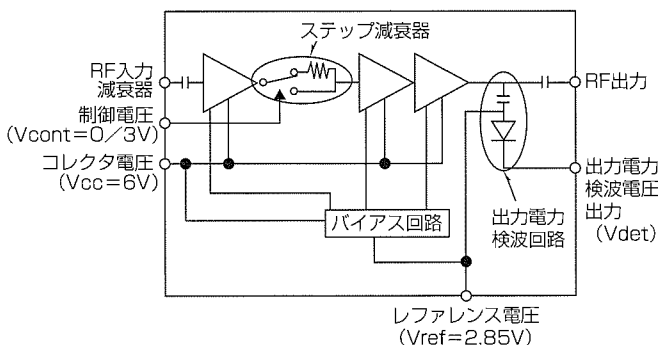


図1. 電力増幅器モジュールの構成

を得るために、3段構成の増幅器とし、0/20dBのステップ減衰器とその制御回路及び出力電力検波回路を集積化した。各回路のバイアス電流はレファレンス電圧( $V_{ref}$ )をOFFすることでシャットダウンされる。次に設計のポイントを簡単に述べる。

2.1 HBTサイズ

OFDM信号を採用するWiMAX用途として、EVM2.5%を満足するために、平均出力電力27dBmに対して、約9dBのバックオフ量が得られるように、出力段HBTの総エミッタ面積を最適化した。

2.2 ステップ減衰器

ステップ減衰器には低バイアス電流動作でも高い許容送信電力特性を持つ、当社独自のAC結合スタック型ダイオードスイッチ(ACCS-DSW: AC-Coupled, Stack-type base-collector Diode Switch)を用いた<sup>(2)</sup>。図2に回路図を示す。ACCS-DSWは従来のダイオードスイッチと比べて、同一バイアス電流条件下で許容送信電力特性が6dB以上改善できる。さらに、高入力電力時の利得偏差を補償するダイオードリニアライザを減衰器の入力端に装荷したことによって、更なるひずみ改善を達成した。

このステップ減衰器の採用によって、減衰器を増幅器の1-2段間に挿入することが可能となり、減衰器のON/OFF時における入力反射損失の変化や雑音指数(NF)特性の劣化を防ぐことが可能となった。

ステップ減衰器の制御回路は、外部制御端子( $V_{cont}$ )への入力制御信号(0/3V)によって相補信号を出力する構成になっているが、制御回路内に電源スイッチトランジスタを設けることによって、 $V_{ref}$ 電圧がOFFの時に電流を消費しない回路とした。

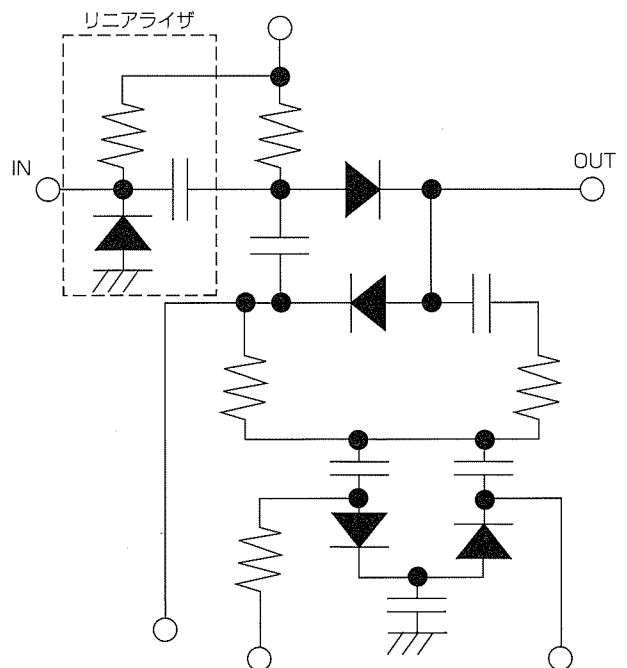


図2. ステップ減衰器の回路図

### 2.3 出力電力検波回路

出力電力検波回路にはダイオード検波回路を適用し、出力電力レベルが7~27dBmで1V以上の検波出力電圧( $V_{det}$ )の変化量が得られるようにした。この検波回路も抵抗を介して $V_{ref}$ 端子から直接バイアスしているの、 $V_{ref}$ 電圧をOFFすることでシャットダウン可能である。

### 3. 電力増幅器モジュールの基本特性

図3に、WiMAX用電力増幅器モジュール写真を示す。

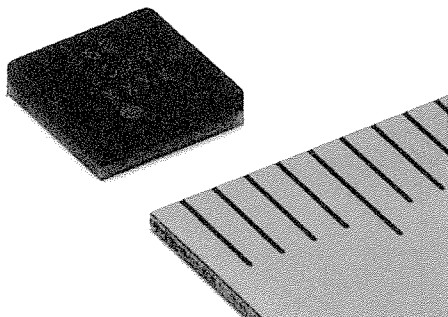


図3. モジュール写真

モジュールサイズは2.3GHz帯、2.5GHz帯、3.5GHz帯すべて共通で4.5mm×4.5mm×1.0mmと小型化を達成した。モジュールに搭載する電力増幅器MMICには、InGaP/GaAs HBTプロセスを用いた。図4に、電源電圧6V時の減衰ON/OFFに対する2.5GHz帯及び3.5GHz帯モジュールの周波数特性の測定結果を示す。2.5GHz帯電力増幅器モジュールの特性は、2.5~2.7GHzで、線形利得28dB以上、減衰量19dBであり、減衰ON/OFFにかかわらず入力反射損失は10dB以上を保っている。また、2.3GHz帯モジュールもほぼ同等の特性を持っている。一方、3.5GHz帯電力増幅器モジュールについても、3.4~3.6GHzで、線形利得27dB以上、減衰量21dBが得られており、入力反射損失も2.5GHz帯モジュールと同様に、減衰ON/OFFにかかわらず入力反射損失は10dB以上を保っている。

図5に、IEEE802.16-2004に準拠した64QAM-OFDM (Quadrature Amplitude Modulation-OFDM)変調信号に対する2.5GHz帯及び3.5GHz帯モジュールの減衰ON/OFF時における利得、効率、及びEVMの出力電力依存性の測定結果を示す。

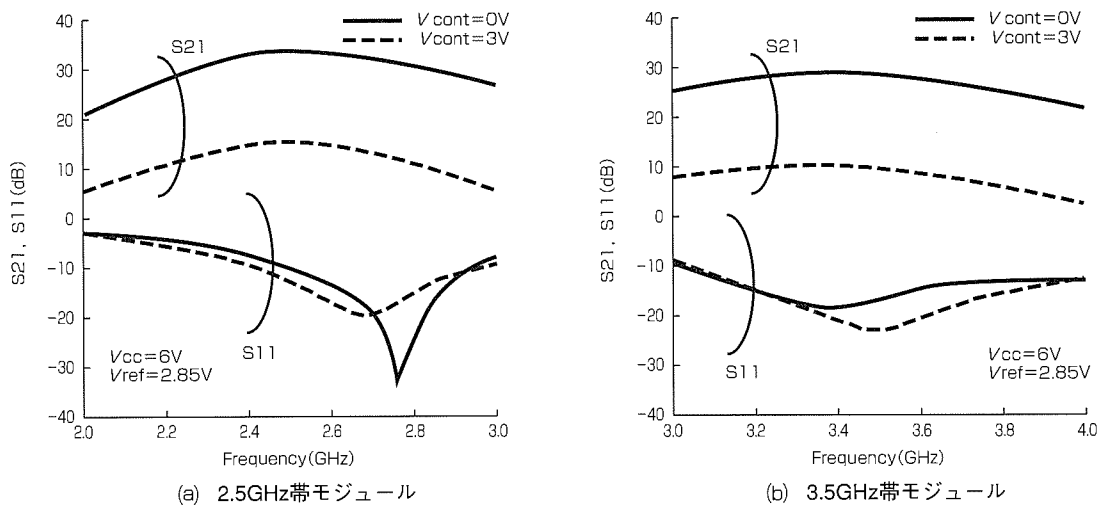


図4. 減衰ON( $V_{cont}=3V$ )/OFF( $V_{cont}=0V$ )時の周波数特性

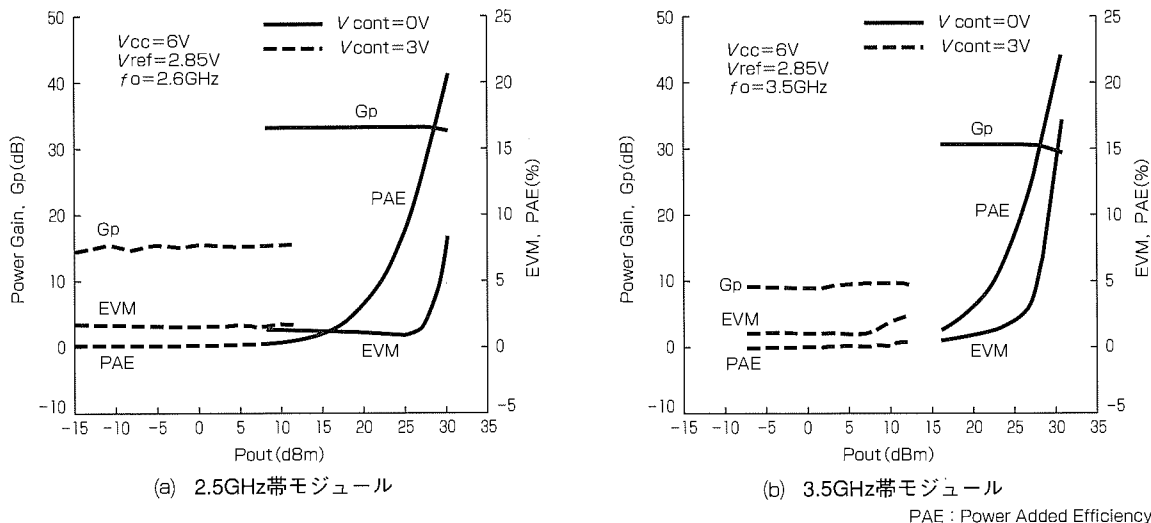


図5. 減衰ON( $V_{cont}=3V$ )/OFF( $V_{cont}=0V$ )時の大信号特性

表 1. WiMAX CPE用HBT電力増幅器モジュールの基本特性

項目	測定条件	MGFS36E2325	MGFS36E2527	MGFS36E3436A
動作周波数 (GHz)	Vcc=6V Vref=2.85V IEEE802.16 signal input	2.3~2.5	2.5~2.7	3.4~3.6
電力利得 (dB)		33	33	30
効率 (%)		11	12	11
出力電力 (EVM=2.5%) (dBm)		27	27	25
入力反射損失 (dB)		10	10	10
出力検波電圧 (V)		2	2	2
減衰量 (dB)		16	19	21
総コレクタ電流 (mA)		760	700	700
モジュールサイズ (mm)		4.5 × 4.5 × 1.0		

定結果を示す。電源電圧は 6 V，レファレンス電圧 (Vref) は 2.85V である。減衰OFF時は，2.5GHz帯モジュールで 2.5~2.7GHzの帯域で，出力電力 27dBm時に利得 33dB，EVM 2.5%及び効率 12%を得た。2.3GHz帯モジュールについてもほぼ同等の特性を持っている。また，3.5GHz帯モジュールは 3.4~3.6GHzの帯域で，出力電力 25dBm時に利得 30dB，EVM 2.5%及び効率 11%を得ており，2.3GHz帯，2.5GHz帯，3.5GHz帯モジュールすべてで高利得，低ひずみを達成した。一方，減衰ON時の特性は 3種類の電力モジュールすべてで EVM = 2.5%を満足する出力電力が 12dBm以上と十分高い値を達成した。

図 6 に，検波回路出力電圧の測定結果を示す。出力電力レベル 7~27dBmにおける出力検波電圧 (Vdet) の変化量は，2.5GHz帯，3.5GHz帯ともに 1V以上を達成した。

#### 4. む す び

InGaP/GaAs HBTを用いて 2.3GHz帯，2.5GHz帯及び 3.5GHz帯 WiMAX CPE用の 3種類の HBT電力増幅器モジュール“MGFS36EXXXX”を開発した。これらの電力増幅器モジュールの基本性能を表 1 にまとめた。WiMAX CPE電力増幅器に要求される機能を搭載しているこのモジュールは，2.3GHz帯，2.5GHz帯それぞれで EVM 2.5%時の平均出力電力が 27dBm，利得 33dB，3.5GHz帯で EVM 2.5%時の平均出力電力が 25dBm，利得 30dB という高出力かつ低ひずみ特性を実現した。このモジュールは，小型，低コストな端末を実現するために有効である。

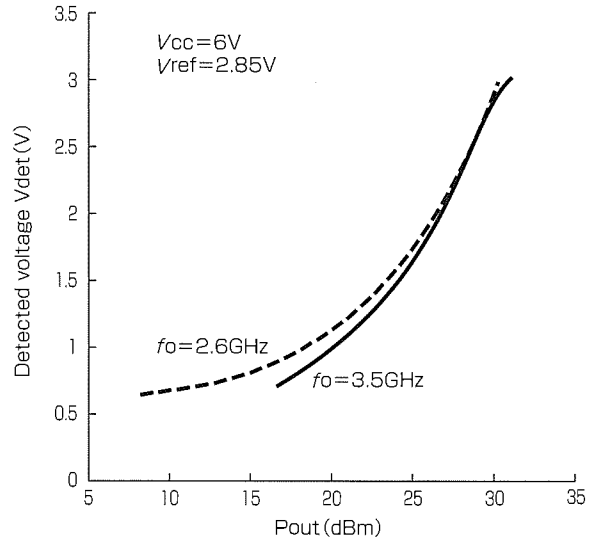


図 6. 出力検波電圧の測定結果

#### 参 考 文 献

- (1) 宮下美代，ほか：2.5/3.5GHz帯 WiMAX用 HBT MMIC電力増幅器モジュール，IEICE 電子情報通信学会技術研究報告，ED2007-220 (2007)
- (2) Yamamoto, K., et al.: A 0/20dB step linearized attenuator with GaAs-HBT compatible, AC-coupled, stack type base-collector diode switches, IEEE International Microwave Symposium Digest, 1693~1696 (2006)

# マイクロ波帯 3 同調形広帯域VCO

Microwave Triple Tuned Wideband VCO

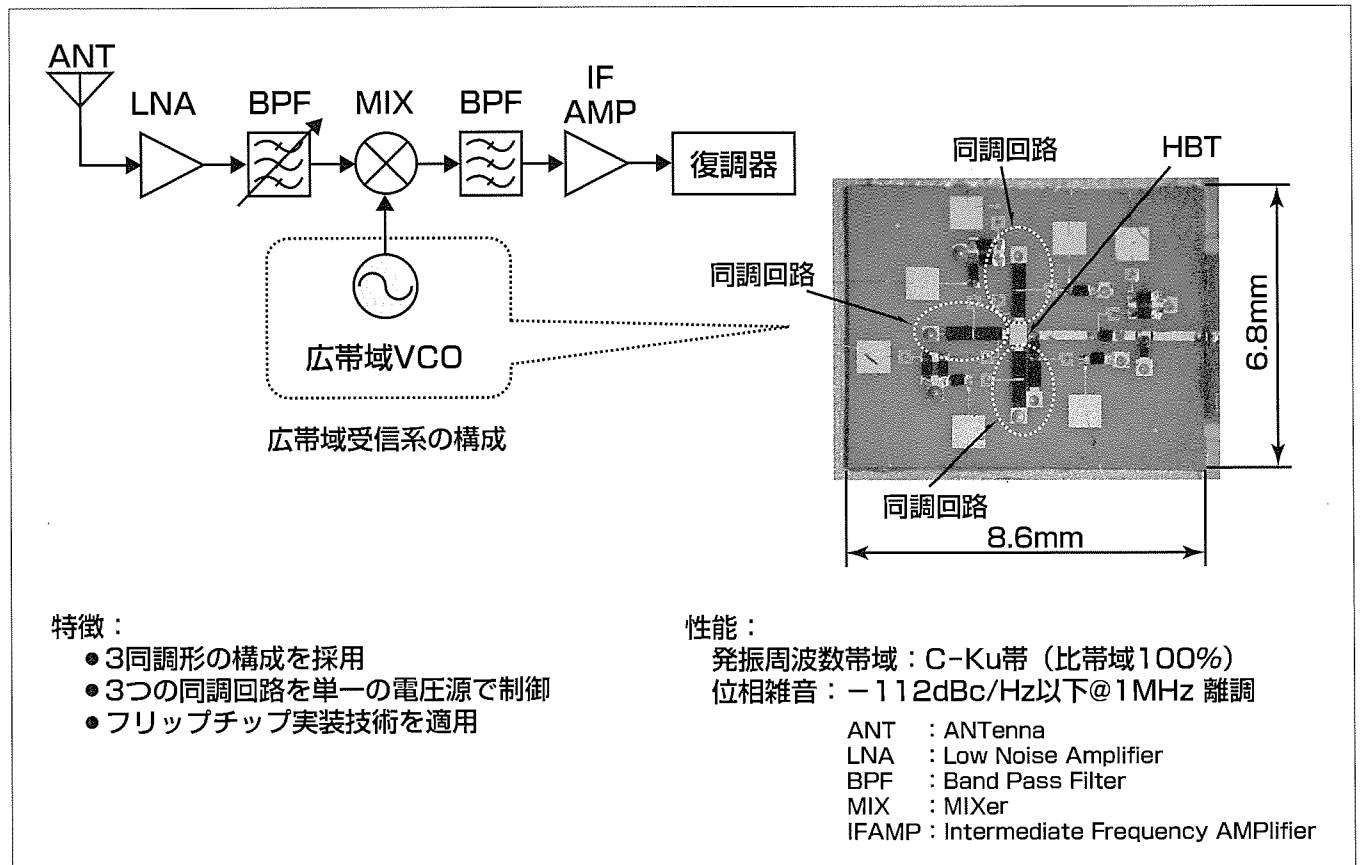
Masaomi Tsuru, Kenji Kawakami, Morishige Hieda

## 要旨

通信，レーダなどに用いられるマイクロ波発振器への要求として，①広帯域化，②低位相雑音化，③低消費電力化，④小型化がある。発振器の広帯域化を実現することによって送受信機に用いるミキサ，スイッチ，フィルタの数を削減でき，また広帯域な周波数帯域を1つ又は少数の発振器でカバーできる利点がある。その結果，送受信機のサイズやコストの低減が可能となる。

これまで，広帯域電圧制御発振器(Voltage Controlled Oscillator：VCO)として2同調形の構成を適用し，1オク

ターブの発振周波数帯域を実現してきた。ここでは，更なる広帯域化のために，3同調形VCOを提案し，その解析結果及びC-Ku帯における試作結果について述べる。解析によって，3同調形の方が2同調形よりも広帯域に発振周波数帯域が得られることを明らかにした。また，試作の結果，発振周波数5.6~16.8GHz(比帯域100%)，位相雑音-112.1dBc/Hz以下@1MHz離調と，広帯域かつ低位相雑音の特性が得られ，この構成の有効性を確認した。



## 広帯域VCOの開発

3同調形の構成を採用し，発振周波数帯域の広帯域化を図っている。2同調形から3同調形とすることで，従来の比帯域69.8%から100%への広帯域化が実現可能となった。コンポーネント削減が，小型化，低コスト化に寄与している。

1. ま え が き

通信，レーダなどに用いられるマイクロ波発振器への要求として，①広帯域化，②低位相雑音化，③低消費電力化，④小型化がある。発振器の広帯域化を実現することによって送受信機に用いるミキサ，スイッチ，フィルタの数を削減でき，また広帯域な周波数帯域を1つ又は少数の発振器でカバーできる利点がある。その結果，送受信機のサイズやコストの低減が可能となる。このようなマイクロ波広帯域発振器として，イットリウム鉄ガーネット(Yttrium-Iron-Garnet: YIG)共振器を用いた発振器<sup>(1)</sup>，平面回路の共振器を用いた電圧制御発振器(VCO)などがある<sup>(2)(3)(4)(5)</sup>。

YIG共振器を用いた発振器は，高QファクタのYIGに印加する直流磁界によって，低位相雑音で広帯域に周波数を可変できる特徴がある。しかしながら，直流磁界を発生するための回路が必要となり，サイズが大きく，高消費電力，高コストである。一方，平面回路の共振器を用いたVCOは，①低消費電力，②小型化が可能，③平面回路での電子同調が可能，といった利点から，広範なシステムによく用いられている。これまでに，2同調形VCO<sup>(2)(3)</sup>，ダブリングVCO<sup>(4)</sup>，可変インダクタを用いたVCO<sup>(5)</sup>などの構成が提案されており，C-Ku帯で74%の発振周波数帯域が達成されている<sup>(2)</sup>。我々は2同調形VCOを開発し，C-X帯で69.8%の発振周波数帯域を達成している<sup>(3)</sup>。開発した2同調形VCOは，能動素子としてMESFET (Metal-Semiconductor Field Effect Transistor)を用いて，ゲート及びソース端子に同調回路を装荷した構成であり，出力側のドレイン端子に接続される回路は制御されない固定の回路であった。

ここでは，更なる広帯域化のため，能動素子の各端子に同調回路を装荷した3同調形VCOを提案し，その解析結果及びC-Ku帯における試作結果について述べる。また，制御を容易にするために，すべての同調回路を単一の電圧源で制御する。

2章では，提案する3同調形VCOの構成について述べ，3章では，3同調形VCOの解析を行い，4章では，試作例を示す。

2. 構 成

図1に3同調形VCOの基本等価回路を示す。3同調形VCOは，1つの能動素子と3つの同調回路で構成された直列帰還形の発振器である。ここでは，能動素子としてMESFETやHEMT(High Electron Mobility Transistor)よりも1/f雑音の低いHBT(Hetero-junction Bipolar Transistor)を用いている。3つの同調回路は，可変容量素子とインダクタの直列回路で構成している。

直列帰還形発振器の基本構成から，ベース側及びコレク

タ側同調回路は誘導性，エミッタ側同調回路は容量性回路である<sup>(6)</sup>。HBT，エミッタ側及びコレクタ側同調回路で構成される回路を能動回路とする。Z<sub>a</sub>はHBTのベース端子からみた能動回路の入力インピーダンスである。

3. 解 析

広帯域な発振周波数帯域を得るための条件及び発振周波数帯域と回路パラメータとの関係について述べる。

3.1 広帯域発振条件

同調回路は無損失であると仮定すると，Z<sub>a</sub>の実数部と虚数部はそれぞれ次式で表される。

$$\text{Re}(Z_a) = \frac{g_m \left( X_c + \frac{C_{bc}}{C_{be}} X_e \right) \cdot \left( X_c - \frac{1}{\omega C_{bc}} \right)}{\alpha^2 + \beta^2} \dots\dots\dots(1)$$

$$\text{Im}(Z_a) = \frac{\omega C_{bc} \left( \frac{1}{\omega C_{be}} + X_e \right) \alpha + g_m X_e \beta}{\alpha^2 + \beta^2} \cdot \left( X_c - \frac{1}{\omega C_{bc}} \right) \dots\dots\dots(2)$$

ただし，

$$\alpha = \omega C_{bc} \left\{ \frac{1}{\omega C_{be}} + \frac{1}{\omega C_{bc}} - (X_c - X_e) \right\} \dots\dots\dots(3)$$

$$\beta = g_m (X_c - X_e) \dots\dots\dots(4)$$

また，発振条件は次式で表される。

$$\text{Re}(Z_a) < 0 \dots\dots\dots(5)$$

$$\text{Im}(Z_a) + X_b = 0 \dots\dots\dots(6)$$

負性抵抗が生じる条件は式(1)と(5)から次式のように表される。

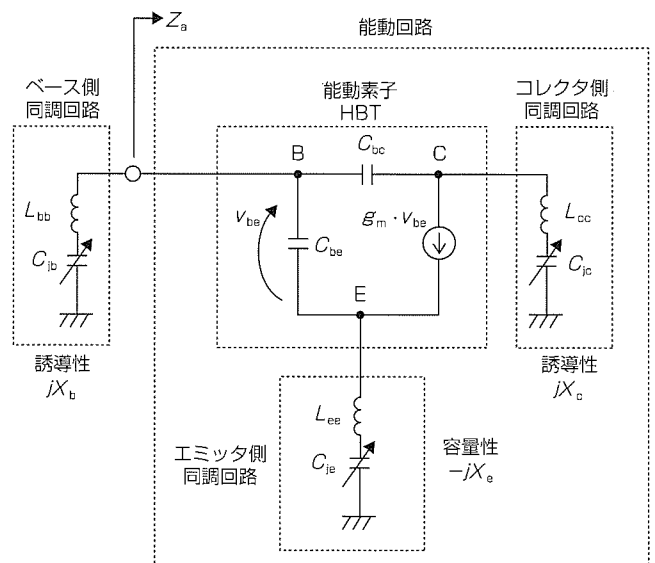


図1. 3同調形VCOの基本等価回路



$$0 \leq X_c < \frac{1}{\omega C_{bc}} \dots\dots\dots(7)$$

2 同調の場合、 $X_c$ は誘導性で、かつ制御されないため、式(7)は高周波数で満足しなくなる。3 同調の場合は $X_c$ を制御することによって、 $X_c$ を $1/\omega C_{bc}$ よりも小さく保つことができる。したがって、提案する3 同調形VCOの発振周波数帯域は2 同調形VCOよりも広くなる事が分かる。

3.2 発振周波数帯域

ベース側同調回路を無損失と仮定しているため、発振定常状態では $Re(Z_a)$ は0となる。したがって、発振定常状態で $g_m$ は0となり、発振角周波数 $\omega_0$ は式(6)から次式の関係で表される。

$$\frac{1}{X_b} = \frac{1}{\frac{1}{\omega_0 C_{be}} + X_e} + \frac{1}{\frac{1}{\omega_0 C_{bc}} - X_c} \dots\dots\dots(8)$$

ここで、次式を定義する。

$$k_c \equiv \frac{C_{be}}{C_{bc}} \gg 1 \dots\dots\dots(9)$$

$$k_j \equiv \frac{C_{je\min}}{C_{be}} \dots\dots\dots(10)$$

$$n \equiv \frac{C_{je\max}}{C_{je\min}} \dots\dots\dots(11)$$

ただし、 $C_{je\min}$ は最小可変容量値、 $C_{je\max}$ は最大可変容量値である。

3つのバラクタダイオードを単一の電圧源で制御するために次式を仮定する。

$$C_{jc} = C_{jb} = C_{je} \dots\dots\dots(12)$$

さらに、 $X_c$ と $X_b$ は誘導性、 $X_e$ は容量性であるため次式を仮定する。

$$k_l \equiv \frac{L_{cc}}{L_{ee}} = \frac{L_{bb}}{L_{ee}} > 1 \dots\dots\dots(13)$$

式(8)を解くと、発振周波数変化比は次式となる。

$$\frac{\omega_{\max}}{\omega_{\min}} \approx \sqrt{n} \cdot \frac{\sqrt{2\left(1+\frac{2}{k_l}\right) + k_j k_c \left(\frac{2}{k_c} + 1 + \frac{1}{k_l} - \sqrt{1+\frac{2}{k_l}}\right)}}{\sqrt{2\left(1+\frac{2}{k_l}\right) + n k_j k_c \left(\frac{2}{k_c} + 1 + \frac{1}{k_l} - \sqrt{1+\frac{2}{k_l}}\right)}} \dots\dots\dots(14)$$

ただし、以下の近似を用いている。

$$\chi \equiv \sqrt{\left\{2\left(k_l - 1\right) + \frac{\left(2k_l - k_c\right)C_{je}}{C_{be}}\right\}^2 + \frac{k_l\left(k_l + 2\right)k_c^2 C_{je}^2}{C_{be}^2}} \approx 2\left(k_l - 1\right) + \frac{k_c C_{je}}{C_{be}} \sqrt{k_l\left(k_l + 2\right)} \dots\dots\dots(15)$$

図2に容量変化比に対する発振周波数帯域の計算結果を示す。計算には式(14)を用いた。図2から $k_j$ が0.05、 $n$ が約14で100%の発振周波数帯域が得られることが分かる。また、図2から $k_j$ が小さい方が発振周波数帯域は広いことが分かる。したがって式(10)から、 $C_{be}$ が大きい、つまりエミッタサイズの大きいトランジスタの方が広帯域VCOに適していることが分かる。

4. 試作結果

図3に試作した3 同調形VCOの構成を示す。能動素子はInGaP/GaAs HBTであり、エミッタサイズ $120\mu m^2$ 、電流利得遮断周波数31.6GHzである。バラクタダイオードの容量変化比は逆電圧0~+16Vで約13.6である。すべてのバラクタダイオードを単一の電圧源によって制御する。

図4に試作した3 同調形VCOの写真を示す。高周波数

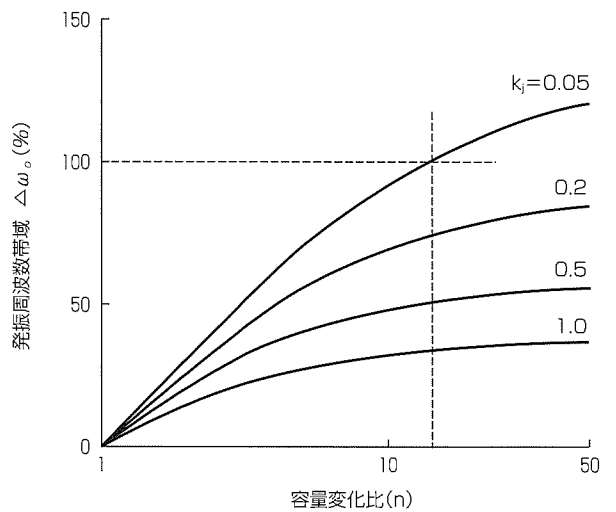


図2. 容量変化比に対する発振周波数帯域の計算結果：  
 $k_c=28, k_l=6$

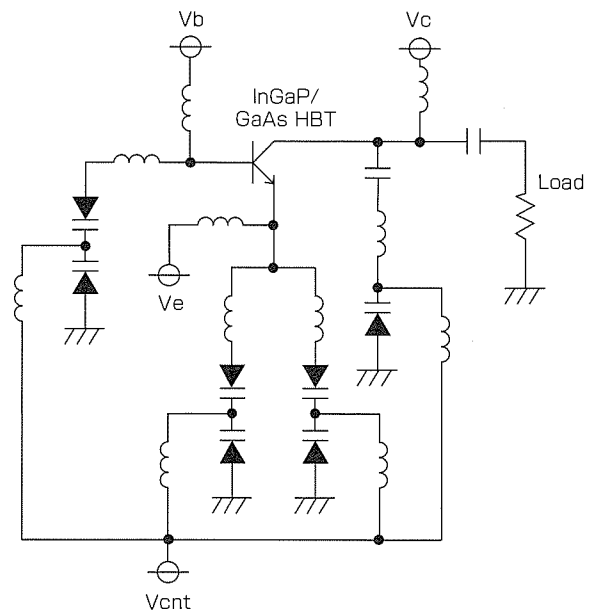


図3. 試作した3 同調形VCOの構成

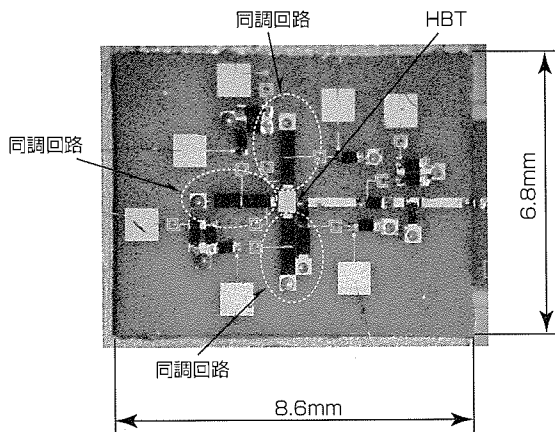


図4. 試作した3同調形VCOの写真

化とVCOの製造誤差を抑制するために、HBTとバラクタダイオードはフリップチップ技術を用いてアルミナ基板に実装した。VCOのサイズは8.6mm×6.8mmである。

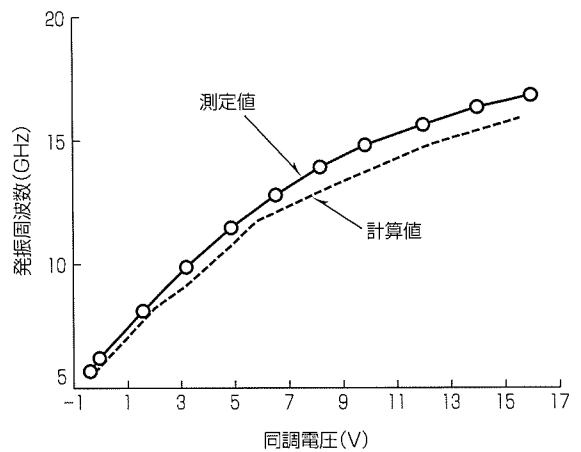
図5に試作したVCOの計算結果及び測定結果を示す。HBTのバイアス電圧は $V_c=3V$ 、 $V_b=0.3V$ 、 $V_e=-1V$ である。消費電流は76.1mA以下であった。同調電圧 $V_{cnt}=-0.35\sim+16V$ で、VCOは5.6~16.8GHz(100%)の発振周波数帯域をカバーした。位相雑音は-112.0dBc/Hz以下@1MHz離調であった。出力電力は3.4dBm+/-2.0dBであった。測定結果は計算結果とほぼ一致している。また、位相雑音と出力電力の変動が小さい結果が得られた。

### 5. む す び

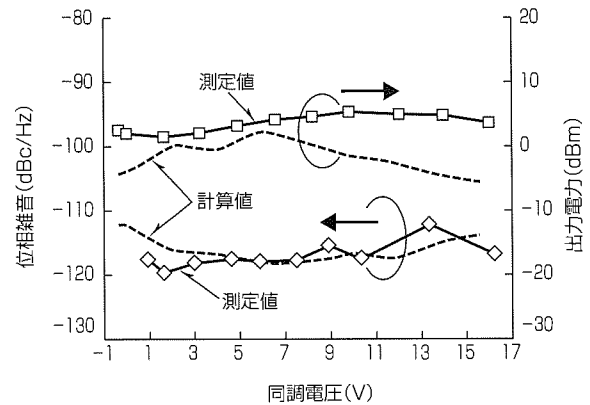
3同調形VCOを提案し、その解析結果及びC-Ku帯における試作結果を示した。解析の結果、3同調形の方が2同調形よりも広帯域に発振周波数帯域が得られることが示された。また、トランジスタのエミッタサイズはより大きい方が広帯域VCOに適していることを示した。試作の結果、発振周波数5.6~16.8GHz(比帯域100%)、位相雑音-112.1dBc/Hz以下@1MHz離調と、広帯域かつ低位相雑音の特性が得られた。

### 参 考 文 献

(1) Soares, R.: GaAs MESFET Circuit Design, Artech House, 382~399 (1988)  
 (2) Adar, A., et al.: An HBT MMIC Wideband VCO, IEEE, MTT-S International Microwave Symposium Digest, 1, 247~250 (1991-6)



(a) 発振周波数



(b) 位相雑音及び出力電力

図5. 試作したVCOの計算結果及び測定結果

(3) Tajima, K., et al.: A 5 to 10GHz Low Spurious Triple Tuned Type PLL Synthesizer Driven by Frequency Converted DDS Unit, IEEE, MTT-S International Microwave Symposium Digest, 3, 1217~1220 (1997-6)  
 (4) Winch, R. G.: Wide-Band Varactor-Tuned Oscillators, IEEE, Journal of Solid-State Circuits, 17, No.6, 1214~1219 (1982-12)  
 (5) Hayashi, H., et al.: A novel broad-band MMIC VCO using an active inductor, IEICE transaction fundamentals, E80-A, No.6, 1~6 (1991)  
 (6) 伊東健治, ほか: マイクロ波発振器設計の基礎, 2007 Microwave Workshops and Exhibition Digest, 503~514 (2007-11)

# 60W出力C帯広帯域高効率GaN-HEMT

山本佳嗣\* 山中宏治\*\*  
 加茂宣卓\* 大塚浩志\*\*\*  
 茶木 伸\*

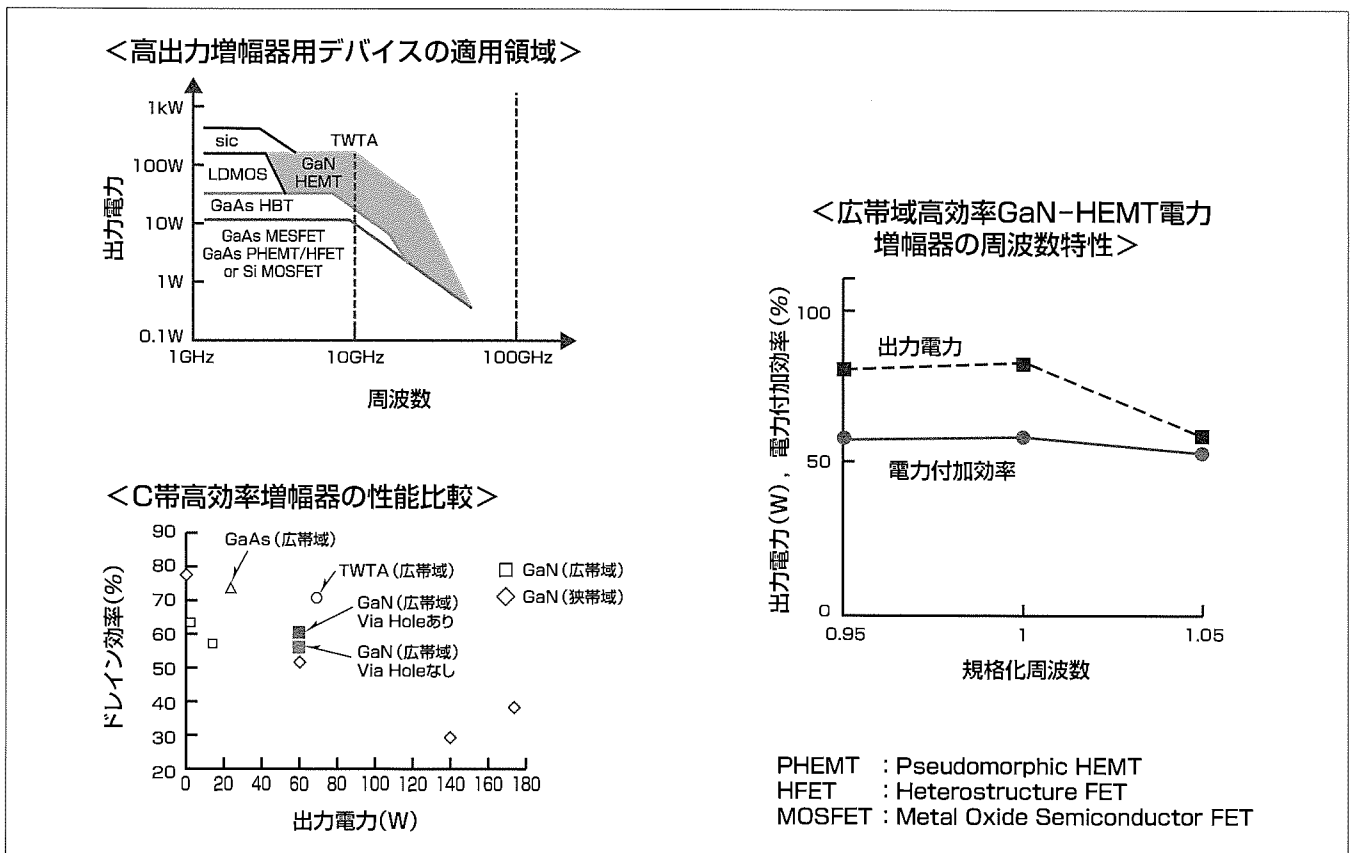
60W Output Power C Band Broadband High Efficiency GaN-HEMT

Yoshitsugu Yamamoto, Yoshitaka Kamo, Shin Chaki, Koji Yamanaka, Hiroshi Otsuka

## 要 旨

AlGaIn/GaN-HEMT (High Electron Mobility Transistor) は、その材料特性によって高い絶縁破壊耐圧、電子飽和速度及び二次元電子ガス濃度が得られることから、次世代高出力高周波トランジスタとして期待されており、L/S帯を中心としたデバイス開発が活発に行われている。これらは、現在の携帯電話基地局用途等に対応する周波数のデバイスが多いが、将来の通信技術に対応するには、より高い周波数で、広帯域で高効率なデバイスの実現が不可欠であると考えられる。これらの要求にこたえるためには、いくつかの問題点を解決する必要がある。まず、GaN-HEMTは、放熱性を考慮して熱伝導率の良いSiC基板が広く用いられているが、加工が難しくGaAs系FET (Field Effect Transistor) 等で用いられているソースVia Holeを

良好に形成しにくいことから、ワイヤによるソース接地が用いられていた。この場合、寄生インダクタンスの影響で、高周波化時に動作利得が低下する問題があった。また、広帯域にわたって高い効率を得るためには、帯域内で特性変動の少ない整合回路の開発が必要である。今回、ドレイン電圧50Vで動作するSiC基板上AlGaIn/GaN-HEMTに対し、Via Hole形成技術を開発して動作利得向上を図った。また、C帯で比帯域10%にわたって高効率を得られる整合回路を開発することによって、増幅器の性能向上を検討した。その結果、出力60W以上、電力付加効率50%以上という世界最高レベルの性能を持つC帯広帯域高効率デバイスを実現した。



## GaN-HEMTの利用分野とC帯広帯域増幅器としての性能比較

GaN-HEMTは、高電圧、高出力、高周波動作に優れた特性を示しており、次世代の高出力デバイスとして期待されている。従来、C帯以上の高出力デバイスとしてTWTA (Travelling Wave Tube Amplifier) が広く用いられているが、GaN-HEMTの高性能化に伴う置き換えが期待されている。今回、C帯において、比帯域10%で出力電力60W以上、電力付加効率50%以上という優れた特性を確認し、C帯以上の周波数での高出力デバイスとしてGaN-HEMTが有望であることを示した。

### 1. ま え が き

現在、高周波デバイスには、高出力、高性能のみならず小型化、低消費電力化、高信頼度化及び低コスト化といった実用面での要求が強くなってきている。近年、携帯電話の基地局用途等の高出力電力素子として、Si-LDMOS (Laterally Diffused Metal Oxide Semiconductor)が広く用いられており、L/S帯ではそのプレゼンスを確立しつつある。一方、C帯以上の周波数における高出力デバイスとしては、GaAs系FETやTWTAが広く用いられている。しかし、前者は素子耐圧の観点から出力電力密度に限界があり、大出力化や高帯域化が難しいこと、後者は装置が大きく、寿命が短い等の問題点があり、これらの問題点を解決しうるデバイスの開発が期待されている。そのような要望にこたえるために期待されているデバイスとして、GaN-HEMTが挙げられる。GaN-HEMTは、その材料物性から、高電圧動作が可能で、高い電力密度が得られることから、小型、高効率、広帯域化が容易である等のメリットがある。したがって、固体素子化によるデバイスの信頼度の向上に加えてTWTAに匹敵する効率が得られれば、TWTAからの置き換えも期待できる。

### 2. 高周波化への課題

C帯以上の100W超級高出力デバイスとしては、現在TWTAが広く用いられており、70%を超える高効率動作を実現している。GaN-HEMTが高周波動作での優位性を確認するためには、TWTAに匹敵する性能の確認が必要である。これまで、C帯GaN-HEMTの報告例として、出力電力が100Wを超えるものもあるが<sup>(1)</sup>、デバイスの効率が低く、改善が必要である。また、通信用高出力増幅器として使用する場合、広帯域で高性能が安定して得られることも重要である。そこで、今回C帯で比帯域10%程度で高効率が得られることを確認するため、GaN-HEMT素子の特性改善及び高帯域対応内部整合回路の開発を行った。

### 3. トランジスタ構造の改善

トランジスタの性能としてはドレイン効率の向上と動作利得の向上が重要である。我々はこれまでに、Cat-CVD (Catalytic Chemical Vapor Deposition)法による表面保護膜形成技術適用による電流コラプス現象の抑制<sup>(2)</sup>とパルスIV特性の改善、Siイオン注入によってオーミックコンタクト抵抗の低減<sup>(3)</sup>によるオン抵抗の低減が実現できた。これによって、トランジスタのドレイン効率が改善されたが、周波数が高くなるにつれ、寄生成分の影響が大きくなっていく。そこで、更なる性能向上のため、今回ソースインダクタンス低減を目的に、Via Holeを設けた構造のトランジスタを開発した。今回開発したトランジスタは、放熱性を

考慮して基板に熱伝導率のよいSiCを用いているが、SiCが非常に硬い材料であり、加工が難しいことから、容易にVia Holeを形成することができなかった。これらの問題を解決するため、SiCを精度よく薄板化する技術及び高速でVia Holeをエッチングする技術を開発した。

図1にVia HoleのSEM(Scanning Electron Microscope)観察像の例(80μmΦ)を示す。トランジスタに適用するにあたっては、写真にあるような残渣(ざんさ)のない良好なVia Holeが安定的に形成できることを確認した。

次に、Via Holeを実際のトランジスタに適用し、利得向上を確認した。図2にVia Holeを適用した場合としない場合の入出力特性を示す。評価素子サイズは、ゲート幅0.6mmで、C帯周波数、ドレイン電圧50V、ドレイン電流30mA/mm時の値である。Via Holeがない場合でも、飽和出力時の電力付加効率及び利得から、素子のドレイン効率は約73%と高い値が得られており、トランジスタとしては高い効率で動作していることがわかる。さらにVia Holeを適用することによって、寄生インダクタンスが低減され、飽和時の動作利得が約2dB向上し、最大PAE(Power Added Efficiency)も約4%向上することが分かった。この効果は、C帯よりも高い周波数での動作を考えると、更に大きな効果が得られると考えられ、今後の高周波化に向けて極めて有用であるといえる。

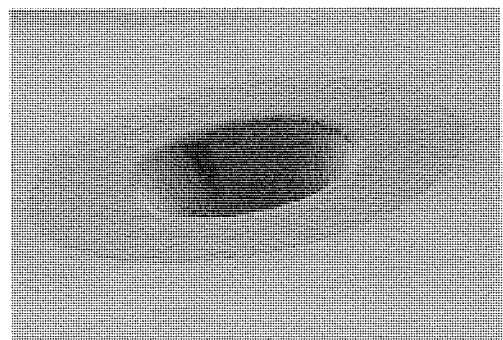


図1. Via HoleのSEM観察像

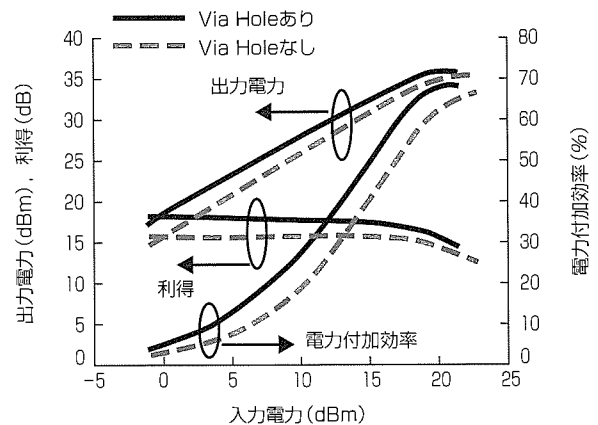


図2. 入出力特性のVia Hole有無の比較

#### 4. 広帯域高効率整合回路開発

デバイスの高効率化について、トランジスタ単体のドレイン効率の改善及び、Via Hole付加に伴う寄生成分低減による利得向上の結果として、高効率化を確認したが、高出力増幅器として使用する場合、内部整合回路の最適化による効率の向上が必要となってくる。特に、トランジスタ内部で高調波が発生し、それが出力されると、効率の低下を招く。また、整合回路自体の損失も最小限に抑える必要がある。そこで、今回高調波反射回路を導入し、基本波以外の不要高調波を効率よく反射させることによって効率を向上することを検討した<sup>(4)(5)</sup>。図3に広帯域にわたって高効率を実現する出力整合回路の回路構成を示す。トランジスタで発生する高調波成分を整合回路内で効率的に反射するために、ショートスタブとオープンスタブを並列にした2倍波反射回路をトランジスタの直近に設けた。このような構成にすることで、トランジスタで発生した2倍波は、ほぼ減衰されることなくトランジスタに反射され、ショートスタブとオープンスタブの諸元を適切に選ぶことによって、広帯域にわたって2倍波反射位相条件を実現できる。図4に、上記トランジスタ及び整合回路を適用した内部整合型増幅器の出力電力、ドレイン効率、電力付加効率の周波数特性評価結果を示す。横軸はC帯の測定中心周波数 $F_0$ に対する周波数比を示している。測定時のドレイン電圧は40Vで、トランジスタのゲート幅は16mmである。なお、この

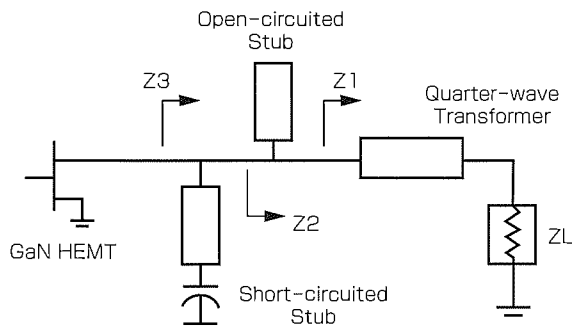


図3. 広帯域高効率出力整合回路

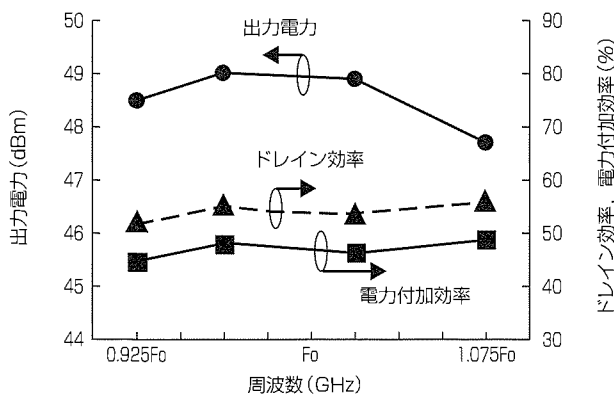


図4. 広帯域高効率増幅器の周波数特性

試作は、Via Holeなしのトランジスタを用いて行っている。その結果、C帯比帯域10%以上にわたり、53%以上のドレイン効率と60W以上の出力が得られ、図3に示す広帯域高効率出力整合回路が有効に機能していることがわかった。

上記の結果は、Via Holeのないトランジスタを用いたデバイスの特性であるが、Via Holeを適用したトランジスタを用いたデバイスを次に作製した。作製にあたっては、内部整合回路をVia Hole付きトランジスタに最適化するため、再設計したものを用いている。図5にVia Hole付きトランジスタを用いた広帯域高効率増幅器の出力電力及び電力付加効率の周波数特性評価結果を示す。横軸は、C帯中心周波数を基準とした規格化周波数を示している。また、測定は、ドレイン電圧40Vで実施している。図から、C帯での比帯域10%で、出力電力60W以上、電力付加効率50%以上という性能が確認できた。

この結果とC帯高効率HPA(High Power Amplifier)の報告値の比較を図6に示した<sup>(6)-(12)</sup>。今回開発した広帯域高出力増幅器は、C帯で広帯域にわたって高い効率を示し、GaN(広帯域)デバイスとしては最も高いドレイン効率を得られている。また、この結果は、GaN-HEMTがC帯以上

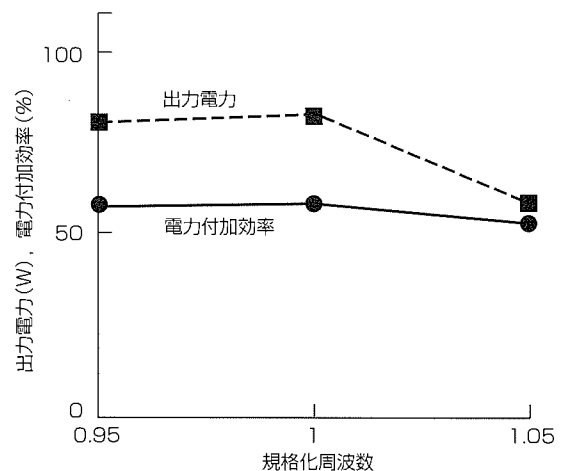


図5. Via Hole付きトランジスタを用いた広帯域高効率増幅器の周波数特性

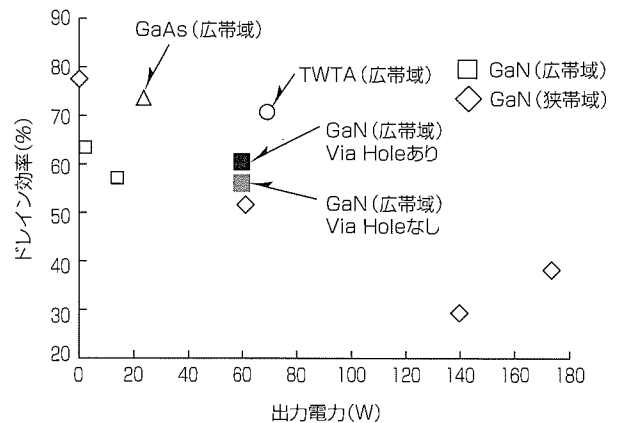


図6. C帯高効率増幅器の性能比較

の周波数でも高いポテンシャルを持つ有望なデバイスであることが期待される結果であると考えられる。

## 5. む す び

GaN-HEMTを用いたC帯広帯域高出力増幅器を開発した。開発にあたり、トランジスタの寄生インダクタンスの低減のため、Via Hole形成技術を開発し、動作利得の向上を確認した。また、広帯域高効率整合回路を開発し、前記トランジスタと組み合わせることによって、C帯比帯域10%にわたり、出力電力60W以上、電力付加効率50%以上という世界最高レベルの効率を持つ高周波、広帯域電力増幅デバイスを実現した。この結果は、C帯以上の高周波化に向けて、GaN-HEMTが有望であるとともに、更なる高出力化及び高効率化によって、TWT Aに匹敵する出力と効率を持つデバイスの実現を期待させるものである。

## 参 考 文 献

- (1) Yamanaka, K., et al.: S and C band over 100W GaN HEMT 1chip high power amplifiers with cell division configuration, 2005 European Gallium Arsenide and Other Semiconductor Application Symposium, 241~244 (2005)
- (2) 加茂宣卓, ほか: Cat-CVD法により保護膜形成したC帯100W超級GaN-HEMT, 三菱電機技報, **80**, No.5, 333~336 (2006)
- (3) 大石敏之, ほか: 注入ドーピングによるGaNトランジスタの高性能化, 三菱電機技報, **79**, No.8, 537~540 (2005)
- (4) Yamanaka, K., et al.: C-band GaN HEMT Power Amplifier with 220W Output Power, 2007 IEEE MTT-S Int. Microwave Symp. Dig. TH1A-2 (2007)
- (5) Iyomasa, K., et al.: GaN HEMT 60W Output Power Amplifier with Over 50% Efficiency at C-Band 15% Relative Bandwidth Using Combined Short and Open Circuited Stubs, 2007 IEEE MTT-S Int. Microwave Symp. Dig. TH1A-3 (2007)
- (6) Ui, N., et al.: A 100W Class-E GaN HEMT with 75% Drain Efficiency at 2GHz, Proc. 36th European Microwave Conf., Manchester (2006)
- (7) Colantonio, P., et al.: A C-band high-efficiency second-harmonic-tuned hybrid power amplifier in GaN technology, IEEE trans. MTT-S., **54**, No.6, 2713~2722 (2006)
- (8) Otsuka, H., et al.: Over 65% efficiency 300 MHz bandwidth C-band internally-matched GaAs FET designed with a large-signal FET model, 2004 IEEE MTT-S Int. Microwave Symp. Dig., 521~524 (2004)
- (9) Menninger, W. L., et al.: 70% Efficient Ku-Band and C-Band TWTs for Satellite Downlinks, IEEE trans. Electron Devices, 673~678 (2005)
- (10) Wu, Y.F., et al.: 14-W GaN-based microwave power amplifiers, 2000 IEEE MTT-S Int. Microwave Symp. Dig., 963~965 (2000)
- (11) Chini, A., et al.: Power and linearity characteristics of field-plate processed-gate AlGaIn-GaN HEMTs, IEEE Electron Device Letters, 229~231 (2004)
- (12) Okamoto, Y., et al.: C-band single-chip GaN-FET power amplifiers with 60-W output power, 2005 IEEE MTT-S Int. Microwave Symp., 491~494 (2005)



# AlGaNチャネルによる トランジスタの高耐圧化

南條拓真\* 武内道一\*\*\*  
吹田宗義\* 青柳克信†  
大石敏之\*\*

Breakdown Voltage Enhancement in AlGaN Channel Transistors

Takuma Nanjo, Muneyoshi Suita, Toshiyuki Oishi, Misaichi Takeuchi, Yoshinobu Aoyagi

## 要旨

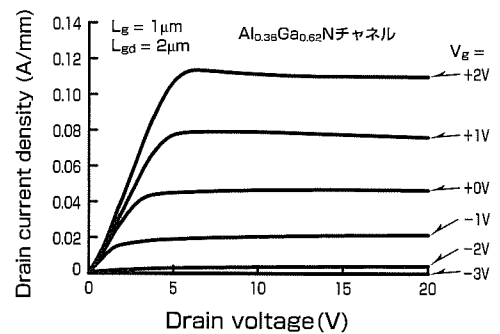
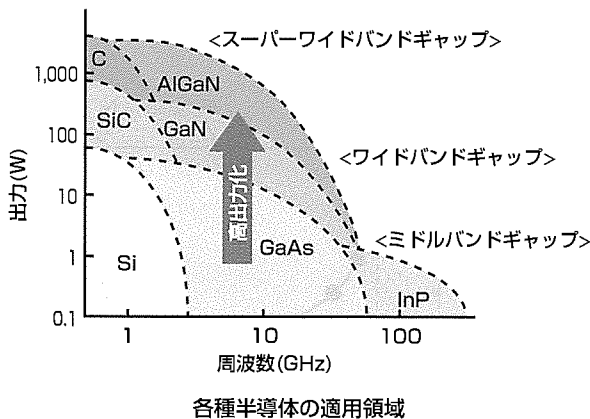
GaNはGaAsを超える物性値を持つため、GaNをチャネルに用いたHEMT(AlGaN/GaN High Electron Mobility Transistor)は、次世代の高出力高周波素子等として期待されており、多くの優れた特性が報告されている。このAlGaN/GaN HEMTをより高出力化するためには、GaNよりも更に絶縁破壊電界が高い材料をチャネル層に用いて高耐圧化することが一つの有効な手段である。

今回、HEMTを高耐圧化することを目的にチャネル層を従来のGaNから、バンドギャップがより広く絶縁破壊電界が高いAlGaNに置き換えた構造のHEMTの検討を行った。絶縁破壊電界が高い材料を用いるため、オーミックコ

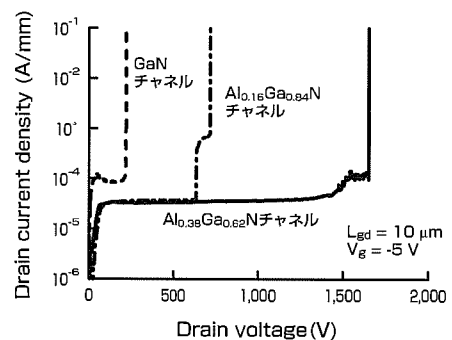
ンタクト抵抗の増大が懸念されたが、Siイオン注入ドーピング技術をソース/ドレイン電極に適用することによって、コンタクト抵抗の大幅な低減を実現し、トランジスタ動作を実証した。さらに、Al組成が0.38のAlGaNからなるチャネル層を持つエピ基板に作製したHEMTで、ゲート-ドレイン間距離( $L_{gd}$ )が3  $\mu\text{m}$ の場合に463V、 $L_{gd}$ が10  $\mu\text{m}$ の場合に1,650Vという極めて高い破壊耐圧が得られた。我々の知る限りでは、これらの値は、同様の構造のHEMTでは最も高い値である。これらの結果から、チャネル層をGaNからAlGaNに置き換えた構造のHEMTによって、高周波デバイスの更なる高出力化が期待できると考えられる。

HEMTを構成する半導体の材料定数

	GaAs	GaN	AlN
バンドギャップ, $E_g$ (eV)	1.42	3.4	6.2
絶縁破壊電界, $E_c$ (V/cm)	$0.4 \times 10^6$	$3.3 \times 10^6$	$12 \times 10^6$
電子移動度, $\mu$ ( $\text{cm}^2/\text{Vs}$ )	8500	2000	1090
飽和電子速度, $V_{sat}$ (cm/s)	$2.0 \times 10^7$	$2.5 \times 10^7$	$2.2 \times 10^7$
ジョンソン性能指数	7	760	7800
バリガ性能指数	9	39	67



オン状態のドレイン電流-ドレイン電圧特性



オフ状態のドレイン電流-ドレイン電圧特性

## 半導体の材料定数と適用分野, AlGaNチャネルHEMT特性

AlGaNはGaAsやGaNと比べてほぼ同じ電子飽和速度で高い絶縁破壊電界を持っている。このAlGaNをチャネル層に適用したHEMTを作製し、破壊耐圧が極めて高いトランジスタの動作を実証した。この結果から今後高周波デバイスの更なる高出力化が期待できると考えられる。

1. ま え が き

GaNは絶縁破壊電界や飽和電子速度等の優れた特性を持っていることに加え、GaNをチャンネルに用いたHEMTは、AlGa<sub>x</sub>N/GaNヘテロ界面に高濃度の二次元電子ガスを形成できることから、次世代の衛星通信、移動体通信基地局等に用いられる高出力高周波素子等の情報通信デバイスとして期待されており、多くの優れた特性が報告されている<sup>(1)~(5)</sup>。今後、情報通信における情報量の増加がとどまることは想像しがたく、高速無線動画通信等では情報通信量の増加は更に拍車がかかり、使用するデバイスの更なる高出力化は必要不可欠になると予想される。AlGa<sub>x</sub>N/GaN HEMTを高出力化するためには、GaNよりも絶縁破壊電界が高い材料をチャンネル層に用いて高耐压化することが一つの有効な手段と言える。要旨左上の表に示すように、AlNはGaNに比べて約2倍のバンドギャップを持ち、そのため絶縁破壊電界も約4倍高い。そのうえ、ドレイン電流に影響を与える電子飽和速度はGaNとほぼ同等である。したがって、高Al組成のAlGa<sub>x</sub>Nをチャンネル層に用いることによって、ドレイン電流を減少させずに高耐压化を実現することが期待できる。しかしながら、この構造では、チャンネル層にAl組成がより高いAlGa<sub>x</sub>Nを用いる必要があり、それによってオーミックコンタクト抵抗が大きく増大することが懸念される。したがって、AlGa<sub>x</sub>Nをチャンネルに用いた構造のHEMT(AlGa<sub>x</sub>NチャンネルHEMT)を動作させるためには、コンタクト抵抗を低減するための技術が必要である。

我々はこれまでに、GaNをチャンネルに用いた従来型のHEMTで、Siイオン注入ドーピング技術がオーミックコンタクト抵抗の低減に有効であることを実証している<sup>(6)</sup>。今回、オーミック電極にSiイオン注入ドーピング技術を適用したAlGa<sub>x</sub>NチャンネルHEMTを作製し、トランジスタ動作を実証するとともに、大幅な耐压の向上を実現したので、本稿ではその内容について述べる。

2. 実験方法

図1に作製したAlGa<sub>x</sub>NチャンネルHEMTの断面構造を示す。ノンドープのAl<sub>x</sub>Ga<sub>1-x</sub>Nチャンネル層及びAl<sub>y</sub>Ga<sub>1-y</sub>Nバリア層は、MOCVD(Metal Organic Chemical Vapor Deposition)法を用いて、サファイア基板上に高温成長したAlNからなるバッファ層を介して連続して成長した<sup>(7)</sup>。この検討では、Al組成が異なる2種類のAlGa<sub>x</sub>Nチャンネル構造(Al<sub>0.39</sub>Ga<sub>0.61</sub>N/Al<sub>0.16</sub>Ga<sub>0.84</sub>N, Al<sub>0.53</sub>Ga<sub>0.47</sub>N/Al<sub>0.38</sub>Ga<sub>0.62</sub>N)を用いた。また、比較のために従来型のGaNチャンネル構造(Al<sub>0.18</sub>Ga<sub>0.82</sub>N/GaN)のエピ基板も作製した。

HEMTの作製は、コンタクト注入領域、ソース/ドレイン電極、素子分離領域、ゲート電極を順に形成して行った。コンタクト注入領域は、50keVの注入エネルギーで

$1 \times 10^{15} \text{cm}^{-2}$ の注入量の<sup>28</sup>Siイオンを注入した後、RTA(Rapid Thermal Annealing)法を用いて1,200℃の温度で5分間、窒素雰囲気中で活性化熱処理を行い形成した。なお、これらのイオン注入及び活性化熱処理は、SiN膜を用いて半導体表面を覆った状態で実施した。続いてソース/ドレイン電極を形成した。まず、電子ビーム蒸着法でTi/Alを堆積(たいせき)した後、窒素雰囲気中で600℃で2分間のRTA処理を施し形成した。素子分離領域は、Znイオンを多段注入することで形成した<sup>(8)</sup>。ゲート電極には、電子ビーム蒸着法で堆積したNi/Auを用いた。なお、今回は、SiN<sub>x</sub>等からなる表面保護膜は形成していない。

3. 実験結果

3.1 エピ特性

図2は、Al<sub>0.38</sub>Ga<sub>0.62</sub>Nチャンネル構造エピ基板上に作製したショットキーダイオードを用いて測定した容量-電圧(C-V)特性から求めたキャリア濃度の深さ依存性を示すグラフである。バリア層の膜厚とほぼ一致する深さ20nm付近でキャリア濃度が急激に増加していることから、この領域に二次元電子ガス(2DEG)が形成されていると言える。なお、同様の特性がほかの2つのエピ基板でも得られている。これらのキャリア濃度を深さ方向で積分することで求めたシートキャリア濃度は、GaNチャンネル、Al<sub>0.16</sub>Ga<sub>0.84</sub>Nチャンネル、Al<sub>0.38</sub>Ga<sub>0.62</sub>Nチャンネル構造で、それぞれ3.46, 3.29,  $5.39 \times 10^{12} \text{cm}^{-2}$ であった。また、深さ1μm付近の十分に深い領域におけるキャリア濃度は $1 \times 10^{14} \text{cm}^{-3}$ 以下と十分

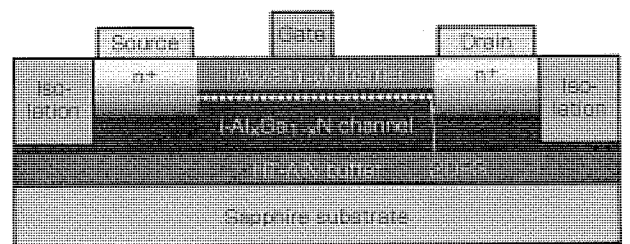


図1. 作製したAlGaInチャンネルHEMTの断面構造

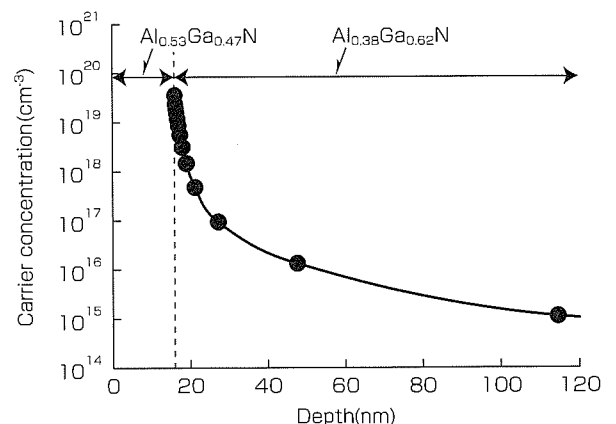


図2. Al<sub>0.38</sub>Ga<sub>0.62</sub>Nチャンネル構造エピ基板におけるキャリア濃度の深さ依存性

に低い値であった。

### 3.2 オーミック特性

図3は2種類のAlGa<sub>0.84</sub>Nチャネル構造エピ基板上に形成したSiイオン注入ドーピングを適用した場合と、適用していない場合のオーミック電極間の電流-電圧(I-V)特性である。どちらのエピ基板の場合にも、Siイオン注入ドーピングを適用していない場合には抵抗が非常に高くほとんど電流が流れていない。それに対してSiイオン注入ドーピングを適用することで抵抗は大きく低減され電流が大幅に増加する結果が得られた。CTLM(Circular Transfer Length Method)から求めたコンタクト抵抗値は、Al<sub>0.16</sub>Ga<sub>0.84</sub>Nチャネル、Al<sub>0.38</sub>Ga<sub>0.62</sub>Nチャネル構造でそれぞれ $1.8 \times 10^{-5}$ 、 $5.3 \times 10^{-3} \Omega \text{cm}^2$ であった。このように、Siイオン注入ドーピングはバンドギャップが広い高Al組成のAl<sub>y</sub>Ga<sub>1-y</sub>N/Al<sub>x</sub>Ga<sub>1-x</sub>Nヘテロ構造におけるコンタクト形成にも非常に有効であると言える。

### 3.3 HEMT特性

前節で述べたSiイオン注入ドーピング技術を適用したHEMTを作製し、その特性を評価した。図4は、Al<sub>0.38</sub>Ga<sub>0.62</sub>NチャネルHEMTのオン状態におけるドレイン電流-ドレイン電圧(I<sub>d</sub>-V<sub>d</sub>)特性である。評価したHEMTのゲート長(L<sub>g</sub>)、ゲート幅(W<sub>g</sub>)、ソース-ゲート間距離

(L<sub>sg</sub>)、ゲート-ドレイン間距離(L<sub>gd</sub>)はそれぞれ、1, 100, 1, 2 μmである。図4に示すように、良好なピンチオフ特性が得られ、最大ドレイン電流は114mA/mmであった。なお、ほかの2種類のエピ基板上に作製したHEMTでも同様に良好なピンチオフ特性が得られている。

作製した3種類のHEMTで-5Vのゲート電圧(V<sub>g</sub>)で測定したオフ状態のI<sub>d</sub>-V<sub>d</sub>特性を図5(a), (b)にそれぞれ示す。L<sub>g</sub>, W<sub>g</sub>, L<sub>sg</sub>は図4に示したものと同じである。図5(a)は、低ノイズ増幅器等の高周波素子として主に用いられるL<sub>gd</sub>が3 μmの素子の特性であり、この素子構造では、従来型のGa<sub>0.16</sub>Nチャネル構造に比べて、0.16という比較的少ないAl組成の増加でも耐圧の向上には非常に効果的であることがわかった。結果としてAl<sub>0.16</sub>Ga<sub>0.84</sub>NチャネルHEMTで381V、Al<sub>0.38</sub>Ga<sub>0.62</sub>NチャネルHEMTで463Vの破壊耐圧が得られた。一方、図5(b)は大電力スイッチング素子等の高出力素子として主に用いられるL<sub>gd</sub>が10 μmの素子の特性であり、この素子構造ではAl組成がより高い方が耐圧の向上によって効果的であり、得られた破壊耐圧はAl<sub>0.38</sub>Ga<sub>0.62</sub>NチャネルHEMTで1,650Vという極めて高い値であった。

図6(a), (b)に作製した3種類のHEMTの最大ドレイン電流と破壊耐圧のL<sub>gd</sub>依存性をそれぞれ示す。図6(a)に示すように、作製したAlGa<sub>0.84</sub>NチャネルHEMTの最大ドレイ

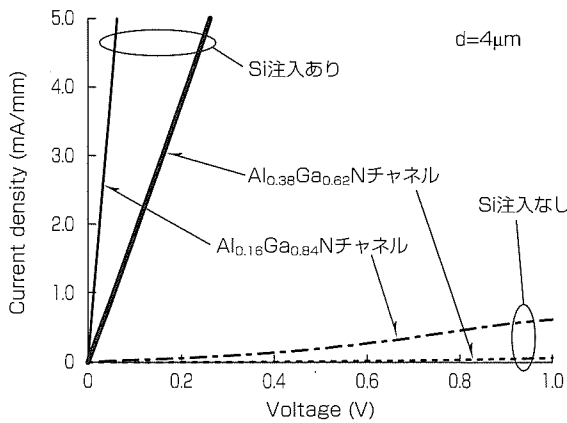


図3. AlGa<sub>0.84</sub>Nチャネル構造エピ基板上に形成したオーミック電極間のI-V特性

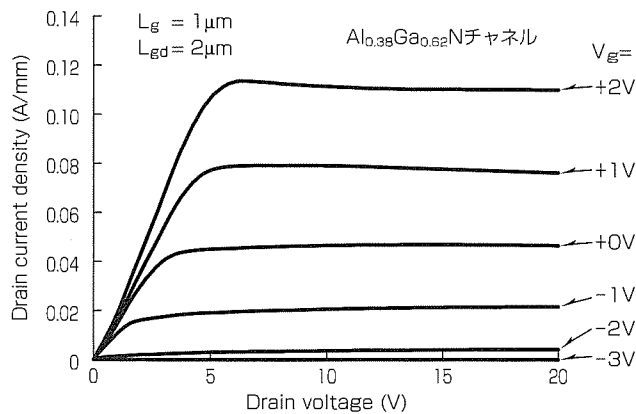
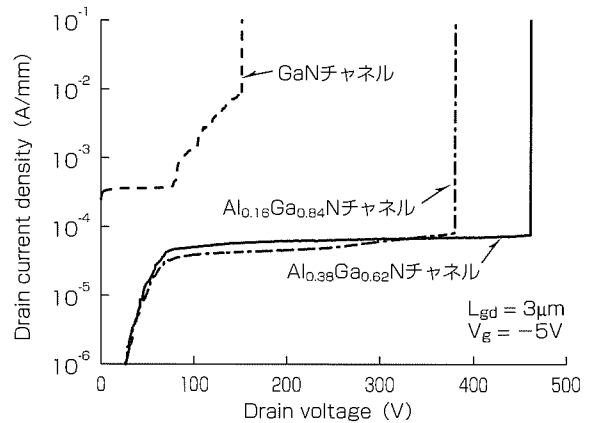
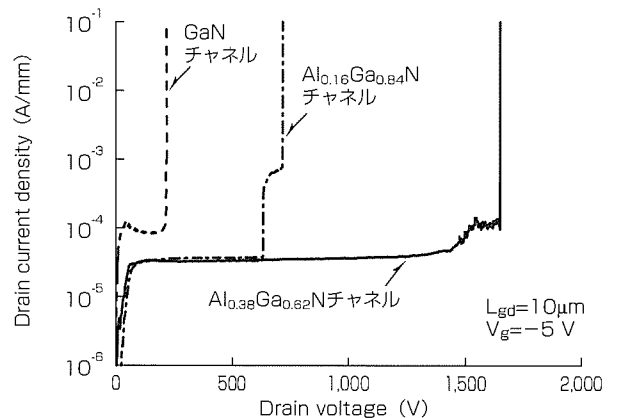


図4. Al<sub>0.38</sub>Ga<sub>0.62</sub>NチャネルHEMTのオン状態におけるI<sub>d</sub>-V<sub>d</sub>特性

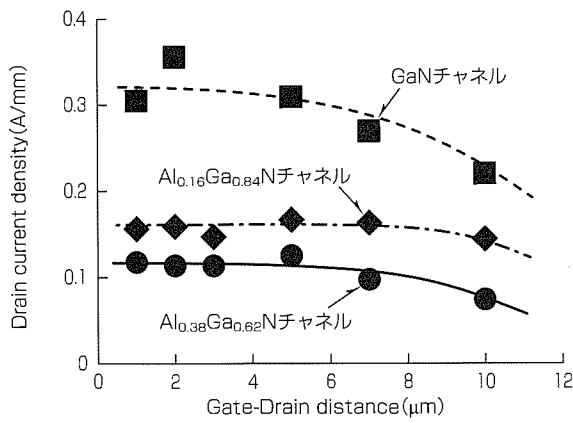


(a) L<sub>gd</sub>=3μm

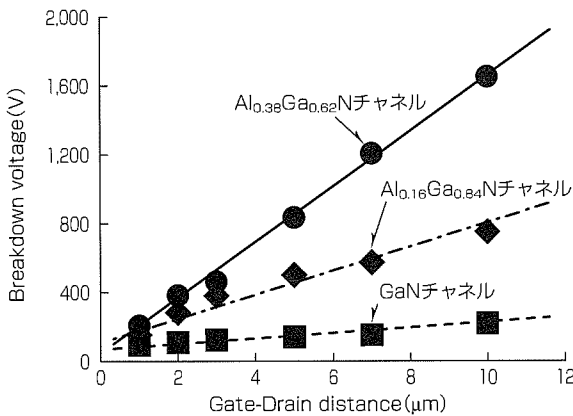


(b) L<sub>gd</sub>=10μm

図5. HEMTのオフ状態におけるI<sub>d</sub>-V<sub>d</sub>特性



(a) 最大ドレイン電流



(b) 破壊耐圧

図6. 作製したHEMTの最大ドレイン電流と破壊耐圧の $L_{gd}$ 依存性

ン電流は $L_{gd}$ が $10 \mu\text{m}$ 以上の場合におけるわずかな減少を除き、ほとんど $L_{gd}$ に依存しない結果が得られた。それに対して、破壊耐圧はAl組成が高い場合に大幅に向上し、更に $L_{gd}$ が長い場合により効果的であることがわかった(図6(b))。得られた破壊耐圧は、我々の知る限りでは同様の長さの $L_{gd}$ からなるHEMTでは最も高い値である<sup>(3)~(5)</sup>。さらに注目すべきことは、これらの値はフィールドプレート構造等の電界緩和構造を用いることなく得られたということであり、つまりは、それらを用いることで更なる高耐圧化が期待できると考えられる。

#### 4. む す び

HEMTの高耐圧化を目的に、チャンネル層を従来のGaNからAlGaNに置き換えた構造のHEMTの検討を行った。Siイオン注入ドーピング技術をソース/ドレイン電極に適用することによって、オーミックコンタクト抵抗の低減を実現し、AlGaNチャンネルHEMTの動作を実証した。さらに、作製した $\text{Al}_{0.38}\text{Ga}_{0.62}\text{N}$ チャンネルHEMTで、 $L_{gd}$ が $3 \mu\text{m}$ の場合に463V、 $L_{gd}$ が $10 \mu\text{m}$ の場合に1,650Vと非常に高い破壊耐圧が得られた。我々の知る限りでは、これらの値は、同様の構造のHEMTでは最も高い値である。これらの結果から、本稿で述べたAlGaNチャンネルHEMTによって、次世代の高周波デバイスのみならず、高出力デバイスでも更なる高出力化が期待できると考えられる。

#### 参考文献

- (1) Keller, S., et al.: Gallium Nitride Based High Power Heterojunction Field Effect Transistors: Process Development and Present Status at UCSB, IEEE Trans. Electron Devices, **48**, 552~559 (2001)
- (2) 加茂宣卓, ほか: Cat-CVD法によって保護膜形成したC帯100W超級GaN-HEMT, 三菱電機技報, **80**, No.5, 333~336 (2006)
- (3) Kikkawa, T.: Highly Reliable 250 W GaN High Electron Mobility Transistor Power Amplifier, Jpn. J. Appl. Phys., **44**, 4896~4901 (2005)
- (4) Suh, C. S., et al.: High-Breakdown Enhancement-Mode AlGaN/GaN HEMTs with Integrated Slant Field-Plate, in IEDM Tech. Dig. (2006)
- (5) Uemoto, Y., et al.: 8300V Blocking Voltage AlGaN/GaN Power HFET with Thick Poly-AlN Passivation, in IEDM Tech. Dig. (2007)
- (6) 大石敏之, ほか: 注入ドーピングによるGaNトランジスタの高性能化, 三菱電機技報, **79**, No.8, 537~540 (2005)
- (7) Takeuchi, M., et al.: Al- and N-polar AlN layers grown on c-plane sapphire substrates by modified flow-modulation MOCVD, J. Cryst. Growth, **305**, 360~365 (2007)
- (8) Oishi, T., et al.: Highly resistive GaN layers formed by ion implantation of Zn along the c axis, J. Appl. Phys., **94**, 1662~1666 (2003)

# 高感度2.5/10Gbps InAlAs アバランシェ・フォトダイオード

石村栄太郎\* 庵原 晋\*  
柳生栄治\*\*  
中路雅晴\*

High Sensitivity 2.5/10Gbps InAlAs Avalanche Photodiodes

Eitaro Ishimura, Eiji Yagyū, Masaharu Nakaji, Susumu Ihara

## 要 旨

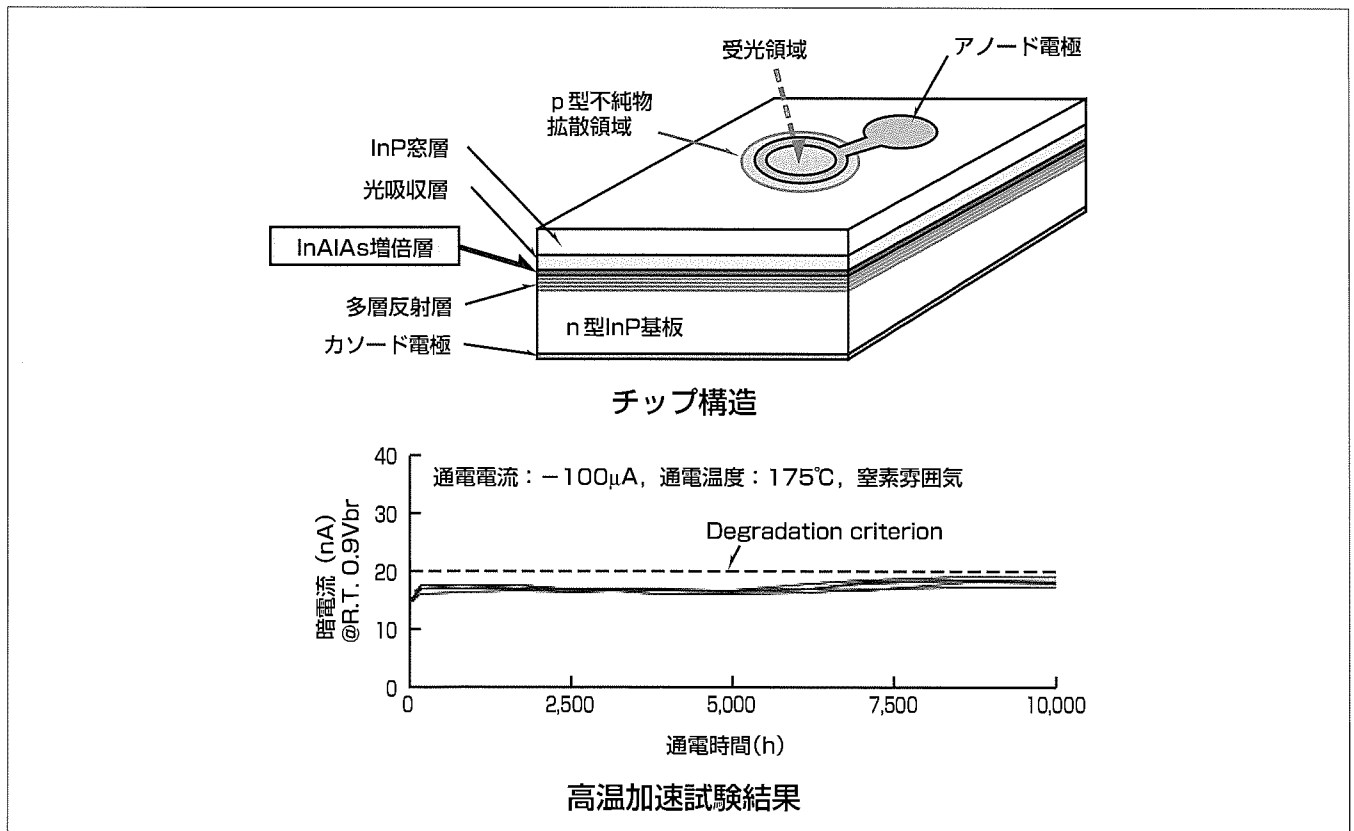
光ファイバを用いた公衆通信網では、インターネット等の情報通信量の増大に備えて、幹線系やメトロ系の高速化(2.5Gbps→10Gbps)や中継間隔の長距離化が進められている。また、FTTH(Fiber To The Home)の普及に伴い、G(E)-PON(Gigabit(Ethernet) Passive Optical Networks)の整備が国内外で急速に進められている。このようなシステムに用いられる受信器には高感度なアバランシェ・フォトダイオード(APD)が不可欠である。

三菱電機は、高感度化(=高SN化)を実現するために、信号を増幅する増倍層に、増幅時の过剩雑音の発生が小さいInAlAsを用いた10Gbps用(受光径20 $\mu$ m)InAlAs-APDを開発した。InPを増倍層とする従来のInP-APDより雑音が約半分近くにまで低減でき、9.95Gbpsでの最小受信として-29.9dBmという良好な値が得られた。さらに、作製

が容易で信頼性の高い独自構造のプレーナ型を採用しているため、信頼性が確立されたInP-APDと同等以上の2,500万時間(85 $^{\circ}$ C)という長期信頼性が得られた。

2.5Gbps用として、モジュール化が容易な大受光径(50 $\mu$ m)のInAlAs-APDも合わせて開発した。10Gbps用APDと同様に独自の多層反射膜を光吸収層の下に設けて、光吸収層を透過した光を再び光吸収層に戻すことによって、感度が10%程度改善され、1.55 $\mu$ m波長に対し1.0A/Wという高い受光感度を実現した。素子容量も0.27pFと小さく、このAPDをTIA(Transimpedance Amplifier)と組み合わせ、2.48Gbpsで、-36.8dBmの最小受信感度が得られた。

今回開発した高感度のInAlAs-APDは、2.5Gbps用と10Gbps用ともに高感度受信器用途に十分な特性を持つ。



## InAlAsアバランシェ・フォトダイオード(APD)

今回開発した2.5Gbps用と10Gbps用APDは低雑音(従来比約2分1)のため、従来のInPを増倍層とするAPDよりも2dB程度弱い光を受けることが可能で、かつInPのAPDと同等以上の2,500万時間の寿命である。

### 1. ま え が き

光ファイバを用いた公衆通信網では、国内外ともに、インターネット等の情報通信量の増大に備えて、幹線系やメトロ系の高速化(2.5Gbps→10Gbps)が進められている。同時に、中継間隔の長距離化も進められており、国際標準規格(ITU-T G.691 L64.2c)において10Gbpsで80kmの伝送距離が標準化されている。また、FTTHの普及に伴い、G(E)-PONの整備が国内外で急速に進められている。このようなシステムに用いられる受信器には高感度なアバランシェ・フォトダイオード(APD)が不可欠である。

今回、これらのシステムに対応する高感度の受光素子として、10Gbps用(受光径20 $\mu$ m)と2.5Gbps用(同50 $\mu$ m)のAPDを開発した。従来よりも2dB程度高感度化(=高SN化)するために、信号を増幅する増倍層に、増幅時の過剰雑音の発生が小さいInAlAsを用いて<sup>(1)~(5)</sup>おり、また、信頼性を向上させるために、新構造のプレーナ(平坦(へいたん))型を採用した<sup>(5)</sup>。

### 2. 素子構造

図1に、2.5/10Gbps高感度受信器用として開発したガードリングフリー・プレーナ型InAlAs-APDの構造図を示す。

各層は、分子線エピタキシーによって成長した。まず、n型InP基板上にn型の多層反射(DBR)層を成長させた。その後、アンドープのInAlAs増倍層、p-InP電界緩和層、低キャリア濃度のInGaAs光吸収層、InAlGaAs/InAlAsからなるキャリアパイルアップ防止層、i-InP窓層の順に積層した。受光部となるp型領域は、亜鉛の選択拡散による。

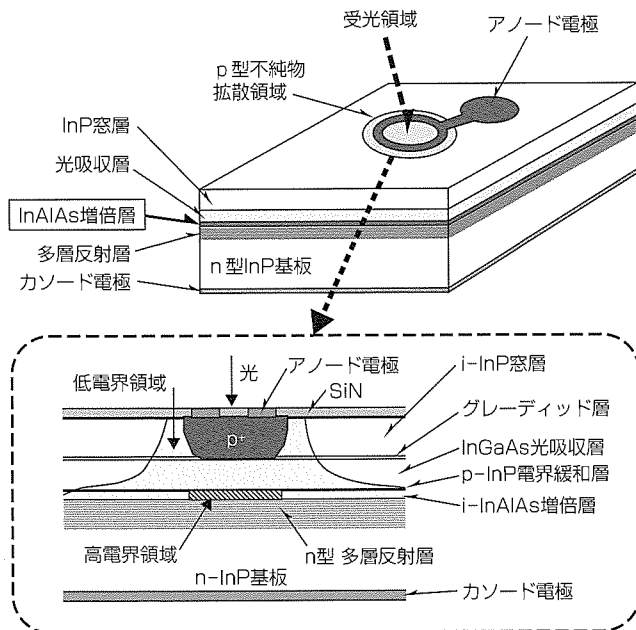


図1. 素子構造図

って、窓層中に形成した。最表面は、無反射膜を兼ねたSiNパシベーション膜で保護した。受光領域(20 $\mu$ m $\phi$ :10Gbps用, 50 $\mu$ m $\phi$ :2.5Gbps用)をリング状に囲むアノード電極を形成した後、裏面にカソード電極を形成した。このAPDは、多層反射層からの光反射を利用した高感度表面入射型である。

この構造では、図1のように、強い電界領域が選択拡散で形成したp領域の下の電界緩和層とn型層の間、つまりInAlAs増倍層に閉じ込められるために、拡散領域の周辺で、エッジブレイクダウンが生じない。10nm単位の制御が必要であるが、この構造では、結晶成長で増倍層厚や電界緩和層厚を設定するために制御性が高い。

高速化を実現するためには、吸収層の薄膜化が必要であるが、それに伴い低下する感度は、吸収層下側に挿入されたDBR層によって、透過光を吸収層に戻すことで補っている。DBR層の反射率のピーク波長は1.550nm付近にチューニングした。10Gbps対応のAPDの多くは、基板側から光を入射させ、吸収層を透過した光を表面電極で反射させて戻す裏面入射型である。この構造のように、表面から光を入射する構造は、特殊なマウントや実装技術を必要としないため、容易にプリアンプと組み合わせて使用することが可能である。

### 3. 素子特性

まず、10Gbps用20 $\mu$ m径の素子について、図2に、典型的な電流電圧特性を示す。

降伏電圧Vbrは28~32V@100 $\mu$ Aで、降伏電圧の90%での暗電流Idは10~20nAと低い。感度は1.55 $\mu$ mの波長に対して0.95A/Wと高く、降伏電圧の90%でのチップ容量は0.17pFと10Gbps用として十分に低い。増倍率3での-3dB帯域として10GHz、増倍率10での-3dB帯域として

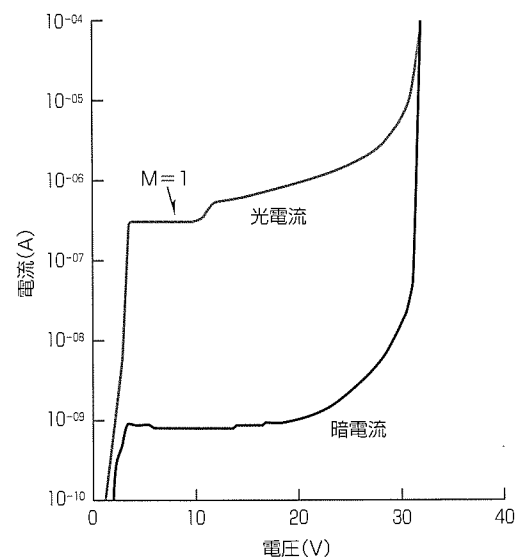


図2. 電流電圧特性

8.5GHzが得られ、利得帯域幅は増倍率20以上で120GHzが得られている。プリアンプと実装して最小受信感度を評価し、図3のように、10Gbpsで-29.9dBm(ビットエラーレート(BER) =  $10^{-12}$ )<sup>(6)</sup>が得られている。

次に2.5Gbps用50 $\mu$ m径の素子について述べる。降伏電圧Vbrは34~40V@100 $\mu$ Aで、降伏電圧の90%での暗電流Idは20~30nAと低い。感度は1.55 $\mu$ mの波長に対して1.0A/Wと高く、降伏電圧の90%でのチップ容量は0.27pFと2.5Gbps用として十分に低い。増倍率4での-3dB帯域として5.5GHz、増倍率10での-3dB帯域として5.0GHzが得られ、利得帯域幅は増倍率20以上で70GHzが得られている。プリアンプと実装して最小受信感度を評価し、図4のように、2.48Gbpsで-36.8dBm(BER= $10^{-10}$ )が得られている。

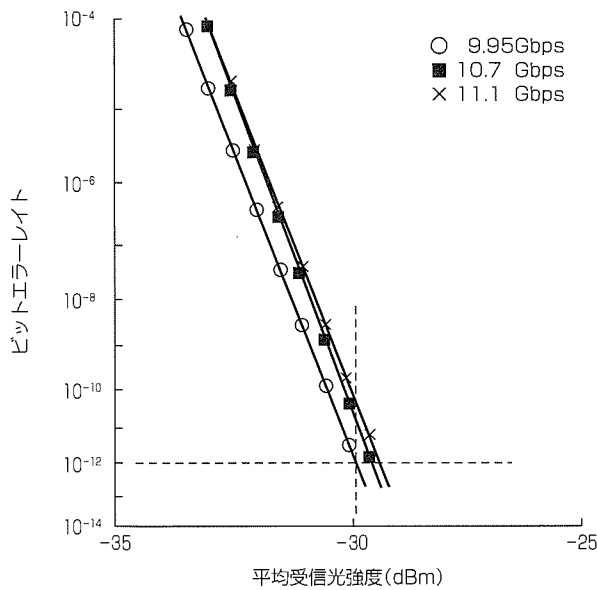


図3. 10Gbps受信特性

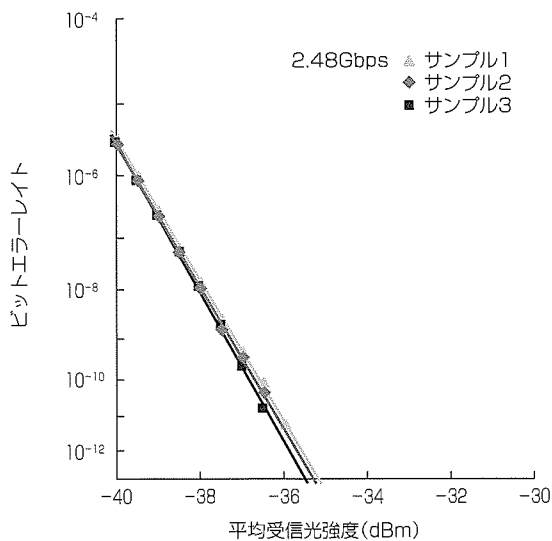


図4. 2.5Gbps受信特性

#### 4. 信頼性

信頼性試験は、窒素雰囲気中で175 $^{\circ}$ C、200 $^{\circ}$ C、225 $^{\circ}$ C、250 $^{\circ}$ Cの4水準で行い、各温度とも素子数は5個である。APDには降伏電圧に相当する100 $\mu$ Aの電流が流れるバイアスを印加した。暗電流は、素子を定期的に通電槽から取り出して室温で測定した。劣化基準は、暗電流が初期値の2倍となる20nAとした。図5、図6に、暗電流の経時変化を示す。225 $^{\circ}$ Cと250 $^{\circ}$ Cの場合、暗電流は途中から徐々に増加を始め、最終的にはショートに至る。175 $^{\circ}$ Cでは10,000時間、200 $^{\circ}$ Cの通電では、8,000時間を経過して、劣化の兆候は現れていない。図7に、225 $^{\circ}$ Cと250 $^{\circ}$ Cの通電について、ワイブルプロットをした結果を示す。

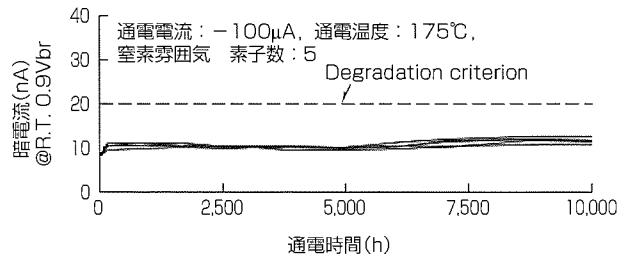


図5. 175 $^{\circ}$ C信頼性試験結果

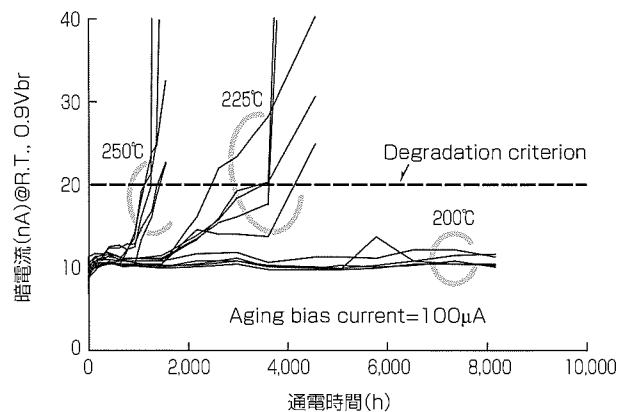


図6. 200, 225, 250 $^{\circ}$ C信頼性試験結果

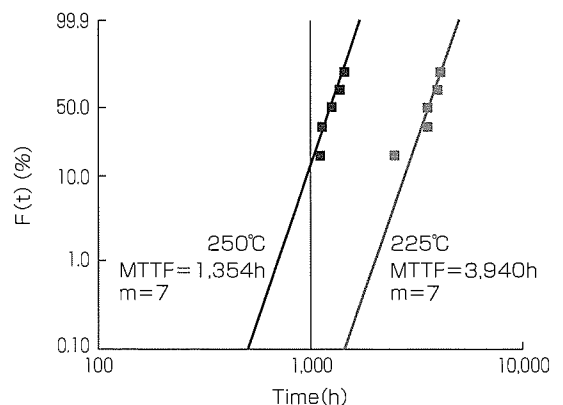


図7. 寿命のワイブルプロット

225℃と250℃のMTTF(Mean Time To Failure)はそれぞれ、3,940時間と1,354時間であった。分散パラメータのm値は、両温度とも約7で、この劣化が摩耗モードであることを示している。さらに、図8に、各温度のMTTFをアレニウスプロットした結果を示す。225℃と250℃のMTTFから求められる活性化エネルギーは0.96eVであった。この活性化エネルギーを用いて、85℃での寿命を求めると2,500万時間という非常に長い時間が得られた。また劣化モードとしては、InP-APD等で報告<sup>(7)</sup>されているような、印加された高電界によって、パシベーションと結晶界面が劣化する表面劣化モードではない<sup>(8)(9)</sup>。暗電流の増加はInGaAs吸収層で生じており、225℃以上という高温で初めて劣化するなど、活性化エネルギーが大きく、この劣化は実動作温度では生じないと考えられる。このプレーナ型構造によって表面での電界が抑制されることで高信頼性が実現できた。

### 5. む す び

高感度化(=高SN化)を実現するために、信号を増幅する増倍層に、増幅時の過剰雑音の発生が小さいInAlAsを用いた10Gbps用(受光径20μm)と、2.5Gbps用としてジュール化が容易な大受光径(50μm)のInAlAs-APDを合わせて開発した。10Gbps用で9.95Gbpsでの最小受信として-29.9dBmという良好な値が得られ、2.5Gbps用では2.48Gbpsで、-36.8dBmの最小受信感度が得られた。さらに、作製が容易で信頼性の高い独自構造のプレーナ型を採用することで、信頼性が確立されたInP-APDと同等以上の2,500万時間(85℃)という長期信頼性が得られた。今回開発した高感度のInAlAs-APDは、2.5Gbps用と10Gbps用ともに高感度受信器用途に十分な特性を持つ。

### 参 考 文 献

(1) Campbell, J. C.: Recent Advances in Telecommunications Avalanche Photodiodes, IEEE J. Lightwave Technol., **25**, 109~121 (2007-1)  
 (2) Watanabe, I., et al.: High-Speed, High-Reliability Planar-Structure Superlattice Avalanche Photodiodes for 10-Gb/s Optical Receivers IEEE J. Lightwave Technol., **18**, 2200~2207 (2000-12)

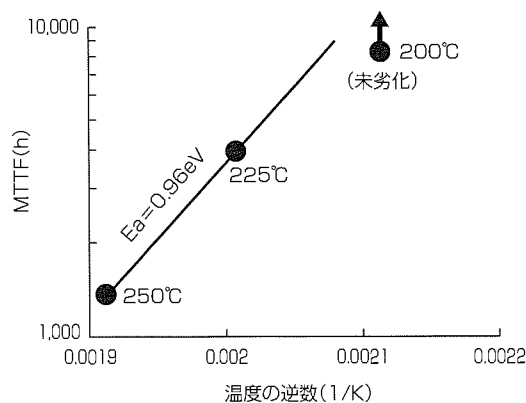


図8. MTTFのアレニウスプロット

(3) Tanaka, S., et al.: 10 Gbit/s Avalanche Photodiodes Applicable to Non-Hermetic Receiver Modules, Technical Digest of Optical Fiber Communication Conf. 2003, **1**, MF55, 67~68 (2003)  
 (4) Levine, B. F., et al.: A New Planar InGaAs-InAlAs Avalanche Photodiode, IEEE Photon. Technol. Lett., **18**, 1898~1900 (2006-9)  
 (5) Yagyu, E., et al.: Highly Productive and Reliable 10Gb/s AlInAs Avalanche Photodiodes, Proc. 31st European Conf. on Optical Communications, **3**, We 3.6.1, 489~490 (2005-9)  
 (6) 柳生栄治, ほか: ガードリングフリー型高速・低雑音AlInAsアバランシエ・フォトダイオード, 2007年電子情報通信学会エレクトロニクスソサイエティ大会, C-3-42, エレクトロニクス講演論文集1, 165 (2007-9)  
 (7) Sudo, H., et al.: Surface Degradation Mechanism of InP/InGaAs APD's, IEEE J. Lightwave Technol., **6**, 1496~1501 (1988-10)  
 (8) 石村栄太郎, ほか: プレーナ型AlInAs-APDの高信頼性, 2007年春期応用物理学関係連合講演会, 29p-SG-2 (2007-3)  
 (9) Ishimura, E., et al.: Degradation Mode Analysis on Highly Reliable Guardring-Free Planar InAlAs Avalanche Photodiodes, IEEE J. Lightwave Technol., **25**, 3686~3693 (2007-12)



# 40Gbps波長変換デバイス

宮崎泰典\*  
宮原利治\*\*  
八田竜夫\*

40Gbps All-Optical Wavelength Converter

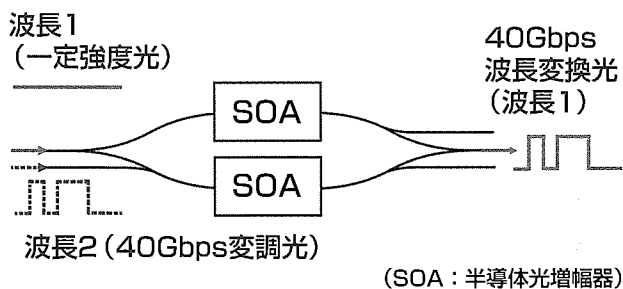
Yasunori Miyazaki, Toshiharu Miyahara, Tatsuo Hatta

## 要旨

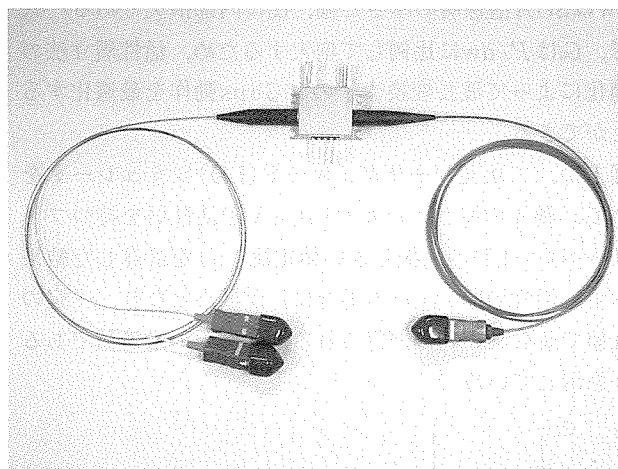
インターネットトラフィックの爆発的な増大と光ファイバネットワークの拡大、高速化に伴い、ネットワークノードのルータの処理能力の拡大、柔軟性の確保、消費電力低減が求められている。現在の波長多重(Wavelength Division Multiplexing: WDM)伝送用ルータでは、入力光信号を別の波長に変換して送出する際に光送受信機を用いて光/電気/光信号変換を行うが、用いられる変調器ドライバ、受信プリアンプ等の電気回路はビットレートの高速度につれ消費電力が増大するという問題点がある。これらの要求を満たすため、光信号を電気信号に変換せず光のまま別の波長に信号を載せ替える40Gbps全光波長変換デバイスが求められる。

今回三菱電機では、半導体光増幅器(Semiconductor

Optical Amplifier: SOA)をマッハツェンダー干渉計(Mach-Zehnder Interferometer: MZI)に組み込んだSOA-MZI型半導体モノリシック波長変換素子、及びこれを搭載したモジュールを開発した。波長変換素子のSOA部バルクInGaAsP活性層のサイズを設計で最適化することによって、SOAのモード利得を高め利得回復時間を短縮して40Gbps動作を図るとともに、入力光偏光依存性を低減した。また、波長変換モジュールの2芯ファイバアレイと共焦点光学系を最適化し、光学的結合損失の増大を抑えた。この結果、40Gbps-NRZ(Non-Return to Zero)信号光の波長変換を1,535~1,565nmの30nmの波長範囲で達成した。また、偏光状態によらず実用上要求される高い消光比の40Gbps-NRZ波長変換光を得られることを実証した。



40Gbpsモノリシック波長変換素子



波長変換モジュール

## 40Gbpsモノリシック波長変換素子及びモジュール

半導体光増幅器(SOA)をマッハツェンダー干渉計(MZI)に組み込んだSOA-MZI型モノリシック波長変換素子では、MZIの両方のSOAに一定強度光を、一方のSOAに40Gbps変調光を入力する。変調光によって一方のSOAのキャリア濃度、屈折率、利得が変調されることで、波長1の合波光がMZIから出力される際に強度変調を受け、信号が波長2から波長1に変換される。波長変換モジュールでは2芯ファイバアレイと最適化した共焦点光学系を用いて、光学的結合損失の増大を抑制している。

1. ま え が き

40Gbps動作可能なモノリシック波長変換素子及び波長変換モジュール<sup>(1)~(4)</sup>を開発した。本稿では、初めに波長変換素子の設計指針、シミュレーション結果、素子構造について述べ、次に波長変換モジュールの光学設計について述べる。最後に、実際に作製した波長変換モジュールの特性について述べる。

2. 波長変換素子の設計と作製

波長変換素子のSOA部の動特性は、次のレート方程式で表される活性層中のキャリア密度Nの時間変化で決定される。

$$\frac{dN}{dt} = \frac{I}{qV} - \frac{N}{\tau_r} \dots\dots\dots(1)$$

$$\frac{1}{\tau_r} = \frac{1}{\tau_n} + \frac{1}{N} \Sigma GS \dots\dots\dots(2)$$

qは電子の電荷、Vは活性層の体積、IはSOA電流、 $\tau_n$ はキャリア寿命、 $\Sigma GS$ はモード利得と光子密度の積の総和である。波長変換素子を構成するSOAの利得回復時間 $\tau_r$ を短縮して40Gbps動作時に良好な光波形を得るためには、式(2)から、SOAのモード利得Gを高くするのが有効である。式(1)を零とおくと、定常状態の利得 $G_0$ は

$$G_0 = \frac{\tau_r g'}{qL} \cdot \frac{\Gamma}{dw} I - \alpha_i \dots\dots\dots(3)$$

と表される。 $\Gamma$ は光閉込係数、 $g'$ は微分利得、LはSOA長、dとwはSOA活性層の厚さと幅、 $\alpha_i$ は内部損失である。式(3)で、 $G_0$ は $\Gamma/dw$ に比例して増大するため、活性層寸法の最適化によって波長変換素子の40Gbps動作を最適化することができる。

図1に、二次元レーザダイオード(LD)シミュレータを用いて、種々の厚さのバルクInGaAsP活性層を持つファブリーペローLDの発振しきい値電流( $I_{th}$ )を計算した結果を示す。活性層厚0.2 $\mu\text{m}$ の場合に $I_{th}$ が最小となり、一定の電流値で最も高い利得が得られる活性層厚の最適値であることを示している。

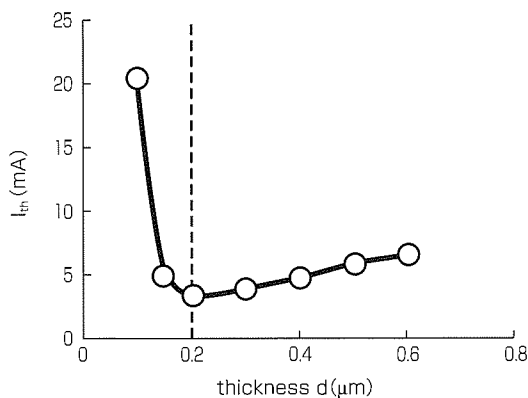


図1. SOA活性層厚の最適化

図2に、ビーム伝搬法(BPM)を用いて種々の幅のバルクInGaAsP活性層を持つ導波路の光閉込係数 $\Gamma$ を計算した結果を示す。 $\Gamma/dw$ は活性層幅0.6 $\mu\text{m}$ のときに最大となることからわかる。

図3に、SOA活性層の幅、及び長さを変えて40Gbps-NRZ波長変換光波形をシミュレーション<sup>(1)</sup>した結果を示す。活性層幅を1.4 $\mu\text{m}$ から0.6 $\mu\text{m}$ に狭くする((a)→(b))ことで、波形の立ち上がり時間とアイ開口が改善されている。さらに、SOA長Lを長くする((b)→(c)→(d))と、波形の立ち上がりが更に速くなり、L=2,400 $\mu\text{m}$ のときに最も良好な波長変換光波形が得られている。L=3,000 $\mu\text{m}$ の場合にはSOA出口側のキャリア密度のオーバーシュートによってジッタが増大している。これらの結果から、SOAの活性層厚、活性層幅、長さはそれぞれd=0.2 $\mu\text{m}$ 、w=0.6 $\mu\text{m}$ 、L=2,400 $\mu\text{m}$ が最適である。

このようにSOA部活性層寸法を最適化した波長変換素子の上面写真、及びSOA活性層部の断面写真を図4に示す。チップ寸法は4,800 $\mu\text{m}$ ×720 $\mu\text{m}$ である。0.6 $\mu\text{m}$ 幅のSOA活性層をpnpn接合のInP電流ブロック層で埋め込むことでSOA電流を効率よく活性層に注入している。また、SOAの利得が高い条件下でもSOAが発振しないようにSOA活性層と低損失光導波路の界面における反射率を低減するために、45°斜めバットジョイント構造<sup>(4)</sup>を用いた。

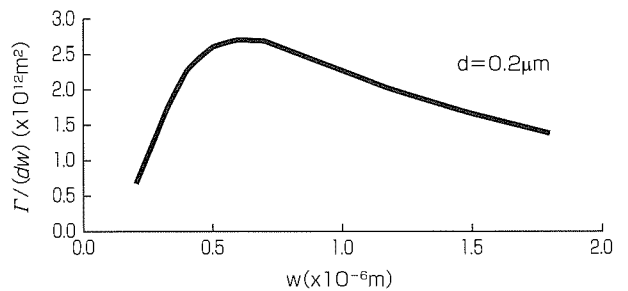


図2. SOA活性層幅の最適化

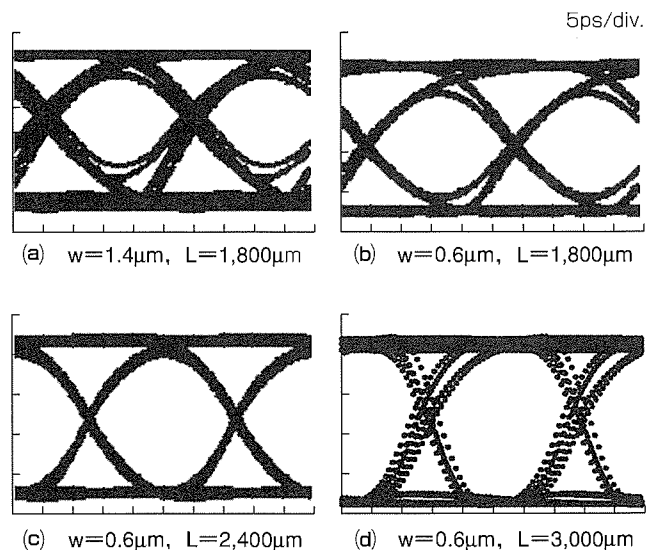


図3. 波長変換光波形シミュレーション

### 3. 波長変換モジュールの構成と設計

図5に波長変換モジュールの外観写真を示す。光入力には間隔125 $\mu\text{m}$ の2芯ファイバアレイを用い、2つの非球面レンズで構成されるコリメート光学系(倍率5倍)を通して、波長変換素子の導波路(間隔25 $\mu\text{m}$ )との光結合を実現している。多芯の光入力に対応しつつ広い温度範囲で安定した光結合を得るために、コリメート光学系の第一レンズと第二レンズ間の距離を最適化した。図6に、第一レンズと第二レンズ間の距離をパラメータとして、導波路に対する第一レンズの光軸垂直方向の偏心による過剰結合損失を実測した結果を示す。第一レンズと第二レンズの間を4mmと短くすることで、導波路間隔25 $\mu\text{m}$ に相当する偏心に対しても過剰挿入損失を0.3dB以下に抑えられている。結合効率は50%以上を達成している。

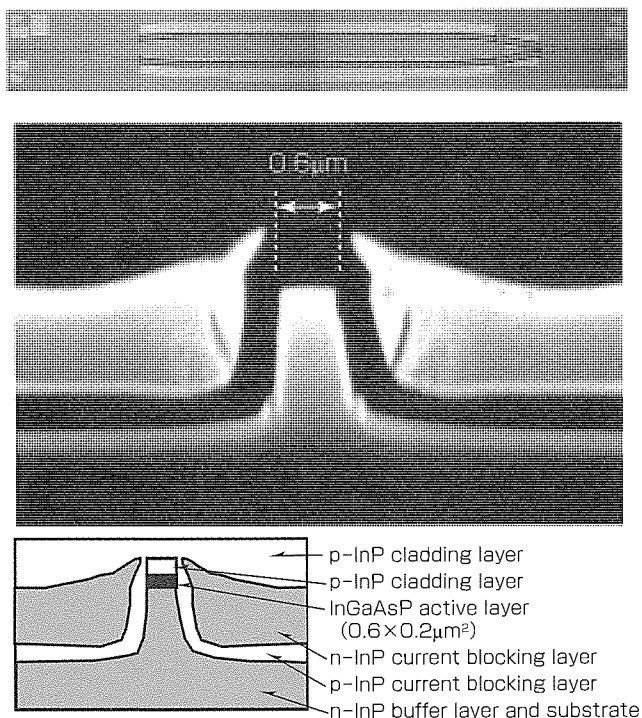


図4. 波長変換素子写真とSOA部の断面

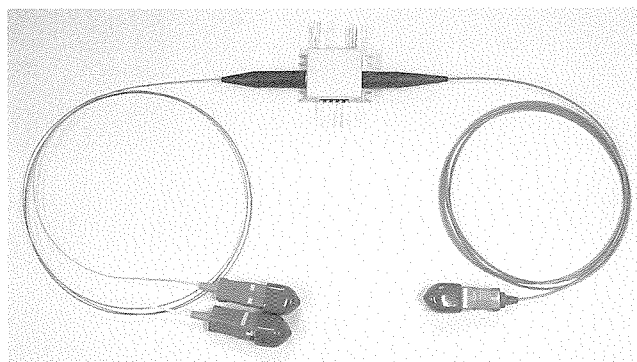


図5. 波長変換モジュール

### 4. 40Gbps-NRZ波長変換特性

図7に、種々のSOA活性層寸法(活性層幅, SOA長)を持つSOA-MZI波長変換デバイスの40Gbps-NRZ波長変換光波形を示す。図3のシミュレーション結果から予測されたように、活性層幅及びSOA長の最適化によって光波形の立ち上がり時間が改善され、活性層幅 $w=0.6\mu\text{m}$ , SOA長 $L=2,400\mu\text{m}$ の時に良好かつSTM256/OC768マスク規定を満たす光波形が得られた。波長変換デバイスに入力する40Gbps-NRZ信号光の波長( $\lambda_{\text{signal}}$ )を1,547nm一定とし、一定光強度のプロープ光の波長( $\lambda_{\text{probe}}$ )を1,535~1,565nmの範囲で変えたときの波長変換光波形を図8に示す。30nmの波長範囲にわたって、良好な40Gbps-NRZ光波形が得られている。

SOA活性層幅を0.6 $\mu\text{m}$ と狭くしていることで、導波路断面形状のアスペクト比が1により近くなり、偏光依存性を低減することができる。SOA単体の利得差(TE-TM)は、活性層幅を1.4mmから0.6mmに狭くすることで、2.8dBから0.9dBに低減された(SOA電流600mAのとき)。40Gbps-NRZ波長変換特性の偏光依存性を評価した結果を図9に示す。プロープ光及び信号光の波長はそれぞれ $\lambda_{\text{probe}} =$

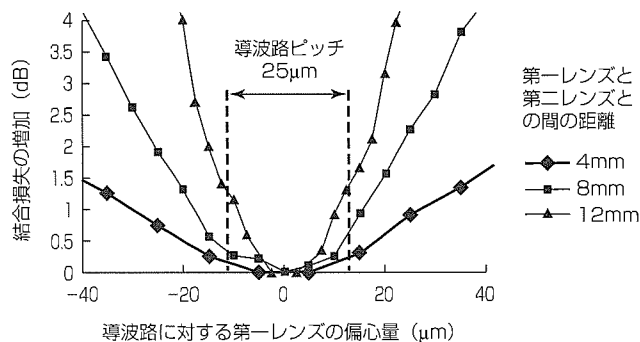


図6. モジュール光学系のトランス

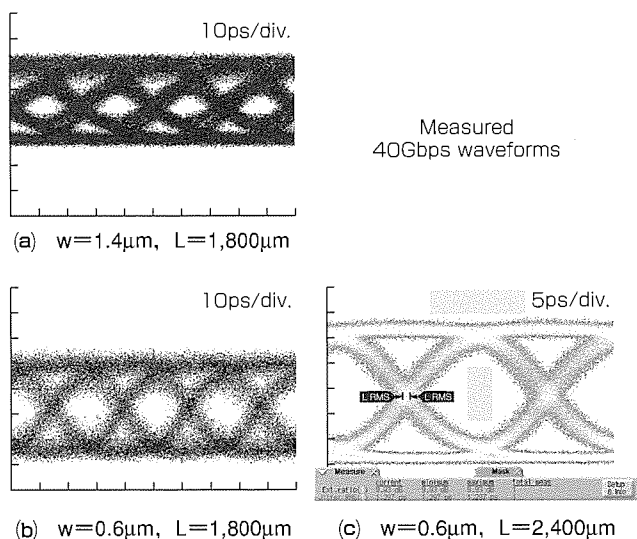


図7. 実測した40Gbps-NRZ波長変換光波形

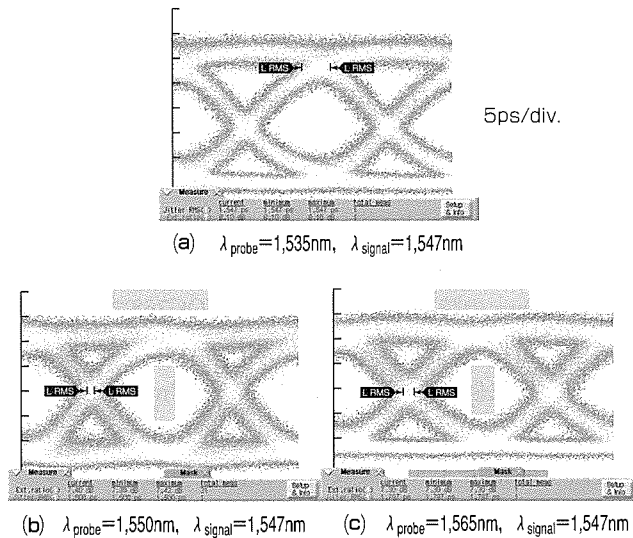


図 8. 実測した40Gbps-NRZ波長変換光波形の波長依存性

1,548nm,  $\lambda_{\text{signal}} = 1,555\text{nm}$ とした。TE偏光, TM偏光いずれの場合も良好な光波形と10dB以上の消光比が得られており, 実用上問題ない偏光依存性の範囲に収まっていることが確かめられた。

### 5. む す び

40Gbpsで動作可能なモノリシック波長変換デバイスを開発した。SOA-MZI型波長変換素子のSOAの活性層導波路の寸法(厚さ, 幅, 長さ)を最適化し, 利得回復時間の短縮と波長変換光波形を改善した。また, 波長変換モジュールの2芯ファイバアレイと共焦点光学系を最適化し, 光学的結合損失の増大を抑えた。この結果, 30nmの波長範囲(1,535~1,565nm)にわたり良好な40Gbps-NRZ信号光の波長変換が可能であることを確かめた。また, 偏光状態によらず実用上要求される高い消光比の40Gbps-NRZ波長変換光が得られることを実証した。

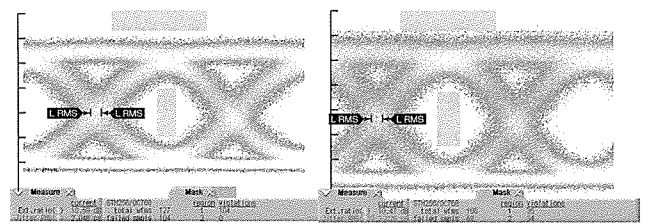


図 9. 実測した40Gbps-NRZ波長変換光波形の偏光依存性

### 参 考 文 献

- (1) 八田竜夫, ほか: 40Gbit/s NRZ光波長変換モジュールの開発, 電子情報通信学会2006年総合大会, C-4-21
- (2) Miyazaki, Y., et al.: Polarization-Insensitive SOA-MZI Monolithic All-Optical Wavelength Converter for Full C-band 40Gbps-NRZ Operation, 32nd European Conference on Optical Communication (ECOC 2006), Th3.4.2, Cannes, France (2006)
- (3) Miyazaki, Y., et al.: Design and Fabrication of 40Gbps-NRZ SOA-MZI All-Optical Wavelength Converters with Submicron Width Bulk InGaAsP Active Waveguides, Trans. IEICE., **E90-C**, 1118~1123 (2007)
- (4) Miyahara, T., et al.: Over 30 nm wavelength range operation of monolithically integrated SOA-MZI wavelength converter with 45-degree-tilted butt joint, 10th Opto-Electron. Commun. Conf. (OECC'05), 8F1-1, Seoul, Korea (2005)

# 43Gbps変調器集積型 LDモジュール／PDモジュール

岡田規男\* 杉立厚志\*\*\*  
宮原利治\* 八田竜夫†  
品田卓郎\*\*

43Gbps EAM-LD Module / PD Module

Norio Okada, Toshiharu Miyahara, Takuro Shinada, Atsushi Sugitatsu, Tatsuo Hatta

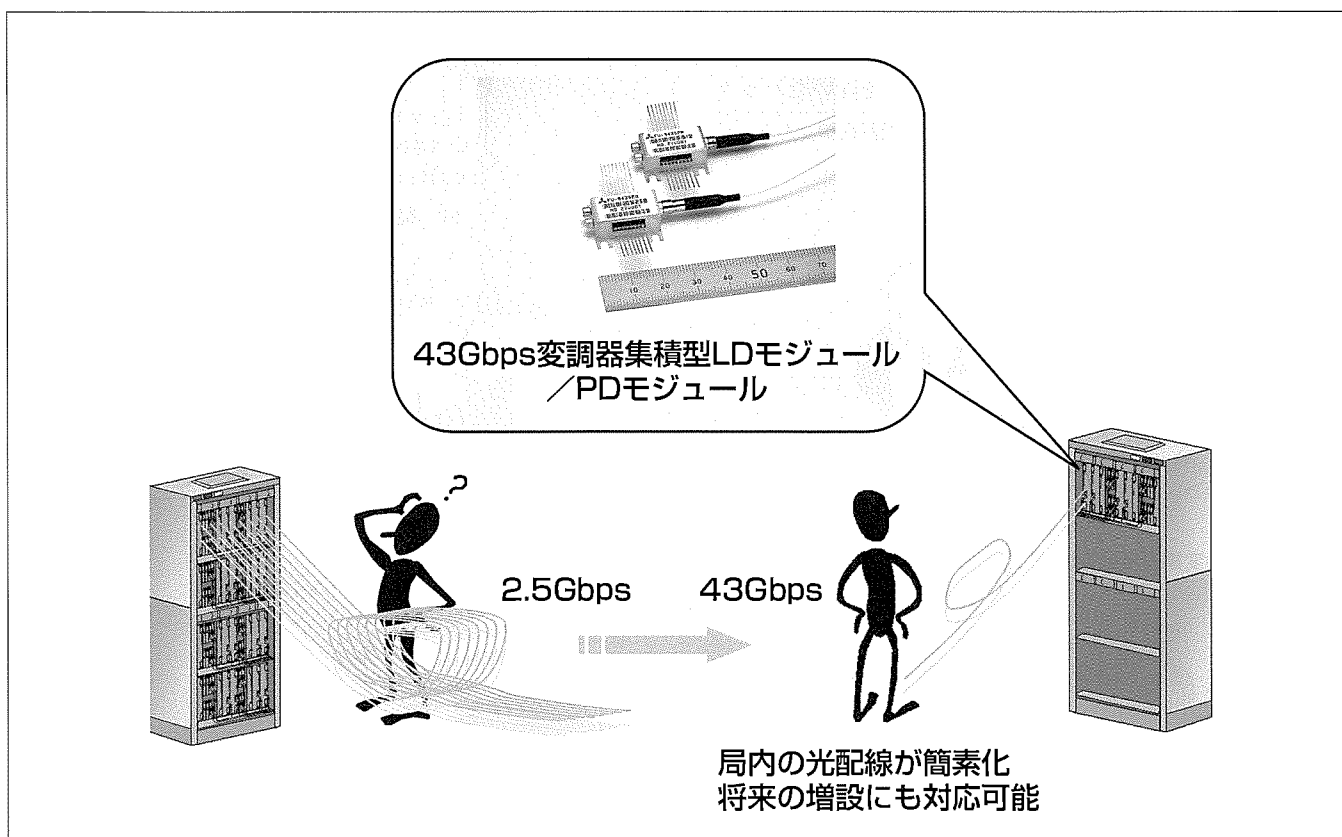
## 要旨

インターネットトラフィックの急激な増加に伴い、データ転送を制御するコアルータへの負荷が高くなっている。40Gbps光通信システムの開発はそのような背景から始まり、現在では40Gbps光送受信器を適用したテラビットルータも商用化されているが、現状の10Gbps光送受信器と比較すると、中に搭載される光モジュールの消費電力、サイズ、コストの面でまだ大きな差があり、これらの改善が必要である。

今回開発した43Gbps変調器集積型LD(Laser Diode)モジュールは、変調器部に電界吸収型光変調器(Electro-Absorption Modulator : EAM)を適用し、広帯域、高消光比を実現している。また、高価な高周波専用パッケージの

部品数を削減するために、変調器を駆動するドライバICを同一パッケージ内に集積化し、送受信器全体での低コスト化、小型化を図った。さらに、新規のオフセット電圧調整回路を設けることで、駆動用ICへの負荷と終端抵抗の発熱を低減し、良好な光出力波形と低消費電力化を実現した。

43Gbps PD(Photo Diode)モジュールは、PD素子に非対称導波路構造を適用し、1.55 $\mu\text{m}$ と1.31 $\mu\text{m}$ の両波長帯で高受光感度と広帯域が得られた。モジュール評価では、良好な周波数応答特性と電気出力波形が得られ、13dBのダイナミックレンジを実現した。



## 43Gbps光モジュール導入による効果

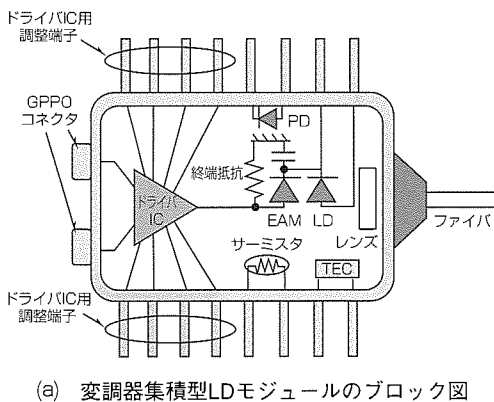
43Gbps光モジュールは、メトロエリアネットワークを構成する大容量ルータやストレージ間の高速度光インタフェースとして適用される。テラビット級のルータを構成するときは、光インタフェースを40G化することで光ファイバやインタフェースカードを削減できる。

1. ま え が き

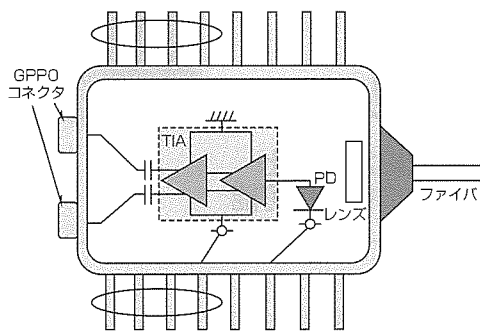
次世代40Gbps光通信システムではFEC(Forward Error Correction)機能が追加され、光モジュールも43Gbpsまで動作することが求められている。今回、更なる広帯域化を行い、サイズ、コスト、消費電力の面でも特性改善を図っている。本稿では、設計結果と評価結果について述べる。

2. 43Gbps光モジュールの構成

図1(a)(b)に43Gbps変調器集積型LDモジュールとPDモジュールのブロック図を示す。43Gbps変調器集積型LDモジュールでは、駆動用ドライバICが同一パッケージ内に実装され、高周波信号の入力インターフェースにはGPPO<sup>(注1)</sup>コネクタを適用している。高価な高周波用パッケージとケーブルの数量を削減でき、光送受信器全体で小型化、低コスト化が可能になる。モジュールに入力された差動電気信号はドライバICで増幅され、光出力波形が最適となるようにドライバICの駆動条件を調整する。EAMとLDは温度に対して特性が敏感に変化するため、TEC(Thermo-Electric Cooler)で温度を一定に制御した。PDモジュールはTIA(Trans-Impedance Amplifier)を内蔵し、光信号を電圧信号に変換・増倍する。高周波信号はモジュール内部でAC結合し、GPPOコネクタと接続して出力する。図2にパッケージ写真を示す。パッケージは送受信モジュールで共通化した。また、ファイバ部分とピンを除いたパッケ



(a) 変調器集積型LDモジュールのブロック図



(b) PDモジュールのブロック図

図1. 43Gbps光モジュールのブロック図

ージサイズは縦20mm×横21.45mm×高さ7.5mmである。

3. ドライバIC内蔵変調器集積型LDモジュール

3.1 設 計

一般的にトランジスタが高速化するに従ってコレクタ-エミッタ間の耐電圧は低下する。特に変調器を駆動するようなドライバICには高出力振幅で高速動作することが要求されるため、耐電圧を考慮した設計が必要になる。

図3(a)(b)(c)にDC結合駆動回路、バイアスT駆動回路、

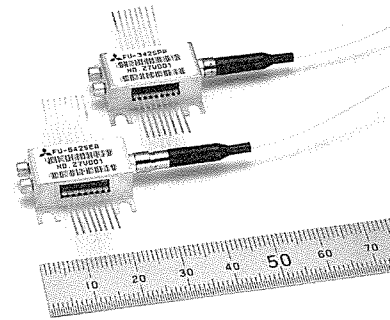
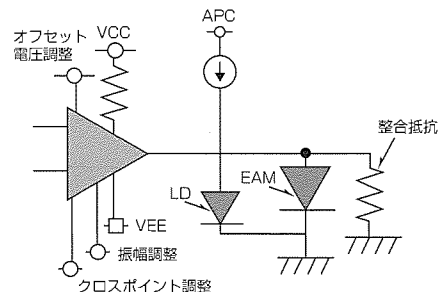
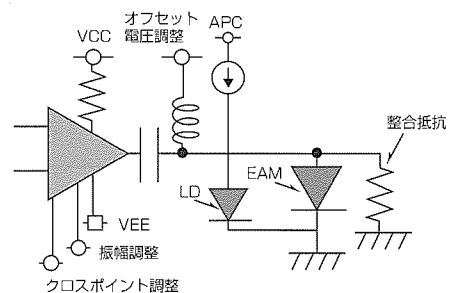


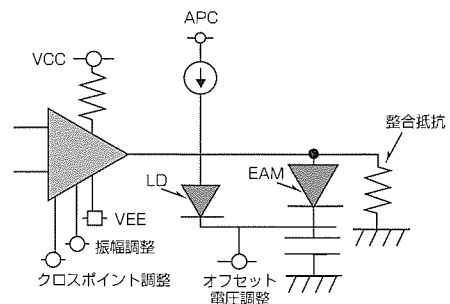
図2. 43Gbps光モジュールの外観



(a) 従来のDC駆動回路



(b) 従来のバイアスT駆動回路



(c) 開発品の駆動回路

図3. 変調器集積型LDモジュールの駆動回路

今回開発した駆動回路をそれぞれ示す。従来のDC結合駆動回路では、EAMと終端抵抗とドライバICをDC結合で接続し、電圧振幅、クロスポイント、オフセット電圧(EAMにかかるHighレベルの電圧)をドライバICで調整していた<sup>(1)(2)</sup>。EAMに必要な電圧振幅を2.5V<sub>pp</sub>、伝送特性を最適化するために、EAMのオフセット電圧を-1Vまで下げることが考慮すると、トランジスタのコレクターエミッタ間の耐電圧が3.5V以上必要になる。今回の駆動回路では、EAMのカソードに直接電位を与えることでオフセット電圧を調整する。アノード側のDC電圧をオフセットさせる必要がなくなり、トランジスタに必要な耐電圧を2.5Vまで低減できる。さらに、終端抵抗の発熱量も抑えられるため、TECの消費電力も低減できる。バイアスT型駆動回路と比較すると、必要なコレクターエミッタ間の耐電圧は2.5V以上で同等だが、今回の駆動回路では信号線路へのAC結合用コンデンサとコイルが不要になり、高周波での損失が抑えられる。

また、EAM動作温度は40℃に設定し、高温時の周囲温度とEAM設定温度の差を少なくすることで、TEC消費電力を低減した。

### 3.2 評価結果

評価は16:1 MUX (Multiplexer) と接続して行った。図4にパッケージの温度を10~70℃まで変化させたときのPN31段の43Gbps光出力波形を示す。LD電流は70mA、TECの設定温度は40℃である。13.1~12.7dB(規格は8.2dB以上)の消光比と、ITU-T(International Telecommunications Union-Telecommunication)のマスク規定で9~19%のマスクマージン(規格は0%以上)が得られた。図5にTEC消費電力を示す。EAMの動作設定温度を40℃にしたことと終端抵抗の発熱を抑えたことで、ケース温度70℃でのTEC消費電力は0.42Wに抑えられた。表1に評価結果の概要を示す。LDとEAMを集積化することでパッケージ

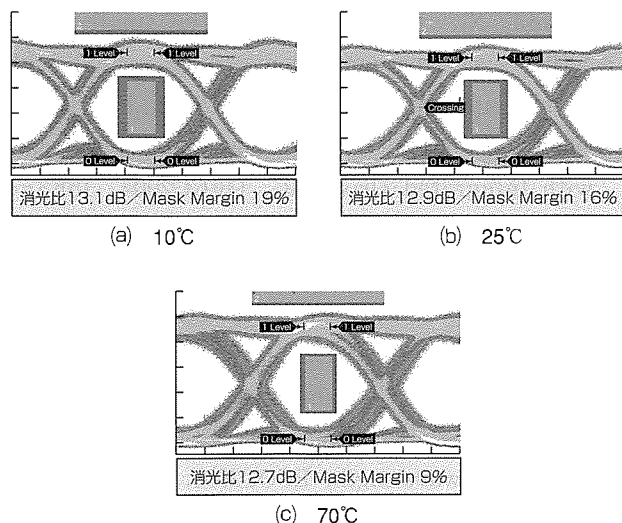


図4. 43Gbps光出力波形(フィルタ透過後)

数を削減でき、小型化を実現した。また、高周波特性を最適化することによって、43Gbps動作で12dB以上の消光比と、9~19%のマスクマージンが得られた。EAMの動作設定温度を40℃にすることでTECの低消費電力化を実現した。

## 4. 43Gbps PD プリアンプモジュール

### 4.1 設計

図6にPD素子の構造図を示す。PD素子は広帯域の周波数応答特性と高感度特性を得るために、端面入射型の導波路構造とし、アノード電極とカソード電極を同一面上に配置している。また、一般的に導波路構造ではInPクラッド層とInGaAsP光閉じ込め層との屈折率差が波長によって異なり、光閉じ込め量に差が出てしまうため、独自の非対称導波路構造を適用し、1.55μmと1.31μmの両波長帯で高感度を得た。

図7にPD素子の周波数応答特性を示す。両波長とも3

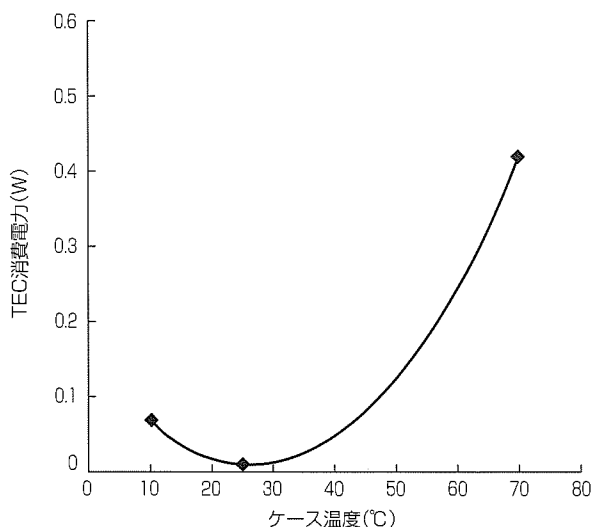


図5. TEC消費電力

表1. 評価結果概要

項目	変調器集積型LDモジュール
動作ビットレート	43Gbps
パッケージ数	1パッケージ
消光比	12.7~13.1dB
マスクマージン	9~19%
TEC消費電力	0.42W

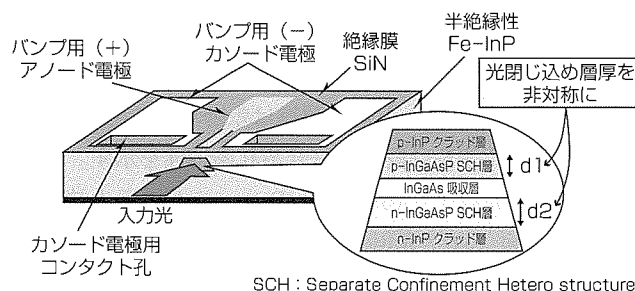


図6. PD素子の構造

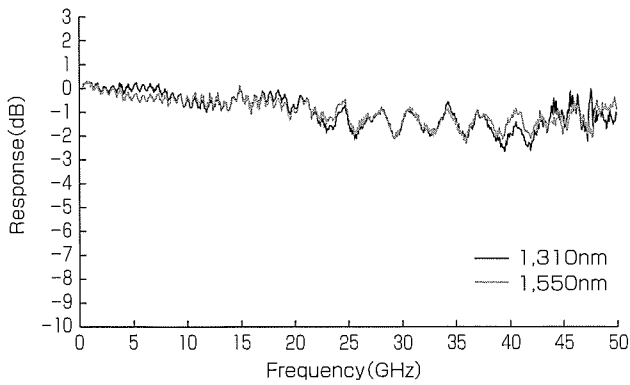


図7. PD素子の周波数応答特性

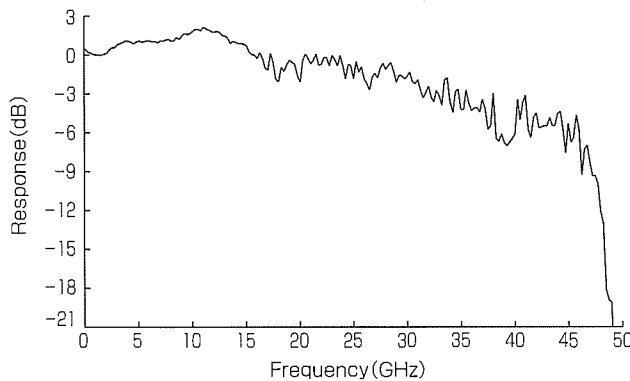


図8. PDプリアンプモジュールの周波数応答特性

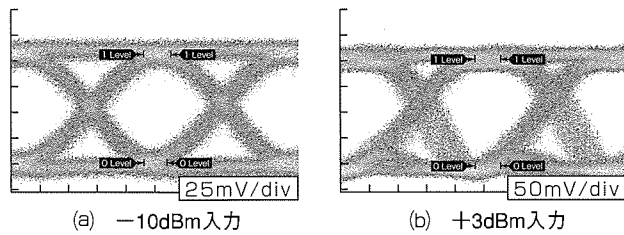


図9. 43Gbps電気出力波形

dB帯域で50GHz以上を実現した。また、そのときの両波長の受光感度は1.31 $\mu$ mで0.82A/W, 1.55 $\mu$ mで0.91A/Wであり、両波長で良好な受光感度と周波数応答特性が得られている<sup>(3)(4)</sup>。

#### 4.2 評価結果

評価はすべて波長1.55 $\mu$ mの光源を用いて行った。図8にPDプリアンプモジュールの周波数応答特性を示す。大きなリップルなどのない周波数特性が得られ、3dB帯域は35GHzであった。また、図9に-10dBmと+3dBm入力時の43Gbps電気出力波形を示す。小信号動作時も大信号動作時も低ジッタの電気出力波形であり、良好なアイ開口が得られた。また、小信号利得は差動利得で62dB $\Omega$ であった。図10にPN31段での符号誤り率特性を示す。なお、符号誤り率測定は1:16Demux(Demultiplexer)と接続して行った。Bit Error Ratioが $1 \times 10^{-12}$ 以下となるエラーフリーの範囲は、最小受信感度で-9.1dBm, 最大受信感度

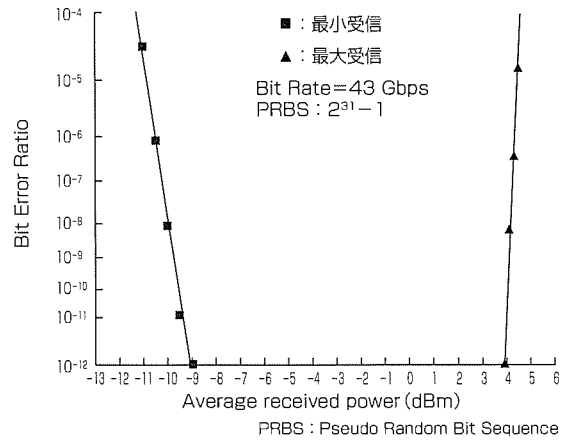


図10. 符号誤り率特性

表2. 評価結果概要

項目	PDモジュール
動作ビットレート	43Gbps
受光感度	0.9A/W
3dB帯域	35GHz
ダイナミックレンジ	13dB(-9.1~+3.9dBm)
消費電力	0.19W

で+3.9dBmであり、13dBのダイナミックレンジが得られた。ITU-T G.693規定は-6~+3dBmであり、十分にマージンを持って規格に準拠している。また、消費電力は0.19Wであった(表2)。

#### 5. むすび

今回、43Gbps変調器集積型LDモジュールとPDモジュールを開発した。良好な光学特性、高周波特性、符号誤り率特性が得られ、大幅な小型化、低消費電力化、低コスト化を実現した。今回開発した製品が次世代光通信システムのコア技術として確立され、商用導入が加速することを期待する。

#### 参考文献

- (1) Okada, N., et al.: 0.5Vpp-drive small-chirp 40Gbit/s electroabsorption modulator module with hybrid-integrated driver IC, OFC2003, FO6 (2003)
- (2) Okada, N., et al.: 40Gbit/s EA Modulator Module with Integrated Driver IC, OECC2004, 15E3-4 (2004)
- (3) 財前志保, ほか: 1.3/1.55 $\mu$ m帯兼用40Gbit/s PDプリアンプモジュール, 2003年電子情報通信学会エレクトロニクスソサイエティ大会, C-3-138 (2003)
- (4) Nakaji, M., et al.: Asymmetric waveguide photodiode over 50GHz with high sensitivity for both 1.3 $\mu$ m and 1.55 $\mu$ m wavelength, ECOC2003, Th3.4.2 (2003)



# 10Gbps 直接変調LD用ドライバIC

高相 純\* 松原 司\*  
東坂 範雄\*  
高田 賢吾\*\*

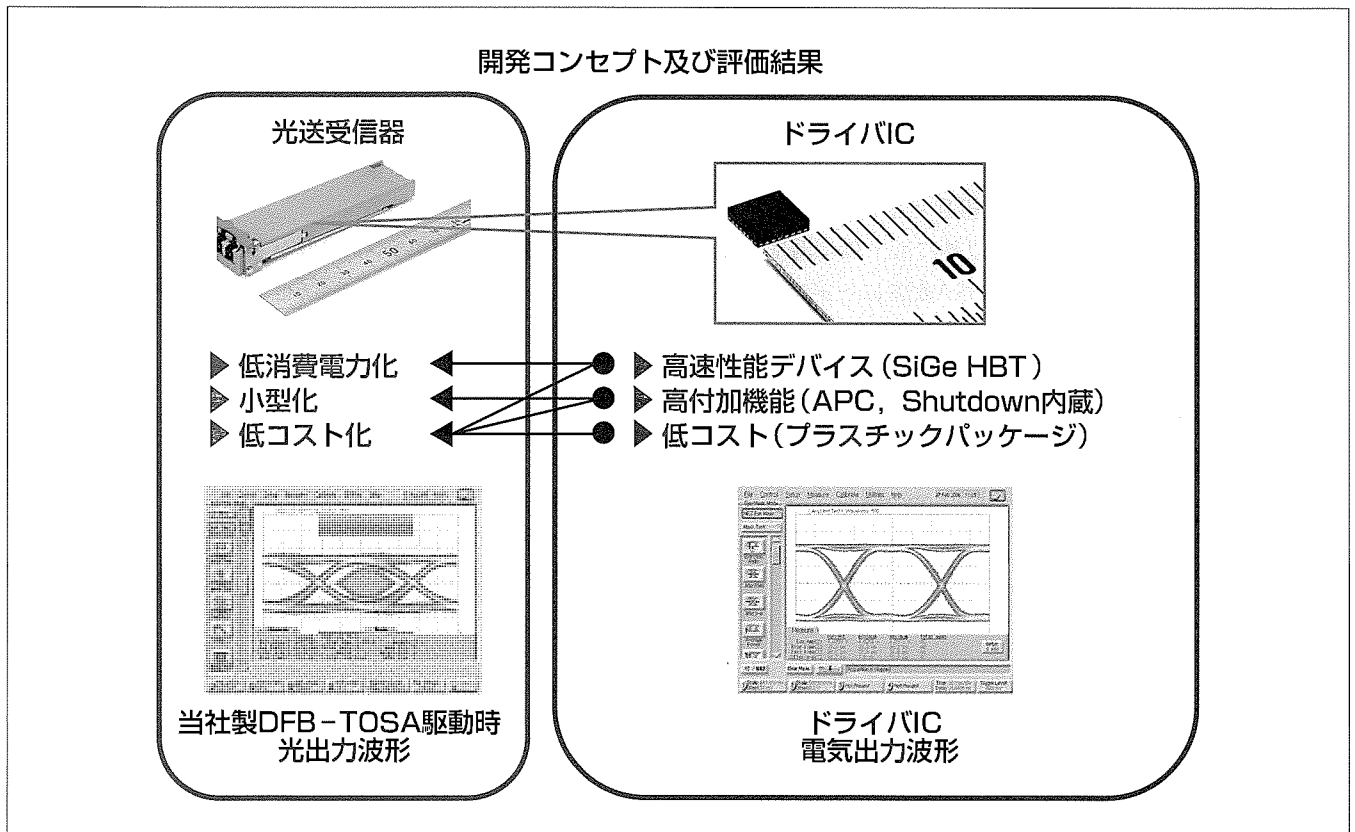
10Gbps Laser Diode Driver IC for Direct Modulation

Jun Takasoh, Norio Higashisaka, Kengo Takata, Tsukasa Matsubara

## 要 旨

近年のブロードバンド化によって通信ネットワークに対する高速化・大容量化の要求が高まっている。それに伴い、10G Ethernet, 10G Fibre Channel, OC-192 super FEC (Forward Error Correction)などの10Gbps帯域のテレコム/データコムアプリケーションが急速に伸びてきている。一方、システムにおける実用化が進むにつれ、光送受信器の更なる低消費電力化・小型化・低コスト化が必要となり、これに対応した製品が市場から強く求められている。三菱電機は、この市場要求にこたえるために、製品のキーデバイスである10Gbps直接変調LD(Laser Diode)用ドライバICを開発した。このドライバICは、低消費電力・小型・低コストに対応するため、0.18 $\mu$ m SiGe-HBT(Silicon Germanium-Hetero junction Bipolar Transistor) BiCMOS(Bipolar Complementary Metal Oxide Semi-

conductor)プロセスで開発を行った。低消費電力化のために、高速動作可能なSiGe HBTプロセスを採用し、ドライバIC全体の消費電流削減を図っている。小型化に向けては、従来、光送受信器の基板上で構成されていた機能をこのICに内蔵することによって小型化に貢献するため、BiCMOSプロセスを選択し、APC(Automatic Power Control)やShutdown等の高集積回路をこのICに内蔵した。低コスト化に対しては、廉価なプラスチックパッケージの使用、及び、高周波デバイスの主流であったGaAsやInP等の化合物よりも歩留まりの高いSi系SiGeプロセスを採用し、低コスト化を追求した。また、高付加機能化によって、今まで基板上で構成していた部品点数の削減ができ光送受信器全体の低コスト化にも貢献している。本稿では、このドライバICの基本構成及び特性について述べる。



## 10Gbps SiGe LDドライバICの開発コンセプトと特性結果

光通信システムの低消費電力化・小型化・低コスト化にこたえるため、高付加機能かつ良好な高周波特性を持ったLDドライバICを開発した。高速・高歩留まりの0.18 $\mu$ m SiGe HBTを利用して、低消費電力化と低コスト化が両方実現可能となり、BiCMOSプロセスを利用した高集積化も図った。また、小サイズプラスチックパッケージを用いて更なる低コスト化にも対応した。

\*高周波光デバイス製作所 \*\*同製作所(工博)

1. ま え が き

ADSL(Asymmetric Digital Subscriber Line)やFTTH(Fiber To The Home)など高速大容量通信サービスの一家庭への普及に伴い、メトロエリアにおける光ファイバ通信網の伝送容量拡充が急がれている。この状況を受けて、より低消費電力・小型化・低コスト化の次世代型光送受信器の検討が進められている。具体的には、現行の10Gbps主流規格であるXFP(10 Gigabit Small Form Factor Pluggable Module)よりも、低消費電力化で、基板面積削減による小型化、及び部品点数削減に伴う低コスト化を行っているSFP+(Enhanced 10 Gigabit Small Form Factor Pluggable Module)の開発が進んでいる。今回、これらの市場要求に対応するため、次世代光送受信器に搭載可能な半導体レーザーモジュール(Transmitter Optical Sub-Assembly: TOSA)駆動用ドライバICの開発を行った。高速性だけでなく、最新市場要求に適合した低消費電力化・小型化・低コスト化なLDドライバICとするため、0.18 $\mu$ m SiGe-HBT BiCMOSプロセスを選択し開発を行った。本稿では回路設計及び評価結果について述べる。

2. 10Gbps LD直接変調用ドライバICの概要

2.1 光通信システム

図1に10Gbps光通信システムの概略を示す。光送受信器は送信及び受信ブロックから構成され、このICは送信ブロックで用いられる。送信ブロックでは、10Gbps高速データ信号を、このICで変調電流信号としてTOSAに供給する。TOSAから出力された光信号は光ファイバを經由して、受信ブロックに伝送される仕組みとなっている。送信ブロックには、このLD駆動回路以外にも、環境温度、電源電圧、経年劣化等によらず、TOSAが常に一定の光パワーが出力されるようAPCループ機能が組み込まれている。また、光送受信器の待機時にはシステム全体の消費電力が削減されるよう、Shutdown機能も搭載されている。このICでは、光送受信器の小型化に貢献するため、LD駆動回路だけでなく、このAPC回路やShutdown機能等の付加機能も4mm角の小サイズパッケージに内蔵している。

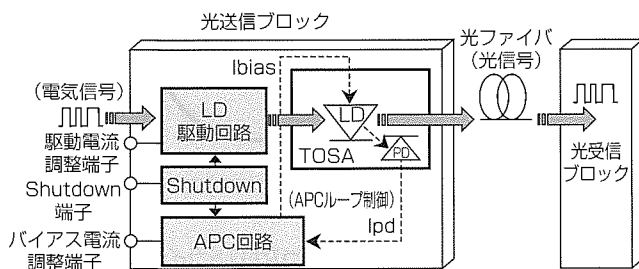


図1. 10Gbps光通信システム

2.2 ドライバ回路構成

2.2.1 主要特性

表1に、10GbpsドライバICを設計する上で、候補となる各種プロセスのメリット・デメリット一覧を示す。出力波形特性の目安となる高速特性は、 $F_t/F_{max}$ が高いInPやGaAs等の化合物系プロセスが有利である。しかし、近年のSi系プロセスの微細化によってSiGeやCMOS等のSiプロセスの高速特性も高まりつつあり、10Gアプリケーションでも使用可能な目処が立ってきた。低電力に関しては、電力効率の関係より高速特性の良好なプロセスが有利である。低コストに関しては、歩留まりやウェーハ径や製造装置コストの関係上、CMOSが最も優位で、Si系HBTプロセスのSiGeが続く。多機能化はCMOSデバイスが使用できるSiGeとCMOSプロセスが群を抜いて優位である。これらを踏まえ、この10GbpsLDドライバICには、トータルバランスの最も良いSiGeプロセスを選択して開発を行った。

このICの主なファンクションは図1に示すように、LD駆動回路、APC回路及びShutdown回路から構成されている。表2にこのICの主要特性を示す。

2.2.2 LD駆動回路

LD駆動回路は、当社独自の高周波設計技術を用いた結果、安価な0.18 $\mu$ m SiGe-HBTプロセスでの開発が可能となった。3.3V単一電源電圧動作で低消費電力を保ちながら、11.3Gbps動作を実現( $T_r/T_f=27ps$ )した。LD駆動回路を図2に示す。電流駆動型差動アンプとエミッタフォロワーを1ブロックとして、3段で構成されている。差動アンプのスイッチングトランジスタには高速動作が可能なSiGe-HBTを用いている。各段のアンプは、回路定数の最適化

表1. 各プロセスのメリット・デメリット

プロセス	高速特性	低電力化	低コスト化	多機能化
InP HEMT	◎	◎	×	×
GaAs HBT	○	○	△	△
SiGe HBT	○	○	○	◎
CMOS FET	△	△	◎	◎

HEMT: High Electron Mobility Transistor  
FET: Field Effect Transistor

表2. 10Gbps SiGe LDドライバ主要特性

プロセス	0.18 $\mu$ m SiGe-HBT BiCMOS
動作速度	~11.3Gbps
電源電圧	3.3V単一電源
消費電流	105mA (@Imod=80mA)
環境温度	-40~+90°C
変調電流	~80mA
$T_r/T_f$	27ps (TYP.)
入力感度	160mVpp Differential
バイアス電流	~100mA
パッケージ	4mm x 4mm 24pin-Plastic PKG
付加機能	APC (Automatic Power Control)
	Shutdown機能 モニタPD 2段階切替機能

を図り、低ジッタ化を極めた。また、外部の調整端子によって、出力波形の $T_r/T_f$ を調整可能にし、各々のLDに求められる最適な出力波形を供給できるようにした。入力側には終端抵抗を内蔵し、50mV/sideの高入力感度を持たせている。出力側にも終端抵抗を内蔵し、反射を発生させず効率良くTOSAを駆動できるように設計している。また、変調電流量の調整と、Shutdownも外部端子から調整できる構成となっている。チップは、1.7mm×1.2mmサイズの30PAD構成となっている。

### 2.2.3 APC回路

図3にAPC回路ブロックを示す。BiCMOSプロセスを選択したことによって、化合物系には実現できないAPCのような高集積回路を内蔵した。APCの基本動作としては、自動ループ制御回路となっており、温度特性や経年劣化等のTOSAの変動によらず、常に一定の光パワーが出力されるようバイアス電流を常に自動調整している。実動作としては、TOSAから出力されるモニタPD(Photo Diode)電流( $I_{pd}$ )をモニタし、環境変動等の変化でLDの光パワー(=モニタPD電流)が変化した場合、逆補正するようなバイアス電流( $I_{bias}$ )の調整を行い、一定の光パワーが出力するように自動ループ制御している。バイアス電流は最大100mAと、実使用上十分な電流を供給可能である。また、バイアス電流はTOSAへ引き込み、流し込みの両方向に対応可能である。また、モニタPD電流のばらつきに対応するため、外部調整で2段階のレンジ切替えを可能にした。APCの基本特性として、このICを内蔵したXFPでの評価

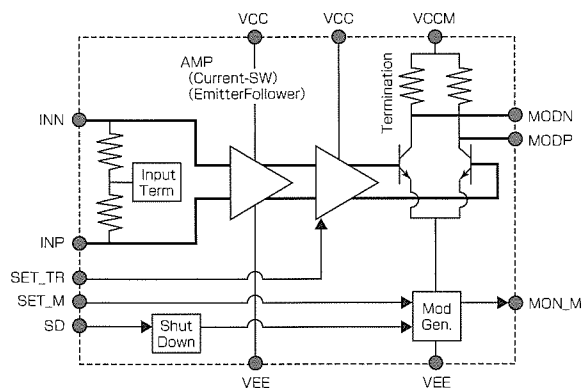


図2. LD駆動回路ブロック

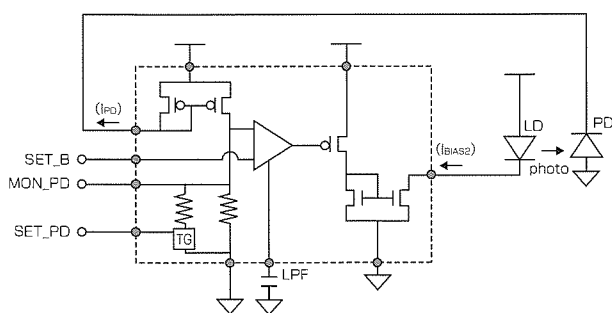


図3. APC回路ブロック

で、トラッキングエラーは-0.1dB以下となった。Shutdown特性はMSA (Multi-Source Agreement)規格の-40dBmに対して、-52dBmと十分に仕様満足する結果を得た。

### 2.3 パッケージ実装

パッケージ外観を図4に示す。4mm×4mmプラスチック-SLP (Small Lead Package)を用いている。高速デバイスでは一般的なセラミックパッケージではなく、廉価版のプラスチック製を用いたことによって、低コスト化が可能となった。

## 3. 評価結果

### 3.1 電気出力特性

このICの電気出力波形を図5に示す。10.3125Gbps動作で変調電流80mAの出力が得られており、 $T_r/T_f$ は29ps/28ps、ジッタは10.2psと良好な波形を得ることができた。消費電流は変調電流80mA出力時でもトータル電流225mA (0.74W)と既存のドライバに比べて低消費電力化を実現できた。図6に環境変動時の出力波形を示す。電源電圧と環境温度が変動した状況下でも良好な出力波形を確認できた。

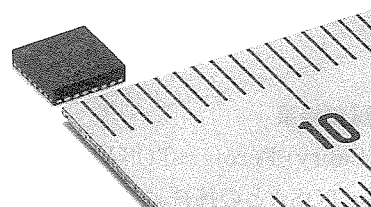


図4. パッケージ外観

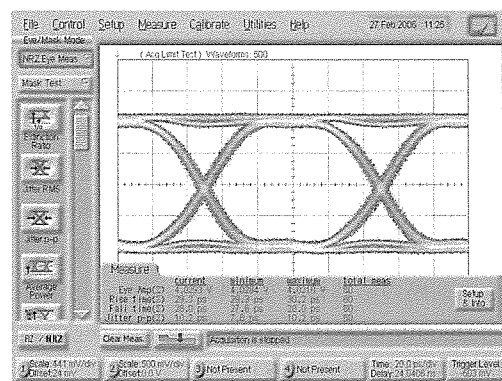
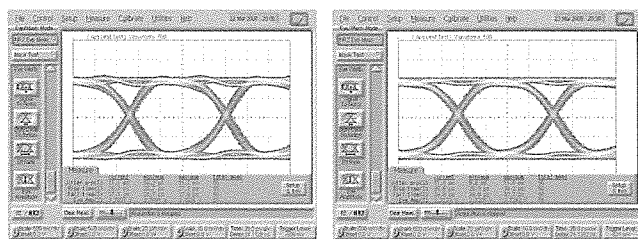


図5. 10.3Gbps変調電流80mA時の電気出力波形



(a)  $V_{cc}=3.63V, T_a=-40^{\circ}C$  (b)  $V_{cc}=2.97V, T_a=90^{\circ}C$

図6. 環境変動時の電気出力波形

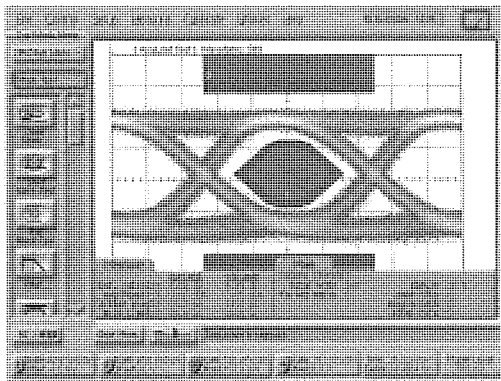


図7. 当社製FP-TOSAとの接続試験結果

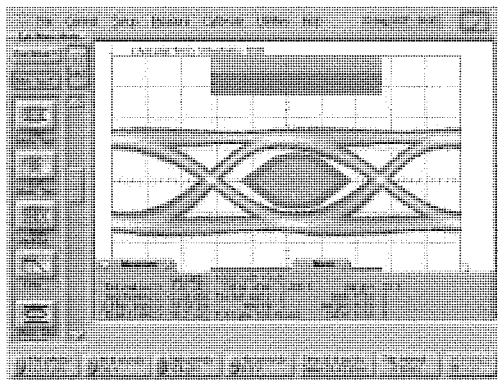


図8. 当社製DFB-TOSAとの接続試験結果

### 3.2 光接続試験結果

当社製FP(Fabry-Perot)-TOSA/DFB(Distributed Feed-Back)-TOSAとの接続試験結果を図7, 図8に示す。10.3125GbpsのIEEE802.3ae 10GBASE-LRM Optical Eye Maskでの評価の結果, マスクマージン33%(@FP-TOSA)及び30%(@DFB-TOSA)となり, 極めて良好な特性を確認できた。入力感度の評価結果を図9に示す。入力感度50mV/sideまで出力波形が変動することなく, 現状, 最も厳しいSFP+(規格90mV/side MIN.)アプリケーションでも十分使用可能である。また, APC回路も全条件下で発振等の問題もなく安定動作していることを確認した。Shutdown回路の応答結果を図10に示す。ShutdownのEnable/Disableの入力に対して, 規格内の応答結果を得ており問題のないことを確認した。

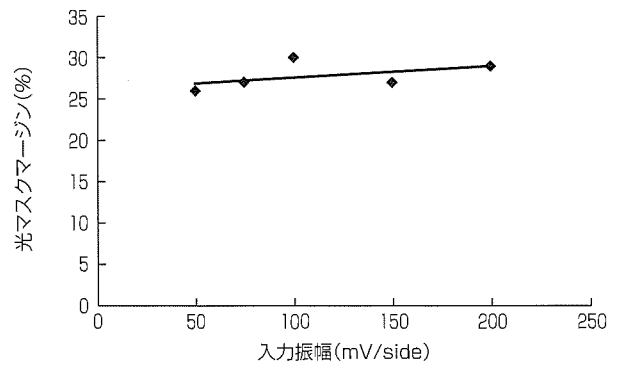
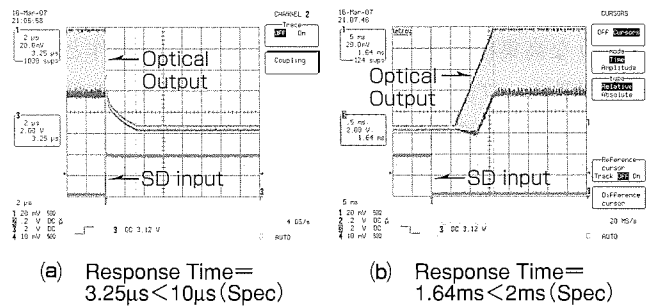


図9. 入力感度結果



(a) Response Time = 3.25µs < 10µs (Spec)  
 (b) Response Time = 1.64ms < 2ms (Spec)

図10. Shutdown応答結果

## 4. む す び

次世代, 低消費電力・小型・低コストの光送受信器の開発に伴い, キーデバイスであるLDドライバICにも同様の要求が高まっている。今回, 0.18µm SiGe-HBT BiCMOSプロセスを用いて, 良好な高周波特性とともに, 低消費電力・小型・低コストな直接変調LD用ドライバICを開発した。このIC開発は次世代の光送受信器SFP+への搭載だけでなく, この開発で得られた技術を用いて, 長距離用やDWDM(Dense Wavelength Division Multiplexing)等の各種, 光送受信器のドライバICへと展開を進める。今後も引き続き市場が求める, 低消費電力・小型・低コスト及び高速性能を追及し, 光通信の発展に貢献していく所存である。

# + 85°C 動作10Gbps XFP光トランシーバ

島田征明\*  
柴尾新路\*

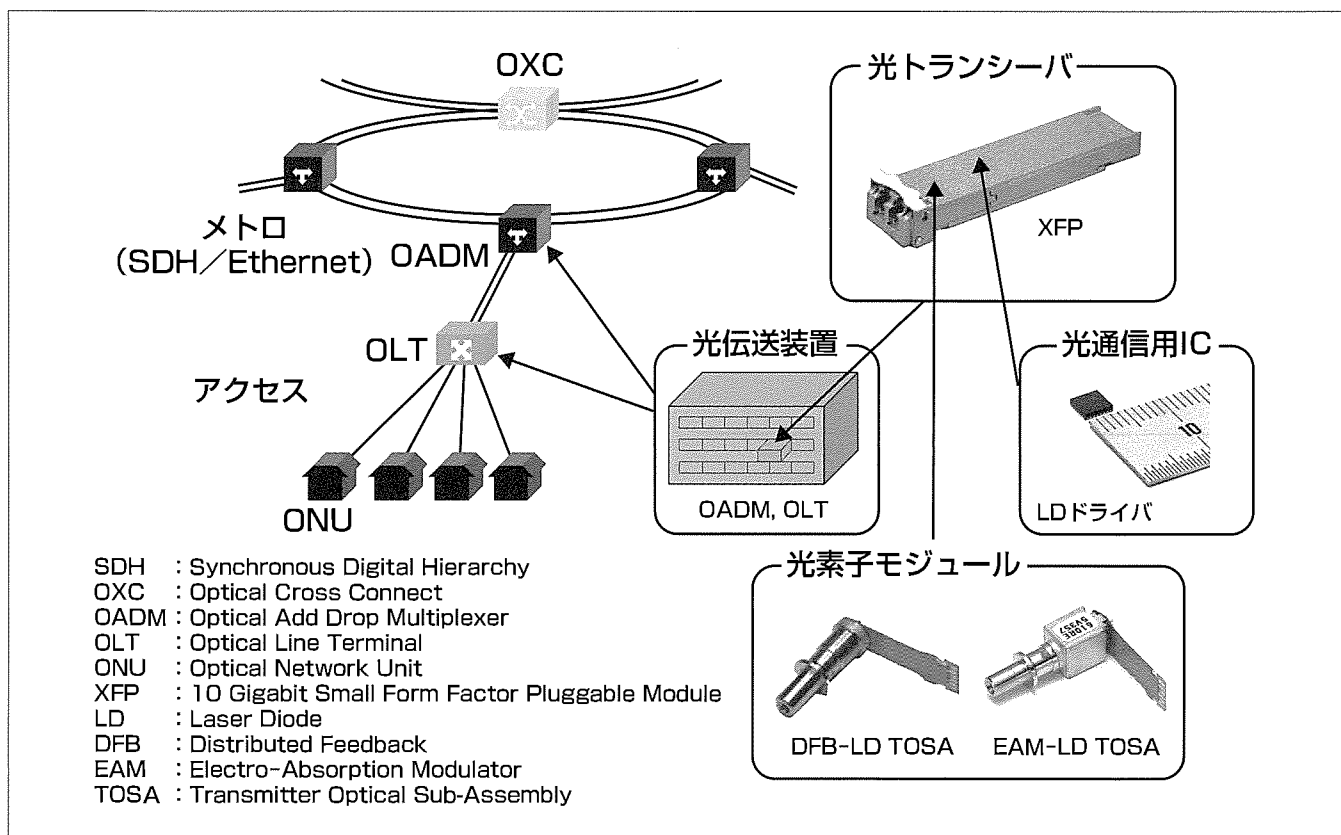
10Gbps XFP Optical Transceiver Operable up to +85°C

Masaaki Shimada, Shinji Shibao

## 要旨

近年のブロードバンドアクセスの急速な普及に伴い、光トランシーバの高速化要求が高まり、光トランシーバ需要も従来の2.5Gbps(ギガビット毎秒)から10Gbpsへと軸足が移ってきている。また、10Gbps光トランシーバで、従来は300ピントランスポンダのような固定設置型のものが主流であったが、XENPAK(10 Gigabit Ethernet Transceiver Package)から本格実用された保守・拡張性の高いプラグブル(挿抜可能)型のもが多く製品化されてきた。そして、システムにおける実用化が進むにつれて、小型化・低消費電力化・低コスト化要求を受け、XFP(10

Gigabit Small Form Factor Pluggable Module)化が進んでいる。そして更なる市場要求として、高密度実装や温度管理の簡略化のための、+85°C動作要求がある。三菱電機は、これらすべての市場要求にこたえるために、+85°C動作可能な10Gbps XFP光トランシーバを開発した。高温動作可能なTOSA(Transmitter Optical Sub-Assembly)や出力波形調整可能なLD(Laser Diode)ドライバを用いることによって、高温動作を可能とし、同時に低消費電力化も実現した。本稿では、その設計内容及び評価結果を中心に述べる。



## 光通信ネットワークにおける10Gbps XFP光トランシーバとその部品

XFPは、10Gbps光トランシーバであり、メトロを中心とした光ネットワークに使用され、テレコム(SDH)系だけでなくデータコム(Ethernet)系にも採用されている。今回開発したXFPの2km版と40km版は、+85°C動作が可能であり、高密度実装や温度管理の簡略化が図れる。

1. ま え が き

光トランシーバの実用が進む中、高速化・小型化・低消費電力化・低コスト化・プラグブル化・高温動作化を求められている。これらすべての市場要求にこたえるために、+85℃動作可能な10Gbps XFP光トランシーバを開発した。本稿では、その設計内容と評価結果について述べる。

2. 製品目標仕様

XFPは、XFI(10 Gigabit Serial Electrical Interface)と呼ばれる10Gbpsシリアル電気インタフェースを採用した10Gbps光トランシーバである(図1)。表1に今回開発した2km版と40km版のXFPの製品目標仕様を示す。伝送速度が9.95~11.09Gbpsのマルチビットレート対応、動作ケース温度は-5~+85℃で、消費電力はそれぞれ2.5W以下と3.5W以下である。

3. 設 計

図2にXFPの機能ブロックを示す。光送信部は、システム基板を経て劣化した10Gbpsの電気信号を受信するためのイコライザーをフロントエンドに配置した送信系識別再生回路、LD又はEA(Electro-Absorption)ドライバ、DFB-LD(Distributed Feedback-LD)又はEAM-LD

(EA Modulator-LD)を搭載したTOSAで構成される。XFP 2km版は直接変調DFB-LDを、40km版は外部変調EAM-LDを使用している。光受信部は、PD(Photo Diode)とTIA(Trans-Impedance Amplifier)を搭載したROSA(Receiver Optical Sub-Assembly)、高感度入力リミッタをフロントエンドに配置した受信系識別再生回路で構成される。制御・モニタ回路は、SFF(Small Form Factor)MSA(Multi-Source Agreement)準拠のI2C(Inter-Integrated Circuit)バスによる。

低価格化のために、PWB(Printed Wiring Board)基板は2.5Gbpsでも使用している安価なFR-4(Flame Retardant-4)を用いた。10Gbps動作の送信部と受信部の近接による相互の電磁氣的干渉が懸念されるが、筐体(きょうたい)／基板／TOSA及びROSAをモデル化した電磁界シミュレーションでの電源とグランドレイアウトの最適化を行い、送信部-受信部間のアイソレーションを-60dB以下にするとともに、レベルダイヤの見直しと共振を抑制する筐体構造の工夫を行った。さらに、ドライバとTOSA間の多重反射を抑制させるために、整合回路を挿入した。

図3と図4に2km版用LDドライバの外観と機能ブロックを示す。高密度レイアウト実装技術によってAPC等を

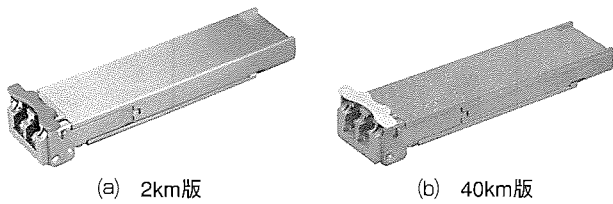
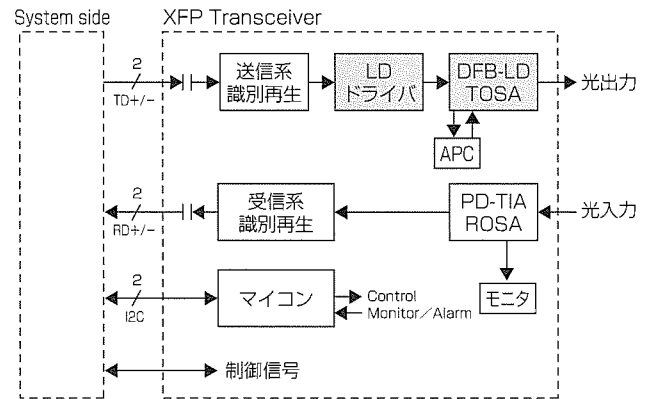


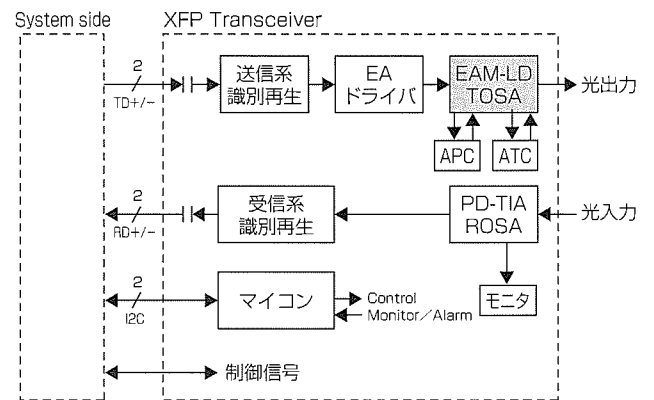
図1. XFPの外観

表1. XFPの製品目標仕様

機種	2 km版	40km版	
伝送速度	9.95/10.31/10.70/11.09Gbps		
動作ケース温度	- 5 ~ +85℃		
外形寸法	78mm×18mm×8.5mm		
電気インタフェース	MSA準拠30ピン		
電源電圧	+3.3V	+3.3V / -5.2V	
消費電力	2.5W以下	3.5W以下	
光送信部	光送信デバイス	直接変調DFB-LD	外部変調EAM-LD
	中心波長	1,290~1,330nm	1,530~1,565nm
	光出力パワー	-6~-1dBm	-1~+2dBm
	光出力波形	ITU-T準拠	
	消光比	6 dB以上	8.2dB以上
光受信部	ジッタジェネレーション	0.1UIpp @50k-80MHz	
	ジッタトランスファ	ITU-T準拠	
	光受信デバイス	PIN TIA	
	受光感度	-11dBm以下	-14dBm以下
	伝送ペナルティ	-	2 dB(800ps/nm)以下
オーバーロード	0 dBm以上	-1 dBm以上	
ジッタトランス	ITU-T準拠		



APC : Automatic Power Control  
(a) 2km版



ATC : Automatic Temperature Control  
(b) 40km版

図2. XFPの機能ブロック

搭載し、4mm角24ピンSLP(Small-size Lead-frame Package)へ実装している。また、SET\_TR端子を用いて、ドライバ出力波形の立ち上げ時間/立ち下げ時間( $T_r/T_f$ )を調整可能で、温度ごとにLD素子が要求する波形に調整することによって、LDの高温動作を助けることができる。

図5に2km版用DFB-LD TOSAと40km用EAM-LD TOSAの外観を示す。電気入力部にフレキシブル基板を用いることによって、10Gbps高速変調を可能とし、かつ、XFP基板との接続を容易にした。2km版用DFB-LD TOSAに関し、高温範囲にわたって高速応答するAlGaInAs(アルミニウム・ガリウム・インジウム・ヒ素)系を採用し、活性層構造の最適化によって効率を30%向上させ、高温時の発振特性を向上させた。40km版用EAM-LD TOSAに関し、伝送線路を最適化することで、群遅延特性を向上させて、優れたジッタ特性を得た。また、TEC(Thermo-Electric Cooler)設定温度を15℃上げたことと、終端抵抗をTEC外部へ実装させたことによって、TECの負荷を軽減させ、高温動作と低消費電力をねらった。

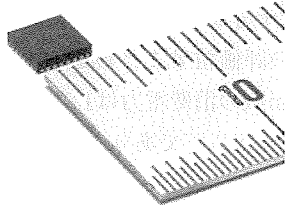


図3. 2km版用LDドライバの外観(4×4mm)

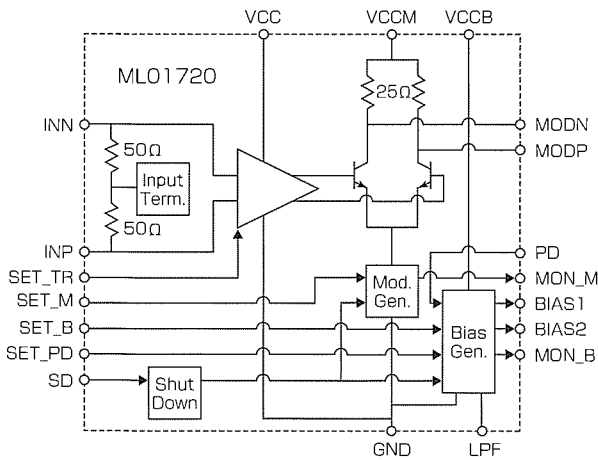
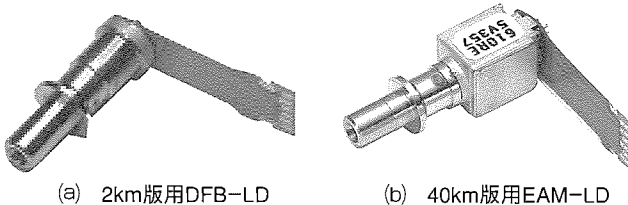


図4. 2km版用LDドライバの機能ブロック

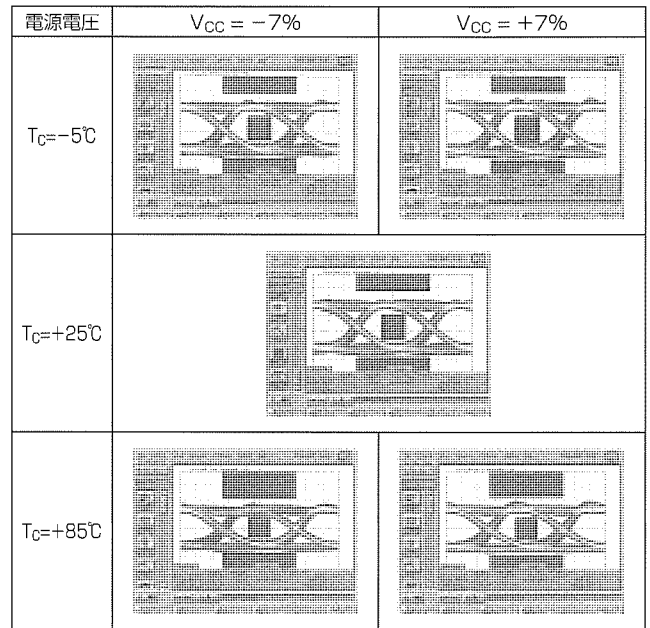


(a) 2km版用DFB-LD (b) 40km版用EAM-LD

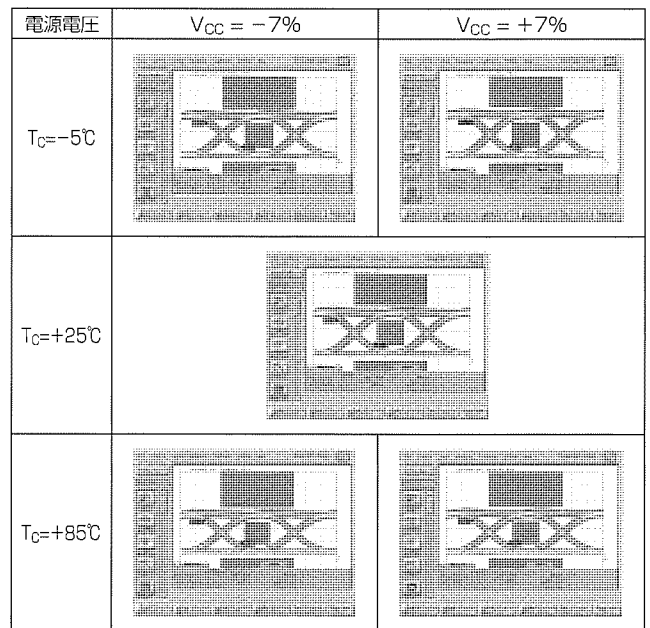
図5. TOSAの外観

#### 4. 評価結果

図6にXFPの光波形を示す。ケース温度( $T_c$ )を-5から+85℃まで変化させても、光波形の変化は小さく、10.7Gbpsの変調でITU-T(International Telecommunications Union-Telecommunication Standardization Sector)のアイマスク規格に対して、2km版で12%以上、40km版で19%以上のマージンを確保できた。さらに、データコム(Ethernet)用の11.1Gbpsでも同等以上に十分なマスクマージンを得ている。このときの光出力パワーは、2km版で-3.5~-2.5dBm、40km版で0.0~+0.8dBmである。消

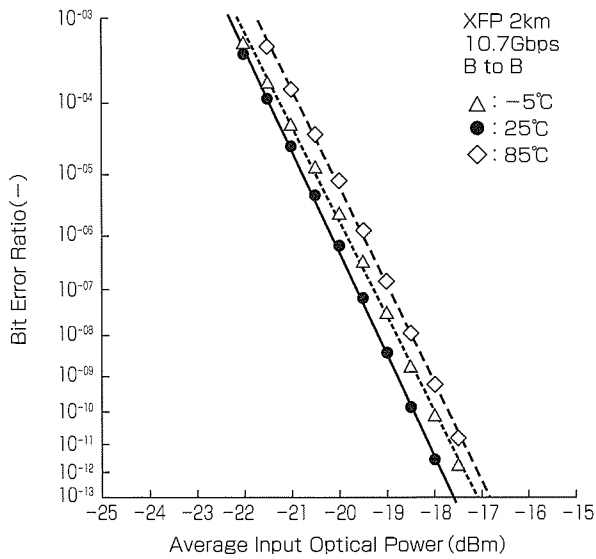


(a) 2km版

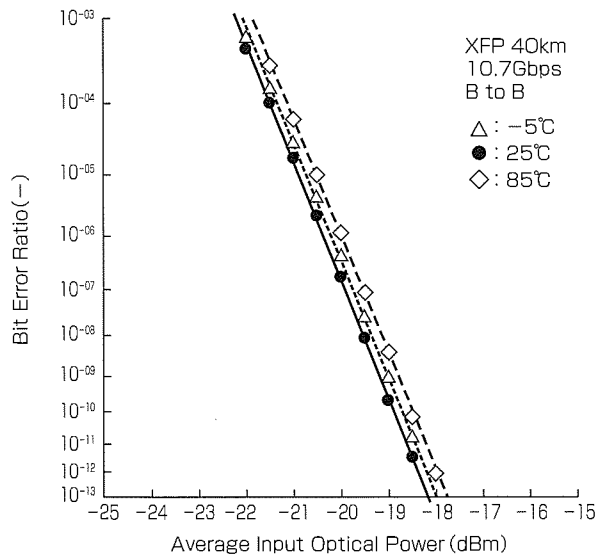


(b) 40km版

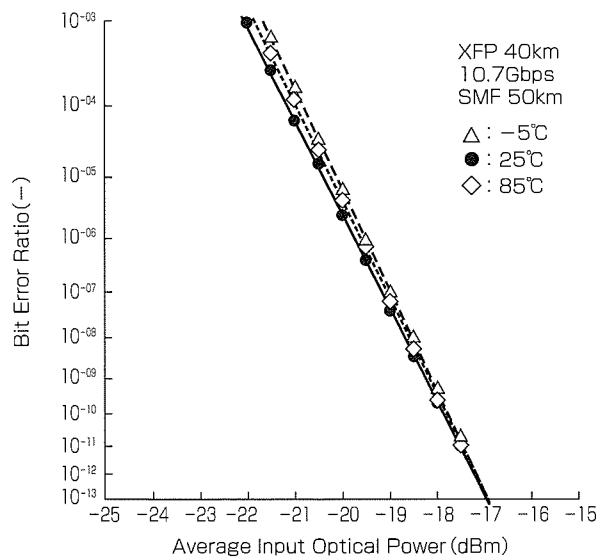
図6. XFPの光出力波形(10.7Gbps)



(a) 2km版 (B to B)



(b) 40km版 (B to B)



(c) 40km版 (SMF 50km)

SMF : Single Mode Fiber

図7. XFPの受光感度(10.7Gbps)

表2. XFPの評価結果まとめ(10.7Gbps,  $T_c = -5 \sim +85^\circ\text{C}$ )

機種	2 km版	40km版
消費電力	<1.8W	<2.5W
光送信部	光出力パワー	-3.5~-2.5dBm
	消光比	>6.2dB
	マスクマージン	>12%
	ジッタジェネレーション	<0.07UIpp @50k-80MHz
ジッタトランスファ	ITU-T満足	
光受信部	受光感度	<-17dBm
	伝送ペナルティ	-
	オーバーロード	>1.5dBm
	ジッタトレランス	ITU-T満足

光比もそれぞれ6.2dB以上や9.2dB以上を確保できており、目標仕様を十分満足している。

図7にXFPの受光感度を示す。温度による依存性は小さく、10.7Gbps時に、2 km版で-17dBm以下、40km版で-18dBm以下が得られ、40km版の伝送ペナルティも1.2dB以下と良好である。また、オーバーロードでも、2 km版と40km版でそれぞれ1.5dBm以上と0.0dBm以上を確保できており、十分なマージンを持っている。

表2にXFPの評価結果まとめを示す。+85°C動作を考慮しても、2 km版の消費電力は1.8W以下、TEC回路搭載の40km版でも2.5W以下であり、低消費電力化を実現した。さらに40km版に関しては、-40°Cでも、正常動作を確認でき、消費電力も2.5W以内に収まっている。また、ジッタ特性に関しても、目標仕様を満足することを確認した。

## 5. む す び

+85°C動作可能な10Gbps XFP光トランシーバを開発した。高温動作可能なTOSAや出力波形調整可能なLDドライバを用いることによって、高温動作を可能とし、同時に低消費電力化(2 km版:1.8W以下、40km版:2.5W以下)も実現した。また、40km版については、-40°C時でも、正常動作を確認できた。今後も、更なる高性能、低コストを追及し、光通信の発展に貢献する所存である。

## 参考文献

- (1) 小柳晴揮, ほか: 10Gbps小型プラグブル光トランシーバとその関連技術, 三菱電機技報, 80, No.5, 313~316 (2006)



# 化合物半導体におけるめっき技術

西沢弘一郎\* 小島善樹\*  
 中川康幸\*\* 松岡 敬\*  
 砂本昌利\*\*\*

Plating Technology of the Compound Semiconductor

Koichiro Nishizawa, Yasuyuki Nakagawa, Masatoshi Sunamoto, Yoshiki Kojima, Hiroshi Matsuoka

## 要 旨

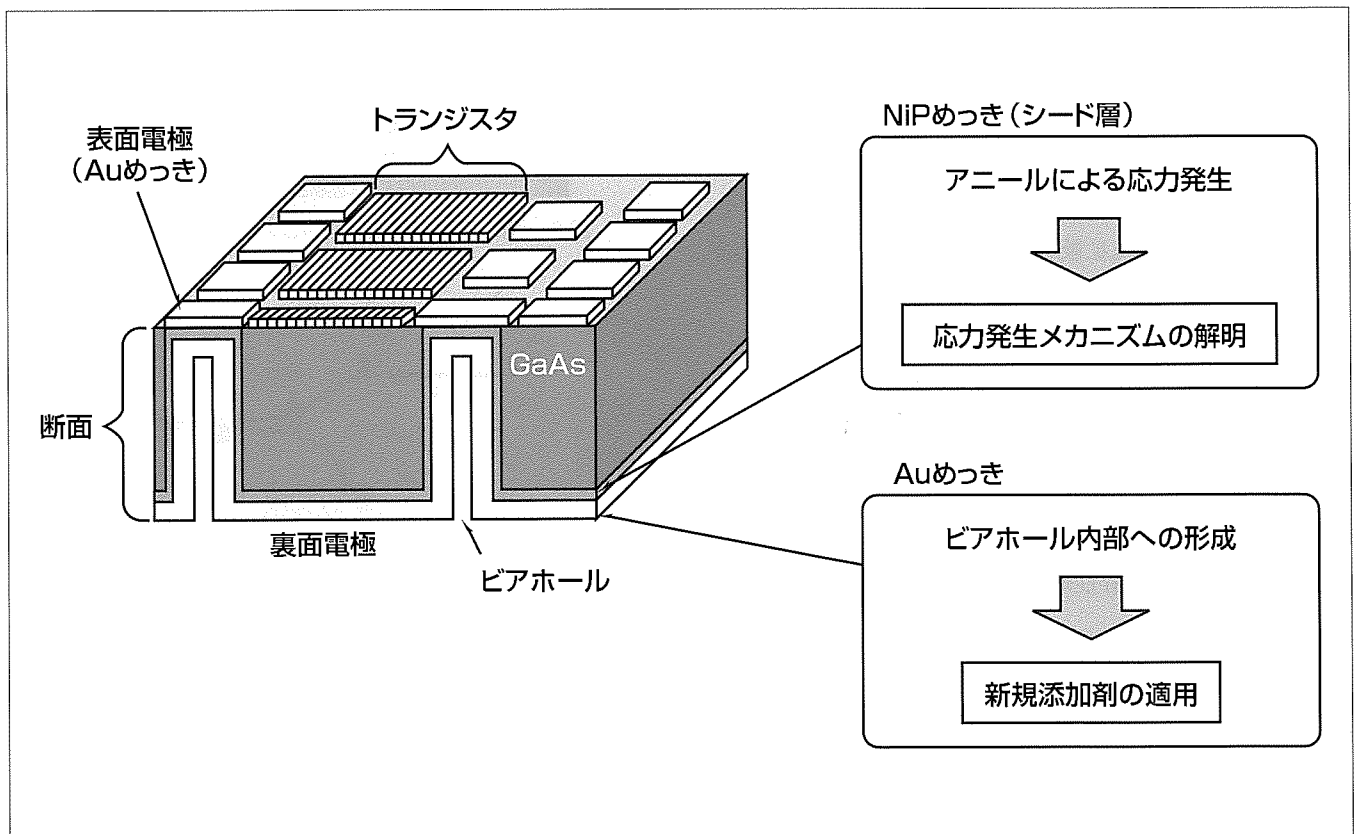
三菱電機では、化合物半導体の表面電極、裏面電極双方に、めっき膜を多く利用している。特に、化合物半導体では表面電極と裏面電極を接続する穴(ビアホール)構造を採用しており、裏面電極形成時にビアホール内部をメタライズする有効な方法としてめっき技術を採用している。このプロセスに対して当社ではシード層としての無電解NiPめっきを行ったのち、厚付けの電解Auめっきを行う方法を採用している。

本稿では、この無電解NiPめっきと電解Auめっきにつ

いて述べる。

無電解NiPめっきについては、アニールによって発生する応力がウェーハの反りを引き起こして問題となっている。今回、応力の発生メカニズムを明らかにし、ウェーハ反りの制御に向けた指針を得ることができた。

電解Auめっきについては、ビアホール内部へのめっき膜形成のためパルスめっきを行っているが、めっき時間が長いことが問題となっている。今回、新規添加剤の適用によってめっき時間1/2と大幅な短縮に成功した。



## 化合物半導体の裏面電極形成

化合物半導体チップでは、表面電極、裏面電極にAuめっきを使用している。特に、裏面めっきではビアホールと呼ばれる表面裏面貫通電極内部に電極を形成する際にめっき技術が不可欠である。当社では裏面電極形成時に、シード層としての無電解NiPめっきを使用し、アニールによる応力発生が問題になっている。裏面電極のAuめっきはビアホール内部への形成が課題となっている。

## 1. ま え が き

化合物半導体の配線、電極の形成で、めっき技術の果たす役割は大きい。当社では、表面電極、裏面電極双方に、めっき膜を多く利用している(図1)。化合物半導体では、表面電極と裏面電極を接続する穴(ビアホール)構造を採用しており、ビアホール内部メタライズの有効な方法は一般にめっき以外ない。本稿ではこのビアホール内部の電極形成における、シード層としての無電解めっきと、厚付けの電解Auめっきそれぞれの技術開発状況について述べる。

## 2. 無電解Niめっき

無電解めっきは、下地の材料(導電性、非導電性など)によらず、適切な前処理を施すことで形成が可能であり、かつ、凹凸の著しい形状部に対しても均一に安定した膜が形成可能である。高周波デバイスでは、著しい凹形状のビアホール部電極形成技術として無電解めっき膜を採用している。一般的に無電解めっき膜の基板との付着力を高めるためアニール処理などを実施しているが、当プロセスでは、アニールで生じる強い応力によるウェーハ反りが生産上の問題となっている。今回、アニールによる組成変化と応力について調査したので次に述べる。

### 2.1 GaAsへのNi拡散

4インチGaAsウェーハ(625 $\mu$ m厚)の片面に0.3 $\mu$ mのNiPめっき膜を成膜し、それぞれ50 $^{\circ}$ C、100 $^{\circ}$ C、150 $^{\circ}$ C、200 $^{\circ}$ C、250 $^{\circ}$ Cで4時間アニールを行ったサンプルを作成した。断面を確認したところ、NiPとGaAsの層間にNiGaAs拡散層を形成している(図2)。さらに、各アニール温度でのNiP層厚、NiGaAs拡散層厚のアニール温度依存性を図3に示す。100~150 $^{\circ}$ CでNiの拡散に伴いNiGaAs層厚の増加が観察されるが、150~250 $^{\circ}$ CではNiGaAs層厚は一定となり拡散現象が飽和したと考えられる。さらに、アニール温度と応力の関係の調査結果を図4に示す。ひっぱり応力は、実験に使用した4インチGaAsウェーハ(625 $\mu$ m厚)の反り量で定義する。ここで、温度の上昇に伴って引っ張り応力が上昇しており、図3の結果も考慮すると応力上昇とNiGaAs層の形成に依存性があることがわかる。

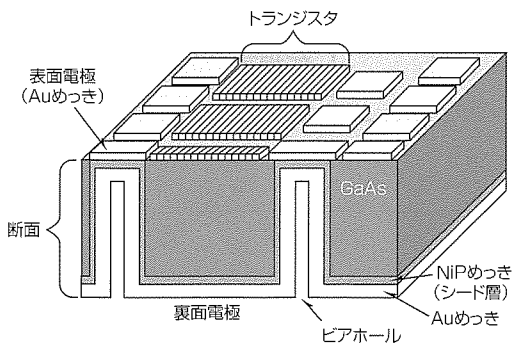


図1. GaAs系半導体デバイス断面斜視図

### 2.2 XRD解析

ここで、アニールによる膜質の変化を調べるため、XRD(X-Ray Diffraction Spectroscopy)の結晶性の評価を行った。X線源はCu-Kを用い、回折強度の2 $\theta$ 分布を図5に示す。31.6度、66.1度のピークはGaAs(100)基板である。As-depo、及び100 $^{\circ}$ Cでは44度を中心とするブロードなピークが一つ見られるが、アニール温度150 $^{\circ}$ C以上でいくつかのNiP結晶のシャープなピークに変化する。これは、NiPめっき膜が一様なアモルファスから、アニールによってNi<sub>7</sub>P<sub>3</sub>、Ni<sub>12</sub>P<sub>5</sub>の多結晶膜に変化したことを示す。また150 $^{\circ}$ C以上でGaAs(200)近傍にNi<sub>2</sub>GaAs(101)とみられるピークを観察できる。これはLahavらの報告<sup>(1)</sup>によると、GaAs基板(100)上に生成するエピタキシャルな結晶と考えられている。これら結晶性の変化が応力の発生に影響していると考えられる。

### 2.3 Ni拡散の制御による応力の抑制<sup>(2)</sup>

次にアニール前後におけるNiP膜及びNiGaAs膜のデプスオージェ分析を実施した(図6)。NiPの層からNiが

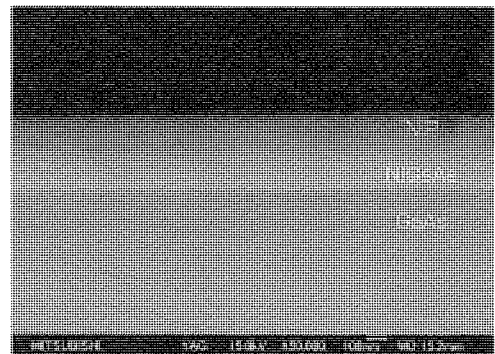


図2. NiPめっき膜断面(250 $^{\circ}$ C・4時間アニール後)

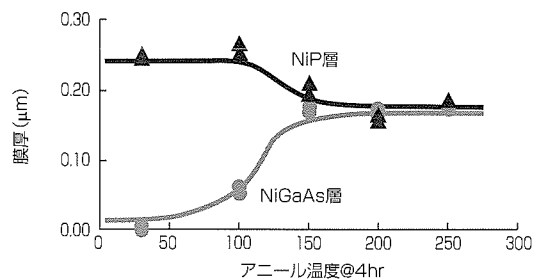


図3. NiP・NiGaAs層厚のアニール温度依存性

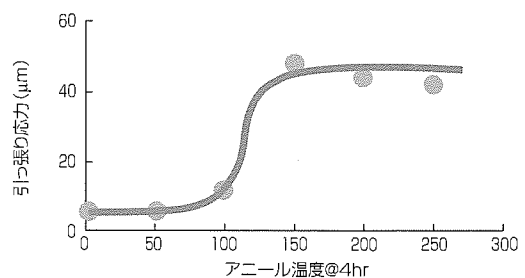


図4.引っ張り応力のアニール温度依存性

GaAs基板側へ拡散し、NiGaAs層ができている様子が分かる。ここで、NiP膜中のP組成に注目すると、アニールによって、P/Niの強度比が0.07から0.23に上昇している。これは、NiのGaAs側への拡散現象を意味する。この現象が、P組成の上昇によって拡散の進行が止まるものと仮定する。すなわち、As-depoのNiPのP組成を高くすることでNi拡散を抑制することを検討した。そこで、As-depoのP/Ni強度比を0.16まで高めたサンプルを作製し実験を行った。結果は表1のとおり、Ni拡散層であるNiGaAs層厚を2/3程度に抑え、応力も15%程度低く抑えることができた。ただし、NiGaAs層厚の減少に比べて応力の減少が少ないことから、応力の発生原因がNiGaAs層の生成のみではなく、2.2節でも述べたNiP層結晶化の影響があると考えられ、今後、このNiP膜起因の応力制御について更なる検討を行っていく。

### 3. 電解Auめっき

裏面電極形成には、前述の無電解めっき後に電解めっき

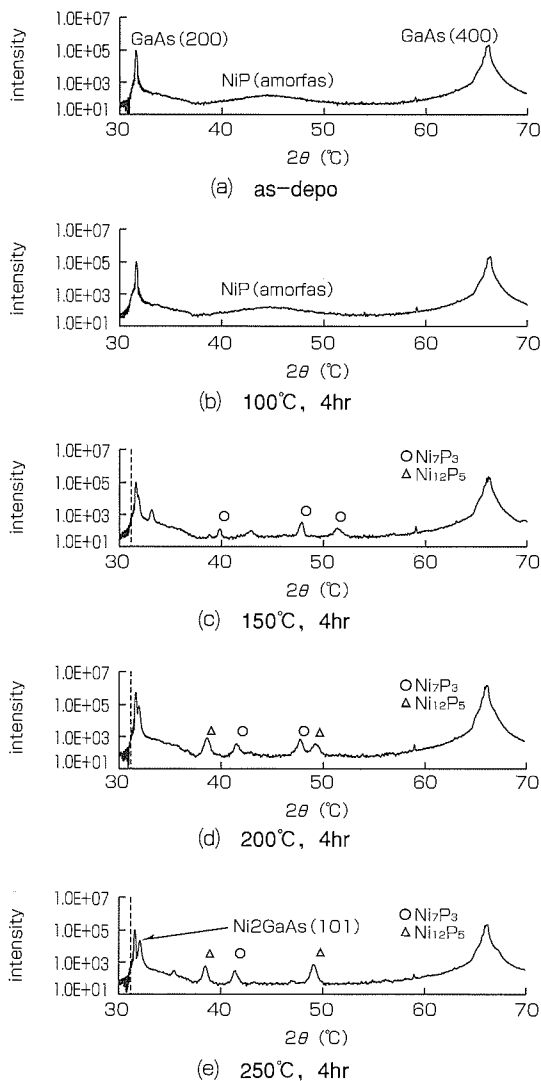
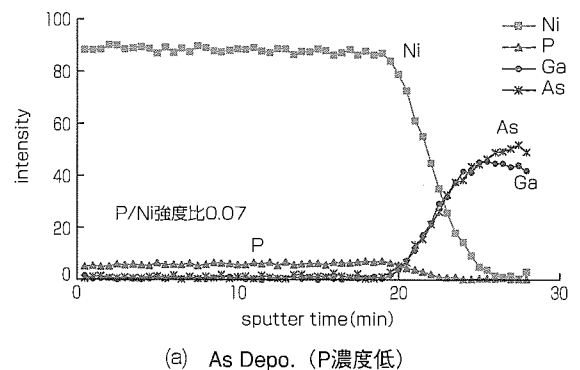
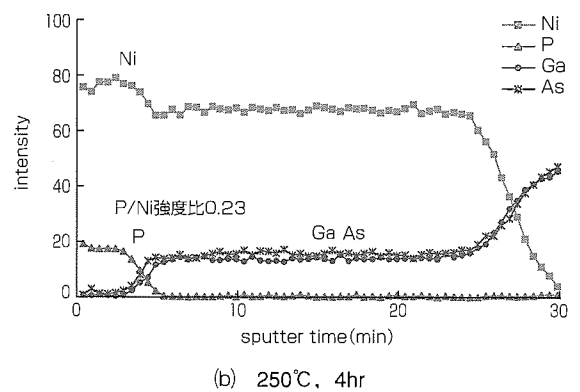


図5. XRD回折強度のアニール温度依存性

膜を成膜している。特に、凹形状を持つビアホールに対しては内部の被覆確保の方法としてパルスめっきを実施している。パルスめっきの概念図を図7に示す。直流電源では液循環の悪い凹部ではAuイオンが欠乏するため平面部に比べ成長が遅いが、パルス電源OFFの時間にめっき液のAuイオンが凹部に拡散するため、ビアホール内部に平面部と同等のめっき成長をすることが可能となる。しかし、パルス電流ON/OFF比を下げるとめっき時間が長く、成



(a) As Depo. (P濃度低)



(b) 250°C, 4hr

図6. アニール前後のめっき膜組成(デプスAES)

表1. 応力のP/Ni強度比依存性

P強度比 (P/Ni) *		膜厚			応力
As-depo	250°C / 4hr	as-depo	250°C / 4hr		
		NiP	NiP	NiGaAs	
0.07	0.23	0.29μm	0.06μm	0.35μm	44.5μm
0.16	0.24	0.29μm	0.17μm	0.21μm	38.2μm

\* NiP膜のAES(Auger Electron Spectroscopy)分析におけるPのNiに対する強度比

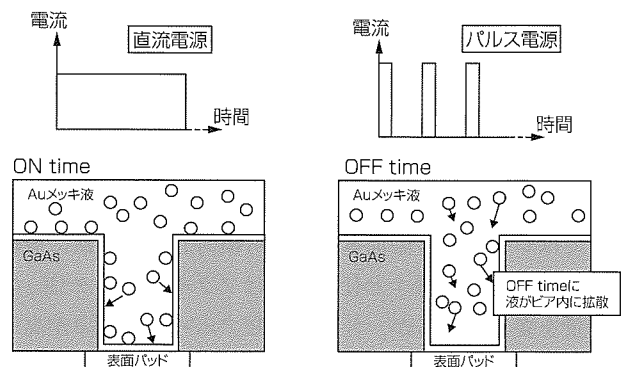


図7. パルスめっき

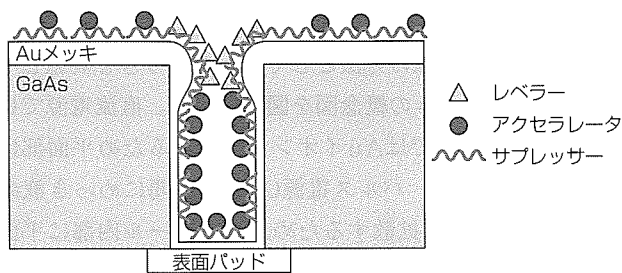


図8. めっき液添加剤の働き

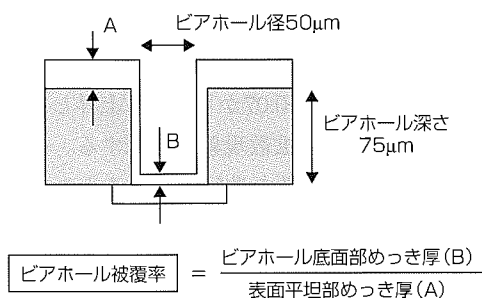


図9. ビアホール被覆率の定義

表2. Auめっき液添加剤実験仕様と結果

	従来仕様	仕様1	仕様2	仕様3
アクセラレータ(K)	0g/L	10g/L	20g/L	10g/L
レベラー		20g/L		40g/L
サブレッサー		30mg/L		
比重(°Be)	14.0	14.5	15.6	14.5
ビアホール被覆率	60%	83%	74%	80%

膜レートが低くなることが生産上大きな課題であった。今回、その対策としてめっき液の添加剤依存性について調査し改善した内容を次に述べる。

### 3.1 めっき液の改良

凹形状にめっきを行うためのめっき液の添加剤にはアクセラレータ、レベラー、サブレッサーがある。図8のように、アクセラレータは表面に吸着して析出効率を上げる効果があり反応性の悪い部位に多く吸着してめっき成長を促す作用がある。逆にサブレッサーとレベラーはめっき液中のAuイオンがめっき表面で電荷交換することを阻害する働きがあり、表面に吸着することでめっき成長が抑制される。サブレッサーは広く平面に作用しレベラーは凸部の電解が集中した部分に作用する(詳しくは参考文献(3)を参照)。これらは、電解Cuめっきでは一般的に使用されているが、電解Auめっきでは理論的に確立されておらず、その種類も少ない。ただ、Auめっき添加剤にも、Cuめっきの添加剤に近い働きをするものが徐々に開発されてきており、今回、新アクセラレータ(K)の添加とレベラー添加比率の調整によるめっき性改善を検討した。

### 3.2 添加剤改良結果

添加剤の実験仕様とその結果を表2に示す。ここで、ビアホール被覆率は図9のように定義し、表面平坦(へいたん)部めっき厚に対するビアホール底面部めっき厚の比率で定義しており、比率が高いほどステップカバレッジが良好であることを示す。従来仕様に比べてアクセラレータ(K)の添加によってビアホールの被覆率は60%から、74~83%に大幅に改善した(パルス電流ON/OFF比は0.02)。仕様3ではレベラーの添加量の増加も検討したが、逆に被覆率は減少した。仕様1と仕様2ではアクセラレータ(K)の添加量を変えているが、仕様1でビアホール被覆率が高い。これは、仕様2でアクセラレータを増加したことで比重が

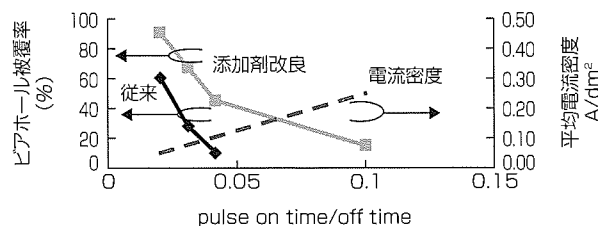


図10. ビアホール被覆率の改善結果

増加したために粘性が上昇し、ビアホール内部へのAuイオンの供給が悪くなったと推測される。以上の結果から、仕様1を改良めっき液として採用した。めっき液の改良前後におけるビアホール被覆率のパルス比依存性を図10に示す。3章冒頭で述べたとおり、横軸のパルス比が高いほど平均電流密度が高く、めっき時間は短縮できる。今回、同じビアホール被覆率で従来と改善後を比較し、どのポイントでも電流密度が2倍以上に改善した。例えば被覆率60%で電流密度を比較すると、従来条件は0.05A/dm<sup>2</sup>程度であるが、改良後は2倍の0.1A/dm<sup>2</sup>程度に上昇し、めっき時間にして1/2と大幅に改善した。

## 4. む す び

化合物半導体の裏面電極に有効な無電解NiPめっきと電解Auめっきの技術開発を行った。無電解NiPめっきの応力の発生メカニズムを明らかにし、ウェーハ反りの制御に向けた指針を得ることができた。電解Auめっきの添加剤の改良によってビアホールへのめっき時間を1/2以上に改善した。

## 参 考 文 献

- (1) Lahav, A., et al.: Interfacial reactions between Ni films and GaAs, J. Appl. Phys., **60**, No.3, 991~1001 (1986-8)
- (2) 西澤弘一郎, ほか: GaAs基板に対するNiP成膜時のニッケルの拡散機構: 応用物理学会2006年秋季第67回学術講演会 (2006)
- (3) 近藤和夫編著: 初歩から学ぶ微小めっき技術-多彩な応用分野を開拓, 工業調査会, 46 (2004)

# 高周波・光デバイス用パッケージと実装技術の動向

高木晋一\*

Trend of Package and Jisso Technology for High Frequency and Optical Device

Shinichi Takagi

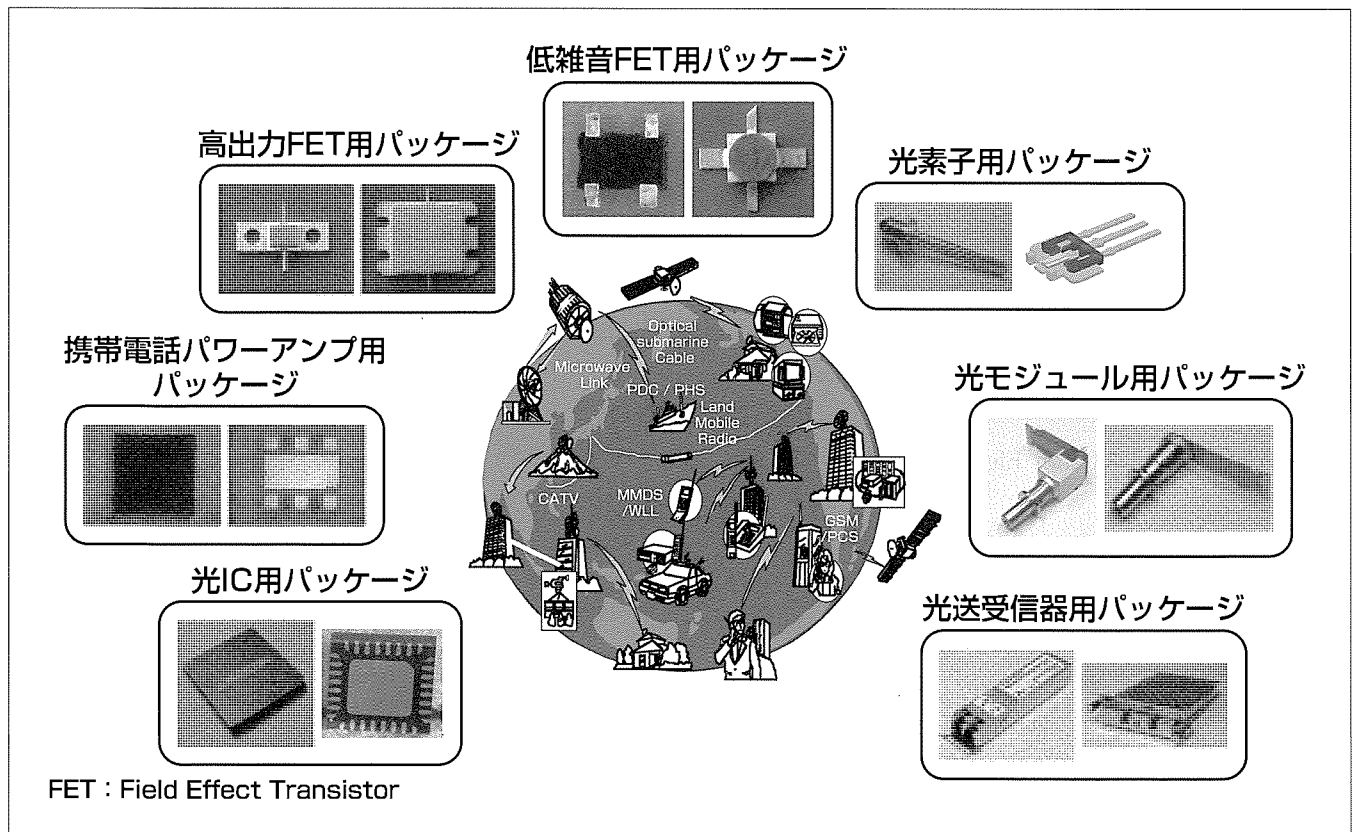
## 要旨

高周波・光デバイスは、光通信、移動体通信、衛星通信等の情報通信、DVD(Digital Versatile Disk)等の情報処理用デバイスとして、今日のITシステムを支えるキーデバイスである。高周波・光デバイスの用途、使用環境・目標品質、適用周波数・出力等は多岐にわたるが、三菱電機では、これらを広くカバーする製品群をサポートしている。

シリコン半導体の大半が樹脂モールドパッケージで構成されているのに比べ、高周波・光デバイスでは、化合物半導体を持つ高周波特性等の利点を生かし、その信頼性を向上させるため、パッケージの構造・構成材料、必要とされる実装技術は多種多様である。当社では、それぞれのデバイスに最適化したパッケージと実装技術を開発し、量産している。

また、シリコン半導体の分野では、モノリシックな集積化が進行し、いわゆるSoC(System on Chip)によってチップの付加価値が飛躍的に上昇したが、化合物半導体の分野では、集積化はモジュール化によって実現される。いわゆるSiP(System in Package)である。また、量産が進めば、製品コストに占めるアセンブリの割合が大きくなるのが通例である。したがって、高周波・光デバイスにおけるパッケージと実装技術の役割は、製品の競争力を左右する決め手として極めて重要である。

激しい競争に勝ち残っていくために、高機能化・高集積化・小型化・低コスト化への対応は不可欠であり、他社との互換性の制約下、差別化に向けたパッケージと実装技術の開発を行っている。



## 高周波・光デバイス用パッケージ

高周波・光デバイスは、今日のITシステムを支えるキーデバイスである。その用途、使用環境・目標品質、適用周波数・出力等は多岐にわたるが、当社では、これらを広くカバーする製品群をサポートし、それぞれのデバイスに最適化した多種多様なパッケージと実装技術を開発し、量産している。

### 1. ま え が き

高周波・光デバイス用パッケージは、デバイスの用途、使用環境・目標品質、適用周波数・出力等によって、構造・構成材料が大きく異なる。また、製造方式も大きく異なるため、必要とされる実装技術も多種多様である。アセンブリコスト(材料費+加工費)や生産数量でみても約1,000倍の開きがあり、個々のデバイスにおける最適化が不可欠である。本稿では、主要デバイスごとのパッケージと実装技術の動向について述べる。

### 2. 高出力FET用パッケージ

高出力FET(Field Effect Transistor)デバイスは、無線通信、通信衛星、携帯電話基地局等の送信部に使用されており、高出力、低ひずみ・高効率、高信頼性が要求される。図1に高出力FET用パッケージを示す。このパッケージは、ベース基板、フレーム、フィードスルー、リード、キャップで構成され、キャップをフレームにはんだ付け又はシーム溶接することでチップを気密封止している。

動向としては、①高出力化、②低コスト化がある。①については、チップからの高放熱化のため熱伝導率が高く、かつ、低応力化のため内部実装される整合回路基板に近い線膨張係数を持つベース基板材料を選定する必要がある。現在、Cu-Moクラッド材やCuW等を採用しているが、より高い熱伝導率を持つ材料や低応力化実装技術が必要である。②については、チップ及び整合回路基板の実装自動化がキーである。チップが薄く、市販の装置ではチップが割れるため、ウェーハ分離後のピックアップ装置、自動ダイボンド装置を開発した。更なる低コスト化としては、あとで述べるQFN(Quad Flat Non-leaded Package)の高出力化対応パッケージへの移行がある。

### 3. 低雑音FET用パッケージ

低雑音FETデバイス(High Electron Mobility Transis-

tor: HEMT)は、衛星放送受信アンテナに使用される。高周波特性とコストの観点から2つのパッケージに大別され、用途ごとに最適なパッケージを開発し量産している。ロードマップを図2に示す。

12GHz初段用デバイスではGs(利得)、NF(雑音指数)等の高周波特性が重要視される。このため、チップ周辺の寄生容量を低減する必要がある、中空( $\epsilon_r = 1$ )構造が不可欠である。従来、高周波特性と低コスト化を目的にリードレスセラミックパッケージMLCP(Mitsubishi Leadless Ceramic Package)を採用していたが、近年、客先での実装の容易性からリード付きが要求されており、新たに図3に示すリード付きプリモールドパッケージを開発した。構成をシンプルにし、かつ、フレームあたりの取れ数を多くすることで低コスト化を実現するとともに、信号線のリードを短くする等して高周波特性もリードレスのMLCPと同等とした。

製造方式は、マトリックス状にパッケージを配置したフレームに、チップをダイボンドし、ワイヤボンドを行い、その後個片のキャップに接着剤を塗布し、パッケージに搭載することで封止し、最後にリードカットを行うシンプルな工程とした。

次に、12GHz後段用デバイスは、高周波特性よりもコストが重要視される。そこで、図4に示す4PFパッケージ(4 Pin Flat package)を開発した。このパッケージでは、モールド樹脂( $\epsilon_r \sim 4$ )で全体を封止し、リード部のイン

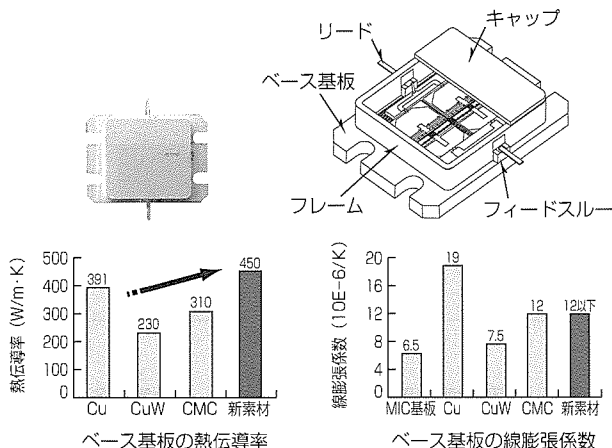


図1. 高出力FET用パッケージの構造

用途	パッケージ構造
20GHz 初段用	MLCP → New Micro-X
12GHz 初段用	Micro-X → MLCP → Premold
12GHz 後段用	Micro-X → MLCP → 4PF

図2. 低雑音FET用パッケージのロードマップ

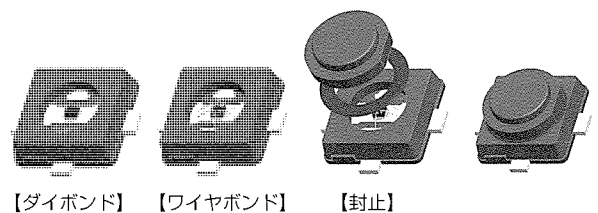


図3. リード付きプリモールドパッケージの製造方式

ダクタンスを低減するためにフラットリード形状を採用した。特徴は製造方式にあり、従来の短冊型リードフレームではなく、フープフレームという連続したフレームを用い、ダイボンダからモールドまでを一貫生産する。これによって、大幅な低コスト化を実現した。

また最近、後段用デバイスを初段用に使用するセットメーカーが増えており、高周波特性の向上が要求されている。これに対応するため、チップ直上に低誘電率樹脂膜( $\epsilon_r \sim 2.5$ )を形成し高周波化を達成した製品を開発した。

#### 4. 携帯電話パワーアンプ用パッケージ

携帯電話パワーアンプ用パッケージの構造を図5に示す。基板の上に、チップと、コンデンサやインダクタ等の受動部品を複数個搭載したMCM(Multi Chip Module)と呼ばれる構造が主流である。基板にはガラスエポキシ多層基板を使用し、受動部品とともに整合回路を構成している。またパッケージの封止方式として従来の金属キャップ方式に代わり、コストの低い樹脂封止方式を採用している。

最近の技術動向としては、小型、薄型化に加えて、多機能化がキーワードとなっており、パワーアンプ周辺部品の内蔵化と、異なる周波数帯域や通信方式に対応するマルチ化が求められている。それに伴い、チップを含む搭載部品点数や電気的な配線のためのワイヤ本数が大幅に増加し、一旦3mm角まで小型化が進んだパッケージサイズは拡大傾向にある。これを抑制するため、一部機能のチップへの取り込み(オンチップ化)や基板への内蔵化、部品の小型化、高密度実装技術の開発等を進めているが、いかにコストを抑えながらこれらを実現するかが、最大の課題である。

#### 5. 光素子用パッケージ

光素子用パッケージの主流は $\phi 5.6\text{mm}$ CANである。今

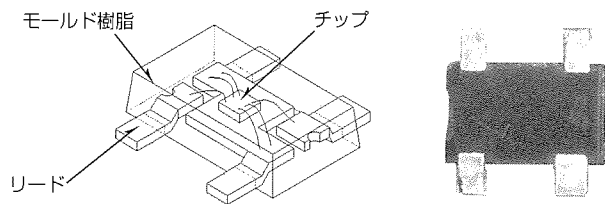


図4. 4 PFパッケージの構造

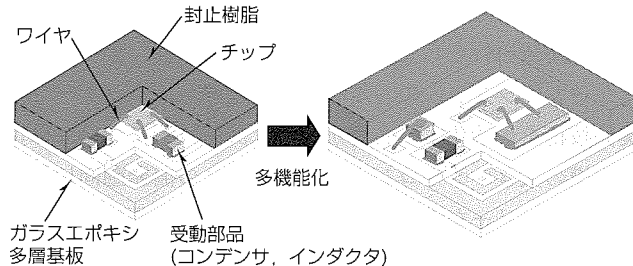


図5. 携帯電話パワーアンプ用パッケージの構造

後 $\phi 3.8\text{mm}$ CAN等更に小型化が進むと考えており、高出力化するLD(Laser Diode)からの高放熱化のためのパッケージ設計、材料開発、さらには高密度実装を実現するための装置開発が重要である。光通信では、高い繰り返し精度のダイボンダを開発し量産している。また、自動光軸調心プロジェクト溶接によって、レンズ付きキャップの高精度位置決めと気密封止を同時に実現している。情報処理用では、低コスト化とノートパソコン等の低背化に対応するため、図6に示すキャップレス(気密封止レス)構造のウルTRASリムパッケージと、更なる低コスト化のためのモールドフレームパッケージの量産を行っている。実装技術としては、光出力350mWの長共振器対応のチップ分離技術、ダイボンダ技術が重要である。

#### 6. 光モジュール用パッケージ

光モジュール用パッケージのロードマップを図7に示す。CANパッケージを使用する同軸タイプでは、レセプタクル構造のTOSA/ROSA(Transmitter/Receiver Optical Sub-Assembly)が主流である。10Gbps用では、従来、カスタマイズした高価なCANを使用していたが、高密度実装技術等によって、汎用CANによる小型化、低コスト化を実現した。

セラミックフィードスルー付き箱型タイプでは、光送受信器への実装面積を低減するため、一方向からの電気信号取り出しを可能にしたMini-Cooled TOSAを開発した。搭

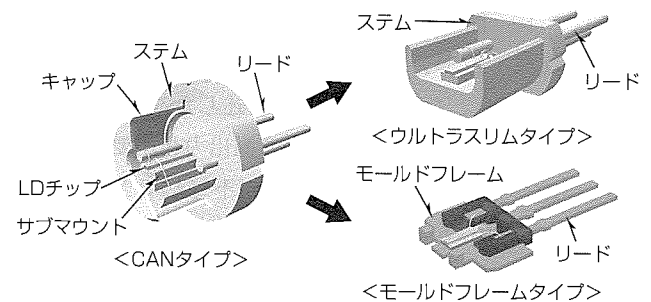


図6. ウルTRASリムとモールドフレームの構造

	2005	2006	2007	2008
40Gbps			EML	PD/TIA
10Gbps	DFB-TOSA FP-TOSA PD/APD-ROSA Cooled EML-TOSA Cooled EML-TOSA (DWDM)	汎用CAN	汎用CAN	FPC Receptacle Mini-cooled TOSA
4Gbps FC	DFB-TOSA (FP-TOSA)			
2.5Gbps	DWDM Cooled DFB-TOSA			Mini-cooled TOSA

図7. 光モジュール用パッケージのロードマップ

載するペルチェウラ，チップキャリア，レンズ等の小型化を行い，容積0.24cc((D) 8 × (W) 6 × (H) 5 (mm))と従来比で約1/10とした。また，パッケージ内外にFPC (Flexible Printed Circuit)を採用することで，高周波特性向上，消費電力低減，実装性向上を実現した。

光モジュールでは，一般的なデバイスに要求される，高周波，機構，熱に光の概念が加わるため，パッケージ最適化の難易度が更に高くなる。また，光軸調心時とNd (Neodym) : YAG (Yttrium Aluminum Garnet) レーザによる溶接時の位置ずれや，はんだ接合部の寸法安定性等にサブミクロンの精度が要求される等，特殊な実装技術も必要である。

### 7. 光IC用パッケージ

従来のQFP (Quad Flat Package) では，外部リードが長く，かつ，ワイヤを短くできないため，高周波特性が出ない，放熱性が悪い等の理由によって，リードレスでかつ裏面のダイパッドが露出し，直接チップの熱を実装基板に放熱できる構造であるQFNに移行している。QFNは，図8に示すように，マトリックス状のリードフレームにチップをAgペースト樹脂でダイボンズし，ワイヤボンズ，一括トランスファーモールドを行い，最後にダイサーで個片化する製造方式をとる。

このQFNは，一種類のモールド金型でどのようなピン数にもリードフレームのデザイン変更のみで対応できる，リード加工金型が必要ない等の利点があり，パッケージの開発コスト，開発工期を大幅に削減・短縮できるため (QFPの1/3~1/5)，今後のモールドパッケージの主流と位置付けている。なお，最近では前述した高出力FETデバイスへの適用拡大を含め，更なる高出力化が要求されており，Agペースト樹脂では放熱性が不足してきている。そこで，AuSnはんだを用いた実装技術をマトリックス状のリードフレーム対応で開発した。リードフレームのめっき構成とチップの裏面メタライズの膜構成を最適化することで，AuSnはんだ接合部を高融点化することによって，高放熱でかつ高品質なQFNを実現した。

### 8. 光送受信器用パッケージ

海外競合メーカーの台頭によって低コスト化競争が激化している。高価な切削部品について，ダイカスト化，板金化，部品点数削減を行い，かつ，ガスケットやグリース等を最適化し，送受間干渉，電磁ノイズ (EMC) 対策及び放熱対策を行うことで，性能を維持しつつ小型化・低コスト化を図っている。また，光コネクタ及び電気コネクタの着脱簡易化も要求されている。そのため，従来のピグテール構造 (Transponder) からレセプタクル構造 (SFP (Small Form Factor Pluggable)，XFP (10 Gigabit Small Form

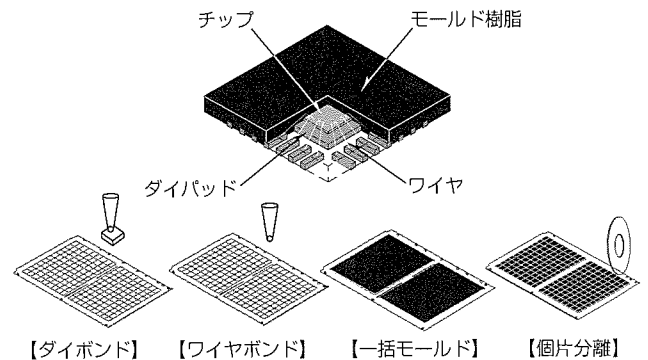


図8. QFNの製造方式

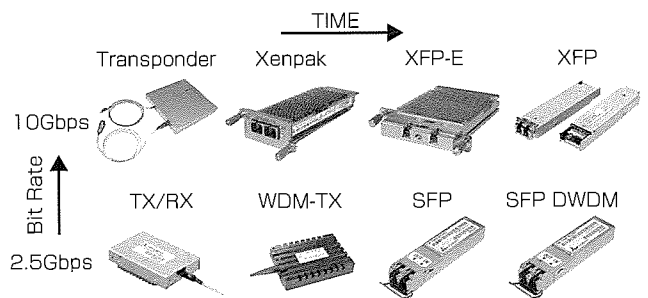


図9. 光送受信器用パッケージのロードマップ

Factor Pluggable)への移行が進み，光モジュール実装時の過剰拘束回避，Wiggle特性と呼ばれる光コネクタへの横荷重耐性，及び客先実装基板との容易かつ強固なラッチ機構が新たな開発課題となっている。

光送受信器用パッケージのロードマップを図9に示す。通信機器メーカーからは，高機能化に加えて，伝送距離，伝送速度，波長ごとの多岐にわたるラインアップが要求されている。MSA (Multi Source Agreement) という他社との互換性の制約下，市場に遅延なく参入し，最小のリスクで最大の利益を享受するため，XFP-E (Extended) のMSAを当社自らが策定し，市場要求と設計根拠を明確にした上でパッケージの開発を行っている。

### 9. む す び

高周波・光デバイスにおけるパッケージと実装技術の役割は，製品の競争力を左右する決め手として極めて重要である。激しい競争に勝ち残っていくために，高機能化・高集積化・小型化・低コスト化への対応は不可欠であり，他社との互換性の制約下，差別化に向けたパッケージと実装技術の開発を行う必要がある。このためには，チップ・パッケージ・システムの各階層を深く理解し，パッケージと実装技術を最適化する必要がある。汎用技術については市場規模の大きいシリコン半導体デバイスの開発動向に注意し，タイムリーな導入を図る一方で，専用技術については高周波・光デバイス独自のパッケージと実装技術のロードマップを策定し，実現することが重要である。





# 特許と新案\*\*\*

三菱電機は特許及び新案を有償開放しております

有償開放についてのお問合せは  
三菱電機株式会社 知的財産渉外部  
電話(03)3218-9192(ダイヤルイン)

電流型インバータ回路，電流型論理回路，電流型ラッチ回路，半導体集積回路，  
電流型リング発振器，電圧制御発振器及びPLL回路 特許第3519143号(特開平08-148983)

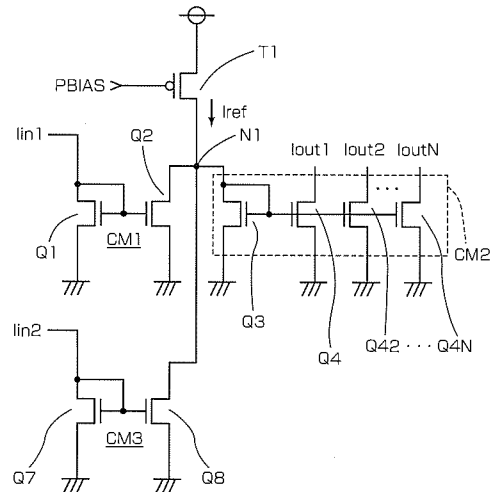
発明者 近藤晴房，野谷宏美

この発明は，高速かつ低消費電力を特徴とした電流モードを用いた論理回路，その応用であるラッチ回路，リング発振器，及び，PLL回路に関するものである。

従来のCMOS論理回路は電圧モードで動作するため，信号は電源～GND間のフルスイングを基本としており，振幅が大きく，浮遊容量を考慮に入れた場合，その充放電にかかる時間が遅延と電力消費の主要部分を占めるという問題があった。

この発明では，カレントミラー(CM1～3)と定電流源(T1)を基本要素として，定電流源からの電流の差し引きを利用して論理回路を構成したため，低電圧振幅で動作し，高速かつ低消費電力を実現できる。また，カレントミラーの特質を生かして容易に多出力を得ることも可能である。基本論理ブロックであるインバータを多段接続すればリング発振器を得ることも容易で，かつ位相比較器を電流モードで構成する例も示しており，高速なPLLを提供することができるなど，広範な応用が期待される。

図は，NOR論理の構成例である。入力 $I_{in1}$ ， $I_{in2}$ のいずれかに電流が流れる(論理1)場合，定電流源T1からの電流は入力側で消費され，出力 $I_{out1} \sim I_{outN}$ には電流が流れない(論理0)ため，NORになっている。



## 半導体レーザ 特許第3857294号(特開2006-165513)

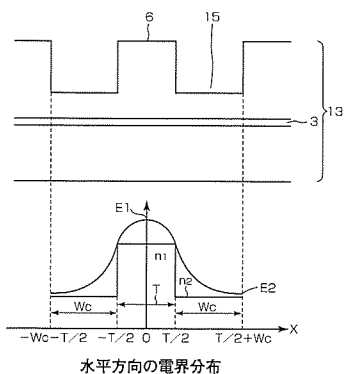
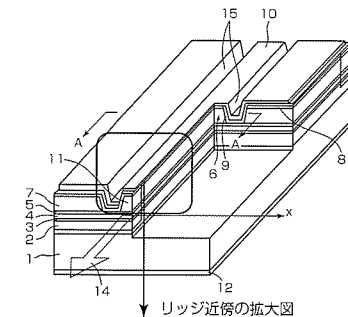
発明者 山口 勉，西田武弘，西口晴美，多田仁史，吉田保明

この発明は，光ディスクシステム又は光通信等に用いられるリッジ構造型の半導体レーザに関するものである。従来のリッジ構造の半導体レーザでは，光出力の変化に伴い水平方向の光分布(遠視野像)の強度中心及び形状が変動し，安定したビーム特性が得られないという問題があった。

この発明では，リッジ構造レーザのリッジ部をダブルチャンネル型とするとともに，そのチャンネル幅が，次の式を満たすようにしたことが特徴である。

$$0.0001 \leq \frac{\text{チャンネル端の電界強度} E2}{\text{リッジ中央の電界強度} E1} \leq 0.01$$

この発明によって，簡便な構造で電流--光出力特性を劣化させることなく，光出力によらずに安定したビーム特性を得ることができる。



T: リッジ幅 Wc: チャンネル幅  
n1: リッジ等価屈折率 n2: チャンネル部等価屈折率  
E1: リッジ部中央の水平方向の電界強度  
E2: チャンネル端の水平方向の電界強度



# 特許と新案\*\*\*

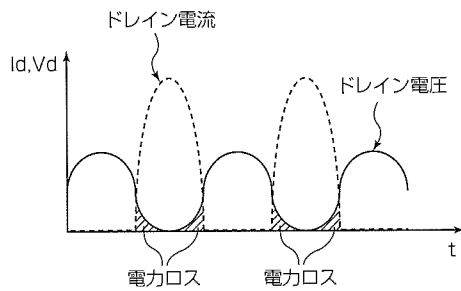
三菱電機は特許及び新案を有償開放しております

有償開放についてのお問合せは  
三菱電機株式会社 知的財産渉外部  
電話(03)3218-9192(ダイヤルイン)

## 高周波電力増幅器 特許第3888785号 (特開2000-106510)

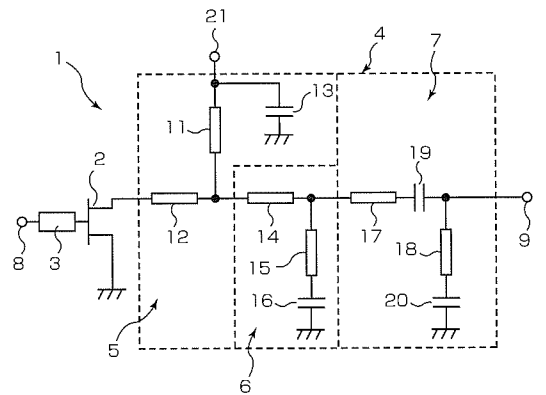
この発明は、高周波増幅用の半導体増幅器、特に移動通信用機器やマイクロ波帯通信機器等に使用する高効率増幅器に関するものである。

従来、高効率の高周波電力増幅器としてB級増幅器が知られている。しかしB級増幅器ではドレイン電圧は正弦波的な変化をするがドレイン電流は半波整流された波形であるため、ドレイン電流が0以上のときにドレイン電圧が0以上である場合、電力ロスが発生して効率の低下が生じるという問題があった。



発明者 大田 彰, 井上 晃, 平間哲也  
この発明では基本波以外の奇数次高調波に対するインピーダンスが十分に小さく(短絡負荷), 偶数次高調波に対するインピーダンスを十分に大きく(開放負荷)することで、電力ロスを小さくすることができ、効率を向上させることができる。

図はドレインバイアス線路11に奇数次高調波のインピーダンス調整機能を兼用させた例で小型化が要求される移動通信用電力増幅器に適用した例である。



11: ドレインバイアス線路 12,14,15,17,18: 信号線路

### 〈本号記載の商標について〉

本号に記載されている会社名, 製品名はそれぞれの会社の商標又は登録商標である。

### 〈次号予定〉三菱電機技報 Vol.82 No.7 特集「企業・社会の発展を支えるITソリューション」

<b>三菱電機技報編集委員</b> 委員長 杉山 武史 委員 小林智里 増田正幸 滝田英徳 岩崎慎司 糸田 敬 世木逸雄 江頭 誠 河合清司 長谷勝弘 安井公治 逸見和久 光永一正 河内浩明 橋高大造 事務局 園田克己 本号取りまとめ委員 山下純一郎	<b>三菱電機技報 82巻6号</b> 2008年6月22日 印刷 (無断転載・複製を禁ず) 2008年6月25日 発行 編集人 杉山 武史 発行人 園田 克己 発行所 三菱電機エンジニアリング株式会社 e-ソリューション&サービス事業部 〒102-0073 東京都千代田区九段北一丁目13番5号 日本地所第一ビル 電話 (03)3288局1847 印刷所 株式会社 三菱電機ドキュメンテクス 発売元 株式会社 オーム社 〒101-0054 東京都千代田区神田錦町三丁目1番地 電話 (03)3233局0641 定 価 1部945円(本体900円)送料別
<b>三菱電機技報 URL</b> 三菱電機技報に関するお問い合わせ先	URL <a href="http://www.mitsubishielectric.co.jp/corporate/giho/">http://www.mitsubishielectric.co.jp/corporate/giho/</a> URL <a href="http://www.mitsubishielectric.co.jp/support/corporate/giho.html">http://www.mitsubishielectric.co.jp/support/corporate/giho.html</a>
英文季刊誌「MITSUBISHI ELECTRIC ADVANCE」がご覧いただけます	URL <a href="http://global.mitsubishielectric.com/company/rd/advance/">http://global.mitsubishielectric.com/company/rd/advance/</a>

## 携帯電話向け送信用小型電力増幅モジュール

近年の携帯電話サービスの多様化・高度化にはめざましいものがある。カード決済機能や、地上波デジタルテレビ、あるいは音楽／動画情報のような大容量のデータを取り扱う機能の進歩が著しい。特に音楽や、動画のような大量のデータを扱うため、高速・大容量のデータ通信方式が普及しはじめている。一方、端末デザインに対するユーザーの関心はますます高まっており、このため、端末メーカーは0.1mm単位の小型・薄型化を実現するため、構成部品点数の削減努力と、部品の小型化要求を強めている。

今回三菱電機は、市場における携帯電話端末の小型化に貢献するために、実装面積を従来比<sup>(注1)</sup>約6割以下となる小型電力増幅器を開発した。当社独自の携帯電話用モジュール設計技術と、MMIC(Microwave Monolithic IC)設計技術を融合し、整合回路を構成するチップ部品の一部をMMICに内蔵することで、チップ部品の点数を従来比で約4割削減し、従来品と同等の性能を維持しながら従来比約6割以下となる実装面積3.0mm×3.0mmを実現した。

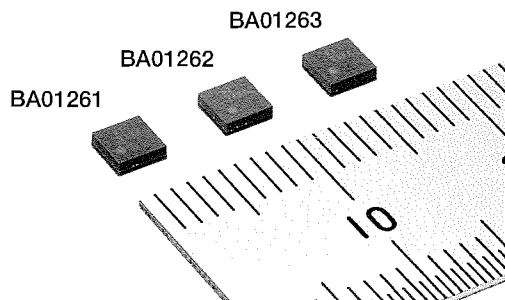
また、従来品では、整合回路をセラミックス基板上に構成していたが、今回、樹脂基板を採用することで、当社従来比で約16%薄い、製品高さ1.0mm(標準)を実現した。

ここではW-CDMA(Wide-band Code Division Multi-

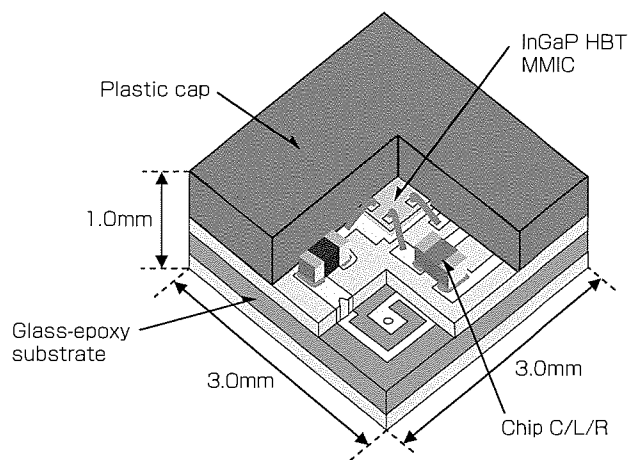
(注1) BA01235/36シリーズとの比較による。サイズは4.0mm×4.0mm×1.2mm

BA01261/BA01262/BA01263の仕様

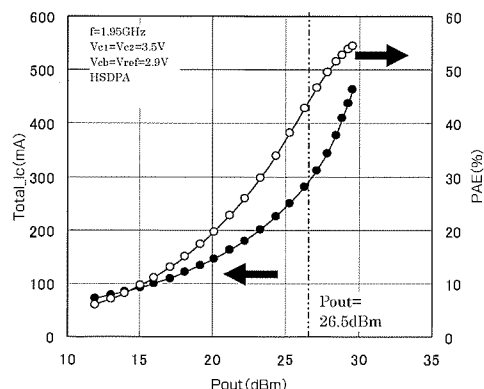
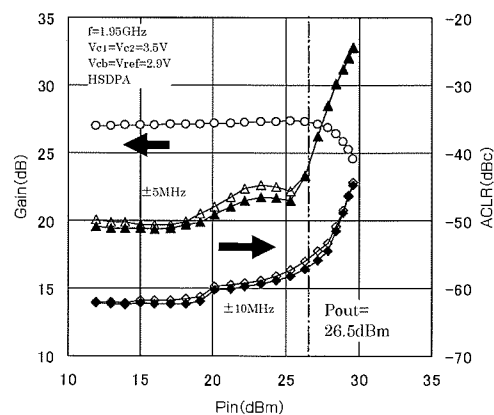
型名	BA01261	BA01262	BA01263
動作周波数	824~849MHz	1920~1980MHz	1750~1785MHz
動作電圧	Vc1=Vc2=3.5V, Vcb=Vref=2.9V		
アイドル電流	39mA(標準)	39mA(標準)	39mA(標準)
動作電流	313mA(標準)	290mA(標準)	283mA(標準)
動作効率	40%(標準)	43%(標準)	44%(標準)
高周波特性	電力利得 Gp=27.5dB 隣接チャンネル漏洩(ろうえい)電力±5MHz離調 ACLR±5=-42dBc 隣接チャンネル漏洩電力±10MHz離調 ACLR±10=-55dBc		



ple Access), 特にHSDPA(High Speed Downlink Packet Access)に対応した例を示した。BA01261はBand V(824~849MHz帯), BA01262はBand I(1920~1980MHz), BA01263はBand IX(1750~1785MHz)で動作する電力増幅器であり、それぞれ40%以上の動作効率を示し、HSDPA対応の携帯電話に好適である。



BA01261/BA01262/BA01263の構造の概略



BA01262の特性

住 所: 〒100-8310 東京都千代田区丸の内2-7-3 (東京ビル)

会社名: 三菱電機株式会社 お問い合わせ先: 半導体・デバイス事業本部 半導体・デバイス第二事業部 高周波光デバイス営業第一部  
携帯PA営業課 TEL (03) 3218-2980