

ベースバンド変復調LSIの低消費電力化技術

Low Power Technology of Base-band Modem LSI for W-CDMA Mobile Phone

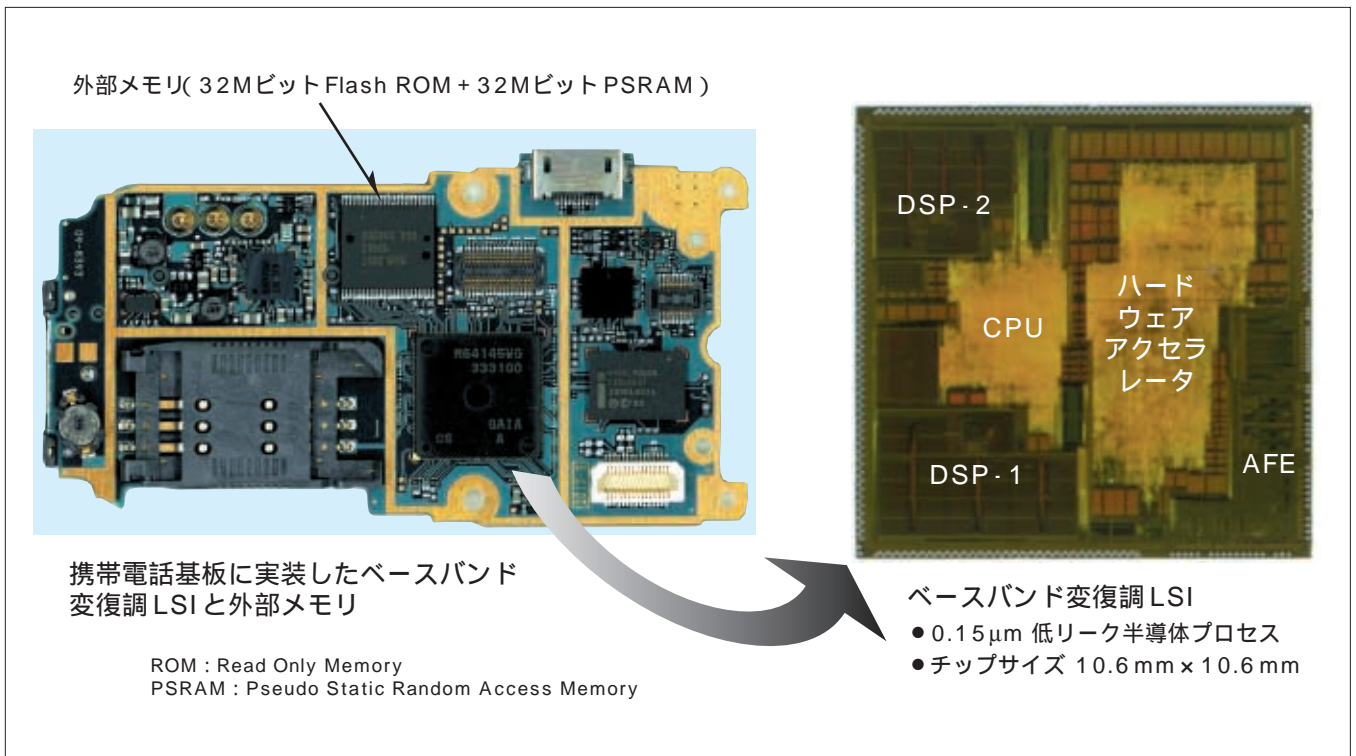
Masayuki Yamamoto, Kazuaki Ishioka, Ryosuke Takeuchi, Kohji Kawamoto

要旨

W-CDMA(Wideband-Code Division Multiple Access)携帯電話機向けに、低消費電力なベースバンド変復調LSIを開発した。D900iに適用し、音声/テレビ電話の連続通話時間は約170/90分、静止/移動時の連続待受時間は約550/420時間を達成している。このLSIは、D2101Vに適用したベースバンド変復調LSIチップセットと同様なアーキテクチャを採用し、低消費電力化を課題として最適化設計を行った。このLSIには0.15 μ mの低リーク半導体プロセスを用い、10.6mm角のシリコンチップ上に、AFE(Analog Front End)、CPU(Central Processing Unit)、2個のDSP(Digital Signal Processor)、及びハードウェアアクセラレータを集積した。そのチップを15mm角、513ボールのFBGA(Fine pitch Ball Grid Array)パッケージに搭載し、外部メモリ(32MビットのFlash ROMと32MビットのPSRAMをスタック搭載)と2パッケージでW-CDMA携

帯電話機のベースバンド変復調処理が実現できる。

通話時間の伸延のため、①各機能のアルゴリズムや必要メモリ量の最適化によるハードウェア規模の削減(1チップに入る量に)、②各回路へのクロックゲーティング手法の積極的な適用による回路動作時間の短縮、③最適な半導体プロセスの利用によるLSI内部電源電圧の低減(1.8Vから1.5Vへ)、などを行い通話電流を削減した。この結果、従来は通話電流の約35~40%(200mA)を占めていたベースバンド変復調処理の動作電流を85%削減した。待受時間の伸延にはさらに、④通信制御の待受処理においてソフトウェアの工夫により処理時間を短縮し、従来は待受電流の60%以上(7mA)を占めていた通信制御の動作電流を90%削減、⑤LSI内部電源の部分的なOn/Off動作によるリーク電流の削減(約半分に)、などを行い待受電流を削減した。



携帯電話基板に実装したベースバンド変復調LSIと外部メモリ

0.15 μ mの低リーク半導体プロセスを用い、10.6mm角のシリコンチップ上に、AFE、CPU、2個のDSP、及びハードウェアアクセラレータを集積した。そのチップを15mm角、513ボールのFBGAパッケージに搭載し、外部メモリ(32MビットのFlash ROMと32MビットのPSRAMをスタック搭載)と2パッケージでW-CDMA携帯電話機のベースバンド変復調処理が実現できる。