

高周波CMOSデバイスモデリング技術

古川彰彦*
 山川 聡*
 大森達夫*

要 旨

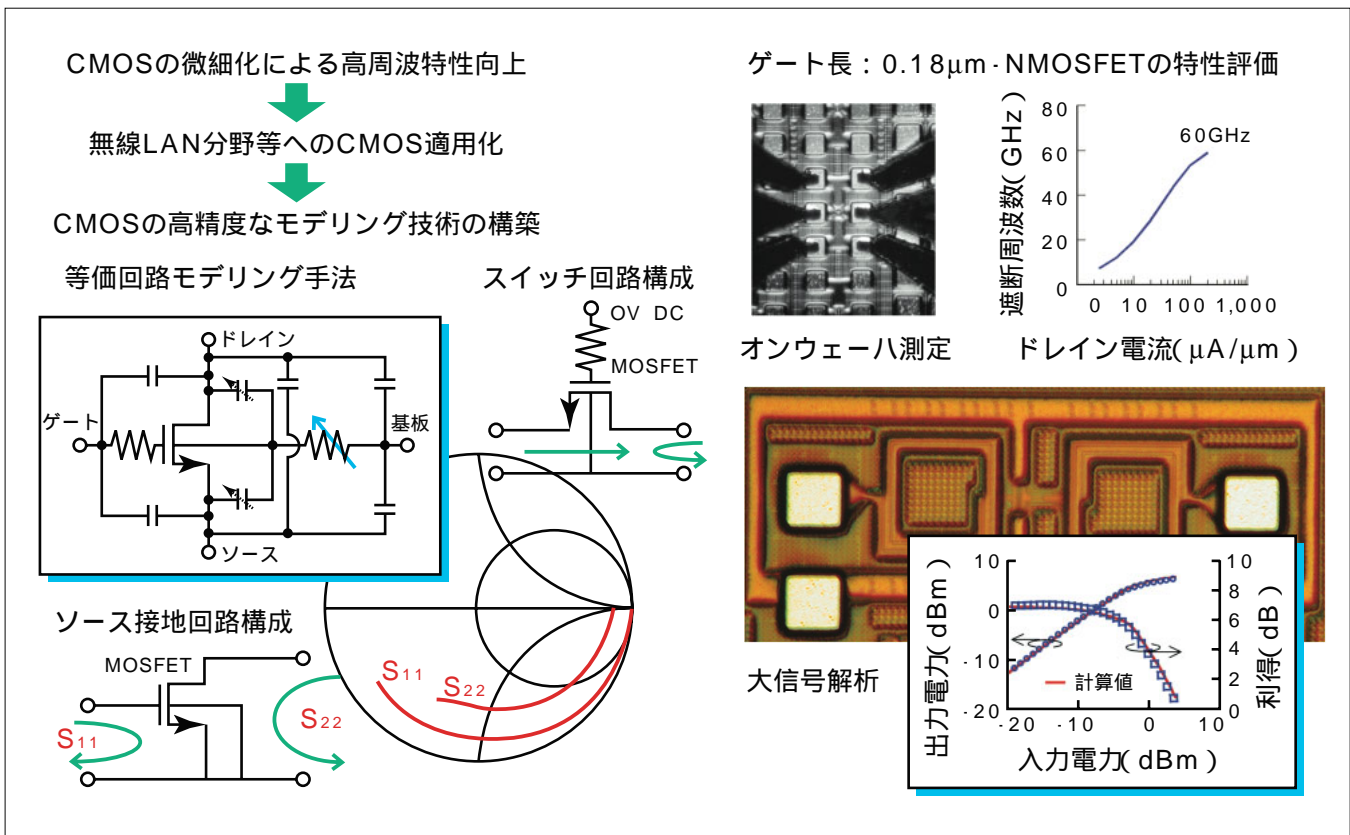
シリコンCMOSの微細化により、GHz帯での高周波動作が可能となってきた。ゲート長 $0.18\mu\text{m}$ のN型MOSFET(トランジスタ)では、遮断周波数で60GHz、5.2GHzにおける最小雑音指数で1.3dBが得られ、 $0.1\mu\text{m}$ クラスでは、100GHz以上、1.0dB以下が期待される。

MOSFETの優れた高周波特性により、現在までに、無線LAN等の近距離通信の高周波回路が実現されている。このような高周波回路を設計する上で、各要素素子の高精度なモデリング技術の構築が必要となってくる。特に、シリコンCMOSにおいては、比較的低抵抗値を持つ基板を用いるため、インダクタ等では、その抵抗に起因する損失の取り込みが重要になってくる。MOSFETでは、UCB(University of California, Berkeley)により開発されたBSIM χ (Berkely Short Channel IGFET Model 3)をベース

とし、シリコン基板抵抗、ゲート抵抗等を付加したもので表現されている。

今回、 $0.18\mu\text{m}$ CMOS技術を用いて、MOSFETの等価回路モデル抽出用に、ソース接地回路構成とスイッチ回路構成における2種類のTEG(Test Element Group)を導入し、シリコン基板抵抗に温度依存性を取り込んだモデルを作製した。その等価回路モデルを用いることで、全動作範囲における利得の周波数依存性を正確に予測できるようになった。

さらに、その等価回路モデルをインダクタとMOSFETで構成される5.2GHz帯の増幅器に適用したところ、利得とドレイン電流の評価結果と計算値が非常によく一致し、大信号解析にも十分に用いることが可能となった。



CMOSの等価回路モデリング手法の概要

$0.18\mu\text{m}$ CMOS技術を用い、ソース接地回路構成のMOSFETとスイッチ回路構成のMOSFETにおける2種類の抽出用TEG(Test Element Group)を試作し、高精度な等価回路モデルを作製した。この等価回路モデルにおけるシリコン基板抵抗に温度依存性を持たすことで、 $-10\sim 120^\circ\text{C}$ 、任意のバイアス条件で、利得等の高周波特性を予測することが可能となった。この等価回路モデルを試作した増幅器に適用した結果、飽和領域においても利得の計算結果と測定結果が極めてよく一致することが分かった。