

400MHzシングルチップ・マルチプロセッサ対応M32Rコア

梶井規雄*
奥村直人*
金子 智*

要 旨

マルチプロセッサ対応のM32R-CPUコアと、このコアを使用した組み込み用途向けシングルチップ・マルチプロセッサを開発した。2個のM32Rコアと512KバイトのSRAM、周辺回路をワンチップに集積し、0.15μmプロセスで製造した。電源電圧1.5V、周波数400MHzで動作する。

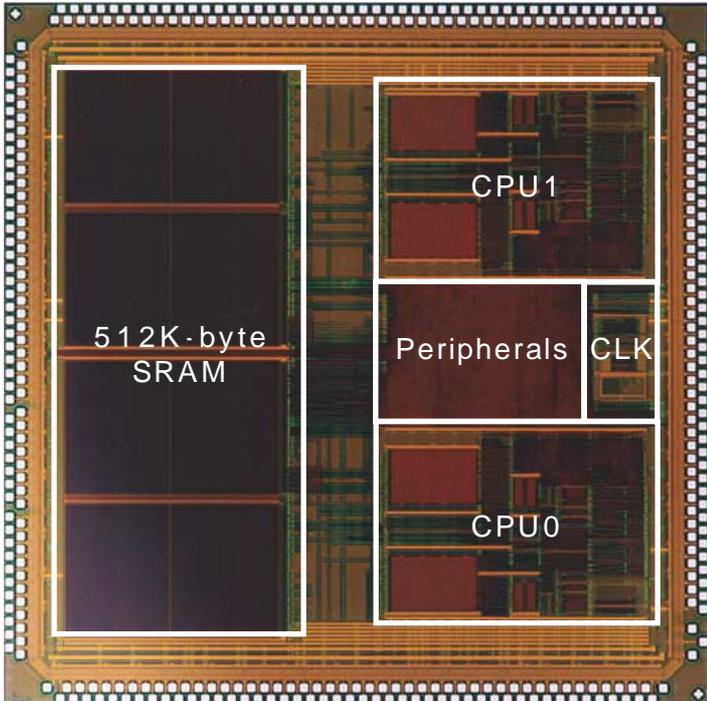
マルチプロセッサ対応機能として従来のM32R-CPUコアにキャッシュ・メモリのバス・スヌープ機能とMESI (Modified, Exclusive, Shared, Invalid)プロトコルによる coherence 制御機能を、また、オペレーティングシステム対応機能としてメモリ管理機能を持たせた。

携帯機器に使用するためには低消費電力であることが重要である。消費電力増加を抑えるため、分割マッチライン

方式TLB(Translation Look - aside Buffer), 可変レイテンシ・キャッシュを採用した。さらに、クロック供給面積を最小にすることによってCPUコアの電力増加を抑え、マルチプロセッサ動作時にも400MHzの高速動作と従来のシングルプロセッサ並みの低消費電力とを両立した。

CPUコアと512Kバイトの内蔵SRAMを3.2Gバイト/秒の転送能力を持つパイプライン・バスで直結することによってマルチプロセッサ構成で要求される高いバンド幅を実現し、スループットの向上を図った。

システム構築に必要な周辺回路も備えているため、ワンチップでLinuxなどのOSに対応したSMP(Symmetrical Multi - Processor)システムが構築可能である。



M32Rシングルチップ・マルチプロセッサのチップ写真

チップ諸元

CPU	M32R CPUコア × 2
動作周波数	CPUコア : 400MHz バスI/F : 100MHz
内蔵メモリ	SRAM 512Kバイト
周辺機能	SDRAMコントローラ DMAコントローラ 割り込みコントローラ ブロックセレクト コントローラ シリアルI/O
プロセス	0.15μm CMOS Logic 4層メタル
パッケージ	336ピン FBGA
電源電圧	内部 1.5V 外部バスI/F 3.3V
消費電力	800mW(Typ.)

M32Rシングルチップ・マルチプロセッサの機能概要とチップ写真

マルチプロセッサ対応M32R-CPUコアを2個搭載したシングルチップ・マルチプロセッサである。システム開発を容易にするため、汎用的な周辺機能(SDRAMコントローラ、DMAコントローラ、割り込みコントローラ、ブロックセレクトコントローラ、シリアルI/O)も集積し、ワンチップでマルチプロセッサ・システムを構築できる。512Kバイトの大容量SRAMは2個のM32Rコアが共有メモリとして使用できる。