0.1μm世代をにらんだ半導体デバイスの評価技術

廣瀬幸範*
福本晃二*
益子洋治**

要　旨

半導体デバイスの微細化が進行し，0.1μm世代のチップ製品化が近未来に迫ってきた。デバイス構造解析手段としてこれまでSEM（走査型電子顕微鏡）が主に用いられてきたが，今後の微細化デバイスに対応するためには分解能的に不十分で，TEM（透過型電子顕微鏡）による評価・解析の重要性がますます増大している。

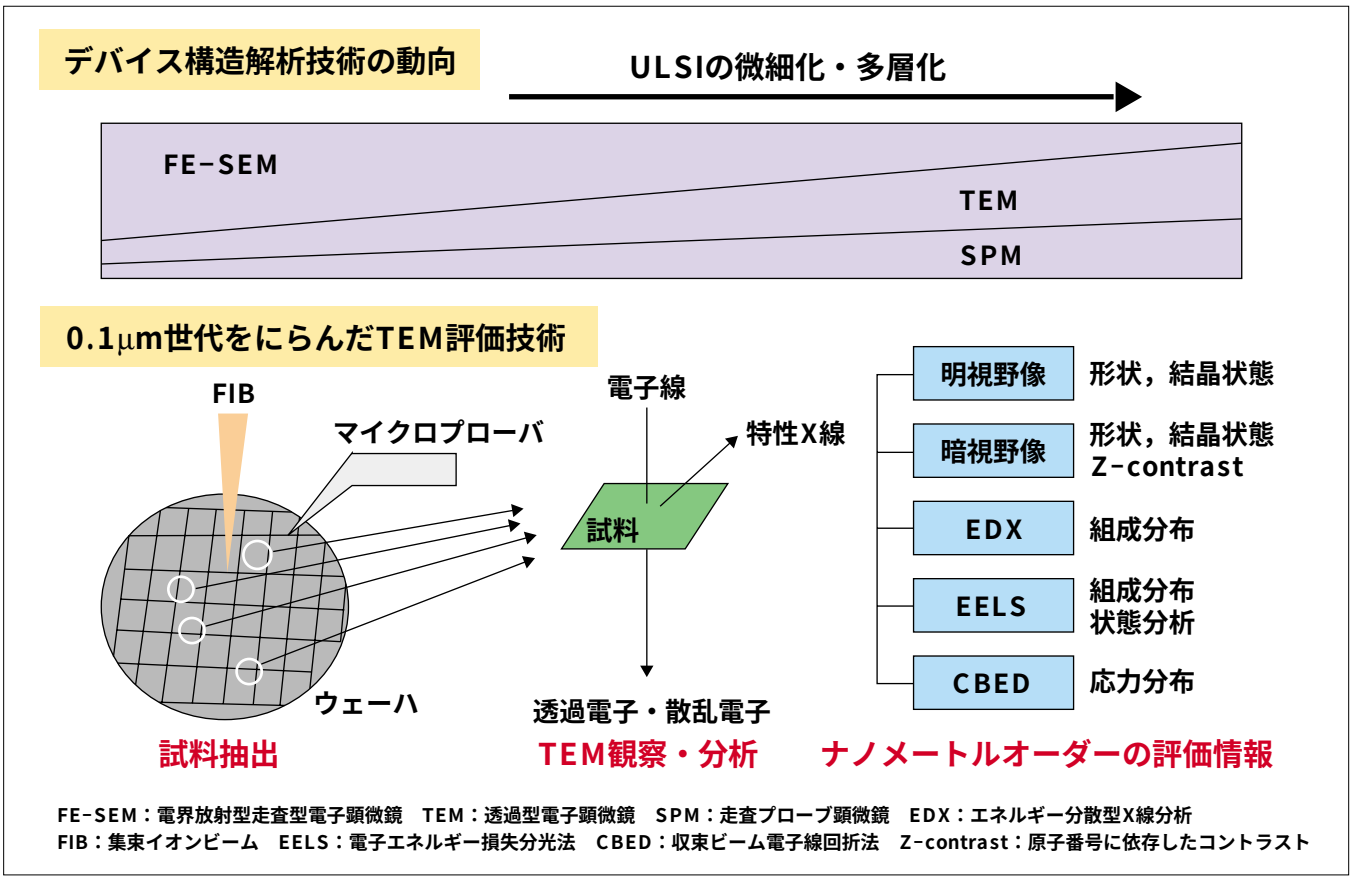
本稿では，近年のTEM評価需要増大に対応するための短TAT（Turn Around Time）を実現するTEM試料作製技術，及び多層配線デバイスを評価するために開発したチップ裏面からのTEM試料抽出による不良解析技術について述べる。

(1)　短TATを実現するTEM試料作製技術

FIB（集束イオンビーム）加工とマイクロメータオーダーに位置制御可能なプローバを用いることによって，1～2時間程度でTEM試料作製が可能となり，TEM評価のスループットを大幅に向上できる。また，この手法を用いたTEM試料でEDX（エネルギー分散型X線分析）測定を行うと，従来のFIB法による試料作製の場合と比較して，母材からのバックグラウンドが大幅に低減できるため，定量精度が向上する。

(2)　チップ裏面からの試料抽出によるTEM解析技術

前記のTEM試料作製法を応用することによって，従来手法では困難であったデバイス裏面から微小領域のTEM試料作製が可能になり，裏面側から確認された微小異物等の断面構造解析や成分分析をナノメートルオーダーで達成できる。この技術は，多層配線化が進むデバイスの不良解析手段として，有効な技術である。



微細化デバイスに対応するTEM評価技術

デバイスの微細化に伴い，構造解析手段はTEMが主流になっていく。TEM試料作製では，FIB加工とマイクロプローバを用いてウェーハからTEM試料となる部分のみを抽出する技術の導入によって，1～2時間での試料作製が達成できる。また，簡易操作の(S)TEMの導入などによって，ナノメートルオーダーの解析力を質・量ともに向上させ，TEM評価をSEM評価並みの汎用的な評価手法に築き上げていく必要がある。

*ULSI技術開発センター　**同センター（工博）