システムLSIにおける超低コスト アナログテスト技術“Static Analog BOST”

花井寿佳*　森　長也**
船倉輝彦*
山下栄作*

要　旨

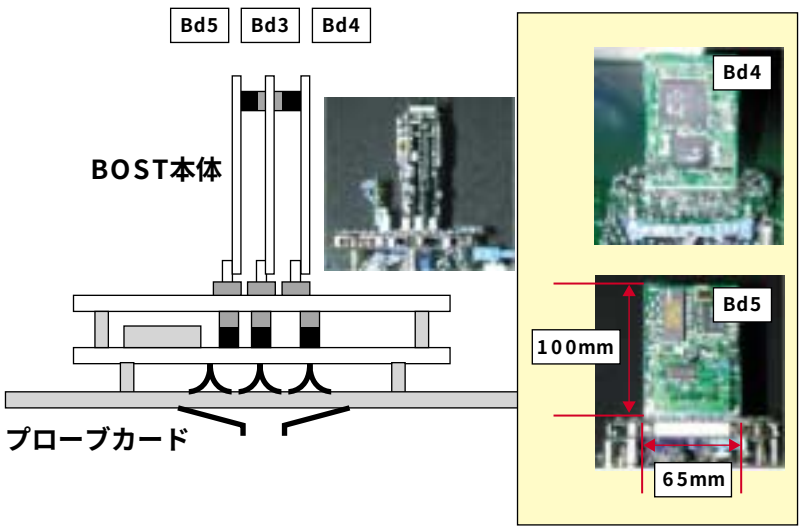
急速に進むLSIの高集積化とシステムLSIの多機能化に伴い，アナログ回路を混載した製品が増加する傾向にある。これらのシステムLSIには大規模なロジック回路と高精度のアナログ回路が混載されており，そのテスト要求も厳しいものとなっている。これらの製品テストに対しては，従来，以下のようなテスト手法で対応するのが一般的である。

- 高機能なミクスドシグナルテスターの新規導入
- ロジックテスターとアナログテスターによる２工程分割テスト化

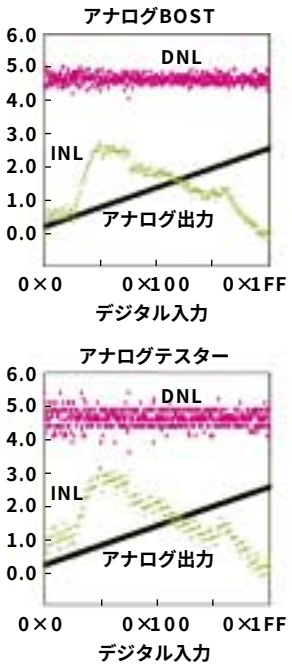
しかしながら，高機能なミクスドシグナルテスターを導入するには大きな投資が必要となり，またロジックテスターとアナログテスターの２工程分割テスト（以下“２パステスト”という。）では，テスト工程の複雑化やテスト技術者の負荷が増すことによるテストコストの増大を招き，さらに，製品開発工期短縮の阻害要因の一つともなっている。

そこで，このようなシステムLSIのテスト手法として，BOST（Built Out Self Test）技術に着目し，安価な既設のロジックテスターとアナログ部のテスト用BOST（以下“アナログBOST”という。）でシステムLSIを高精度で短時間にテストする手法を提唱する。

本稿では，高機能なミクスドシグナルテスターと同等以上の性能を持つアナログBOSTを開発し，そのアナログBOSTを搭載した安価な既設のロジックテスターでこのようなシステムLSIを１パスでテストすることを可能とし，コスト低減を実現した例を紹介する。



アナログBOST実装図（プローブカード上）



アナログBOSTとアナログテスターの測定結果（9ビットD／Aの場合）

システムLSIのテストにおけるBOST技術

アナログ混載システムLSIにおいて，アナログテスト工程のテストコスト低減手法の一つとして，アナログBOST技術を開発した。このBOST技術により，アナログ混載システムLSIのテストにおけるテスト設備投資，及び工程の削減による生産性の向上を実現した。

*三菱電機㈱半導体生産・技術統括部　**菱電セミコンダクタシステムエンジニアリング㈱