

0.18 μ mプロセスを用いた8MビットSRAM

池田和也*
坂口定則*
芦田 基*

要 旨

低消費電力SRAM(CMOSスタティックRAM)は、同期信号や記憶保持動作が不要で使いやすく、低電圧でのデータ保持が可能、消費電流も少なく電池で長期間のデータ保持ができるなどの特長を持つため、携帯電話、携帯端末、ICカード、OA機器、FA装置など幅広い分野で使用されている。

その中でも携帯電話市場は今最も拡大が見込まれる市場の一つであり、その携帯電話端末は高機能化・小型化の進歩が著しい。

それに伴い、必ず(須)部品の一つである低消費電力SRAMには、限られたパッケージサイズ(チップサイズ)

の中での大容量化及び低電圧動作・低消費電力化が強く要求されてきている。

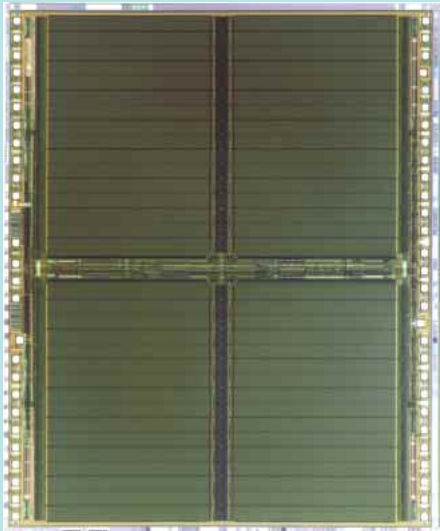
このような市場要求を満たすため、0.18 μ mCMOSプロセスを用いて8Mビットの低消費電力SRAMの開発を行った。

最新の回路設計技術と微細加工技術を駆使し、基板に負荷のPチャネルトランジスタを形成するフルCMOS型メモリセルでも携帯電話市場の要求に耐え得るパッケージに収納可能なチップが実現できた。また、フルCMOS型メモリセルを用いたため、低電圧動作・低消費電力化も達成することができた。


主な特長

- 低電圧動作 : 1.8 ~ 2.7V
- 低消費電力 : $f_{sb}=40\mu A @ V_{cc}=2.7V, 85$
 $f_{cc}=40mA @ V_{cc}=2.7V$
- アクセス時間 : 85ns @ $V_{cc}=2.3V, 85$
- メモリセル : フルCMOS型
- パッケージ : 44ピン(18.41 x 11.76mm)TSOP(II)
52ピン(10.79 x 10.49mm)TSOP(II)
- フラッシュメモリとのMCP(Multi Chip Package)にも対応可能

チップ写真



アプリケーション



携帯電話、PDA等の
小型携帯機器

パッケージ

M5M5W816TP

44ピン TSOP(II)

M5M5W817KT

52ピン TSOP(II)

MCPにも対応可能

0.18 μ mCMOSプロセスを用いた8Mビット低消費電力SRAM

今回開発した8Mビット低消費電力SRAMのチップ写真と主な特長を示す。最新の回路設計技術と微細加工技術を用いてメモリセルをフルCMOS型としたため、携帯電話市場の要求に対応可能なパッケージに収納できるとともに、低電圧動作・低消費電力化も達成することができた。