

メディアプロセッサD10V

圓山俊幸*
松尾雅仁*
寺岡栄一*

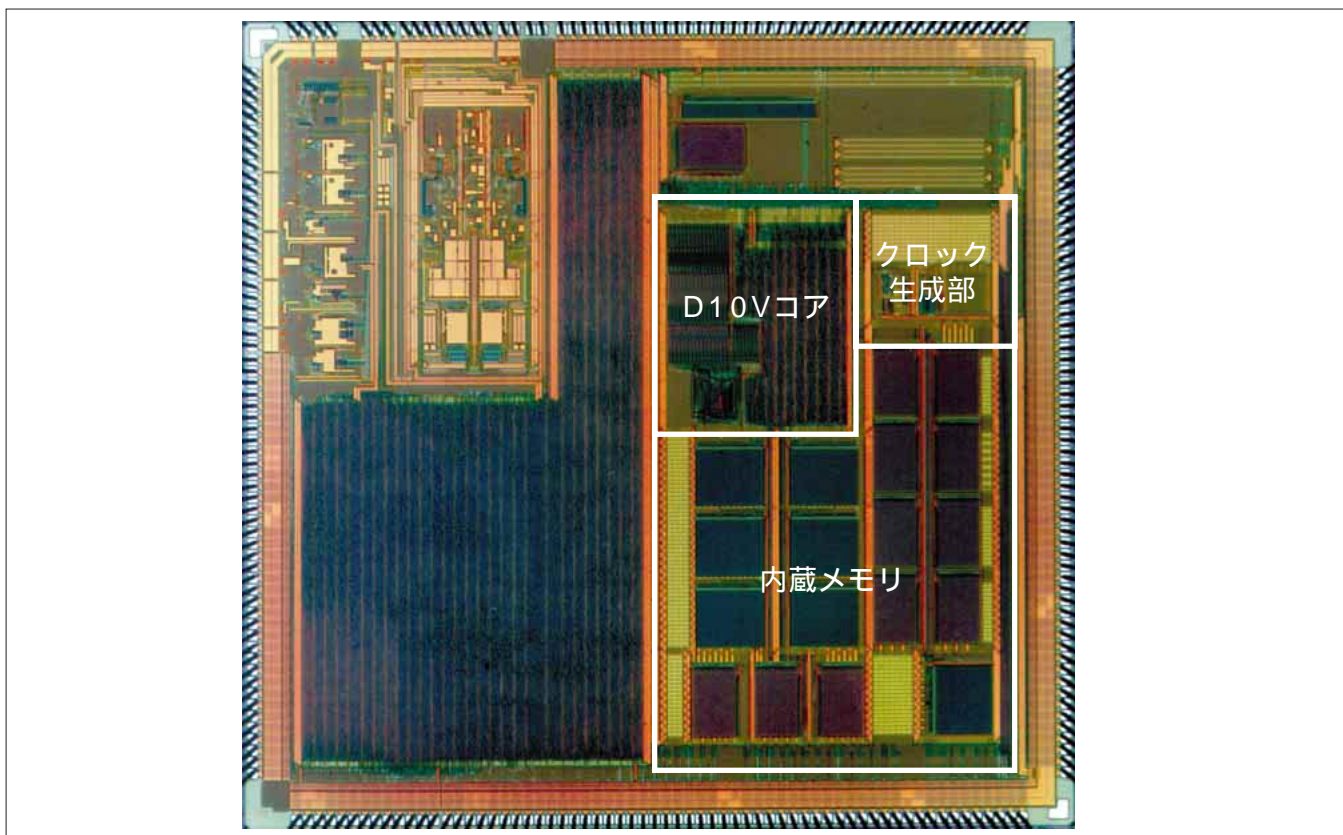
要 旨

従来のマルチメディアシステムは、DSP(Digital Signal Processor)とMCU(Micro Controller Unit)の2チップ構成で実現されることが多かった。MCUだけではリアルタイム処理に必要な信号処理を充たすことができず、DSPだけではC言語で記述された複雑な制御が実行できなかったからである。しかしながら、プロセス技術進歩に伴い、システムにおけるチップの統合化・高機能化の要求に加え、低消費電力でデジタル信号処理を行う高性能プロセッサはシステムLSIには必ず(須)の構成部品となってきた。

このような要求に対応するため、16ビットメディアプロセッサD10Vを開発した。D10Vは、VLIW(Very Long

Instruction Word)技術の採用により、二つの命令を並列に実行することが可能である。さらに、オーバーヘッドなしのハードウェアリピート機能、モジュロアドレッシング、サチュレーション付き演算等を備え、既存の16ビットDSPとほぼ同等のデジタル信号処理性能を実現している。

また、クロックの供給方法の工夫とプロセスの微細化に対処したレイアウトを施すことにより、低消費電力動作を実現した。このメディアプロセッサD10Vを搭載したデジタル携帯電話では、音声コーデック処理のハーフレート方式を従来のDSPと比べ1/6、フルレート方式を1/7の消費電力で実現できる。



D10Vを搭載したデジタル携帯電話用ベースバンドLSI

0.25 μ m CMOSプロセスを適用し、16ビットメディアプロセッサD10Vを搭載したデジタル携帯電話用ベースバンドLSIのチップ写真を示す。PDC(Personal Digital Cellular)対応ハーフレート方式、フルレート方式の音声コーデック処理を低消費電力で実現できる。