1,200V級のHVICプロセス

清水和宏*　日根史郎**
寺島知秀*
守谷純一*

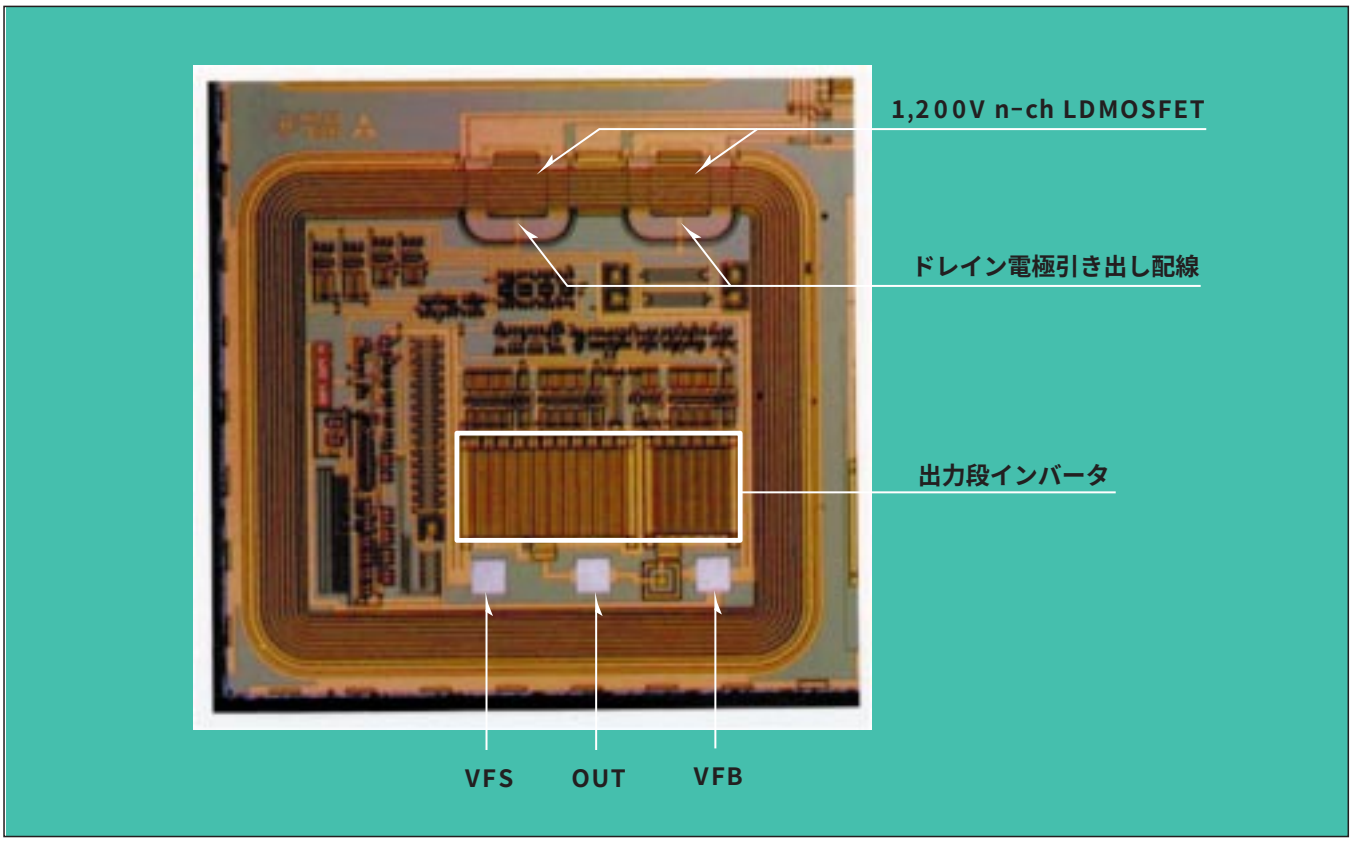
要　旨

近年の地球環境問題から省エネルギーに対する要求はますます強くなっており，市場からは更なる高効率のパワーシステムの開発が望まれている。省エネルギーを目的としたパワーコントロールシステムのインバータ化は，これらに搭載されるパワー半導体デバイスの進歩に伴い，その適用範囲を大電力・高周波領域に拡大し続けている。パワーシステムの高効率化には，従来から行われてきたIGBT(Insulated Gate Bipolar Transistor)等のパワー素子の性能向上に加え，パワー素子を最適に制御する“システムのインテリジェント化”が必す(須)であり，このキーデバイスとしてHVIC(High Voltage IC)が注目されている。三菱電機では，ASIPM(Application Specific Intelligent Power Module)用途で，600V HVICを開発し製品化しており，市場実績から高い評価を得ている。今回，AC400V用機器対応として，高電圧引き出し配線の問題を解決する“分割RESURF構造”を適用した1,200V HVICプロセスを開発した。

このプロセスの特長は次のとおりである。

(1) エピレス基板による低コスト接合分離構造
(2) ８V／24V系CMOSロジック回路とレベルシフト用1,200V系n-ch／p-ch MOSFETを同一チップ上に形成
(3) 1,200V耐圧電位島形成

この1,200V HVICの開発により，600V，1,200VのIPM(Intelligent Power Module)が開発できるため，ほとんどの産業用機器へのアプリケーションが可能となる。今後，これらのシリーズ展開を実施していく計画である。



1,200V HVIC試作品チップ写真

高電位島と高耐圧デバイスを同時に形成する“分割RESURF構造”の考案により，1,200V級のHVICプロセスを開発した。

*ULSI開発センター　**同センター(理博)