システムレベル協調設計・検証技術 ── 組み込みソフトウェアとハードウェアの協調設計検証 ──

安田光宏*
鍋田芳則*
楠原崇史*

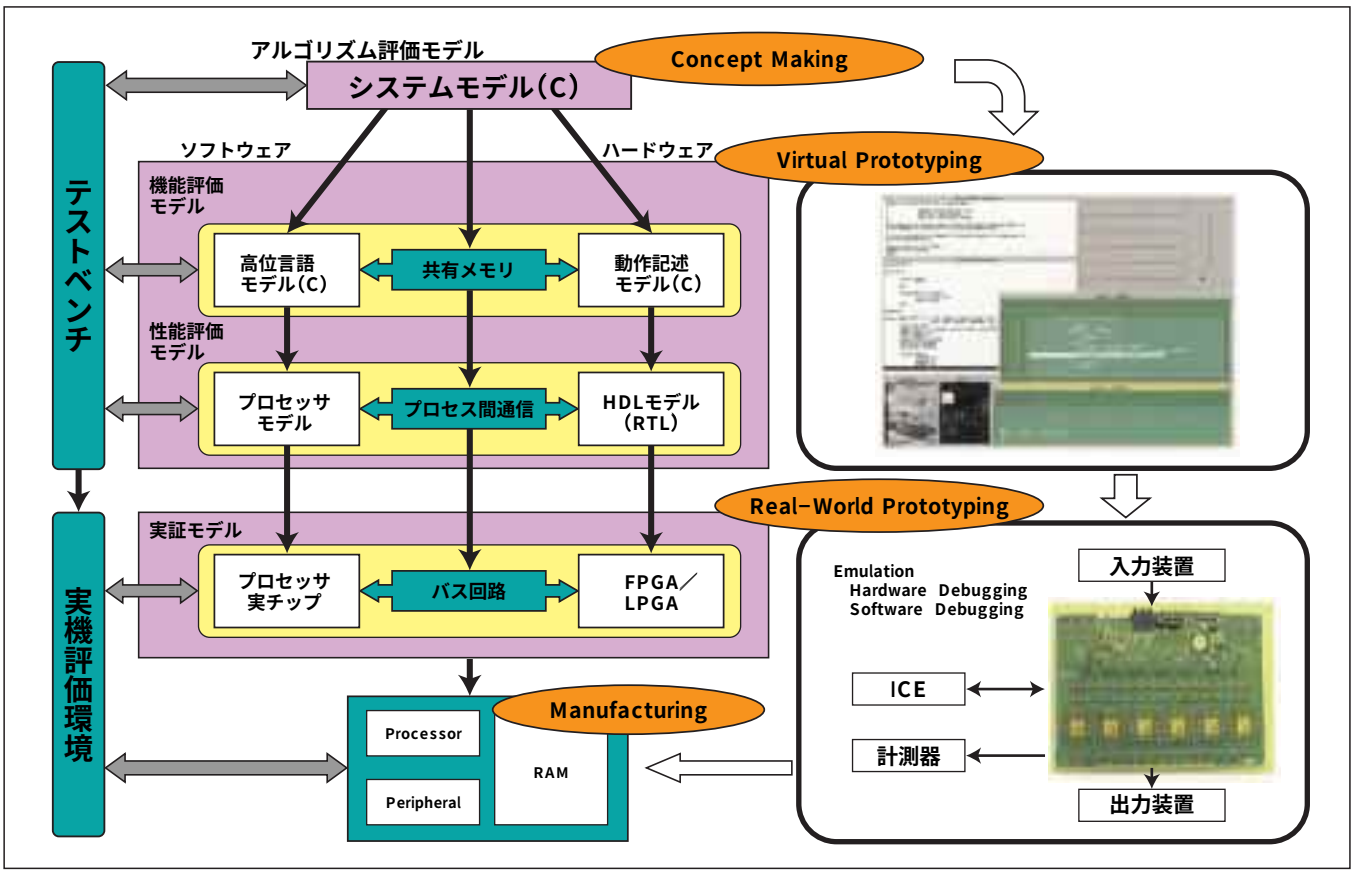
要　旨

半導体技術の急速な発展により，その高集積化・高性能化・低消費電力化が飛躍的に進み，従来アナログ処理でしか実現できなかった分野においてもディジタル信号処理が可能となってきた。また，マイクロプロセッサの高性能化とメモリ容量の増大／低価格化により，ソフトウェア化による柔軟性のあるシステムの実現が可能になってきた。しかし，実現に当たっては一つのチップにシステム機能が実現できる100万ゲート規模のSOC(System On Chips)化時代を迎え，設計規模は急速に脹らみ，かつ複合技術の組合せによってシステムはますます複雑化してきている。この時代の要求に呼応するため，三菱電機の設計システム技術センターでは，現在，以下のキーワードで当社電子機器製品における設計システムのパラダイムシフトを実現するための取組を進めている。

(1) バーチャルプロトタイピング
- プロセッサ技術(マイクロプロセッサ，DSP，メディアプロセッサ等)の発展によるソフトウェアとハードウェアのバランスのとれた設計
- ハードウェア／ソフトウェアの並行開発と協調検証

(2) リアルワールドプロトタイピング
- 高速な検証
- 実動作環境での評価
- 顧客(ユーザー)への試作機の早期提示

本稿では，上記二つのプロトタイピング技術を指向した組み込みソフトウェアとハードウェアのトップダウン協調設計手法について解説し，具体的な適用事例について紹介する。



トップダウン協調設計・検証システム

組み込みソフトウェアとハードウェアで実現されるシステムを，機能・性能・コスト・品質面で顧客満足を得られるようにTime To Marketで開発する必要がある。これを実現するために，より上流でシステムレベルの評価を行うことで，速やかにフィードバックを行い実装につなげていく手法を実現するシステムである。

*設計システム技術センター