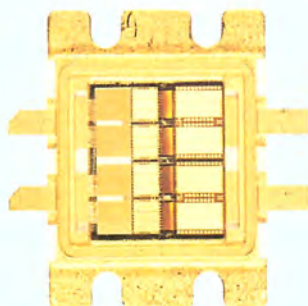
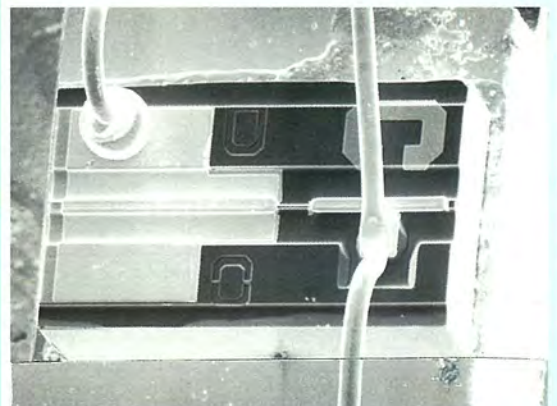
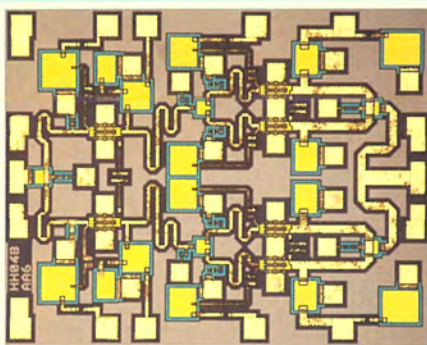


# MITSUBISHI

## 三菱電機技報 Vol.73 No.7

特集 “パワーエレクトロニクス”  
“光・マイクロ波デバイス”

'99 **7**



## 特集 “パワーエレクトロニクス”

### “光・マイクロ波デバイス”

#### 目次

#### 特集論文

##### パワーエレクトロニクス

パワーエレクトロニクス新世代の幕開け 正田英介	1
パワーエレクトロニクスの現状と展望 打田良平・桑原秀夫	2
高耐圧・大容量パワーデバイスの技術動向 山元正則・石井一史	7
電力系統用パワーエレクトロニクス機器 細川靖彦・伊与田 功・城地慎司	12
鉄鋼プラント用可変速ドライブシステム 小川晴毅・下村弥寿仁・山口弘昭	19
鉄道車両用3.3kV HVIPMインバータ 菊池高弘・田中 毅・大山裕二	23
省エネルギー高圧インバータ“MELTRAC-F500HVシリーズ” 土本直秀・磯田昭二・桑田朗子	27
エレベーター駆動制御システム 山川茂樹・後閑 博・池島宏行	31
汎用モニタリング機能を搭載した中・大容量UPS 森 治義・真田和法・池内謙二	35

##### 光・マイクロ波デバイス

光・マイクロ波デバイス特集に寄せて 長澤絃一	39
光・マイクロ波デバイスの現状と展望 松川隆行	40
長距離伝送用2.5Gbps変調器集積半導体レーザ 石村栄太郎・多田仁史	45
2.5GbpsアンクルドDFBレーザモジュール 柴田公隆・渡辺 斉・小柳晴揮	49
CD-R/RW用780nm帯低動作電流型レーザ 西口晴美・島 顕洋・川津善平	53
DVD-RAM用650nm帯70mWレーザ 坂本善史・山下光二・島 顕洋	57
基地局用高出力FET 國井徹郎・後藤清毅・藤井憲一	61
地上マイクロ波リンク用K/Ka帯MMIC増幅器 小丸真喜雄・茶木 伸・石田多華生	65
携帯電話用0.1cc送信電力増幅モジュール 片山秀昭・井上 見・中本隆博	69

#### 特許と新案

「電力変換器の制御回路」「マイクロ波高出力増幅器」	73
「電源装置」	74

#### スポットライト

12kVサイリスタ応用“静止形高速切替開閉器(SSTS)”	(表3)
-------------------------------	------

#### 表紙

##### パワーエレクトロニクス

電源立地の遠隔化、電力系統の広域化が進む中、将来の電力系統を効率的に安定運用していくためには、電力系統に直流送電や系統間連系設備を設置していくことが有効な手段である。

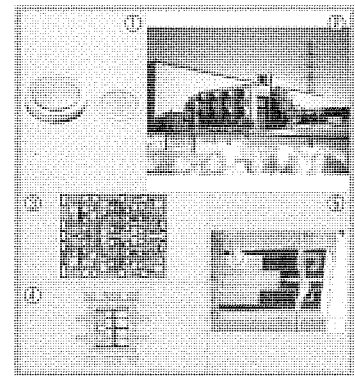
三菱電機は、資源エネルギー庁の補助事業として連系強化技術開発委員会の委託を受け、現在の他励式交直変換装置に比べ設置面積や制御性能において優れている自励式交直変換装置の開発を行ってきた。今回、大口径(6インチ)GTOを使用した高性能交直変換装置(53MVA)の実証器(写真①)を製作し、東京電力(株)新信濃変電所に納入した(写真②)。

##### 光・マイクロ波デバイス

写真③は地上マイクロ波リンク用37～43GHz帯23dBm出力の高出力p-HEMT MMIC

写真④は移動体通信基地局用として開発した2GHz帯100W出力のGaAs高出力FET

写真⑤は2.5Gbpsで700km伝送可能な波長多重用変調器集積半導体レーザ



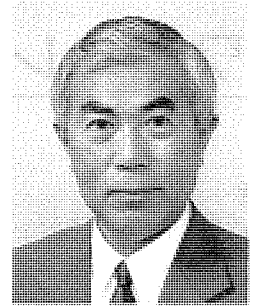
電力系統用パワエレ機器、可変速ドライブシステム、中・大容量IGBTインバータ及びUPSを製造している電力・産業システム事業所は、環境マネジメントシステムISO14001の登録工場です。

	電力・産業システム事業所(株)地区	電力・産業システム事業所(長崎地区)
登録番号	EC971218	EC971159
登録年月日	1998年3月10日	1997年12月24日

## パワーエレクトロニクス新世代の幕開け

東京理科大学  
理工学部

教授 正田英介



パワーエレクトロニクスが実用化されてから三十数年が経過し、その応用範囲も容量では小は家電製品から大は直流送電用の変換器まで、周波数では商用周波数の整流電源から放送局の増幅器まであらゆる分野に及び、通信・情報システムすらその動作のために安定な電力を供給する無停電電源装置(UPS)なしには構成されないことにも象徴されるように、現代社会の基盤を支える重要な技術に成長した。例えば、そこで使用する機器に対して高い信頼性と運転効率を要求する電力システムでは、かつては、主回路電流を流すのが半導体パワーデバイスではパワーエレクトロニクス装置は十分の堅ろう(牢)性がないとか損失が大きいと言われていたものであるが、現在では、この特集の論文にも示されるように、多様なパワーエレクトロニクス装置が利用され開閉装置にも適用されようとしている。

このような発展を推し進めたのがGTOやパワートランジスタなどの自己消弧素子の導入であり、それによって制御機能の大きい自励変換型の装置が広汎に実用されるようになって新しい応用分野が広がった。“のぞみ”に象徴されるような新幹線車両の高速化も、自励変換を使ったパワーエレクトロニクスによる駆動装置が交流電動機を安定に制御し、車両を軽量化したことによって実現したのである。最近では、大電力の応用分野でも利用できるようなIGBT、IPMやIGCTが実用になって、装置の構成が単純、コンパクトになるとともにその制御機能も一段と向上している。マイクロエレクトロニクスを頭脳として組み込むことと併せて、パワーエレクトロニクス装置は電力変換装置から電力制御装置へと進化しつつあるように見える。

21世紀の産業社会では、日常生活においても産業活動に

おいても、技術の高度化と情報通信システムの利用の拡大により、電気エネルギーシステムへの依存度がますます高まるであろう。それによって着実に電力の需要は増加することになるから、電気工学に携わる者にとってエネルギー・環境・発展のトリレンマをいかに技術的に解決するかが大きな課題になる。パワーエレクトロニクス技術は省エネルギー、自然・再生エネルギー利用などの装置の中でそれに貢献していることはもちろんであるが、電力システムが負荷の平準化や超電導技術の導入などの新しい方向を追求する場合においても、それらの装置と電力システムを連携する要素として、その重要な一部を担うことになる。

しかし、パワーエレクトロニクスの持つ制御性は、このようなレベルにとどまらず、電気エネルギー発生源と負荷システムを有機的に接続する新しいシステム構成とその効率的な運転制御をも可能としよう。需要家端でこれから普及が予想されるパワーコンディショナはその典型的な例である。より大きな規模のものとして、幾つかのパワーエレクトロニクス装置を組み合わせることで制御することにより、システム全体としてこれまでの概念を大きく転換するものも実現されよう。新しい送電設備としてのHVDC-lightや、台車、モータ、駆動制御装置を一体化して接続部に持つLRTなどはその先駆けと言えよう。かつてデジタル制御の導入とともに制御技術が一変したように、パワーエレクトロニクスも自励変換技術の本格的な利用によって新たな転機を迎えようとしている。

その更なる発展によってパワーエレクトロニクスが人間と環境に優しい社会の構築のけん(牽)引車となるのを期待している。

# パワーエレクトロニクスの現状と展望

打田良平\*  
桑原秀夫\*\*

## 要旨

近年における世界的なエネルギー事情のひっ(逼)迫と地球環境保護問題は、エネルギー利用手段として電気への依存度を高めつつある。それは、電力の持つ多様な利用形態と制御の容易さから得られる省エネルギー効果や、クリーン度などに由来する。この動向を受けて、最近、電力の変換と制御を行うパワーエレクトロニクスの重要性が再認識されるとともに、頭記課題の解決手段として期待が高まっている。

一次エネルギー源に始まり我々が接する機器や装置の電源に至るまでのエネルギーフローには、発電電、電力変換、装置駆動の3段階の変換過程がある。各段階いずれもパワーエレクトロニクスが関与する技術領域であるが、各々の変換過程でのエネルギーロスや環境汚染に対する対策が最重要課題となっており、その改善策について、各国で今、熱心な研究開発が行われている。

以上の動向を受け最近のパワーエレクトロニクスの主たる技術動向を要約すれば、次のとおりである。

### (1) 大容量化

電力系統制御への適用を主体にパワーデバイス、損失軽減技術、系統制御技術等を開発し、制御システム全体の省スペースと電力損失軽減を図る。

### (2) インテリジェント化

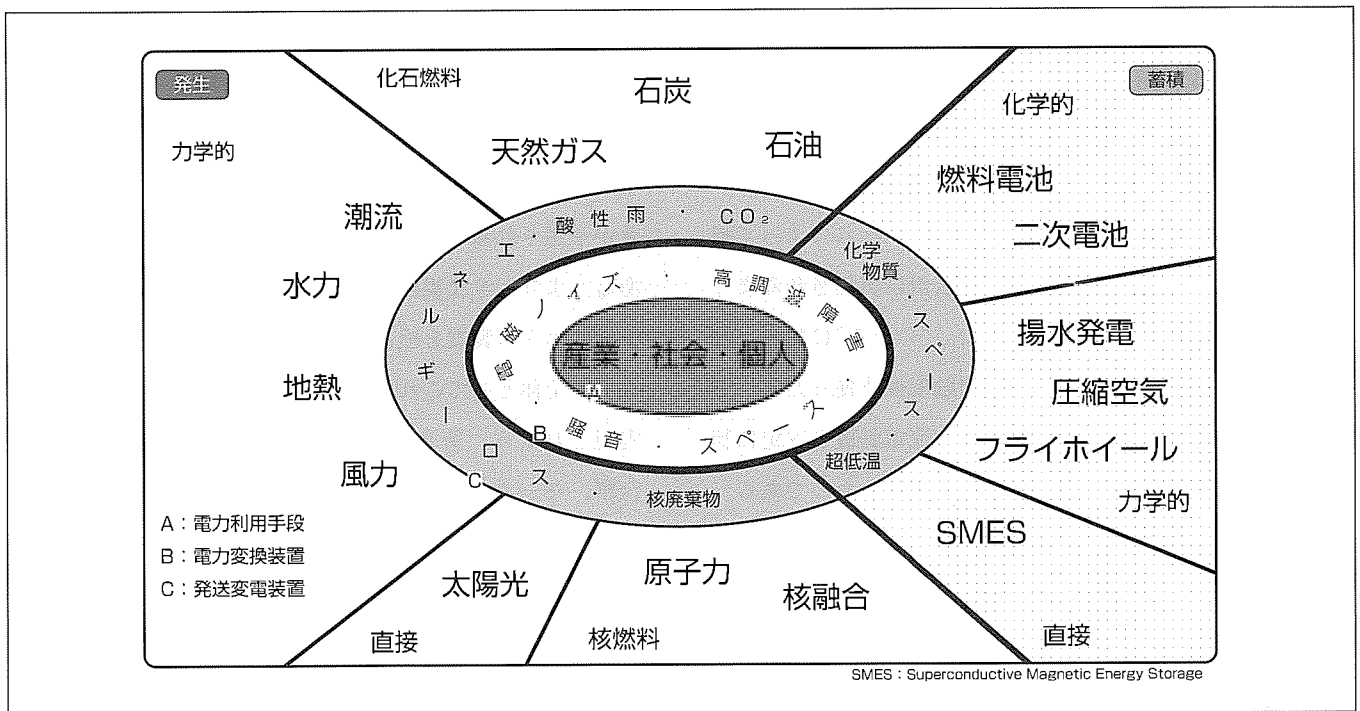
電力や電動機の制御を主対象に情報処理機能の向上に対応した制御技術を導入し、高性能・低損失・低振動等の制御を実現する。

### (3) 汎用化

各種産業分野での固定速電動機負荷を対象にインバータによる可変速機能を付加することにより、省エネルギー、装置の小型化、低騒音化等を達成する。

### (4) 環境調和

あらゆるパワーエレクトロニクス関連機器を対象に低振動騒音・高調波抑制・省電力小型化技術等を開発し、環境に優しい機器・装置を提供する。



## 電気エネルギー源と環境問題

化石燃料など一次エネルギー源から始まり、我々が利用する各種装置の電源までの間には、発電変電、電力変換、装置駆動の3段階のエネルギー変換過程がある。主として変換装置(B)で発生する省エネルギーと環境保護に関する課題は両者が混然一体となって発生し、改善策も多様である。しかし、最近のパワーエレクトロニクス装置の適用により、着実に省エネルギー対策及び環境改善が進みつつある。

### 1. ま え が き

電力は多様な利用形態と制御の容易さを備えかつ清潔なエネルギー利用手段であるが、その電力の変換と制御を行うパワーエレクトロニクスは、複数の基礎的な関連技術の連携によって成立する学際的なシステム技術である。そのイメージを花にたとえて図1に示したが、花びらの技術群の協調により、花しん(芯)に豊かな実りを得ることができる。

当社はこれまで、電子デバイスに始まり、発送配電から電動機制御装置や家電製品に至るまで、あらゆる分野でのパワーエレクトロニクス機器の製造に携わり、かつ指導的役割を果たしてきた。この特集号では、当社におけるそれら機器への最近の取組状況を、事業分野ごとにそれぞれ各論文で紹介する。

なお本稿では、今我々が直面する環境とエネルギー問題への対応策を含め、関連するパワー半導体デバイス、電力変換装置、電動機駆動、電力系統などの各分野ごとに技術の現状と将来動向を述べる。

### 2. パワー半導体デバイス

パワーエレクトロニクスの基幹構成要素であるパワー半導体デバイスは、導通(オン)又は遮断(オフ)状態で用いられ、そのスイッチング制御機能の差により、現在は図2に示す3種類に大略分類できる。すなわち、バイポーラ構造で駆動端子信号によってオン/オフできる可制御型と、オンした後はオフ動作が素子の両極端子間条件で決まるサイリスタ型、そして第三はMOS構造の可制御型素子である。

1960年代以降、バイポーラ型半導体をベースに不変の進歩を続けてきたパワー半導体デバイスは、MOS型半導体素子の進歩とやがて合流して、'80年代後半から目覚ましい進歩を遂げ、現在もなおその発展途上にある。特にバイポーラ型の低飽和電圧とMOS型の低消費電力駆動の双方の特長を併せ持つIGBT素子の登場は特筆に値する。これは構造上サイリスタに近いが、高耐圧の電圧駆動型バイポーラトランジスタであり、トレンチ(溝)ゲート構造の採用による高速化や更なる高耐圧化が今後の課題である<sup>(1)</sup>。

メモリに代表されるMOS型の半導体デバイスと図2の各種パワー半導体デバイスとの間には、素子の設計ルール(μm)の適用に関して歴史的に相関がある。ここ約30年にわたる双方の設計ルールの変遷を示したのが図3であるが、メモリ素子に適用された微細加工基準が10年程度の時差でパワー素子にも波及してくる様子が見取れる。より高速化を目指したパ

ワー素子内部パターンの微細化の努力は今後も続けられるだろうが、一方では高耐圧化の課題もあり、現状は設計限

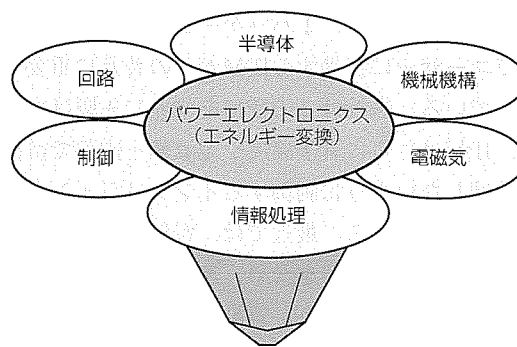
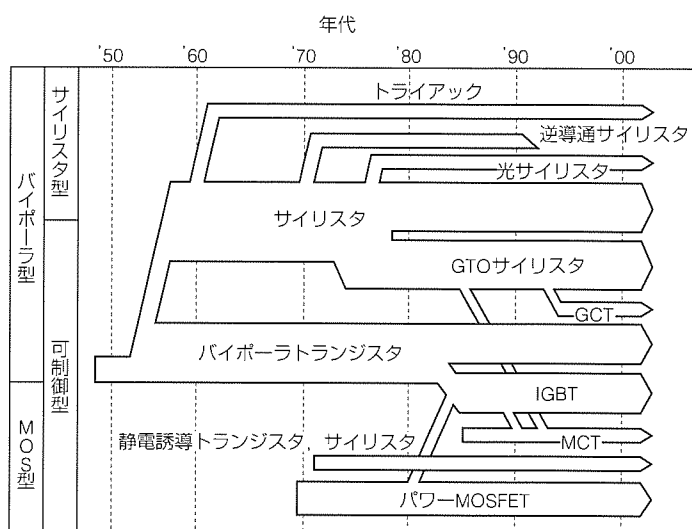


図1. パワーエレクトロニクスの位置付け



GTO : Gate Turn-Off Thyristor, GCT : Gate Commutated Thyristor, IGBT : Insulated Gate Bipolar Transistor, MCT : MOS Controlled Thyristor, MOSFET : Metal Oxide Semiconductor Field Effect Transistor. (年代参照：電気学会編、パワーデバイス・パワーICハンドブック/コロナ社('96-7))

図2. 半導体デバイスの歴史的発展経過

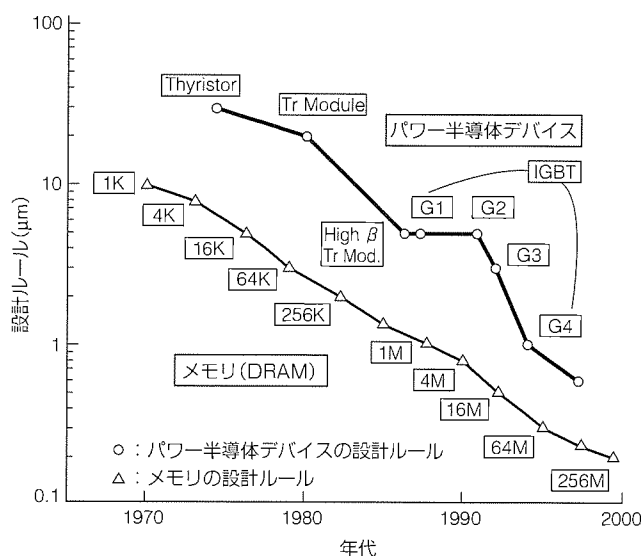


図3. 設計ルールの変遷

界に近いとも言われる。

IGBT素子は単体でユーザーに供給されているが、それ以外に、最近では、三相インバータを構成する素子6個をあらかじめ内部結線し、1パッケージ化して取り扱いやすい状態でユーザーに提供するIPMがその普及に重要な役割を果たしている。当社はこのIPMを業界に先駆けて製品化した。IPMはさらに素子温度や電流値を内部で計測して、自らが破壊しないように制御するインテリジェントな素子保護機能を備えている。最近では、電気自動車や風力発電装置などの環境対策機器を含め、適用対象別にカスタマイズされたIPMが製品化され、容易に入手できるようになってきている。

一方また'90年代に入って大電力用途のサイリスタ素子にも大きな進歩があった。当社は、業界に先駆けて6インチウェーハを採用した6kV、6kA、GTOサイリスタや8kV、4kA光サイリスタを実用化し、さらに最近、変換器の中で大きなスペースを占める素子保護用のスナバ回路を原理上不要とするGCTサイリスタを世界で初めて製品化した。この素子を採用すれば、保護回路の損失減による省エネルギー化、及び装置寸法の小型化が図れる。

### 3. 電力変換装置

最近の電力変換装置の課題は、大容量変換装置の小型化と装置の環境対策である。まず前者では、前述のGTOを用い、パワー半導体デバイスを並列接続せずに単機容量が10MVAを超える自励式大容量変換装置が入手可能となった。その結果、従来の変換装置に比べて大幅な省スペース及び省電力化が図れることはもとより、従来にない大容量装置の実現を可能とし、電力や鉄鋼などの産業分野において今後広く普及することが期待される。

次に環境対策であるが、まず法的手段が最近検討されるようになった背景の理解が必要である。すなわち、パワーエレクトロニクスの'80年代以降の進歩は、各種産業及び家電・汎用品分野に多種多様な電力変換装置を普及させて我々に様々な利便性を与えた反面、装置自らが発生する高調波電流の送配電系統への流入や電磁ノイズによる通信障害などを引き起こすこととなった。そこで、例えば高調波

障害の拡大防止を目的とした表1に示す各種のガイドラインが国内外において制定された<sup>(2)</sup>。

電気機器メーカーでは、各種装置の製品化に当たり、表のガイドライン遵守に加え、振動騒音対策にも留意した電力変換回路装置の開発を行い、自らが製品化する装置への組み込みを行っている。その技術的手段を要約すれば次のようになる。

- (1) 共振回路方式の採用など新しい主回路構成
- (2) 電力半導体デバイスのソフトスイッチング駆動
- (3) 振動や発生高調波抑制のための電磁的な対策
- (4) 漏えい(洩)電磁波抑制手段の付加
- (5) PWM(Pulse-Width Modulation)方式の改良や開発など新スイッチング方式

その他、制御対象の特性を考慮したシステムの対策も種々検討され具体化が進んでいるが、この分野での関係者の環境保護意識は高く、更なる改善が継続されよう。

### 4. 電動機駆動

電気-機械エネルギー変換手段である電動機は、この30年余、パワーエレクトロニクス装置と一体となって可変速制御機能を継続的に高めてきた。すなわち、直流電動機のサイリスタレオナード装置等による制御から制御等による保守容易な交流電動機への置換が行われ、可変速制御対象の交流化が進められてきた。

誘導機や同期機など交流電動機の高性能制御には、電動機の磁束又は磁極の方向を基準に電流の大きさと位相を制御するベクトル制御法が寄与し、直流電動機をしのぐ制御性能を獲得した。また一般の電動機利用分野では、汎用インバータによる交流電動機の可変速制御の採用により、装置の機能向上のみならず、省電力効果を生むなど様々な付加価値を得るようになった。

さらに最近では、駆動装置のインテリジェント化を背景に、高性能で環境に優しい制御を行う装置が具体化しつつある。すなわち、マイクロプロセッサによるデジタル制御が高速化して情報処理能力に余裕が生まれ、次のような課題に対処できるようになってきている。

- (1) 電動機損失を最小化する高効率制御

表1. 主な高調波ガイドライン

名称	日本		IEC	アメリカ
	家電・汎用品高調波抑制対策ガイドライン	高圧又は特別高圧で受電する需要家の高調波抑制対策ガイドライン		IEC 1000-3-2 Limits for harmonic current emissions (input current $\leq 16A/\text{phase}$ )
制定機関	資源エネルギー庁	同左	IEC/TC77	IEEE
制限対象	PCCでの電流高調波	同左	同左	同左(短絡容量比も考慮)
電圧ひずみ率目標レベル	配電系のTHD $\leq 5\%$ 特高系のTHD $\leq 3\%$		EMCレベルでの表現 : THD = 8%	THD $\leq 5 \sim 1.5\%$

注 PCC : Point of Common Coupling(受電点), THD : Total Harmonic Distortion

- (2) 機械系の特性を抽出して振動騒音を抑制する制御
- (3) 負荷特性をオンラインで抽出し過渡応答を最適化する高応答制御
- (4) 電動機の特性を把握し、センサレスでトルクや速度を制御する省スペース、高信頼性制御

これらの性能を達成するため、例えば図4に示す電動機制御システムにおいて、下部の従来からの制御部分に加え、上部のいわばインテリジェント部を付加した制御装置が考えられる。具体的には、この部分は制御用プログラムに組み込まれ、駆動信号等から電動機と負荷の状態を同定若しくは推定してインテリジェント制御を行い、又はセンサレスでの電動機トルク制御などを行う。

上記技術の適用によって電動機制御システムは全体として省エネルギー、省スペース、対環境対策を施せるようになってきたが、その課題例を表2に示す。特に最近、制

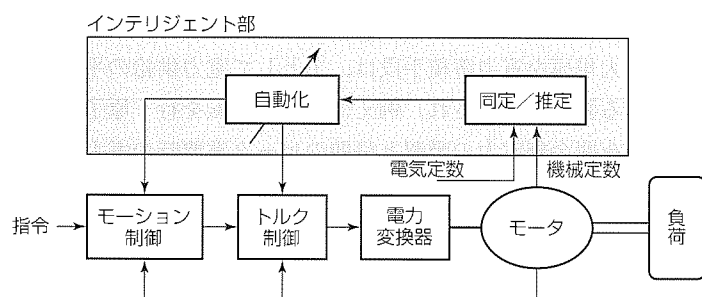


図4. モータ制御システム構成

御のみならず、リラクタンス電動機や磁石埋め込み型回転子を備えた電動機(Interior Permanent-magnet Motor: IPM)など、本体の改善にも着目した各種の対策が行われている。

### 5. 電力系統への適用

需要増に対処するために送電電力の増大を図るには、電力系統を近似表現した図5を基に、以下の対策が考えられ

表2. 電動機に関する最近の技術課題

制御技術	課題
モーション制御	振動抑制制御 ロバストモーション制御
トルク制御	センサレスベクトル制御 ダイレクトトルク制御 環境適合PWM駆動
インテリジェント制御	電動機定数同定、機械定数同定 オートチューニング 高効率電動機駆動
電動機	リラクタンス電動機 磁石内蔵ロータ電動機

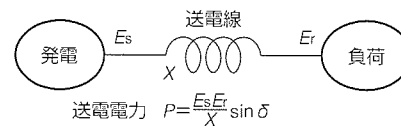


図5. 送電電力

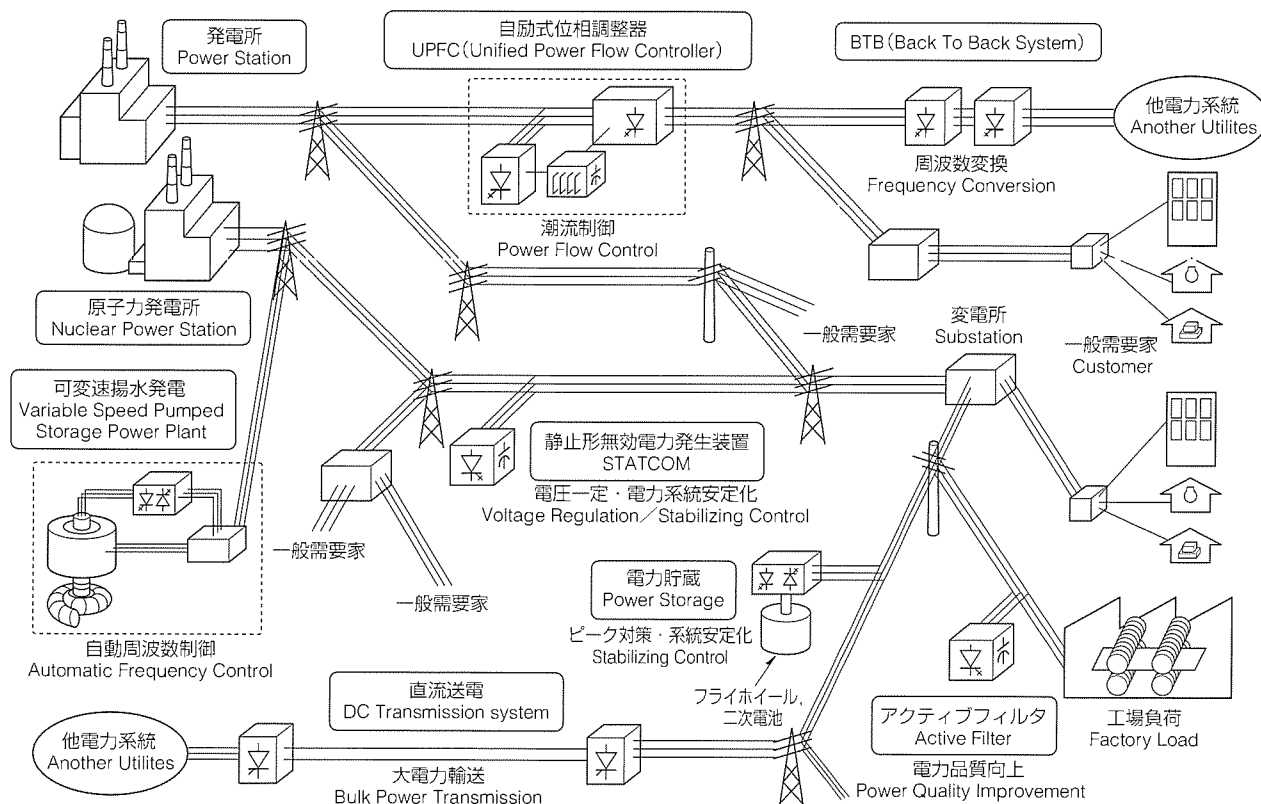


図6. パワーエレクトロニクスの電力系統への応用

る。

- (1) 交流電圧Es, Erを大きくする。
- (2) 送電経路のリアクタンス分Xを下げる。
- (3) 送受電電圧の相差角 $\delta$  ( $< \pi/2$ )を大きくする。

具体的に第1項ではUHV(Ultra High Voltage)送電などがあるが、絶縁や耐圧等の問題があり、対策は限られる。第2, 第3項に関しては系統の安定化問題にも配慮しなければならない。

電力系統では、発電所と電力需要家の間の電力搬送段階の各所で、異なる位相の無効電力が発生し、消費され、系統が不安定になりやすい。したがって、その抑制や補償を図りながら送電電力の増大を図る必要がある。電力網中の各所にパワーエレクトロニクス装置を配置すればその対策が可能であり、それをFACTS(Flexible AC Transmission Systems)と呼んで、近年各国で活発に検討され始めた。系統中に設置するパワーエレクトロニクス装置には様々なものがあるが、その適用イメージを図6に示す。左の発電から右の需要家に至る間、電力会社と需要家の双方の手により、様々な装置が採用されつつある。

図には代表例を挙げているが、原子力発電との関連が深い可変速揚水発電システム、遠隔系統間の大電力送受電を行う直流送電、異系統間を直流変換を介して接続するBTBシステム、通過交流電力量を主として制御するUPFC、系統安定化を主体とするスタットコン(STATCOM)、高調波を抑制するアクティブフィルタ、ピーク電力需要をカバーし系統事故の影響を軽減する電力貯蔵システム、などである。

パワーエレクトロニクス装置のモータ制御分野への適用状況に比べて電力系統への適用は、制御対象電力容量が大きいことから、一部の分野に限られてきた。しかし最近では、原子力を始めとして発電所や送電線路の新規建設が困難なことから、既存設備の更なる有効利用によって送電容量を上げるために、また環境対策面からの各種の電子機器の普及に伴う高調波対策のために、国内外でパワーエレクトロニクス装置の電力系統への適用が進んでいる。

## 6. 新エネルギー

現在一般に新エネルギーと呼ばれる対象には2種類があり、一つは太陽光発電・風力発電・地熱発電など自然界に存在するクリーンで再生可能なエネルギーによる発電電力を言う。今一つはフライホイールや二次電池など、いわば電気エネルギーの蓄積手段からの出力電力を指す。これらはいずれも比較的大規模で安定した電力を得ることを目的に利用され、新エネルギー発電・蓄積装置から直接得られる直流又は交流出力は、普通、電力変換装置内で直流-交流変換過程を経た後、負荷に供給される。

国内でも売電事業が成立したのを受けて、最近、新エネ

ルギー発電への取組が本格化しつつある。ただし我が国では現在総発電容量が200GWの高水準にあり、新エネルギーが当面既存電源には代替し得ないが、長期的には期待が大きい<sup>(3)</sup>。太陽光発電は日照条件の良い日本では21世紀に向け大幅な伸びが見込まれるものの、世界的には比較的安定供給が見込める風力発電への期待が高い。なお、これら装置の出力は、前述の電力変換装置を経て定電圧定周波交流出力に変換された後、商用電力系統に接続される。

超電導コイル(SMES)以外に特に適切な方法がない電気エネルギーの直接的蓄積手段だが、力学的・化学的手段を介しての間接的な蓄積手段は数多い。例えば、二次電池や揚水発電などの具体例があるほか、圧縮気体や潜熱蓄積手段の利用など、各種の方法が各国で研究されている。なお、改質装置による天然ガス等からの抽出水素と空気中の酸素を元に水の電気分解逆作用で発電を行う燃料電池は、本質的には発電手段であるものの、電力供給に随時性がある点で電力の蓄積手段に含めたい。

大規模な電力蓄積手段は、主として電力供給の平準化を図る装置に使用され、例えば定出力運転を行う原子力発電の夜間余剰電力の吸収と昼間のピーク需要時の電力放出に用いられる。また中小規模の装置は、電力需要家の受電端に設置して負荷急変時の系統安定化に寄与することが期待される。さらに、幅広い電力規模での適用が可能な燃料電池は、熱効率を重視する電源装置や非常用電源のほか、電気自動車の電源として将来が期待されている。

## 7. むすび

以上、パワーエレクトロニクスの現状と将来動向を網羅的に述べたが、この技術領域は今後も引き続き着実な発展を続けるものと確信できる。特に大容量化、インテリジェント化、汎用化などをキーワードに、これらが環境保護と省エネルギーに貢献するものと期待される。

当社は、今後もこれまで以上に、各事業分野における新技術開発と製品化を通してパワーエレクトロニクスの普及を図り、エネルギーと地球環境保護に関する各種問題の改善に努める所存である。

## 参考文献

- (1) 特集“パワーデバイス”，三菱電機技報，72，No.12，995～1021（1998）
- (2) アクティブフィルタ機能を有する高性能電力変換システム調査専門委員会編：アクティブフィルタ機能を有する電力変換回路とシステム，電気学会技術報告，第643号（1997-7）
- (3) 科学技術庁原子力局原子力調査室：もっと知りたいもっと考えたい，原子力のこと，パンフレット第3版，（1998-3）



# 高耐圧・大容量パワーデバイスの技術動向

山元正則\*  
石井一史\*

## 要旨

近年、高耐圧・大容量パワーデバイスにおいては極めて新しい進展が見られる。パワーエレクトロニクス装置の小型化・高効率化及び制御の高速化などの要求にこたえられる次世代の新しい素子が登場して、その製品化が飛躍的に進んだためである。新しいパワーデバイスの代表的なものとして、次の三つが挙げられる。

- HVIGBT (High Voltage Insulated Gate Bipolar Transistor Module)
- HVIPM (High Voltage Intelligent Power Module)
- GCT (Gate Commutated Turn-off) サイリスタ

これらのパワーデバイスは、従来のGTO (Gate Turn-off) サイリスタと比較して次の特長を持っている。

(1) GTOサイリスタが必要であったスナバ回路がなくても (スナバレス) ターンオフが可能であり、 $di/dt$  抑制用のアノードリアクトルの省略又は低減が可能であるため、半

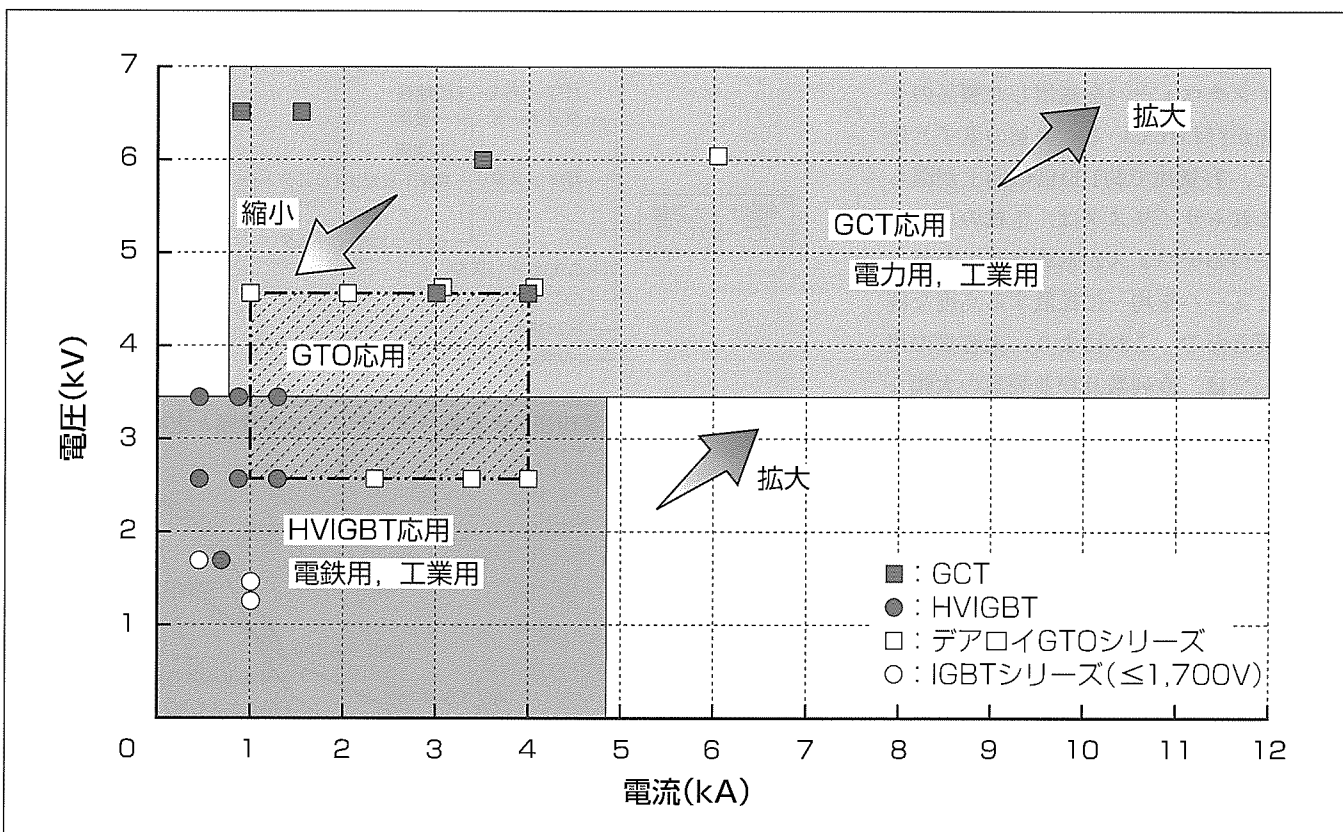
導体周辺回路の小型化が図れる。

(2) ゲートパワーやトータル損失 (素子及び周辺回路を含む) の低減によって省エネルギー化が実現できる。

(3) スwitching周波数を2~3 kHz程度まで高くできる。この特長のため、次の用途への適用が期待されている。

- (1) 新幹線、地下鉄等の電鉄応用
- (2) アクティブフィルタ, SVG (無効電力発生装置), SVC (無効電力補償装置), BTB, 可変速揚水発電, スイッチ等の電力応用
- (3) 鉄鋼圧延や製紙ライン用などの大容量工業用コンバータ・インバータ応用

HVIGBTとHVIPMは電鉄分野で新幹線の推進用のコンバータ・インバータ装置や補助電源装置及び地下鉄の推進用インバータ装置や補助電源装置などに採用され、GCTサイリスタは電力用周波数変換器などに実用化されている。



## 大電力パワーデバイスの応用

GTOサイリスタ、GCTサイリスタ、HVIGBT及びHVIPMの素子の電圧・電流定格における応用領域と今後の動向を示す。従来のGTOサイリスタが使用されていた大容量の領域 (電力応用や工業応用など) では、高耐圧・大電流化が容易で、トータル損失がより低減できるGCTサイリスタに置き換えられ、比較的小容量の領域 (電鉄応用や工業応用など) では、制御性が良く、モジュール構造による装置への組み込みが容易となるHVIGBTやHVIPMへの置き換えが進むと予想される。

### 1. まえがき

高耐圧・大容量パワーデバイスは、特性の改善とともに、大容量化を目指して開発がなされてきた。これは、パワーエレクトロニクス装置の容量の拡大に伴い、適用される素子についても同様に容量の向上が求められたためである。最近では、大容量化とともに、新しいパワーデバイスであるHVIGBT、HVIPMのMOS形パワーデバイスの開発やGCTサイリスタの開発へと極めて新しい進展が見られる。装置については小型化・高効率化及び制御の高速化等が求められており、その要求にこたえられる次世代の新しい素子が出現し、その製品化が飛躍的に進んだ結果でもある。

本稿では、最新の高耐圧・大容量パワーデバイスの製品を紹介しその動向を述べる。

### 2. 製品の種類と大容量化

図1に各種高耐圧・大容量パワーデバイスの種類と定格(当社最大容量)を示す。高耐圧・大容量パワーデバイスは、主としてダイオード、サイリスタ、光トリガサイリスタ、GTOサイリスタ、GCTサイリスタ、HVIGBT及びHVIPMに分かれる。

図2に高耐圧・大容量パワーデバイスの大容量化の変遷を示す。開発初期の1インチウェーハから、最近、高耐圧・大容量パワーデバイスでは最大口径である6インチウェーハを適用した製品のシリーズ化が行われている。当初の素子と比較すると、容量比で約100倍の向上が図られる。これらサイリスタは、1枚のウェーハから一つのデバイスが形成されており、大口徑ウェーハを均一に拡散する高度な技術が必要となる。これにより、大容量の用途においては、直列数及び並列数の大幅な低減につながっている。

### 3. HVIGBT/HVIPMの開発

HVIGBTとHVIPMは、高耐圧・大容量パワーデバイスの分野で従来のGTOサイリスタやトランジスタモジュールの置き換えとして使用されることを想定し、高信頼性のプロセス技術を適用して開発された。適用されている主なプロセス技術・検査には次の四つがある。

- 接触面積を拡大したワイヤボンディング
- はんだボイドをなくす減圧はんだ付け
- はんだボイドをチェックするX線検査

査

- ゲル中の気泡をなくす減圧ゲル注入

この結果、HVIGBTとHVIPMは共にパワーサイクルの長寿命化と、コロナ開始/消滅電圧の向上による高絶縁耐量が実現されている。

また、内部の高耐圧IGBTにはデバイス構造としてパンチスルー形を採用し、プロトン照射によるライフタイム制御を適用しているために、コレクタ-エミッタ間飽和電圧とターンオフスイッチング損失が同時に低減された最適なパワーデバイスとなっている。

HVIGBTとHVIPMは、従来のGTOサイリスタやトランジスタモジュールと比較して、次の特長がある。

- (1) 電圧駆動のため、駆動回路の小型・軽量化と省エネルギー化が実現できる。
- (2) IGBTとダイオードが逆並列に接続された複合形パワーモジュールのため、ダイオードが別に必要なGTOサイリスタと比較して、パワーデバイスユニットの小型・軽量化が実現できる。
- (3) 高速スイッチング特性を備えているため、スイッチング周波数を2~3kHz程度まで高くできる。
- (4) GTOサイリスタでは必要であったスナバ回路がなくても(スナバレス)ターンオフが可能で、 $di/dt$ 抑制用のアノードリアクトルも不要のため、半導体周辺回路の省略

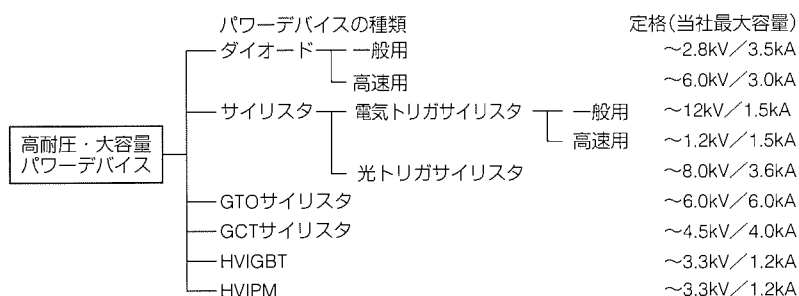


図1. 高耐圧・大容量パワーデバイスの種類と定格

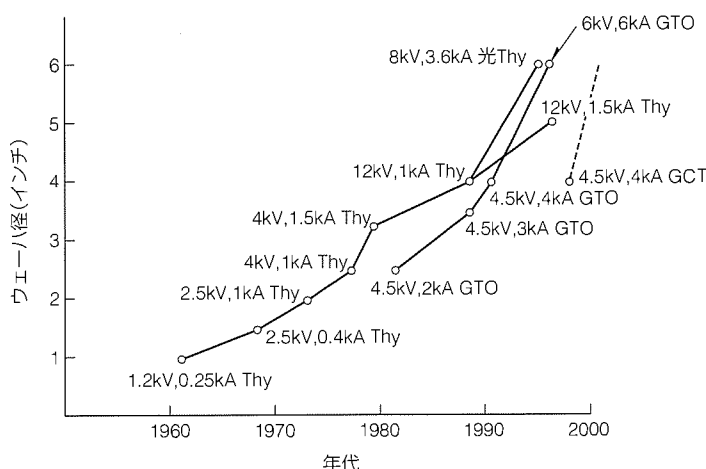


図2. 高耐圧・大容量パワーデバイスの大容量化の変遷

又は小型化が図れる。

(5) トランジスタモジュールと比較して、コレクタ-エミッタ間電圧の高耐圧化が可能である。

例として、3,300V/1,200A HVIGBTの外観とターンオフスイッチング波形をそれぞれ図3と図4に示す。

一方、HVIPMは、これらの特長に加えて高機能ゲート

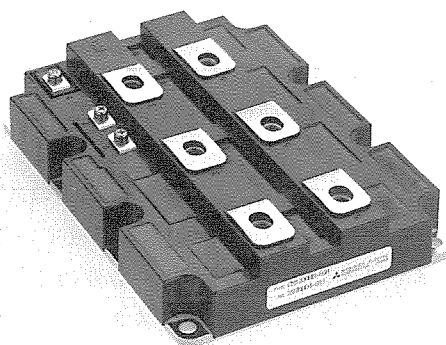
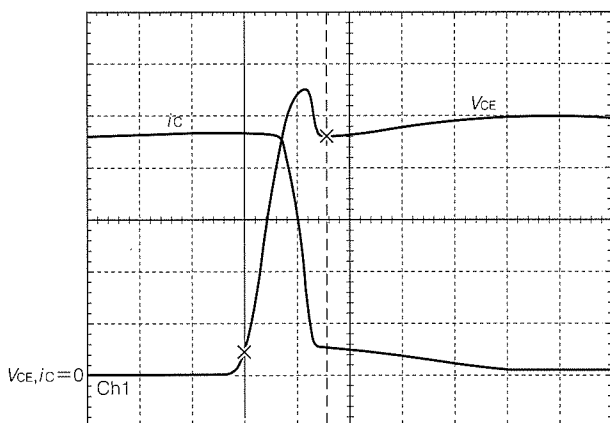


図3. 3,300V/1,200A HVIGBTの外観



(Vce: 500V/div, ic: 500A/div, t: 500ns/div)

図4. 3,300V/1,200A HVIGBTの  
ターンオフスイッチング波形( $T_j=25^{\circ}\text{C}$ )

制御回路と異常時に動作する保護回路も持っているため、極めて故障が少ない、更なる小型・軽量化が可能なパワーデバイスである。ゲート制御回路は、ターンオフスイッチング時に検出されたコレクタ電流の $di/dt$ があらかじめ設定しておいた値を超えた場合に、ゲート抵抗を大きな値に切り換えてサージ電圧を抑制する機能を持っている。

また、保護機能には次の三つがあり、保護動作時にシステムへ異常状態を示す信号(Fo)を出力する機能も備えている。

- 過電流保護機能(OC)
- 過熱保護機能(OT)
- 制御電圧低下保護機能(UV)

図5にHVIPMの制御・保護回路のブロック図を、また、図6に3,300V/1,200A HVIPMの外観を示す。

HVIGBTやHVIPMの適用は既に電鉄分野で始まっており、新幹線の推進用のコンバータ・インバータ装置や補助電源装置、また地下鉄の推進用インバータ装置や補助電源装置などに採用されている。

今後のHVIGBTとHVIPMの課題としては、電鉄や電力・工業の高圧ラインへの応用や高周波化、また熱ストレスの過酷なシステムへの適用などの要求があることより、

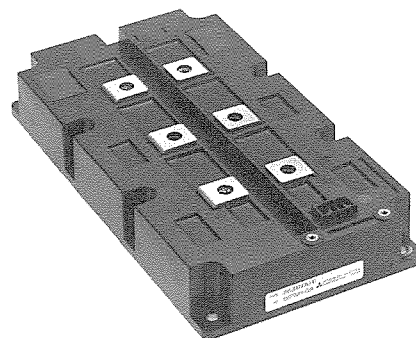


図6. 3,300V/1,200A HVIPMの外観

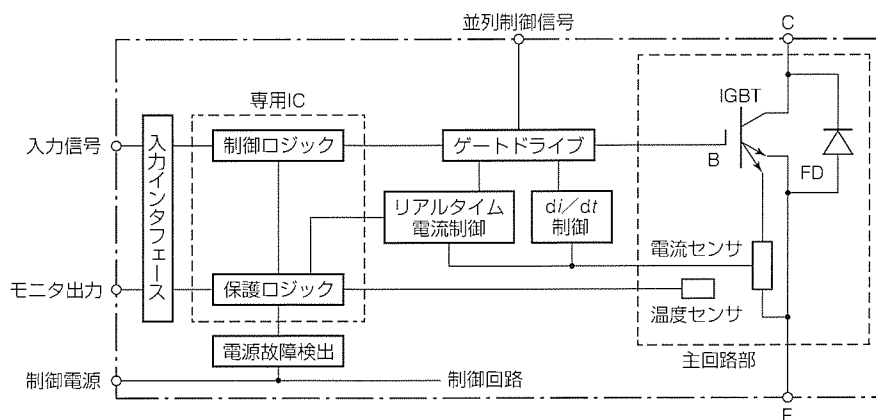


図5. HVIPMの制御保護回路のブロック図

次の三つが挙げられる。

- チップの高耐圧化とパッケージの高絶縁化
- チップの低損失化
- 新材料適用などによる更なる信頼性の向上

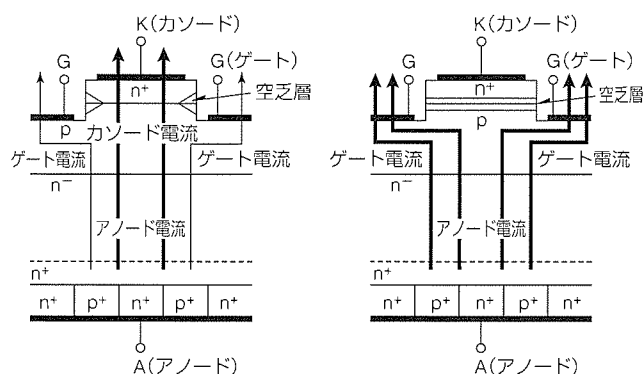
#### 4. GCTサイリスタの開発

GCTサイリスタは、ゲート回路に数千A/μsの勾配のゲート電流で瞬時に主電流をゲート回路に転流させ、ゲイン1でターンオフすることにより、GTOサイリスタに比べてターンオフ時の電流集中が大幅に軽減される。このターンオフ動作原理から、GCTサイリスタ(ゲート転流形ターンオフサイリスタ)と呼ばれている。図7にGTOサイリスタとの動作原理の比較を示す。

図8に4,500V/4,000A GCTサイリスタをゲートドライバに組み込んだときの外観を示す。外周部にリング状のゲート電極を設けることにより、パッケージのインダクタンスをGTOサイリスタの約1/10に低減している。さらに、ゲートドライブ回路との接続を積層基板で行うことにより、ゲート回路及び素子のゲート-カソード間を含むゲートドライブ回路全体のインダクタンスを従来のGTOサイリスタの約1/100(数nH)に低減している。これによって、ゲートドライブ回路の電源電圧を大きく変えることなく(ゲート電圧:  $V_G=20V$ )、数千A/μsのオフゲート電流上昇率( $di_{G0}/dt$ )を可能にした。

GCTサイリスタは、次の優れた特長を持っている。

- (1) GTOサイリスタでは必要であったスナバ回路がなくても(スナバレス)ターンオフが可能である。
- (2) 蓄積時間が低減でき(GTOサイリスタに比べ1/10)、スイッチング周波数を2~3kHzに向上できる。また、蓄積時間のばらつきが小さくなるため、直並列接続が容易となる。
- (3) GTOサイリスタに比べてゲート蓄積電荷が半減できるため、ゲートパワーが30~40%低減できる。



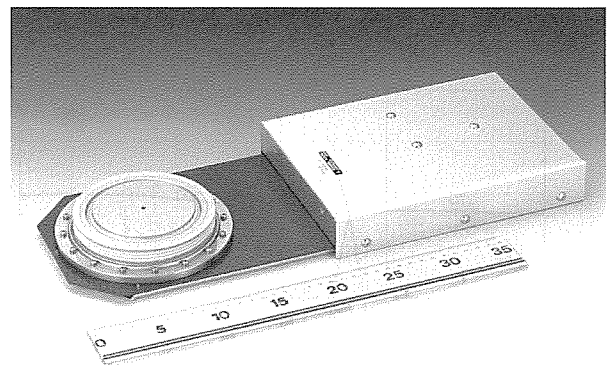
(a) GTOサイリスタ (ターンオフゲイン=3~5) (b) GCTサイリスタ (ターンオフゲイン=1)

図7. GTOサイリスタとGCTサイリスタの動作原理の比較

- (4) GTOサイリスタに比べて2倍以上の $di/dt$ 耐量の向上が図れ、 $di/dt$ 抑制用のアノードリアクトルが半減できる。
- (5) GTOサイリスタと同様な圧接タイプの平形パッケージを適用しており、GTOサイリスタとの置き換えが容易である。
- (6) 従来のGTOサイリスタに比べ、スナバ回路を使用しなくてよいため、素子、スナバ回路及びアノードリアクトルを含めたトータル損失が、負荷時は50%以下に抑えられ、無負荷時はほとんど損失の発生がない。
- (7) GTOサイリスタと同様に、サイリスタ構造のため、低オン電圧で、高耐圧・大電流化が容易である。

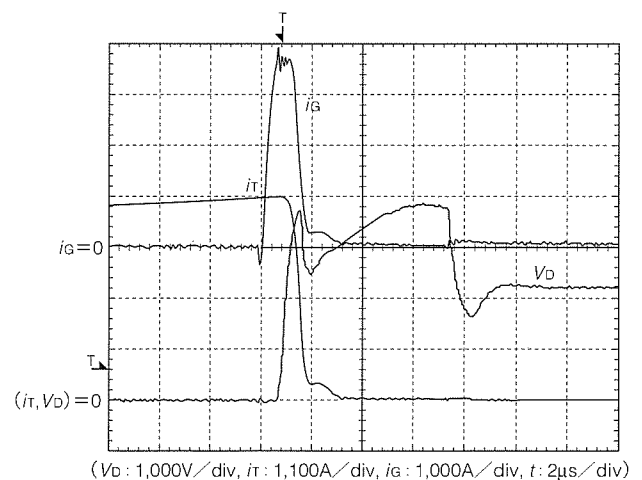
図9に、GCTサイリスタのターンオフ時のスイッチング波形を示す(ゲート電流の極性は反転させている)。

GCTサイリスタは、電力用の周波数変換器等に既に実用されている。またGCTサイリスタは、高耐圧化が容



(L)449×(W)169×(H)40(mm)

図8. 4,500V/4,000A GCTサイリスタ (ゲートドライバ組み込み時)の外観



( $V_d: 1,000V/div, i_c: 1,100A/div, i_a: 1,000A/div, t: 2\mu s/div$ )

図9. 4,500V/4,000A GCTサイリスタのターンオフスイッチング波形 ( $T_j=25^\circ C$ )

易である特長を生かし、今後更にシリーズ化が行われる予定である。

## 5. 製品の応用分野と動向

高耐圧・大容量パワーデバイスは、主に次の用途に適用される。

- 新幹線、地下鉄等の電鉄応用
- アクティブフィルタ、SVG(無効電力発生装置)、SVC(無効電力補償装置)、BTB、可変速揚水発電、スイッチ等の電力応用
- 鉄鋼圧延や製紙ライン用などの大容量工業用コンバータ・インバータ応用

従来のGTOサイリスタが使用されていた大容量の領域(電力応用や工業応用など)では、高耐圧・大電流化が容易で、トータル損失がより低減できるGCTサイリスタに置き換えられ、比較的小容量の領域(電鉄応用や工業応用など)では、制御性が良く、モジュール構造による装置への組み込みが容易となるHVIGBT、HVIPMへの置き換えが既に行われている。

GCTサイリスタは、高耐圧化が可能であるため、今後、高耐圧・低電流の分野(主に高電圧ラインの工業用インバータ用途)でも応用が拡大されると見込まれている。

超高耐圧の12kVサイリスタは、高圧の電力系統に直接適用され、従来の機械式スイッチを置き換えた交流スイッチ用途やSVCの応用等で使用されており、光トリガサイリスタについては直流送電に適用されている。

超高耐圧・大容量素子は、従来の素子に比べて使用数量が大幅に低減でき、小型化・高効率化・高信頼度化が可能となり、今後適用がより広がると考えている。

## 6. むすび

高耐圧・大容量パワーデバイスは、以上のように、HVIGBTやHVIPM、GCTサイリスタ等の製品化開発によって新しい進展が見られる。今後これらの素子が適用され、大容量パワーエレクトロニクス装置への応用が更に一層拡大されていくことが期待される。

## 参考文献

- (1) Mochizuki, K., Ishii, K., Takeda, M., Hagino, H., Yamada, T.: Examination of Punch Through IGBT (PT-IGBT) for High Voltage and High Current Applications, Proceedings of ISPSD'97, 237~240 (1997)
- (2) Ishii, K., Konishi, Y., Takeda, M., Thal, E., Debled, G.: A New High Power, High Voltage IGBT, Proceedings of PCIM'97, 185~190 (1997)
- (3) Ishii, K., Matsumoto, H., Takeda, M., Kawakami, A., Yamada, T.: A High Voltage Intelligent Power Module (HVIPM) with a High Performance Gate Driver, Proceedings of ISPSD'98, 289~292 (1998)
- (4) 石井一史, 木全政弘: 高耐圧インテリジェントパワーモジュール, 三菱電機技報, 72, No.12, 1013~1016 (1998)
- (5) 山元正則, 佐藤克己, 倉地和博, 森下和博: 高耐圧・大容量GCTサイリスタとその応用, 三菱電機技報, 71, No.12, 1065~1070 (1997)
- (6) 佐藤克己, 山元正則: GCTサイリスタの開発状況, 電気学会誌, 118, No.5, 270~273 (1998)

# 電力システム用パワーエレクトロニクス機器

細川靖彦\*  
伊与田 功\*\*  
城地慎司\*

## 要 旨

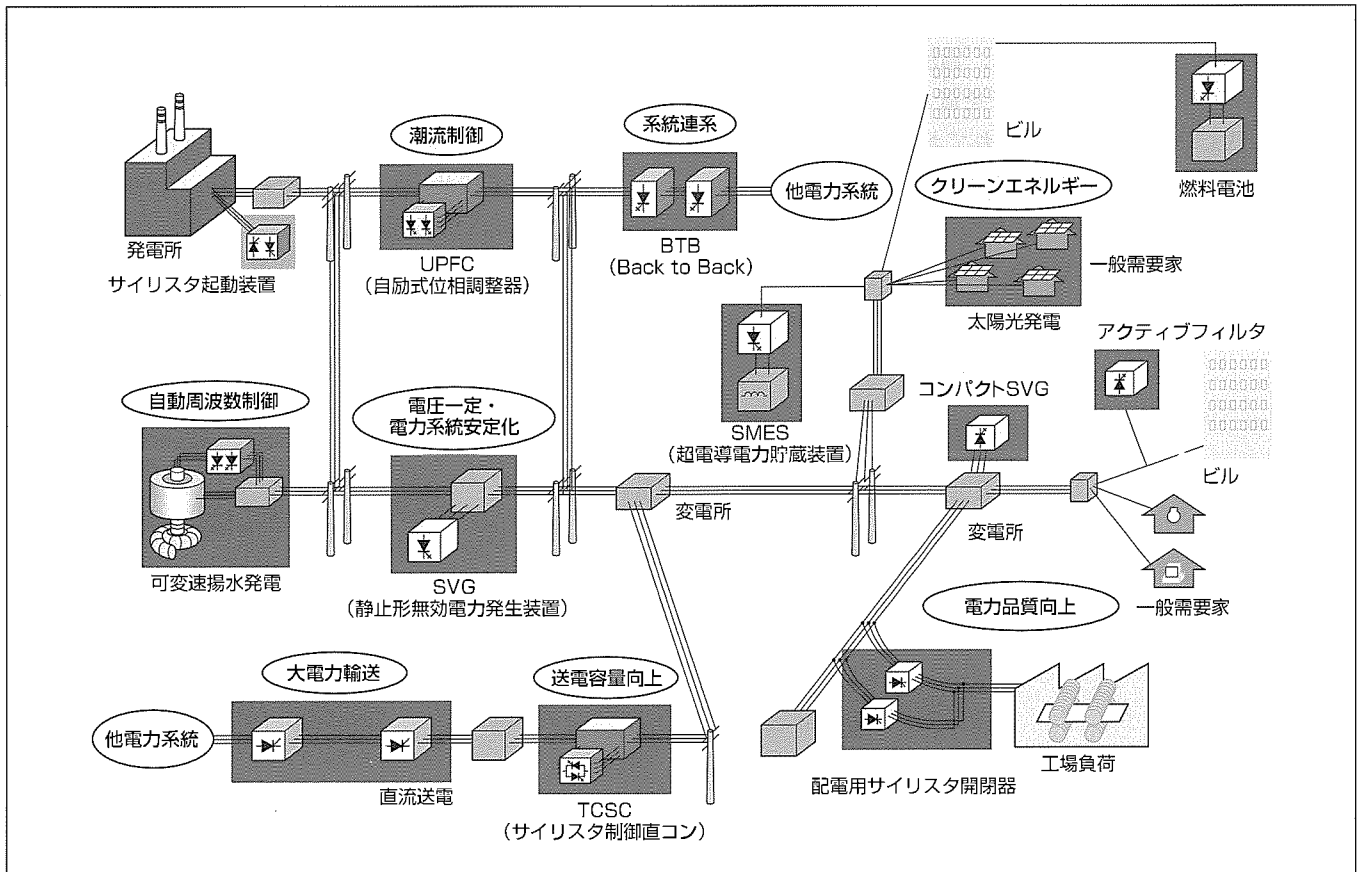
電力設備運用上の様々な課題に対する有望な解決策として、パワーエレクトロニクス機器を使ったFACTS (Flexible AC Transmission System) が注目されている。なかでも自動式変換器を使ったFACTS機器は、系統の有効電力・無効電力を系統の状態に依存することなく自由に制御でき、系統運用の柔軟性を飛躍的に拡大できる可能性がある。

三菱電機は、電力基幹系統における自動式変換器応用のパイオニアとして、1991年に関西電力(犬山開閉所)に80Mvar SVG(静止型無効電力発生装置)を納入し、さらに、資源エネルギー庁の“連系強化技術開発”補助事業において、東京電力(株)を始め、電力会社各社、電源開発(株)と(財)電力中央研究所のご指導の下、3端子BTB(Back to Back)実証

システム用に世界初の6インチGTO(Gate Turn-off Thyristor)を用いた53MVAの自動式変換器を製作納入し、数百MVAクラスの自動式変換器の製作技術を確立した。

さらに、最近当社の開発した新素子GCT(Gate Commutated Turn-off Thyristor)は、これまで大容量自動式変換器の大きな課題であった運転損失を半減できる見込みである。

一方配電の分野では、電圧変動、高調波、瞬低等の課題が増加している。当社は、これにこたえるパワーエレクトロニクス機器としてコンパクトSVG(Static Var Generator)、SSTS(Solid-state Transfer Switch)、アクティブフィルタを多数納入し、電力品質問題解決に貢献している。



## 電力システムにおけるパワーエレクトロニクス機器の適用分野

自己消弧型半導体素子の急速な進歩により、電力システムに適用可能な大容量自動式変換器が実用段階となった。これらパワーエレクトロニクス機器は、電力システムの発電・送電・配電の様々な場所に適用可能であり、系統のより柔軟な運用及び電力品質の向上を可能とする。

## 1. ま え が き

21世紀を間近に控え、電力系統は、海外でも我が国でも、競争原理導入による効率化と低コスト化、送電線新設などの設備増強の難しさ、環境負荷の少ない発送配電システムの実現など様々な課題に直面している。このような問題を解決する有望な対策の一つとして、パワーエレクトロニクス機器(以下“パワエレ機器”という。)が注目されている。電力分野でのパワエレ機器の応用は、直流送電や発電機のサイリスタ励磁などで古くから進められていたが、1980年代に入り、サイリスタの高速スイッチング機能を生かした静止型無効電力補償装置(Static Var Compensator : SVC)など、新しい機器の導入が始まり、期待が高まった<sup>(1)</sup>。これは、情報分野での半導体開発に伴って電力用半導体素子の製造技術も進歩して、定格が6kV、6kAといった大容量で壊れにくいサイリスタやGTO素子が出現したこと、マイクロプロセッサやDSP(Digital Signal Processor)などの出現で、パワエレ機器の心臓部である制御回路が高速・高機能化すると同時に、それまでの盤一面ほどの大きさから手のひらに乗るまでに小型化され、同時に安価になったことなどが挙げられる。

発電と送電部門の分離と競争原理の導入を世界に先駆けて実施した英国においては、発電地点の急激な変化で、北部から南部への潮流増加による安定度問題、南部負荷地帯の電圧維持に貢献していた老朽火力の廃止に起因した電圧問題など、送電網への負担は規制緩和でむしろ増加した。このため送電網の増強が必要になったが、急速に増強することは難しかった。そこで、SVCやSVG(欧米ではSTATCOM(Static var Compensator))と呼ばれ、日本では自励式SVCとも呼ばれることもある<sup>(2)</sup>が多数導入された。これらは、送電線が線の広がりを持った対策であるのに対し、変電所に設置すれば済む対策(一地点に集約した対策)であり、用地取得や送電線敷設権獲得のためのコスト及び機動性の面で有利であることが英国のニーズにマッチしたものと思われる。

このようなパワエレ機器に対して、米国の電力研究所EPRI(Electric Power Research Institute)のHingoraniは、柔軟な交流送電という意味であるFACTSという概念を提唱している。FACTSには4段階あると言われている。す

なわち、第一段階がサイリスタ制御直列コンデンサ(Thyristor Controlled Series Compensator : TCSC)、第二段階がSVG、第三段階が自励式移相器(Unified Power Flow Controller : UPFC)、第四段階が自励式BTB(Back to Back直流連系)である。

この中では、自励式変換器が重要な要素になっている。自励式変換器は、GTOなど自己消弧能力を持つ素子で構成された変換器であり、工業分野・電鉄分野で広く利用されているが、素子能力の向上によって電力分野で扱うような大きな電力の変換が可能になり、1991年にSVGに利用されたのを皮切りに利用が拡大している<sup>(2)</sup>。

さらに、最近では、配電分野でのパワエレ機器応用が増加している。これは、送電線増強などの本格対策ではなく低コストで電力品質を維持向上させることを目的としており、変動負荷による電圧変動を抑制するコンパクトSVG(欧米ではD-STATCOM)、半導体工場に無停電の電源を供給するSSTS(サイリスタスイッチで常用/予備の配電線を瞬時に切り換える装置)、コンパクトな装置でかつ副次的な共振現象を心配せずに高調波を抑制できるアクティブフィルタなどが注目されている。

以下、自励式変換器を利用した電力用パワエレ機器の開発状況と、最近注目されている配電分野でのパワエレ機器(Custom Power)について述べる。

## 2. 自励式変換器と電力系統への適用

### 2.1 自励式変換器の特長

他励式変換器がサイリスタやダイオードなどON状態からOFF状態への移行を自由に制御できない素子を使用しているのに対し、自励式変換器は、GTOやIGBT(Insulated Gate Bipolar Transistor)に代表される自己消弧素子を使用することにより、ON/OFF状態を自由に制御できる。その結果、他励式の場合のように交流系統の電圧位相に依存することなく運転位相を任意に設定できるので、系統の中に可制御の理想電圧源を注入することができる。また、この電圧源は、半導体スイッチング素子の高速な制御により、電圧位相や電圧振幅をわずか数 $\mu$ sで制御できる。この優れた制御性は電力系統の高速かつ柔軟な運用を可能とし、その設備効率を飛躍的に向上させるFACTS機器として活用できる。

表1に自励式変換器と他励式変換器の特徴比較を示す。

自励式変換器に使用される自己消弧形

表1. 他励式変換器と自励式変換器の特徴比較

比較項目	他励式変換器	自励式変換器
無効電力制御	有効電力に依存して発生無効電力が決まる。無効電力制御には調相設備が必要となる。	有効電力と無効電力を独立に制御できる。変換器で無効電力制御ができる。
運転条件	安定なスイッチング動作のためには系統電圧が安定であることが必要であり、電源がない場合には運転できない。	スイッチング動作が系統電圧に依存しないため電源の擾乱に強く、電源のない場合でも運転が可能。
高調波	高調波発生量が回路構成によって決まり、抑制にはフィルタが必要である。	多パルスPWM制御によって高調波電流を抑制でき、フィルタが小さくなる。
損失	素子のスイッチングロス、スナバの損失ともに小さい。	素子のスイッチングロス、スナバの損失が大きい。

表2. 自励式変換器によるFACTS機器と導入状況

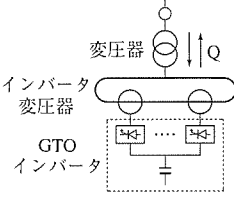
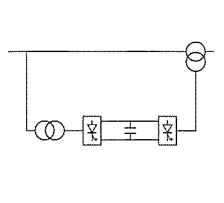
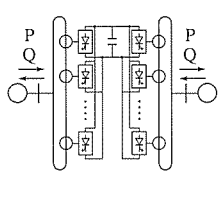
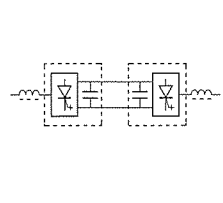
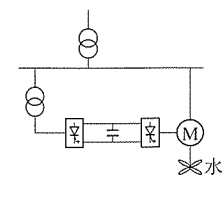
機器名	SVG	UPFC	自励式BTB	HVDC-Light	可変速揚水
目的	安定度向上・電圧制御	潮流制御・安定度向上	潮流制御・安定度向上 異周波/非同期連系 短絡容量抑制・系統分離	離島へのケーブル送電 弱小系統の電圧安定化	負荷平準化・ピークカット ポンプ水車効率向上 周波数調整・安定度向上
構成					
原理	発生電圧の振幅を可変して、系統に供給する無効電力を制御する。	系統に直列に電圧源を挿入し、振幅と位相を可変することによって潮流、インピーダンスを制御する。	発生電圧の位相と振幅を可変して有効電力と各端子の無効電力とを独立に制御する。	有効・無効電力の独立制御により、一端で直流電圧を、多端で潮流を制御するとともに、交流電圧を安定化する。	発電機二次側を可変周波数の交流で励磁し回転子の速度を可変とする。
適用例	1991年 関西電力 80MVA 1996年 TVA 100MVA	1998年 AEP 160MVA	1998年 資源エネルギー庁 連系強化技術開発 53MVA	1999年計画 GEAB 50MW	1993年 北海道電力 28MVA 1997年 電源開発 31.5MVA

表3. 53MVA変換器の概要

変換器容量	53MVA
交流端子電圧	4.623V
直流電圧	10.6kV
主回路構成	2レベル三相ブリッジインバータ 4段多重
素子構成	GTO素子(6kV, 6kA) 4S×1P×6A×4段
PWMパルス数	同期式9パルス変調(450Hz)
冷却方式	純水循環水冷方式

素子はここ数年で飛躍的な進歩を遂げ、大容量のものが得られるようになり、現在では送電系統に十分適用可能な容量(数十MVA~数百MVA)の変換装置が製作可能となっている。

## 2.2 電力系統への適用例

自励式変換器を電力系統に適用することにより、系統の無効電力・有効電力を自由に制御できるので、系統運用の自由度が飛躍的に増える。自励式変換器を使ったFACTS機器の特長は次の2点である。

- 系統の状態に依存しないで潮流や電圧を制御できる。
- 高速(msオーダー)かつ連続的に状態を変化できる。

表2に、自励式変換器を使ったFACTS機器の種類とその導入状況を示す。

当社は、'75年ごろから自励式変換器を電力系統に接続する試みを開始しており、関西電力(株)との共同研究で20MVAのSVGプロトタイプを製作し、'80年に世界に先駆けて実系統でのフィールド試験を実施した。

世界で最初に自励式変換器が電力系統に導入されたのは'91年である。当社と関西電力(株)との共同開発による80MVAのGTO-SVGが犬山開閉所に設置されたのが初めて、このSVGは、現在まで8年間、系統運用に使用され

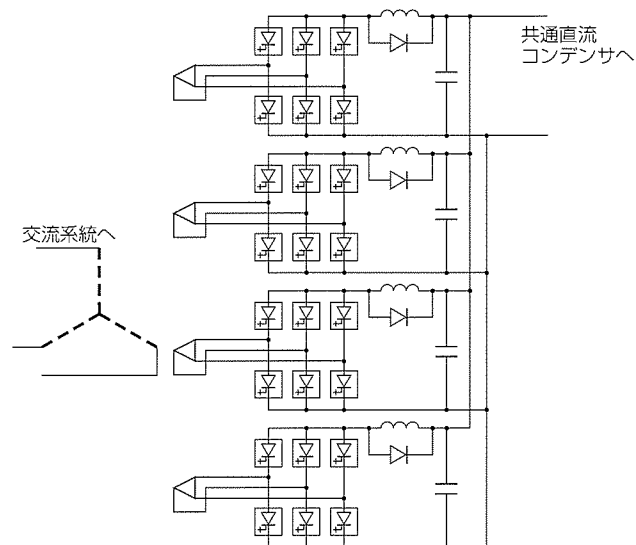


図1. GTO変換器の構成

ている。

その後当社は、'93年に、北海道電力(株)高見発電所の可変速揚水発電システムに、二次励磁装置としては世界で初めて自励式変換器を適用している。

## 2.3 自励式BTBの実証試験

自励式変換器を電力系統に導入する試みとして、最近、資源エネルギー庁の補助事業により、電力9社、電源開発(株)及び財団法人中央研究所が参加して、将来300MW級の自励式直流送電に使用することを目指したGTO変換器の開発が行われている<sup>(3)</sup>。具体的には、6インチウェーハの大口径GTO(6kV, 6kA)を使った53MVAの自励式変換器を3台製作し、現在、東京電力(株)新信濃変電所において3端子BTBとしてフィールド試験が実施されている。

当社は、この開発の一部の委託を受け、1端子分の設備



を製作し納入した。表3に変換器1端子の概要を、図1に変換器構成を示す。変換器は、4段多重構成であり、1段は三相ブリッジで構成し、ブリッジの各アームはGTOを4個直列接続(4S)している。変換器1段の外観を図2に示す。

大電流の遮断を実現するためには、GTOオフ時に配線ブスバーの寄生インダクタンスが素子AK間に発生させるスパイク電圧を抑制することが重要である。特に大口径の素子になればなるほど、構造が大きくなり配線が長くなるため、寄生インダクタンスも大きくなる傾向がある。図3に示す1S分のGTOユニットでは、スナバダイオード、スナバコンデンサを平行導体で最短配線することによってスナバ回路のインダクタンス(Ls)を極限まで低減する構造を採っている。また、直流コンデンサとPNアーム間の転流インダクタンスを最小化するため、1相分の4SモジュールのP側アームとN側アームとを背中合わせに配置するとともに広幅の平行往復導体を使用している。このような構造によって直流電圧10.6kVで負荷電流ピーク5.0kAを遮断したときのスパイク電圧の波形を図4に示す。V<sub>DSP</sub>は0.6kV、V<sub>DRM</sub>は4.8kVに抑制されている。

6インチGTOを使用して300MVA級の変換器を製作す

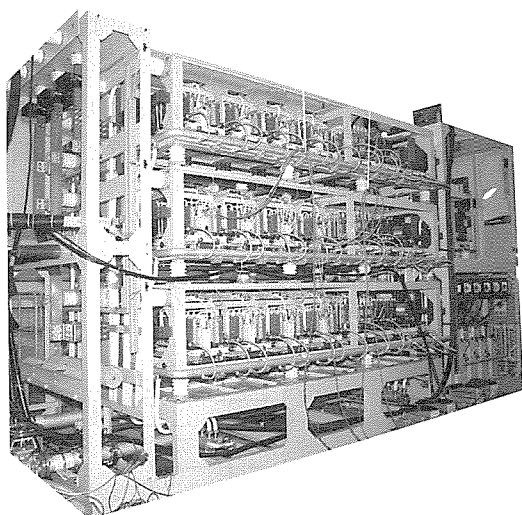


図2. GTO変換器の外観

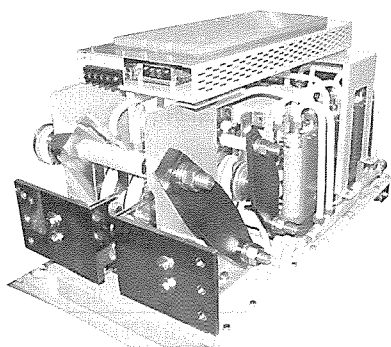


図3. GTOユニット

る技術はほぼ確立したと考えられる。今後、新信濃でのフィールド試験で電力系統への適用可能性が検証され、実用化に向けて大きく前進することが期待される。

## 2.4 自励式変換器の将来技術

ここで、将来技術について述べる。自励式変換器は、他励式に比べて多くの利点を持っており、FACTS機器として実系統へ導入されている。しかし、他励式に比べて運転損失が大きいという課題があった。これに対し、最近当社で開発した新しい自己消弧素子GCTは、自励式変換器の課題であった損失を大幅に低減できる可能性を秘めており、将来、自励式変換器のFACTS機器への適用拡大に貢献が期待される。

GCTは、GTOのゲート構造を改良しすべての主電流をゲートに転流させることによって高速なスイッチングを可能とした素子で、これまで素子のスイッチング動作を安定に行うのに必要であったスナバ回路を不要とする。その結果、スナバ回路の損失がなくなり、変換器のトータル損失が現状のGTO(スナバエネルギー回生なし)の約1/2になる。さらに、スナバ周りの部品点数が減るため機器の信頼性が向上し、寸法も小さくできるという利点がある。

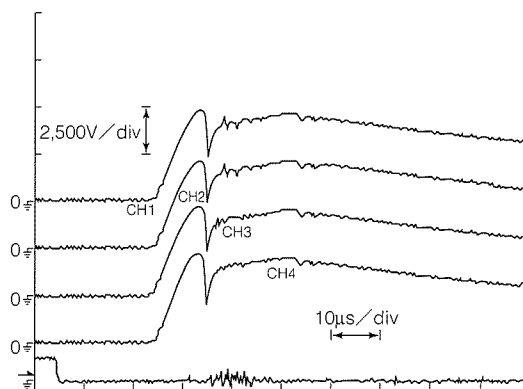


図4. GTOのターンオフ時のAK間電圧

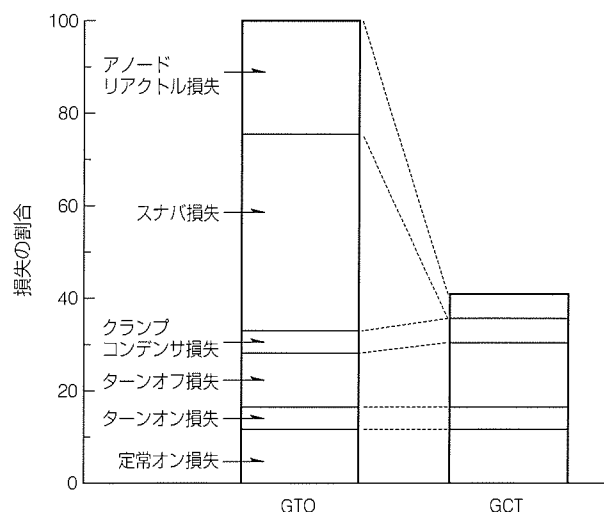


図5. GTO変換器とGCT変換器の損失比較

図5に、単相フルブリッジの2レベルインバータでGTOとGCTの損失比較を行った結果を示す。

GCTの利点を最大限に生かすためには、図6のように、1アーム当たりの素子の直列接続をなくし、素子ごとのスナバ回路を完全に省略するのが望ましい。

まだ机上検討の段階であるが、GCTで変換器を製作した場合、設備効率ではほぼ他励式と同等となり、ACフィルタ、調相設備が不要となるため設置面積では約1/2となるとの結果が報告されている<sup>(4)</sup>。

### 3. 配電系統におけるパワーエレクトロニクス

#### 3.1 配電用パワエレ機器の概要

配電用パワエレ機器は、主に配電系統の電力品質の向上及びクリーンエネルギー電源を目的として導入される。

これらはCP(Custom Power)と呼ばれ、様々な機器が実用化又は実用化研究段階にある。

電力品質向上を目的とした機器では、表4の機器が既に実用化されている。

また、クリーンエネルギー電源機器としては、表5の機器が既に実用化又は研究段階にある。この中でパワエレ機器は、発電装置及びエネルギー貯蔵装置(主として直流電源)と配電系統(交流電源)を接続する交直変換装置として用いられ、クリーンエネルギーの有効利用のため特に変換器の高効率化が求められる。

これらのCP機器は、配電系統に供される性格上、中小容量の変換器が多く、また2.1節で述べた変換器の特性か

ら、電力用半導体として、主にIGBT、IPM、4インチGTO(GCT)を用いた自励式変換器が適用される。

このように現在実用化されている配電用パワエレ機器の用途は電力品質向上とクリーンエネルギー電源用とに大別されるが、今後、機器の技術開発と配電系統の高度化に伴い、これら2系列の用途が融合し、更に進化するものと考えられる。

以下では、主として電力品質向上を目的とした、配電用サイリスタ開閉器、コンパクトSVG、アクティブフィルタについて紹介する。

#### 3.2 配電用サイリスタ開閉器

ビルや工場等の電気機器には、エレベーター、空調機等のモータ機器、これらを制御するインバータ、コンピュータ、通信機器等その種類の多様化とともに、電源のじょう(擾)乱(停電や瞬低)による機器の誤動作/停止が企業活動や市民生活に与える影響の大きい機器が増えてきている。

これに対して、各需要家でも、2回線受電、自家発電設備及び無停電電源装置の設置などによって重要負荷への電力の安定供給の努力が払われている。

しかしながら、現在需要家配電設備で事故系統の開放や健全系統の投入に使用されている開閉機器は、一般に50ms以上の開閉時間を必要とするため、場合によっては運転停止/誤動作となる負荷機器もあり、より高速な開閉機能が求められていた。

これに対し、当社では、開極時間1ms以下の機械式高速スイッチを開発し、サイリスタスイッチと並列接続する

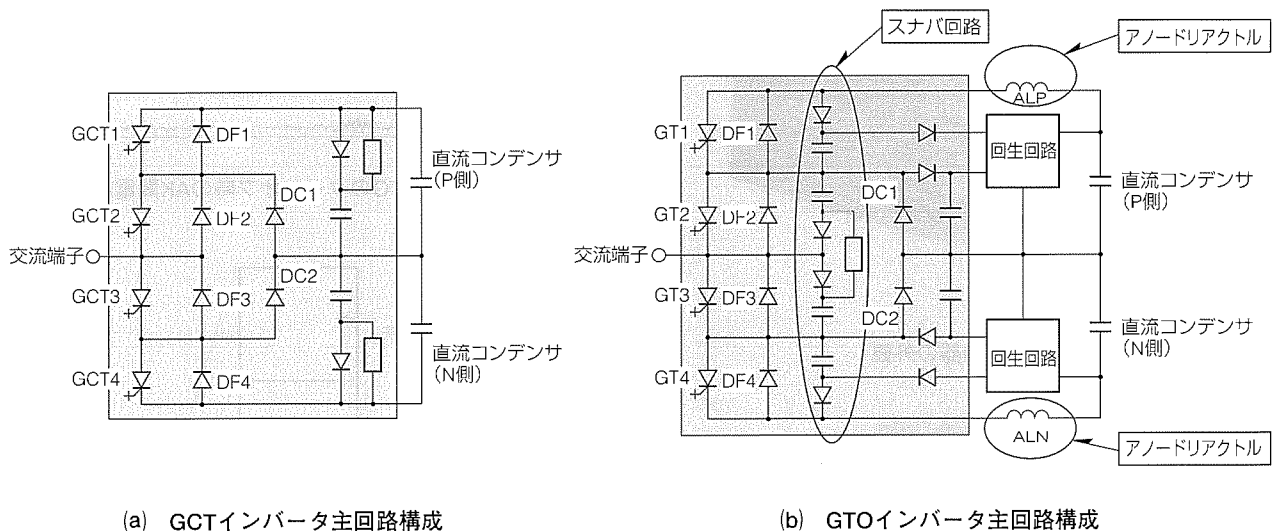


図6. GTOインバータとGCTインバータの回路比較

表4. 電力品質向上を目的とした配電用機器

No.	適用機器	適用目的
1	配電用サイリスタ開閉器	重要工場電源の高速切換え
2	コンパクトSVG	フリッカなど電圧変動抑制
3	アクティブフィルタ	高調波抑制

表5. クリーンエネルギー電源用機器

No.	適用機器	適用目的
1	太陽光発電	太陽電池による発電
2	燃料電池	りん酸型など燃料電池発電
3	超電導電力貯蔵装置	エネルギー貯蔵(研究段階)

構成により、遮断時間1サイクル未満、投入時間瞬時で、しかも定常通電損失をほぼゼロとすることができるハイブリッド形サイリスタ高速遮断器を製品化した。

表6にこの製品の標準仕様を示す。

この装置には12kV超高耐圧サイリスタを使用しており、定格電圧7.2kVの装置では、素子の直列接続を必要としないなどコンパクトな構成が可能となった。

図7に回路構成(1相分)、図8に装置外観を示す。

このハイブリッド形サイリスタ遮断器を図9(a)の常用予備2回線切換え(SSTS)、図9(b)の自家発電系統と受電系統との連系へ適用することにより、系統擾乱時の受電系統高速切換え(1/4サイクル)や受電系統事故時の自家発電系的高速分離が可能となり、負荷機器への電力供給信頼度を

飛躍的に向上することができる<sup>(5)(6)</sup>。

### 3.3 コンパクトSVG(D-STATCOM)

配電系統においてSVGはアーク炉フリッカ抑制装置、大型電動機起動時の電源電圧低下抑制、及び交流き電の電気鉄道など大型単相負荷による三相不平衡補償に適用されることが多く、その容量は数十MVA程度が多い。

当社は、高性能GTO素子及び素子能力を最大限に活用できる新回路方式の採用により、設置面積1/3、体積1/4(当社従来比)の大幅なコンパクト化を実現したコンパクトSVGを製品化した。このSVGは、小型軽量化により、設置場所の制約が少なくなるばかりでなく、移設の容易なりロケータブルSVGの製作をも可能とする。

図10は20MVAのコンパクトSVGの設置例であり、設置スペースは70m<sup>2</sup>である。

また、図11にGTOインバータユニットの外観を示す。

表6. ハイブリッド形サイリスタ遮断器の標準仕様

定格電圧	7.2kV/15kV			
定格電流	200A	400A	600A	1,200A
周波数	50/60Hz			
相数	三相			
遮断電流	12.5kA(1サイクル)		25kA	
遮断時間	1サイクル未満			
冷却方式	自冷			

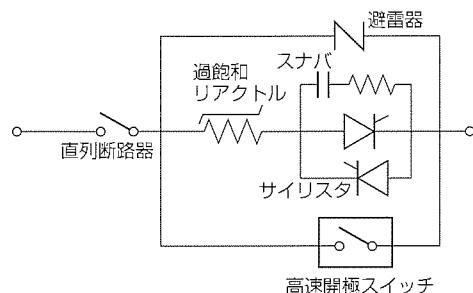
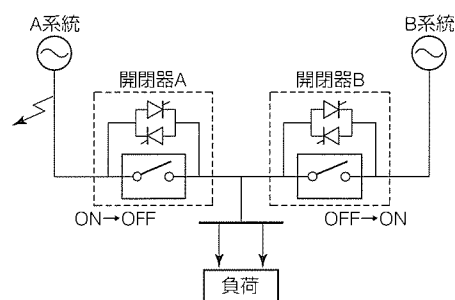


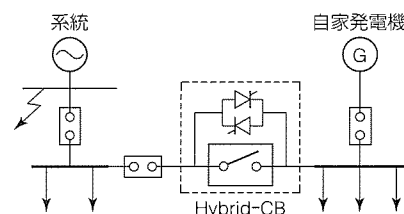
図7. ハイブリッド形サイリスタ遮断器回路構成(1相分)



図8. ハイブリッド形サイリスタ遮断器の外観



(a) 2回線受電切換え



(b) 自家発電系統と受電系統の連系

図9. 配電系統への適用例

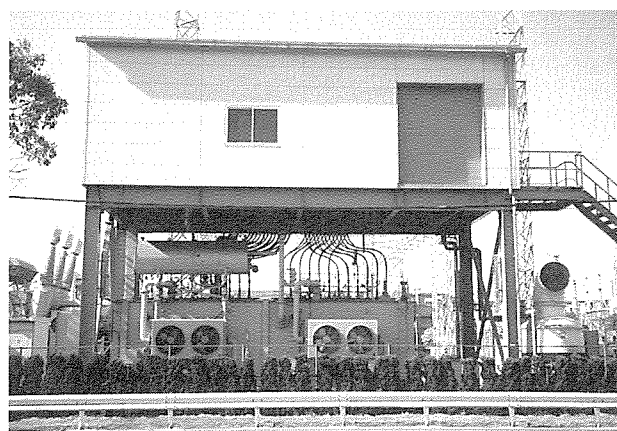


図10. 20MVAコンパクトSVG設置例

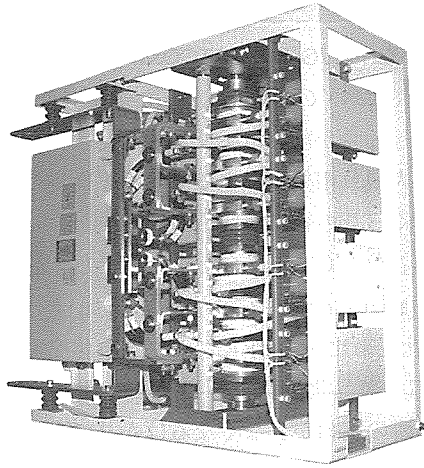


図11. GTOインバータユニットの外観

### 3.4 アクティブフィルタ

アクティブフィルタは、整流器負荷等が発生する高調波の補償、進相コンデンサに代わる力率補償のほか、大型電動機起動時の電圧低下補償用途に適用される。

当社では、主回路を構成する半導体素子として大容量IGBTを適用して変換器の大容量化と高速スイッチングを可能とし、高調波補償範囲としては2次～25次を対象に、容量範囲では50kVA～5,000kVAをシリーズ化している。

## 4. むすび

以上、電力系統用パワエレ機器の動向について簡単に説明した。パワエレ機器は、高速制御性やコンパクト性など他の電力機器にない特長があるが、コスト面などで導入例

は多くない。しかし、SSTSなど、瞬時停電を嫌う半導体工場などユーザーの要望にかなったものは着実に増加している。今後は需要の現場により近づき、パワエレ機器の認知度を上げるとともに、ニーズに的確にこたえる価値の高い製品開発が重要と考えている。

## 参考文献

- (1) 土井 淳, 藤原良一, 阿部 茂: 静止型無効電力補償装置の電力系統への応用, 三菱電機技報, 55, No. 9, 670～674 (1981)
- (2) 松野克彦, 長澤隆士, 大槻博司, 大西修一, 石黒富士雄, 竹田正俊: 自励式インバータを用いた静止形無効電力補償装置による系統安定度の向上, 電気学会論文誌B, 112, No. 1, 57～66 (1992)
- (3) 鈴木宏和: 高性能自励式変換システムの実証試験, 平成11年度電気学会全国大会, S.28-4-5 (1999)
- (4) 米沢比呂志, 佐藤 正, 有塚智彦, 中村文則: GCTサイリスタを適用した大容量自励式BTBシステム, 平成9年度電気学会電力・エネルギー部門大会論文集(論文II), 1024 (1997)
- (5) 小山健一, 笹尾博之, 岸田行盛, 丸山稔正, 山本 博, 深田雅一: 高速開極スイッチの開発とそのサイリスタ遮断器への応用, 電気評論, No.11, 77～81 (1997)
- (6) 小山健一, 深田雅一, 山本 博, 丸山稔正, 岸田行盛, 笹尾博之: ハイブリッド形サイリスタ開閉器の開発とその適用, 電気学会 (1997-9)

# 鉄鋼プラント用可変速ドライブシステム

小川晴毅\*  
下村弥寿仁\*  
山口弘昭\*

## 要旨

鉄鋼プラントにおいて他社に先駆けて小容量域から大容量域までの全領域をACドライブ化することに成功した三菱電機は、現在、3,600kVA以下の容量域のIGBT (Insulated Gate Bipolar Transistor) インバータ、3,600kVA以上の容量域のGTO (Gate Turn Off Thyristor) インバータの二つの大きなシリーズを持っている。鉄鋼プラントに適用されるACドライブシステムの構成は次のとおりである。

### (1) MELVEC-1200シリーズ

2レベルインバータ、IGBTをメインのスイッチングに使用している。4.5~1,200kVAをサポートする。集積化を

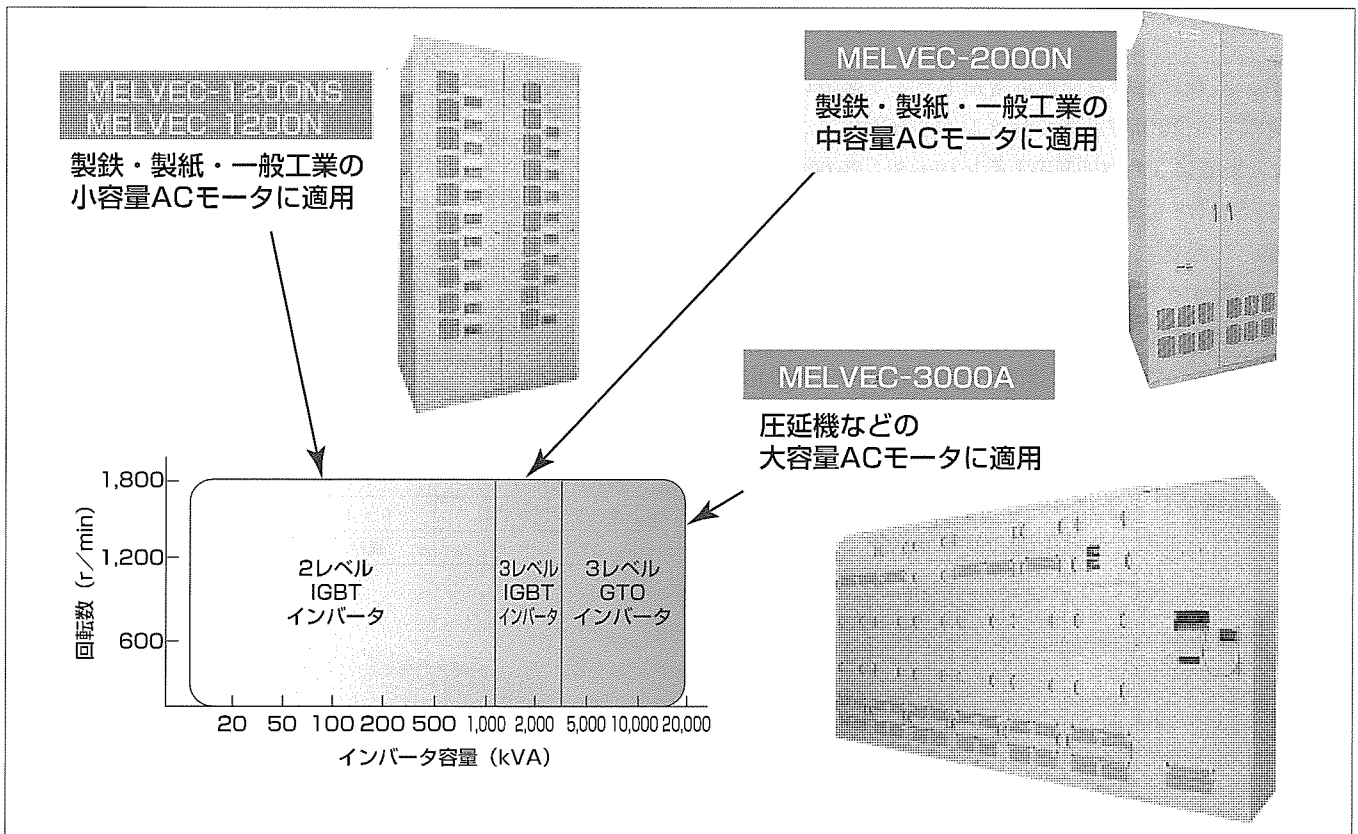
進めるために多段積み構造を採用し、容量によっては最大12段積みのユニット構成を採る。

### (2) MELVEC-2000シリーズ

3レベルインバータ、IGBTをメインのスイッチングに使用している。1,500~3,600kVAをサポートする。単機容量1,500kVAと1,800kVAがあり、これをリアクトル多重化することで3,000kVA、3,600kVAの四つの容量を構成する。

### (3) MELVEC-3000シリーズ

3レベルインバータ、GTOをメインのスイッチングに使用している。単機10,000kVAとリアクトル多重による20,000kVAをサポートする。このシリーズは純水循環方式の冷却を使用している。



## 交流可変速装置の適用マップ

この適用マップは、現在生産されている鉄鋼プラントに適用されるACドライブシステムの各容量域での対応機種とその外観を表している。

### 1. ま え が き

鉄鋼プラントにおいて、一つのラインは、多数の可変速ドライブ装置で構成されている。このため、可変速ドライブ装置を小型化して設置面積を少なくすることが、設備投資費用の削減における重要な要素となっている。交流可変速ドライブ装置では、直流配電によるコモンコンバータ方式を採用することにより、コンバータの最適化、及びインバータの小型化が実現されている。また、コンバータに関しては、近年、クリーン電源に対する要求が強く、装置単体で無効電力や電源高調波の低減が可能な高力率コンバータが注目されている。

当社では、可変速ドライブ装置の小型化、高効率化、クリーン電源化を実現するため、主機駆動用の大容量装置には、高力率コンバータ方式を採用した3レベルGTOインバータを適用している。また、3,600kVA以下の中・小容量装置にはIGBTインバータを適用している。さらに、長年蓄積してきた可変速駆動技術を適用し、年々、可変速ドライブ装置の小型化・高効率化を図っている。

本稿では、最近の当社における交流可変速ドライブ装置の装置構成、及びその代表機種であるIGBTインバータとGTOインバータについて述べる。

### 2. 装 置 構 成

図1に、当社における交流可変速ドライブ装置の適用マップを示す。1,200kVAまでは2レベルIGBTインバータ、3,600kVAまでに3レベルIGBTインバータ、20,000kVAまでに3レベルGTOインバータをそれぞれ適用し、モータ容量に応じて最適なインバータを提供している。これらのインバータはすべて電圧型の電力変換器であり、瞬時停電に強いシステム構成を組むことが可能であり、また、コモンコンバータ方式の適用によるドライブシステムの小型化・高効率化が容易という特長がある。さらに、制御回路の共通化によって高信頼化を図っている。

表1に鉄鋼プラント用インバータの装置仕様を示す。IGBTインバータの入力電圧は、サイリスタコンバータを

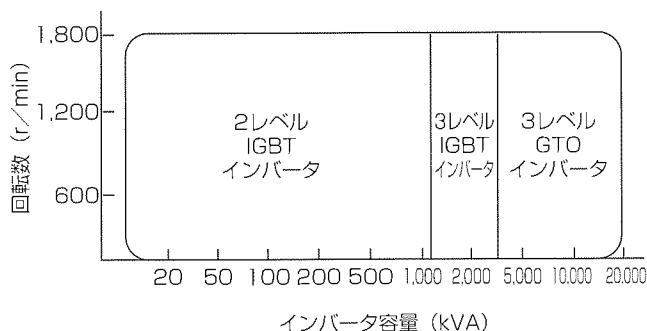


図1. 交流可変速装置の適用マップ

使用した場合の電圧を示している。一方、GTOインバータでは、GTOコンバータを使用した場合の入力電圧を示している。また、GTOインバータは、水冷とすることによって冷却性能を上げ、主回路盤の小型化を行っている。

次に、GTOインバータでは、コンバータ側に高力率GTOコンバータを採用し、電源のクリーン化を実現している。また、IGBTインバータは、コモンコンバータ方式の適用が可能であり、インバータ側の負荷によらず高効率を実現するとともに、インバータ負荷の最適配置によってコンバータ容量の低減を可能としている。さらに、コモンコンバータとして、ダイオードコンバータ、サイリスタコンバータ、高力率IGBTコンバータをシリーズ化することにより、用途に合わせた幅広いシステム構成を可能としている。

### 3. GTOインバータ

GTOインバータは主に鉄鋼プラントにおける圧延機用モータ駆動に使用される大容量可変速ドライブ装置であり、当社では、1994年の初号機出荷以来、既に100台を超える納入実績がある。単機容量10,000kVAのインバータと、これをリアクトルで多重化した20,000kVAのインバータの二つをシリーズ化している。図2に最新型のMELVEC-3000Aの外観を示す。

MELVEC-3000Aでは、以下の技術開発により、初号機と比較して大幅な小型化・高効率化が達成されている。

表1. 装置仕様

項目	2レベルIGBT インバータ	3レベルIGBT インバータ	3レベルGTO インバータ
入力電圧(V)	300/600	1,220	3,300
出力電圧(V)	210/420	840	3,300
出力周波数(Hz)	~90	~60	~60
速度制御精度(%)	0.01	0.01	0.01
電流制御応答(rad/s)	500	500	600
速度制御応答(rad/s)	60	60	60
界磁弱め範囲	1:5	1:5	1:5
トルクリップル(%)	0~1	0~0.5	0~0.5
冷 却	風冷	風冷	水冷

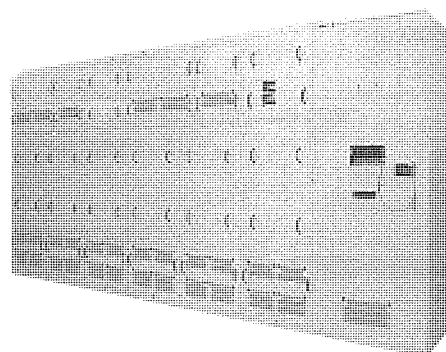
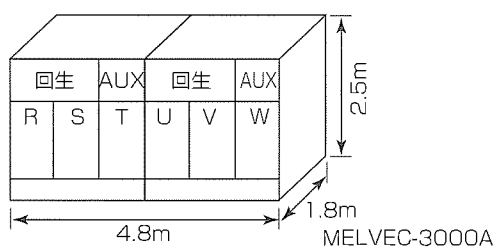
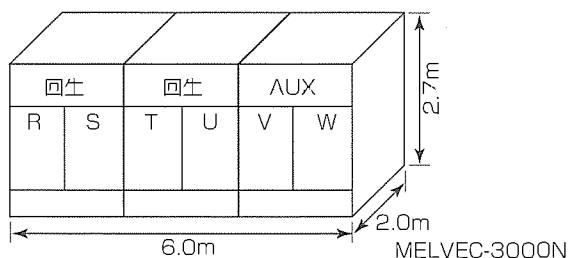
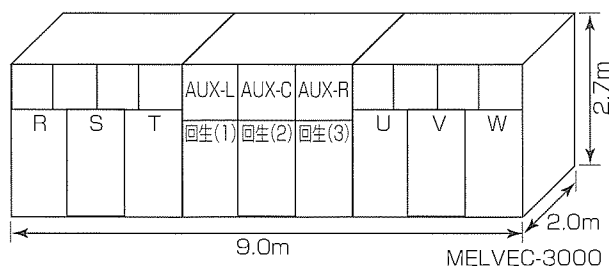


図2. GTOインバータMELVEC-3000Aの外観



機種名	外形寸法(m)	質量(kg)
MELVEC-3000	(W)9.0×(H)2.7×(D)2.0	28,000
MELVEC-3000N	(W)6.0×(H)2.7×(D)2.0	16,500
MELVEC-3000A	(W)4.8×(H)2.5×(D)1.8	12,100

図3. MELVEC-3000シリーズの盤構成比較

(1) 小型化・軽量化

初号機では主回路主要部品をすべて主回路ユニットに実装したが、ユニットを交換すればすべての主要部品を交換できるメリットがある反面、ユニットの寸法と質量が大きく、不必要な部品まで交換するデメリットがあった。そこで、主回路ユニット実装部品の厳選及びスナバコンデンサなどの実装部品の小型化により、ユニットの小型化・軽量化を行った。その結果、インバータ盤全体の小型化・軽量化にも成功した。図3に示すように、MELVEC-3000Aでは、初号機(3000)と比較して、体積・質量共に44%まで削減されている。さらに、インバータ盤の設置面積においても、約50%の省スペース化を実現した。

(2) 高効率化

主回路ユニットの小型化による主回路配線の低インダクタンス化によって6インチGTO素子の能力を最大限に引き出すためのスナバ回路設計を行い、スナバコンデンサの小型化を可能とした。MELVEC-3000Aでは、3000の約60%のスナバコンデンサ容量で、初号機と同じ6,000Aの電流遮断を達成でき、スナバ回路の消費電力を削減した。さらに、スナバエネルギー回生回路にIGBT素子を適用することにより、回生回路の効率を改善した。

表2. IGBTインバータの装置構成

MELVEC-1200NS		
容量	盤外形(W)×(D)×(H)	装置構成
18kVA以下	600×650×2,300	12ユニット/面
36kVA	600×650×2,300	6ユニット/面
MELVEC-1200N		
容量	盤外形(W)×(D)×(H)	装置構成
75kVA以下	800×650×2,300	8ユニット/面
~150kVA	800×650×2,300	4ユニット/面
~300kVA	800×650×2,300	2ユニット/面
~600kVA	800×650×2,300	1面
~1,200kVA	1,600×650×2,300	2面
MELVEC-2000N		
容量	盤外形(W)×(D)×(H)	装置構成
~1,800kVA	1,200×1,000×2,300	1面
~3,600kVA	2,400×1,000×2,300	2面

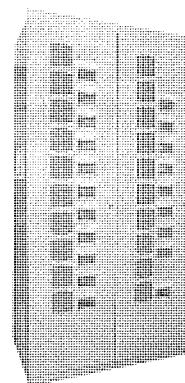


図4. コンパクト2レベルIGBTインバータ MELVEC-1200NSの外観

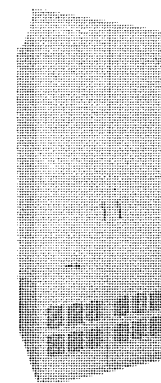


図5. 3レベルIGBTインバータMELVEC-2000Nの外観

4. IGBTインバータ

表2にIGBTインバータシリーズの装置構成を示す。36kVA以下をコンパクト2レベルIGBTインバータMELVEC-1200NS、1,200kVAまでを2レベルIGBTインバータMELVEC-1200N、3,600kVAまでを3レベルIGBTインバータMELVEC-2000Nによって構成している。2レベルIGBTインバータは、収納盤の構成をフレキシブルにするため、36kVA以下でもMELVEC-1200Nを適用可能と

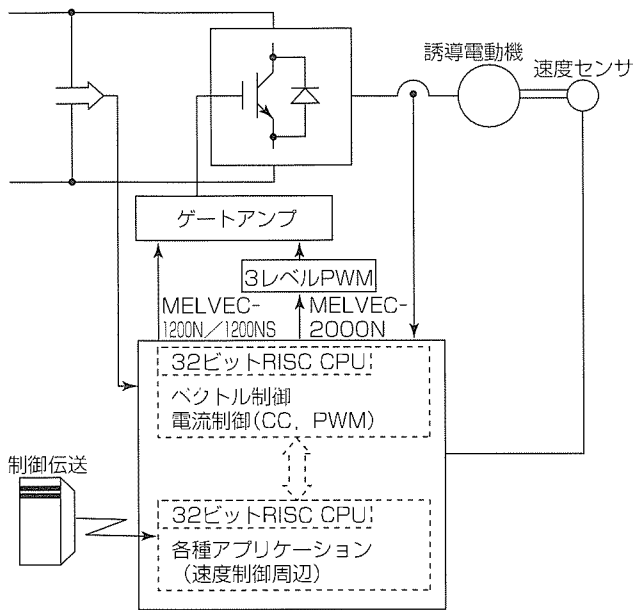


図 6. MELVEC-1200N・2000Nの制御構成

している。図 4, 図 5 にそれぞれMELVEC-1200NS及びMELVEC-2000Nの外観を示す。

MELVEC-1200NSは、インバータ本体の小型化のため、主回路配線部及びゲート回路を一体化して基板化を行うとともに、制御基板も専用基板とすることにより、盤幅600mmに最大12台(18kVA以下)のインバータユニットを収納可能としている。また、MELVEC-1200Nは、冷却系の最適設計及びASIC採用による制御基板の小型化により、盤幅800mmに最大8台(75kVA以下)のインバータユニットを収納可能である。容量の大きい領域は盤構成となるが、

IGBT周辺の回路をブロック化することにより、ブロック単位での交換を可能としている。

MELVEC-2000Nは、部品の最適配置を行うことにより、インバータ盤外形寸法を当社従来比で約38%に小型化した。また、GTOインバータと同じく当社独自の3レベルPWM方式(ダイヤ変調方式)を採用することにより、トルクリップルの最小化を実現している。

制御構成を図 6 に示す。すべてのIGBTインバータは32ビットRISC CPUを2個採用しており、ベクトル制御・電流制御の高速演算を行うCPUと、速度制御周辺のアプリケーションの制御を行うCPUに分けている。また、MELVEC-2000Nの主制御基板はMELVEC-1200Nと同一基板としており、3レベル専用3レベルPWM用の拡張基板を追加することによって制御構成の統一を行っている。MELVEC-1200NSでは、小型化のため専用の基板としているが、他のIGBTインバータ同様に32ビットRISC CPU 2個を採用しており、IGBTインバータすべてにおいて高い制御性能を確保している。なお、MELVEC-1200NSとMELVEC-1200Nは、速度センサ付きのベクトル制御以外に、速度センサレスベクトル制御、電流マイナーループ付きのV/F制御の選択が可能である。

## 5. む す び

当社は、電圧型インバータで蓄積してきたパワーエレクトロニクス技術を駆使し、コンパクトで高効率な交流可変速ドライブ装置を提供してきた。今後も、設置面積、効率、駆動性能、信頼性の面で最適な可変速ドライブ装置の開発を行い、ユーザー各位の要請にこたえていく所存である。



# 鉄道車両用3.3kV HVIPMインバータ

菊池高弘\*  
田中 毅\*  
大山裕二\*\*

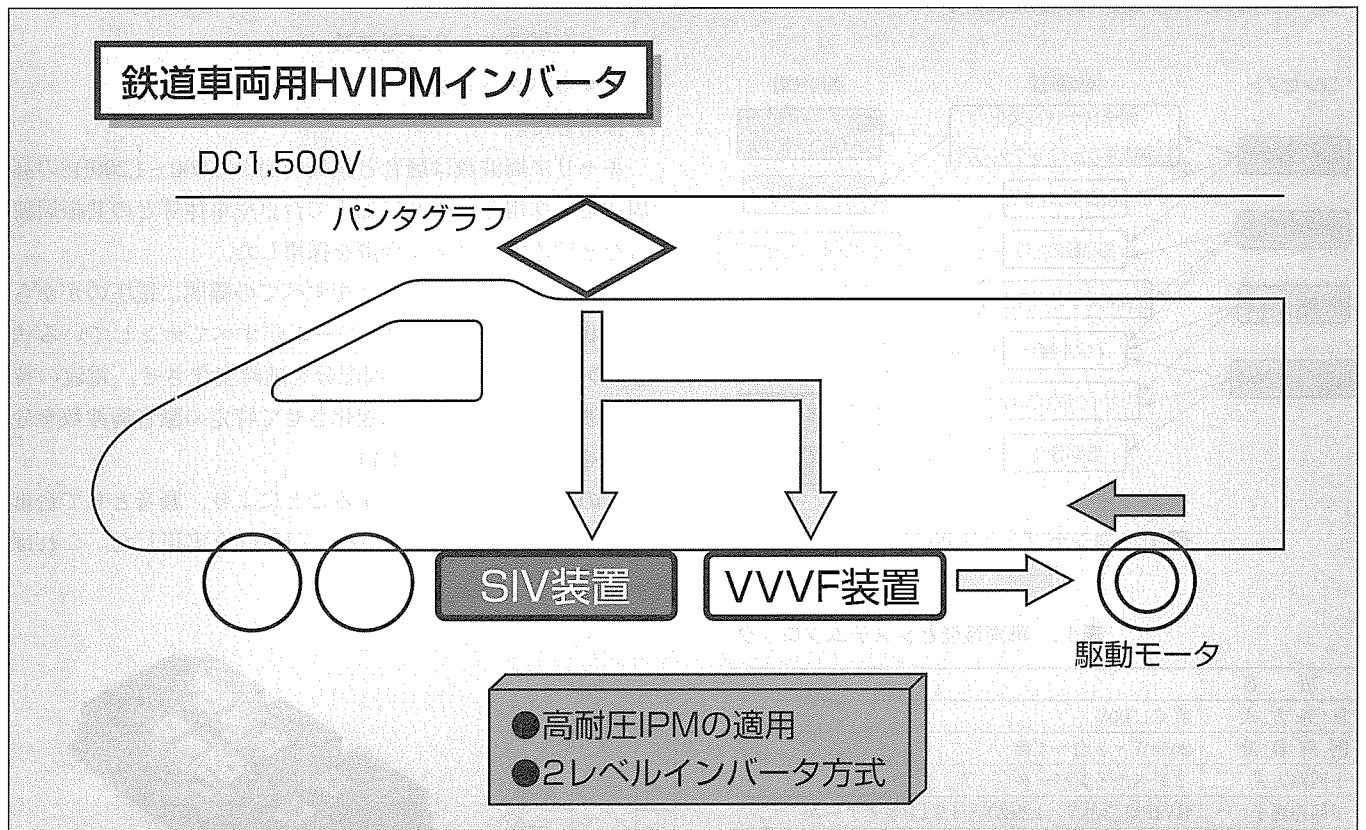
## 要 旨

鉄道車両では、21世紀を目指した高性能な車両の創出と環境に優しい車両システムへの取組を目指し、各種の新しい車両機器の開発が進められている。特に車両用インバータ装置である推進制御装置と補助電源装置は、車両搭載電気機器の中で最も重要な役割があり、技術の進歩には目覚ましいものがある。これらの装置について、最新のパワーデバイスである高耐圧IPM(High Voltage Intelligent Power Module：HVIPM)を適用し、2レベルインバータとすることで、回路の簡素化と高機能化によって装置の小型・軽量化と信頼性の向上を実現した。

推進制御装置は、三相可変速駆動が1982年に日本に導入されて以来急速に適用が拡大し、現在三菱電機の製作する車両用主電動機の9割以上を交流機が占めるに至った。三

相可変速駆動は、無接点化に伴う保守の大幅軽減、高粘着性能による電動車比率の低減、電気ブレーキ時の高電力回生性能による省電力と経済性の向上、によって鉄道の実現に貢献してきた。車両用補助電源装置(SIV)については、回路のシンプル化による小型・軽量化と、部品点数大幅削減による信頼性向上を目的とし、3.3kVのHVIPMを適用した2レベルインバータを開発した。2レベルインバータの採用によって、従来の3レベル方式と比較して、170点から約80点まで部品点数の削減が可能となった。また、IPMの適用でブスバーのインダクタンスが低減され、従来のスナバ回路を省略できた。

本稿では、これらの2レベルインバータの開発結果について述べる。



## 鉄道車両用HVIPMインバータ

鉄道車両用のインバータ装置として、推進制御装置(VVVF)と補助電源装置(SIV)に、パワーデバイスとして3.3kVのHVIPMを適用した。これにより、インバータ回路を2レベル化でき、小型・軽量で高機能な装置が実現された。

## 1. まえがき

鉄道車両は、高速化、省エネルギー化、快適性向上、保守の省力化などが要求されている。これらのニーズに対し、近年、高速スイッチングかつ低損失、電圧駆動型で駆動電力の少ないIGBT(Insulated Gate Bipolar Transistor)を適用し、小型・軽量化、高効率化、高速制御化、低騒音化を図った鉄道車両用のインバータ装置が普及しつつある。このような状況の下、当社ではより小型・軽量・高信頼度化を目指し、駆動回路及び自己保護機能を内蔵した次世代パワーデバイスであるIPMを適用したインバータ装置を広く展開している。

本稿では、3.3kVのHVIPMを適用した鉄道車両用インバータ装置について紹介する。

## 2. 2レベルVVVFインバータ装置

次世代の電車でVVVFインバータ装置として、小型・軽量化、高信頼度化、省保守化、環境への適合性改善をコンセプトとした装置を開発した。これらのコンセプトに対し開発に当たっての技術課題と適用技術について図1に示す。

以下、この装置における開発内容について述べる。

### 2.1 装置概要

表1に開発した装置の性能概要を示す。

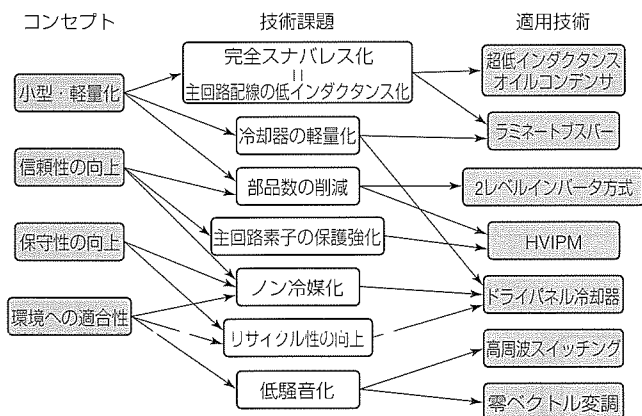


図1. コンセプトと適用技術

表1. 車両性能とシステムブロック

項目	
電気方式	直流1,500V
制御容量	205kW×2台×4群
主回路方式	2レベルインバータ
主回路素子	HVIPM(3.3kV, 1.2kA)×1S1P×6アーム
素子冷却方式	走行風利用によるドライパネル冷却(完全ノン冷媒)
制御方式	VVVFインバータ制御方式 ベクトル制御による高速応答トルク制御 零ベクトル制御による低騒音化
周波数制御範囲	0~200Hz(非同期・過変調・1パルスモード)
電圧制御範囲	AC 0~1,400V

### 2.2 2レベルインバータと低騒音化

#### (1) 2レベルインバータ

装置の小型・軽量化、信頼性の向上を図るため、2レベル変調方式のインバータ装置とした。

主回路素子として自己保護機能を持つ3.3kV, 1.2kAのHVIPMを1S1Pで使用し、主回路の信頼性向上を図った。さらに、フィルタコンデンサとして超低インダクタンスオイルコンデンサ、主回路配線としてラミネートブスバーを採用することによって主回路の低インダクタンス化を図り、完全スナバレス化を実現した。これにより、主回路を構成する部品点数の削減を行い、信頼性の向上とともに装置の小型・軽量化に努めている。

図2に、今回適用したHVIPMの外観を示す。このIPMは、メインデバイスとしてIGBTを使用し、その駆動回路や過電流/過熱/ゲートドライブ電源低下等のメインデバイスを保護する保護機能を一つのモジュールに格納した高集積型パワーモジュールである。

#### (2) 低騒音化

環境問題の一つとして騒音問題が挙げられる。これまでには主に3レベル変調方式を採用することによって低騒音化を実現してきたが、今回採用した2レベル変調方式においては、その3レベル変調方式と同等レベルの低騒音化を目指し、

- 高周波キャリア周波数
- 零ベクトル変調

を採用した。

キャリア周波数は騒音と損失の面から800~1,200Hzの高周波帯を採用し、これに加えて台車や車体等との共振周波数を避ける零ベクトル変調を採用した。

零ベクトル変調とは、3相すべての線間に電圧のかからない状態(上アーム又は下アームがすべてオンしている状態)の1周期における時間配分を随時変化させ、電流の持つ周波数成分を時間的に変化させて特定の騒音周波数を分散させる方式である(図3)。

この二つの方式を採用することにより、騒音として台車直上1.5mで65dB(A)(30km/h時)を実現した。これは、

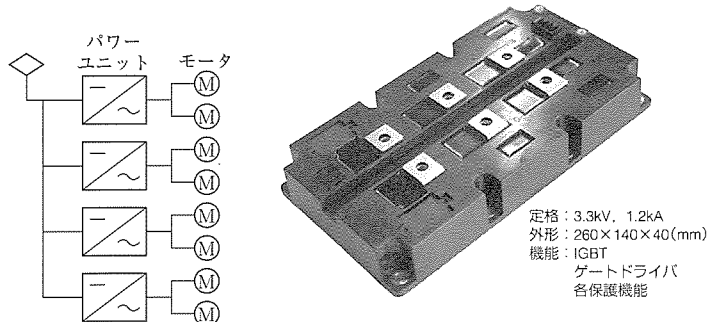
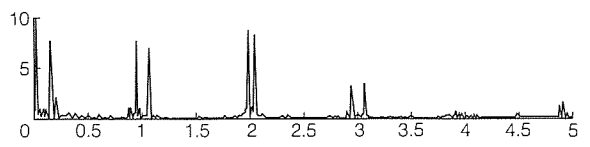
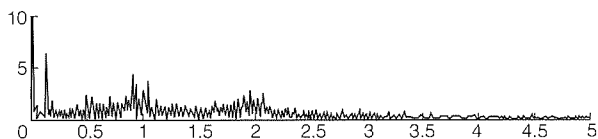


図2. HVIPMの外観



(a) 零ベクトル変調なし



(b) 零ベクトル変調あり

図3. 主電動機電流の周波数分析

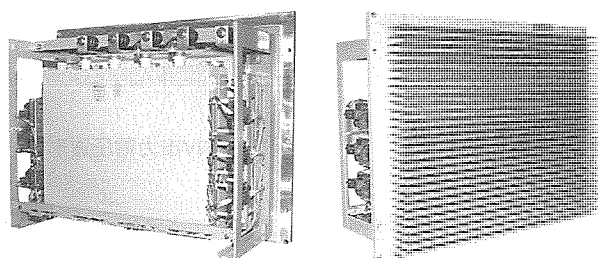


図4. パワーユニットの外観

3レベル変調方式に対しそん(遜)色のない値であると言える。今後、更なる低騒音化改善を実施する所存である。

### 2.3 ドライパネル冷却方式

主回路素子の冷却には、化学物質を使用せず地球環境に影響を与えない完全冷媒レスアルミフィン方式の走行風利用によるドライパネル方式を国内で初めて採用した。前述のスナバレス、ラミネートブスバーの採用と併せ、小型・軽量化、作業性改善、省保守化を図っている。これにより、インバータ箱及びパワーユニット部の体積及び質量において次のように大幅な軽減を達成した(当社従来比(GTOインバータ装置との比較))。

- インバータ箱体積比64%
- インバータ箱質量比50%
- パワーユニット体積比47%
- パワーユニット質量比43%

図4にパワーユニットの外観を示す。

## 3. 車両用補助電源装置

### 3.1 従来の車両用補助電源装置

車両用補助電源装置は、通常“SIV装置”と呼ばれているが、現在実用化されているSIV装置は、パワーデバイスにIGBTを使用した3レベル方式のものである。図5に主回路構成を示すが、架線入力電圧のDC1,500Vを直接3レベルインバータで交流60Hzの三相電圧へ変換した後、絶縁トランス(TR)によって負荷側へ電力供給する構成となっ

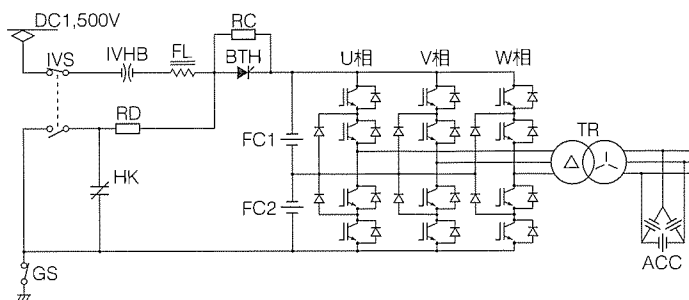


図5. 従来方式SIV装置(3レベルIGBT方式)

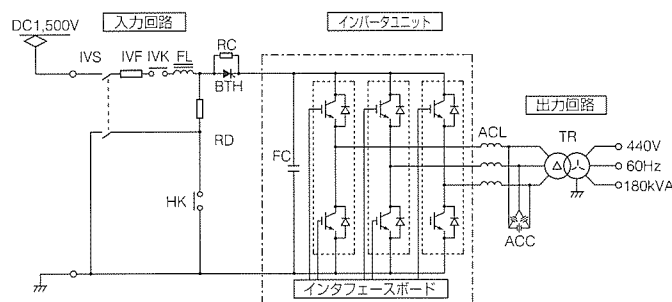


図6. 新方式2レベルSIV装置ツナギ図

ている。IGBTは、1,700V、400Aの定格であり、1~2kHzでPWM制御される。

最近ではこのIGBTの代わりにIPMを使用したSIVも製作されており、より高機能なSIVとして順調に稼働中である。

### 3.2 次世代2レベルIPM方式SIVの開発

上記のとおり現在のSIV装置は3レベル方式インバータとして構成しているが、次世代のインバータ回路のシンプル化を目的とし、高耐圧のIPM直接2レベル方式SIVの開発を行った。

パワーデバイス部には高耐圧のIPMを適用することで、インバータ回路の2レベル化を可能とすることができる。

SIV 2レベル化の目的は以下のとおりである。

- 素子数の低減による小型・軽量化と信頼性の向上
- インバータユニット内のブスバーの簡素化と低インダクタンス化によるスナバレス化とユニット小型化
- 保護回路の素子内蔵化による保護の高速・高機能化と装置側保護回路の簡素化

今回この2レベルインバータ装置の開発を行い検証試験を実施したので、以下に述べる。

### 3.3 2レベルIPM方式SIVの開発諸元

2レベルIPM方式SIV装置の開発として、装置容量180kVAのプロト機の製作を行った。回路構成については、SIV装置の主回路ツナギ図を図6に示す。

#### (1) 入力回路

車両用インバータ装置では、架線に含まれるリップル電圧の平滑化及びインバータの発生する高調波電流の架線側

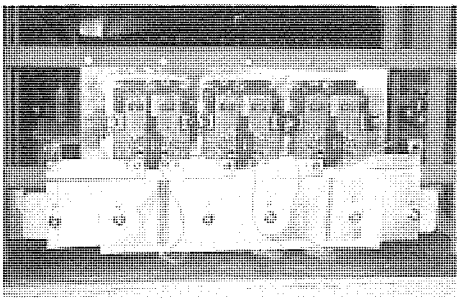


図7. IPMインバータユニットの外観

への抑制のため、図のFLとFCからなるLCフィルタ回路を設置する。またFCコンデンサの初期充電は、BTHサイリスタと充電抵抗RCの回路によって行われる。

(2) インバータ回路

インバータ部の使用素子は、2レベル方式の場合には、3.3kVクラスの高耐圧品を使用する必要がある。今回の開発品としては、定格3.3kV、400AのIPMを使用した。なお、このIPMは、P側とN側のスイッチング素子を1個のパッケージ内に収納している(デュアルパッケージ化)ため、インバータを構成する3相分で合計3個のモジュールパッケージとなり、従来の3レベル方式で使用していた合計18個(IGBT12個、クラムダイオード6個)から大幅に素子数が低減できることになった。

(3) 出力回路

インバータ出力回路には、インバータ発生高調波を除去するための交流フィルタ回路が設置される(図のFLリアクトルとACCコンデンサ)。

また、高圧回路と低圧回路を絶縁し、所定の交流電圧に降圧するための出力変圧器TRが設置される。

3.4 IPMインバータユニット

今回開発したIPMユニットの外観を図7に示す。

(1) ユニット構成

IPMの冷却は水冷媒のヒートパイプを使用しており、ユニットを小型・軽量化している。また、IPMをヒートパイプ前面に配し、メンテナンスの容易性を図った。

ブスバーは、ユニット下部にFCコンデンサを取り付けることでIPM素子との距離を最短とし、2枚のP側とN側の平板銅板をラミネート構造とすることでインダクタンスを最小にしている。今回開発したインバータユニットは、高耐圧のIPMを2レベル方式として使用したことで、素子数の大幅低減とスナバ回路の省略が達成でき、従来の部品点数約170点から約80点まで低減することができた。

SIV装置全体の外形図を図8に示す。装置全体として従

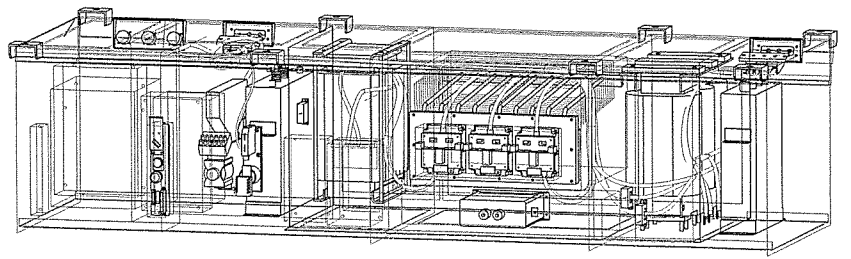


図8. 180kVA装置の外形図

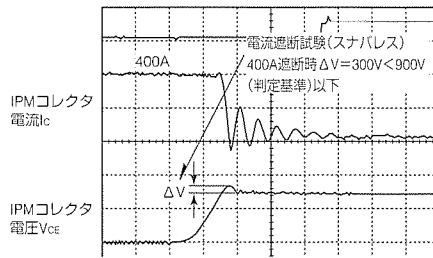


図9. IPMスイッチング電圧波形

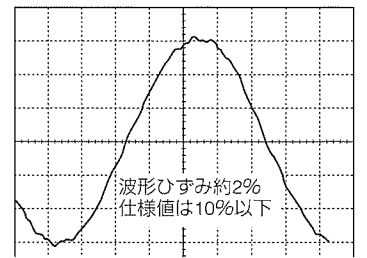


図10. SIV出力電圧波形

来の装置よりも体積で20%低減、質量で10%低減され、小型・軽量化が可能となった。

(2) インバータの検証試験結果

図9にIPMターンオフ時のスイッチングサージ電圧を示す。ブスバーのインダクタンス低減により、スナバ省略でも、問題のない電圧値に抑制されていることが分かる。また、インバータユニットの温度上昇試験を実施したが、180kVA定格負荷時の温度上昇値は52Kであり、冷却性能上問題のないことが確認できた。

(3) 出力電圧波形の確認試験結果

図10に、定格入力電圧(DC1,500V)、定格負荷時(180kVA)の交流出力電圧波形を示す。電圧ひずみ率約2%程度であり、補助電源装置仕様の10%以下を十分下回ることが確認できた。

4. むすび

(1) 2レベルVVVFインバータ装置

今回、次世代インバータ装置として、3.3kVのHVIPMを適用した2レベルVVVFインバータを開発した。この装置は、ドライパネル冷却・低騒音変調技術を適用し、小型・軽量化、高信頼度化、省保守化、環境への適合性をコンセプトとして開発した。今後、この装置を当社の主力機種として実機への適用を開始する所存である。

(2) 2レベルSIV

今回180kVAの2レベル方式SIV装置の開発を行い、装置性能として問題ないことを確認した。今後、この装置のシリーズ化を行い、実機への適用を実施していく所存である。

# 省エネルギー高圧インバータ “MELTRAC-F500HVシリーズ”

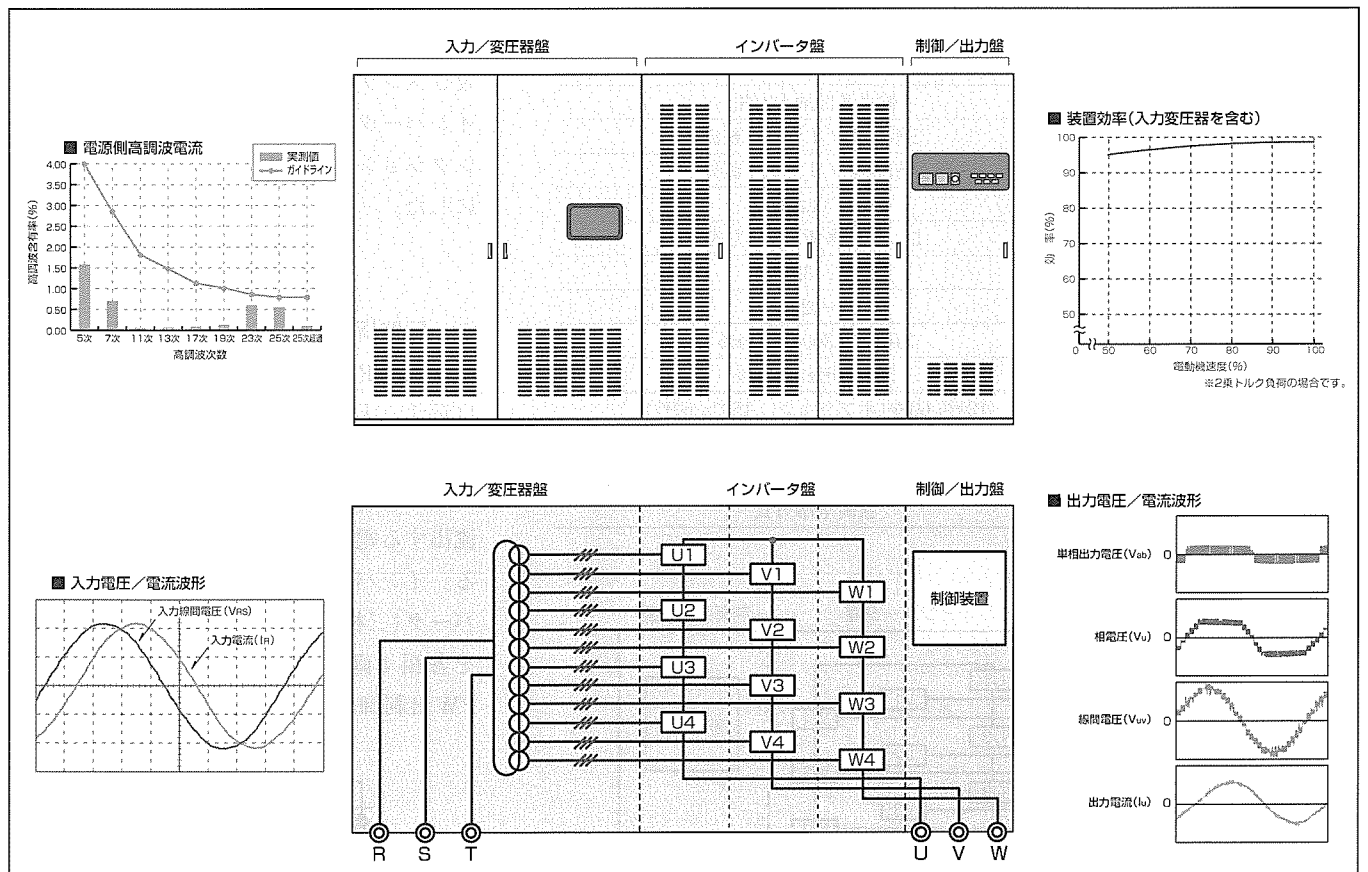
土本直秀\*  
磯田昭二\*  
桑田朗子\*\*

## 要旨

1997年12月に開催された地球温暖化防止京都会議の議論を背景に、省エネルギー法が改正(1999年4月1日から施行)され、各分野での省エネルギー化への取組が強化されている。電力需要の大きな割合を占める電動機駆動の省エネルギーとしてインバータによって可変速運転を行うことは一般的によく知られているが、更に省エネルギーを図るため、インバータ装置自体の変換効率を高める必要がある。従来のインバータ装置は高圧誘導電動機を駆動する場合低圧インバータの出力に昇圧トランスを装備していたが、このたび、インバータ装置自体の変換効率を高めるため、出力の昇圧トランスレスで高圧誘導電動機を直接駆動できるIGBT(Insulated Gate Bipolar Transistor)インバータ

“MELTRAC-F500HVシリーズ(500~2,450kVA)”を開発し製品化した。

MELTRAC-F500HVは、低圧IGBT(1,200V)を使用した単相インバータ(入力三相)と乾式自冷式の入力トランスで構成されており、装置の全体効率約98%を実現した。そして、単相インバータの入力をダイオードコンバータで構成し、電源力率95%を実現した。さらに、電源高調波を低減するために、24相化した入力トランスによって高調波抑制ガイドラインをクリアしている。また、新開発の直列多重PWM(Pulse-Width Modulation)制御により、スイッチングサージを抑え、既設電動機へも適用可能とした。



## 省エネルギー高圧インバータMELTRAC-F500HVシリーズ

入力トランスを内蔵し、変換効率約98%、電源力率95%を実現した省エネルギー高圧インバータMELTRAC-F500HVは、装置単体で高調波抑制ガイドラインをクリアし、既設(標準)電動機への適用を可能とした。また、簡単操作、メンテナンス性の向上、世界の主要ネットワークへの接続も可能とした。

1. ま え が き

近年、エネルギーの大量消費に伴う環境への影響(地球温暖化)が、内外において強い関心を集めている。国内においては、エネルギー消費に歯止めをかけようと、このほど省エネルギー法が改正された。このような背景の中、電力消費の大半を占める電動機駆動装置では、従来からインバータ可変速駆動による省エネルギー運転が採用されてきた。しかし、更なる省エネルギーを達成するため、インバータ装置自体にも高効率化が強く求められていた。このたび開発した省エネルギー高圧インバータ“MELTRAC-F500HV”は、高圧モータを出力トランスなしで直接駆動可能とすることでトランスによる損失をなくし、高効率の可変速駆動を実現したインバータである。以下にその概要と特長を述べる。

表1. MELTRAC-F500HVシリーズの概略仕様

項目	電圧 (V)	容量 (kVA)	電流 (A)	適用電動機 (kW)
ラインアップ	3,000/3,300	500/600	97/105	375/450
		700/800	135/140	500/600
		1,100/1,200	212/210	800/900
		1,450/1,600	280/280	1,050/1,200
		2,200/2,450	424/429	1,650/1,800
回路構成	入力トランス	乾式又は油入24相		
	コンバータ	三相全波ダイオード整流		
	インバータ	単相フルブリッジ4直列		
インバータ素子	IGBT(1,200V)			
制御方式	5レベル多重PWM方式			
出力	電圧	3,000/3,300V		
	周波数	0.5~120Hz		
入力	電圧	3,000/3,300V ±10%		
	周波数	50/60Hz ±5%		
過負荷耐量	120% 60秒(オプション:150% 60秒)			
装置効率	約98%			
電源力率	95%			
冷却方式	強制空冷方式			

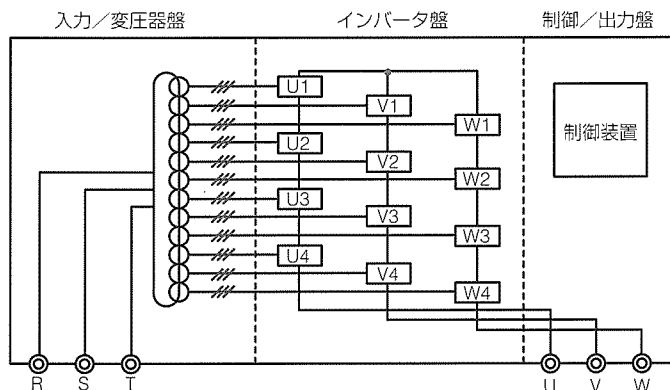


図1. 回路構成

2. MELTRAC-F500HVの概要

省エネルギー高圧インバータMELTRAC-F500HVの概略仕様を表1に示す。シリーズとして、3/3.3kV系電源に対し500~2,450kVAの10機種をラインアップしている。

回路構成は、入力トランス(乾式自冷式で盤に収納、油入屋外も製作可能)と単相インバータ(入力三相でダイオードコンバータ)を4直列多重した高圧インバータ(9レベルPWM制御)で構成されている。インバータ(逆変換)素子は、400V系電源で使用している汎用インバータ“FRE QROL-A500L/F500L”と同一素子(低圧用:1,200V)を使用している。制御方式は、V/F制御で新開発の4直列多重PWM制御によってスイッチングサージを最小限としている。過負荷耐量は120% 60秒を標準(150% 60秒はオプション)としている。装置変換効率は約98%(入出力トランス付きは約95%)、電源力率は95%を実現し、力率改善用コンデンサ等の設備を不要とした。また、24相入力トランスによって高調波抑制ガイドラインを装置単体でクリアする値となっており、高調波フィルタ等の設置を不要とした。また、世界の主要なネットワークに接続可能とし、メンテナンスツールにより、インバータの立ち上げ及びメンテナンスを容易にした。さらに、インバータユニットの主回路接続部をジャンクション方式とし、メンテナンスを容易にした。

3. 特 長

(1) 回路構成

MELTRAC-F500HVの回路構成を図1に示す。入力トランスは乾式自冷式とし入力/変圧器盤に収納しており、入力トランスの二次側巻線に位相差を設け、電源側に流出する電源高調波電流の抑制を図っている。インバータ部は、図2に示す単相インバータ(三相入力でダイオードコンバータ)を各相4直列接続し、新開発の直列多重PWM制御により、直列多重された各単相

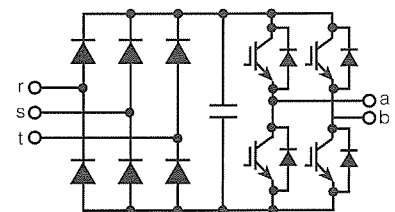


図2. 単相インバータ

インバータのスイッチングの重なりを防止し、スイッチングサージを最小限に抑え、既設電動機へも適用可能とした。制御装置は、当社の汎用インバータFREQUOL-A500L／

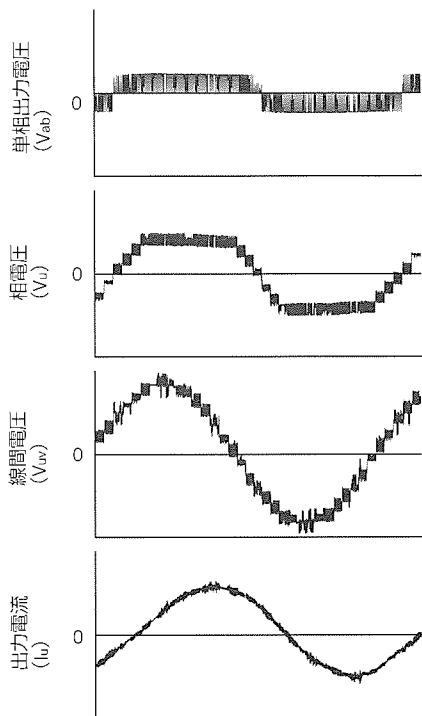


図3. 出力電圧／電流波形

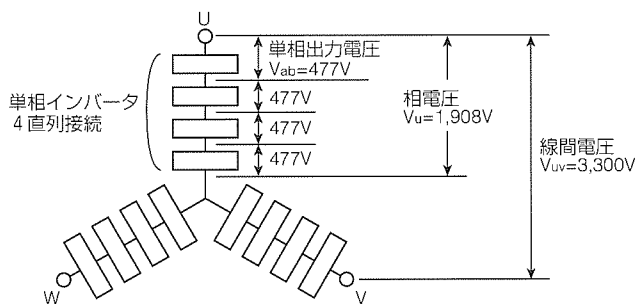
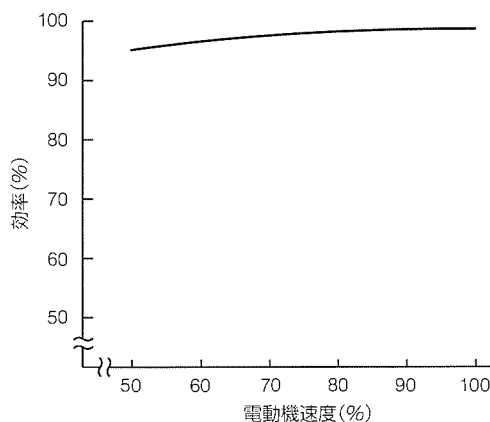


図4. 高圧インバータの原理



\*1 装置効率は入力変圧器を含む。  
\*2 2乗トルク負荷の場合を示す。

図5. 変換装置効率

F500Lシリーズの制御基板を採用しており、部品の共通化を図ることで信頼性を高めている。

(2) 出力電圧／電流波形

MELTRAC-F500HVの出力電圧／電流波形を図3に示す。単相出力(477V)のIGBTインバータを図4に示すように各相4段直列接続し(相電圧1,908V)、これらをY結線することによって線間で3,300Vの高電圧を直接出力できる。この直列多重された電圧波形により、出力電流波形はほぼ正弦波となる。

(3) 変換装置効率

MELTRAC-F500HVの変換装置効率を図5に示す。入力トランスレスにより、装置の変換効率約98%(入力トランスを含む)を実現した。これにより、従来の出力トランス付き変換装置(約95%)に比べて約3%改善することができた。

(4) 入力電圧／電流波形

MELTRAC-F500HVの入力電圧／電流波形を図6に示す。24相入力トランスによってひずみの小さい入力電圧／電流波形を得ることができ、ダイオードコンバータ方式により、力率95%を実現し、力率改善コンデンサ等の設置も不要とした。

(5) 電源高調波電流

MELTRAC-F500HVの電源電流高調波含有率と高調波抑制ガイドライン値を表2及び図7に示す。入力トランスの二次側を15°ずつ(-15°, 0°, +15°, +30°)位相差を設けた24相トランスにより、装置単体で高調波抑制ガイドラインをクリアでき、高調波抑制フィルタ等の設置を不要とした。

(6) オプション

オプションとしては、世界の主要なネットワークに接続

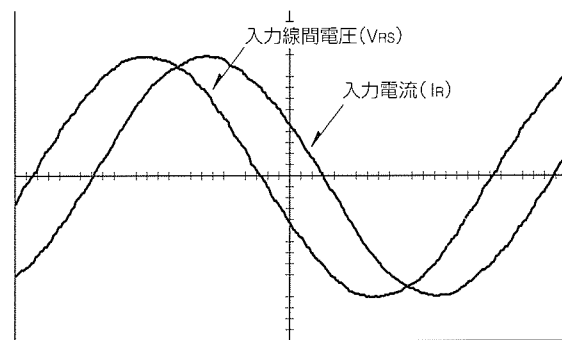


図6. 入力電圧／電流波形

表2. 電源電流高調波含有率

次数	単位：%								
	5次	7次	11次	13次	17次	19次	23次	25次	25次超過
ガイドライン値	4.00	2.86	1.83	1.49	1.14	1.03	0.87	0.80	0.80
PMT-F500HV 実測値	1.57	0.69	0.05	0.06	0.08	0.12	0.59	0.54	0.09

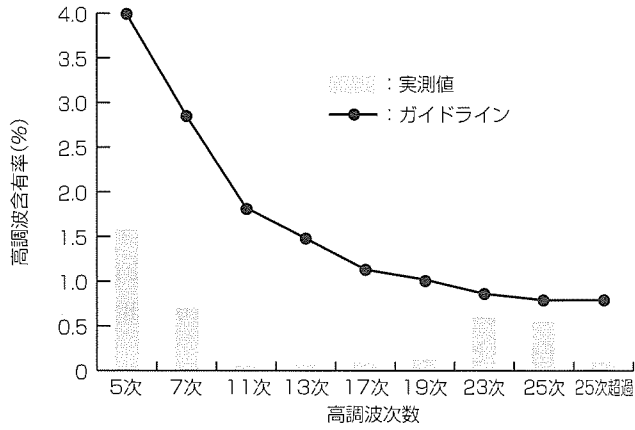


図7. 電源電流高調波含有率

可能な通信オプションカードと、インバータの立ち上げ及びメンテナンスを容易にできるメンテナンスツール(図8)を準備した。

#### 4. む す び

以上、出力トランスレスで変換装置効率の大幅な改善、多重入力トランスによる高調波抑制ガイドラインクリア、ダイオードコンバータによる力率95%達成、新開発のPWM制御による既設電動機への適用可能等、MELT

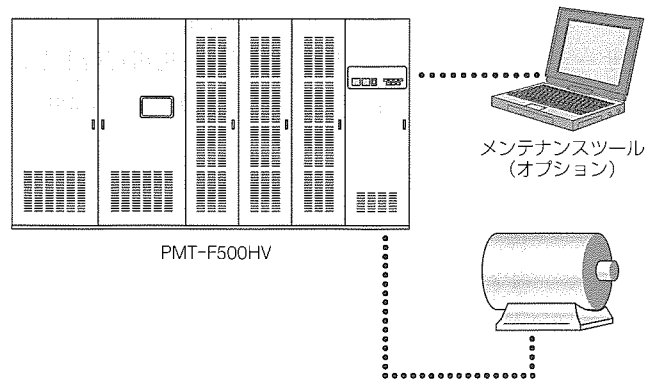


図8. メンテナンスオプションツール

RAC-F500HVシリーズの概要と特長について述べた。

このような特長を持ったMELTRAC-F500HVシリーズが高圧電動機駆動用インバータとして適用範囲を広げていくことを切に望んでいる。

当社では、今後6.6kV直接出力インバータの開発を始め、需要家各位の指導と協力を得ながら、インバータの“性能”“機能”“使いやすさ”の向上と“環境適合”“グローバル化”への対応及び高信頼性の追求を図るため、より一層技術開発に取り組んでいく所存である。



# エレベーター駆動制御システム

## 要旨

三菱電機では、1995年の規格型エレベーター“グランディ”のモデルチェンジにおいて専用制御ロジックチップや通信制御チップを開発し採用して以来、エレベーター制御回路のシステムLSI化を推進してきた。今回、より高度な制御性能が要求される当社高速エレベーター“ACCEL-AI”や制御ユニットの超小型化が必要な機械室レスエレベーター“ELEPAQ”にも適用が可能な、より大規模にエレベーター制御ロジック回路を集積した新世代のシステムLSIを開発した。

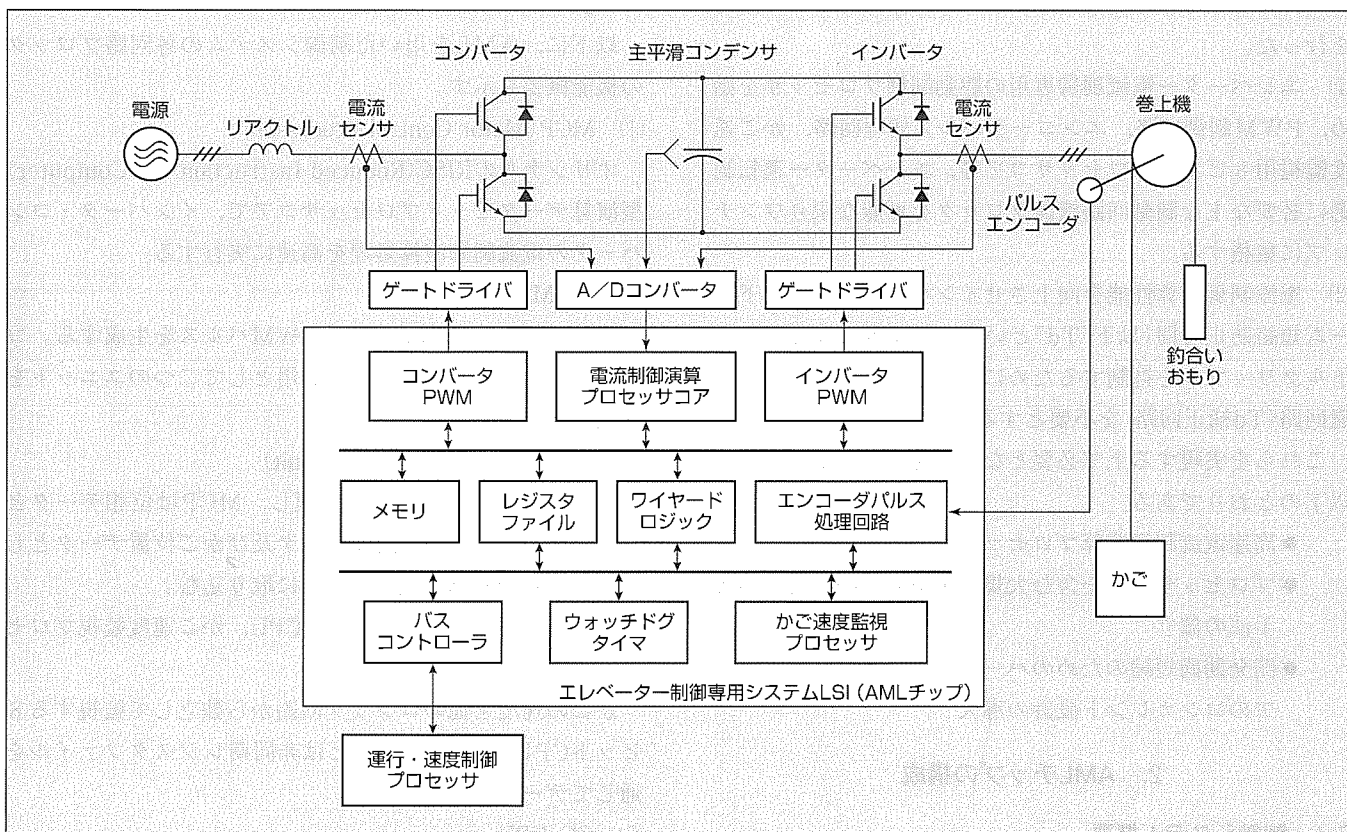
今回開発したシステムLSIに集積した主な機能ブロックは次のとおりである。

- オリジナルのインバータ／コンバータ電流制御演算

32ビットプロセッサコア

- かご速度監視用8ビットプロセッサコア
- エンコーダパルス処理回路
- PWM(Pulse-Width Modulation)制御回路
- ホストプロセッサ用バス制御回路
- エレベーター運転制御用ロジック回路

これら機能ブロックを大規模システムLSIに集積することにより、制御ユニットの大幅な小型化・低コスト化を実現するとともに、制御性能の向上を図った。また、将来の更なる大規模チップの開発にも十分対応できる設計・検証手法を確立することができた。



## 三菱高速エレベーター駆動制御システム

大部分のエレベーターかご運転制御ロジック回路をゲート換算約25万ゲートのセルベースICに集積し、新世代エレベーター制御用システムLSI (Associated Management Logic : AML)として、高速エレベーター“ACCEL-AI”、機械室レスエレベーター“ELEPAQ”、規格型エレベーター“グランディ”等の当社エレベーター主力機種に搭載している。

1. ま え が き

1995年の規格型エレベーター“グランディ”において採用したエレベーター制御用システムLSIの後継チップとして、今回、制御性能の向上と制御ユニットの一層の小型化を実現するために、より大規模にエレベーター制御ロジック回路を集積した新世代のシステムLSI(Associated Management Logic, 以下“AMLチップ”という。)を開発した。

従来、当社高速エレベーターのかご運転制御駆動システムは、主に動作シーケンス及び速度制御を実行する運行・速度制御プロセッサ(Car Control CPU, 以下“CC-CPU”という。)と、全デジタルPWM制御によってインバータ及びコンバータの電流制御を実行する駆動制御プロセッサで構成されていた。この駆動制御プロセッサには、電流制御帰還ループの制御応答性を確保するために、DSP(Digital Signal Processor)が一般に用いられてきた。

今回のシステムLSI化に際しては、外部周辺回路を最小限に抑えるために、以下に示す項目を設計条件として開発を行った。

- (1) エレベーター電流制御専用の駆動制御プロセッサを始め、PWM制御回路、エンコーダパルス処理回路、かご速度監視用8ビットプロセッサコア等、エレベーター運転制御に必要な主な制御回路機能ブロックを可能な限りワンチップに集積する。
- (2) 電流制御演算性能を向上させインバータ出力の上下アーム短絡防止時間(以下“Td”という。)の影響によるモータトルクリップルを抑制するために、従来設けていた電圧帰還回路(Td補正回路)を不要とする。

これらを実現する上で必要となる開発のキーポイントは以下のとおりである。

- 高速電流制御演算プロセッサ回路の実現
- プロセッサコアを含む大規模集積回路の設計・検証手法の確立
- 開発期間短縮のためのハードウェア及びソフトウェアのコンカレント設計の導入

2. AMLチップの構成

2.1 制御システム概要

図1にAMLチップの内部構成を示す。エレベーター制御及び巻上モータ駆動に必要な制御ロジック回路の大部分をワンチップに集積しているため、必要な外部ロジック回路はCC-CPUやA/Dコンバータなど若干の回路のみであ

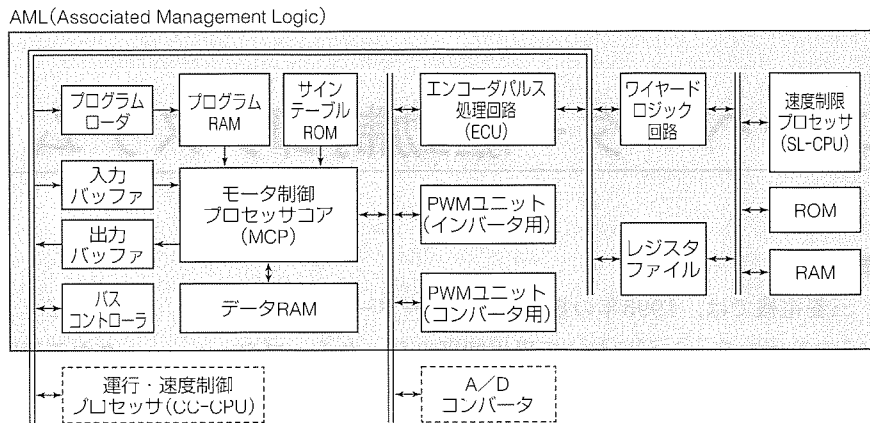


図1. AMLチップの内部構成

表1. AMLチップの仕様

デザインルール	0.5μmセルベースIC
パッケージ	240ピン ファインピッチQFP
動作電圧	3.3V
動作周波数	40MHz
内蔵ロジック	ユーザーロジック：100kゲート(MCPコア含む) 汎用プロセッサコア：12kゲート(SLC用) シンクロナスSRAM：8kバイト デュアルポートシンクロナスSRAM：2kバイト ROM：4kバイト

る。表1にAMLチップの仕様を示す。

以下に、AMLを用いた制御システムの各回路ブロックの機能概要を示す。

- (1) MCP(Motor Control Processor)  
オリジナルのRISC(Reduced Instruction Set Computer)型演算データセットプロセッサコアで、インバータ・コンバータの電流制御演算処理を高速に実行する。
- (2) PWMユニット  
MCPからの指令値に応じたPWMパルスを生成する。コンバータ・インバータの各制御用として二つのユニットを内蔵する。
- (3) ECU(Encoder Counting Unit)  
エンコーダパルスを計数処理し、MCPは位相データとして、またCC-CPUは速度データ及びかご位置データとしてそれぞれの演算処理サイクルに取り込む。
- (4) SL-CPU(Speed Limiting CPU, かご速度監視プロセッサ)  
かごの速度を他のロジック回路から独立して監視する8ビットCPUで、CC-CPUとは非同期レジスタファイルを通じてデータの授受を行う。
- (5) CC-CPU

AML外部に接続しかごの動作シーケンス及び運転制御を実行する32ビットホストCPUで、AMLチップ内に内蔵されたレジスタファイルを経由してMCPとのデータ授受を行う。CC-CPUのバス制御ロジック回路はAMLチップ

に内蔵する。

## 2.2 MCPの機能

電流制御演算速度を高速にして電流帰還ループの制御応答速度を向上させると、出力電流に生じるひずみを抑制することができるため、モータの制御性能が向上する。従来は、電流帰還ループの制御応答速度が十分でないため、そのままではTd(IGBT駆動の場合6μs)による電圧外乱によってモータ出力電流のゼロクロス点においてひずみが生じていた。これを避けるため、従来は、電圧帰還回路によってPWM出力駆動信号にフィードフォワード補償していた。今回、電圧帰還回路を不要とするために必要な制御応答性能を、実際的高速エレベーターによって確認した。図2(a)~(d)に、低速度でかごを走行させたときのモータ電流制御交差角周波数 $\omega_c$ とかご振動との関係を示す。図の(a)は、Td補正回路を用いた従来的高速エレベーターの制御システムでのかご振動データである。これと同等の制御性能を得るためには、図の(d)に示すように、 $\omega_c=5,000\text{rad/s}$ が必要となることから分かる。この制御応答性能を実現するために、AMLチップに内蔵するMCPの電流演算サイクルを50μs以下に設定した。これは、従来システムの5倍に相当する演算速度である。

## 2.3 MCPのデータ転送システム

MCP動作速度の向上とプログラムのアップデートに対する柔軟性を考慮して、システムの初期化時に外部フラッシュメモリに書き込まれているMCP動作プログラムをCC-CPUが直接AML内部のMCPプログラム用高速シンクロナスSRAMに転送する方式を採用した。これにより、40MHz動作での1クロック1命令実行が可能となった。

初期化後、MCPが通常モードで動作を開始すると、CC-CPUは5msごとにモータトルク指令値をMCPに転送する。これに対しMCPは、50μsごとにこの指令値に基づいてインバータ・コンバータ電流制御演算を実行する。サイクル速度がこのように大きく異なる場合においても、それぞれのプロセッサの動作に影響を及ぼさないように相互のデータ転送を行う必要がある。この機能を実現するために、CC-CPU側とMCP側にそれぞれ独立したデータレジスタを設けた。

## 2.4 MCPコアの構成

電流制御演算コアをワンチップ上に集積するため、エレベーターの巻上モータ

電流制御に特化したオリジナルのRISCコアを開発した。実際のモータ制御ソフトウェアに使われている命令を分析し、48種の16ビット固定長命令セットからなる命令コード体系を採用した。図3にMCPコアの構成を示す。算術演算ユニットとしては、32ビット+32ビットの加算及び16ビット×16ビットの乗算に対応した32ビット固定小数点演算ロジックユニットを使用した。また、Load、Calculate、Storeの3ステージを設け、それぞれを並列に動作させることにより、基本的には1クロック1命令実行のスループットを実現している。なお、動作ソフトウェアの開発用として、オリジナルのアセンブラを作成した。

## 3. AMLチップの設計・機能検証

### 3.1 トップダウン設計手法

AMLチップの設計・機能検証のデザインフローを図4に示す。AMLに組み込む機能ブロックそれぞれに最適な開発ツールを用いて設計・機能検証を行っている。MCP

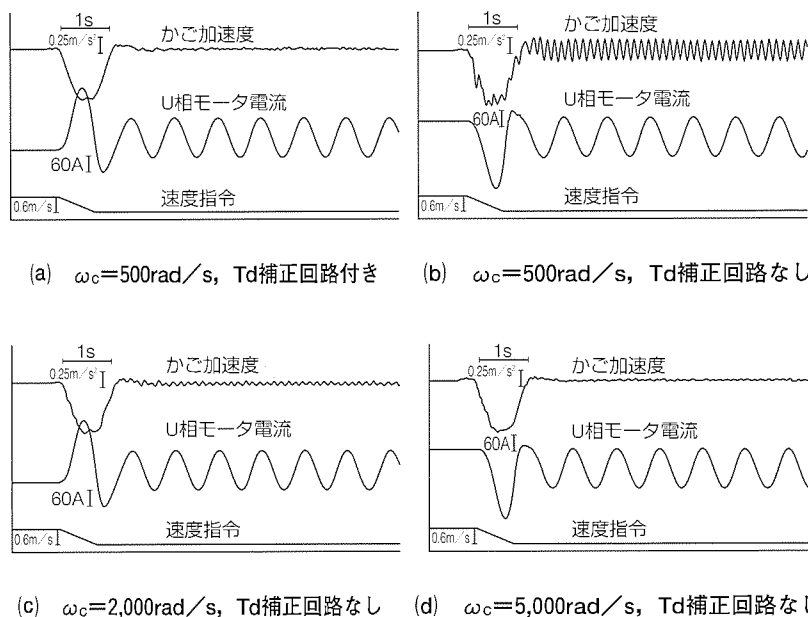


図2. モータ電流制御交差角周波数 $\omega_c$ とかご加速度との関係

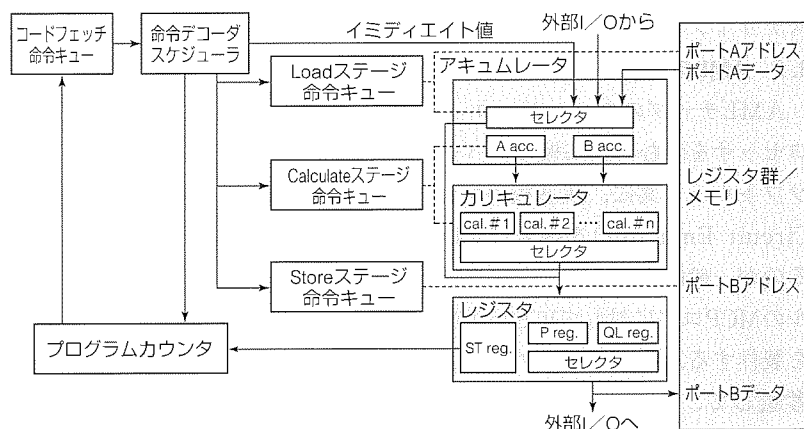


図3. MCPコアの構成

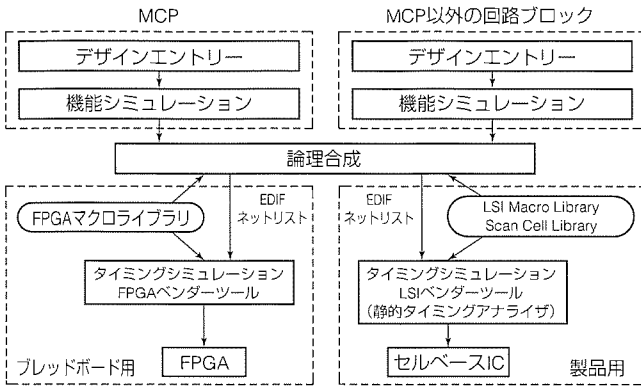
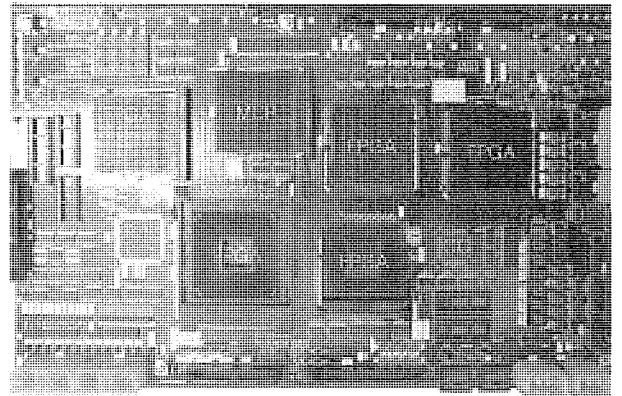


図4. AMLチップ設計フロー



ボードサイズ：280×450(mm)

図6. AML実機検証用ブレッドボード

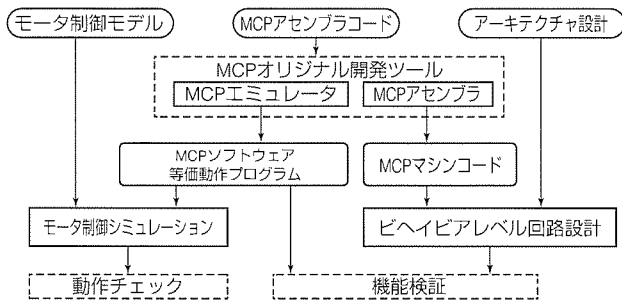


図5. MCPバーチャルデバッグフロー

コアの高位回路設計及び機能シミュレーションには株式会社研製バーチャルプロトタイプングツール“Zuken-Vps”を用い、このツールの機能ブロックによってデザインエントリーを行った。また、MCPコア以外の回路ブロックについてはVerilog-HDL(Hardware Description Language)を用い、RTL(Register Transfer Level)記述によるデザインエントリー、Cadence Design Systems Inc.製“Verilog-XL”による機能シミュレーションを経てSynopsys Inc.製“Design Compiler”による論理合成を行った。遅延シミュレーションについては、シミュレーション時間短縮のため、主としてASICベンダーの静的タイミング解析ツール(フリップフロップ間のセットアップ・ホールド時間解析)を用いた。また、テストパターン自動生成のため、スキャンパスデザインを用いた完全同期設計としている。

### 3.2 AMLチップのデバッグ

AMLチップのデバッグフローを図5に示す。従来、プロセッサを含む回路基板のデバッグは、ハードウェア及びソフトウェア共に、実基板のプロセッサ実装部にICE(In Circuit Emulator)を接続して動作確認をしながら実施するのが一般的であった。今回の開発においては、オリジナルのMCPコアに対してICEが存在しないこと及び実チップを製作する以前にデバッグを完了させる必要があることを考慮して、“バーチャルデバッグ”手法を取り入れた。MCPの動作をC言語によって記述し、The MathWorks, Inc.製の制御系解析ツール“MATLAB”とリンクさせてイ

ンバータ・コンバータの動作解析をする一方、MCPアセンブラを用いてコンパイルしたマシン語コードをZuken-Vps上で設計したMCPロジック回路にローディングし、動作シミュレーションを実施した。それら両者のレジスタ値を各々比較し、一致することを確認することによって仮想的に基本動作機能に関するデバッグを行った。また、モータ制御機能もMATLAB上で確認している。

### 3.3 ブレッドボードによる検証

チップ製作に先立ち、ハードウェア/ソフトウェアそれぞれの実機確認用として、AMLを構成する各ブロックを6個のFPGA(Field Programmable Gate Array)と1個のゲートアレーによって等価ロジック回路を構成したブレッドボードを製作し、試験塔に設置した実際のエレベーターの試転を行った。その外観を図6に示す。実際のAMLチップの動作クロック周波数40MHzに対しブレッドボードのクロック周波数は25MHzであったが、製品版AMLチップの動作機能の確認及び最終性能の予測をする上で十分な性能を確保することができた。

## 4. む す び

このシステムLSIの開発により、エレベーター制御ユニットの大幅な小型化とコスト低減を実現した。さらに、約25万ゲート相当の大規模LSIを約10か月という短期間で開発でき、将来の更なる大規模チップの開発にも十分対応できる設計・検証手法を確立した。

### 参考文献

- (1) Yamakawa, S., Gokan, H., Araki, H., Ikejima, H.: New System Large Scale Integration for Elevator Drive Control, Elevator Technology 9, Proceedings of ELEVCON '98 (1998)
- (2) 池島宏行, 河合清司, 安藤 宏, 吉田研治, 林 美克, 春日 敬: 三菱乗用エレベーターのモデルチェンジ, 三菱電機技報, 72, No.10, 793~798 (1998)

# 汎用モニタリング機能を搭載した中・大容量UPS

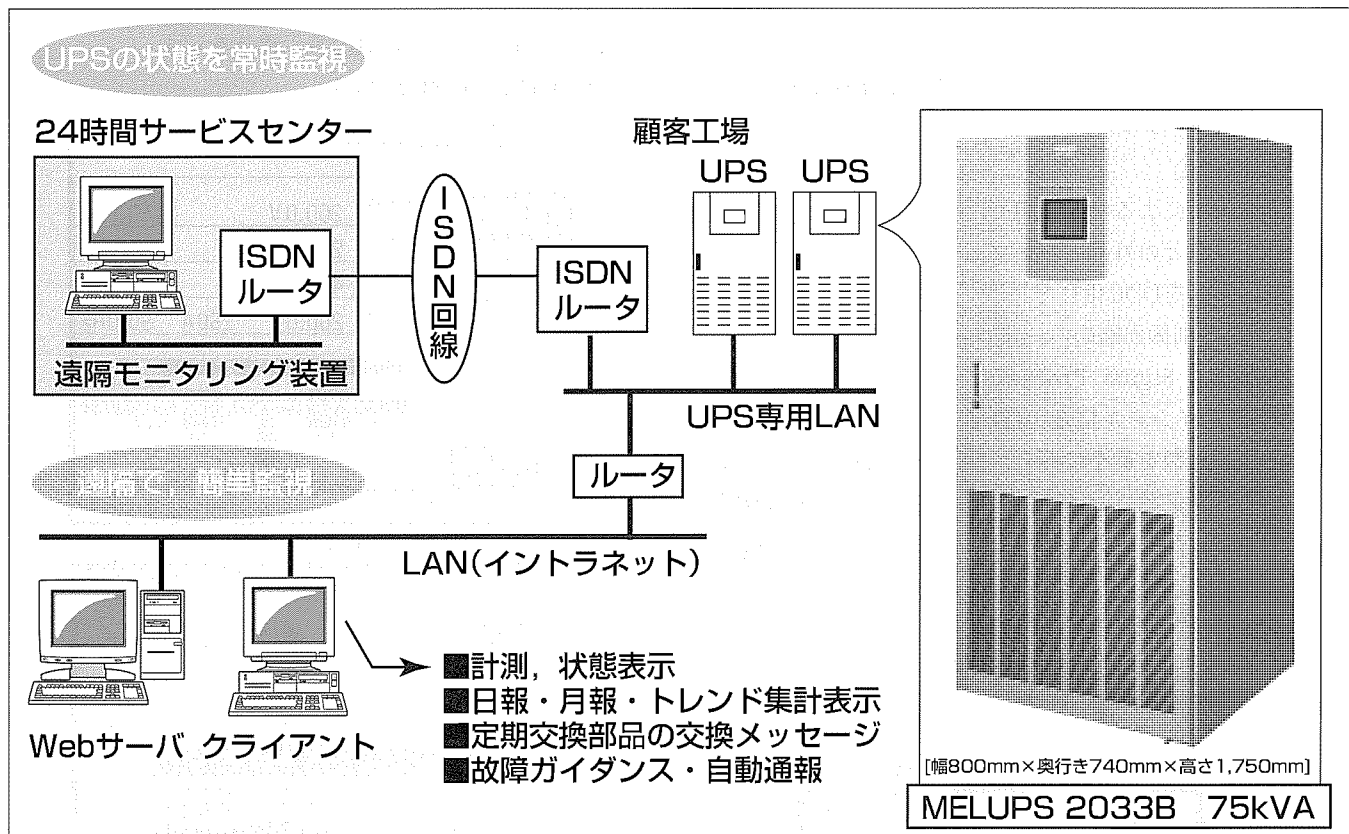
## 要 旨

我が国の社会・産業を支える金融オンラインシステム、通信・報道システム、交通・航空管制システム、各種プラント制御システム、医療システムやオフィスオートメーションなどは、コンピュータによる情報処理とこの情報を有機的に結合したネットワークを基盤として成り立っている。無停電電源装置(Uninterruptible Power Supply: UPS)は、これらのシステムを構成する重要負荷を停電などの電源障害から守り、安定した電力を供給する電源装置で、常に高い信頼性が要求されている。

三菱電機のUPS“MELUPSシリーズ”は、製品自身の高性能化・高信頼度化はもちろんのこと、予防保全・保守サ

ービスも含めた総合的な信頼性向上を推進している。

今回紹介する中・大容量域のUPSは、制御回路のDDC(Direct Digital Control)化によって高性能・高信頼度化を達成し、さらに付加価値機能として装置盤面モニタに6インチタッチパネルを採用し、マンマシンインタフェース機能を大幅に充実させた装置である。また、ネットワーク対応モニタリングシステムを使った24時間監視システムやユーザーがUPSの状態を簡単に監視できるWebモニタリングなど予防保全・保守サービス機能も充実させた、一歩進んだ高信頼度電源システムである。



## 中容量UPS装置外観とモニタリングシステム例

写真は、制御部をDDC化し、表示部に6インチタッチパネル表示器を搭載した中容量UPS装置の外観である。この二つの技術により、性能と操作性を向上させた。また、新しいモニタリングシステムとして、LANによってユーザーのクライアントで遠隔監視ができるWebモニタリングシステムや、ISDN回線を介して当社24時間サービスセンターに接続し顧客電源システムの総合的な監視を行う監視システムを開発した。

## 1. ま え が き

UPSを必要とする機器はコンピュータ、情報通信機器を中心として多岐にわたっており、それぞれに適用するUPSにも様々なバリエーションが必要である。当社“MELUPSシリーズ”は、UPS総合メーカーとして、大規模電算センター用の大規模UPSシステムから、オフコンや計装用コンピュータ向けの中容量UPS、ワークステーションやパソコン用の小容量UPS、さらに各種用途に応じた特殊仕様品まで、あらゆる要求にこたえられるようラインアップしている。しかし、UPSに対するニーズは、製品自体の機能・性能や信頼性の向上のみならず、周辺機器を含めたシステム全体の状態監視や保守サービスにも及んでいる。

本稿では、当社UPSの国内・海外向け機種ラインアップの中から、主に国内向け中・大容量域UPSの信頼性・性能及び操作性向上技術と、システム監視や予防保全・保守サービスを目的としたモニタリングシステムについて紹介する。

## 2. 信頼性・性能及び操作性向上技術

当社UPSのMELUPSシリーズは、給電信頼性向上と出力の特性改善及び操作性の向上を目的に、以下の二つの技術を製品に適用した。

- DDC制御技術
- 6インチタッチパネル表示器による盤面モニタ(マンマシンインタフェース)技術

### 2.1 DDC制御

部品点数削減による信頼性向上、制御性能の向上、及びモニタリングなどの外部インタフェース機能の充実を目的として制御回路をDDC化した。

図1にDDC制御回路のハードウェア構成を示す。二つのDSP(Digital Signal Processor)と異常処理部とA/D(アナログ/デジタル信号)変換部で構成した。この構成により、部品点数を最小に抑え、故障率を低減させた。また、シーケンス処理DSPが異常処理部やA/D変換部の状態監視を行い、シーケンス処理DSPと波形制御DSPが相互

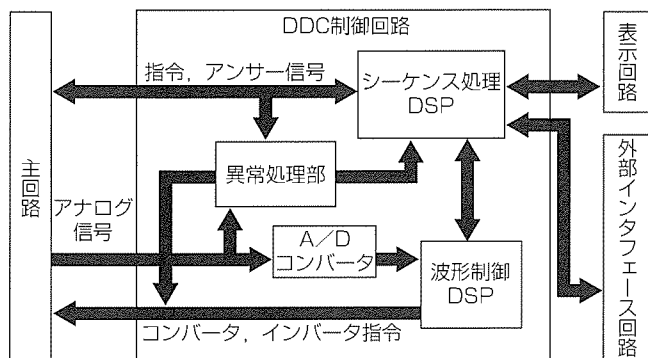


図1. DDC制御回路構成

に状態監視を行うように構成した。これにより、万一致御回路が故障しても、並列冗長システムの場合は故障機を確実に解列し、単機切換えシステムの場合は無瞬断でバイパスに切り換えることができる。また、制御性能は、アナログ制御で実績のあるインバータ電流マイナーループ付き瞬時波形制御方式とコンバータ入力力率1制御をデジタル制御に適用することで、出力電圧の低ひずみ率化、不平衡負荷特性の向上及び出力過電流に対する保護、入力力率改善と電流高調波改善を実現した。さらに、バッテリーの充電制御やインバータの並列運転制御も、上記DSPによってソフトウェアで処理した。

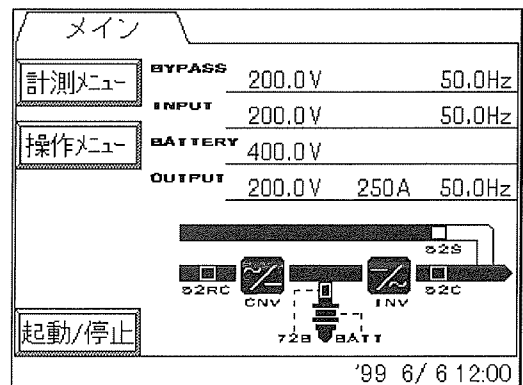
また、主回路の各ポイントの電圧・電流波形や操作スイッチの状態信号などをデジタル化し、外部送出できるようにすることでモニタリングシステムの機能向上も図った。

### 2.2 盤面モニタ(マンマシンインタフェース)

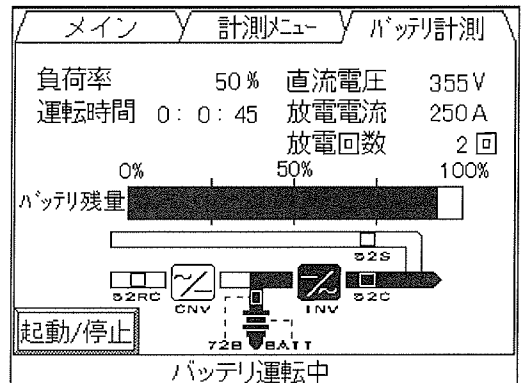
大容量機種MELUPS9200Z、汎用中容量三相機種MELUPS2033B、汎用中容量単相機種MELUPS2031Bには、盤面モニタに6インチタッチパネル表示器(前ページの装置外観を参照)を標準装備し、マンマシンインタフェース部の操作性を大幅に向上させた。また、DDC制御回路によってデジタル化されたすべての電圧・電流計測値や各種接点の状態信号を表示器に集約させ、装置状態の詳細まで簡単に確認できるようにした。

以下に盤面モニタの代表的表示機能を示す。

- (1) 模擬母線表示(図2の(a))



(a) 通常運転表示例



(b) バッテリー運転表示例

図2. 盤面モニタ表示

各部スイッチの状態、通電状態を表示する。

(2) 各部計測表示

各部電圧・電流(三相個別)、周波数、皮相電力、有効電力、出力力率、負荷率、負荷電力トレンドグラフ、バッテリー残量、及び計測値の最大・最小値を表示する。

(3) 故障内容表示

故障アイテムと発生時刻、概要説明と処置を表示する。

(4) 起動/停止ガイダンス

操作ごとに操作するブレーカを図解し、操作手順を説明する。

(5) 各種運転記録・日報データ表示

運転状態が変化したときの内容と時刻、及び設定した時刻の各部電圧・電流値を記録して表示する。

(6) 装置運転仕様の設定

装置運転にかかわる定数等の設定ができる。

図の(a)は、MELUPS2033Bの通常運転中の表示例である。簡易計測データ表示と主回路模擬母線による通電表示で装置の運転状態が一見できる。また、図中の“計測メニュー”を押すと、各部の詳細計測データを表示する。“操作メニュー”を押すと、各種記録データの確認や動作設定ができる。図中左下の“起動/停止”は装置の起動/停止を操作できるスイッチで、設定によって暗証番号による操作の保護ができる。なお、万が一表示器が故障した場合を考え、ハードウェアによる起動/停止スイッチも盤内に装備している。

図2の(b)はバッテリー運転時の状態表示であり、停電等でバッテリー運転になるとこの画面が自動的に表示される。

また、海外への輸出も考慮し、マルチリンガル(英語、中国語)表示にも対応した。

### 3. モニタリングシステム

近年、UPSが設置されるビルや工場などではネットワーク化が進み、UPSにおいてもネットワーク対応が必ず(須)となってきている。当社UPSは、全容量域でネットワークインタフェースをオプションとして装備し、そのモニタリングシステムにおいてもすべてをネットワーク化させるとともに、用途及び規模に応じたシステム構成を可能とした。

#### 3.1 モニタリングシステム方式

UPSシステム規模に合わせてモニタリングシステムを設計し、例えばワークステーション用の小容量UPSでは、負荷であるワークステーションの起動/停止をスケジュール管理する機能など、様々な機能を持たせたモニタリングシステムを構築した。また、数千kVAに至る大容量UPSでは、周辺機器を取り込んだ電源システム全体の監視が必要となることから、大規模システムを一括監視できる監視専用モニタを持たせたシステムモニタリング構成とした。中容量UPSは、システムの価格の面から上記のような監視専

用モニタを持たず、ユーザー端末でUPSを監視できるようにしたWebモニタリングシステムとした。また、上記システムモニタリングとWebモニタリングは24時間サービスセンターへ接続し、当社監視センターによる定期的な状態監視や異常時の迅速な対応ができるようにしている。

以下に、中・大容量を対象としたシステムモニタリングとWebモニタリングについて述べる。

#### 3.2 システムモニタリング

金融オンラインシステムなどの大規模電算センター用の大規模UPSシステム全体の運転状態を一括監視する24時間稼働の高機能モニタリング装置である。UPSシステムの上位に位置する受変電、発電機設備、空調機、温湿度などの周囲環境の監視も行うことができる。

システムは、システムモニタ装置(工業用パソコン)、UPS、切換盤、周辺盤、受変電機器、発電機器を専用イーサネットケーブルで接続したネットワーク(Local Area Network : LAN)で構成される(図3)。システムモニタ装置は、専用LANを介して、UPSと切換盤からはDDC制御によってデジタル化された各種運転状態データや計測データなどを取り込み、その他の機器からは機器内に設置されたプログラマブルコントローラを経由して同様のデータを取り込むことで、表1に示す機能を達成する。

基本機能として、システムの運転状態を表示する系統図表示機能(図4)、故障発生時のガイダンス表示機能、警報表示機能、警報音鳴動機能、故障自動印字機能、故障記録機能と計測値の集計管理機能(日報・月報・トレンド)、計測値の上下限監視機能がある。また、出力電流・電圧などの計測値を波形として表示する波形トレース機能や、交換必要時期が迫ったときに定期交換部品の交換を促すメッセージを表示する予防保全機能も持っている。さらに、故障自動通報機能も持っており、保守契約を結ぶことで、電話回線を通じて、サービス拠点にある24時間稼働の遠隔モニタリング装置での故障監視サービスを受けることができる。遠隔モニタリング装置ではシステムモニタ装置の全機能を利用できるようになっており、サービス拠点でのUPS設備の管理業務の代行サービスも可能である。

#### 3.3 Webモニタリング

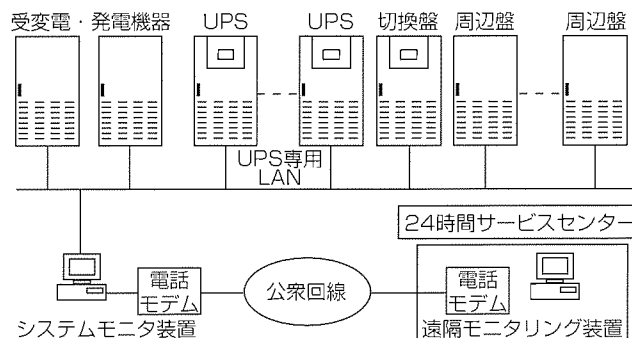


図3. システムモニタリング構成

表1. モニタリングシステムの機能

機能	システムモニタ	Webモニタ
運用サポート機能	系統図表示 警報表示 警報音鳴動 自動印字 現在波形表示	運転モード表示 運転状態表示 バッテリー運転状態表示 故障表示
点検・保守サポート機能	計測値上下限監視 計測値集計管理 (日報、月報、トレンド) 定期交換部品管理 運転履歴 フロッピーディスク自動登録	計測値上下限監視*1 計測値集計管理*1 (日報、月報、トレンド) 定期交換部品管理*1 運転履歴*1
復旧サポート機能	故障記録 故障ガイダンス 自動通報	自動通報*2
補助機能	フロッピーディスク管理 日付・時刻設定	ネットワーク設定 オンラインヘルプ
その他		SNMPエージェント(UPS)

\*1 Webサーバを利用したオプション機能

\*2 クライアントに故障表示ソフトウェアのインストールが必要な機能

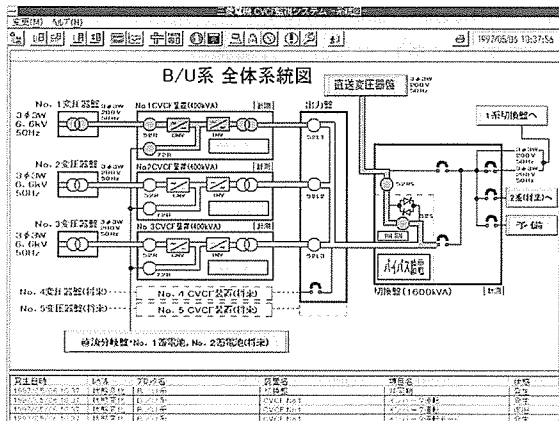


図4. システムモニタリング表示例

図5に示すようにWebサーバ機能を持つUPSをUPS情報発信サーバとして顧客のLAN(イントラネット)に接続し、Webブラウザによって、ホームページを見る感覚で、UPSを監視することができる。監視するための特別なソフトウェアは不要で、最近では、コンピュータに標準的にインストールされているWebブラウザのみでUPSを監視できる。図6にWebモニタリングの表示例を示す。

また、インターネット/イントラネット環境に完全に対応しており、工場にあるUPSを、工場内はもちろんのこと、本社、支社、自宅・出張先、海外などネットワーク接続環境さえあれば、世界中のどこからでも監視することができる。機能としては、イントラネット/インターネットでのレスポンスの高速化と要求される機能を考慮し、表1に示す運用サポート機能のみを標準的にサポートしている。また、オプションとしてクライアントに故障表示ソフトウェアを導入すれば、故障自動通報機能が追加できる。さらに、顧客のWebサーバに当社製専用ソフトウェアを導入すれば、表1記載の点検・保守サポート機能も利用できる。

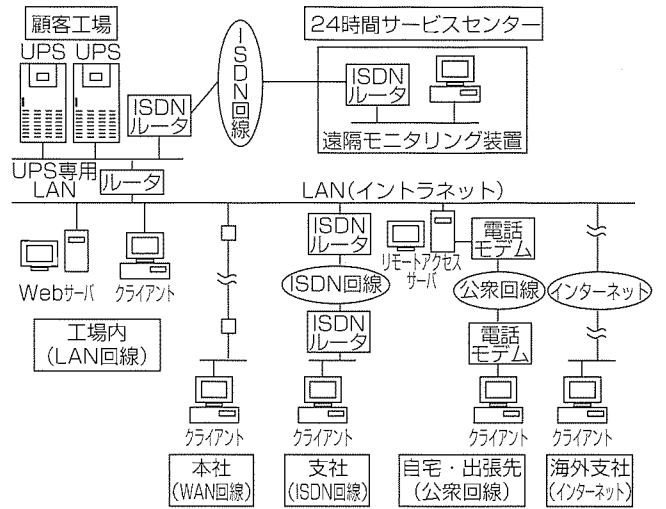


図5. Webモニタリング構成

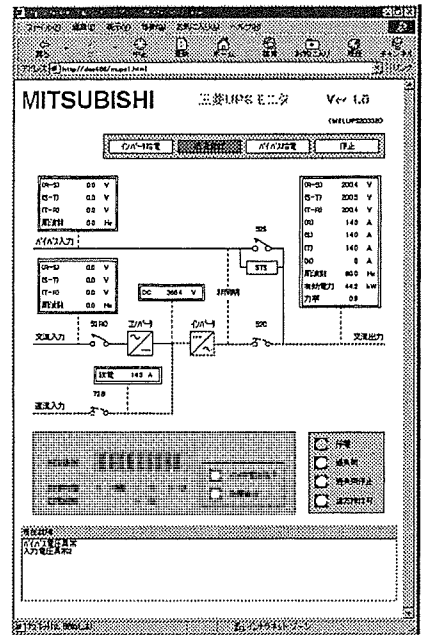


図6. Webモニタリング表示例

また、24時間稼働の当社サービス拠点では、ISDN回線を利用して故障監視サービスやUPS設備管理業務の代行サービスが行えるようにしている。この場合、ISDN回線からの不正アクセスを防止するため、LANをUPS設備専用としてルータを介し顧客イントラネットへ接続する。さらに、UPSのLANインタフェースボードはネットワーク管理の標準プロトコルであるSNMPエージェント機能(Simple Network Management Protocol)を搭載しており、ネットワーク機器の一つとしてSNMP管理マネージャーからUPSを監視できる。

#### 4. む す び

以上、三菱UPSの適用技術について述べた。今後とも、市場ニーズや社会的ニーズにこたえるUPSの開発と製品化を行うとともに、高度情報化社会を支える高信頼度電源システムを構築していく所存である。



## 光・マイクロ波デバイス特集に寄せて

近年の情報通信網の発展には目覚ましいものがあり、インターネット、モバイルコンピューティングに見られるような様々な情報・通信サービスが商用化され、新たな利便性が社会に提供されている。

なかでも光通信網では、大陸間光海底ケーブルの地球規模での整備や光加入者系網の拡充が着々と進んでおり、その大容量信号伝送機能をベースに通信インフラストラクチャとしての発展が期待されている。また、通信・情報処理量の大容量化と並行して、CD-RやDVD(Digital Versatile Disc)に代表される情報処理装置の大容量化の進展にも目を見張るものがあり、パソコン用ハードディスクを例にとっても、その容量は年率60%もの勢いで増え続けている。

無線通信網の分野でも新機能を満載した携帯電話やPHSが次々と市場投入されており、この移動体通信に加えて、次世代通信網として各種データや動画像までも含んだ情報通信サービスの大規模な普及、光とのシームレス化を目指したマイクロ波・ミリ波通信網の整備が期待されている。さらには、数十個の低軌道衛星によって地球全体をカバーした国際的な移動体衛星通信網構築計画もいよいよ本格始動しており、新しい双方向情報通信環境が猛烈な勢いで構築されつつある。

翻って考えてみれば、光・マイクロ波通信における送信、受信、変復調などの機能はその大部分を半導体が担っており、これら高度情報通信サービスの進展は半導体技術の進歩そのものであるとも言える。なかでもレーザダイオード、MMIC(Monolithic Microwave IC)に代表される化合物半導体は、通信アクセスの領域を受け持っており、今や多様化・高度化するマルチメディア時代の通信・情報基幹デバイスとして欠かすことのできない存在となっている。

幹線系光通信の分野では、大量の信号を低コストでできるだけ遠くまで伝送することが重要である。高速化のアプローチとして有力な波長分割多重方式では、システム構成に必要な各種の波長を持つDFB(Distributed Feedback)レーザや変調器集積型レーザがキーデバイスとなっている。

情報処理の分野では、大容量の画像やデータの読み書き

が可能なDVDが本格的に立ち上がりつつあり、これに対応できるいわゆる高出力赤色LDの実用化が求められている。当社では、独自の窓構造の採用により、通常の動作条件下で1万時間を超える平均寿命を達成し、実用化の先べん(鞭)を付けた。

マイクロ波デバイスでは、1~2GHz帯をカバーする移動体通信用のモジュール、MMICが現在の民生市場の主流となっており、性能と低価格化の両立が生き残りの決め手となっている。当社では、1996年に高出力HEMTを用いた3V動作の携帯電話用送信デバイスの開発と量産化に成功しており、この技術をPDC、GSM、CDMA用送信増幅器の一連の製品群にも適用して、高性能化と低コスト化を同時に実現した。

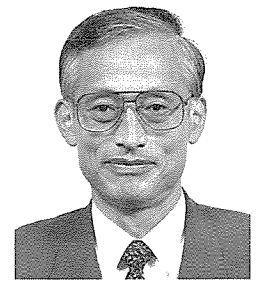
来るべき移動体衛星通信や広帯域無線アクセスの分野では、20/30/40GHz帯が新市場として熱い視線を集めており、この帯域で動作する送受信フロントエンド用の低雑音・高出力マイクロ波デバイスが求められている。当社では、一連の20~40GHz帯MMICをいち早くリリースするなど、この分野でも常に先陣をきっている。

このように、光・マイクロ波デバイスのマルチメディア情報通信分野に占める位置付けは拡大を続けており、新しい通信サービスの提案と、これを実現するための光・マイクロ波デバイスの高性能化の努力が車の両輪となって発展を続けていくことであろう。

この意味で、本格的なマルチメディア通信時代が幕開けする21世紀を迎えるに当たり、この“光・マイクロ波デバイス”の両方を併せて特集した本号は、時宜を得た企画であると考えている。ここに紹介する各論文は、当社における研究、開発及び商品化の最新成果の一端であり、ご一読いただければ幸いです。今後とも高周波(ミリ波)・高速化、高効率・低ひずみ化、高機能化などにも一層の拍車をかけるとともに、パーソナル情報通信の担い手としてますます身近なデバイスとすべく、社会の要請にスピーディにこたえていく所存である。

取締役  
半導体事業本部長  
理学博士

長澤 紘一



# 光・マイクロ波デバイスの現状と展望

松川隆行\*

## 要旨

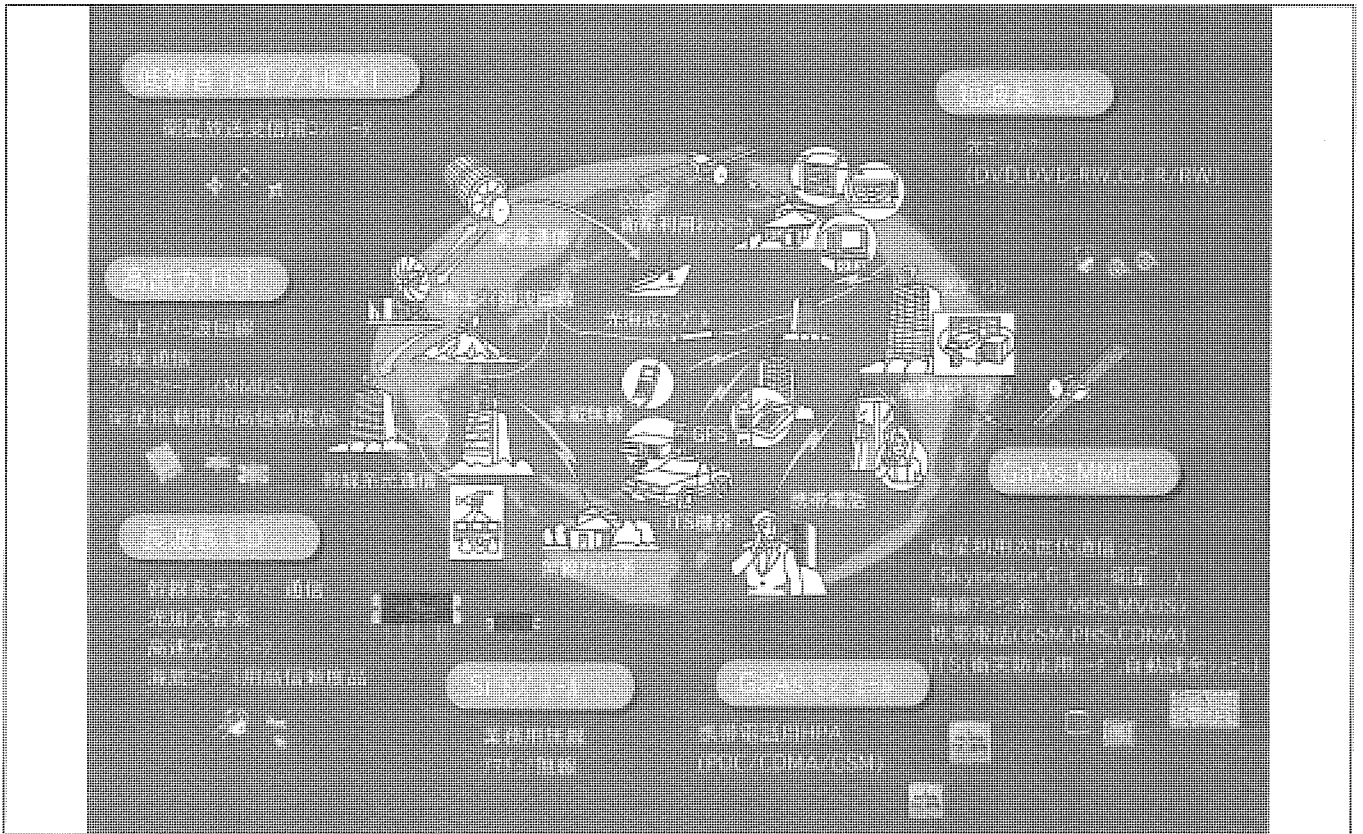
ガリウムヒ素やインジウムりんなどの化合物半導体を用いた光デバイス(主に半導体レーザとフォトダイオード)及びマイクロ波デバイスは、今日の情報通信社会を支えている光ファイバ通信、移動体通信、衛星通信などの通信ネットワーク、及び光ディスクやレーザビームプリンタなどの情報処理用デバイスとして必ず(須)のものとなっている。

中でも情報処理用の半導体レーザは、我々にとって身近なパソコンやプリンタの中に必ずといってよいほど組み込まれるようになってきた。電話の音声は、ローカルな通話を除けば、瞬時に光信号となって光ファイバで伝送される。また、近年のインターネットの普及に伴う通信トラフィックの爆発的な増大を支えているのは、通信用の半導体レーザとその周辺の電子・光回路技術である。また、マイクロ

波デバイスの民生展開も、衛星放送受信機用途に端を発し、それに続く携帯電話の世界的な普及に伴い、端末のみならず、インフラとしての地上基地局や衛星の拡充が猛烈な勢いで進展している。正にマルチメディアの送受信部分を担うマイクロ波デバイスが飛躍する時代となった。

このような意味で、光・マイクロ波半導体デバイスは、コンピュータのCPUやメモリといった大規模集積回路デバイスなどのように一般の方々の目にとまったり話題となることは少ないが、現在の高度情報化社会の発展に必要なデバイスとしての地位を築きつつある。

本稿では、光・マイクロ波半導体デバイスに対し、主な市場別にその現状と動向を概観するとともに、21世紀に向けた情報通信社会の中での今後の展望について述べる。



## マルチメディアに貢献する三菱化合物半導体

三菱電機では、通信のパーソナル化、グローバル化に対応できる高周波・高速・大容量通信用光・マイクロ波デバイスを取りそろえている。光デバイスでは、10Gbpsを超える通信用及び数Gバイトのデータを蓄積するための情報処理用デバイスを、またマイクロ波デバイスでは、1GHzから数十GHzにわたる各種高性能・多機能製品を研究開発し、タイムリーに市場へ供給し続けている。

## 1. ま え が き

21世紀を目前に控え、市場のニーズはますます高度かつ多様化が進んでいる。この市場のニーズにいち早くこたえるため、キーデバイスの一つである化合物半導体デバイスには、より高性能・高機能かつ低価格な製品をタイムリーに供給することが要求されている。

本稿では、光デバイス及びマイクロ波デバイスの現状と将来展望について述べる。

## 2. 光デバイス

### 2.1 市場動向

#### 2.1.1 光ファイバ通信

インターネットの急速な普及により、従来の音声回線需要とは比較にならないほど急速に回線需要が増加している。従来光ファイバ通信網は幹線系を中心に整備が進められてきたが、それに加えて、国際回線(=光海底ケーブル)や光加入者系網の整備も活発化している。さらに、企業内においても、イントラネットやコンピュータ間通信による構内トラフィックの増大に対応するため、ギガビットイーサネットなどの光を用いた高速LANが急速に普及している。

幹線系や光海底ケーブルでは、図1に示すように、ファイバ1本当当たりの容量が10年で1,000倍に近い速さで増加している。これらの進歩は、デバイスの観点から見ると、主に光源となる半導体レーザーや受信側のフォトダイオードの高速化で実現されてきた。1980年代初めには数十Mbpsの伝送レートで始まったものが、既に10Gbpsの高速システムとして実用化されている。最近ではそれに加えて数十波長の光を一括して伝送するいわゆる光波長多重技術が導入され、1ファイバで数百Gbpsの伝送容量を持つシステムが提供されつつある(図2)。

光海底ケーブルでは、10,000km以上もの長距離区間を再生中継せず光のまま増幅するため、エルビウムドープ光ファイバアンプが用いられている。従来は1.48 $\mu$ mで発振

する高出力レーザーを励起光源としていたが、雑音が少なく励起効率の高い0.98 $\mu$ mの高出力レーザーに置き換わろうとしている。

光加入者系では、普及の最大の課題は価格である。そのため、温度特性に優れた温度制御の不要な半導体レーザーや様々な機能をレーザーに集積し、低コスト化が進められつつある。これらの低コスト化の動きは、幹線系にも徐々に展開が図られつつある。

構内LANにおいては、100Mbpsのイーサネットの普及に伴い、バックボーンとして光ファイバを用いた1Gbpsのギガビットイーサネットの普及が著しい。現在の市場は北米が中心であるが、全世界に広がるのも時間の問題であろう。

#### 2.1.2 情報処理

パソコンの低価格化・高性能化やアプリケーションソフトの容量の増大に伴い、個人レベルで扱うデータが急速に増えている。ハードディスクは年率60%のスピードで容量が増え、CD-ROMも標準で搭載されるようになってきた。データの保存や情報交換のため、書き込みが可能な光磁気ディスクやCD-Rが急速に普及しつつある。また、数Gバイトもの大容量のデータが保存可能なDVD-RAMなども、当初の予想よりは立ち上がりが遅れてはいるものの、ここへきていよいよ立ち上がろうとしている。

### 2.2 技術動向

幹線系用の10Gbpsや2.5Gbpsで200kmを超える距離を伝送する場合、半導体レーザーを電流で直接変調する方式から、単一波長で発振する半導体レーザーに電界吸収型の半導体光変調器を集積した光源、いわゆる変調器集積型半導体レーザーを用いた方式に移行している。マッハチェンダ干渉計を利用したリチウムナイオベイト型変調器を外付けする構成もあるが、サイズや価格の点から変調器集積型半導体レーザーが好んで用いられる。

光海底ケーブルの場合、10,000kmに及ぶ長距離区間を伝送するため、光ファイバの残留分散による波形劣化を防

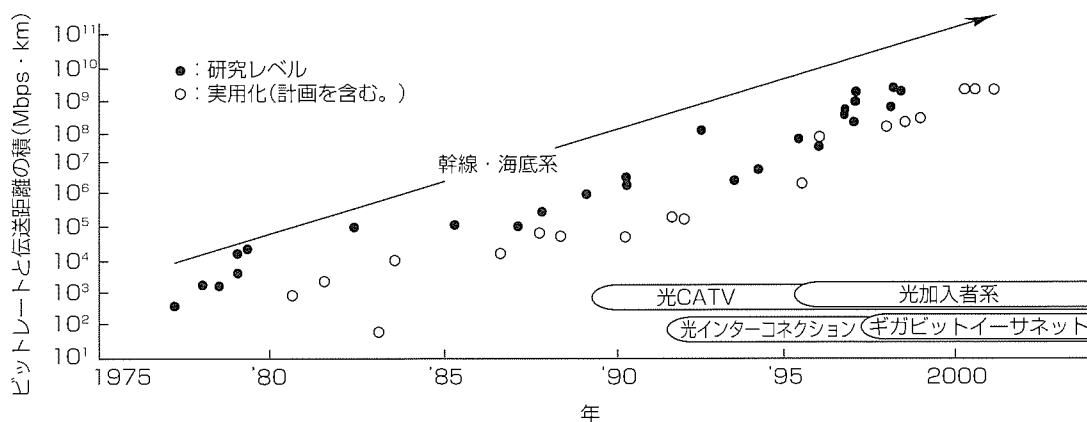


図1. 光ファイバ通信の容量・伝送距離の変遷

	'96	'97	'98	'99	2000	2005	2010
幹線系	2.5Gbps/波長		5~10Gbps/波長		20Gbps/波長		40Gbps/波長
	8波 ●DFB-LD ●980nmポンプLD(150mW→250mW→300mW)	16~32波 ●変調器集積型LD		>64波 ●変調器 ●導波路型高速PD(>20Gbps) ●絶対波長光源		>120波 ●変調器(ソリトン)	
加入者系	ディスクリート ●InGaAsP系FP-LD		SMT ●Uncooled対応InGaAlAs系FP-LD		波長多重PLC化 ●1.31/1.55nm波長多重用PLC ●スポットサイズ変換機集積型FP-LD	電子回路内蔵型 全光ネットワーク	
	イーサネット		ギガビットイーサネット ●1.310nmFP-LD ●850nmVCSEL アレー		波長多重化LAN ●低価格DFB-LD ●1.310nmVCSEL		
全光化	<ul style="list-style-type: none"> <li>●波長可変光源</li> <li>●波長変換素子</li> <li>●半導体光アンプ(導波路集積型)</li> <li>●波長可変フィルタ</li> <li>●光スイッチ</li> </ul>						
光ストレージ	650Mバイト 780nm短波長LD		2.6Gバイト 高出力化/高速化		4.7Gバイト PD/IC/ホログラム集積化		>10Gバイト ~400nm紫色LD

図2. 光デバイスの動向

ぐために変調時の波長変動が小さくなるような設計がなされている。

光波長多重技術に対応するためには、発振波長を決めているレーザ内の回折格子のピッチを高精度かつ任意の値に形成する必要がある。例えば0.4nmの間隔で波長多重を行う場合は、ピッチが0.05nm程度異なる回折格子をレーザ内に形成する必要がある。従来はウェーハ単位でしか回折格子のピッチを制御できなかったが、電子ビーム露光装置の改良によって同一ウェーハに高精度かつ広い波長範囲にわたって波長を制御できるようになった。

幹線系用の半導体レーザは通常ベルチェ素子で温度コントロールして用いるが、モジュールや制御回路の低価格化の要求から-40~85℃の広い範囲でも安定に動作する要求が強く、レーザを冷やさない、いわゆるuncooled型のレーザの要求が強い。

光加入者系では、光モジュールの組立コストや部品点数削減のため、スポットサイズ変換機能を集積した半導体レーザやモニタ用のフォトダイオードを集積したレーザの開発も進んでいる。

ギガビットイーサネット対応としては、数kmの伝送距離の場合は1.3μm帯の通常ファブリーペロー型レーザが用いられるが、それより短距離の場合は、0.8μm帯の面発光レーザが用いられている。面発光レーザは、開発当初光出力が小さい等の欠点を指摘されていたが、短距離の伝送には問題とならないこと、ファイバとのアライメントが簡

単にできることからアレー化にも適している。

情報処理用光デバイスとしては、特に光ディスクドライブの高速化と大容量化を実現するため、数十~数百mWクラスの650~780nmで発振する半導体レーザの開発が精力的に進められている。書き込み速度をより早くするため、素子自身の高速化の要求も強い。また、光ディスクヘッドの小型化・低コスト化の要求にこたえるため、シリコン基板の上に、レーザや受光用フォトダイオード、ミラーなどの集積化も進められている。

### 2.3 光デバイスの将来展望

幹線系・光海底ケーブルはますます高速化・波長多重化が進み、40~100Gbps、100チャンネル以上の波長多重といった超大容量化が進むであろう。そのため、電子回路を含め一層の高速化技術が必須となる。また、電子回路の速度面でのボトルネックを解消するため、光を電気信号に変えることなく光を光のままルーティングする、いわゆるオールオプティカルネットワークの研究も進められている。ここでは、波長可変レーザや波長変換素子、絶対波長光源といった光の波長を自由に扱うことのできる技術が必要となるであろう。これらのデバイスは、システムの要求性能を満足するには至っておらず、今後の研究に期待されるところが大きい。また、現時点では光合分波器、フィルタ、スイッチなどは石英導波路や光ファイバをベースとしている。今後は、レーザと同じ化合物半導体上に導波路とともに半導体増幅器や波長可変フィルタなどアクティブな素子を集

積することで、小型化・高機能化が期待される。

情報処理用光デバイスでは、読み書きの高速化のため、一層の高出力化が進むとともに、更なる大容量化のためGaN, ZnSe系の材料を用いた紫色の半導体レーザの開発も積極的に進められ、10Gバイト以上の大容量ドライブが実現されるであろう。

### 3. マイクロ波デバイス

#### 3.1 市場・技術動向

##### 3.1.1 携帯電話端末

世界は正にデジタル携帯電話時代に突入し、欧州とアジアではGSMが、日本ではPDC, cdma one, 韓国ではN-CDMAが、米国ではGSM, TDMA, N-CDMAの普及が目覚ましい。特に日本における普及率は世界トップレベルの30%にも達し、また電話以外にE-mail, 航空券, ホテル予約等, インターネット接続サービスも付加されて“気にならない携帯必需品”になろうとしている。さらには、来世紀に向け携帯電話システムの世界標準化と画像伝送等の高速データ伝送のためW-CDMAがそのソリューションとして注目され、精力的に開発が進められている。図3に移動通信システムの伝送速度と高周波デバイスのトレンドを示す。携帯電話端末の必須条件としてますます小型・軽量化が要求されており、これを実現するために、最も電流を消費する送信段PA(Power Amplifier)には小型化のみならず低消費電力化(高効率化)が求められている。

当社では、この送信段PAの開発・製造に対する長年の経験を踏まえて、3V・高効率動作を可能とする高性能P-HEMTデバイスをベースにこれを用いたモジュール及びMMICを供給し、高い評価を得るとともにこのP-HEMT技術を更に改善して、W-CDMA用にも十分使用できるデバイスの開発を進めている。

さらに、負電源を必要としないHBTの開発ではGSM用PAとして量産化を実施中であり、将来的には携帯電話用

PAのコアデバイスとする計画である。

##### 3.1.2 地上基地局/衛星搭載システム

携帯電話端末の世界的普及にはインフラとしての基地局の構築が必須であり、これらのシステムにも低消費電力化と多チャンネル伝送が要求されている。

特に日本では基地局用増幅器には化合物半導体が主に使用されており、当社では、従来のマイクロ波伝送用高出力GaAsFET技術を活用しながら更に低ひずみ・低消費電力化できるHFETデバイスを用いて製品ラインアップを拡充するとともに、より一層の高出力化を進めている。

衛星搭載用としては、C帯(3.5~4.2GHz)高出力GaAsFETを中心に多くのプログラムに実績があり、いまだ故障していないという高い信頼性を実現している。特に出力電力24WのMGF44Vシリーズは、業界トップの効率60%を達成しており、高効率SSPA用として高い評価を得ている。

##### 3.1.3 衛星放送受信

化合物半導体を使用するマイクロ波サービスのうち台数ベースで最も大きいものの一つが、BS放送やCS放送の衛星放送受信機市場である。

この衛星放送市場では、従来のアナログ方式からデジタル方式による放送が開始され、一つのアンテナで受信できるチャンネル数が一気に数百チャンネルへと拡大した。このデジタル衛星放送は、欧米諸国でのサービス開始に引き続き中南米、東南アジア地区でも計画されており、今後も拡大が期待されている。また、デジタル化による情報通信量の拡大により、1Mビット/秒レベルでの衛星インターネットサービスが'99年から開始されるなど、世界各国で種々のサービス運用が目前となっている。

当社では、衛星放送受信器に使用される超低雑音HEMTを開発し、月産数百万個と、世界トップレベルの規模を実現しており、更なる低雑音化と小型化のため素子構造の最適化と実装技術の開発を進めている。

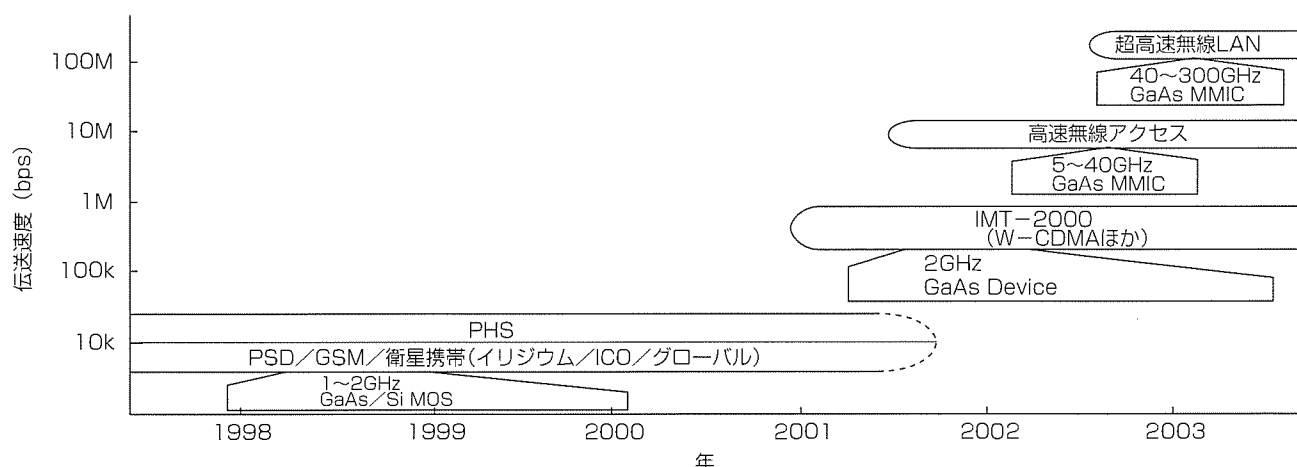


図3. 移動通信システムの伝送速度と高周波デバイスのトレンド

### 3.2 マイクロ波デバイスの将来動向

図3からも分かるように、マイクロ波デバイスの動作周波数は現在の中心帯域である1～2～12GHz帯から20～40GHz更には数十GHzのミリ波帯へと高周波化の方向に進みつつある。ミリ波帯は高伝送レートが可能であること、未使用の周波数が多いこと、他の通信システムとの干渉が少ないこと、通信端末の小型・軽量化が期待できること、などから次世代の高速無線アクセス、移動体衛星通信、ミリ波LANなどの周波数として期待されている。特に、日・米・欧を中心とする通信市場では、マルチメディア情報通信インフラの整備が今後の数年間で急速に進展すると予測されており、これと連動して20GHz帯以上の準ミリ波/ミリ波周波数帯動作の半導体デバイスに対して熱い期待が寄せられている。これらの帯域では、受信側での低雑音化、送信側での高出力・高効率化を高利得で実現するため、能動部に微細T型ゲート構造を持つP-HEMTを基本トランジスタとしたMMIC構成が主流となっている。

通信システム用のMMICは、既にマイクロ波サブシステムを構築する上でなくてはならないキーデバイスとして定着してきた感があるが、更に現在、数十個レベルの非静止低軌道周回衛星を利用した移動体衛星通信システムが多数提案され検討されており、今後とも衛星通信分野でMMICの地位を確固なものとするには、これらパーソナル移動体衛星通信などを背景とする数量的な需要増をベースに、機能・構造・プロセスなどの標準化の推進、民生用技術の積極的な取り込みなどによる大幅なコスト低減が必須である。

一方、車載衝突緩和ミリ波レーダなどのITS市場においては、特に76GHz帯を中心とするミリ波MMICの実用化の検討が進められている。50GHz以上の周波数域での民生システム実現に対しては、このミリ波デバイス群の民生品対応価格の達成が市場形成可否のかぎ(鍵)を握っているとも考えられ、今後とも高集積化に向けた高安定な材料・プロセス技術のブラッシュアップに加えて、フリップチップ技術、ミリ波MCM技術などの実装面でのブレイクスルー技術に対しても注力していく必要がある。

このようにミリ波デバイスのマルチメディア情報通信分野に占める位置付けは拡大を続けており、今後とも高周波(ミリ波)・高速化、高効率・低ひずみ化、高機能化などにも一層の拍車がかかるとともに、パーソナル情報通信の担い手としてますます身近なデバイスとなっていくものと考えられる。

## 4. む す び

化合物半導体の応用分野の一つである通信・情報処理用の光・マイクロ波デバイスの現状と将来展望について述べた。

情報通信システムの一層の高度化によって化合物半導体のキーデバイスとしての役割は従来以上に大きくなっている。高性能化・低コスト化の要求はもとより、ブレイクスルーを必要とする新規デバイスにも積極的にチャレンジし、21世紀の高度社会に貢献する所存である。

# 長距離伝送用2.5Gbps変調器集積半導体レーザ

石村栄太郎\*  
多田仁史\*

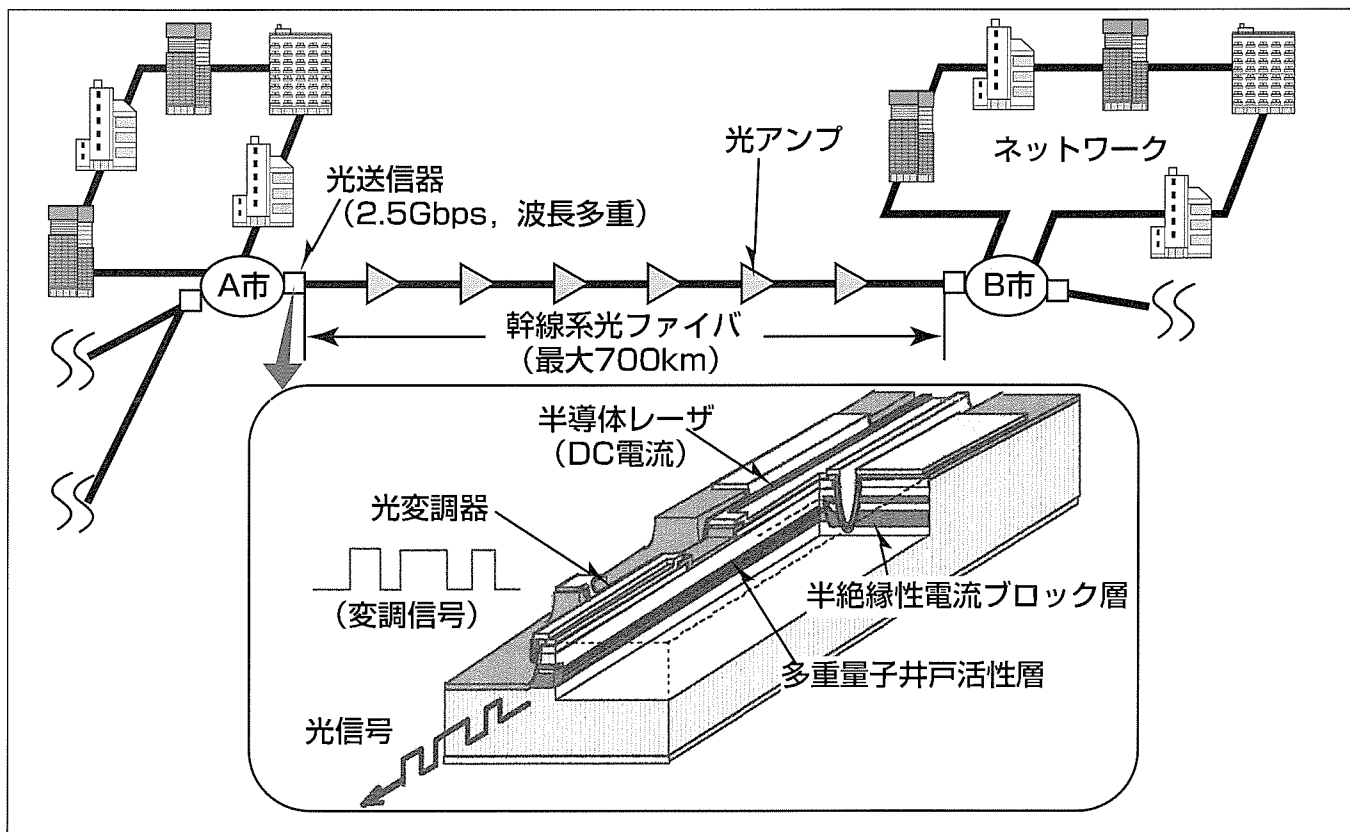
## 要旨

光ファイバを用いた公衆通信網では、国内外とも情報量の増大に備えて、幹線系的高速化(600Mbps→2.5Gbps)が進められてきた。2.5Gbpsの光伝送は、国際標準規格のSDH(Synchronous Digital Hierarchy)や米国の標準規格SONET(Synchronous Optical Network)等で採用されており、世界の標準として整備されている。現在、伝送コストの低減や情報量の拡大のために、①中継器間隔の長距離化(100~300km→700km以上)、②波長多重化(16波長→32波長以上)、③高速化(2.5Gbps→10Gbps)が進められている。

これに伴い、光送信器用光源には、それぞれ、①波長チャープの低減(チャープとは光強度変調時の光波長の揺ら

ぎ)、②波長の長期安定化、③広帯域化、などが求められている。

今回、中継器間隔の長距離化を目標に、光送信器の光源である変調器集積半導体レーザの改良を行った。伝送特性を劣化させる波長チャープを低減するために、変調器のバンドギャップの最適化を行った。また、レーザ部で発生するチャープを抑制するために、極低反射膜による変調器端面からレーザ部への戻り光の低減と、レーザの戻り光耐性の改善を行った。これにより、十分な消光比(>13dB)を確保しながら2.5Gbpsで伝送可能な距離は、従来の300kmから700km以上へと改善できた。



## 変調器集積半導体レーザ

幹線系光伝送用光源として、伝送速度2.5Gbpsで700km(当社比従来の2倍)伝送可能な変調器集積レーザを開発した。

1. ま え が き

2.5Gbpsで100km程度の比較的短距離伝送用の光源として、半導体レーザに注入する電流の変化によってレーザの光強度を変調するいわゆる直接変調方式が採用されている。この場合、半導体レーザを2.5Gbpsのような高速で変調すると、変調電流によってレーザ光の波長が変動し(波長チャープと呼ばれる。)、これによって伝送距離が制限される。これは、光ファイバ中では波長の相違によって光の伝搬速度が異なるために、光源の波長が変動するとパルス波形の変形・劣化が生じるからである。このため、直接変調方式では100km程度の伝送が限界であった。

一方、半導体レーザを一定強度で発振させておいて光の透過量を変化させることができる変調器を通すことによって変調を行う外部変調方式では、変調時の波長変動が小さいため、直接変調よりも長距離の伝送が可能である。しかし、外部変調方式では、変調器とレーザとの光の結合が難しく、直接変調方式と比較して光送信器の部品数が多くなるなどコスト面でのデメリットがあった。このデメリットを克服するために、外部変調器と半導体レーザをワンチップ上に集積した変調器集積レーザが開発され製品化された<sup>1)</sup>。当初の変調器集積レーザは200~300km程度の伝送に使用されてきたが<sup>2)</sup>、更なる伝送距離の拡大が求められている。

今回、変調器集積レーザの波長チャープ低減を行い、2.5Gbpsで700km伝送が可能なデバイスを開発したので以下に述べる。

2. 設 計

2.1 変調器の動作原理

量子井戸では、閉じ込められた電子と正孔がそれぞれの有効質量に応じた準位を形成している(図1の(a))。量子井戸に電界を加えると、図1の(b)に示すように、井戸層内の

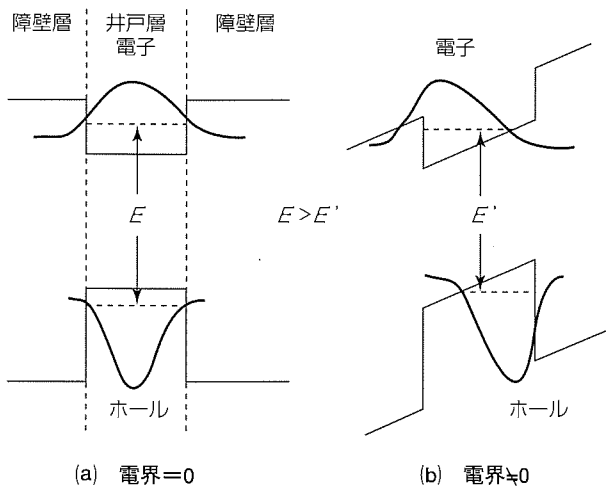


図1. 量子閉じ込めシュタルク効果の模式図

電子と正孔はそれぞれエネルギーレベルの低い所と高い所へ移動する。その結果、電子と正孔間の遷移エネルギーは小さくなり、電界がない場合よりも長い波長の光を吸収ようになる(図2)。この現象を量子閉じ込めシュタルク効果(Quantum Confined Stark Effect)と言う。この効果を利用した光変調器は、導波路単位長さ当たりの消光比(ON時とOFF時の光透過量の比)が高いため、低容量化が比較的容易で、2.5Gbps以上の高速伝送に適している。

2.2 波長チャープの低減

変調器集積レーザで生じる波長チャープの原因は、大きく分けて、変調器の導波路の屈折率変化によって生じるものと、戻り光等によってレーザの発振波長そのものが揺らぐものの二つに大別される。前者は導波路の吸収係数の変化に伴って生じる(クロマクス・クロニツヒの関係)。一般に、この屈折率変化によって生じる波長チャープ量を表す数として $a$ パラメータが用いられ、次式で与えられる。

$$a = 4\pi / \lambda \cdot (\Delta n / \Delta a)$$

ここで、 $\lambda$ は波長、 $\Delta n$ は屈折率変化、 $\Delta a$ は吸収係数の変化である。

例えば、図3のように、パルスの立ち上がり時に波長が

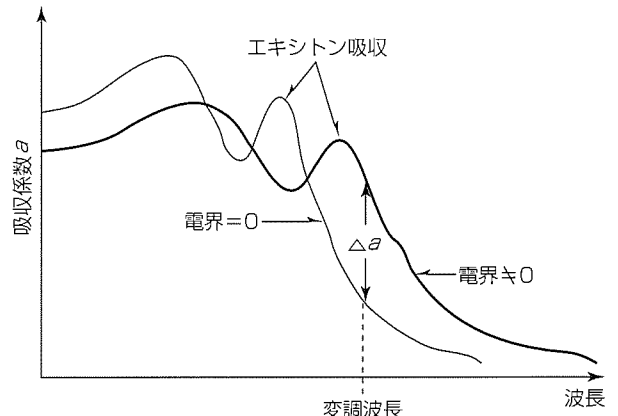


図2. 量子井戸の吸収スペクトル

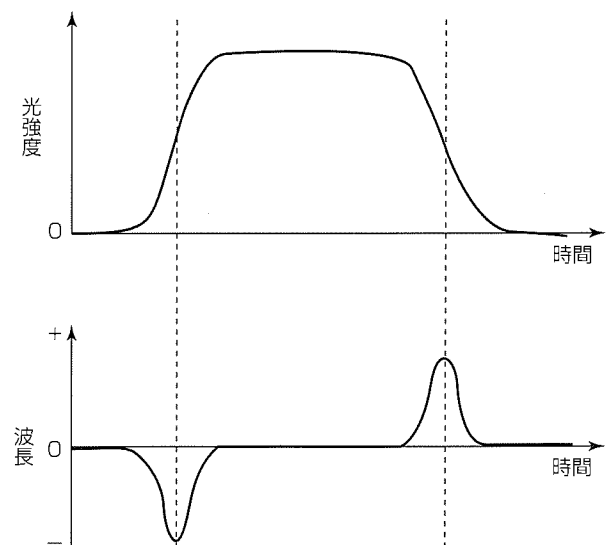


図3. 波長チャープの模式図



短くなり立ち下がり時に長くなる場合をポジティブチャープ( $a > 0$ )、その逆をネガティブチャープ( $a < 0$ )と呼ぶ。

図4に700km伝送後のパワーペナルティと $a$ パラメータの関係の計算結果を示す。1 dB以下のパワーペナルティを実現するためには、 $a$ を0.55以下にする必要がある。変調器の $a$ パラメータは、図5のように、変調器に印加する電圧に依存する。伝送時には変調電圧振幅 $V_{pp} = 0 \sim -2$  Vを変調器に印加するので、 $a$ は+1.6から-2.7へ変化することになる。一般に、変調器の性能を示す $a$ として3dB消光電圧( $\sim -0.7$  V)の値を用い、 $a$ の実効値と呼ぶ。

変調器の $a$ パラメータは、レーザ光の波長と変調器のバンドギャップ波長の差( $\Delta\lambda$ )に依存する。 $\Delta\lambda$ が小さい場合は変調器での吸収損失が大きく、一方、 $\Delta\lambda$ が大きい場合は $a$ が大きくなってしまふ。したがって、 $\Delta\lambda$ は吸収損失の許容できる範囲で最も小さい値に設定する必要がある。実験的に $\Delta\lambda = 48$  nm, 52 nm, 56 nmの3仕様について検

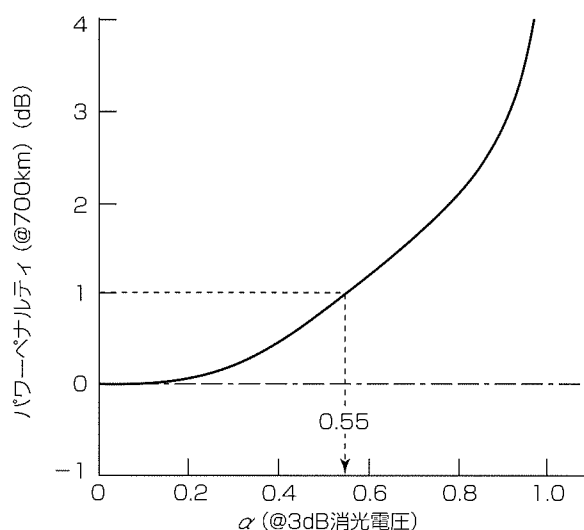


図4. 2.5Gbps, 700km伝送後のパワーペナルティ(計算値)

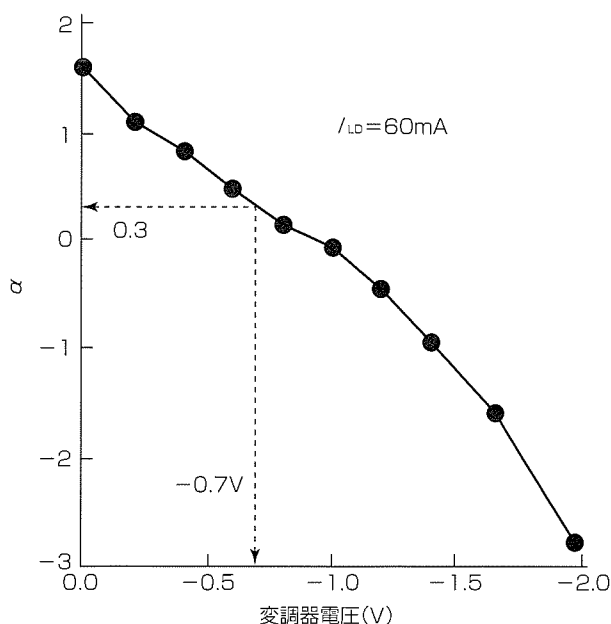


図5.  $a$ パラメータの電圧依存性

討した結果、 $\Delta\lambda = 48$  nmでは変調器の吸収損失が3 dB以上になり光出力が小さくなる( $< 5$  mW)ことが分かった。この結果から、今回の素子では $\Delta\lambda$ を52 nmに設定した。この場合、 $a$ の実効値として約0.3が得られる(図5)。

### 3. 素子構造

構造を図6に示す。n型InP基板上にMOCVD(Metal Organic Chemical Vapor Deposition)法によってInGaAsP多重量子井戸活性層と吸収層を形成した。レーザの発振波長を定めるための回折格子は独自の埋込型<sup>3)</sup>を用いた。レーザ光と回折格子の結合定数 $\kappa L$ ( $L$ はレーザの共振器長)が小さいと、レーザの戻り光耐性が弱くなり、波長チャープを発生する。一方、 $\kappa L$ が大きすぎると、レーザが単一波長で発振しなくなる。埋込型の場合この $\kappa L$ の制御性が高く、今回の素子では $\kappa L = 1.3$ に設定した。また、戻り光自体を減らすために、変調器端面には0.15%の極低反射膜をコーティングして波長チャープ低減を図った。変調器長は200 $\mu$ m、素子の全長は650 $\mu$ mである。

### 4. 素子特性

作製した変調器集積レーザのしきい値は約9 mA、5 mW出力時の動作電流は80 mAであった。変調電圧 $V_{pp} = 2.5$  Vでの2.5Gbps変調波形(アイパターン)を図7に示す。

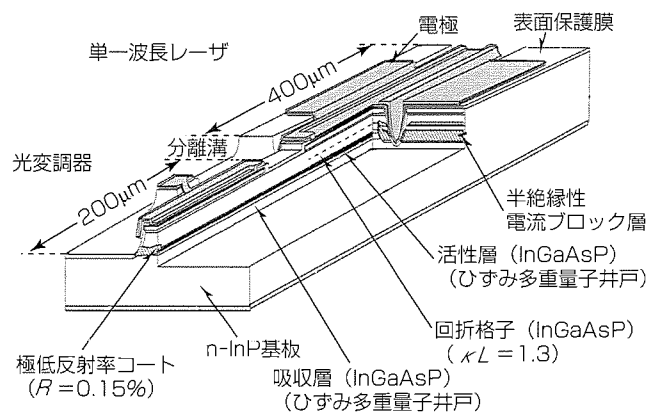


図6. 変調器集積レーザの構造

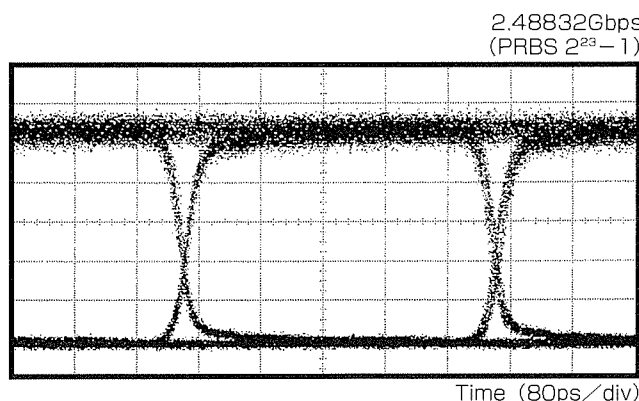


図7. アイパターン

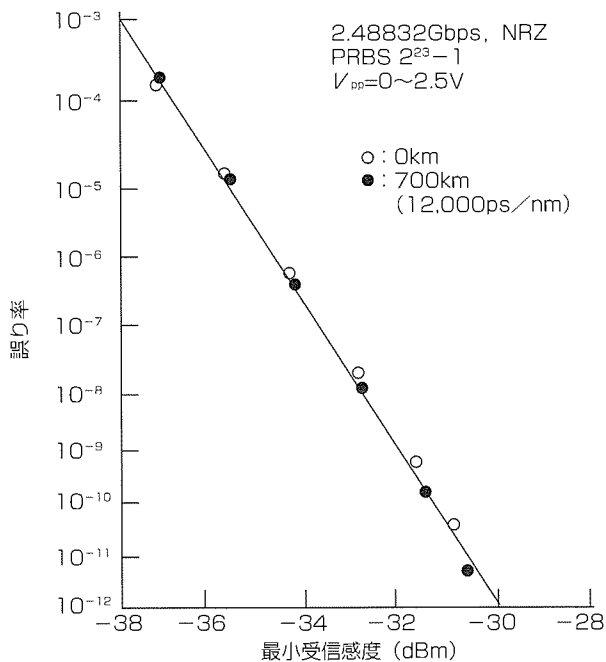


図 8. 2.5Gbps, 700km伝送特性

立ち上がり／立ち下がり時間は～35ps(@ 0～90%)で、消光比は約14dBが得られた。サイドモード抑圧比は変調時で40dB以上が確保されている。また、 $\alpha$ パラメータの実効値として0.22が得られ、700km伝送に必要な目標値 (< 0.55)を満たした。

図5で示したように、バイアス電圧をマイナス側に深くするほど $\alpha$ パラメータは小さくなって波長チャープが改善されるので、オフセットバイアス(マーク時の電圧)を深くして伝送の方がパワーペナルティは小さくなるが、バイアス電圧を深くすると光出力は低下してしまう。この素子の場合、図8に示すように、オフセットバイアスが0Vにおいても2.5Gbpsで700km伝送後のパワーペナルティはほぼゼロという良好な伝送特性が得られた。

### 5. 信頼性

40℃での信頼性試験結果を図9に示す。動作電流は変調器バイアス = 0 V時の光出力が2 mWになるようにAPC (Auto Power Control)を設定し、変調器バイアス = -1 Vで通電を行った。3,000時間後も動作電流の上昇量は小さく、25℃に換算して600万時間(MTTF, 活性化エネルギー

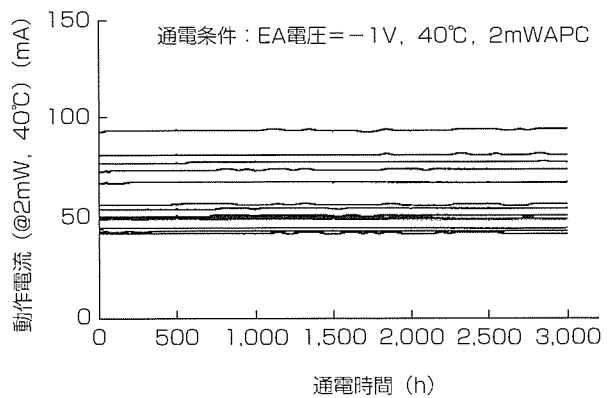


図 9. 動作電流 $I_{OP}$ の経時変化

$\gamma = 0.8eV$ を仮定)以上の高信頼性が確認されている。

### 6. むすび

変調器集積レーザの伝送特性を劣化させる波長チャープを低減するために、変調器のバンドギャップの最適化、極低反射膜による変調器端面からレーザ部への戻り光の低減とレーザの戻り光耐性の改善を行った。これにより、十分な消光比(>13dB)を確保しつつ、2.5Gbpsで伝送可能な距離は従来の300kmから700km以上へと改善できた。今後、この技術を10Gbps用変調器集積レーザに適用して、伝送距離の改善を図る予定である。

### 参考文献

- (1) 石村栄太郎, 宮崎泰典, 青柳利隆, 木村達也, 板垣卓士, 竹見政義: 2.5Gbps変調器集積型半導体レーザ, 三菱電機技報, 70, No.3, 294～298 (1996)
- (2) Ishimura, E., Miyazaki, Y., Matsumoto, K., Takiguchi, T., Itagaki, T., Suzuki, D., Takagi, K., Higuchi, H.: Small Chirp and Wide Bandwidth Integrated Modulator-laser at Zero Offset-bias Operation, ECOC'97 (1997)
- (3) Takemoto, A., Sakakibara, Y., Nakajima, Y., Fujiwara, M., Kakimoto, S., Namizaki, H., Susaki, W.: 1.3 $\mu$ m InGaAs/InP Distributed-feedback p-Substrate Partially Inverted Buried-heterostructure Laser Diode, Electronics Lett., 23, No.11, 546～547 (1987)

# 2.5GbpsアンクルドDFBレーザモジュール

柴田公隆\*  
渡辺 斉\*  
小柳晴揮\*\*

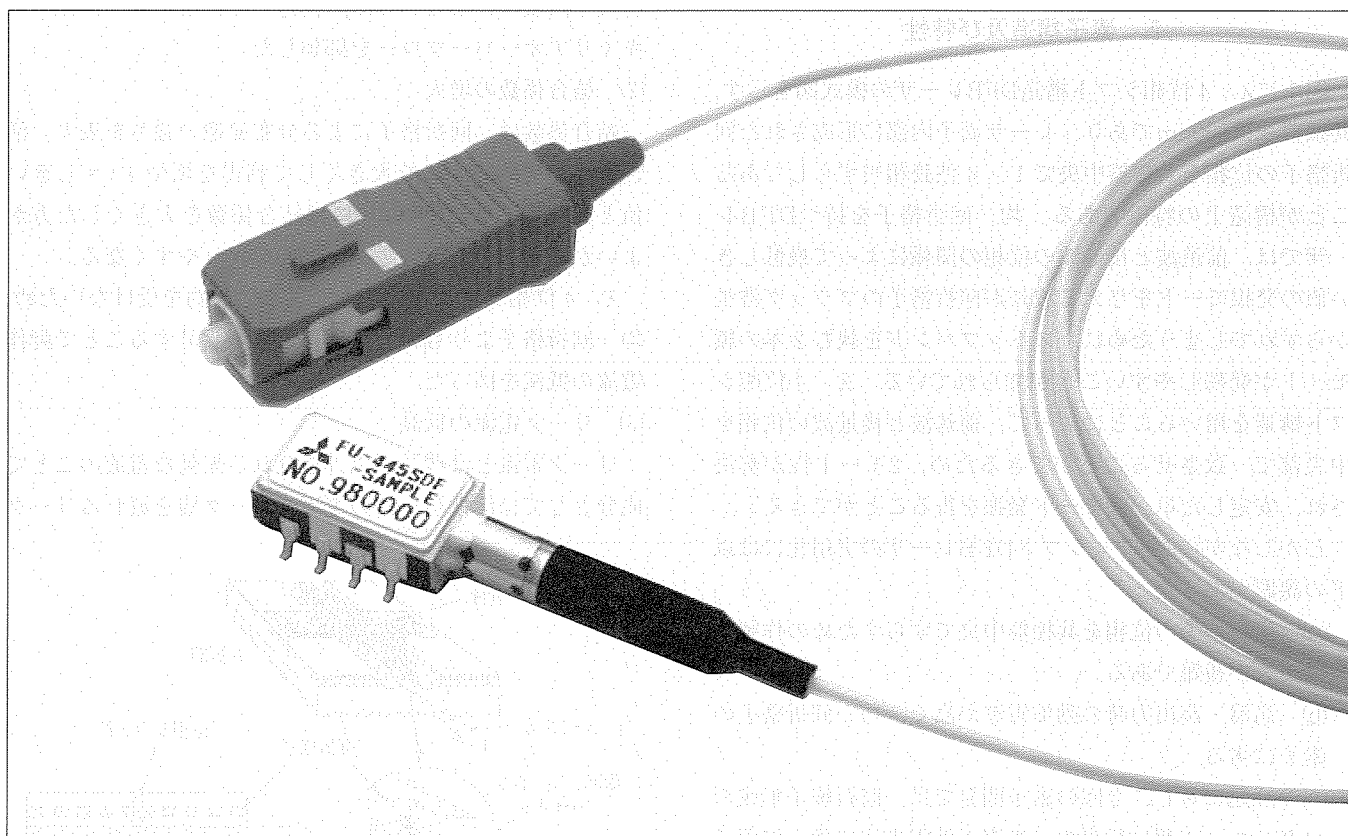
## 要 旨

マルチメディア時代を迎え、情報・通信機器には、より大量の情報をより安価に提供することが求められている。光ファイバ通信は大量の情報の伝送に適しており、幹線系の伝送速度は現在2.5Gbpsが主流である。より高速(~10Gbps)の伝送システムの開発要求もさることながら、現行の2.5Gbps伝送システムの低コスト化への要求も非常に強くなってきている。この要求にこたえるため、小型・低コストの2.5Gbps送信モジュールを開発した。

比較的低速(~622Mbps)の通信に用いられるレーザモジュールよりも2.5Gbps用レーザモジュールが高コストになるのは、内蔵されるDFB(Distributed Feedback)レーザの動作温度範囲が狭く、サーモクーラーが必要となり、駆

動回路が高価になるためであった。今回、高速通信に重要な単一モード安定性に優れた $\lambda/4$ 位相シフトDFBレーザの高温下での動作特性を改善することにより、広い温度範囲で安定に動作するDFBレーザを実現し、サーモクーラーを不要とし、低コスト化を可能にした。また、同時にMini-DIL型パッケージのモジュールを開発し、モジュール本体の容積を従来の1/5にまで小型化した。

このモジュールを用いて2.5Gbps/20kmの伝送試験を行い、幹線通信システムとして良好な伝送ができることを確認した。今回の開発は光通信市場のより一層の拡大に貢献するものである。



## 2.5Gbps光通信用Mini-DIL型送信モジュール

今回開発した-40~+85℃の広い温度範囲で動作可能な半導体レーザを用いることにより、温度制御機構が不要となり、モジュール本体の容積を従来の1/5にまで小型化した。

1. ま え が き

現在、幹線系の大容量光ファイバ通信で主流となっている2.5Gbpsデジタル伝送において、通信システムの低コスト化のために、それに用いるレーザモジュールにも低コストの要求が高まっている。

現行の2.5Gbps用のレーザモジュールは、レーザの動作温度を一定に保ち動作を安定させるためにサーモクーラーを内蔵しているものが一般的であるが、このため、モジュール及びそれを駆動する回路が高価となり、システムの低コスト化において弊害となっている。

そこで、特に低コスト化の要求が強い波長1.3 $\mu\text{m}$ 帯を対象に、 $-40\sim+85^\circ\text{C}$ で安定動作する $\lambda/4$ 位相シフト構造のDFBレーザを内蔵したMini-DIL型の小型モジュールを開発した。

$\lambda/4$ 位相シフト構造は、特性のばらつきが小さく、2.5Gbps変調時でも安定した単一縦モード発振が得られるという特長がある。また、モジュールは、小型化及び部品点数の削減により、コストの低減ができる。これらにより、低コスト化を実現した。

本稿では、開発したDFBレーザとモジュールの構造及び特性について述べる。

2. 素子構造及び特性

図1に $\lambda/4$ 位相シフト構造DFBレーザの模式図を示す。共振器長は300 $\mu\text{m}$ であり、レーザ素子内部に形成された回折格子の位相を共振器中央で $1/4$ 波長相当ずらしてあることが構造上の特徴である。均一回折格子を持つDFBレーザでは、前進波と後進波の位相の関係によって最低しきい値の発振モードを与える波長が回折格子のブラッグ波長からずれてしまうために、ストップバンドを挟む2本の縦モードが発振しやすいことが知られている。 $\lambda/4$ 位相シフト構造を用いることによって、前進波と後進波の位相を中央部で一致させることができるため、2モード性が解決され、安定した単一縦モード発振を得ることができる<sup>(1)</sup>。

しかしながら、 $\lambda/4$ シフトDFBレーザの実用化には以下の課題があった。

- (a) 回折格子の位相を共振器中央でずらすための作製プロセスが複雑である。
- (b) 高温・高出力時の動作電流が高く、均一回折格子の素子に劣る。

(a)の課題に対し、今回の素子開発では、回折格子形成のリソグラフィ工程に従来の二光束干渉露光法に代えて電子ビーム直描技術を用いた。これにより、0.1 $\mu\text{m}$ ピッチL/S (Line and Space)と位相シフト部をねらいどおりの位置に容易に形成することが可能となった。また、従来はウェットエッチングで行っていた導波路ストライプの形成工程及

び回折格子形成工程にドライエッチングを適用することにより、制御性と再現性を向上させ、 $\lambda/4$ 位相シフトDFBレーザを安定して作製するための技術を確認することに成功した。

また、課題(b)として挙げたように、優れた単一縦モード安定性という利点に反して、 $\lambda/4$ 位相シフトDFBレーザは高温・高出力特性に関しては均一回折格子の素子に劣るとされてきた。これは、均一回折格子DFBレーザでは素子の後端面を高反射(HR)コーティングすることによって前端面から効率良く光出力を取り出せるのに対して、 $\lambda/4$ 位相シフトDFBレーザは端面に残留する反射があると発振モードの安定性が損なわれることから、前後端面とも無反射(AR/AR)コーティングすることが必ず(須)なためである。

今回、以下に示すアプローチで高温・高出力時の動作電流の低減を実現した。

(1) 多重量子井戸(MQW)活性層の構造最適化

MQW活性層の井戸数は多すぎると導波路損失の原因となり、少なすぎると光閉じ込めが弱くなって利得が減少するためそれぞれしきい値・動作電流値が上昇してしまう。今回、 $\lambda/4$ 位相シフトDFBレーザの利得条件に合わせて井戸数の最適値を数値計算で求め、さらに光閉じ込め層に組成を階段状にした(5 step)構造<sup>(2)</sup>を採用して、高温時のキャリアオーバーフローを抑制した。

(2) 結合係数の増大

結合係数は、回折格子による分布帰還の強さを表す。活性層への光閉じ込めを大きくして利得を増やす(=しきい値と動作電流値を下げる)には結合係数を大きくした方がよいが、反面、前述の2モード性も現れやすくなる。

$\lambda/4$ 位相シフトDFBレーザはこの制約を受けないため、均一回折格子よりも結合係数を大きく設計することで動作電流の低減を図った。

(3) リーク電流の低減

リーク電流とは活性層以外を流れる無効な電流のことで、成分としては活性層外側の電流ブロック層を流れるリーク

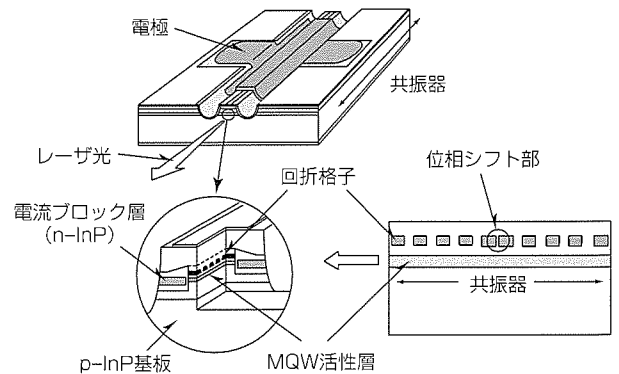


図1.  $\lambda/4$ 位相シフトDFBレーザの素子構造

が最も大きい。今回、二次元デバイスシミュレータを使った数値計算によってリーク電流を最も少なくできるブロック層構造を設計し<sup>(3)</sup>、実際の素子に適用した。

これらの改善の結果得られた光出力-電流特性を図2に示す。+85℃でのしきい値は35mA、素子端面光出力5mW時の動作電流値は70mAであり、高温下でも実用上十分な値にまで低減することができた。

また、図3に各温度における5mW出力時の発振スペクトルを示す。 $\lambda/4$ 位相シフト構造の効果により、-40~+85℃の全温度範囲にわたって副次モードのない安定な単一縦モード発振が得られており、良好な温度特性と優れた単一縦モード性とを両立する素子を実現することができた。

### 3. モジュール構造及び特性

今回開発した $\lambda/4$ 位相シフトDFBレーザを用いて、温度制御を用いずに2.5Gbpsの伝送を可能にするレーザモジュール(形名: FU-445SDF)を同時に開発した。以下にモジュールの構造と特性について述べる。

#### (1) パッケージ

モジュールのパッケージには8ピンMini-DIL型パッケージを採用しており、ファイバピグテール型となっている。また、モジュール実装の簡便性、特性の優位性の観点から、パッケージ下部からピンを側方に曲げたガルウイングタイプを標準としている。

さらに、ケース側面下部にはピンとの段差を設け、ピン整形時の破壊回避、実装時の高さ抑制のための工夫がなさ

れている。

#### (2) バイアス回路

レーザモジュールの高速変調時にはレーザ素子部での信号の反射を防がなければならないため、低インピーダンスであるレーザ素子の近傍に直列に整合抵抗を配置している。この整合抵抗による消費電力増大と発熱を防ぐために、レーザ素子への印加電流の信号成分とは別に、レーザ素子と整合抵抗の間から直流成分を給電するバイアス回路を設けている。このバイアス回路にはコイルが内蔵され、信号成分の漏れ込みを防ぐ役割を果たしている。

#### (3) 光学系

光を伝送するファイバには、内部での散乱光をモジュールへ戻してしまう性質がある。この散乱光は雑音増加や発振スペクトル変動など変調されるレーザ素子に対して悪影響を及ぼすため、2.5Gbpsの伝送には光アイソレータの内蔵が必須となる。

今回のモジュールでは、単レンズ光学系にすることによって小型化を図り、レンズとファイバとの間にアイソレータを置く構造としている。

#### (4) 2.5Gbps伝送特性

2.5Gbps NRZ信号で変調したときの光出力波形を図4に示す。立ち上がり/立ち下がり時間( $t_r$ ,  $t_f$ )、緩和振動周波数( $f_r$ )は、-40~+85℃の温度範囲で目標性能( $t_r$ ,  $t_f < 150ps$ ,  $f_r > 7GHz$ )を満足した。20km分散シフトファイバ伝送時のBER(Bit Error Rate)特性を図5に示す。伝送後のパワーペナルティについても、同じく-40~+85℃で

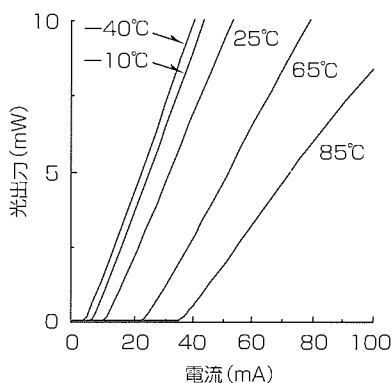


図2. 光出力-電流特性

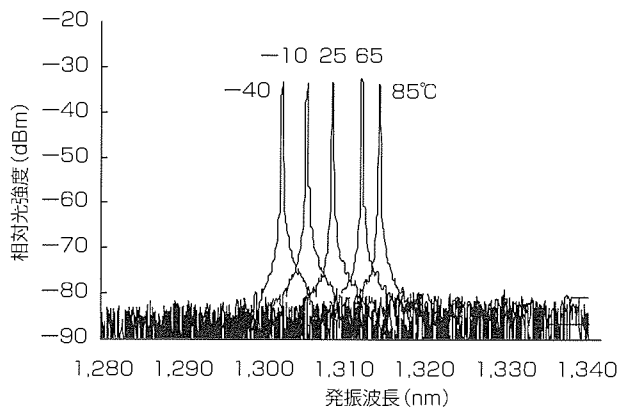
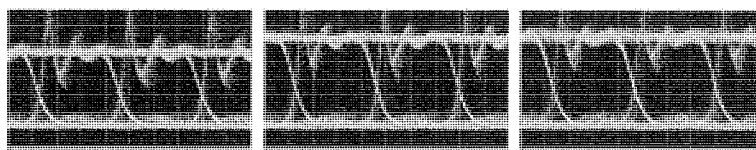
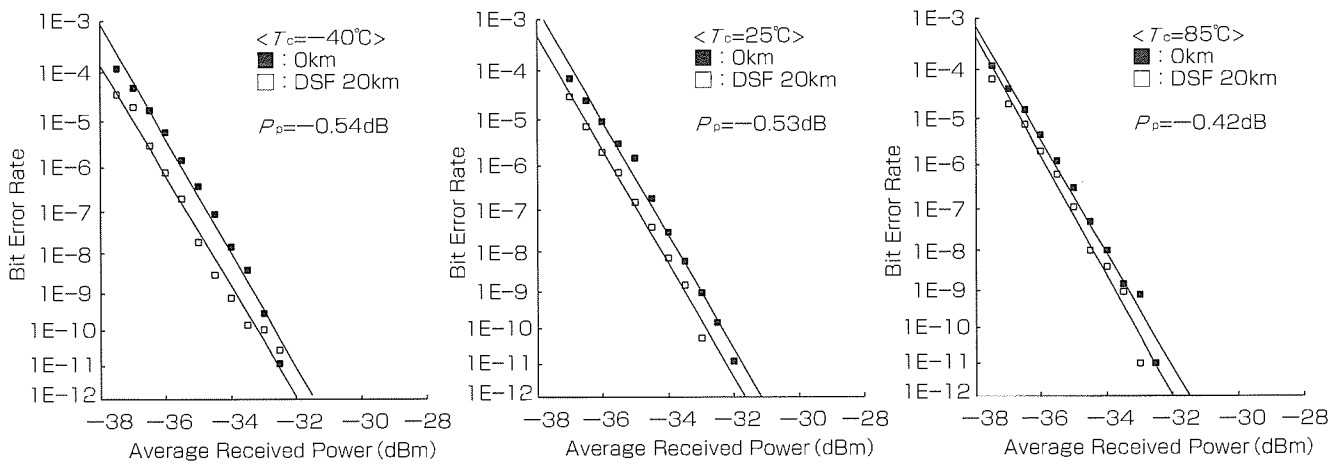


図3. 発振スペクトル



左: -40℃ 中: 25℃ 右: 85℃

図4. 2.5Gbps変調波形



測定条件：2.48832Gbps,  $2^{23}-1$ ,  $P_{f\text{ave}}=1\text{mW}$ ,  $I_{\text{bias}}=I_{\text{th}}$

図5. BERの温度特性

目標性能の0.5dB以下を満足することができた。

(5) モニタフォトダイオード及びサーミスタ

このモジュールには、モニタフォトダイオードとサーミスタが内蔵されている。

モジュールの光出力モニタの機能を持つモニタフォトダイオードには周波数特性の良い受光径140 $\mu\text{m}$ の素子を用い、高速の出力モニタが可能となっている。サーミスタは、レーザ素子の温度をモニタし、温度によって変化するLDの変調条件の調整を可能にする。

(6) その他の特性

採用したレンズはトレランスが緩く結合効率の良い非球面レンズで、これにより、非常に小さいトラッキングエラー(0.3dB typ)を実現した。

また、モジュールの周波数応答は、-3 dBの通過帯域で4 GHz以上を実現した。

4. む す び

大容量光ファイバ通信の低コスト化のキーとなる $\lambda/4$ 位相シフトDFBレーザ及びMini-DIL型の小型モジュールを開発した。

$\lambda/4$ 位相シフトDFBレーザは、活性層構造と結合係数の最適化などによって課題であった高温での動作電流を低減することができた。また、これを用い、 $-40\sim+85^\circ\text{C}$ の範囲で温度制御を用いずに安定動作するMini-DIL型モジュールを同時に開発し、市場の要求性能にこたえられる良好な伝送特性を実現した。

今回の開発は、2.5Gbpsデジタル光通信システムの低コスト化を可能にするものであり、光通信市場のより一層の拡大に貢献できる。

参 考 文 献

- (1) Haus, H. A., Shank, C. V. : IEEE J. Quantum Electron., **QE-12**, 532~539 (1976)
- (2) Watanabe, H., Shibata, K., Aoyagi, T., Takiguchi, T., Higuchi, H., Aiga, M. : Electron. Lett., **32**, No.24, 2247~2248 (1996)
- (3) Yoshida, Y., Watanabe, H., Shibata, K., Takemoto, A., Higuchi, H. : IEEE J. Quantum Electron., **QE-34**, 1257~1262 (1998)

# CD-R/RW用780nm帯低動作電流型レーザ

西口晴美\*  
島 顕洋\*\*  
川津善平\*

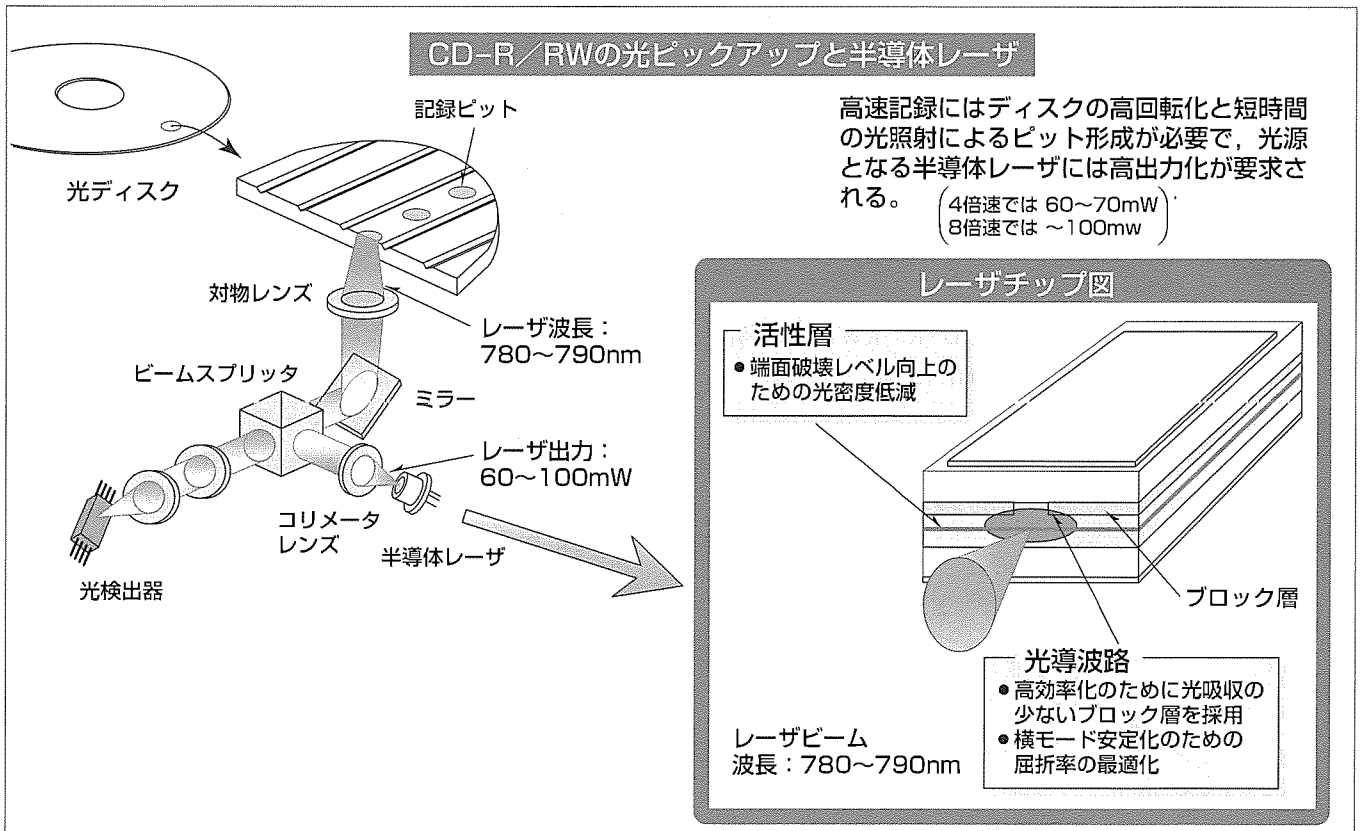
## 要 旨

再生専用型光ディスク装置であるCD-ROMの再生速度が4倍、16倍、32倍と高速化されてきたのと同様に、追記型と呼ばれる一度だけ記録可能なCD-R(Recordable)も、現在主流である4倍速から8倍速、16倍速へと記録速度の高速化が求められるようになってきている。一般に、光ディスクへの記録はレーザ光を照射してディスクの物性を変化させることによるピット形成によって行われ、光源となる半導体レーザには低い動作電流のままで高い光出力を得ることが求められる。これを実現するためには次のような課題

がある。

- 低動作電流化を実現できる高効率導波路構造の開発
- 高出力まで横モード安定化を実現するための導波路構造の最適化(屈折率の最適化)
- 高温・高出力・長時間動作に耐え得る光出射端面の強化(光密度低減)

本稿では、三菱電機が上記課題を克服することによって開発した780nm帯CD-R/RW(Re-Writable)用低動作電流型高出力半導体レーザについて述べる。



## CD-R/RWにおける半導体レーザの役割

ピックアップに搭載された半導体レーザの光はコリメータレンズによって平行光にされ、ビームスプリッタを透過して、対物レンズによってディスク面に集光される。記録の際には高い光出力でディスク物性を変化させ、ピットを形成する。再生の際には低い光出力でディスク面に照射し、その反射光を光検出器によって受光する。

1. ま え が き

CD, CD-ROMといった再生専用機から始まった光ディスク装置は、追記型と呼ばれる一度だけ記録可能なCD-Rや書換え可能なCD-RWなどの外部記憶装置として発展し、特にCD-Rは通常のCD, CD-ROMでも再生が可能であるため爆発的に普及してきた。

このCD-R/RWの光源にはCDと同様に波長780nm帯の半導体レーザが用いられ、記録の際には数十mWの高出力が必要になる。

CD-R/RWはCDと互換性を保つためにメディアのフォーマットが決まっており大容量化による差別化ができないため、差別化のポイントはデータ処理速度に求められる。記録速度の高速化の手法としてはディスクの回転速度を高速化する方法があるが、より短時間で記録/消去を行うために光源の高出力化が要求される。回転速度と光源の光出力には、図1に示すように、回転速度Vの平方根に比例した出力が必要になるという関係がある。たとえば4×(4倍速)では60~70mW, 8×では約100mWの光出力が必要であると言われている。

しかしながら、上記のような高速型のCD-R/RWを実現するには、従来のレーザでは動作電流が高すぎてドライバ回路の発熱の要因となったり回路の駆動電流リミット(200mA程度)を超えてしまうという問題があり、低動作電流化が不可欠となる。また、高出力化のためには、COD(Catastrophic Optical Damage)と呼ばれる光射出端面の光学損傷の光出力レベル向上やレーザビームの安定化(横モード安定化)という課題がある。もちろん、再生時に問題となる低出力動作における良好なノイズ特性も不可欠である。

本稿では、今回当社が開発したCD-R/RW用の低動作電流型高出力レーザの特性及び信頼性について述べる。

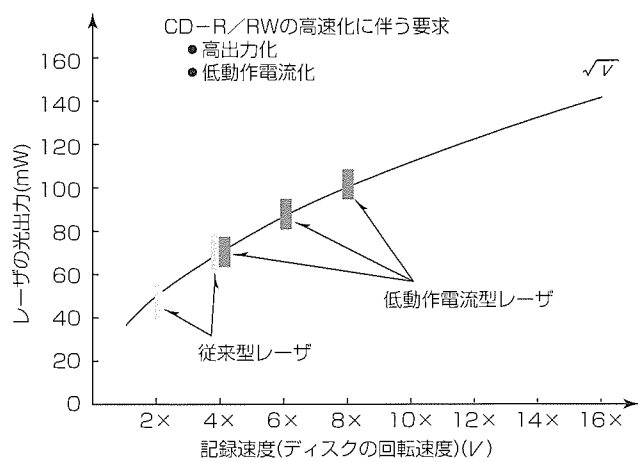


図1. ディスクの記録速度と光源の光出力の関係

2. 素子構造

図2に、今回開発した780nm帯低動作電流型高出力レーザの素子構造を示す。従来の780nm帯高出力レーザの電流ブロック層にはGaAsが用いられてきた。ストライプの外側に存在し得る不要なレーザ光がこのGaAs電流ブロック層に吸収されることで単一横モード化(安定化)が図られるが、GaAs層での吸収損失が大きいため、しきい値上昇やスロープ効率低下に伴う駆動電流の上昇を招いてしまう。今回開発した高出力レーザではこの電流ブロック層に光の吸収の少ないAlGaAsを採用したため、吸収損失 $\alpha$ が約 $30\text{cm}^{-1}$ から約 $5\text{cm}^{-1}$ に低減され低動作電流化が実現される<sup>(1)</sup>。

電流ブロック層のAlGaAsはストライプ部よりも小さな屈折率となる組成で構成されているため、光をストライプ内に閉じ込めることができる。さらに、ストライプ幅や電流ブロック層の屈折率の最適化によって、より高い光出力レベルまでの横モードの安定化が実現できる。また、ストライプ外側での光吸収が少ないため、光射出波面の乱れが少なく、非点隔差と呼ばれる発光スポットの縦横方向の焦点差を小さくできるというメリットも生まれる。これら単一横モードの安定化と非点隔差の改善によってディスク上での良好な集光性能が期待できる。

一方、高い光出力でレーザを動作させる場合、素子端面部分の活性層内(発光領域)における局所的な光吸収によって端面を融解/劣化させ発振不能に至らずCODの問題は、定格出力に制限を与えるのみならず、長時間動作させた場合の寿命も制限する。このCODレベルを向上するには、端面での光吸収を低減するために活性層内の光密度を下げる必要がある。従来のGaAsブロック層型レーザでは吸収損失が大きいため高い利得が得られる三重量子井戸(Triple Quantum Well: TQW)活性層が不可欠であったが<sup>(2)</sup>、AlGaAsブロック層型レーザでは損失が小さいために二重量子井戸(Double Quantum Well: DQW)活性層でもそれに打ち勝つだけの利得が得られる。DQW活性層の採用により、活性層内の光密度を約30%低減できる。なお、

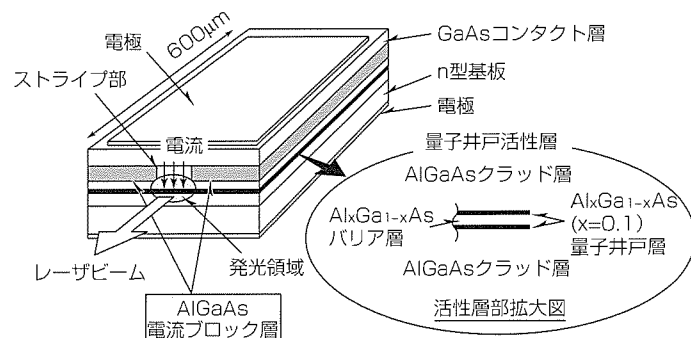


図2. 780nm帯低動作電流型半導体レーザの素子構造

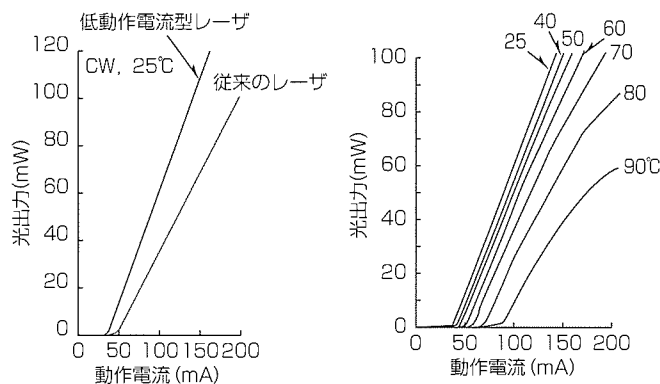


共振器長は、従来のレーザ(ML6×14シリーズ)と同様の600 $\mu\text{m}$ とした。さらに、共振器内部の光を前面側に効率良く取り出すことができるように、前端面には低反射膜コーティングを、後端面には高反射膜コーティングをそれぞれ施している。素子は、ヒートシンクにはんだ付けされ、5.6mm径のキャンパッケージに搭載されている。

### 3. 素子特性

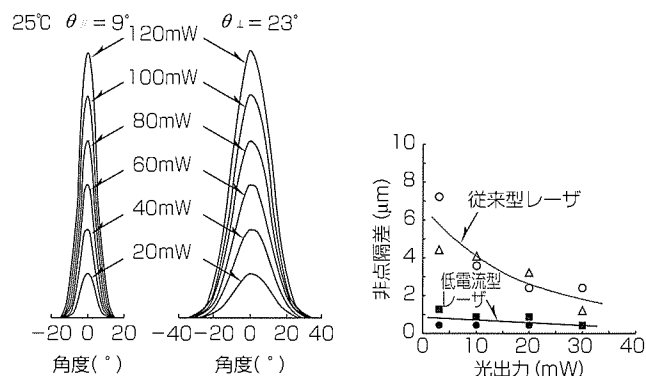
図3の(a)に低動作電流型高出力レーザの光出力-電流特性を従来の780nm帯高出力レーザと比較して図示する。低動作電流型高出力レーザは、従来型レーザに比べて低しきい値、高効率化が実現されている。また、図の(b)に示すように、一般的な動作環境である25~70 $^{\circ}\text{C}$ の温度範囲で直線性の良い出力特性が100mW以上まで実現されていることが分かる。

レーザ光のビーム広がり角及び非点隔差の光出力依存性を図4(a)及び(b)にそれぞれ示す。活性層に対して平行方向及び垂直方向のビーム広がりはいずれも良好なガウシアン



(a) 従来のレーザと低動作電流型レーザの光出力-電流特性 (b) 低動作電流型レーザの光出力-電流特性の温度依存性

図3. 光出力-電流特性



(a) ビーム広がり角の光出力依存性 (b) 非点隔差の光出力依存性

図4. ビーム特性

状の分布を示し、各々の半値全角、 $\theta_{\parallel}$ 、 $\theta_{\perp}$ はそれぞれ9°、23°である。また、非点隔差は1 $\mu\text{m}$ 以下と従来のGaAs電流ブロック層を用いたレーザに比べて小さいことが図の(b)から分かる。これらの結果より、このレーザは、光ピックアップを構成する光学部品との結合効率を高めるとともにディスク上での優れた集光性能を実現することが期待される。

図5に相対雑音強度RIN(Relative Intensity Noise)特性を示す。再生専用のCDに用いられる低出力レーザでは、DC電流を注入してもレーザ自身がパルス動作することで波長の多モード化が起き、戻り光に起因する各モードのホッピング雑音が抑制されるような構造が採用される<sup>(3)</sup>。高出力レーザの場合は、自己パルス機能を持ち合わせるのは構造上困難なため、外部から高周波電流を重畳して同一の効果を得るのが一般的な使い方である<sup>(4)</sup>。470MHzの高周波重畳を用いた場合、戻り光率20%まで-130dB/Hz以下の低ノイズレベルが実現されている。

高温下で高出力動作を行う場合には、レーザの寿命は指数関数的に短くなる。しかし、上述の低動作電流化又は活性層構造の最適化による光密度の低減効果によって良好な信頼性が期待できる。実使用においてはパルスで駆動され、記録の速度はパルスのピークパワーで決まる。60 $^{\circ}\text{C}$ の条件下で、光出力80mW、デューティ50%のパルス寿命試験を実施した結果を図6に示す。2,800時間経過しても顕著な動作電流上昇がなく安定に動作していることが分かる。ま

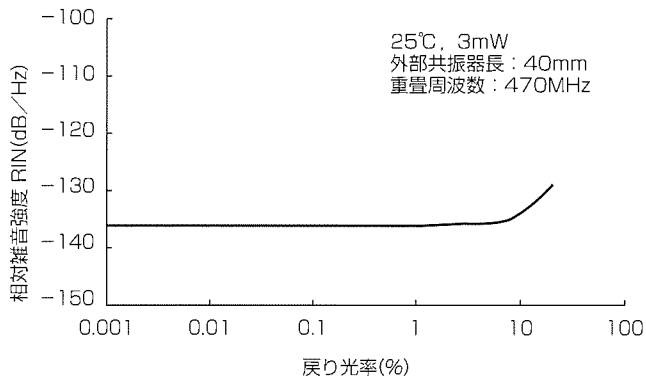


図5. 相対雑音強度RIN特性

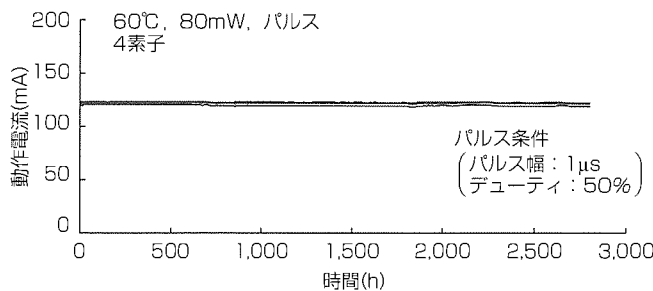


図6. 寿命試験結果

た、動作電流も約120mAと200mA以下に抑えられ、ピックアップ搭載時にも駆動回路の電流リミットに制限されることなく安定に動作するものと思われる。

#### 4. む す び

レーザの電流ブロック層に光吸収の少ないAlGaAsを採用して光導波路の吸収損失低減及び屈折率の最適化を図った。また、活性層の光密度低減によるCODレベルの改善を行った。その結果、高速型のCD-Rに適した780nm帯低動作電流型レーザを実現できた。

今後の技術動向としては、記録速度の高速化(16×等)、光ピックアップの設計マージン拡大や光学系構成の簡略化という観点から、レーザの更なる高出力化が求められるであろう。我々はこのような高出力化の要求にもCODレベルの向上や横モード安定化に取り組むことによって対応していく考えである。なお、DVD-RAMに代表される高密度光ディスクシステム用の650nm帯半導体レーザの高出力化についても、開発と製品化を並行して進めている<sup>(5)</sup>。

#### 参 考 文 献

(1) Shima, A., Takemoto, A., Kizuki, H., Karakida, S., Miyashita, M., Nagai, Y., Kamizato, T., Shigihara, K., Adach, A., Omura, E., Otsubo, M. : 0.78 and 0.98 $\mu$ m

Ridge-Waveguide Lasers buried with AlGaAs Confinement Layers Selectively Grown by Chloride-Assisted MOCVD, IEEE J. Selected Topics in Quantum Electron., **1**, 102~109 (1995)

- (2) Shima, A., Miyashita, M., Miura, T., Kadowaki, T., Hayafuji, N., Aiga, M., Susaki, W. : Uniform and High-Power Characteristics of 780nm AlGaAs TQW Laser Diodes fabricated by Large-Scale MOCVD, IEEE J. Quantum Electron., **30**, 24~30 (1994)
- (3) 山田 実 : 半導体レーザにおける自励振動現象の理論解析, 信学技報, OQE92-16, 17~23 (1992)
- (4) 有本 昭, 尾島正啓, 茅根直樹, 大石昭夫, 後藤敏彦 : 高周波電流重畳法による半導体レーザー搭載ビデオディスクプレーヤーのレーザーノイズ低減化, 光学, **14**, No. 5, 377~384 (1985)
- (5) Shima, A., Hironaka, M., Ono, K., Takemi, M., Sakamoto, Y., Kunitsugu, Y., Yamashita, K. : 650-nm High-Power and Highly Reliable Laser Diodes with a Window-Mirror Structure, SPIE (The Society of Photo-Optical Instrumentation Engineers) Proceedings, **3285**, Fabrication, Testing, and Reliability of Semiconductor Lasers III, 30~38 (1998)

# DVD-RAM用650nm帯70mWレーザ

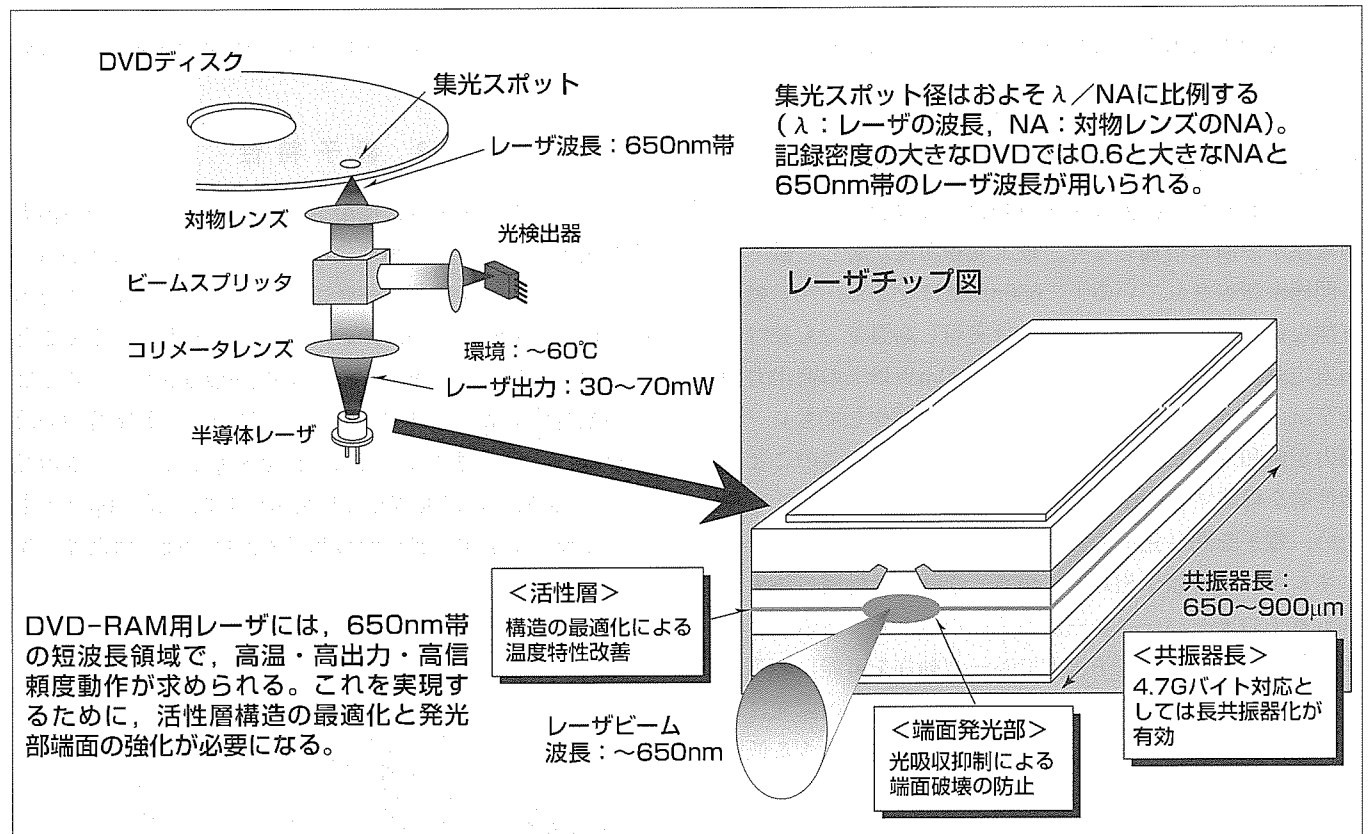
## 要 旨

マルチメディアの進展に伴い個人及び企業が取り扱う情報量は飛躍的に増大してきている中、次世代の高密度光ディスクシステムとしてDVD(Digital Versatile Disc)への期待は非常に大きなものになっている。DVDの世界ではまずDVDプレーヤー、DVD-ROMといった再生専用DVD市場が本格的に立ち上がってきた。これら再生専用DVDにはCDと同じ直径12cmのディスクに4.7Gバイトもの情報を記憶でき、これまでの光ディスクシステムから飛躍的に情報量を高めることができるようになった。これはディスク上に集光される光スポットのサイズを小さくして記録密度を高めることができたため、対物レンズのNAを0.6に大きくし(CDではNAは0.45)、光源となるレーザの波長を650nm帯に短波長化したこと(CDでは780nm)による。

このように半導体レーザの短波長化等によって光ディスクの大容量化(4.7Gバイト)が図られたが、市場に出回って

いるDVDはいわゆる再生専用型のもので半導体レーザの光出力は約5mWと小さい。一方、書換えが可能なDVDとして、DVD-RAM(Digital Versatile Disc-Random Access Memory)が1998年によく市販され始めた。DVD-RAMには記録/消去するために高出力の半導体レーザが必要である。現行製品には50mWレーザが使われているが、記録容量は2.6Gバイト(片面)とDVD-ROMの容量(4.7Gバイト)には及ばないものとなっている。DVD-RAMの本格普及には4.7Gバイトが必ず(須)であると考えられており、記録密度を向上させるためには半導体レーザの更なる高出力化(~70mW)が不可欠となる。

本稿では、三菱電機において次世代4.7Gバイト対応DVD-RAM用光源として開発を進めている650nm, 70mWの半導体レーザについて、その特性等を紹介する。



## DVD-RAMの光ピックアップと半導体レーザ

ピックアップに搭載された半導体レーザの光は、コリメータレンズによって平行光にされ、ビームスプリッタを透過して対物レンズによってディスク面に集光される。記録の際には高い光出力でディスク物性を変化させ、再生の場合には低い光出力でディスク面に照射し、その反射光を光検出器によって受光する。

1. ま え が き

近年、光ディスクメモリとして、書込み機能を持たせたドライブ市場が拡大してきている。書換え型高密度光ディスクメモリとして、現在最も注目されているものにDVD-RAMがある。DVD-RAMでは、CDサイズのディスクに片面当たり2.6Gバイトの記憶容量を持たせたものが既に市販されている。これには記憶容量を増大させるため650nm帯赤色高出力レーザが用いられている。当社においては、DVD-RAM用レーザとしてML1××6シリーズ(光出力: CW 30mW, パルス 50mW)の量産を1997年にスタートさせ、これに対応してきている。

次世代DVD-RAMとしては、DVD-ROMと同じ4.7Gバイトに大容量化される方向で研究が進められている。レーザの高出力化は高密度記録を行うためには不可欠となっており、高速記録、光学系の設計マージンの観点からも重要となってくる。これを実現するためには、高出力化に伴う動作電流の上昇、温度特性の劣化、信頼性の悪化など解決すべき様々な課題を克服する必要がある。また、光ピックアップの小型化、ドライブのパソコンへの内蔵を考えた際、高温動作が要求され、少なくとも60℃での長時間安定動作が要求される。

本稿では、主に次世代4.7GバイトDVD-RAM用光源として開発中の高出力半導体レーザについて述べる。

2. 素子構造

図1は、今回開発した650nm帯高出力レーザの素子構造である。レーザ発振波長を短波長化する場合、発振しきい値電流が急激に増加したり、最大発振温度が著しく低下する問題が報告されている<sup>(1)</sup>。650nm帯になると、70℃動作可能な低出力レーザ(~5mW)は実現し高温下でも長時間の安定動作も達成されているが<sup>(2)</sup>、30mW以上の高出力動作を試みようとした場合、注入電流量を増やしてもレーザ出力が飽和するために動作しない場合がある。このことは、活性層を構成するGaInP層のバンドギャップが大きくなるため、電子を閉じ込めるクラッド層のバンドギャップとのエネルギー障壁差が相対的に小さくなり、活性層に注入される電子のオーバーフローが顕著になるからである。したがって、少ない注入電子密度でレーザ動作を可能にするような活性層構造の最適設計が必要である。我々の開発においては、DVD-RAMに必要な温度特性を実現できる低い電子密度の検討のみならず、光密度にも着目して光出力-電流特性の直線性が損なわれにくい活性層構造を検討してきた。その結果、図中の活性層部拡大図に示すような量子井戸が3層積層された三重量子井戸構造を採用するに至った<sup>(3)</sup>。

また、温度特性を改善し高出力化を可能にするため、共

振器長の検討を行った。共振器長を長くすると、動作電流が増大する一方、注入電子密度を低減することが可能である<sup>(4)</sup>。注入電子密度を低減することができれば、電子のオーバーフローを抑制でき、高温時の光出力特性の改善が期待できる。我々は、5.6mm径小型パッケージへの組立性をも考慮した上で、従来の650μmから900μmへと長共振器化するを行った<sup>(5)</sup>。

一方、高い光出力でレーザを動作させると、素子端面部活性層での局所的な光吸収によって端面を融解/劣化させ発振不能に至る問題がある。この端面劣化は、定格出力に制限を与えるのみならず、長時間動作させた場合の寿命も制限する。この問題を解決するためには、端面部活性層のバンドギャップを素子内部の利得領域に比べて相対的に大きくしレーザ光に対して透明体になるような構造、すなわち端面窓構造が有効となってくる。端面窓構造として幾つかの構造例<sup>(6)~(10)</sup>が提案されてきたが、我々は、図1に示したような亜鉛を端面付近の活性層に選択的に拡散させてGaInP量子井戸構造を無秩序化する方法でバンドギャップの大きな窓領域を形成している<sup>(3)</sup>。

さらに、共振器内部の光を前面側に効率良く取り出すことができるように、前端面には6~8%の低反射膜コーティングを、後端面には90%の高反射膜コーティングをそれぞれ施している。素子は、活性領域が形成された素子上面をヒートシンクにはんだ付けされ、放熱性が高められている。

3. 素子特性

光ディスクシステムに使用される半導体レーザの高出力化と光ピックアップの小型化が更に進んでいくことから、これまで650nm高出力レーザに許容されてきた60℃までの動作保証温度が、今後、70℃、80℃まで要求が高まることが予想される。今回開発した共振器長900μmのレーザでは、長共振器化によって動作電流密度を低減し、温度特性の改善をねらった。図2に、共振器長を900μmとしたときの光出力-電流特性の温度依存性を従来の共振器長650μmのものと比較して示す。25℃から70℃の温度領域にわたり、比

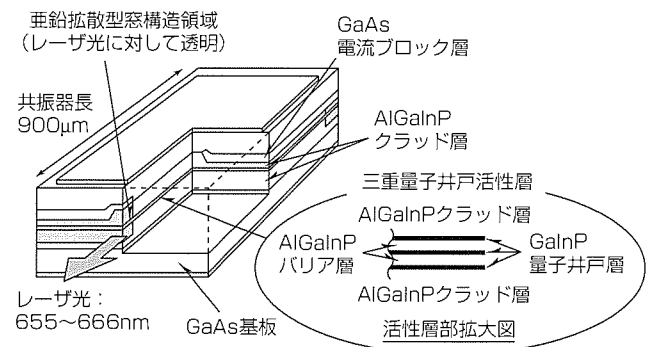


図1. 650nm帯端面窓構造型レーザの素子構造

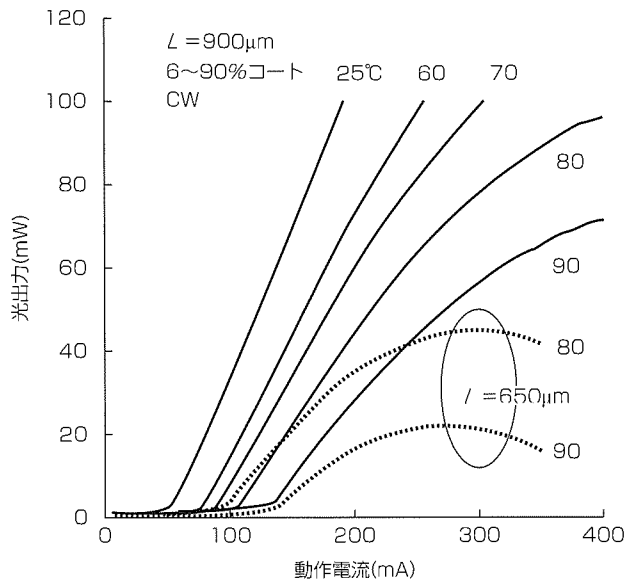


図2. 光出力-電流特性の温度依存性

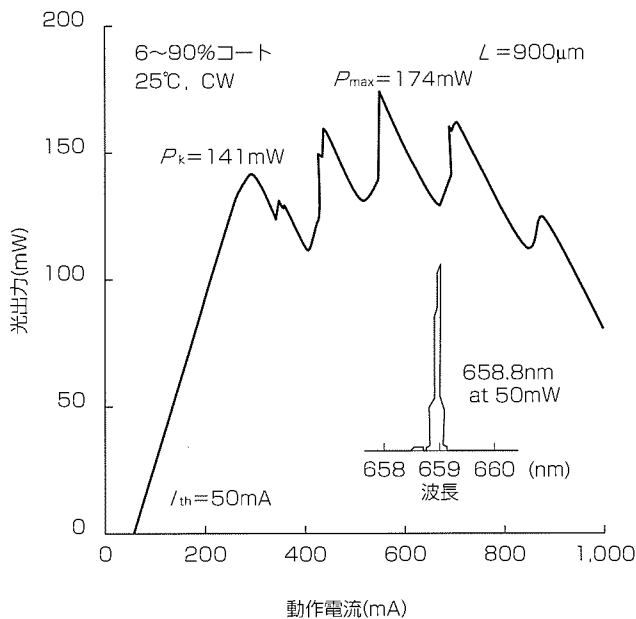


図3. 光出力-電流特性

較的直線性の良い出力特性が得られている。また、共振器長が650 $\mu\text{m}$ のレーザでは、80 $^{\circ}\text{C}$ では熱飽和によって50mWの出力しか得られていないが、共振器長を900 $\mu\text{m}$ とすることによって温度特性は飛躍的に改善され、80 $^{\circ}\text{C}$ においても100mW近い出力が得られた。

図3に、室温における光出力-電流特性を詳しく示す。しきい値電流は50mAであり、広範な光出力領域にわたり直線性の良い特性が得られている。また、ML1 $\times\times$ 6シリーズにおいて実績のある端面窓構造の適用により、高出力域において幾つかのキック発生が認められるものの、端面破壊による素子劣化は発生しておらず、この出力特性は繰り返し測定しても再現される。端面窓構造は非常に強い

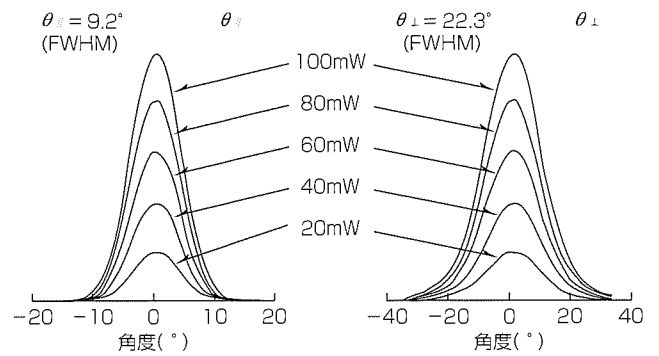


図4. ビーム広がり角の光出力依存性

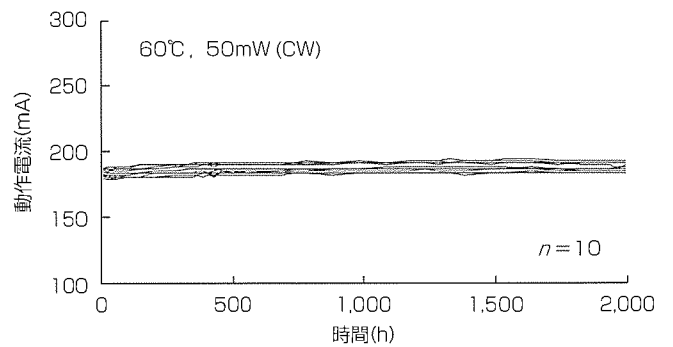


図5. CW寿命試験結果

端面を持っていることが分かる。

図4にビーム広がり角の光出力依存性を示す。25 $^{\circ}\text{C}$ 、50mW動作時において、活性層に対して水平方向のビーム広がり角 $\theta_{\parallel}$ は9.2 $^{\circ}$ 、垂直方向のビーム広がり角 $\theta_{\perp}$ は22.3 $^{\circ}$ である。これらの狭いビーム広がり角は、光ピックアップを構成する光学部品との結合効率を容易に高めることができる。また、20mWから100mWまでにわたりビーム形状に変化はなく安定な横モードを示しており、光出力特性にキックの発生のないことを示唆している。

高温下で高出力動作を行う場合には、レーザの寿命は著しく短くなる。しかし、上述の活性層構造の最適化、窓構造による端面強化等の効果で、良好な信頼性が期待できる。図5に60 $^{\circ}\text{C}$ 、50mW (CW)の条件下で実施した寿命試験結果を示す。今後は、再現性良く実現できるよう量産性向上を進める。

#### 4. む す び

活性層構造の最適化を行った上での長共振器化による温度特性の改善及び端面窓構造による端面劣化の防止等により、高温・高出力で高信頼動作が可能なDVD-RAM用650nm帯70mWレーザを開発した。今後量産性向上を図り、量産化していく予定である。光ディスクシステムの大容量化・高速化等の要求に対応していくため、半導体レーザと

しては更なる高出力化及び高速応答特性改善が求められるであろう。また、高出力化に伴い低電流化の要求が高まるのは必至と思われる。また、ノートパソコン等への搭載のためには光ピックアップの小型化が不可欠となり、そのために、レーザパッケージ内に複数の光学部品を集積化させる要求(ユニット化)も予想される。今後、我々はこのような様々な市場の要求にも対応していく考えである。

参考文献

- (1) Hatakoshi, G., Itaya, K., Ishikawa, M., Okajima, M., Uematsu, Y. : Short-wavelength InGaAlP Visible Laser Diodes, *IEEE J. Quantum Electron.* **27**, 1476~1482 (1991)
- (2) Watanabe, M., Matsuura, H., Shimada, N., Okuda, H. : Optimum Tensile-strained Multi-quantum-well Structure of 630nm band InGaAlP Lasers for High-temperature and Reliable Operation, *IEEE J. Selected Topics in Quantum Electron.*, **1**, No.2, 712~716 (1995)
- (3) Shima, A., Tada, H., Ono, K., Fujiwara, M., Utakouji, T., Kimura, T., Takemi, M., Higuchi, H. : Highly Reliable 60°C, 50mW Operation of 650nm-Band Window-Mirror Laser Diodes, *IEEE Photonics Tech. Lett.*, **9**, 413~415 (1997)
- (4) Shima, A., Tada, H., Motoda, T., Tsugami, M., Utakouji, T., Higuchi, H. : Reliability Study on 50-100 mW CW Operation of 680nm Visible Laser Diodes with a Window-Mirror Structure, *IEEE J. Select. Topics Quantum Electron.*, **3**, 443~449 (1997)
- (5) Sakamoto, Y., Shima, A., Hironaka, M., Ono, K., Take-  
mi, M., Yamashita, K., Aiga, M. : Reliable High-temperature 50-70mW CW Operation of 659nm Window-Mirror Laser Diodes, *Conference Digest of 16th International Semiconductor Laser Conference*, 15~16 (4~8 October, 1998, Nara, Japan)
- (6) Botez, D., Connolly, J. : Nonabsorbing-mirror (NAM) CDH-LOC Diode Lasers, *Electron. Lett.*, **20**, 530~532 (1984)
- (7) Suzuki, Y., Horikoshi, Y., Kobayashi, M., Okamoto, H. : Fabrication of GaAlAs 'Window-stripe' Multi-quantum-well Heterostructure Lasers utilizing Zn Diffusion-induced Alloying, *Electron. Lett.*, **20**, 383~384 (1984)
- (8) Thornton, R., Welch, D., Burnham, R., Paoli, T., Cross, P. : High-power (2.1W) 10-stripe AlGaAs Laser Arrays with Si Disordered Facet Windows, *Appl. Phys. Lett.*, **49**, 1572~1574 (1986)
- (9) Watanabe, M., Tani, K., Takahashi, K., Sasaki, K., Nakatsu, H., Hosoda, M., Matsui, S., Yamamoto, O., Yamamoto, S. : Fundamental-transverse-mode high-power AlGaInP Laser Diode with Windows grown on Facets, *IEEE J. Selected Topics in Quantum Electron.*, **1**, 728~733 (1995)
- (10) Watanabe, M., Ito, Y., Shiozawa, H., Okada, M., Horiuchi, O., Tanaka, A., Gen-ei, K., Shimada, N., Okuda, H., Fukuoka, K. : InGaAlP Zn-diffused Window Structure Laser Diodes Fabricated by Using Highly Zn-doped GaAs Layers, *Conference Digest of 16th International Semiconductor Laser Conference*, 147~148 (4~8 October, 1998, Nara, Japan)

# 基地局用高出力FET

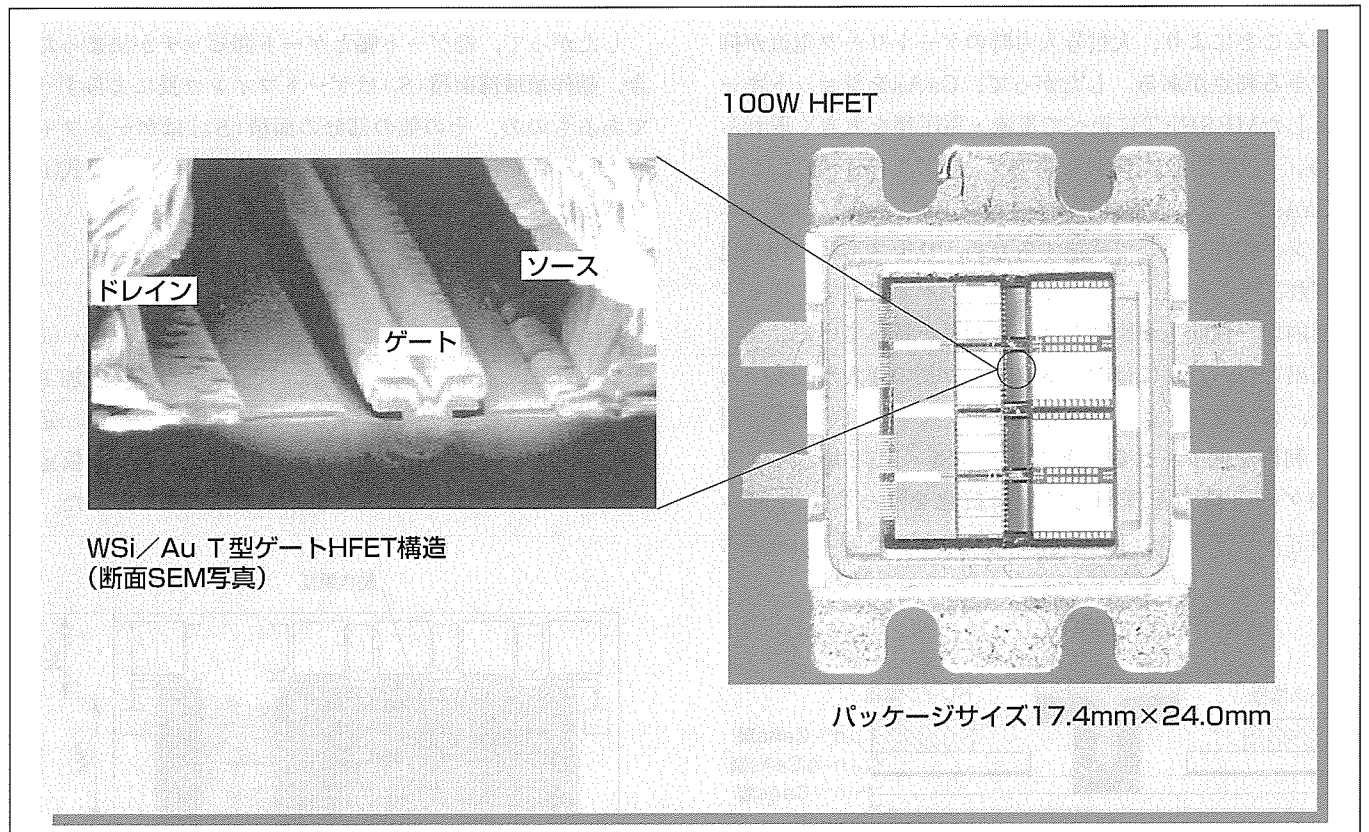
## 要旨

近年、携帯電話等の移動体通信の普及は目覚ましく、その通信の核となる基地局の整備が急速に進められている。これら移動体通信基地局に用いられる固体増幅器用トランジスタには、高出力化、低ひずみ・高効率動作が強く求められている。このような背景の下、三菱電機では、携帯端末基地局向けに100Wの出力を持つ高出力FET(Field Effect Transistor)を開発した。

トランジスタ構造として、従来のMESFETに比べ高出力化に有利なHFET(Hetero-structure FET)構造を採用している。また、WSi/Au 2層からなるT型ゲート構造を採用してゲート抵抗の低抵抗化を図ることで、チップサイズ縮小に必要なゲートフィンガ長の長尺化を実現している。

このHFET構造を用いた総ゲート幅86.4mmのチップによって、周波数2.1GHz、動作電圧10Vの条件で、飽和出力44.6dBm(28.8W)、線形利得13.4dBの特性を実現している。このチップは、現在までに報告されている30W級チップとして最小のチップサイズ(1.24mm×2.6mm)である。

開発したFETは、このチップを4合成することで100Wの出力を実現しており、電力付加効率24%、3次相互変調ひずみ-35dBc(@ $P_{out}=42\text{dBm}$ )の高効率、低ひずみ特性を持っている。またこのFETは、チップサイズの縮小化を図ることにより、従来の30~50W級FETと同一のパッケージの採用が可能となり、固体増幅器の小型化に有効である。



## 100W HFETの写真、及びHFETチップのゲート近傍断面SEM(Scanning Electron Microscope)写真

トランジスタ構造として、高出力化に有利なHFET構造、ゲート抵抗低減のためのWSi/Au T型ゲート構造を採用し、チップサイズの縮小化を実現した。4チップ構成の高出力HFETは、飽和出力100W、42dBm出力時の3次相互変調ひずみ-35dBc、電力付加効率24%の優れた特性を持っている。また、100W級のFETとしてこれまでに報告されている中で最小サイズのパッケージを適用している。

1. ま え が き

近年、携帯電話等の移動体通信の普及は目覚ましく、その通信の核となる基地局の整備が急速に進められている。これら移動体通信基地局に用いられる固体増幅器用トランジスタには、①基地局装置の小型・低コスト化のための高出力化、②デジタル変調及びマルチキャリア増幅のための低ひずみ化、③低消費電力のための高効率化が強く求められている。このような背景の下、当社では、携帯端末基地局向けに100Wの出力を持つ高出力FETを開発した。

開発したFETは、2.1GHzで飽和出力50dBm(100W)、線形利得12.5dB、42dBm出力時の3次相互変調ひずみ-35dBc、そのときの電力付加効率24%と優れた特性を持っている。また、このFETはチップサイズの小型化を実現しており、従来の30~50W級のFETと同一のパッケージサイズ(17.4mm×24.0mm)の採用が可能となり、固体増幅器の小型化が図れるという特長がある。

2. HFET構造

図1に高出力FETチップのゲート電極近傍の断面構造を示す。チャンネル層にGaAs、ショットキー層にAlGaAsを用いたHFET構造を採用した。HFETは、GaAsに比べて大きなエネルギー障壁を持つAlGaAsをショットキー層に用いることにより、大信号入力時のゲートリーク電流が抑制できる利点がある。したがって、GaAsをショットキー層としたMESFETに比べて電流・電圧積を大きく取れるため、高出力化に有利である。またこのHFETは、AlGaAsがリセス溝をエッチングする際のGaAsに対するエッチング停止層として機能するため、リセス形状の均一化が図れ、その結果、チップごとのピンチオフ電圧のウェーハ面内均一性向上が図れるという特長を持っている。

高出力化のためにはゲートフィンガ長の増大が必要であるが、ゲートフィンガ長の増大は、ゲート抵抗の増大を招き、利得を低下させる。そこで、WSi/Au 2層からなるT型ゲート構造を採用して低抵抗化を図った。今回のWSi/Au T型ゲートのゲート抵抗はゲート幅1mm当た

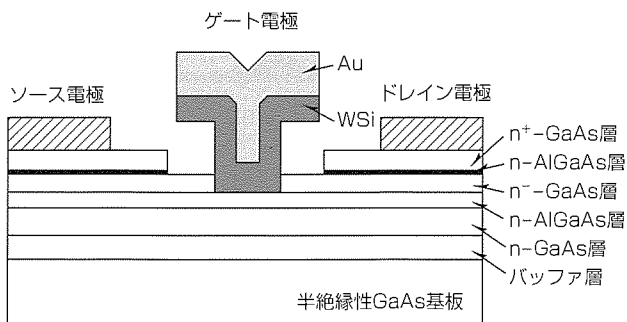


図1. HFETの断面構造

り2.6Ωであり、従来のAl台形ゲートに比べて約1/3に低減することができた。

また、素子の熱抵抗低減のため、GaAs基板厚を30μmまで薄板化し、裏面に金めっきによるヒートシンク(Plated Heat Sink: PHS)構造を採用した。

3. チップ設計

3.1 ゲートフィンガの長尺化とチップ面積

FETの高出力化を実現するためには、FETチップのゲート幅の拡大が必要であり、必然的にチップサイズの増大を招く。そこで、所望の出力と利得特性を維持しながらできる限りチップサイズの縮小化を図るため、チップパターンレイアウトの検討を行った。

全チップ面積( $S_{total}$ )は、動作領域部面積( $S_t$ )と、各端子のボンディングパッドや並列合成用にサイドに設けた引き出しパッド等で占められるその他の面積( $S_m$ )に分けられる(図2)。それぞれの面積は、ゲートフィンガ長( $W_{gu}$ )、ゲート間ピッチ( $P_g$ )、フィンガ本数( $N_f$ )、総ゲート幅( $W_{gt}$ )、サイドマージン幅( $W_{sm}$ )、ゲート、ドレイン方向のマージン幅( $W_{gm}$ ,  $W_{dm}$ )を用い、次式(1), (2)で表される。

$$S_t = W_{gu} \cdot P_g \cdot N_f = W_{gt} \cdot P_g \dots \dots \dots (1)$$

$$S_m = (W_{gm} + W_{dm}) \cdot (P_g \cdot N_f + 2 \cdot W_{sm}) + 2 \cdot W_{gu} \cdot W_{sm} \dots \dots \dots (2)$$

したがって、総ゲート幅とゲート間ピッチが決まった場合、動作領域部面積( $S_t$ )はゲートフィンガ長によらず一定であるものの、その他の部分の面積( $S_m$ )はゲートフィンガ長依存性を持っている。全チップ面積( $S_{total}$ )は、式(1)及び式(2)より、

$$S_{total} = S_t + S_m = W_{gt} \cdot P_g + (W_{gm} + W_{dm}) \cdot (P_g \cdot W_{gt} / W_{gu} + 2 \cdot W_{sm}) + 2 \cdot W_{gu} \cdot W_{sm} \dots \dots \dots (3)$$

と表される。通常、 $W_{gm}$ ,  $W_{dm}$ ,  $W_{sm}$ は、チップの加工性やアセンブリ性等の条件で規定されているためほぼ一定である。したがって $W_{gt}$ ,  $W_{gm}$ ,  $W_{dm}$ ,  $W_{sm}$ を一定と仮定し、ゲートフィンガ長をパラメータとして $S_{total}$ を計算した。こ

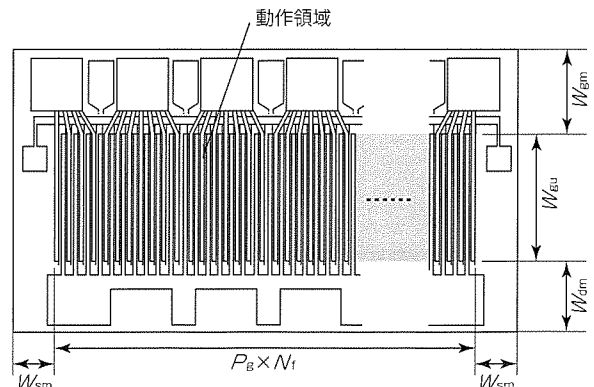


図2. チップパターンレイアウト



の結果を図3に示す。ゲート間ピッチ20 $\mu\text{m}$ ，総ゲート幅86.4mmの場合について計算した。グラフより，フィンガ長0.5mm近傍では急激にチップサイズが増大しており，1mm程度までゲートフィンガ長を長くすることがチップ面積の縮小に非常に有効であることが分かる。

### 3.2 ゲートフィンガの長尺化

図4に，ゲートフィンガを12本合成したユニットセルFETのMSGからMAGに移る $K=1$ の周波数 $f_k$ 及びMSG/MAG値のゲートフィンガ長依存性を示す。 $K>1$ となる周波数領域(MAG領域)では，利得が周波数に対して急激に低下するため，利得の確保のためには $f_k$ が動作周波数以上であることが望ましい。このFETの動作周波数は $f=2.1\sim 2.2\text{GHz}$ であり，フィンガ長900 $\mu\text{m}$ 以上では $f_k<2\text{GHz}$ となるため， $W_{gt}=800\mu\text{m}$ を採用した。

### 3.3 1チップ素子のRF特性

チップとして， $W_g=9.6\text{mm}$ (800 $\mu\text{m}\times 12$ 本)のユニットセルを9合成し，総ゲート幅86.4mmのFETを作製した。HFETのチップ写真を図5に，入出力特性を図6に示す。周波数2.1GHz，動作電圧10Vで測定した結果，飽和出力

44.6dBm(28.8W)，線形利得13.4dBが得られた。チップサイズは1.24mm $\times$ 2.60mmであり，これまでに報告されている30W級のチップとして最も小さいサイズである<sup>(1)(2)</sup>。

## 4. 整合回路設計

得られたチップをパッケージ内で4合成した100W HFETの写真を図7に示す。パッケージ内部には，並列に配置された4個のHFETチップと，高誘電率基板によって構成した1/4波長インピーダンス変換回路が内蔵されている。整合回路には入力2段，出力1段の分布定数回路構成を採用し，入力側には $\epsilon_r=300$ 及び9.8，出力側には $\epsilon_r=150$ の基板を用いた。さらに，インピーダンス変換された2チップずつを内部で合成し，それらをパッケージ外部で合成するプッシュプル構成を採用した。パッケージサイズは17.4mm $\times$ 24.0mmであり，100W級のFETとしてはこれまでに報告されている中で最小のサイズである<sup>(1)(2)</sup>。

## 5. パワー特性評価結果

図8に100W HFETの1波入力特性を示す。測定周波数は2.1GHz，動作電圧は10Vである。バイアス点はRF入力オフ時のドレイン電流が飽和ドレイン電流( $I_{dss}$ )の1/10になるAB級動作である。線形利得は12.5dB，飽和出力は

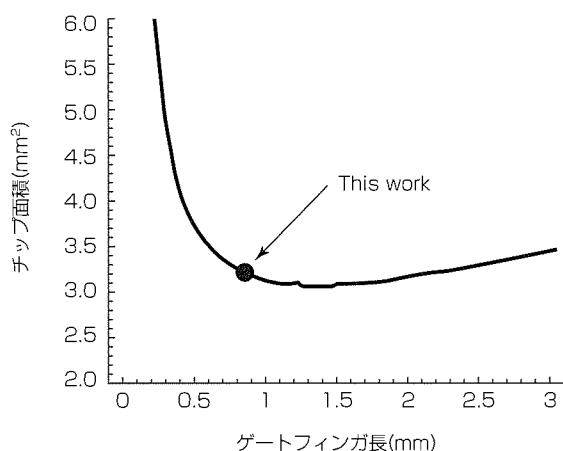


図3. チップサイズのゲートフィンガ長依存性

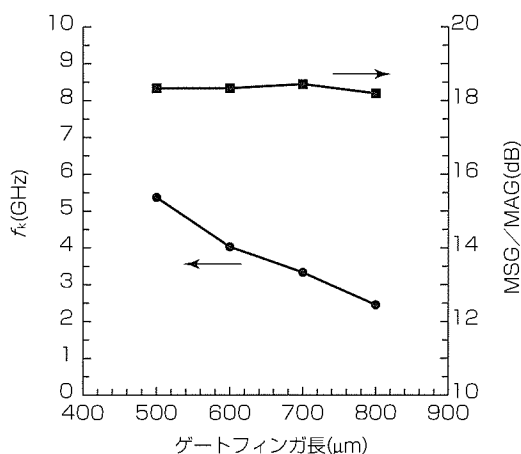
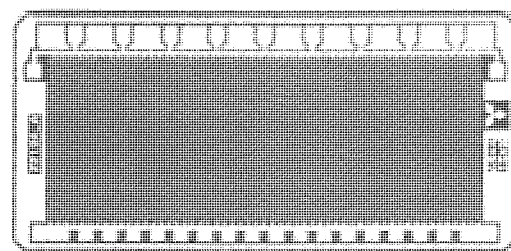


図4.  $f_k$ ，MSG/MAGのゲートフィンガ長依存性



チップサイズ: 2.60mm $\times$ 1.24mm  
( $W_{gt}=800\mu\text{m}$ ， $W_{gt}=86.4\text{mm}$ )

図5. HFETのチップ写真

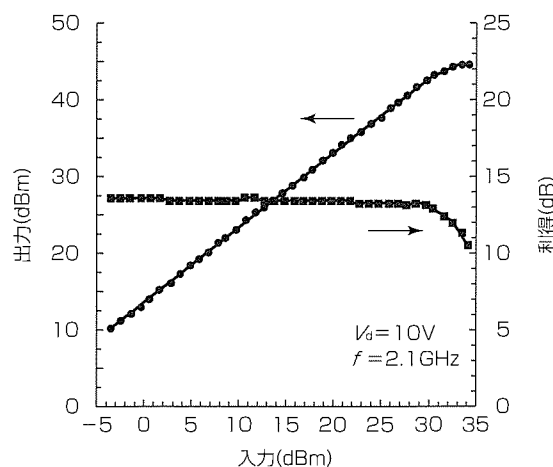


図6. 1チップ素子の入出力特性

17.4mm×24.0mm

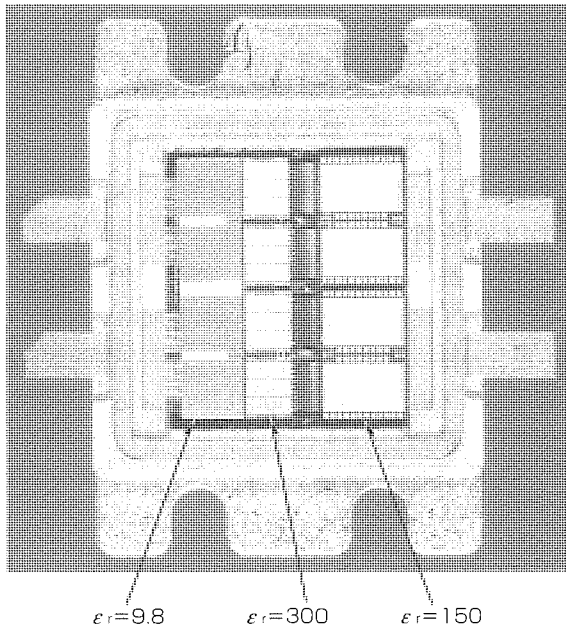


図7. 100W HFETの写真

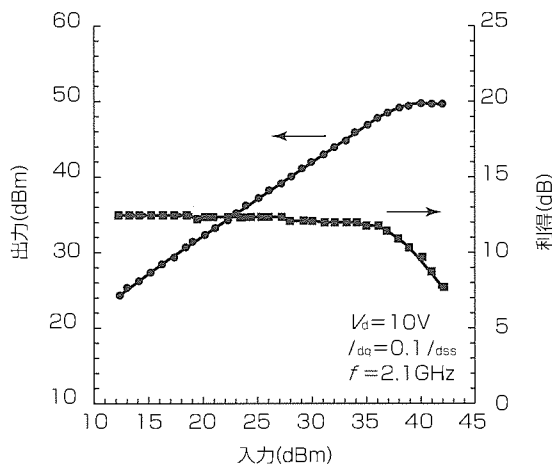


図8. 100W HFETの入出力特性

50dBmである。1チップの出力電力が44.6dBmであることから、4チップ合成時の合成損は0.6dBと見積られ、これは十分低い値と考えられる。

図9に、2波入力時の3次及び5次の相互変調ひずみ(IMD3, IMD5)、及び電力付加効率の出力電力依存性を示す。2波の離調周波数は1MHzであり、バイアス条件は図8と同一である。飽和出力から8dBのバックオフをとった出力42dBm時の3次相互変調ひずみは-35dBc、そのときの電力付加効率は24%という低ひずみかつ高効率特性が得られた。

### 6. むすび

移動体通信基地局用として2GHz帯高出力HFETを開発

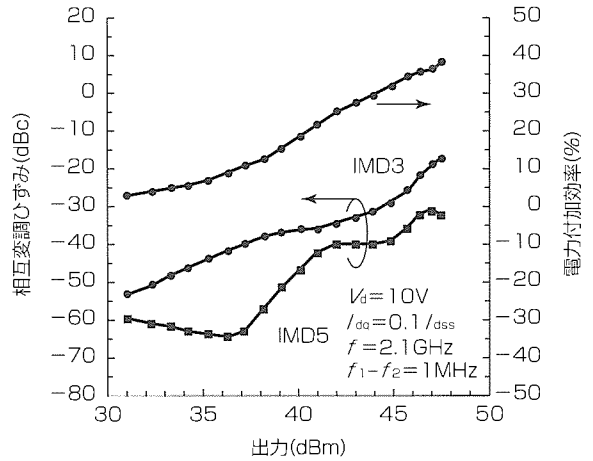


図9. 100W HFETの2波特性

表1. 100W HFETの諸特性

飽和出力	50dBm(100W)
線形利得	12.5dB
3次相互変調ひずみ*	-35dBc
電力付加効率*	24%
パッケージサイズ	17.4mm×24.0mm

@2.1GHz,  $V_d=10V$   
\* 42dBm出力時

した。HFETの諸特性を表1に示す。チップサイズの縮小化を図ることにより、従来の30~50W級のFETと同一のパッケージサイズで100W出力を実現した。さらにこのHFETは、電力付加効率24%、3次相互変調ひずみ-35dBc (@ $P_{out}=42dBm$ )の高効率、低ひずみ特性を示し、基地局用FETとして有望であることが確認でき、今後の基地局用増幅器の小型・高性能化に大きく寄与することが期待される。

今後、低電流動作に適したチップ構造、及びチップ合成回路の最適化等を進め、さらにFETの高出力化・高効率化を図っていく。

### 参考文献

- (1) Ebihara, K., Takahashi, H., Tateno, Y., Igarashi, T., Fukaya, J.: L-Band 100Watts Push-Pull GaAs Power FET, IEEE MTT-S Digest, 703 (1998)
- (2) 石倉幸治, 竹中 功, 森川純子, 麻埜和則, 高橋英匡, 筒井宏彰, 葛原正明: L帯100W出力AlGaAs/GaAsヘテロ構造FET, 1998年信学会春期大会講演論文集, エレクトロニクス2, 102 (1998)
- (3) 後藤清毅, 藤井憲一, 國井徹郎, 鈴木 敏, 吉田直人, 坂本 進, 藤岡孝司, 谷野憲之: 携帯端末基地局用100W出力HFET, 信学技報, ED98-217, 1999-01, 23 (1999)

# 地上マイクロ波リンク用K/Ka帯MMIC増幅器

小丸真喜雄\*  
茶木 伸\*  
石田多華生\*

## 要 旨

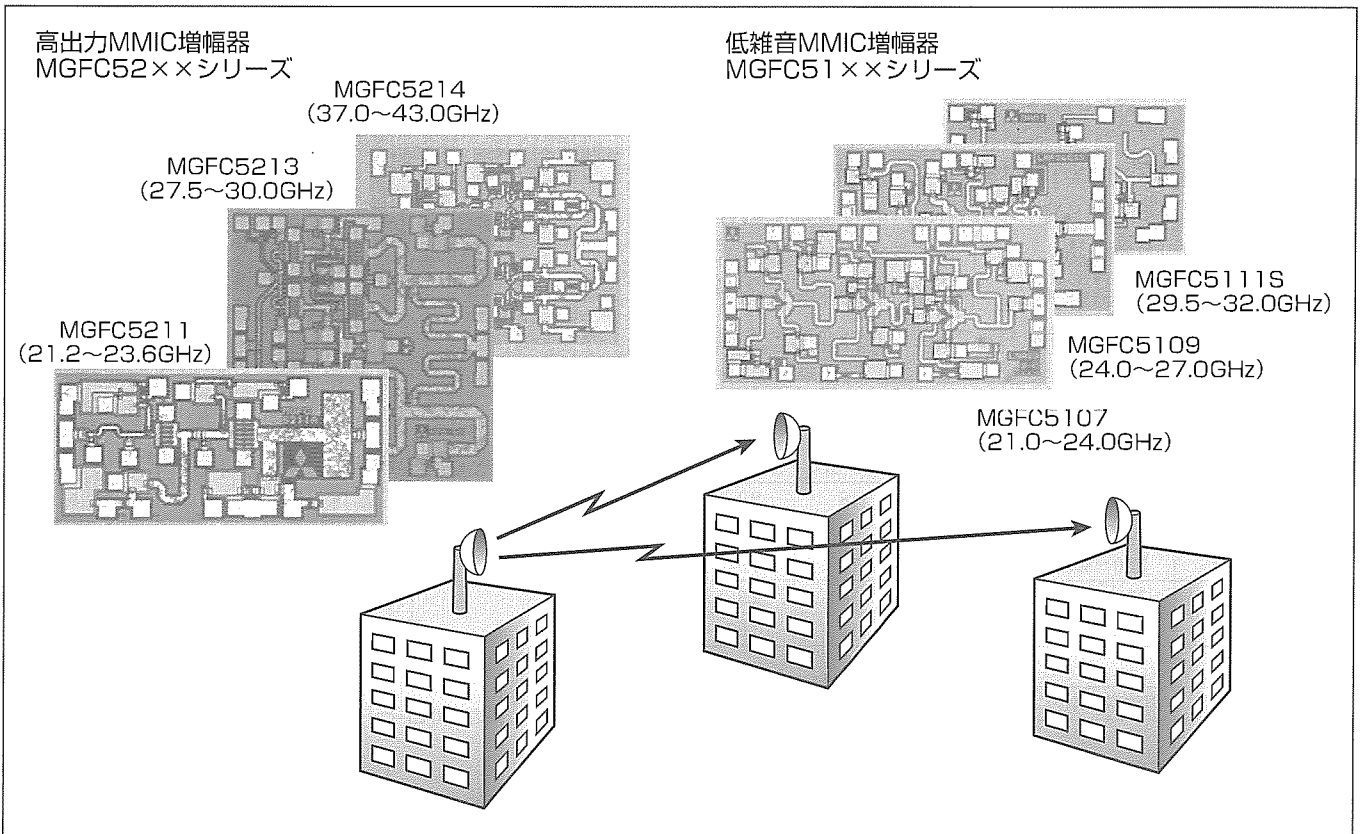
近年、準ミリ波、ミリ波帯(K帯~Ka帯:18~40GHz)通信が、超高速無線データ伝送を可能とする周波数として注目されている。これらの通信対応として、今回、トランジスタの高性能化とチップ寸法を小型化するための集中定数整合回路設計手法の導入により、小型受信用低雑音増幅器と送信用高出力増幅器を開発した。

受信用低雑音増幅器では、優れた低雑音特性を得るために、AlGaAs/InGaAs Pseudomorphic HEMT (PHEMT) の開発/改良を実施し、35GHzにおいて最小雑音指数0.9dBの優れた低雑音性能を達成している。

MMIC (Monolithic Microwave IC) 設計に対しては、ソ

ースインダクタンス線路長の最適化及び低損失共振型フィルタ回路による帯域外特性の安定化設計により、30GHz帯で雑音指数1.4dB以下の超低雑音MMIC増幅器を実現した。

送信用増幅器では、出力電力密度を向上させるためにダブルヘテロ構造の高出力AlGaAs/InGaAs PHEMTを開発し、18GHzで57%の電力付加効率と、24.4dBmの1dB圧縮点出力をゲート幅600 $\mu$ mの素子で達成した。この素子構造を用いて、集中定数整合回路で、30GHz帯において出力1Wの2段増幅器を、チップ寸法1.94mm $\times$ 2.0mmという従来の約50~70%の寸法で実現した。



高出力と低雑音MMIC増幅器のチップ写真，及び地上マイクロ波リンクの運用イメージ図

チップ寸法を小型にして生産性を向上させるため、集中定数整合回路と電磁界解析による高密度配線技術を用いて設計した。

1. ま え が き

LMDS(Local Multipoint Distribution Service/or System)やMVDS(Multimedia Video Distribution Systems)など、マイクロ波からミリ波帯の高速通信技術を適用したマルチメディア対応の高速デジタル通信システムが近年注目されている。これらのシステムでは、C~Ka帯の受信及び送信用の低雑音増幅器と送信用の高出力増幅器が必要となる。

これらの要求に対して、今回、MMIC技術を用いて18~43GHz帯の各周波数帯域に対応した各種受信・送信用増幅器MMICを開発した。これらのMMICでは、送・受信それぞれに用いる能動素子の高性能化と、電磁界解析などによる最適パターン設計手法の導入などにより、優れた特性を従来のチップ面積の約50~70%の面積で実現した。表1に今回開発したMMICの型名と主な性能、チップ寸法を示す。

本稿では、これら低雑音増幅器と電力増幅器それぞれ代表的なMMICについて、設計法と評価結果に関して得られた成果を述べる。

2. 低雑音増幅器MMIC

2.1 低雑音PHEMT

今回使用したPHEMT<sup>(1)</sup>の断面構造を図1に示す。チャンネルにInGaAs、キャリア供給層にSiプレーナドープ層を用いており、プレーナドープ層の濃度を $5 \times 10^{12}/\text{cm}^2$ と高濃度化することによって相互コンダクタンス(gm)の向上を図っている。ゲート長は0.15 $\mu\text{m}$ 、ゲート幅は120 $\mu\text{m}$ である。図2に、このHEMTの35GHzにおける最小雑音指数、付随利得、及びそのときのドレイン電流依存性を示す。ドレイン電圧は2Vである。ドレイン電流8mAのとき、最小雑音指数0.9dB、付随利得7.5dBの良好な特性を達

表1. K~Ka帯低雑音増幅器、電力増幅器MMIC一覧

低雑音増幅器型名	周波数(GHz)	NF(dB)	Gain(dB)	X(mm)	Y(mm)
MGFC5107	21.0~24.0	2.5	18	2.3	1.2
MGFC5108	24.0~27.0	2.5	18	2.3	1.2
MGFC5109	27.0~30.0	2.5	18	1.94	1.2
MGFC5110	37.0~40.0	3.5	18	2.3	1.2
MGFC5111	29.5~32.0	1.4	16	1.68	1.2

電力増幅器型名	周波数(GHz)	P1dB(dBm)	Gain(dB)	X(mm)	Y(mm)
MGFC5211	21.2~23.6	24	14	1.94	0.95
MGFC5212	24.5~26.5	24	14	1.7	0.95
MGFC5213	27.5~30.0	30	10	1.94	2
MGFC5214	37.0~43.0	24	10	1.99	1.6
MGFC5215	27.5~30.0	24	14	1.7	0.95
MGFC5216	37.0~43.0	17	20	1.99	0.83
MGFC5217	18.0~19.0	24	17	1.94	1
MGFC5218	18.0~20.0	30	14	1.94	2
MGFC5219	18.0~20.0	12	25	1.94	1

成している。

2.2 設計及び試作結果

準ミリ波帯の低雑音PHEMTは、通常、NF(雑音指数)整合インピーダンスと利得整合インピーダンスが異なる。このため、PHEMTのソース電極と基板に設けた接地バイアホールの中にソースインダクタ線路を装荷してNFと利得の整合がとれるインピーダンス値を近づける設計方法を用いた。また、高性能PHEMTを用いた回路では、設計帯域外での不要利得や不整合などによって発振を起こしやすい。このため、MMICから外部に接続されるバイアス回路は、増幅帯域以下のマイクロ波信号の信号を減衰させる回路構成として帯域外特性の安定化を図った<sup>(2)</sup>。実際の回路例として、図3に30GHz帯低雑音増幅器であるMGFC5111の等価回路を示す。この回路では、ソース電極とバイアホ

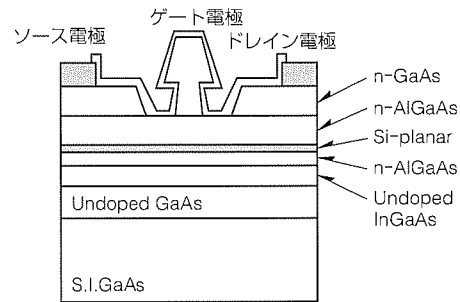


図1. 低雑音PHEMTの断面構造

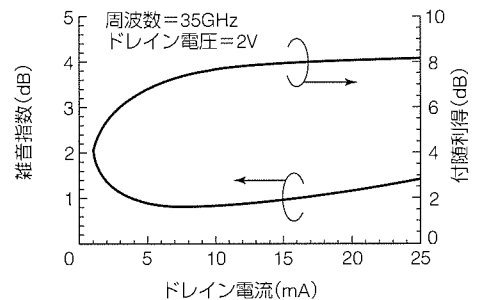


図2. PHEMTの雑音特性

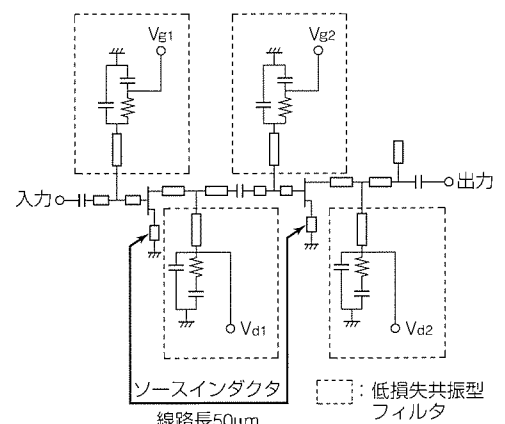


図3. MGFC5111の回路

ールの間に長さ50 $\mu\text{m}$ のインダクタンス線路を挿入して、NFと利得の整合がとれるインピーダンス値を近づけている。また、バイアス回路では、MIM (Metal Insulator Metal) キャパシタと抵抗の組合せによるフィルタ回路とし、MIMの容量値を0.4pFに最適化している。この回路により、利得の低下を最小限に抑えながら回路の安定化を図ることが可能となり、その結果、PHEMTの低雑音性を十分に引き出した設計となっている。図4にMGFC5111の小信号RF特性の評価結果を設計結果と併せて示す。29.5 GHzから32GHzの帯域において雑音指数1.4dB以下、利得16dBの性能を達成している。

### 3. 電力増幅器MMIC

#### 3.1 高出力PHEMT

今回使用した高出力PHEMTの断面構造を図5に示す。低雑音PHEMTと同じInGaAsをチャネルとし、その上下の層に電子供給層を配置したダブルヘテロエピタキシャル構造にすることによってドレインの電流密度を向上させて、単位ゲート幅当たりの出力を向上している。ゲート長は0.2 $\mu\text{m}$ で2段リセス構造にして、高出力化に有効な素子の高耐圧化を実現している。図6に、ゲート幅600 $\mu\text{m}$ のこの素子のドレイン電圧5Vでの18GHzにおける入出力特性を示す。1dB圧縮点出力24.4dBm、そのときの電力利得9.4dB、付加電力効率57%を得ている。

#### 3.2 設計及び試作結果

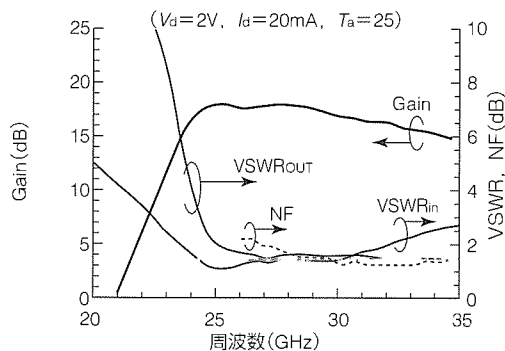


図4. MGFC5111の小信号特性

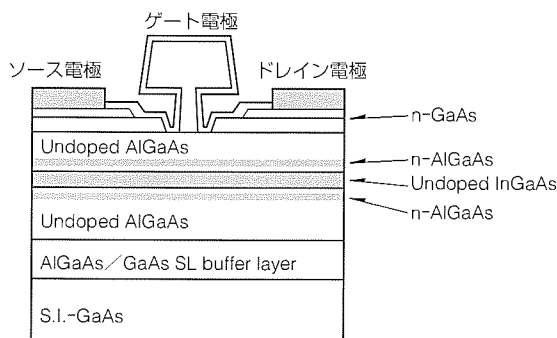


図5. 高出力PHEMTの断面構造

チップ寸法(面積)を小さくすることが、価格低減及び実装時のパッケージ内空洞共振を抑える観点から要求される。

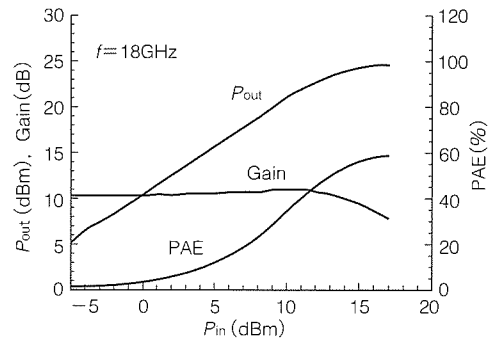


図6. 高出力PHEMT ( $W_g=600\mu\text{m}$ )の入出力特性

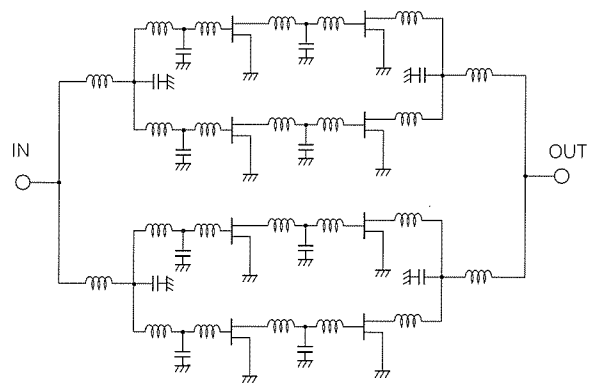


図7. MGFC5213の等価回路

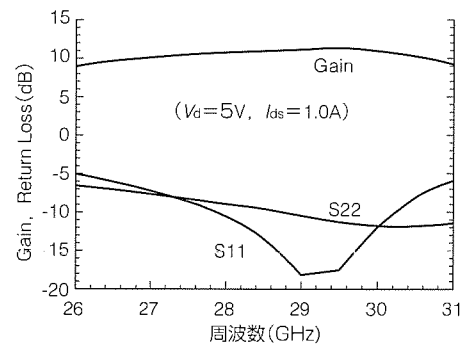


図8. MGFC5213の小信号特性

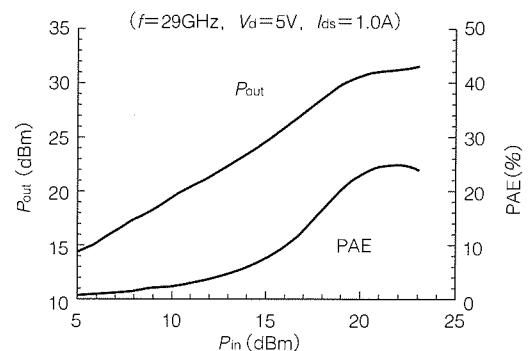


図9. MGFC5213の入出力特性

このため、準ミリ波帯での回路設計に従来からよく用いられる分布定数線路による整合回路ではチップ寸法を小さくできないため、今回は、MIMキャパシタやインダクタンス線路などの集中定数回路要素を整合回路に多く用いて設計した。図7は今回開発したMGFC5213<sup>(3)</sup>の等価回路である。整合回路をインダクタンス線路とMIMキャパシタで構成してチップの小型化を実現している。このMMIC

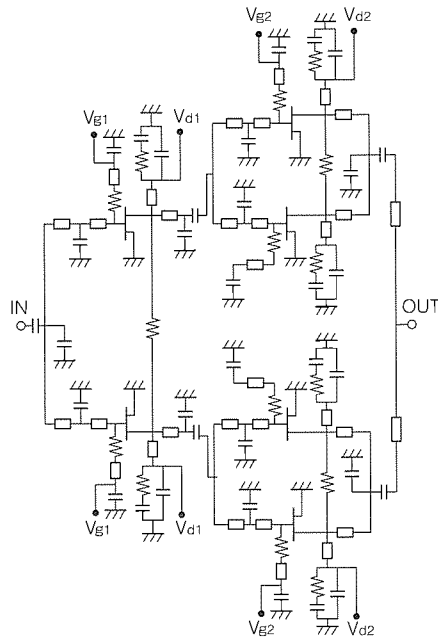


図10. MGFC5214の等価回路

の小信号RF特性を図8に示す。チップサイズは1.94mm×2.0mmで、従来品に比べて約50%から70%小型である。図9にMGFC5213の入出力特性を示す。27.5~30GHzで、出力29dBm以上、そのときの電力利得8dB以上(線形利得9dB以上)を $V_d=5V$ で達成している。

MGFC5214<sup>(4)</sup>は40GHz帯の高出力増幅器である。この素子は周波数37~43GHzで動作する。このような高周波帯域になると、各整合回路要素の製造ばらつきがMMIC増幅器の特性に大きく影響することが懸念される。この課題に対しては、特にMIM容量のプロセスによる変化に対して効果的に特性ばらつきを減少させる回路構成とすることによって解決を図っている。図10に、その回路を取り入れて設計したMGFC5214の回路を示す。この回路構成によって周波数特性の均一性が確保でき、その結果、37~40GHzで出力24.6dBm、そのときの利得11dB以上の特性を実現した。図11はその小信号特性の周波数特性、図12は40GHzにおける入出力特性である。

#### 4. む す び

以上、LMDS、MVDSなど、今後のマルチメディア通信対応のK~Ka帯の低雑音増幅器及び中・高出力電力増幅器に対応するMMICを開発した。これらのMMICでは、高性能基本素子の開発と小型集中定数回路設計技術の開発により、チップ面積の大幅な縮小を果たした。生産性についても、小型化によって1ウェーハ当たりの理論チップ数を増大できたため向上できた。この結果、従来の50%から70%程度のチップ寸法にて、受信用低雑音増幅器では21~40GHz帯で雑音指数1.4~3.5dBの、送信用電力増幅器

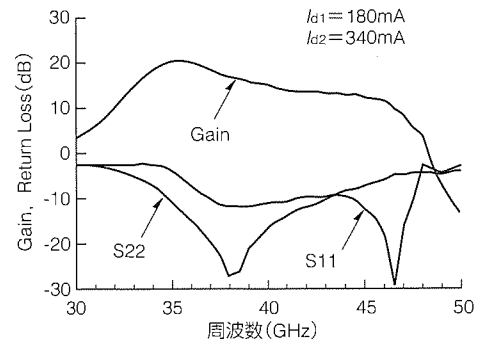


図11. MGFC5214の小信号特性

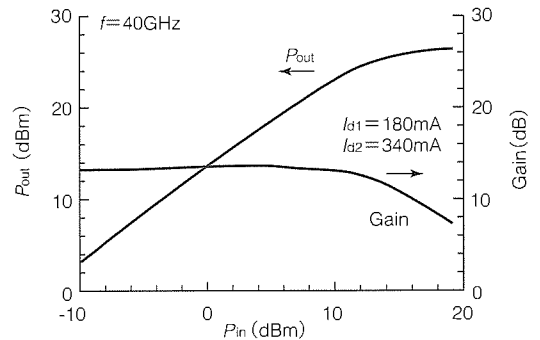


図12. MGFC5214の入出力特性

では18~43GHz帯で出力0.05~1Wの各種MMICを実現できた。

#### 参 考 文 献

- (1) Hosogi, K., Nakano, F., Minami, H., Katoh, T., Nishitani, K., Katsumata, M., Nagahama, K., Otsubo, M. : Photo/EB Hybrid Exposure Process for T-shaped Gate Super Low-noise HEMTs, Electronics Letters, 27, No.22, 2011~2012 (1991)
- (2) Fujimoto, S., Katoh, T., Ishida, T., Oku, T., Sasaki, Y., Ishikawa, T., Mitsui, Y. : Ka-Band Ultra Low Noise MMIC Amplifier using Pseudomorphic HEMTs, IEEE MTT-s International Microwave Symposium Digest, 17~20 (1997-6)
- (3) Komaru, M., Hoshi, H., Kurusu, H., Notani, Y., Katoh, T., Ishida, T., Oku, T., Ishikawa, T., Mitsui, Y. : 1 Watt Compact Ka-Band MMIC Power Amplifiers using Lumped Element Matching Circuits, IEEE MTT-s International Microwave Symposium Digest, 1659~1662 (1998-6)
- (4) Chaki, S., Ishida, T., Nakajima, Y., Sasaki, Y., Mitsui, Y. : Q-Band Compact Driver and Power Amplifier MMICs matched by pi-type Low-Pass Filter using Lumped Elements, EUMC Digest, 52~57 (1998-10)

# 携帯電話用0.1cc送信電力増幅モジュール

片山秀昭\*  
井上 晃\*  
中本隆博\*

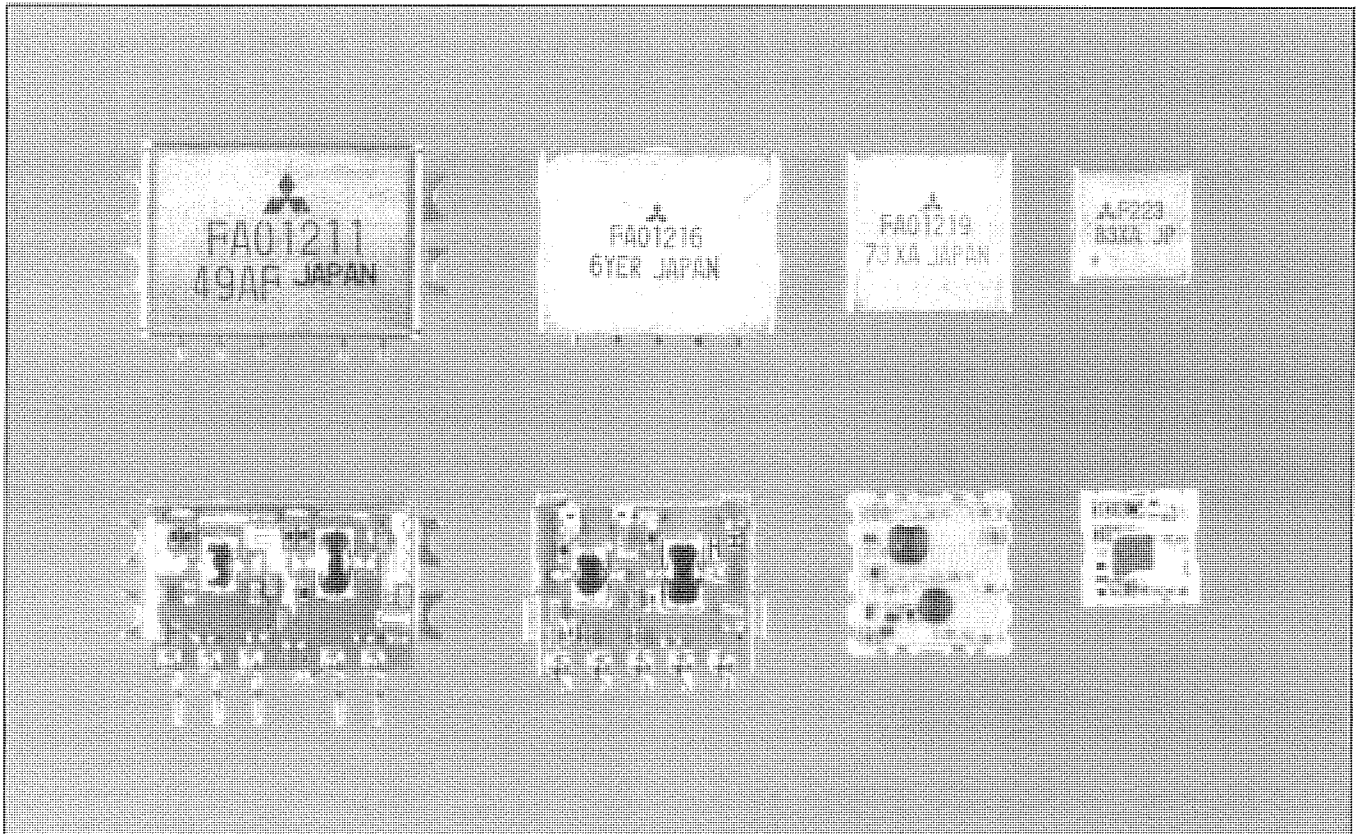
## 要 旨

携帯電話は世界的な規模で拡大・普及しており、1998年の世界需要は1億7,800万台にも上る。その中で、国内デジタル携帯電話システムPDC(Personal Digital Cellular)は19%を占めており3,300万台の規模である。

PDC対応の携帯電話機の進歩は目覚ましいものがあり、年々小型・軽量化されるとともに長時間連続通話が可能になってきている。電話機の小型・軽量化のためには、その構成部品も小型・軽量化が求められる。特に、長時間通話

性能を落とすことなく軽量化を達成させるには電話機の中で質量配分の大きい電池の軽量化が必要で、そのためには、電話機の中で最も消費電力の大きい送信電力増幅器の低電圧・高効率動作が必要不可欠である。

これらの要求にこたえるため、三菱電機では、高出力HEMT(High Electron Mobility Transistor)を搭載し電力動作効率57%、容積0.1cc(7mm×7mm×2mm)の800MHz帯1W送信電力増幅モジュールを開発した。



## PDC用送信電力増幅モジュールのトレンド

PDC用送信電力増幅モジュールとして、'95年にMES型GaAs FETを用いて業界初の3V低電圧動作のFA01211(0.8cc)を開発し、さらに高性能化を達成するためHEMT型GaAs FETを使用して'96年には52%の動作効率のFA01216(0.4cc)を、翌'97年には小型化を図ったFA01219(0.2cc)を開発した。

今回は、HEMT構造の見直しによる高効率化と多層基板を用いた小型化による57%動作のFA01223(0.1cc)を開発した。

## 1. ま え が き

携帯電話機の小型・軽量化実現のためにはバッテリーの小型化を図ることが効果的であり、長時間通話性能を落とすことなくバッテリーを小型化するためには電話機の構成部品の中で最も消費電力の大きな送信電力増幅用モジュールの低消費電力化(高効率動作)が鍵(鍵)を握っている。特に、PDC対応携帯電話機の送信電力増幅用モジュールに対しては、低消費電力動作に加えて低ひずみ動作も必要であり、極めて高い技術レベルを要求されている。現在この要求を満たすために最も適したデバイスは、線形性に優れ高効率動作が可能なHEMT構造のGaAs FETである。

本稿では、HEMTの構造見直しと整合回路の高調波処理による高効率化と多層配線基板による小型化で、世界最小の0.1ccサイズに収めたPDC用高効率送信電力増幅用モジュールについて述べる。

## 2. 送信電力増幅モジュールの機能

このPDC用送信電力増幅用モジュールは、図1に示す携帯電話機のブロック図において送信部最終段の増幅器であり、800MHz帯の高周波入力信号5mWを1Wに増幅する機能を持つものである。

この送信電力増幅モジュールに求められる主要性能項目としては次の三つが挙げられる。①消費電力の削減(高効率動作)。②隣接チャンネル漏えい(洩)電力ACP(Adjacent Channel Power)で規定されるひずみレベルの低減。③製品容積(サイズ)の小型化。

## 3. HMET構造と高利得・高耐圧化

高効率化(消費電流の低減)を図るためには、DCドレインバイアス電流を極力絞り、AB級動作からB級動作へ近づけるほどよい。しかしながら、3次変調ひずみなどのひずみが増大すること、出力電力が低下することなどの問題が生じる。ひずみの原因としては、相互コンダクタンス、ゲート-ソース間容量などの非線形性が考えられる。これらの非線形性を極力小さくするためには、ピンチオフ電圧近傍での相互コンダクタンスの立ち上がり特性を急しゅん

(峻)にし、ゲート-ソース間容量を一定にできるMIS型(又は埋め込みチャンネル型)FET構造が適している。また、出力電力を向上させるためには、相互コンダクタンスを高くして、単位ゲート幅あたりに流せる最大ドレイン電流密度を高くするほどよい。そこで、当社では、高い相互コンダクタンスと急峻な相互コンダクタンス立ち上がり特性が期待できるAlGaAs/InGaAs Pseudomorphic HEMT構造を0.4ccモジュール('96年生産)<sup>(2)</sup>以来採用している。その断面構造を図2に示す。高利得・高効率化のためにチャンネル層にInGaAsを用いるとともに、低ひずみ・高出力化のためにチャンネル層を上下からAlGaAs電子供給層で挟んだダブルヘテロ構造としている。

今回、更なる高効率化を目的とし、構造の最適化を図った。多段アンプの高効率化(消費電流の低減)のため、後段FETを高利得化することによって前段FETの消費電流を低減し、モジュール全体での高効率化を目指した。一般的に高利得化を実現するためには、ゲート-ソース間容量( $C_{gs}$ )の低減及び相互コンダクタンス( $g_m$ )の向上が挙げられる。そこで、ゲート長( $L_g$ )の短縮によって $C_{gs}$ を低減させ、HEMT構造の最適化によって動作ポイントでの $g_m$ の向上を実現した。これらの方法により、FET単体の線形利得は約3dB程度改善され、モジュール全体の低消費電流化(高効率動作)を実現している。またHEMT構造の最適化により、ゲート-ドレイン間耐圧(BV<sub>GD0</sub>)も1V向上させた。

また、チップの占有面積(ダイボンド、ワイヤボンドに必要な面積も含む。)の低減を目的として初段及び終段FETを1チップ化し、チップサイズは1.6mm×0.6mm(従来の60%の面積サイズ)に縮小した。前段/後段それぞれのトータルゲート幅 $W_{gt}$ は2.1mm/17.5mmである。

## 4. 回路設計

この送信電力増幅用モジュールは図3のブロック図に示すように2段構成である。

後段FETの出力整合は、基本動作周波数 $f_0$ に対する負荷インピーダンス $Z_L(f_0)$ がある値に固定されていても、高調

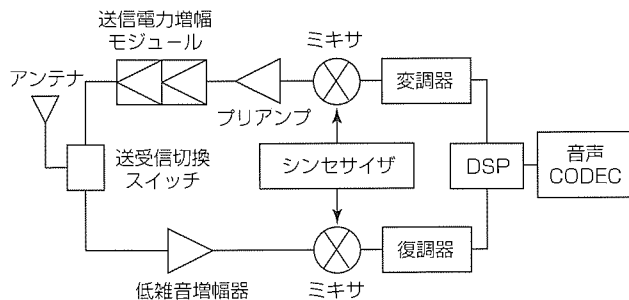


図1. PDC携帯電話機送受信部ブロック図

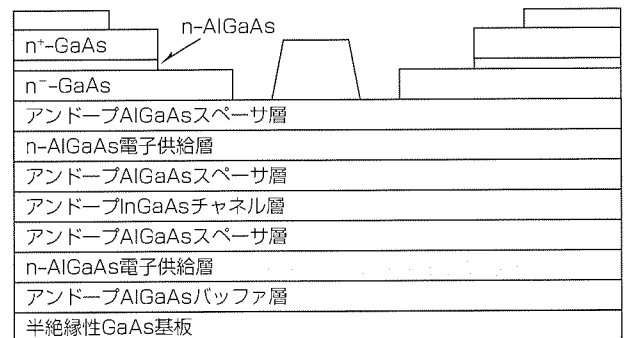


図2. HEMT断面構造



波に対する負荷インピーダンスによって動作効率は一変し、奇数次高調波に対する負荷インピーダンス $Z_L((2n-1)f_0)$ をオープンし、偶数次高調波に対する負荷インピーダンス $Z_L(2nf_0)$ をショートにすると、いわゆるF級増幅器となり動作効率は高くなることは知られている。ここでは、2次高調波 $2f_0$ 及び3次高調波 $3f_0$ に対する負荷インピーダンス $Z_L(2f_0)$ 、 $Z_L(3f_0)$ の最適値をシミュレーションで求め、実験によって確認することで高効率化を図った<sup>(2)</sup>。図4に、最適負荷インピーダンスにしたときの後段FET単体の入出力特性を示す。ACP50kHz=-48dBcでの電力付加効率 $\eta_{add}=68.4\%$ 、出力電力 $P_o=30.1\text{dBm}$ ( $V_d=3.5\text{V}$ 、 $f=950\text{MHz}$ )と良好な特性が得られている。さらに整合回路により、送信電力増幅モジュールのスプリアスを、2倍波-50dBc、3倍波-40dBc(標準)に抑制した。

段間整合については後段FETの入力整合をひずみ(ACP)と動作効率が最良となるインピーダンスに合わせ、かつ前

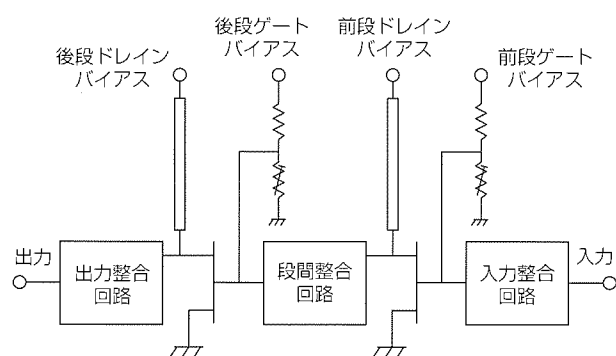


図3. 送信電力増幅モジュールのブロック図

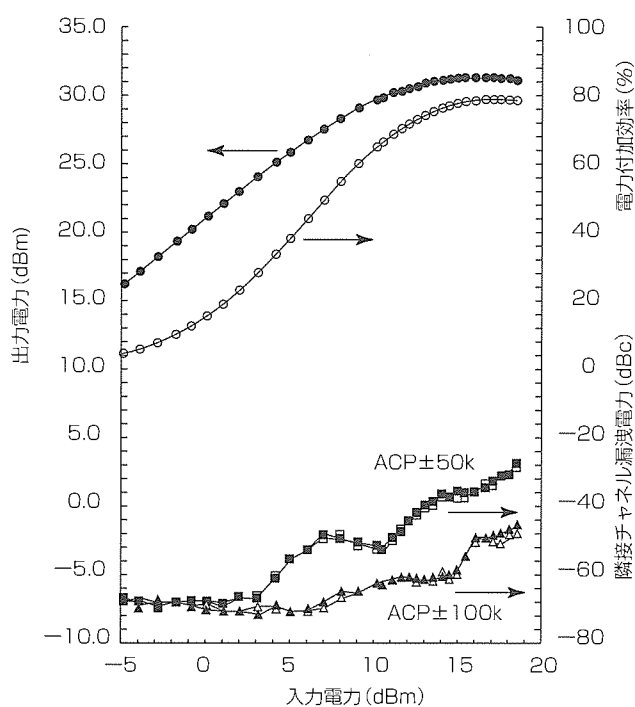


図4. FET単体の入出力特性

段FETの出力電力、動作効率、ひずみ(ACP)が許容範囲内となるように設計最適化した。また、前段FETの入力整合は、50Ωにマッチングされており、プリアンプとの整合性をよくしている。

さらに、各段FETのゲート側安定化回路定数及び2段増幅器全体の整合回路定数を最適化することにより、出力VSWR 3:1以下の条件で帯域内外の発振(-65dBc以下)を完全に抑制した。

また、各FETのゲートバイアスのトリマブル抵抗をレーザトリミングし、ドレインバイアス電流を一定値に設定している。これにより、低出力動作時の動作電流のばらつきを低減させている。

### 5. 構造

このモジュールの内部写真を図5に示す。整合回路基板は $\epsilon_r=8.1$ のガラスセラミックスで7.0mm×7.0mmサイズの4層構造であり、断面構造を図6に示す。表層には高周波伝送線路(マイクロストリップ線路)がAgPtで形成され、1.0mm×0.5mm×0.5mmサイズ(1005型)のチップコンデンサ/チップインダクタ/チップ抵抗部品がPbSnはんだで実装されている。キャビティ内にGaAs FETチップがAuSn高温はんだでダイボンディングされた後、ソース、ゲート、ドレインパッドに金線でワイヤボンディング配線されている。GaAs FETチップ及びボンディングワイヤは外力が加わらないようポッティング樹脂封止されている。

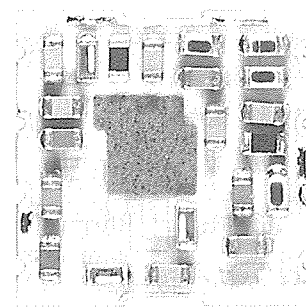


図5. 0.1cc送信電力増幅モジュール内部

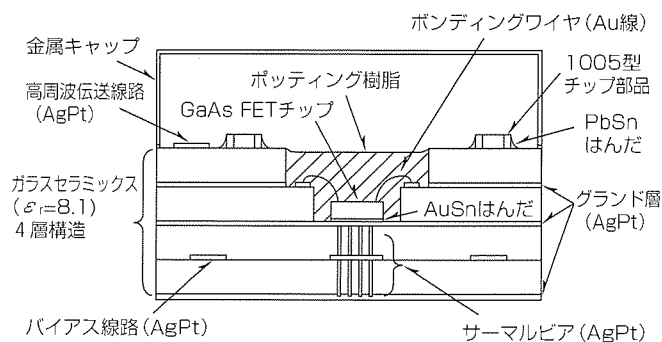


図6. モジュール断面構造

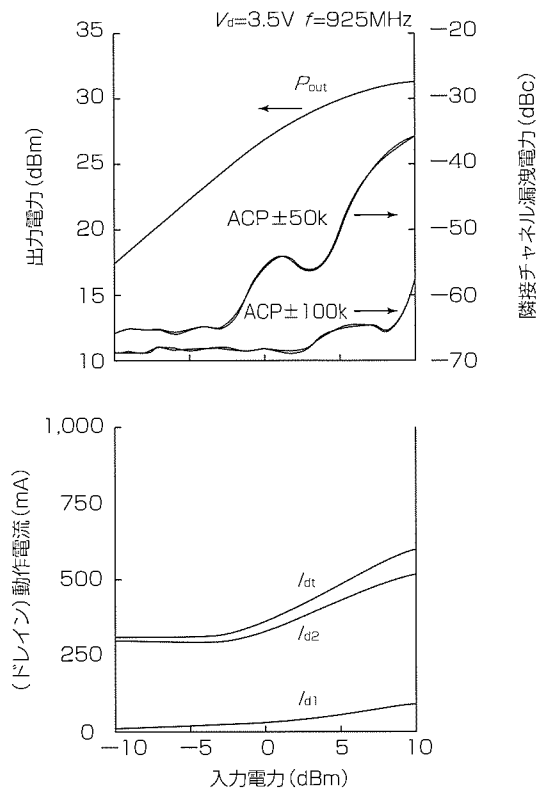


図7. モジュール入出力特性

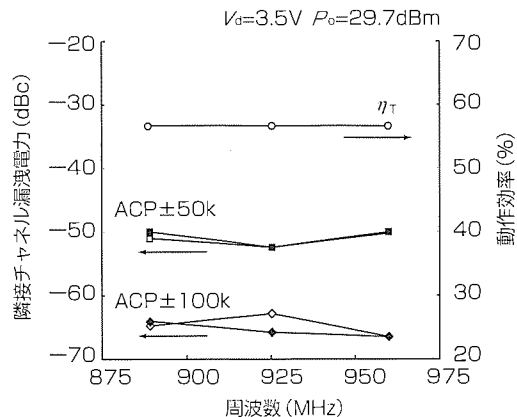


図8. モジュールの周波数特性

表1. モジュールの性能諸元

記号	項目	測定条件	特性値	単位
$f$	動作周波数	—	893~960	MHz
$P_{in}$	入力電力	$V_{D1} = V_{D2} = 3.5V$	7.5(最大)	dBm
$I_{dt}$	総合ドレイン電流	$V_G = -2.3V$	470(標準)	mA
ACP(±50)	隣接チャネル漏洩電力	$P_o = 29.7dBm$ $Z_o = Z_L = 50\Omega$	-47(最大)	dBc
ACP(±100)	漏洩電力		-62(最大)	dBc
$2f_o$	2次高調波		-50(標準)	dBc
$3f_o$	3次高調波		-40(標準)	dBc

(注) ACP測定時：入力信号は $\pi/4$ シフトDQPSK変調信号 ルートナイキスト  
ロールオフファクタ=0.5 42kbps

また、GaAs FETチップ下部には放熱性を高めるためにサーマルビアを形成し、後段FETのチャンネル-ケース間熱抵抗 $R_{th\ ch-case}$ は $12^\circ C/W$ ( $\Delta V$ 法による測定)まで低減することを可能にした。高周波信号を阻止するため十分な長さが必要なドレインバイアス線路は内層に配線している。さらに、伝送線路等からの電界が基板外に放射されるのを阻止するために、基板全体は金属キャップによってシールドされている。

### 6. モジュール特性

PDC800(800MHz帯国内デジタル携帯電話)対応に開発した0.1cc送信電力増幅用モジュールFA01223をドレインバイアス電圧3.5V、ゲートバイアス電圧-2.3Vにおいて $\pi/4$ シフトQPSK変調波で測定した場合の代表的な入出力特性と周波数特性をそれぞれ図7と図8に示す。全周波数帯域( $f=893\sim 960MHz$ )、 $P_o=29.7dBm$ において、効率57%、ACP50kHz、-50dBcが得られており、 $f=925MHz$ 、 $P_o=29.7dBm$ 時の利得は25dBである。なお、モジュールの

性能諸元を表1に示す。

### 7. むすび

HEMTを搭載したPDC用送信電力増幅用モジュールを開発し、周波数帯域893~960MHzで $\eta_{add}57\%$ の高効率動作を多層配線基板を用いて世界最小の0.1ccサイズで実現した。この製品はPDC対応携帯電話機に多数適用され、電話機の小型・高性能化に貢献している。

### 参考文献

- (1) 谷野憲之, 山本和也, 吉田直人, 片山秀昭, 前村公正, 宮崎行雄: 移動体通信用高性能GaAs半導体デバイス, 三菱電機技報, 71, No. 3, 297~300 (1997)
- (2) 高木 直, 池田幸夫, 中島康晴, 橋本 勉: 高調波処理回路を用いた高効率UHF帯モノリシック多段FET増幅器の設計法, 信学論C-I J76-C-I [11], 389~398 (1993-11)





# 特許と新案\*\*\*

三菱電機は全ての特許及び新案を有償開放しております

有償開放についてのお問合せは  
三菱電機株式会社 知的財産渉外部  
電話(03)3218-9192(ダイヤルイン)

## 電源装置 (特許 第2817747号)

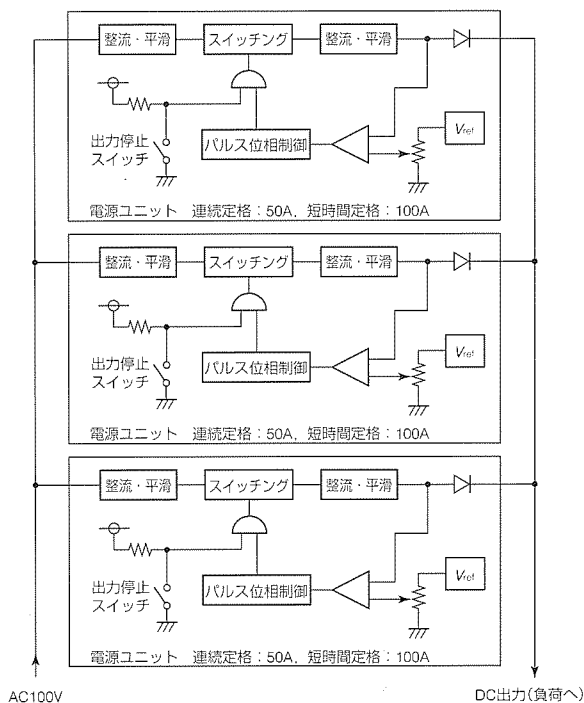
発明者 齊藤成一

この発明は、コンピュータや通信機器などに使用される信頼性の高い電源装置に関するものである。信頼性を高めるために、2台の電源ユニットの出力を並列に接続して、片方の電源ユニットが故障したときにもう一方の電源ユニットから出力を供給できるようにした冗長電源装置がある。

従来の冗長電源装置は、出力電圧のそろった電源ユニットの出力を2台並列に接続して構成するため、各電源ユニットは各々必要とする出力容量を持たねばならず、冗長でない電源装置に比べて2倍の大きさが必要で価格が高くなる問題があった。さらに、各電源ユニットの出力はお互いに接続されているため、電源ユニットの出力電圧調整では容易に出力電圧を変化させることができない問題点があった。

この発明の実施例を図に示す。この発明では、電源ユニットを3台以上  $n+1$  台 ( $n=2, 3, \dots$ ) 並列に接続して出力容量を電源ユニット単体の電源容量の  $n$  倍とするとともに電源装置の出力電圧調整を可能とし、装置の小型化・低価格化及び負荷側を含めた品質管理レベル向上を実現した。また、電源ユニットの短時間定格容量を大きくするとともに各電源ユニットごとに出力の停止機構を設けることによ

って、電源ユニット小型化と容易な出力電圧調整を可能とした。



### <次号予定> 三菱電機技報 Vol.73 No.8 “センシング技術”

#### 特集論文

- 検出から認識への変革
- 光ファイバ放射線モニタ
- 宇宙用観測EOセンサ
- センシング技術の役割と変革に向けて
- 鉄鋼用形状センサ
- 携帯端末における撮像センサを用いた画像入出力装置
- 三菱電機のセンシング技術の現状
- がん治療用深部線量測定装置
- 家電製品用センサのインテリジェント化
- 送変電機器用故障診断システム
- フィールドバスによる排水処理計装システム
- ロボット用ビジョンセンサ
- 光給電・光通信による携帯型
- エレベーターインテリジェント化のためのセンサ
- エアバック用容量式半導体加速度センサ
- 無線データ収集システム
- 画像レガ技術
- 赤外線カメラとその応用

#### 三菱電機技報編集委員

委員長 鈴木 新  
委員 中村 治樹 河内 浩明  
宇治 資正 永峰 隆  
奥山 雅和 茅島 宏  
小林 保雄 石川 孝治  
畑谷 正雄 津金 常夫  
中島 秀樹 才田 敏和  
大坪 道夫 猪熊 章  
本庄 正司

幹事 鈴木 隆二  
7月号特集担当 細川 靖彦  
三井 康郎

#### 三菱電機技報 73巻7号

(無断転載・複製を禁ず)

1999年7月22日 印刷

1999年7月25日 発行

編集人 鈴木 新  
発行人 鈴木 隆二  
発行所 三菱電機エンジニアリング株式会社 ドキュメント事業部  
〒105-0011  
東京都港区芝公園2丁目4番1号  
秀和芝パークビルA館9階  
電話(03)3437局2692  
印刷所 菱電印刷株式会社  
発売元 株式会社 オーム社  
〒101-0054  
東京都千代田区神田錦町三丁目1番地  
電話(03)3233局0641  
定価 1部735円(本体700円) 送料別

お問い合わせ先 giho@hon.melco.co.jp

ビルや工場などの電気機器には、生産設備、エレベーター、空調機等のモータ機器とこれらを制御するインバータ、照明機器、コンピュータ、通信設備などがあります。

これら電気機器の種類が多様化しているとともに、瞬時電圧低下に対して敏感な機器が増えつつあり、万一機器が停止した場合、企業活動や市民生活に与える影響が大きくなっています。

一方、受配電設備での受電電圧低下時の電源切替え時や受配電回路の事故時に機械式遮断器の開放や投入を行っていたのでは、切替えに数サイクルの時間を要するため、この間の電圧低下によって運転が停止する機器があるのが現状です。

そこで当社では、受電電圧低下時や事故時における電力の安定供給の継続性を目的として、電源切替時間が1/2サイクル以内である“静止形高速切替開閉器(Solid-State Transfer Switch)”を開発し製品化しました。

## 特長

### 1. 高信頼性

静止形高速切替開閉器は、当社の12kVサイリスタ素子を使用することによって構成素子数を最小限に抑制し、高い信頼性を確保しています。

### 2. 低損失化

静止形高速切替開閉器の心臓部であるサイリスタスイッチユニットは、図1に示すように、サイリスタスイッチと高速開閉器(開極時間1ms以内)とが並列接続された構成になっています。投入の初期(3サイクル)及び開放時(1/2サイクル以内)のみサイリスタスイッチに通電し、通電期間のほとんどを高速開閉器に通電する方式を採用しています。このため、通電時の損失は従来の機械形遮断器と同等の低損失化を実現しています。

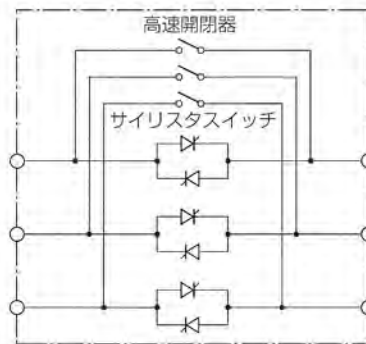


図1. サイリスタユニットの構成



図2. サイリスタスイッチユニットの外観

### 3. 高速制御性

1系電源の電圧低下を検出すると図4の制御特性に一点鎖線で示すような時間内で2系電源へ切替えを完了する高速制御性を持っています。

### 4. 優れた保守性

静止形高速切替開閉器の低損失化を実現したことによって冷却装置が不要となったこと、及びサイリスタスイッチユニットを密閉されたタンク内に収納したことにより、保守はほとんど不要です。

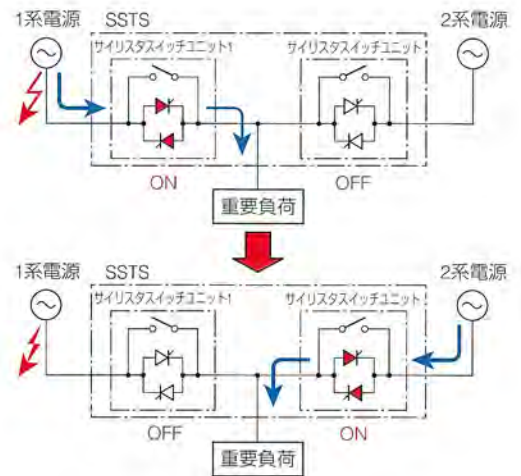


図3. SSTSのシステム構成

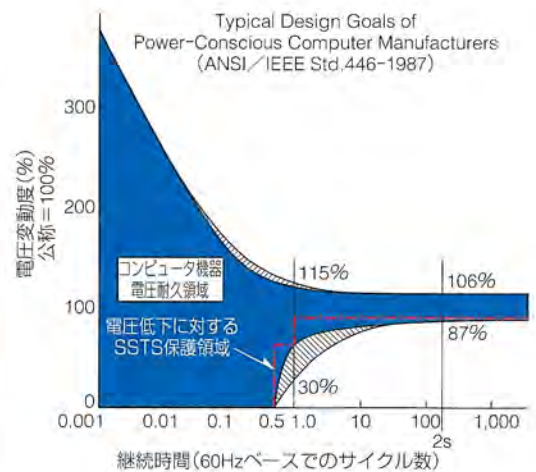


図4. SSTSの制御特性

表1. 静止形高速切替開閉器(SSTS)の仕様

形式	仕様				
	定格電圧(kV)	定格電流(A)	定格遮断電流(kA)	外形寸法(W)×(D)×(H)(mm)	質量(kg)
SSTS-15-600	15.0	600	12.5	3,300×2,700×2,900	7,000
SSTS-15-1200	15.0	1,200	25	3,600×2,700×2,900	8,500
SSTS-7.2-600	7.2	600	12.5	1,600×1,600×2,300	1,800
SSTS-7.2-1200	7.2	1,200	25	1,800×1,600×2,300	2,000