2,000ピン級超多ピンパッケージ技術

馬場伸治*　竹本好孝*
冨田至洋*
松嶋弘倫*

要　旨

近年の電子機器の高性能化・小型化は，半導体技術の進歩によるところが極めて大きい。特に，電算機の分野では，MPU，ASICの飛躍的な性能向上によって従来の大型コンピュータと同程度のシステムが，ワークステーションやパーソナルコンピュータにおいて小型で安価に実現されている。この電子機器の発展を支える半導体デバイスに対し，多ピン化，高放熱化，高速動作の要求が急激に加速している。

これらを満たすため，フリップチップ接合技術と高密度ビルドアップ基板を採用したFlip-chip Ball Grid Array（FC-BGA）パッケージの開発と量産展開を実施している。

このパッケージの主な特長を以下に示す。

⑴　多ピン化

2,000ピン級を実現するために，デバイスの能動領域上に最小ピッチ220μmでバンプを配置し，フリップチップ接合によって高密度ビルドアップ基板にチップを搭載している。

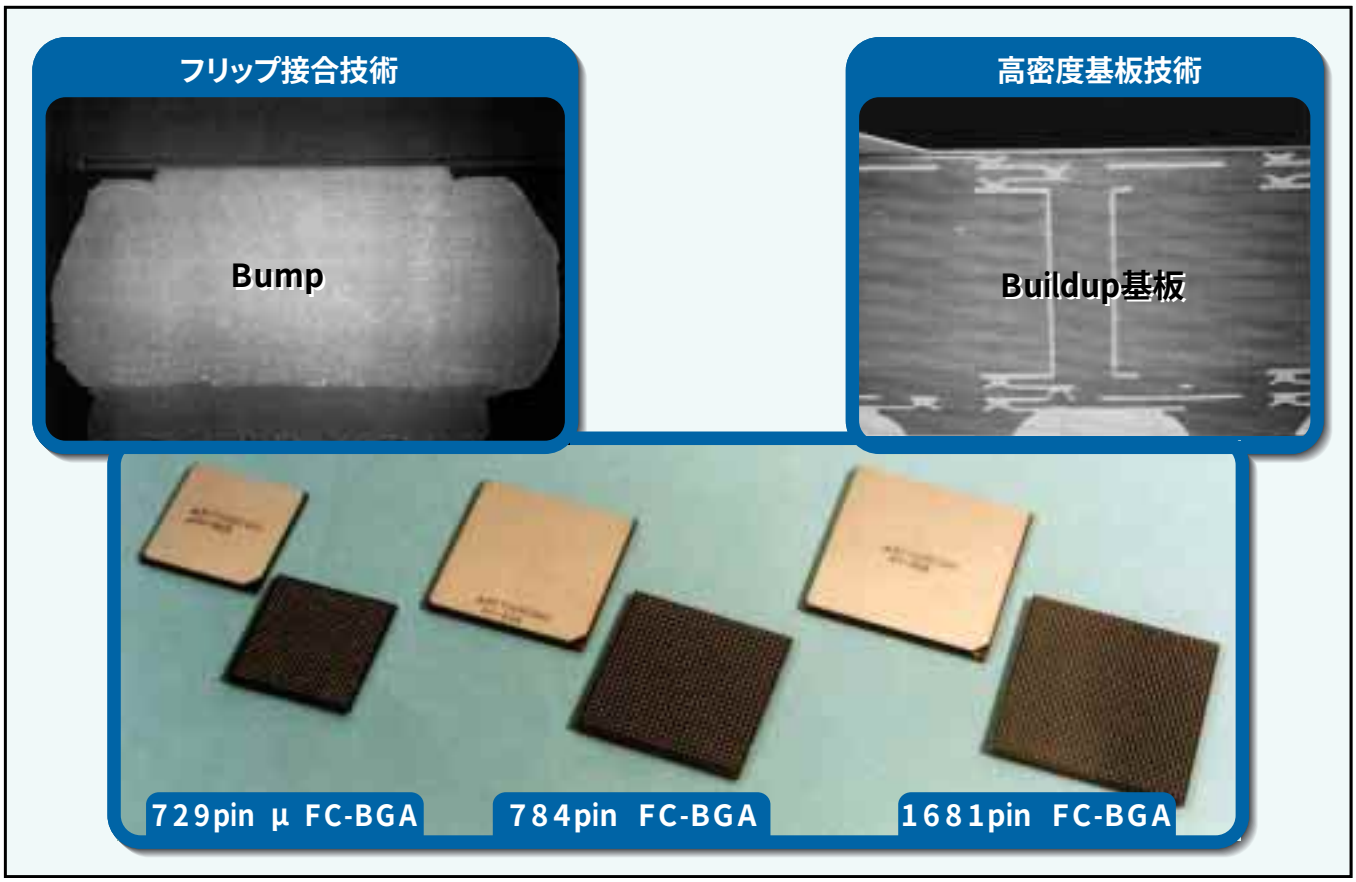
⑵　高放熱化

チップ裏面に熱伝導の良い銅系材料のヒートスプレッダを設けることによってθ_{jc}<1℃／Wを実現し，パッケージ単体で６W，放熱フィンの装着によって20W以上の放熱性を持っている。

⑶　高速動作

フリップチップ接合による最短配線長の実現と，電源／グランド層を４層設けた合計８層のビルドアップ基板を採用し，超高速動作に必要な電気特性を実現している。

更なる多ピン化，高放熱化，高速動作と低コスト化の要求に対し，バンプピッチとビルドアップ基板の微細化を進めた2,000ピン級FC-BGA，低コスト化のために基板層数を低減したμFC—BGAのパッケージ技術開発を進めている。



Flip-chip BGAパッケージ

多ピン化，高放熱化，高速動作の要求を達成するために開発した，フリップチップ接合技術と高密度ビルドアップ基板を採用した高性能パッケージである。基板層数４層で低コストをねらう729ピンμFC-BGAから，基板層数８層の最先端ロジックデバイス対応の784ピン，1,681ピンFC-BGAまで展開している。

*半導体基盤技術統括部