高速システムLSI対応Cu配線技術

大崎明彦*　三上　登***
林出吉生**
東谷恵一*

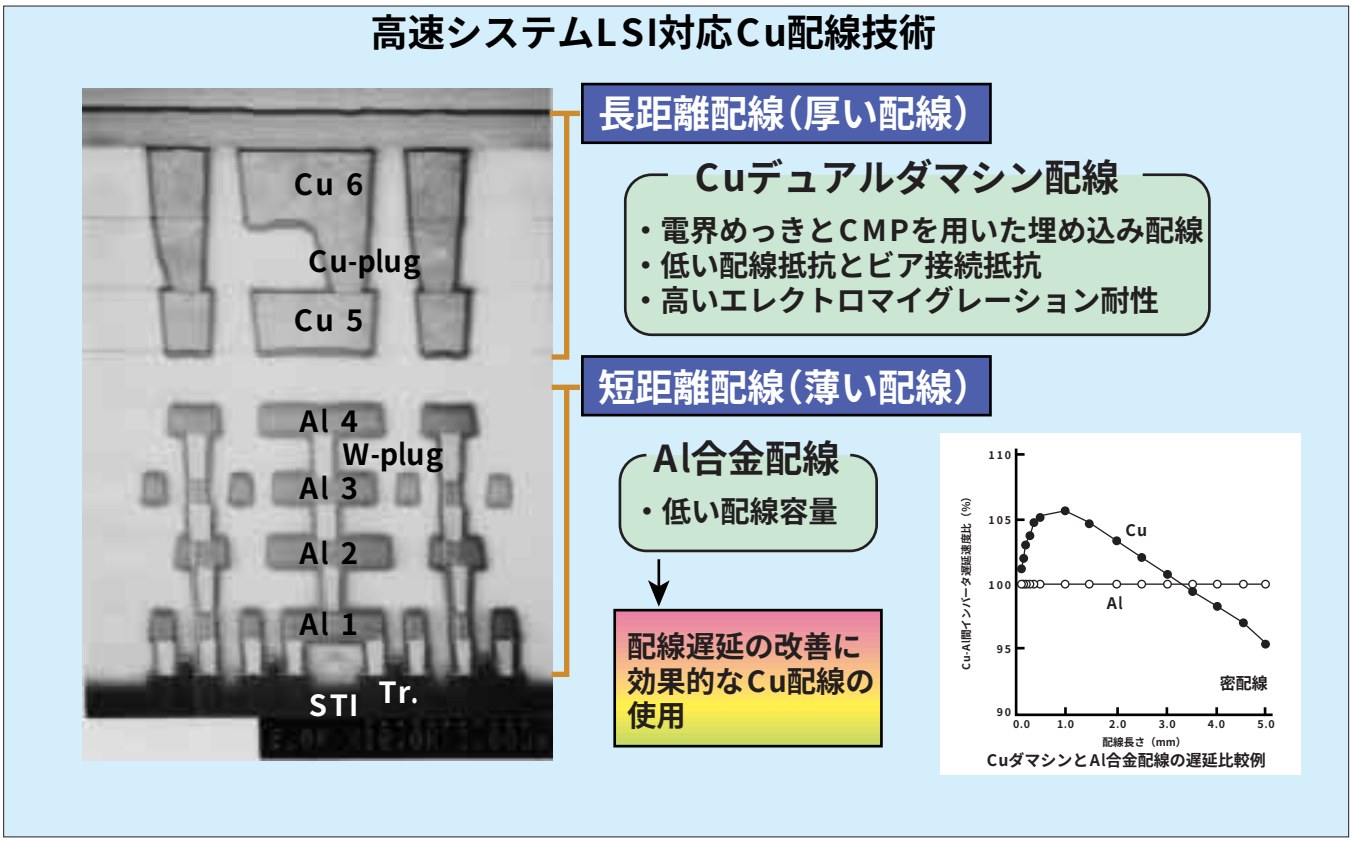
要　旨

LSIの高集積化は急速に進んでおり，システムオンチップが現実化している。このような先端システムLSIでは高速化への要求も強いが，0.18μm以降のデバイスでは配線遅延が高速化を律速する大きな要因となっている。このため，従来のAl合金配線よりも低抵抗なCu配線の採用が要請されてきている。

この要求にこたえるため，Cu配線を用いた６層の多層配線を試作した。Cuは長距離配線として用いられる上部２層の広ピッチの配線として使用し，下部４層の狭ピッチ配線には従来のAl合金配線を短距離配線として使用した。Cu適用による配線遅延は狭ピッチの短距離配線では改善されず長距離配線で改善効果が大きいというシミュレーション結果に基づいて，この構成を最適構造として提案した。

Cu配線はデュアルダマシンと呼ばれる埋め込み配線のプロセスフローを用いて形成しており，Cuの埋め込みには電界めっき法を使用した。このプロセスで得られたCu配線は，従来のAl合金配線と比較して，40%程度近く低い配線抵抗，低減されたビア接続抵抗，高いエレクトロマイグレーション耐性を持つことを確認し，システムLSIの高速動作を可能とする電気特性を持つことを実証した。

今後，2000年の量産化を目指して，配線構造や構成の最適化を図りながら，量産化技術の開発を行っていく。



高速システムLSI対応Cu配線の概要図

高速システムLSIで問題となる配線遅延の増大を解決するために，上層で使われる広ピッチの厚い配線（長距離配線）にCuのデュアルダマシン配線を用いる多層配線構造を提案し，試作した。この構造を採ることで，配線抵抗とビア接続抵抗を低減でき，配線遅延を効果的に低減できる。

*ULSI技術開発センター　**同センター（工博）　***先端技術総合研究所（理博）