メモリ半導体の歩留り向上技術

大西　寛*　草壁嘉彦**
櫻井光一**　古森秀樹**
石井宏之**

要　旨

半導体メモリの高集積化に伴い，ウェーハプロセス工程の設備投資が増大し，投資回収のために量産初期からの高歩留り達成が不可欠となっている。この歩留り向上を実現するには，低下要因となる課題を前もって予見するための基盤技術が必要である。この基盤技術には，デバイスデザインに基づいた欠陥発生要因の予測技術と，材料，プロセス，装置にかかわる解析技術がある。

まず，欠陥予測技術として，欠陥分布の統計的解析を取り上げた。すなわち，0.5μmデバイスの欠陥分布を統計的に解析して0.35μmの欠陥分布を類推した結果，実際の0.35μmで発生している欠陥分布と一致することを示した。

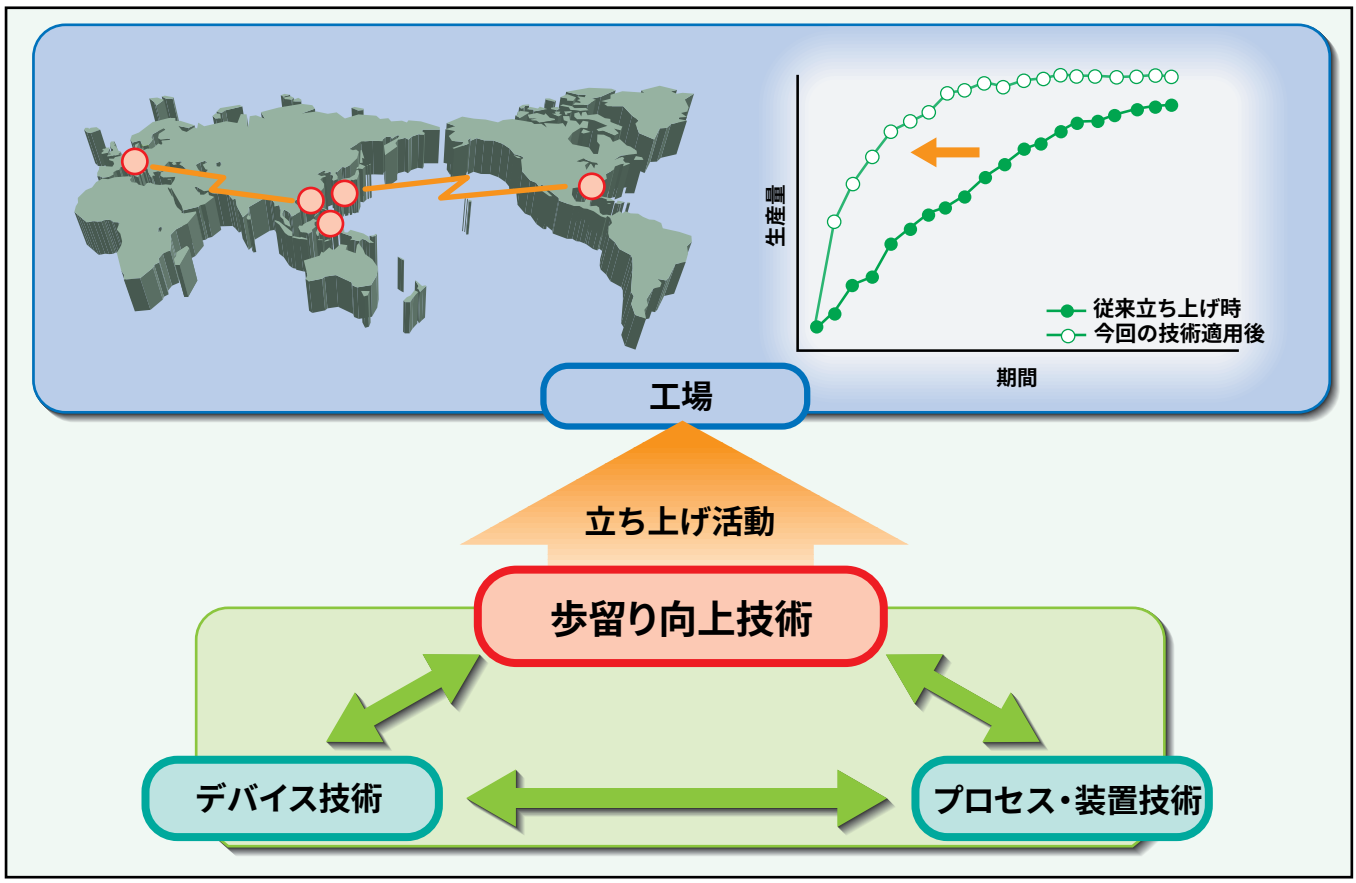
次に材料，プロセス，装置に関する解析技術の代表例としては，基板のCOP(Crystal Originated Particle)解析，CVD(Chemical Vapor Deposition)成膜プロセスでの前駆体解析，装置構成部材のプラズマ耐性解析を取り上げた。

COP解析では，ペアで発生するピット状欠陥が歩留りに影響することを突き止め，基板のエピ処理がCOP抑制に有効なことを示した。

前駆体解析では，SiN膜形成プロセスにおいてSi-N構造体が原料のSiH_2Cl_2とNH_3の低温混合で生成することを突き止め，ガスクリーニングによる除去の有効性を示した。

プラズマ耐性解析では，Al系部材のふっ素プラズマ耐性を評価し，アルマイト処理が異物源となることを示した。

この基盤技術に基づいた歩留り向上技術は，国内や海外の工場に展開され，デバイスの生産性向上に寄与している。



歩留り向上技術の位置付け

歩留り向上技術を，デバイスやプロセス・装置技術と同じようにとらえたイメージ図である。
工場立ち上げにおいて，デバイス技術者やプロセス・装置技術者たちと密に連携をとりながら一緒に活動し，早期の生産立ち上げを実現する。一方，デバイス技術，プロセス・装置技術と同じように，歩留り向上技術にも基礎となる技術を断続的に進化させることが必要である。

*生産技術センター(工博)　**同センター