LSI対応I／Oバッファモデル開発システム

石田智男*　大崎秀史*
中村旨生**　三輪久晴*
Tam X. Cao***

要　旨

LSIの高速化及びエレクトロニクス装置の高度化により，ボード設計において，伝送線路による伝搬遅延，インピーダンスの不一致による反射，隣接伝送線路の影響によるクロストーク等を検証するため，ボード上の配線も含めた電気的特性のシミュレーションを行う必要がある。

ボード設計に必要なLSIのI／O(Input／Output)バッファ部の電気的特性情報を表現するモデルとしてはIBIS(I／O Buffer Information Specification)モデルが提唱され，米国EIA(Electronic Industries Association)で標準化が進められている。IBISモデルは，以下の優れた特長を持っている。

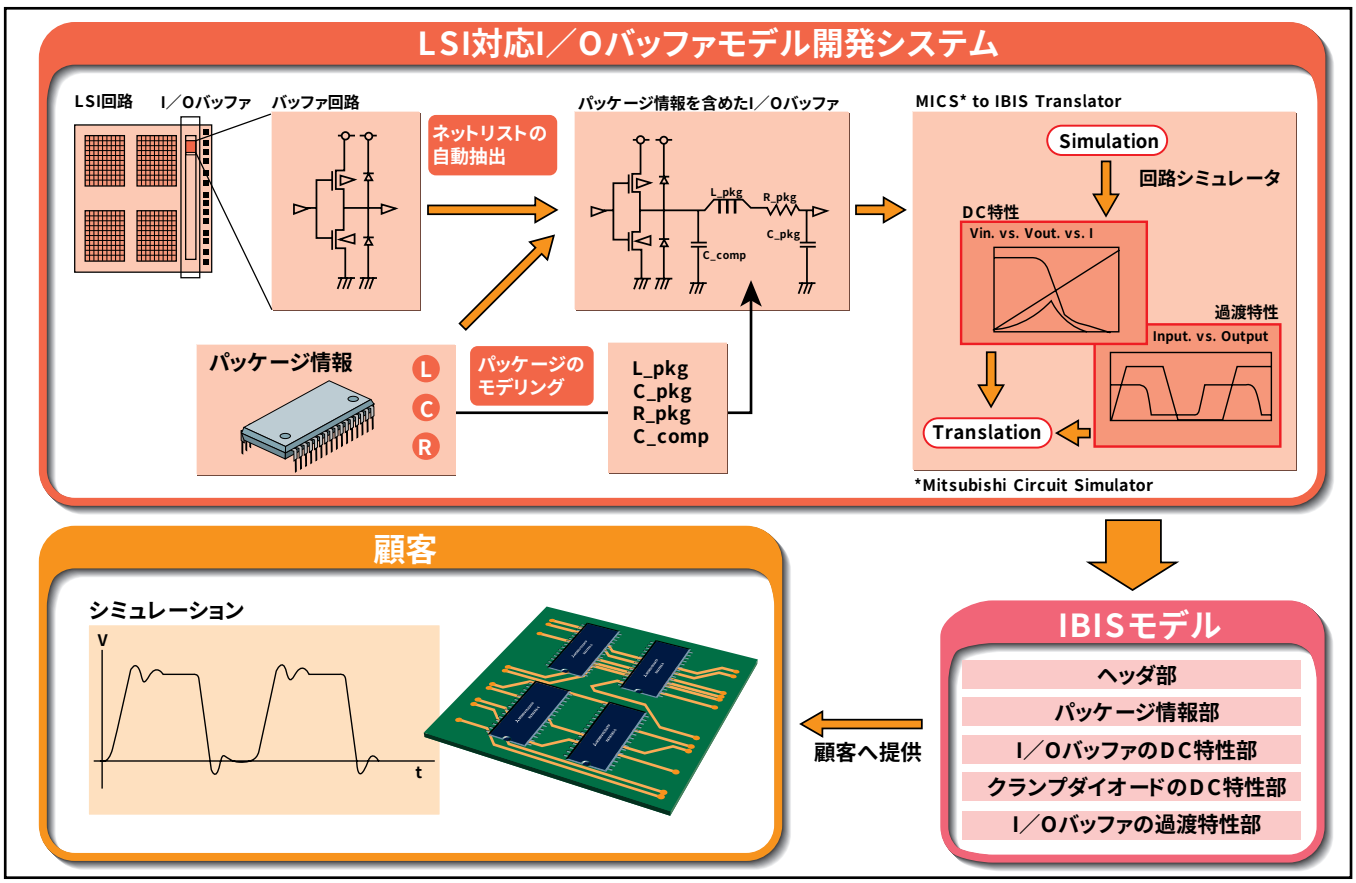
- ボードレベルでのシミュレーションが高速に可能
- 半導体ベンダーにとって重要機密であるプロセス情報の隠ぺい(蔽)が可能

このIBISモデルを効率的に作成／検証するために，LSI対応I／Oバッファモデル開発システムを開発した。

このシステムは，次の機能を持っている。

- I／Oバッファ部ネットリスト抽出機能
- コマンドファイル作成機能
- IBISトランスレータ
- IBISモデルフォーマットチェック機能
- IBISモデル検証ツール

このシステムは，メモリ／マイコン／ASICの各製品でIBISモデル開発に適用されている。



LSI対応I／Oバッファモデル開発システムの概要

ボード上の配線も含めた電気的特性のシミュレーションを行うために，I／Oバッファモデルをシステムメーカーやボードメーカー等に提供する必要がある。今回開発したLSI対応I／Oバッファモデル開発システムは，I／Oバッファ部回路図，デバイスモデルパラメータ，パッケージ情報から，I／Oバッファモデルとして業界標準になりつつあるIBISモデルを効率的に作成／検証するものである。

*三菱電機(株)半導体基盤技術統括部　**三菱電機システムLSIデザイン(株)
***Mitsubishi Semiconductor America, Inc.