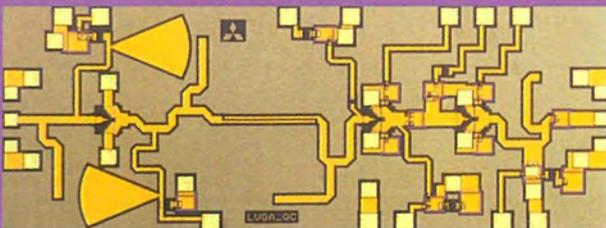
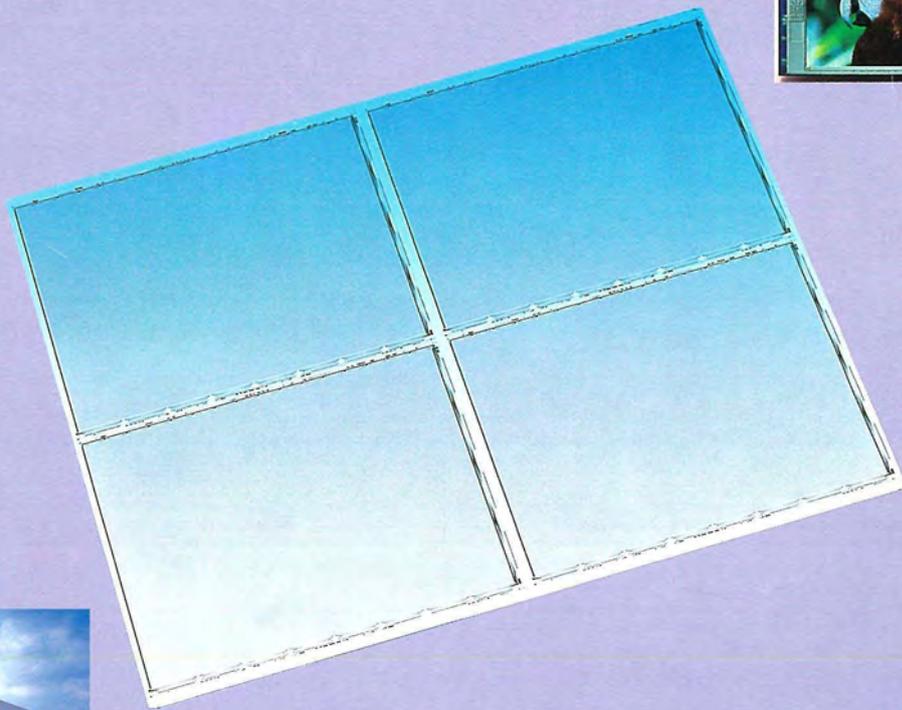


MITSUBISHI

三菱電機技報 Vol.71 No.12

特集 “TFT液晶ディスプレイ/
光・マイクロ波デバイス/パワーデバイス”

'97 12



特集 “TFT液晶ディスプレイ／ 光・マイクロ波デバイス／パワーデバイス”

目次

特集論文

巻頭言	1
平林庄司	
TFT液晶ディスプレイ	
TFT液晶ディスプレイの現状と展望	2
西山 槐・森下 誠	
泗水工場TFT-LCDラインのコンセプトと垂直立ち上げ	6
小河育夫・三木 武・吉田和夫・園部幸夫・村山慶一	
泗水工場TFT-LCDラインでの静電気制御と狭幅ガラス切断技術	12
大石貴之・八木俊憲・春名一志・佐藤雄一郎・森井康裕	
ノート型パソコンシステムの低EMI化技術	17
御福英史・田邊信二	
TFT-LCD画素最適設計技術 — 遮光パターン —	21
谷内 滋・小山 均・大橋 剛・津村 顕・藤田康雄	
モニタ用途広視野角LCD	25
田畑 伸・水沼昌也・大縄登史男・升谷雄一・庭野泰則	
15.1型XGA液晶搭載モニタ	30
飯村和之・延本和夫・橋本邦彦・澤井康彦	
光・マイクロ波デバイス	
光・マイクロ波デバイスの現状と展望	35
松川隆行	
DVD-RAM用高出力半導体レーザー	40
島 顕洋・広中美佐夫・小野健一・竹見政義・多田仁史	
ファイバアンプ励起用0.98μm高出力半導体レーザー	44
鴨原君男・山村真一・川崎和重・宮下宗治・永井 豊	
3V動作GSM-IV用高出力AlGaAs/GaAs HBT	48
紫村輝之・三浦 猛・森 一富・服部 亮・山内真英	
Ka帯超低雑音MMIC増幅器	52
藤本慎一・加藤隆幸・石田多華生・佐々木善伸・石川高英	
パワーデバイス	
21世紀に向けたパワーデバイス技術	57
山田富久	
高耐圧・大容量GCTサイリスタとその応用	61
山元正則・佐藤克己・倉地和博・森下和博	
超小型DIP-IPM	67
ゴープ マジウムゲール・野田祐久・岩崎光孝・川藤 寿・岩上 徹	
小型・高性能半導体容量式加速度センサ	71
大谷 浩・山口靖雄・番 政広・平田善明・林 涉	
特許と新案	
「半導体装置の製造方法」「蓄冷型極低温冷凍機」	75
「液晶表示素子の製造方法」	76
スポットライト	
XGA液晶プロジェクト“LVP-X100”	56
SOP-8外形トレンチ構造パワー-MOSFET	82
薄型対角31cm(12.1型)SVGAカラー液晶ディスプレイ	(表3)
三菱電機技報 71 巻総目次	77

表紙

TFT液晶カラーディスプレイ (写真上)

液晶カラーディスプレイには、画素電極に所定の電圧を与えるために十分なON/OFF特性を持ち、かつ信頼性の高い薄膜トランジスタ(Thin-Film Transistor)が必要である。これがTFTアレーを形成した基板である。

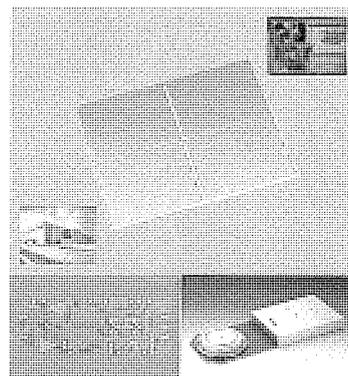
泗水工場では、410mm×520mmの大型ガラス(厚さ0.7mm)を用いて、1枚のガラス板に4面のTFTアレーを形成している。1面当たり、約150万個素子を格子状に配置している。このTFT基板にカラーフィルタ基板を張り合わせてセルを形成し、内部に液晶を封入して、液晶パネルを完成させた。

光・マイクロ波デバイス(写真左)

最近のKa帯衛星通信・地上マイクロ波リンクシステムに対応した可変利得MMIC増幅器である。30GHz帯で、低雑音(1.4dB)・高利得(30dB)特性を持ち、ダイナミックレンジの広い(50dB)利得制御が可能である。

パワーデバイス(写真右)

大容量パワーエレクトロニクス機器の大容量化・小型軽量化・低損失化の要求にこたえ、4.5kV、4kA GCTを開発、実用化した。ゲート回路の低インダクタンス化によってスナバレスが可能になり、GTOに代わる新デバイスとして注目されている。





取締役副社長
半導体事業本部長
工博

平林 庄司

半導体技術を背景に大きく進歩したエレクトロニクス産業は、21世紀を迎え、より一層の飛躍が期待されています。特に、今後の高度情報化社会に向けた映像・情報通信技術は、時間・空間を大幅に短縮し、地球規模で政治・経済さらに文化のボーダレス化に大きな影響をもたらすことでしょう。このような状況の中で、各企業は、社会性を重視した理念の下で、長期的・持続的利潤追求の視点で事業経営を推進しなければなりません。また、この視点に基づいた技術開発は市場性あるものが要求されますが、その規模の大きさや技術の高度化から、基礎研究から開発・製造まで、企業だけでなく大学や研究機関、さらに国家又は民間プロジェクトを含む効率良い開発システムを構築する必要があります。

三菱電機は、21世紀に向け新たなビジョンを持ち、世界に貢献できることを十分に考慮したグローバルで積極的な事業展開を推し進めていく予定であります。

今回の三菱電機技報特集号は、当社半導体事業本部が担当する「TFT液晶ディスプレイ」「光・マイクロ波デバイス」「パワーデバイス」の3分野をそれぞれ特集として1冊にまとめました。光・マイクロ波デバイスとパワーデバイスは半導体そのもののデバイスであり、液晶ディスプレイは半導体で培った技術を駆使したものです。21世紀は情報化社会の時代と言われ、情報関連の機器やシステムがクローズアップされて報道されていますが、TFT液晶ディスプレイと光・マイクロ波デバイスはそれぞれ情報化社会において重要なマンマシンインタフェースの表示器であり、通信のキーデバイスであります。またパワーデバイスは、電気機器を小型化し、電気を効率良く使うためになくてはならないデバイスです。ここに発表している各論文は、当社が研究、開発及び商品化した最新の技術の報告です。

TFT液晶ディスプレイは、本来、低消費電力、軽量、薄形の特長があります。これに加えて輝度、視野角、応答速度等が改善されて、主応用製品であるノートブックパソコンのみならず、高解像度で大画面の表示デバイスとしてデスクトップモニタにまで用いられ始めています。当社は1991年4月に、旭硝子㈱と共同で、カラーTFT液晶ディ

スプレイの生産会社として㈱アドバンスト・ディスプレイ(ADI)を設立しました。10型クラス以上の直視型大画面製品に的を絞り、設計、開発、商品化を行い、広い色再現範囲に基づく高い表示品質等で好評を得ています。カラーTFT液晶ディスプレイの製造には、パネルの製造からモジュールの組立てまで、広範な技術を必要とします。これらの開発には、ADI社自身の開発とともに、当社と旭硝子㈱の研究所群及び当社生産技術センターが全面的にバックアップしています。ADI社の最新鋭の泗水工場は、パネルの生産からモジュールの組立てまで一貫した自動化ラインを備えており、これまで半導体工場建設において培ってきた経験を生かして最短工期で稼働を開始しました。この技術が認められて台湾の中華映管股份有限公司へ技術供与を行い、'99年1月から台湾において生産を開始する予定で、事業のグローバル化にも対応しています。

光・マイクロ波デバイスは、情報化社会に不可欠な通信のキーデバイスです。大陸間光海底ケーブル網の地球規模での整備・拡充、音声や動画像までも含んだ情報通信サービスの大規模な普及に見られるように、通信の高度化、そのパーソナル化は著しく進展しています。さらに今後、数十～数百個の低軌道衛星によって地球全体をカバーする国際的な移動体衛星通信網構築計画等も報道されています。当社は光海底ケーブルの中継器用半導体レーザを納入して久しく、また、身近なところでは、携帯電話に当社のマイクロ波デバイスが使用されています。そして来るべき移動体衛星通信の分野では、受信用増幅器として超低雑音性能を業界で初めて実現しています。

パワーデバイスは、家庭から産業・電力まですべての電気機器において電気を効率良く使用するためのキーデバイスです。この分野では、“インバータ化”をキーワードとし、最近顕著な発展を遂げました。当社は、超微細加工技術を使用したトレンチ構造を特長としています。現在重要な社会問題となっている環境保護の面から省電力の要求が高まり、また、高調波規制、電磁波規制などは是非守らなければならない規制がありますが、それぞれについて新技術を開発・導入し、こたえていく所存です。

TFT液晶ディスプレイの現状と展望

西山 槐*
森下 誠**

1. ま え が き

世の中は、1980年代の高度情報化社会から、'90年代にはマルチメディア時代の到来を迎えている。これに伴ない、ディスプレイの多様化が進み、新しいディスプレイ技術の芽がたくさん登場している。高度情報化社会においては、カラーCRTがディスプレイ産業の主役を担ってきた。これに対して、マルチメディア時代に入り、液晶ディスプレイ(LCD)とりわけ薄膜トランジスタ駆動方式LCD(TFT-LCD)が急速に拡大してきた。

三菱電機(以下“当社”という)は、関係会社である(株)アドバンスト・ディスプレイ(ADI)で、ノートPC(パソコン)向けを主体に、カラーTFT-LCDの事業を行っている。

本稿では、TFT-LCDの市場及び技術動向を述べ、当社の戦略を明らかにする。

2. 市場動向

モニタ向けカラーCRTは、大型及び高解像度化を進めることにより、市場規模を拡大してきた。LCDも、'85年以降、ノートPC向けを中心として順調に立ち上がってきた。LCDとしてはこれまでSTN(Super Twisted Nematic)タイプが主流を占めていたが、マルチメディア時代に入ってディスプレイに対する要求が高度化するとともに、TFT化が急速に進んでいる。ちなみに、'96年のLCDの市場規模9,000億円のうちTFTタイプが7,000億円である。

当面ノートPCがTFT-LCDの中心的なマーケットであることに変わりはないが、新たにLCDモニタの市場を創出する方向へ動いている。図1にTFT-LCDの用途別市場規模の変遷予測を示す。'96年時点で、モニタ用途はノートPCの1%以下で試用的なレベルを出ないが、2000年にはノートPCの1/3程度、2005年にはノートPCの数倍になると予想されている。

3. 製品技術動向

3.1 広視野角化

液晶を用いた直視型ディスプレイでは、視野角の狭さがモニタ用途における最大の欠点とされてきた。この改善の試みは幾つかの方法でなされているが、大きく分けると、①画素を複数の部分に分け、それぞれの視野角を異なる方

向に制御する、②光学フィルムで視野角を拡大する、③新しい液晶表示モードを採用する、などである。

このうち、①と②は従来のTN(Twisted Nematic)モード技術をベースにしている。③の方式では、液晶を面内で回転させるIPS(In-Plane Switching)モードや垂直配向モードの採用により、±70°以上の広視野角が実現している。特に大画面化の障害になるとされた視野角問題に解決のめどがたちつつあることでLCDのモニタ用途が急速に立ち上がりつつある。

3.2 大型・高解像度化

ノートPC向けLCDでは、PCの機能アップともあいまって、ここ数年、毎年のように主流となるサイズは拡大の一途をたどってきた。現在では対角サイズ12型のSVGA(Super Video Graphics Array)(800×600画素)が主流であるが、将来機種としてのXGA(Extended Graphics Array)(1,024×768画素)ではサイズが大型化し、12型に加えて、メガノートのランクに入る13型や14型も登場しつつある。

現状のドットピッチは、結果的に文字の見やすさ等の要素から決められ、240μm(106dpi)から300μm(85dpi)が主流である。従来から現在も含めて、高解像度化は、図2に示すように、このドットピッチを維持する画面サイズで進んでいる。そのため、高解像度化が進むにつれ、画面サイズは拡大し、SXGA(Super XGA)(1,280×1,024画素)では19型、UXGA(Ultra XGA)(1,600×1,200画素)では21型が主流のサイズになると予想される。モータ用途は、17型

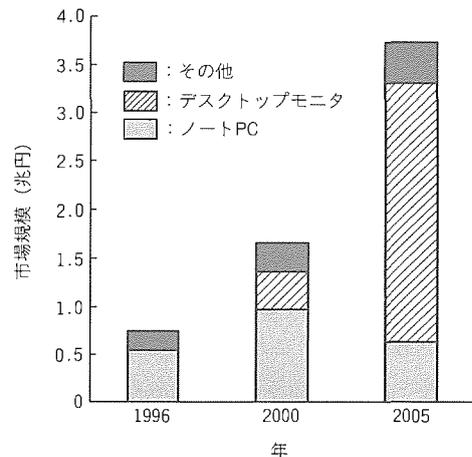


図1. TFT-LCD用途別市場規模の変遷予測

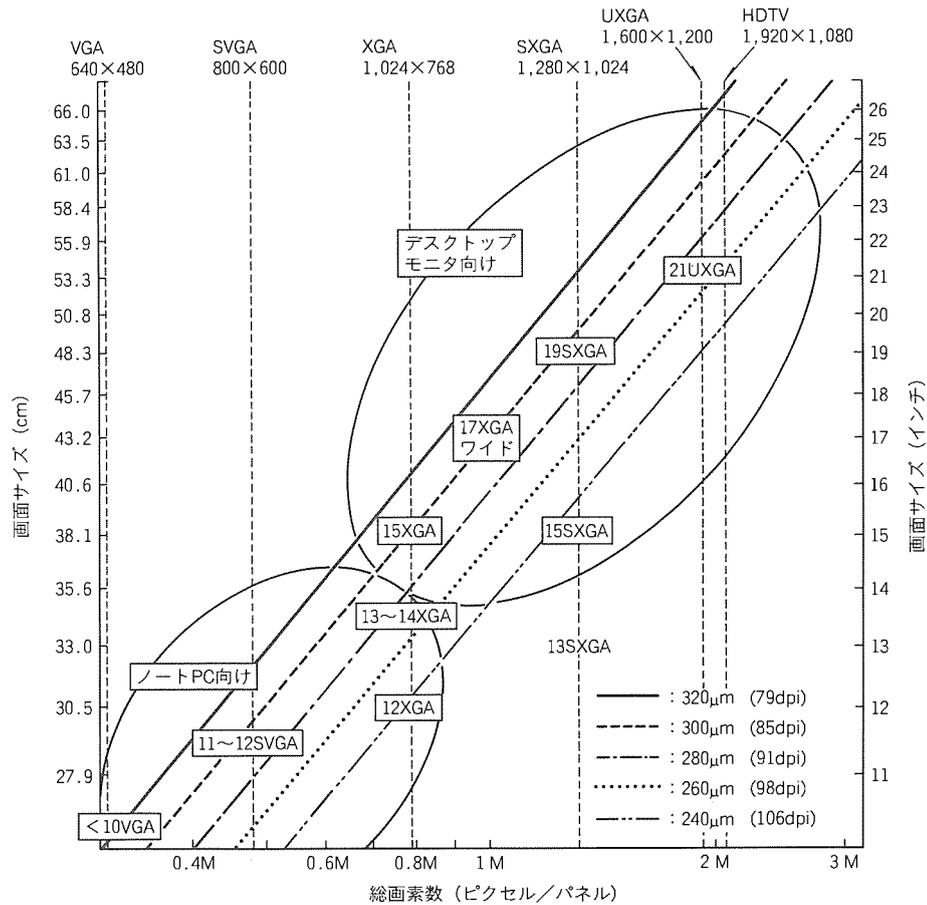


図2. ノートPC及びデスクトップモニター用TFT-LCDの画面サイズと解像度の関係

CRT相当の15型XGA以上が主流になる。

多色化については、256階調1,670万色表示可能な8ビット駆動ICが既に登場している。LCDの特長は色表示のデジタル化が容易なことであり、10ビット駆動が可能になれば1,024階調(10億色表示)となり、現状のCRTの色再現性を超える。

パネルの大型・高解像度化に伴って、画素TFTの充電能力不足と、ゲート線の信号遅延による画質低下が顕在化する。TFT材料及び配線材料の見直しが必要で、TFT材料がアモルファスシリコンから移動度の高いポリシリコンへ移行する時期が注目される。当面は駆動方法その他の工夫でアモルファスシリコンTFTを用いた大画面パネルの量産が継続する。しかし、既存製造設備との整合性が高い低温ポリシリコン技術で駆動回路を含めたLCDパネルの生産性向上が実現できれば、TFT材料はアモルファスシリコンから低温ポリシリコンに置き換わる。

3.3 低消費電力化

LCDモジュールでは、その大半の電力をバックライトで消費する。バックライトの省電力化のためには、パネル透過率の改善が望まれる。透過型のLCDパネルでは、開口率(パネルの光透過部分の割合)が輝度を決定する主要な因子である。必要な精細度をより大きな開口率で実現する

には、①設計ルールの微細化、②配向不良域の低減、③TFT基板とカラーフィルタ基板の重ね合わせ精度の向上、などに技術開発が必要である。

①についてはAlなどの低抵抗配線材料の採用による狭幅配線形成、②については有機層間絶縁膜の導入等による表面の凹凸の低減とともに、TFTアレー構造を工夫した画素電極と配線との間隔の削減、③についてはパネル組立工程でTFTとカラーフィルタ基板との重ね合わせズレを起こしにくいUVシール等が検討されている。

他方、偏光板に偏光分離フィルムを付加して光利用効率を改善したり、カラーフィルタ基板の色材透過率を改善するなどの、パネル透過率を向上させる技術開発も進展している。

以上の技術を組み合わせることで、低消費電力化が強く要求されるノートPC用12型LCDにおいて、消費電力を1W台にすることが可能になる。

3.4 薄型・軽量・狭額縁化

ノートPC用途では、モジュールの薄型・軽量化が重要である。今後、パネルガラス基板厚の0.7mmから0.5mmへの移行、バックライトの薄型化、及びPCきょう(筐)体とモジュールを一体化することで、実質的な薄型・軽量化を図ることができる。狭額縁化については、既に画面占有

率90%に達しており、今後更なる狭額縁化に対し、駆動回路周りの実装形態の革新が求められている。

3.5 低コスト化

LCDモジュールの低コスト化が、CRTと競合しないノートPC用の市場規模を急激に拡大させた。一方、CRTと競合するモニター用途でLCDの性能・品質及びエコロジーの優位性を際立たせるには、一層の低コスト化が必要となる。現在、LCDモニターは面積単価でCRTモニターの6倍程度である。この値が2倍程度になると、LCDモニターの市場が急速に拡大すると予想される。この価格低下を実現するには、生産ラインのスループットの大幅な増大や、歩留まり改善等の生産性向上が必要である。パネルの大型化により、生産性の面からマザーガラス基板の拡大が重要課題となる。

LCDパネルのコスト要因の特徴は、パネル前工程の設備投資がSTNやMIM(Metal-Insulator-Metal)パネルよりも膨大で、さらに、パネル後工程の部材費がSTNやMIMと同様に膨大であることが特徴である。マザーガラス基板の拡大は、パネル前工程の生産性改善の主要因であるが、歩留まりとプロセスの簡略化もまた効果が大きい。

一方、後工程の部材コストに目を移すと、カラーフィルタ基板、駆動IC用TCP(Tape Carrier Package)、及びバックライトのコスト占有率が大きい。カラーフィルタ基板についてはプロセスの合理化、TCPについては搭載ICの多ピン化、バックライトについては高輝度合理化設計による一層のコストダウンが期待される。

4. 三菱電機の取組

4.1 事業戦略

当社は旭硝子(株)と合弁で'91年にADI社を設立し、翌年ADI社本社工場がしゅん(竣)工し、PC用TFT-LCDモジュールの製造を開始した。さらに、'96年にはADI社泗水工場が竣工し、12型換算の投入ベース月産12万枚で稼働中で、本社工場と合わせて月産15万枚の生産能力を持っている。

当社のLCD開発のスタンスを示すと図3のようになる。LCDモジュールをヒューマンインタフェースのツールとしてとらえ、現在それを支える①性能、②品質・価格、③システム機能、④環境保全の四つの主要分野で開発を進めている。

この開発によって生まれる新製品を市場に送り、'96年度の売上は約300億円であるが、2000年にはモニター用途を加えて1,500億円の売上を目指している。

前記4分野のうち、性能に関しては、前章の将来製品技術課題に対応して新規開発を進めている。また、モニター対応としては、既に'97年

市場に投入した15.1型のモニターに加え、新規のIPSモードの開発を完了した。

4.2 品質・価格

LCDは価格低減によって市場を拡大する側面を持っているが、その際、常に高品質が前提である。前章に述べたコスト削減のための設備投資の重要課題であるマザーガラス基板の選択に対し、当社では中型のガラス基板(410mm×520mm)の採用で一つの解を提起した。これにより、当面のノートPCの主力サイズと予想される12.1型4枚取りを泗水工場で実現している。このライン構築に当たってあらかじめ定めた主なコンセプトは、①高い生産性と低コスト化の実現、②製品の変化に対応できる柔軟性と適応性の高いライン設計、③FAの最適化による高い品質安定性、④信頼性の高い設備とプロセスによる新規ラインの垂直立ち上げである。

プロセスのスリム化・シンプル化の観点では、チャンネルエッチプロセスと画素電極上層化の採用によってマスク枚数と生産工程数を削減し、生産能力拡大と品質安定を実現した。

4.3 環境保全

LCDは、その省電力性能から、資源を無駄遣いしない、環境にやさしいデバイスの代名詞になっている。さらに、生産工場を含めて考えると、省電力、リサイクル、廃液処理など、なお一段の改善を要する点もある。地球環境の品質保証の観点から、環境マネジメントシステムISO14001の'98年度導入を目指している。

デジタル機器において近年EMI(Electromagnetic Interference)の問題がクローズアップされてきているが、LCDの大画面化・高解像度化とともにその対策が困難になり始めている。これに対し、独自開発した三次元電磁場解析技術を基に、設計段階から電磁放射状態をチェックできるシミュレーション手法を導入して、耐EMI品質を強

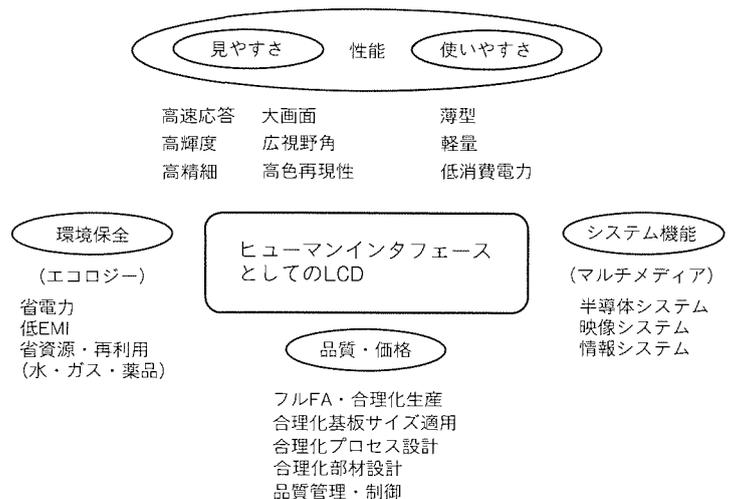


図3. 当社のTFT-LCD事業の取組

化している。

4.4 システム機能

システム機能の提案は、LCDが半導体、パネル、回路、バックライトの一体となったシステム製品であるという認識に基づく。当社では、基幹技術の一つである半導体技術をベースに、映像と情報を総合して、マルチメディア時代の情報機器の機能を先取りするLCDの提供を図っている。

したがって、市場の拡大が予想されるモニタにしても、単なるモニタでなく、映像、文字、図形、音声など形態を異にする情報を一元的に扱うマルチメディア機器としてとらえている。モニタでは、アナログRGBのビデオ信号をデジタルに変換するA-D変換やマルチスキャン機能によるCRTコンパチブルなインタフェースの実現が不可欠である。

このほか、低EMI高速伝送のためのLVDS(Low Voltage Differential Signaling)／パネルリンクなどのデータ伝送技術なども、機種によってバランスをとって導入する。

4.5 将来技術

PC用途も含めて、LCDの動画対応が要請されている。特に大画面で中間調を含む動画を表示させた場合、画像の尾を引く現象が顕著である。この課題には、LCDの応答

時間(~50ms)を半減させることが必要である。駆動方式の改良による表示の高速化も提案されているが、本質的には液晶表示モードに立ち戻った応答速度の改善が必要である。反強誘電性液晶材料は応答時間が1ms以下で注目される材料の一つとして、現在、要素技術開発を進めている。

前章にも述べたように、更なる大画面化・高解像度化の進展に伴って、TFT材料としての低温ポリシリコンの導入が不可欠となり、現状のドライバIC並みの回路駆動能力の実現を含めた低温ポリシリコンデバイス技術も重点開発課題として取り組んでいる。

5. むすび

TFT-LCDの市場動向、技術動向と、その中での三菱電機の戦略について述べた。

LCDはシステムデバイスであり、これから市場が拡大すると予想されるモニタにしても、映像、文字、図形、音声など形態を異にする情報を一元的に扱うマルチメディア機器としてとらえ、開発を進める必要があると考える。この観点から、動画対応、広視野角、高解像技術など画質改善につながる将来技術について注目していきたい。

泗水工場TFT-LCDラインの コンセプトと垂直立ち上げ

小河育夫* 園部幸夫*
三木 武* 村山慶一*
吉田和夫**

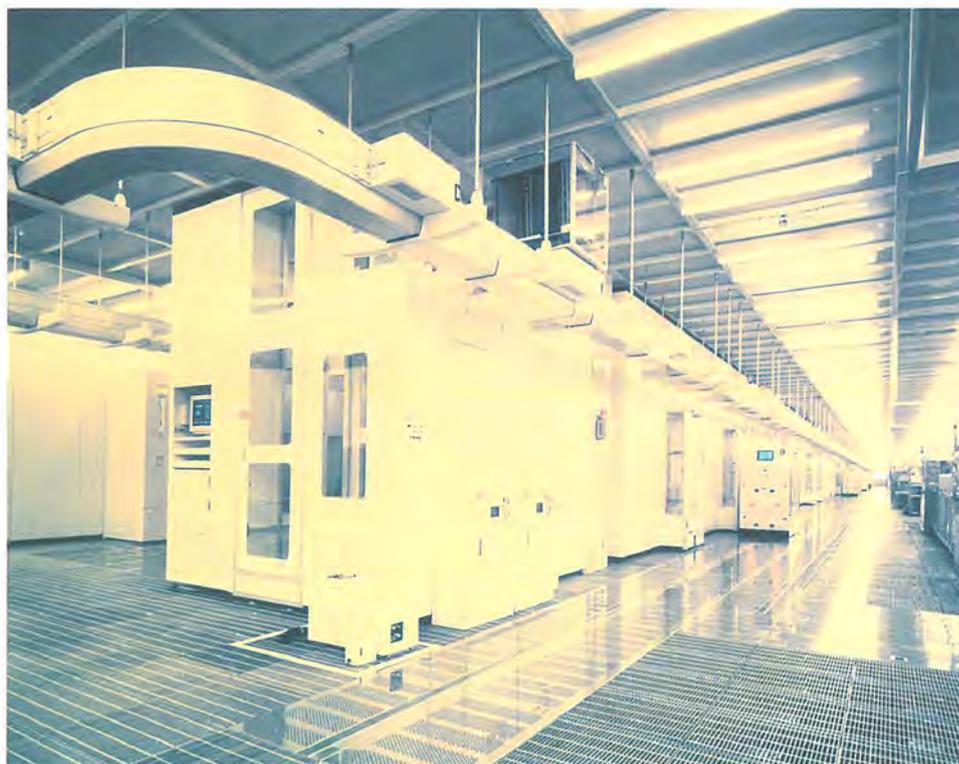
要 旨

TFT-LCD (Thin-Film Transistor-Liquid Crystal Display) のビジネス拡大のためには、高精細・広視野角・高開口率という技術革新に加え、最終的には他のLCDと同様、コスト低減を強力に推進する必要がある。(株)アドバンスト・ディスプレイ (ADI) 泗水工場は、この高性能・低コスト化によるLCD需要拡大のため、1996～1998年の市場の主流となる12.1型TFT-LCDを、最も効率良く最少の投資で生産できること、完全自動化で運営すること、また、装置搬入から量産開始まで3か月という垂直立ち上げを行うこ

とを目的に設計されたラインである。

これを実現するため、業界の主流である大型基板の採用をあえて見送り、その代わりに410mm×520mm基板で12.1型パネルを4面取りするために基板端部3.25mmまでパターンを形成するという技術課題に挑戦した。

本稿では、泗水工場の工場設計コンセプトと、基板端部ぎりぎりまでのパターン形成を可能にしたプロセス技術について述べる。



ADI社泗水工場 TFT アレー工程

フロー型ジョブショップ方式の完全自動化の導入によって、プロセスフローの変更に伴う装置のリプレース、増強に対する柔軟性・適応性の高いライン構成を実現した。完全自動化は、不良解析を容易にし、製品歩留りの安定と工期短縮に大きく貢献している。

1. ま え が き

TFT-LCDのビジネス拡大のためには、高精細・高開口率・広視野角等のパネル自体の付加価値を高めるといった技術革新に加え、最終的には、他のLCDと同様、コスト低減を強力に推進する必要がある。コスト低減に関しては、材料費の削減、部品点数の削減、プロセスの簡略化、歩留りの向上等の原価低減活動に加えて、ライン設計に際し二つの課題があることを忘れてはならない。一つは、TFT-LCDの製造ライン新設の過大な投資負担をどこまで低減できるか、もう一つは、初期投資を回収した後、更なる利益に結び付けるためにラインの寿命を可能な限り長く保てるようにライン設計を行う必要があるということである。具体的に言えば、製造装置も含めた工場をいかに安く建て、できるだけ早く立ち上げてフル生産を開始できるか、そして、市場ニーズに対応して、プロセス変更、生産装置の増強、リプレースが容易に行えるように検討しなければならない。

生産効率向上、ラインの長寿命化、及び今後市場の拡大が期待されているモニタとマルチメディア用パネルの生産を念頭に入れたラインを考えると、より大型のガラス基板が有利であるが、製造装置のコストアップは避けられず、また、ラインの立ち上げに時間がかかる可能性もあって単純にメリットは期待できない。市場ニーズの動向、大型化対応装置の技術成熟度、装置価格、生産開始のタイミング等をにらみながら、費用と技術難度のアップに見合う見返りがあるかどうかを慎重に勘案した上での基板サイズを選択が必要である。このような観点に立ち、ADI社泗水工場を紹介し、その工場コンセプトと技術課題について述べる。

2. 泗水工場の概要

2.1 泗水工場の工場設計コンセプト

泗水工場は、TFT-LCDの一貫生産工場として'95年春に建屋建設に着手し、'96年春から生産を開始した。ガラス基板サイズとして2.5期ラインの標準サイズ400mm×500mmより若干サイズの大きい業界ではユニークな410mm×520mmを採用し、現在ノートパソコン用パネルの主流である12.1型パネルの4面取りを実現した。

この工場の製造ラインを構築するに当たり、定めたコンセプトと目標は以下のとおりである。

(1) High Productivity/Low Cost

今後需要の伸びが期待されるモニタ用のパネルの生産も視野に入れながら、パソコン用パネルの主流となり、寿命が長いと考えられた12.1型のパネルが最も効率良く生産できることをターゲットとし、必要以上の大型基板サイズを選択せず、工場投資を最少に抑える。

(2) High Flexibility/Adaptability 及び 完全自動化

製品品質の安定のため、半導体工場に定着した生産系・情報系等の生産システムの完全自動化を導入する一方、工場の寿命を長く保つため、プロセスの変化に対応できる柔軟性・適応性の高いラインとする。

(3) Vertical Ramp Up

投資回収を速やかに実現するために、ライン立ち上げは生産設備搬入開始後3か月で完了させ、立ち上げから6か月でフル生産する。

このコンセプトの下に、基板サイズと想定プロセスを検討し、ライン設計を行った。

2.2 ガラス基板サイズの選択

当初、ガラス基板サイズとして400mm×500mm、450mm×550mm、550mm×650mmをベースとした3種を検討したが、最終的に410mm×520mmを採用した。

決定の理由は以下のとおりである。

(1) 工場設計コンセプトで述べたとおり、今後11.3~12.1型パネルが汎用的に使われる可能性が高く、12.1型パネル4面取り、及び15.1型パネルが2面取りできる最小のガラスサイズをベースとして投資効率を勘案し、450mm×550mmが最も望ましいサイズと考えた。

(2) しかしながら、上記450mm×550mmは大型基板導入を指向する業界の主流のサイズとして採用される見込みが薄くなり、装置価格が550mm×650mmクラスの大型装置と変わらない可能性が出た。

(3) 550mm×650mm対応の装置は成熟度が十分でなく、ライン立ち上げに際し多くの手直しが必要となり、立ち上げ期間が長期化すると予想された。

(4) 400mm×500mm対応装置をベースに改造を加えた場合の対応可能な最大基板サイズ410mm×520mmは12.1型4面取りの可能性があり、かつ装置の成熟度が高く、早期ライン立ち上げが可能である。また、図1に示すように、投資生産性も12.1~15.1型パネル生産に関しては550mm×650mm対応装置に比べて全くそん(遜)色がない。

ここで、投資生産性(TE)は、

$$TE = E_{EC} \times E_{TP} \times E_{NP} \times E_{BC}$$

で算出される値であり、 E_{EC} 、 E_{TP} 、 E_{NP} 、 E_{BC} はそれぞれ、

$$E_{EC} = \text{Equipment Cost}(410 \times 520) /$$

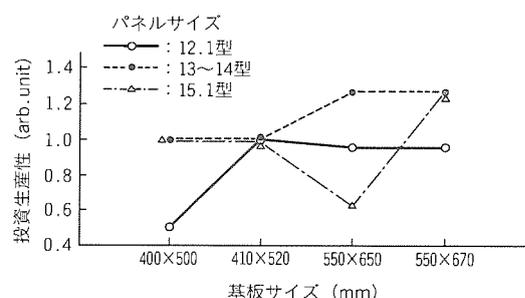


図1. 各基板サイズの投資生産性

Equipment Cost(Other Size)

$$E_{TP} = \text{Throughput(Other Size)} /$$

Throughput(410×520)

$$E_{NP} = \text{Number of Panels(Other Size)} /$$

Number of Panels(410×520)

$$E_{BC} = 1 - 0.25 \times [1 - \text{Foot Print(410×520)} /$$

Foot Print(Other Size)]

ただし、建屋コストは全投資の25%と仮定

で算出した値(410×520での値で規格化)を用いている。ただし、410mm×520mmのガラス基板サイズで12.1型のパネル4面取りを行う場合、基板端からの縁取り領域が狭くなるという問題がある。具体的に言えば、基板端部から3~4mmにおける成膜特性、写真製版・エッチングの加工精度の確保と欠陥の制御、及びパネル工程での空セル切断歩留り低下の防止を行わなければならない。410mm×520mm基板を採用して基板端部での加工精度向上という独自の技術課題を選択するか、550mm×650mmの大型基板を採用して他社と同様に装置のブラッシュアップに時間を費やすことを選択するかを判断に際し、後述のとおりこの点について十分検討した上で、410mm×520mm基板で12.1型のパネル4面取りは十分可能との結論を得た。

2.3 ライン構成

最新の半導体工場では従来から導入されている搬送の完全自動化も、TFT-LCD工場ではようやく一部取り入れられ始めところである。完全自動化のライン導入に対しては、投資回収の面、及び工場立ち上げに余分な労力と時間を要することから、実施が見送られることが多い。しかし、LCD工場では人手によるハンドリングが難しく、高い品質安定性を得るには完全自動化が必要と判断し、業界に先駆けて完全自動化に取り組んだ。

完全自動化のメリットは、

- (1) プロセス条件を決定すると安定した歩留りと品質が確保できる。特に、人体からの発じん(塵)やハンドリングによる発塵の影響を最少限にすることができる。
 - (2) 装置のQCデータ、稼働状態、また製品ロットのQCデータをリアルタイムで確認することができ、装置異常や製品異常がロスタイムなく確実に検出可能である。
 - (3) 工程管理が容易であり、プロセスの変更も確実に実施でき、複数の工程フローが混在しても作業ミスの発生がない。
- 等が挙げられるが、特に(1)の項目に関して

は、基板端部ぎりぎりまで使用している場合はほぼ必ず(須)の項目である。

図2に泗水工場の建屋の構成を示す。3階構成であり、2階はアレー工程のクリーンルーム、1階はそのリターン空間となっている。3階はパネル組立て、実装、モジュール組立て、検査等のラインである。アレー工程は、図3に示すように、写真製版、エッチング、洗浄、成膜、検査の各工程をモジュール化した。製造フローに沿って配置したフロー型ジョブショップ方式を採用することにより、プロセスフローの変更に伴う装置のリプレース、増強に対して柔軟性・適応性の高いライン構成となっている。また自動化については、製造装置をすべてオンライン制御とし、モジュール間搬送は6基のストッカー間をOHS(Over Head Shuttle)で、モジュール内搬送はAGV(Auto-Guided Vehicle)を用いて完全自動化した。また、各種薬液の給排等のユーティリティも、屋外のシステムと各装置をつないで、すべて自動化した。

図4に工場の完全自動化システムの概念図を示す。パネル組立て、実装、モジュール組立てのラインは複数のブロックに分割したインライン構成とした。ブロック内はコン

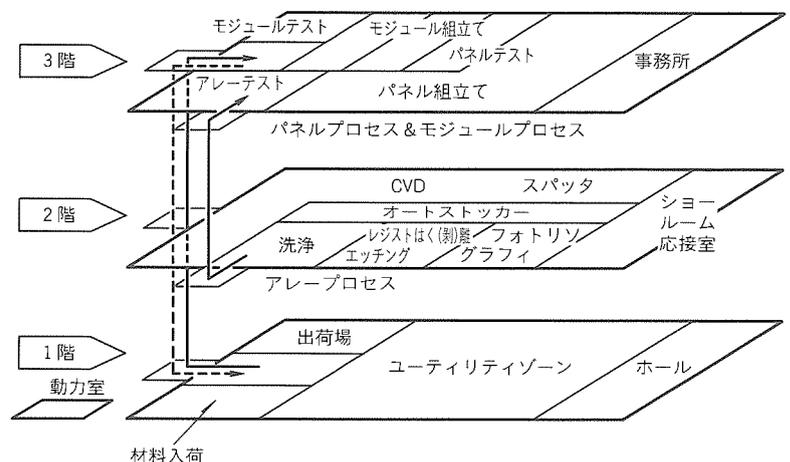


図2. 泗水工場の建屋の構成

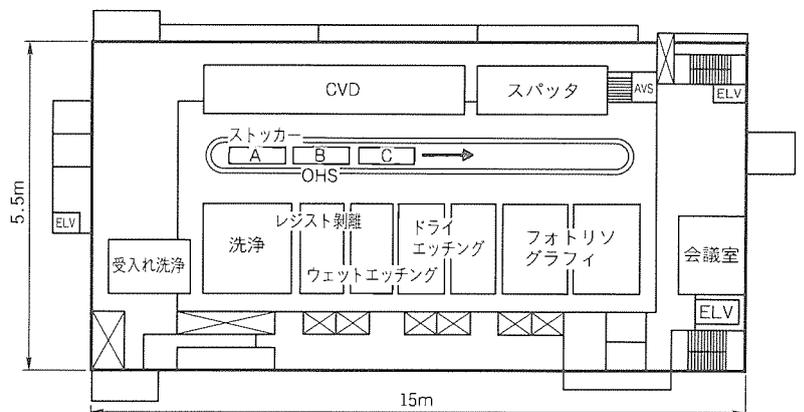


図3. 泗水工場のアレー工程装置レイアウト

ベヤ搬送，ブロック間はAGVを用い，モジュール工程の一部の手作業を除き自動化している。また，カラーフィルタ等の部材の供給も自動で行われる。

2.4 製造ラインの早期立ち上げ

半導体製造ライン，LCD製造ラインの立ち上げについて，いわゆる垂直立ち上げ(Vertical Ramp Up)が投資回収の面から近年特に重要視されるようになった。垂直立ち上げは生産能力の急しゅん(峻)な立ち上げ，すなわち立ち上げ開始からフル生産に至るまでの期間の短縮と歩留りの急峻な立ち上げの両方を意味する。

泗水工場では，前述した12.1型パネル4面取りを始めとして，新仕様の装置の導入，新完全自動化システムの導入等，垂直立ち上げには不利な不確定要素が幾つかあった。そのため，早期立ち上げ方針として，問題点の先読み/先取りと，これらに対する対策の先手打ちを掲げて実行した。一例を挙げると，装置設計，製作過程の要所要所で問題点の有無を調べ，工場に搬入する前に改善する方式の事前活動の実施が挙げられる。この事前活動で改善した件数，搬入後の改善件数を図5に示す。立ち上げは，結果的には，当初に掲げたライン立ち上げ目標を達成することができた。

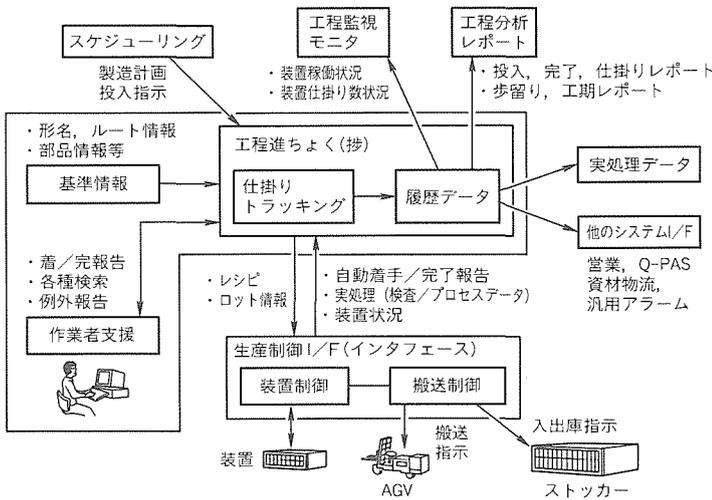


図4. 泗水工場の完全自動化システムの概念図

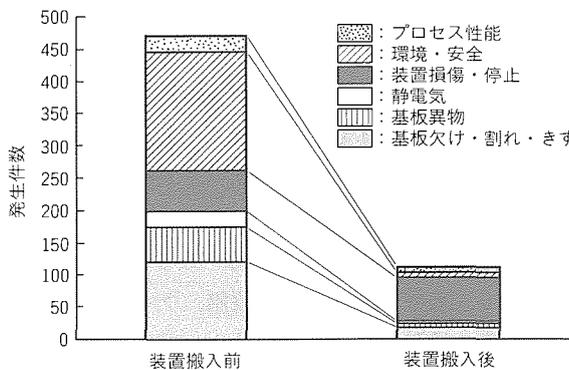


図5. 生産装置搬入前後の改善件数比較

図6に生産開始時点からの生産能力推移(投入ベース)，図7にアレー工程完了時のシート合格率(基板生存率)を示す。

3. 基板端部での加工精度の確保

前述したように，当初示された工場設計のコンセプトを実現するか否かのかぎ(鍵)は，410mm×520mmの基板において，歩留りも加味した上で，12.1型パネルが4面取れるか否かにかかっていた。面付けをいかに細工しても，アレー工程・パネル工程共に，基板端部3～4mmまでの加工技術と静電気防止技術が必須であることは明らかである。すなわち，アレー工程においては，成膜時の膜厚・膜質均一性の確保，写真製版・エッチング時の加工寸法の確保に加え，基板端部でのパターン欠陥対策，静電気対策が必要となる。パネル工程においては，静電気対策に加え，ガラス基板の狭幅切断が重要な技術課題となる。今回，以下に述べる検討実験の結果，最終的には図8に示す面取りを実用化した。

本稿ではアレー工程の基板端部加工について述べることにし，アレー工程～パネル工程における静電気対策とセル工程におけるガラス基板の狭幅切断等については後続の論文に譲る。

3.1 成膜加工精度の確保

アレー工程で使用している成膜工程はCVD (Chemical Vapor Deposition)とスパッタである。CVD装置に関しては，Isothermal(ホットウォー



図6. 泗水工場の投入ロット数推移

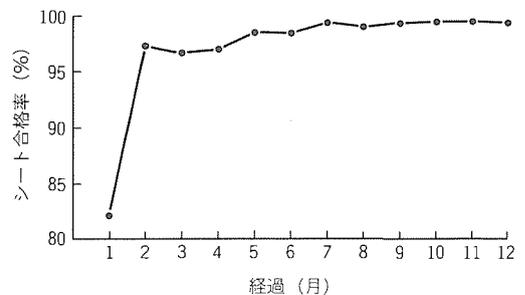


図7. 泗水工場のアレー工程完了時のシート合格率(基板生存率)の推移

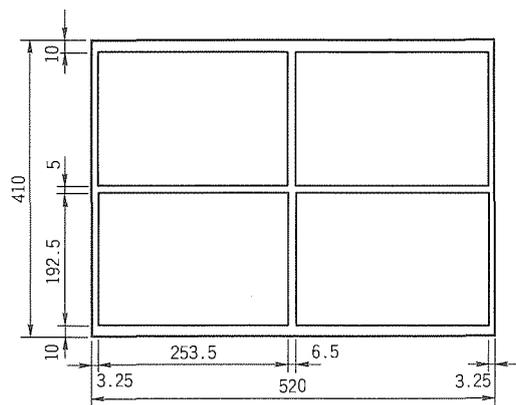


図8. 410mm×520mm基板における12.1型SVGA 4面取り

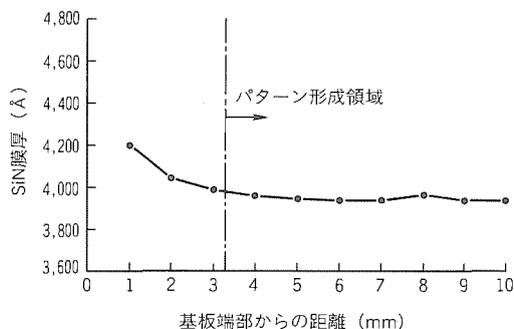


図9. CVD装置の基板端部の膜厚分布

ル)型の枚様式の装置を導入することにより、ガラス基板端部ぎりぎりまでの良質で欠陥の少ないCVD膜を得ることができた。セルフクリーニング機構を備えているため、成膜チャンバ内での発塵が少なく、後述する基板端部での欠陥の増加を抑えることが可能である。図9に基板端部での膜厚分布を示す。

メタルスパッタ装置においては、セルフクリーニングの機構を導入することは原理的に困難であり、したがって、不必要な場所への成膜を避けるためにマスク材を使用するのが一般的である。このマスク材はガラス基板の周囲を覆うように配置されており、スパッタされた成膜材が基板を越えてサセプタ等の構造物に付着するのを防止するが、他方、基板最端部への成膜を阻害する障害物となる。このマスク材の配置の方法は経験的に決められており、真空ロボットの搬送精度を加味して、一般的には基板端部5mm程度は膜が付かないように設定される。今回、基板端部3mmまでの成膜保証を得るため、基板搬送時のロボット位置精度の対策に加え、このマスク材と基板との距離、オーバーラップ量をパラメータとして基板端部の膜付き状態とサセプタの汚れ状態を詳細に観察した結果、図10に示す膜厚分布を得るに至った。

3.2 基板端部でのパターン加工精度

パターン加工で最も重要な技術は、写真製版でのレジス

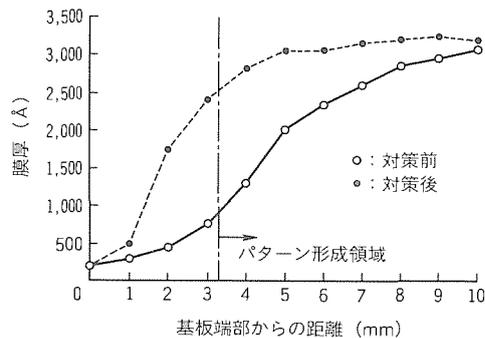


図10. スパッタ装置の基板端部の膜厚分布

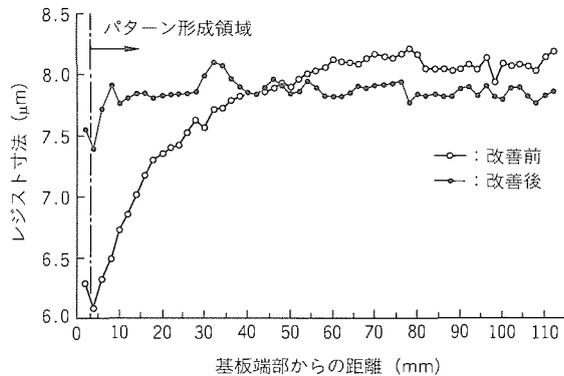


図11. レジスト寸法の基板端部の分布

トパターン寸法制御性の確保であった。一般に知られるように、基板の最端部ではエッジリンス時のレジストの局所的な盛り上がり、基板の反りによるベーク温度均一性不良、下地の反射率の低下(膜厚低下)等の寸法変動要因が多数存在している。今回、このような基板端部でレジスト寸法変動要因を一つ一つリストアップして個別に対策を実施した。特に、エッジリンス時の基板端部でのレジストの盛り上がりに対しては、エッジリンス中に基板表面に余分なシンナーが回り込まないように装置の改造を実施した。また、基板の反りが小さくなるよう、ストレスの小さな成膜条件を採用するとともに、ベーク温度の最適化を図り、基板の反りによるベーク温度の不均一性を極力抑えるようにした。この結果、最終的に図11に示す基板端部における寸法精度の改善を得るに至った。

3.3 ガラス基板端部近傍の欠陥制御

基板端部近傍の欠陥密度コントロールの良し悪しがアレー歩留りに大きく影響することはよく知られている。図12は2期ライン(自動化は未実施)で調べた基板端部からの距離と欠陥密度の関係を示すデータである。欠陥は基板端部に向けて指数関数的に増加する傾向があることが分かる。これについて、装置仕様を決める段階、プロセス条件出しの段階、量産の段階に分けて系統的かつ綿密に対策を実施した。完全自動化した効果も含め、従来ラインより更に高い歩留りが得られた。図13にアレー検査の歩留りの推移を

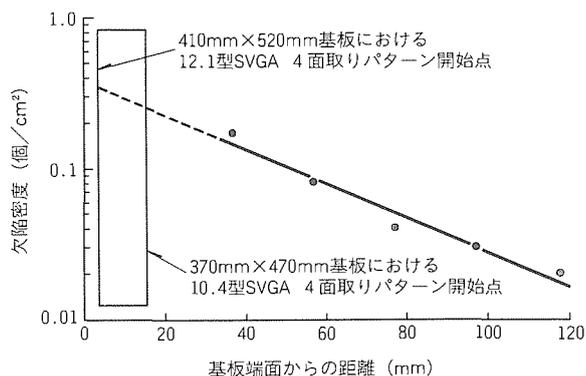


図12. 2期ラインにおける欠陥密度の分布

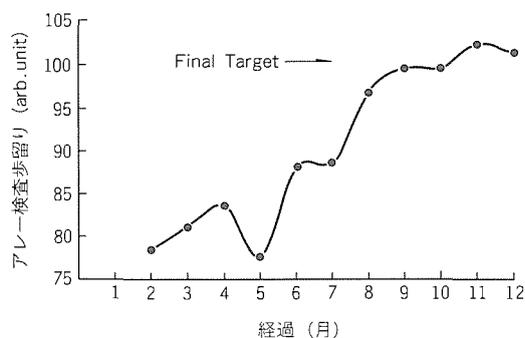


図13. 泗水工場のアレー検査歩留り推移

示す。また、基板端部での欠陥の一例を図14に示す。これは、立ち上げ初期に見られたトランジスタのチャンネル部のショートによる点欠陥の分布を示すものである。同時期に全く同じプロセスで処理された11.3型 SVGA (Super Video Graphics Array) と12.1型 SVGA (共に4面取り) の歩留り差の原因調査の段階で明らかとなった不良の一例である。各基板単体では不鮮明なこの不良の面内分布を13ロット260枚分重ねて表示したことで、この不良が基板端部に集中していることが明らかとなった。この傾向は、ドライエッチのエッチレートと面内分布と一致しており、対策としてエッチレートと面内均一性の向上(特に基板端部)とエッチング時間の延長を実施した。

4. むすび

(株)アドバンスト・ディスプレイ泗水工場が本格的な量産を開始して1年余りが経過した。これまでのところ、当初の計画どおり12.1型SVGAをフル生産している状態であり、昨年秋から15.1型XGA (Extended Video Graphics Array) の量産も加わってきた。現在は、更に高い生産性を目指して生産革新活動を展開中である。今後の市場動向・製品展開を見極めるまで確かなことは言えないが、これまでのところ、今回の基板サイズの選択は一つの解であったと確信している。単純に“大きいことは良いことだ”的な発想ではなく、生産品目、大型化対応の装置技術成熟度、

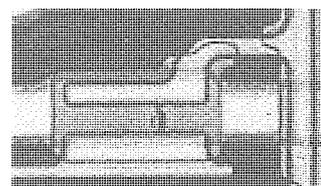
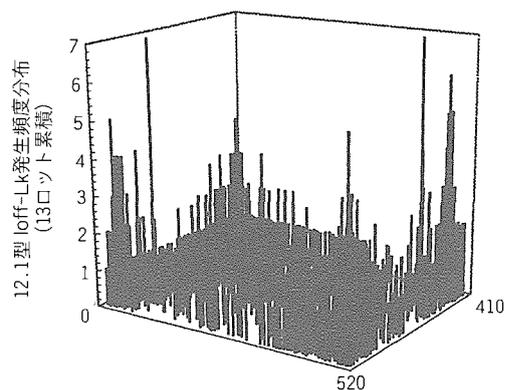


図14. トランジスタチャンネル部ショート不良の基板面内分布

装置価格、生産開始のタイミング等をにらみながら、費用と技術難度のアップに見合う見返りがどの程度かを慎重に計算した上での冷静な選択が今後も必要である。

完全自動化の導入は賛否の議論が絶えない課題である。工場投資額を抑えるという観点から見れば完全自動化のコンセプトは真っ先に削除される項目であるが、泗水工場の立ち上げを通じてその必要性の認識を新たにしている。ハンドリングによる異物付着やきず、工程での基板脱落率の大幅な減少のみならず、不良解析を容易にさせ、製品の歩留りの安定、工期の短縮に大きく貢献している。レシピの変更やプロセスフローの変更も容易に行え、人為的なミスはほぼ皆無となった。自動化の立ち上がり以降、不良解析のスピードが格段に上がったことは特筆すべきことである。問題の投資増に対しては、LCDラインの寿命が半導体のそれと比べて長いこと、すなわち、プロセス変更等による装置のリプレースはあるにせよ、半導体工場のように世代交代に伴うクリーンルームの高性能化の必要性が少ないことから、ラインの寿命が比較的長く保てる利点を考慮して判断すべきである。

今回の泗水工場の立ち上げにおいては、従来のLCD開発技術者に加えて、半導体開発・量産経験者、装置設計者を多数投入した。LCD製造装置の完成度は今日の半導体製造装置のそれとは必ずしも同レベルとは言えない。所望のスループット、稼働率、発塵レベルを得るためにユーザーである我々も、プロセスエンジニアのみならず、機械設計者もライン立ち上げ要員に加え、さらに解決すべき技術課題を明確にして、装置メーカーと一緒に多くの対策を実施した。今後、基板サイズが大型化するに際し、この傾向はますます強くなると予測する。

泗水工場TFT-LCDラインでの 静電気制御と狭幅ガラス切断技術

大石貴之* 佐藤雄一郎*
八木俊憲** 森井康裕†
春名一志***

要旨

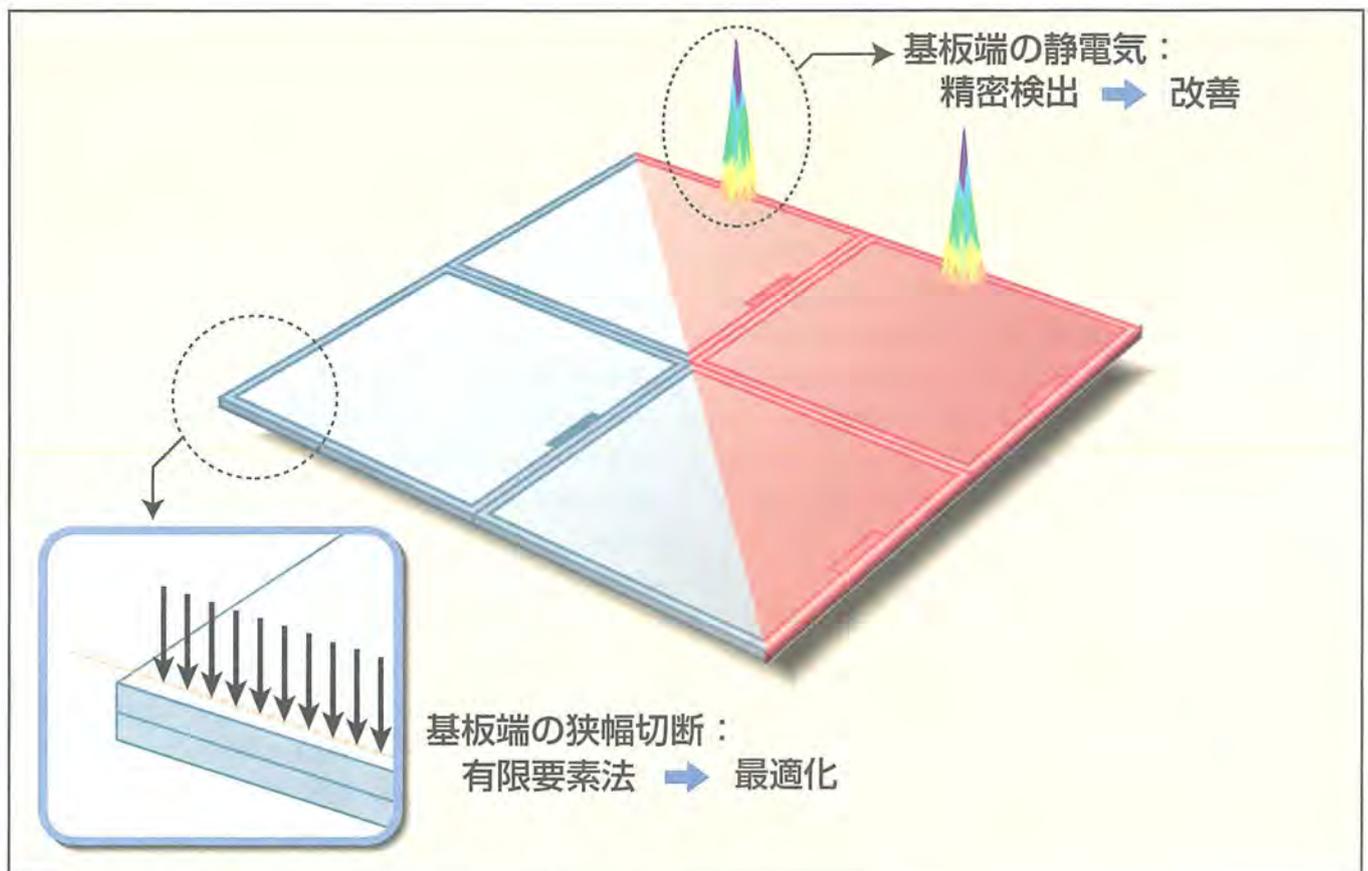
TFT-LCD製造工程では、その生産性の問題から、限られた大きさのガラス基板からできるだけ多くのパネルを取ることが要求される。(株)アドバンスト・ディスプレイ(ADI社)泗水工場のTFT-LCDラインでは、410mm×520mmのガラス基板から12.1型パネルの4面取りを行う。これを実現するに当たって、次のような問題があった。

- ガラス基板最端部まで表示エリアとして使用するために、ガラス基板最端部の、しかも局所的な静電気も無視できない。
- ガラス基板から各パネルサイズへの分離工程では、基板端及び狭いガラス幅での切断となるため、切断制御が困難になる。

これらの問題をクリアするために、次のような手段を採った。

- ガラス基板に生じた静電気を精密に検出する。
- 検出された静電気の発生原因の特定化と改善を迅速に行う。
- 切断方式に対して有限要素法(Finite Element Method: FEM)を用いた数値解析モデルを構築する。
- モデルに基づいて、狭幅ガラス切断条件の最適化を短期間、低コストで行う。

これらを実現できたことが、泗水工場の早期立ち上げの重要なかぎ(鍵)となった。



基板端に関する技術的課題

基板最端部の局所的な静電気まで精密に検出することによって、迅速かつ高度な静電気対策が可能となった。また、有限要素法を用いた数値解析モデルの構築により、狭幅切断条件の最適化が短期間でできるようになった。

1. ま え が き

410mm×520mmの基板における12.1型パネルの4面取りの可否は、この特集の別稿で述べているアレー工程における基板端部での加工精度の確保に加え、アレー工程～パネル工程における静電気の制御、及び液晶パネル製造工程における狭幅ガラス切断技術にかかっていた。

静電気対策の鍵は、基板全体の帯電量の検出のみならず、局所的な帯電をいかにして感度良く検出し、これを抑えるかである。泗水工場では、基板に発生した静電気を基板最端部まで含めた全面にわたって検出する二次元静電気マッピングシステムを試作し、これを測定ツールとしてライン立ち上げ段階から各製造装置の静電気対策を展開した。

液晶パネル製造工程においては、4面一括でアレー基板とカラーフィルタを所望の間隔で張り合わせた後、液晶注入前に、各セルに分離させる切断工程がある。切断間隔が狭くなると切断の制御が困難になることは容易に想像できることであるが、従来経験的・実験的に求められてきた切断条件に対してFEMを用いた数値解析モデルを構築し、数値的にプロセス条件を評価することを試みた。この結果、狭幅切断時のスクライブブレイク条件を効率的に見出すことに成功し、パネル工程での垂直立ち上げを実現した。

本稿では、アレー工程～パネル工程に展開した静電気対策の手法とその結果、及びパネル工程での最大の技術課題であった狭幅ガラス切断技術について述べる。

2. 静電気対策

2.1 静電気対策の方針

通常、静電気を測定する場合、電界強度検出器を用いて電位測定を行うのが一般的であるが、その場合二つのスタンスがある。一つは、静電気をその現象である“電位”としてとらえ、何V発生しているかを測定する方法である。もう一つは、静電気をその実態である“電荷”としてとらえ、ガラス基板面内のどこにどういふ電荷が蓄積しているかを

測定する方法である。我々は、静電気に対する根本的な対策指針を得ることを優先して、後者の方法を採用した。

ガラス基板の帯電を考える際、基板全体が帯電する場合と、局所的に帯電する場合に大別することができる。帯電がガラス基板全体にわたった場合、発生した総電荷量は大きく、それに応じてガラス基板全体の電位が上昇し、例えば外部の基板センサとの局所的な静電気放電等を通して不良が発生する可能性がある。一方、帯電が局所的であった場合、その面積はガラス基板に比べればわずかで、電荷量は小さい。しかし、局所的であるがゆえにガラス基板の表面に沿面電界を発生させ、その電界強度によっては素子の電極間で放電が発生し、素子が破壊される可能性もある。したがって、局所的帯電ではあっても、その発生を検出し、抑制することが重要である。泗水工場では、静電気が検出された場合、それがたとえ局所的なものであっても、対策を施すという方針で装置立ち上げを実施した。

2.2 静電気マッピングシステム

静電気を“電荷”としてとらえて測定を行うためには、ガラス基板と接地面間の静電容量(距離)が均一に確定された状態で測定する必要がある。そこで、図1に示したような静電気マッピングシステムを試作した。このシステムでは、金属製ステージに一定の厚さの絶縁スペーサを設け、その上にガラス基板を置いて測定するように構成している。

また、電界強度検出用プローブを等間隔に複数個配置し、これをガラス基板面内でX-Y方向に走査することで、ガラス基板全体の面内分布を、局所的な帯電も逃さずに、詳細に測定することができるようにした。

2.3 静電気対策の実例

ある製造装置でガラス基板を処理した後、静電気を測定すると、図2に示すような結果が得られた。ガラス基板周辺部4か所に局所的な帯電が発生していることが容易に分かる。

帯電の位置と装置の構造を照らし合わせた結果、製造装



図1. 静電気マッピングシステム

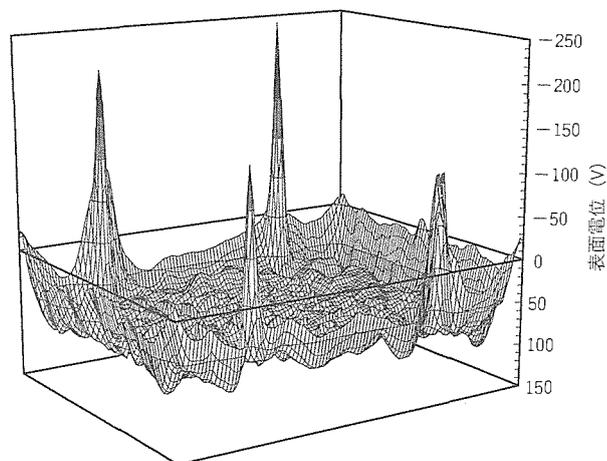


図2. 製造装置によるガラス基板の帯電

置の中でこの帯電に相当する位置に部材が存在することが判明し、その部材とガラス基板とが接触することによって静電気が発生していることが分かった。そこで、その部材に静電対策を施すことで、図3に示すように、対策前に見られた局所的な帯電の発生が抑制できることを確認した。

また、インプロセス中のガラス基板を取り出して静電気を測定すると、ガラス基板短辺側に帯電が見られることが分かった。その帯電の位置と製造ラインでのガラス基板との接触状況から、この帯電の原因は搬送ローラであることが判明した。そこで、片側のローラにのみ静電気対策を施して、その効果を評価した。結果を図4に示す。未対策のローラでは引き続き帯電が見られるが、静電気対策を施したローラでは帯電は見られないことが分かる。この対策を全面的に展開することによって、搬送ローラによる帯電を抑えることができた。

以上のように、基板全面の静電気を電荷に則した形で詳細に測定することができるようになったため、発生要因の特定と対策実施が迅速に行えるようになった。

2.4 イオナイザ依存型からの脱却

従来のように静電気の詳細な把握が不可能な場合、その発生要因の特定が困難で、静電気対策としては“取りあえずイオナイザを付ける”といった、いわば“イオナイザ依存型”になりがちである。また、それゆえに、必要のないイオナイザも多数存在することになる。こういった状況では、不要なものも含めて多数のイオナイザを管理しなければならず、これに手落ちがあると、ごみの発生源となったり、バランスの崩れたイオナイザにより、逆に基板を帯電させるという問題が生じる可能性がある。

泗水工場では、ガラス基板に発生する静電気を詳細に把握することが可能となったため、必要なイオナイザと不要なイオナイザを区別でき、不要なイオナイザは取り除くことができた。また、静電気を電荷としてとらえて、その発生自体を抑える対策を各製造装置に対して展開することによ

り、必要であったイオナイザも不要となり、使用台数を大幅に低減させることができた。その結果、管理の簡素化に加えて、発じん(塵)源の低減が実現できた。

3. ガラス狭幅切断技術

ガラス切断工程では、パネル間に亀裂(スクライブ)を入れ、裏面をたたいて切断(ブレイク)する“スクライブブレイク方式”が採用されている。スクライブブレイク方式は、水や熱を用いないため、ダストの発生が少なく製品への汚染が少ない優れた方法であるが、スクライブ間隔が狭くなると、切断の制御が困難になるという問題がある。すなわち、通常のパネル切断においてはパネルの周囲を囲むように複数のスクライブが存在するが、パネルの大型化により、各スクライブ間隔が狭くなると、ブレイク時に隣接するスクライブ部に異常な方向への亀裂が生じるという不良が発生する。しかし、スクライブブレイク方式のプロセス条件は経験的に求められており、その限界や最適な条件が明確ではなかった。切断性の評価には膨大な実験数を要するため、最適条件を実験的に求めるのは不可能である。そこで、FEMを用いた数値解析モデルを構築し、数値実験的にプロセス条件を評価することを試みた。スクライブブレイク方式に対する数値解析手法が確立すれば、実験数を削減できるだけでなく、限界や最適条件の明確化が低コストかつ短期間に行える。

3.1 解析モデル

ブレイク時のガラス亀裂の進展を平面問題として考えた場合、亀裂が互いに離れるように進展する開口型と、面内にずれるように進展する面内せん断型の二つのモードの合成によって表すことができる。すなわち、亀裂進展性の評価は、FEM応力解析から得られる亀裂表面上の節点変位から求めた各スクライブ先端の応力拡大係数(Stress Intensity Factor)⁽¹⁾によって行うことができると考えられ

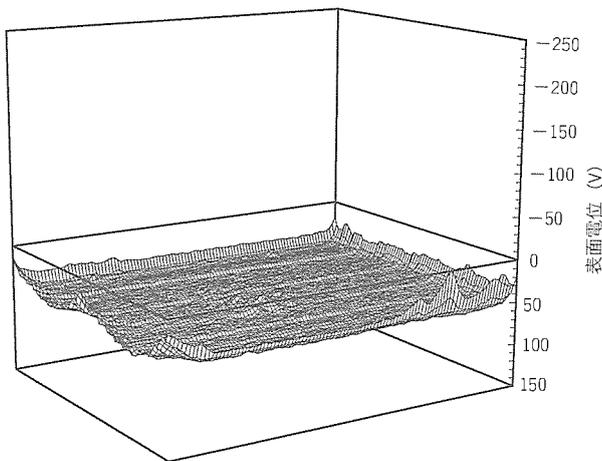


図3. 対策後のガラス基板電位

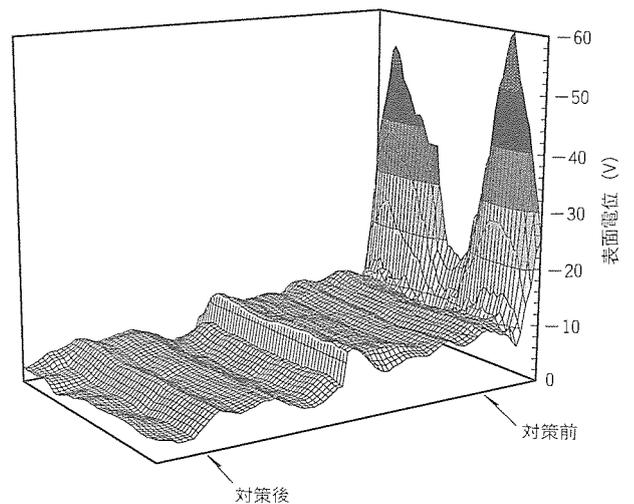


図4. 搬送ローラによる帯電と対策の効果

る。したがって、ここでは開口型(モード I)及び面内せん断型(モード II)に対する応力拡大係数(それぞれ K_I , K_{II} とする。)を算出することを目的とした。

図5に解析モデルの形状と境界条件を示す。平面ひずみ要素を用い、4面取り中央切断部をモデル化した。スクライプは深さ0.1mmの亀裂とし、ブレーク位置にはシリンダ圧力から計算される荷重を集中荷重として与えた。面積比約10%の割合で存在するスペーサビーズは、等価剛性を与えたはり(梁)要素でモデル化した。シール材中のビーズの影響は、複合則(Law of Mixture)⁽²⁾によって等価弾性率を算出し、材料定数として与えた。メインシールの位置はパネルサイズで決定されるため一定とし、切断工程における形状因子として、スクライプ間隔、荷重位置、ダミーシール位置に注目した(それぞれ a , b , c とした。)。最初に b , c を一定とし、 a を3mmとして±1mmの範囲で変化させた場合の解析結果と実験結果の比較により、モデルの妥当性を評価した。実験において、 $a+1$ mmではスクライプ1における良好な切断が可能であるが、 a 及び、 $a-1$ mmでは隣接するスクライプ2側に異常な方向への亀裂が生じ、スクライプ1側で切断できない不良が発生することが確認された。

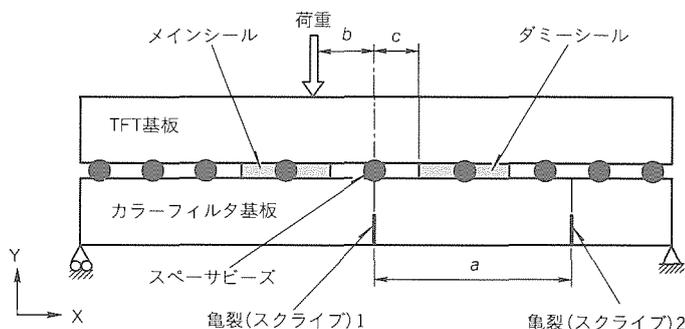
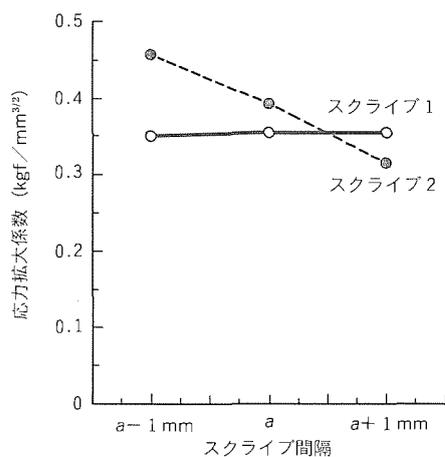
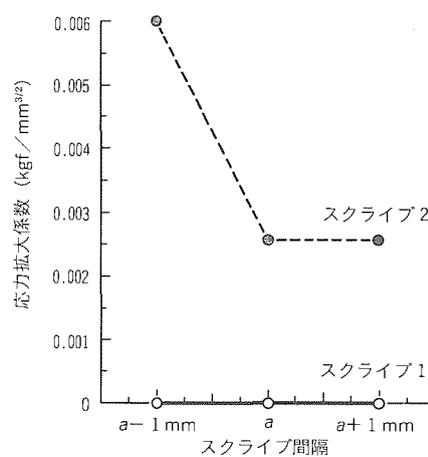


図5. ガラス切断解析モデルの形状と境界条件



(a) モード I



(b) モード II

図6. スクライプ間隔とモード I 及びモード II における応力拡大係数の関係 ($a=3$ mm)

図6にスクライプ間隔と K_I , K_{II} の関係を示す。 $a+1$ mmの場合、スクライプ1側の K_I の方が高くなっている。応力拡大係数は亀裂先端部の応力場の厳しさを表すため、スクライプ1側で亀裂が進展すると考えられる。 a 及び $a-1$ mmではスクライプ2側の K_I の方が高くなっており、スクライプ2側で亀裂が進展すると考えられる。一方、 K_{II} の値はスクライプ1側でほぼ0であるが、スクライプ2側ではスクライプ間隔が狭くなるほど高くなっている。したがって、スクライプ2側で開口型と面内せん断型の混合モードによる亀裂が生じると考えられる。スクライプブレーク方式で良好な切断を期待するには純粋な開口型の亀裂を生じさせる必要があるため、 a 及び $a-1$ mmではスクライプ2側で異常な方向への亀裂が生じると予想される。このことは前述の実験結果と一致しており、解析モデル及び応力拡大係数を評価パラメータとする評価方法が妥当であると判断される。また図から、このプロセス条件における切断可能なスクライプ間隔の限界は、 $a+0.5$ mmであることも併せて分かる。

3.2 切断工程における各因子の影響

解析モデルの妥当性が確認できたため、このモデルを用いて荷重位置 b とダミーシール位置 c を変更した場合の応力拡大係数の変化を求めた。スクライプ間隔 a は一定とした。図7に b , c と K_I の関係を示す。荷重位置 b に注目すると、荷重位置をメインシール側にオフセットした方がスクライプ2側の K_I が低くなり、スクライプ1側で切断しやすくなることが分かる。これは、荷重位置をスクライプ2から離すことにより、スクライプ2近傍の変形が小さくなるためと考えられる。ダミーシール位置 c に注目すると、スクライプ2側へダミーシールをオフセットすることも、スクライプ2側の K_I を低減させることに効果があることが分かる。スク

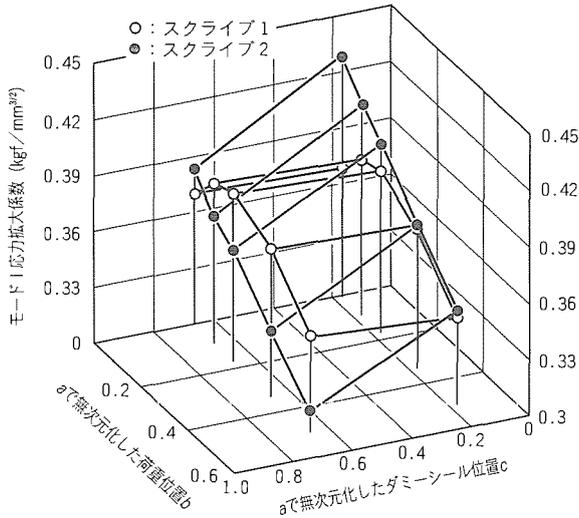


図7. 荷重位置及びタミーシール位置による
応力拡大係数の変化

ライブ裏面に負荷された荷重の基板のスクライプ側への伝達は、主にシール材によって行われると考えられるため、スクライプ2近傍の変形に影響を及ぼすダミーシールを荷重位置から離すことによってスクライプ2近傍の変形を小さくできると考えられる。

4. むすび

(1) 静電気マッピングシステムを測定ツールとすることによって高度な静電気対策が可能となり、その結果、静電的に厳しい状況においても、それに対応し得る対策を施すことができた。

(2) スクライブブレイク方式を対象とした有限要素モデルを構築し、解析結果から得られる応力拡大係数を評価パラメータとしてスクライブ間隔の影響を検討した。その結果、解析結果が実験で生じている現象とよく一致し、解析手法の妥当性を確認できた。また、あるプロセス条件に対する限界のスクライブ間隔を明確にできることも分かった。

(3) スクライブ2側で異常な亀裂が進展するという不良を減少させる方針として、次のことが明らかとなった。

- ブレイクの荷重をメインシール側に設定する。
- ダミーシールを可能な限りスクライプ2に位置させたシールパターンとする。

参考文献

- (1) 矢川元基 編：破壊力学，培風館，14（1990）
- (2) 林 毅 編：複合材料工学，日科技連出版社，38（1971）

ノート型パソコンシステムの低EMI化技術

御福英史*
田邊信二**

要旨

電子機器の市場投入の際には、EMI (Electromagnetic Interference) の規格値を満足する必要がある。液晶平面ディスプレイ (Liquid Crystal Display : LCD) はノートブック型のパソコン (PC) に搭載されるデバイスの中で電磁放射の大きいものの一つであり、設計時から綿密な対策が要求される。従来、回路基板レベルでの対策が行われてきたが、LCDの構造自体もまたEMIに影響することが経験的に知られている。独自に開発した電磁場解析シミュレータを用いて以下の現象の視覚化と実測を行った。

(1) 回路基板の搭載位置と放射レベルとの関係

LCDを源とする不要エネルギーは、LCDの回路基板だけでなく、PCシステム全体をアンテナとして外部に放射する。回路基板をLCDの下側に設置した場合には、上辺設置に比べて電磁界の揺れが抑制され、放射量

が減少する。

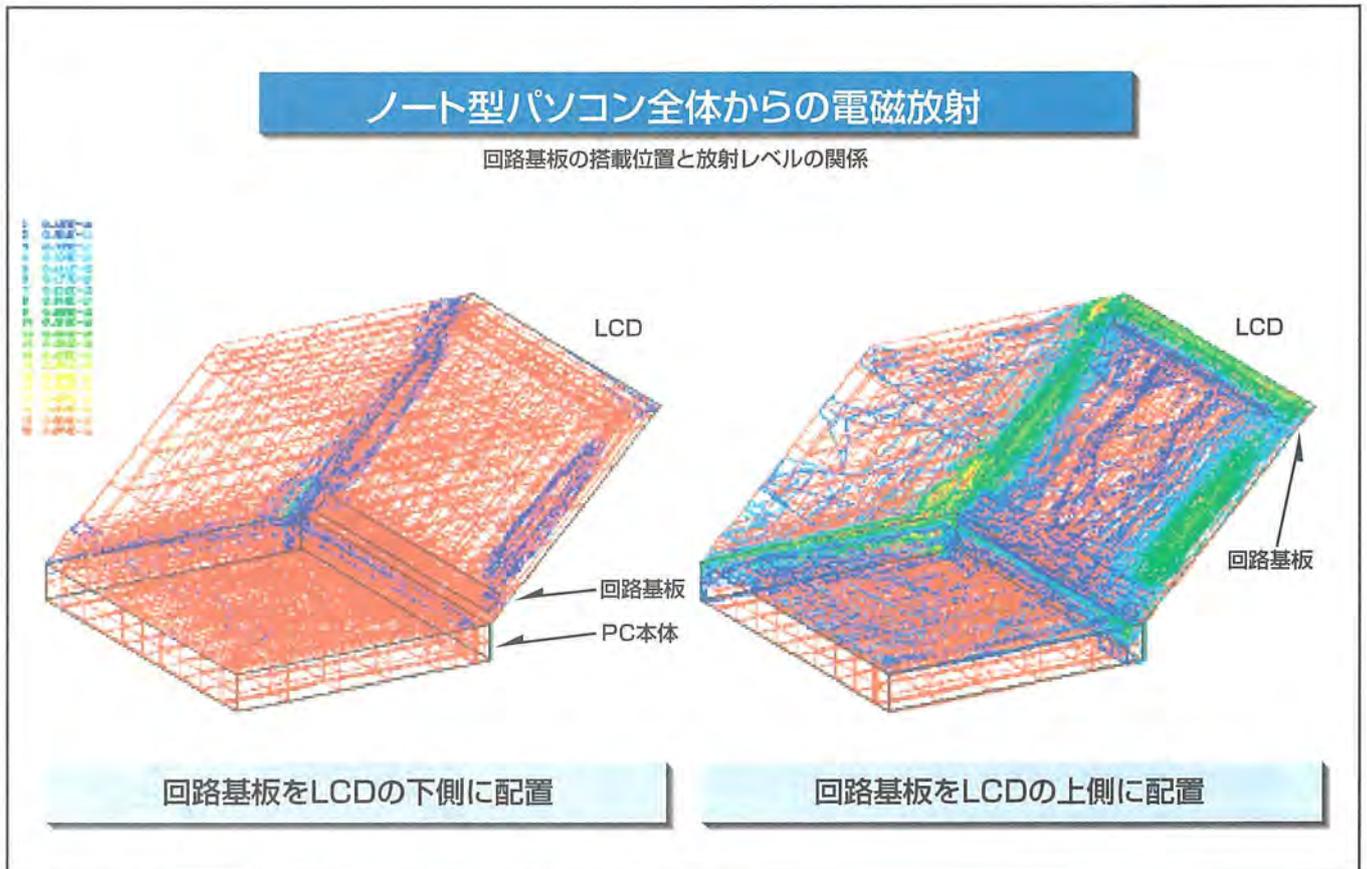
(2) 回路基板のグランドノイズ

高周波電流は回路基板の端部に集中する。これらの電流を外部に放射しないようにするには、適切な位置にフレームグランド (FG) を設置すればよい。

(3) PC-LCD接続ケーブルからの放射

ケーブルの線路構造は放射量に影響する。安定な電位参照面を持つ2層マイクロストリップ構造は、単層構造線路よりも放射量が減少する。

計算機科学の進歩に伴い、システム全体を対象とする電磁場解析が可能になっている。これら解析により、LCDの構造自体がEMIに影響することが明らかになった。従来の回路基板レベルの対策に加えて、機構など設計の早い段階からEMIの対策を盛り込むことが可能になりつつある。



ノート型パソコンにおける回路基板の搭載位置と電磁放射の関係

ノート型パソコンでは、LCDの金属フレームとパソコンの金属きょう(筐)体が一種の“アンテナ”となる電磁放射が問題となる。この場合、回路基板は一種の“ノイズ給電”として動作をするため、その搭載位置とノイズ放射レベルには深い関係がある。

1. ま え が き

薄膜トランジスタ (Thin Film Transistor : TFT) で各液晶画素を駆動するLCDは大面積化と高画質化が進み、価格が近年低下したとあいまって、いわゆるノート型PCの画像表示装置として主流になっている。画像を表示するためには高速のデジタル処理を必要とするため、多かれ少なかれ信号の持つ高周波成分は不要ふく(輻)射となり外部に放射される。

不要電波を防止する目的で規制値(許容値)が定められている。ほとんどすべての規格は、CISPR(国際無線障害特別委員会)が策定したCISPR22(第2版)に準拠するか又は基本としている。CISPR22はいわば電磁放射に対しての国際パスポートであり、機器の製造者にとってEMIに関する規格・規制のクリアは、製品を各国の市場に投入できるかどうかの死活問題となっている。

近年の計算機科学とハードウェアの進歩により、電磁放射の現象を三次元的にシミュレーションできるようになっている。筆者らは独自に開発したシミュレータを用いて回路基板内部の電流密度やLCD自体の構造と放射強度の関連を解析し、設計に役立てている。後者は特に新しい試みである。

本稿では、三菱電機(株)先端技術総合研究所と(株)CRC総合研究所が共同開発した有限要素法による三次元電磁場シミュレータ(商品名:MAGNA/EMI)を用いて解析した放射ノイズを低減するLCDの構造等を、実測結果を交えて述べる。

2. 有限要素法電磁場解析

2.1 LCDにおける電磁放射の特徴

LCDにおけるEMIの特徴としては次のことが挙げられる。

- (1) PCシステム全体の物理寸法がCISPR22に対して対策困難な周波数領域(200~300MHz)の電磁波の半波長に一致し、この領域で共振現象を生じやすい。
- (2) LCDの狭額縁化が進み回路基板に対して許される面積が小さくなった結果として、回路基板の給電インピーダンスが高くなり、半導体デバイスの高速スイッチングノイズがコモンモードとして放射しやすい。
- (3) LCDへの電源と信号はPC経由で供給されるため、PC内部の機器に比べて給電が不安定であり、かつPC-LCD間の接続用ケーブルが放射アンテナとなる。

これらの現象の解析には、単に回路基板上の伝送線路としてだけでなく、①回路基板、ケーブル、きょう(筐)体一体のシステムとしての電磁放射が考慮できること、②電源及びグラウンドを“理想的”な完全導体とせず、有限のインピーダンスを持つ一種のアンテナとして扱うこと、③ケーブ

ルの実形状を考慮できること、が要求される。

2.2 有限要素法解析の特長⁽¹⁾

有限要素法解析の特長としては、

- (1) 誘電率 ϵ 、透磁率 μ 、導電率 σ など実際の物理定数を入れて解析できる。
 - (2) 三次元の現実に近い形状で解析できる。
 - (3) Near FieldでもFar Fieldでもない中間的な距離の問題を近似なしに解ける。
 - (4) 電磁波の放射・反射・回折・共振などの物理現象は自動的に考慮される。
- などが挙げられる。

有限要素法の演算はスパースな対称マトリックスを用いるため、規模の大きな問題では、計算速度及び必要メモリも他の解析法(モーメント法等)と比べて有利になる。シミュレータMAGNA/EMIには独自の有限要素法のアルゴリズムを導入し、解析の高速化と高精度化が図られており、機器全体を対象とする解析が可能になっている。

3. 基板位置とノイズ放射の関係

3.1 LCDを搭載するPCシステム全体からのノイズ放射

高速でスイッチングするASIC(タイミングコントローラ)を搭載した回路基板は、給電系全体がコモンモードで揺れ、電磁放射源となる。例えば周波数が250MHzの電磁波の $1/2$ 波長は約63cmであり、回路基板を一種の“給電源”としてLCDの金属フレーム及びPCの金属筐体を“ $\lambda/2$ 共振アンテナ”とする放射が生じる(図1)。

このように、回路基板レベルで対策が講じられていても、ノイズ電流のGNDへの帰還長が特定周波数の共振長さと一致すると放射強度は著しく増加し、対症療法的な対策自体も困難になる場合がある。

3.2 回路基板の位置と電磁放射の関係

次の3種類について、三次元の有限要素法を用いてPC

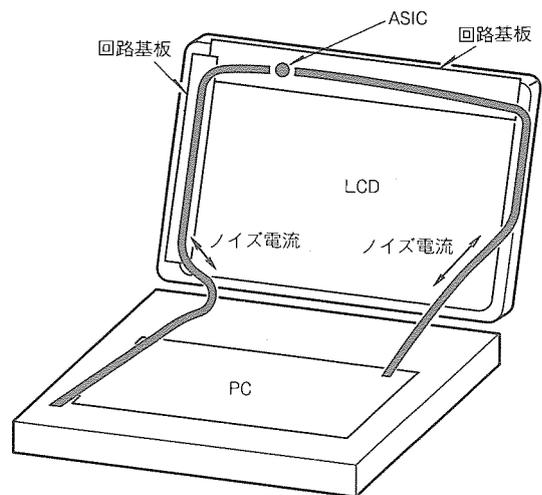


図1. ノイズ電流の経路

全体からの電磁放射を解析した。

- (1) 回路基板をLCD下部に設置
- (2) 回路基板をLCD上部に設置
- (3) 回路基板をLCD上部に設置し、さらにLCD裏面にシールド用金属板を設置

ここでは、回路基板全体が振幅1Vで変動するとして、システム全体からの電磁放射を計算している。要旨の図は上記(1)と(2)の場合の放射の様子を同じスケールで比較したものである。図2は、それぞれの場合の、PC全面での磁場の値(電場の場合には静電場の影響を受けるので磁場を表示)を示したものである。回路基板をLCD上部に設置すると、グランドに対するノイズ電流は特性インピーダンスの高いLCDの金属フレームを伝わって流れるため、この間に空間放射を生じやすい。(3)のようにLCD裏面に他の部材を設置すると、LCDと金属板の間隔によって特に上下方向のノイズ電流経路のインピーダンスが変化する。これは実際の放射現象を不安定にする一要因となる。回路基板をLCD下部に設置するとこれらの現象は抑制される。

4. 回路基板からの電磁放射

4.1 回路基板上のノイズ電流分布の解析

回路基板には高速でスイッチングするASICが搭載され、給電層が比較的高いインピーダンスを持つので、コモンモードの電磁放射源となる。ASICのCMOSの動作時には電源-グランド間にスパイク状の貫通電流が生じる。この貫通電流は回路基板の給電系を高周波で揺らす。電源とグランドが同じ位相で揺れるため、基板全体が一種の“パッチアンテナ”として大きな電磁ノイズを放射する。この現象は“グランドバウンシング”又は“ δ -Iノイズ”と呼ばれている。

4.2 回路基板からの電磁放射解析と実測

高周波ノイズ電流は通常の電流(エレクトロンの移動)によって伝わるのではなく、電磁波の形で回路基板のCu層間をTEM(Transverse Electromagnetic)モードで伝わる。低周波のように電源からグランドにコンスタントに電流が“流れる”というイメージは正しくない。図3に解析及び実

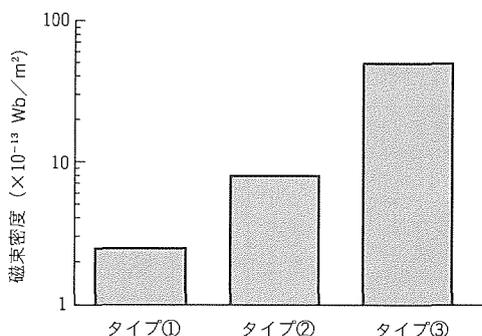


図2. 各タイプのLCDからの電磁放射

測のためのモデルを示す。図中(a)は回路基板への給電ポイント側にASICを配置し、(b)は給電ポイントの反対側に配置している。図4にそれぞれの解析結果を示す。高周波領域では基板端に電流が集中する。図5は実測定結果であり、電磁放射強度を3m位置で比較したものである。前者ではASICの反対側が“浮いた”状態となり、基板全体がアンテナとなり、放射を増やしている。FGは基板が“アンテナ”とならないよう基板の両端に設置した。

5. ケーブルからの放射

PCとLCDを接続するケーブルも放射源の一つとなる。ここでは代表的なフレキシブルケーブル(FPC)について説明する。ケーブルからの放射を減らすには、まず回路系全体のインピーダンス整合を図る必要がある。図6に示すように、(a)のインプレーン構造では容量結合が小さいため、特性インピーダンスが高くなる。(b)の2層マイクロストリップ構造では回路基板の伝送線路とほぼ同等の特性インピーダンスに設計できる。

図7は、インプレーン構造(Cu層が1層で両脇にガード線のある構造)と、マイクロストリップ構造(Cu層が2層で下層がグランドとなっている構造)とのEMI放射の計算結果を示す。図8は3m位置での電場強度の実測結果である。計算と実測はよく一致する。マイクロストリップ構造のFPCでは、インプレーン構造のFPCと比較して、10dB以上放射ノイズが低い。ケーブルを3層のストリップ構造にすると、更に放射を下げることができるが、ケーブル自体が曲げにくくなる。PCの機構制約条件の下で最良の構造を選択する必要がある。

6. むすび

これまで電子機器のEMI対策は回路基板レベルでのみ行われてきたと言える。EMIはシステムとしての評価が

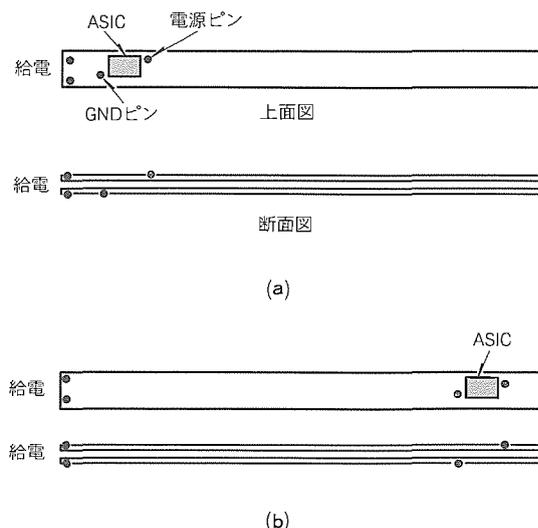


図3. 解析, 実測モデル

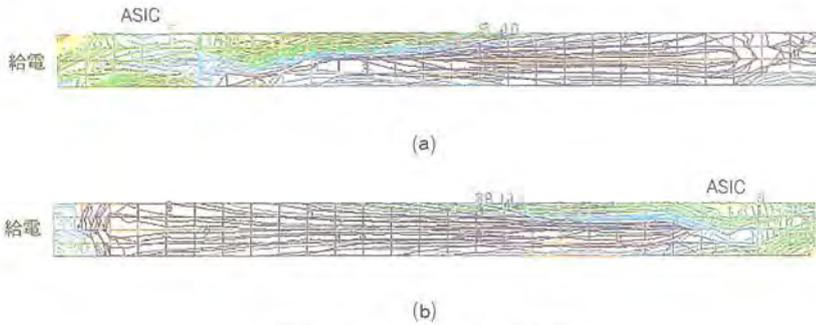


図4. 回路基板内の電流分布

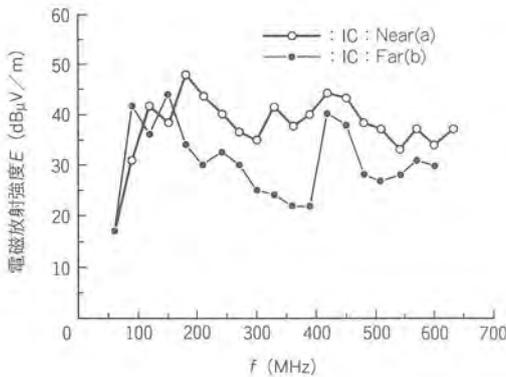


図5. 回路基板内でのASIC位置による電磁放射の差

必ず(須)であり、LCDの回路基板単体で低ノイズ化が図られたとしても、PCに組み込んだ状態でどうなるかは予測困難であった。ここで筆者らが強調する点は、LCD自体の構造や接続方式が放射レベルに影響するという点である。三次元空間の電磁場解析技術により、LCDの電磁放射現象をPCシステムとして定量的に予測できる。LCDの構造は、近年の薄型・軽量の傾向の中で、ますます制限を受けている。回路基板レベルでの対策に終始するのではなく、PCやLCDの機構設計時など早い段階から基本的な対策を盛り込むことが可能になっている。

現在、以上の解析技術をすべての製品に反映させるとともに、客先現地での共同対策を行うことによって、EMI合格まできめ細やかに対応している。

参考文献

- (1) Tanabe, S., Gofuku, E., Itoh, T., Murata, U., Ozeki, T. : 3D-FEM Analysis of Electromagnetic Emission from PCB, 1996 IEEE Symposium on EMC, 343~346 (1996)

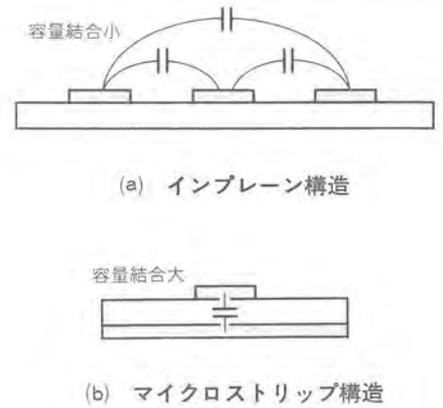
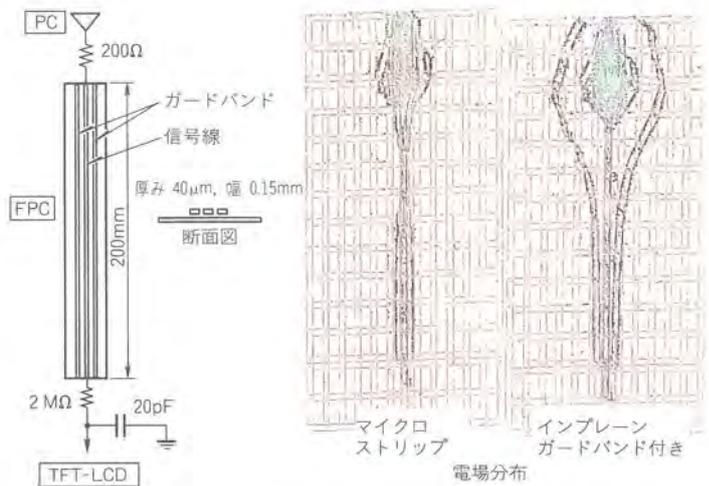
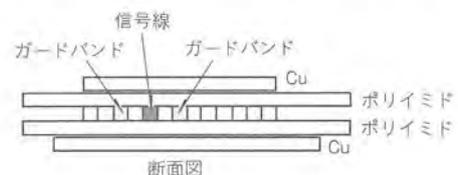


図6. マイクロストリップ構造とインプレーン構造の容量結合



線種類	Eの最大値(線から186mm上)
マイクロストリップ	1
マイクロストリップ ガードバンド付き	1
インプレーン ガードバンド付き	6.9

図7. マイクロストリップ構造とインプレーン構造フラットケーブルからの電磁放射(計算)



FPC	100MHz		210MHz	
	水平	垂直	水平	垂直
ストリップ	<16.0	<16.0	31.7	27.1
マイクロストリップ	<16.0	<16.0	34.5	27.8
マイクロストリップ ガードバンド付き	<16.0	<16.0	35.5	30.3
インプレーン	28.5	35.1	49.5	43.8
インプレーン ガードバンド付き	21.3	28.1	46.9	41.7

図8. マイクロストリップ構造とインプレーン構造フラットケーブルからの電磁放射(実測)

TFT-LCD画素最適設計技術 —— 遮光パターン ——

谷内 滋* 津村 顕**
 小山 均* 藤田康雄***
 大橋 剛*

要 旨

TFT液晶ディスプレイ (Thin-Film Transistor-Liquid Crystal Display : TFT-LCD) は、各画素を独立して駆動することが可能であるため、高コントラストなど高画質である特長を持っている。しかし、TFT-LCDでは、画素の周辺で横方向電界に起因する配向異常領域による光漏れが発生し、コントラスト低下など画質上問題となるため、遮光パターンの形成が必ず(須)である。

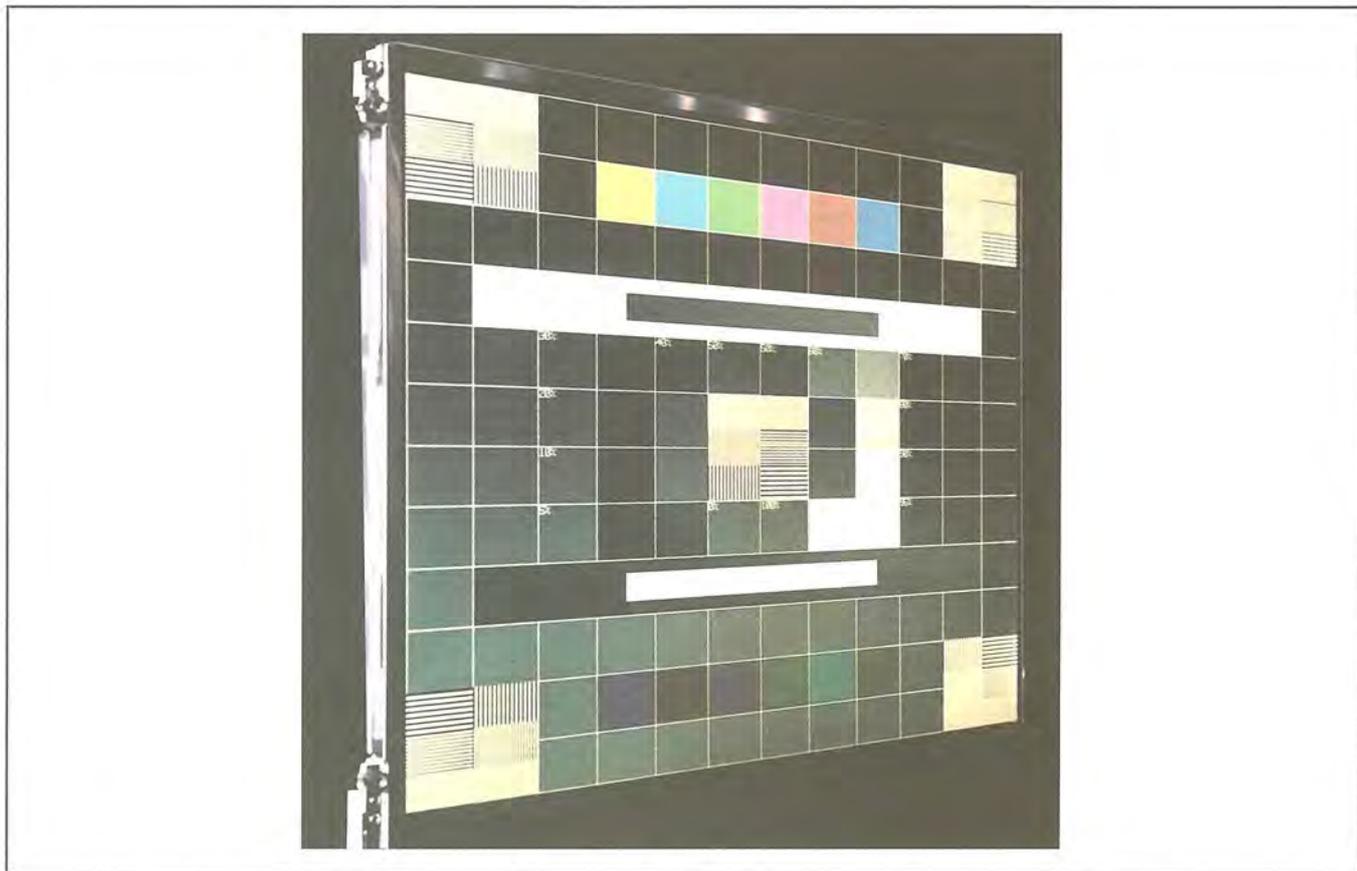
この遮光パターンの設計パラメータとして重要なのは、

- 光漏れ領域
- TFT基板と対向基板の重ね合わせ精度

である。このうち光漏れ領域については、垂直方向のみならず、

斜め視野からディスプレイを眺めたときの表示品位に与える影響は無視できない。我々は、この斜め視野の漏れ光の影響について、シミュレーション及び実験によって検討している。その結果、視角を30°程度まで考慮した場合、必要遮光量を更に2～3μm程度広げる必要があることが判明した。

この斜め視野方向の光漏れを考慮した遮光設計のコンセプトを導入して14.2型XGA TFT-LCDを開発した。遮光設計の最適化の結果、30°視野でもコントラスト比が50：1程度と良好な特性を実現している。



メガノートパソコン、デスクトップモニター用14.2型XGA TFT-LCDモジュールの外観

画素の遮光パターン設計の最適化を行い、高画質を実現した。狭額縁化・薄型化を図り、大画面ながらノートパソコンへの搭載が可能である。モジュールの外形寸法：(幅)303.0×(高さ)230.5×(奥行き)9.0 (mm)。画面寸法：(横)288.8×(縦)216.6 (mm)。モジュールの質量：790g。

1. ま え が き

TFT-LCDは、各画素を独立して駆動することが可能であるため、STN方式と比較して高コントラストなど高画質である特長を持っている。しかし、TFT-LCDでは、画素の周辺で横方向電界に起因する配向異常領域による光漏れが発生するため、これを遮光することが高画質を実現する上で必須である。

本稿では、TFT-LCDの画素周辺の光漏れを遮光する遮光パターン設計技術について、特に、新たに導入した斜め視野方向の光漏れに対する遮光パターンの設計思想を交えて概説する。

2. 画素周辺部の配向異常と光漏れ

図1にTFT-LCDの画素平面図を、図2に、図1における線分A-A'のTFT-LCDセル断面図を示す。TFT-LCDでは、ゲート信号線に印加するTFTのON/OFF信号を制御して、ソース信号線の映像信号電圧を画素電極に選択的に印加している。このことは、画素電極と対向電極間の垂直方向の電界強度が、映像信号電圧によって制御されることを意味する。液晶分子の並び(以下“配向”という。)がこの垂直方向の電界で制御される結果、画素の透過光強度が制御されることになる。

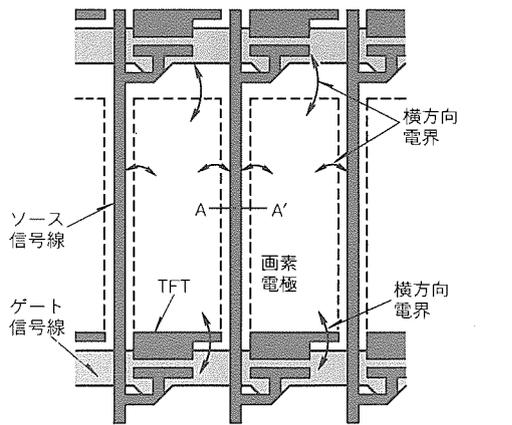


図1. TFT-LCDの画素平面図

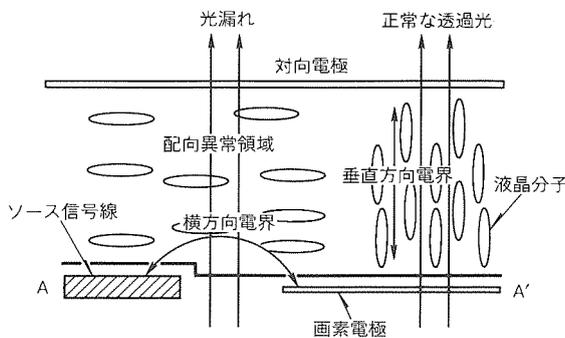


図2. TFT-LCDセル断面図

図からも明らかなことであるが、画素電極周辺では、ゲート信号及びソース信号の影響で横方向電界の発生は不可避である。液晶分子は電界方向に配向する性質を持っているため、この領域では、液晶分子の配向が画素中央部と異なる部分、すなわち配向異常領域が発生する⁽¹⁾。前述したように、LCDは液晶分子の配向を制御して透過光を制御するため、例えば黒表示の場合に、画素周辺部ではこの配向異常に起因する光漏れが発生する。この光漏れを遮光しなければコントラスト低下など画質上問題となるため、遮光パターンの形成が必須である。

3. 遮光パターン設計

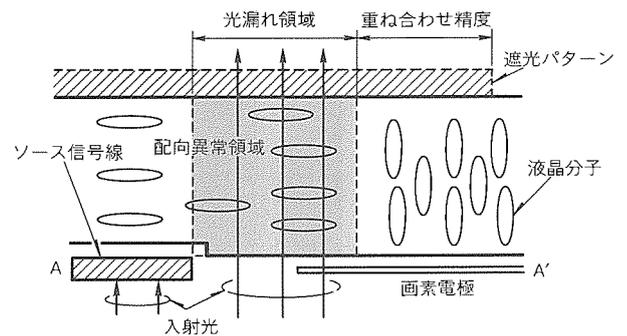
3.1 遮光方式と設計パラメータ

画素周辺部の光漏れの遮光方式は、図3に示すように、対向基板のみに遮光層を形成する方式(従来方式)と、対向基板とTFT基板の両方に遮光パターンを形成する方式(BMオンアレー方式⁽²⁾)に大別される。

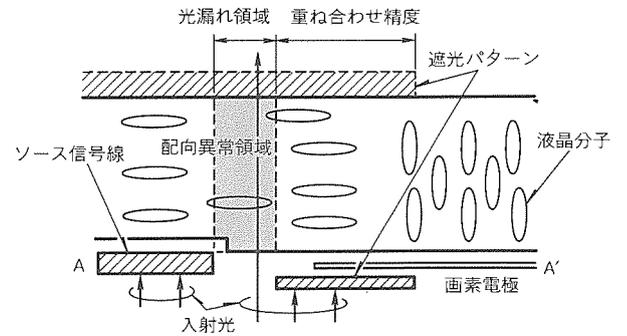
ここで、対向基板上の遮光パターンの設計パラメータは次のように整理される。

- 光漏れ領域
- TFT基板上のパターン精度
- 対向基板上的パターン精度
- TFT基板と対向基板の重ね合わせ精度

これらのファクタの中で設計上重要なものは、光漏れ領



(a) 従来方式



(b) BMオンアレー方式

図3. 遮光方式と設計パラメータ

域と、TFT基板と対向基板の重ね合わせ精度であり、遮光パターン設計値は次式で近似される。

$$\begin{aligned}
 (\text{遮光パターン設計値}) = & (\text{光漏れ領域に対する遮光量}) \\
 & + (\text{TFT基板と対向基板の重ね合わせ精度}) \dots\dots (1)
 \end{aligned}$$

近年、特にノートパソコン向けTFT-LCDに対して低消費電力化の要求が強くなってきており、液晶パネルの透過率向上が必須となっている。この透過率向上の一つの手段として画素開口率向上があり、遮光パターン設計値の縮小が重要な課題である。BMオンアレー方式は、パターン精度の良好なTFT上の遮光パターンで式(1)における光漏れ領域の縮小が可能であるため、開口率向上に対して有利である。

3.2 斜め視野方向に対する遮光パターン設計

ここでは、遮光パターン設計上重要なウェートを占める、光漏れ領域に対する遮光量の考え方について述べる。図4は従来方式について遮光量の考え方を説明する模式図で、遮光量は画素電極とのオーバーラップ量 a で定義する。この場合、配向異常領域を垂直方向に進む光は遮光されるが、斜め方向に進む光は抜けてくるのが容易に理解できる。この斜め方向の漏れ光が、ディスプレイの視野角特性劣化など、斜め視野からディスプレイを眺めたときの表示品位

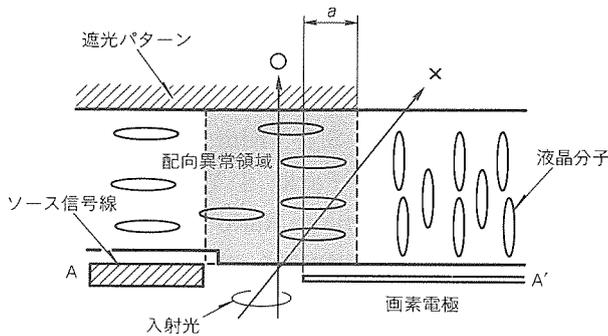


図4. 斜め視野方向の光漏れ

に与える影響は無視できないことも明らかである。

一方、遮光量を過大に設定すると開口率すなわちディスプレイの輝度低下を招くトレードオフの関係があり、遮光量の最適化が重要な課題である。この最適化のためには、斜め視野方向の光漏れの影響を定量的に評価する必要があるが、この問題に関する報告はなされていない。

我々は、この斜め視野の漏れ光の影響について、シミュレーション及び実験によって評価している。結果の1例として、図5に、視角をパラメータとした遮光量とコントラスト比の関係を示す(BMオンアレー方式では、遮光量をTFT基板側の遮光パターンとのオーバーラップ量で定義した)。図から、遮光量が小さいほど特性が劣化することが分かる。現行の画面サイズ(12~15型クラス)に対しては斜めの視角を30°程度まで考慮すれば十分と考えており、この場合、遮光量を更に2~3 μm 程度広げる必要のあることが判明した。

4. 14.2型XGA TFT-LCDへの適用

以上述べてきた斜め視野方向の光漏れを考慮したり、遮光設計のコンセプトを導入して、14.2型XGA TFT-LCDを開発した。このディスプレイは、メガノートパソコンと

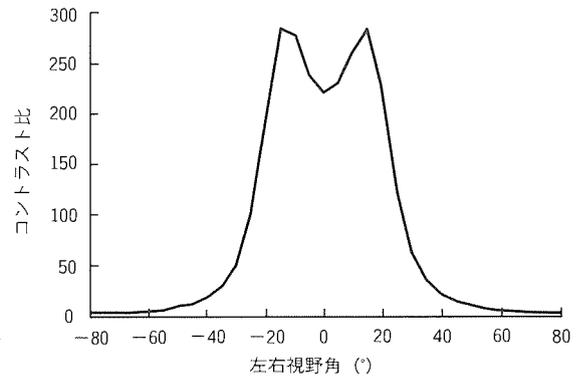
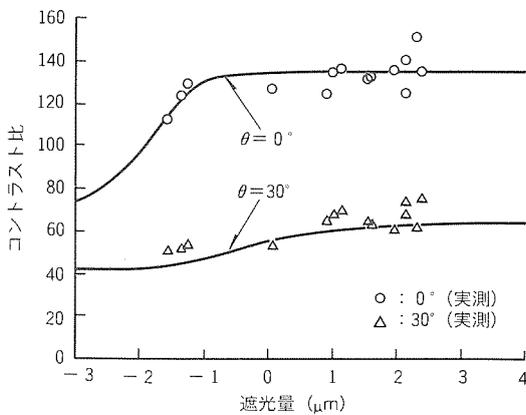
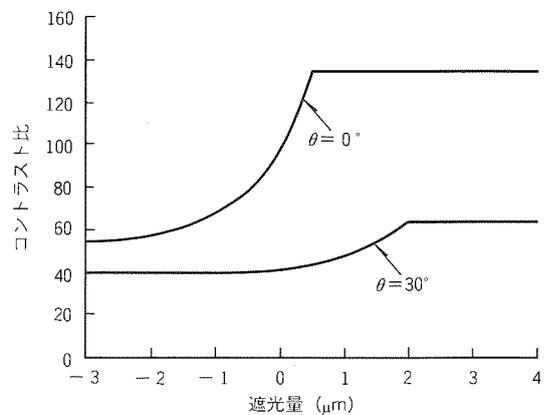


図6. 14.2型XGAの左右視野角特性



(a) 従来方式



(b) BMオンアレー方式

図5. 遮光量とコントラスト比の関係

表 1. 14.2型XGA TFT-LCDの仕様

画素数	1,024×768
画素ピッチ (mm)	0.28×0.28
画面寸法 (mm)	288.8×216.6
外形寸法 (mm)	303.0×230.5×9.0
質量 (g)	790
消費電力 (W)	4.5 (インバータロスを除く。)
輝度 (cd/m ²)	70
コントラスト比	150 : 1
表示色	26万色
バックライト	冷陰極管 1 灯
供給電源電圧 (V)	3.3

デスクトップモニタ向けに開発されたもので、狭額縁・薄型、26万色表示等の特長を持っている。

図 6 に左右の視野角特性を示す。上記のように遮光設計の最適化の結果、30°視野でもコントラスト比が50 : 1程度と良好な特性を実現している。

14.2型XGA TFT-LCDの仕様を表 1 に、ディスプレイモジュールの外観を図 7 に示す。

5. むすび

TFT-LCDの高画質実現のため重要な画素周辺部の遮光パターン設計技術について、特に、新しく導入した斜め視野方向の漏れ光に対する遮光設計のコンセプトを交えて概説した。この設計技術を用いて14.2型XGA TFT-LCDを開発し、良好な光学特性を実現した。

現在、更なる高開口率化に向けて、例えば信号線を遮光パターンとするような技術⁽⁹⁾を開発中であるが、今回述べた遮光設計の考え方の重要性は不変であり、今後もこの考え方に基づいた高画質なTFT-LCDを世に送り出していく所存である。

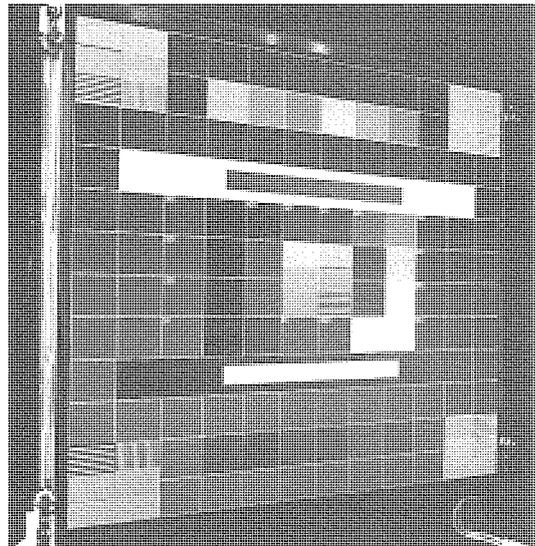


図 7. 14.2型XGAモジュールの外観

参考文献

- (1) Onozawa, T. : Influences on Director Alignment of the Lateral Bus - Line Field in an Active - Matrix - Addressed Liquid Crystal Display, J. Appl.Phys., **29**, 1853 ~1855 (1990)
- (2) 中川直樹, 谷内 滋, 高橋盛毅, 菊田 繁, 結城正紀, 長尾繁雄 : ノートパソコン用TFTカラー液晶ディスプレイ, 三菱電機技報, **69**, No.11, 960~964 (1995)
- (3) Kim, J.H., Park, S.I., Kim, W.K., Lee, H. Y., Ryu, K.H., Park, J.Y., Soh, H.S. : Super - High - Aperture - Ratio TFT - LCD Structure, AM-LCD'96/IDW'96, 149~152 (1996)

モニタ用途広視野角LCD

田畑 伸* 升谷雄一*
水沼昌也* 庭野泰則*
大縄登史男*

要 旨

パソコン等のCRTに代わるモニタ用途広視野角液晶ディスプレイ (Liquid Crystal Display : LCD)として、優れた視野角特性を持つ15.1型XGA (Extended Graphics Array) (1,024×768画素)LCDを開発した。

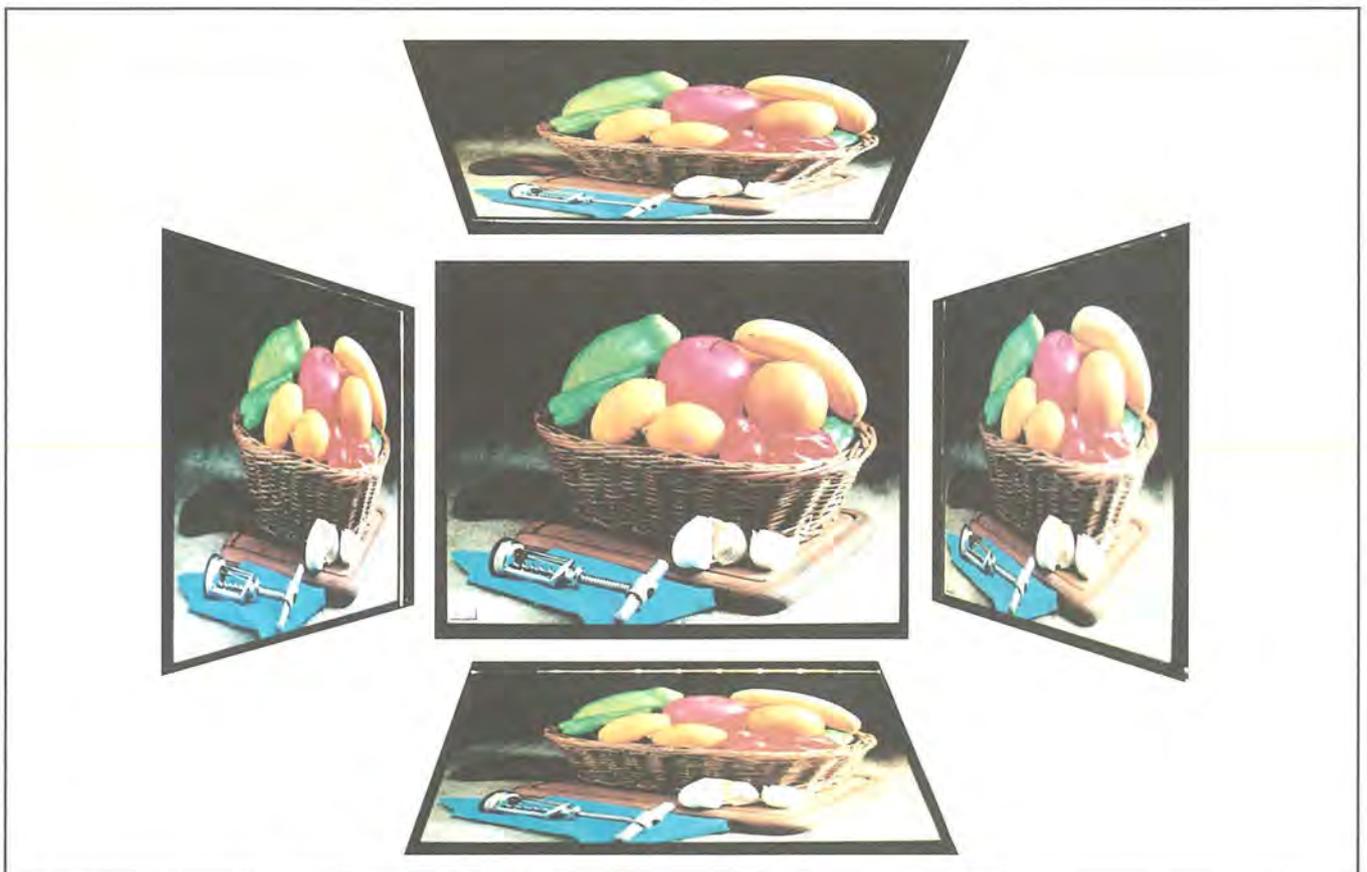
この広視野角15.1型XGA LCDは、近年考案された新規広視野角液晶表示モードであるIPS (In-Plane Switching) モードを適用したものである。

IPSモードとは、従来のTN (Twisted Nematic) モードのように上下基板間に電界を印加し、液晶分子の立ち上がりによって駆動するモードではなく、一方の基板上に形成した一對のくし形電極間に印加される基板面にはほぼ平行な電界によって液晶分子を基板面内方向に応答させるモードで

ある。したがって、パネル構造、アレー構造等でTNモードと異なる構成が求められるため、実験とシミュレーションによる最適化を行った。

今回開発した15.1型XGA LCDは、ほとんどの視角に対して80°以上(コントラスト比10以上)の優れた視野角特性を示した。また、応答時間、色再現性に関しても従来のTNモードと同等の特性を達成することができた。

今回の開発はモニタ用途LCDについて行ったが、広視野角化は、視認性向上の点からLCDに求められている重要性能である。今後は、市場の要求に即応し、この広視野角化技術の他機種への応用展開を図っていく予定である。



モニタ用途広視野角15.1型XGA LCDの表示例

正面及び上下左右60°から観察した映像である。コントラスト比の低下や輝度反転のない良好な表示を得ることができた。

1. ま え が き

LCDはノートパソコン用のディスプレイに広く普及している。さらに、近年、省スペースと省エネルギーの観点から、デスクトップモニタ用途へのLCDの応用展開が期待されている。

デスクトップモニタ用途LCDには、15型(CRTの17型に相当)以上の表示面積の大型化、XGA(1,024×768画素)以上の高解像度化が求められている。

表示面積が大きくなると、ユーザーが画面中心と画面周辺を眺めた場合で大きく視角が異なり、現状のLCDでは画面内の観察点によって視認のしやすさが異なることが考えられる。また、大画面のモニタ用途の場合、多人数での同時使用も考えられるので、広視野角特性は不可欠である。

そこで今回、広視野角液晶表示モードであるIPSモード⁽¹⁾⁽²⁾を採用し、モニタ用途として15.1型XGA LCDを開発した。このLCDは、上下左右とも80°を超える視野角範囲でコントラスト比10以上を達成した。

本稿では、このモニタ用途広視野角LCD開発のための適用技術と表示特性について述べる。

2. IPSモードの動作原理

図1に、IPSモードの表示原理を、現在最も一般的に用いられているTNモードと比較して示した。図の(a)と(b)はIPSモードとTNモードの電圧印加による液晶分子の応答状態を各々模式的に示しており、(c)と(d)はこれらの液晶表示モードの視角(θ)を変化させたときの液晶分子の見掛けの屈折率異方性(Δn)を示している。

IPSモードでは、x-y平面上に一对のくし形電極を持っている。このくし形電極間に印加されるx-y平面に平行な

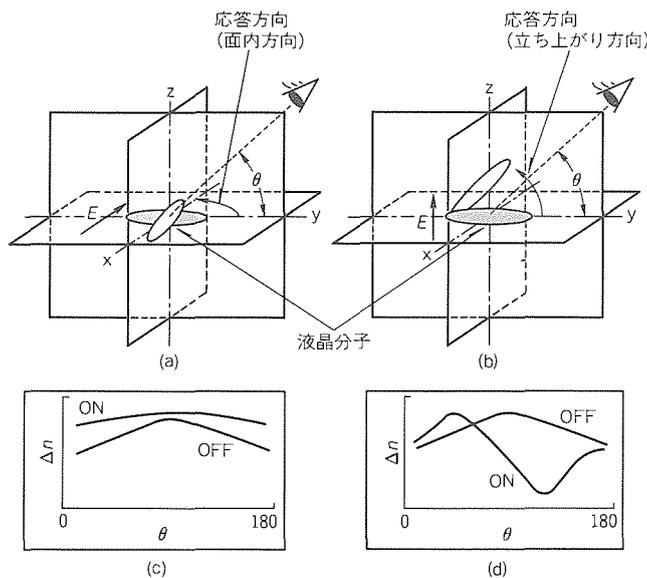


図1. IPSモードとTNモードの動作原理比較

電界Eにより、初期状態においてy軸方向に配向していた液晶分子はx軸方向にその配向を変化させる。IPSモードは、この液晶分子の配向方向の変化に伴う光学軸変化によってON状態及びOFF状態の表示を行うことができる。

このとき液晶分子を各方向から眺めると、図の(c)に示したように、見掛けの屈折率異方性は観察方向によらずにほぼ同程度の値を示しており、視角による液晶分子の光学的寄与の変化が少ないため、広い範囲で良好な表示を行うことができる。

一方、TNモードでは、電極は図の(b)のz軸方向の上側及び下側に位置している。このとき電界はz軸方向に印加され、初期状態においてx-y平面上に配向していた液晶分子はz軸方向に配向を変化させる。このx-y平面から立ち上がった液晶分子を種々の方向から眺めると、図の(d)に示したように、見掛けの屈折率異方性は視角に大きく依存する。したがって、TNモードでは、視角による液晶分子の光学的寄与が大きく異なるため、表示変化も大きく、良好な表示を得ることのできる範囲が狭くなる。

以上のように、IPSモードでは、TNモードに比べて広く、優れた視野角特性を達成することができる。

3. 適用技術

3.1 パネル構成

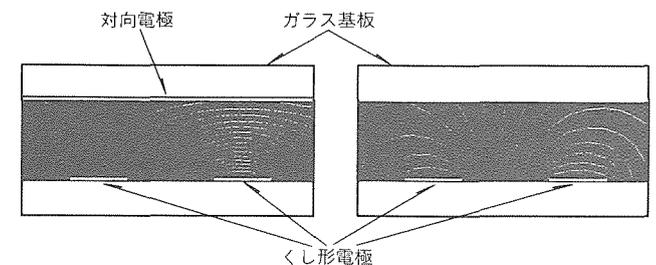
3.1.1 対向基板上の電極の影響

IPSモードで良好な駆動条件を得るためには、一对のくし形電極間にできるだけ基板面に平行な電界を印加することが必要である。そこで、対向基板上の電極の影響をコンピュータシミュレーションによって検討した。

図2の(a)と(b)に、対向基板に電極を持つ場合と持たない場合のくし形電極間の等電位線を各々示した。

対向基板に電極を持つとき、対向基板上の全面が等電位となるため、くし形電極間に印加される電界は傾いた形状となった。また、対向基板上に電極がない場合、くし形電極間の電界は基板面にほぼ平行に印加されることが分かった。このことから、今回の開発において対向基板(カラーフィルタ基板)上には電極を形成しないことにした。

3.1.2 パネルギャップの影響



(a) 対向電極あり (b) 対向電極なし

図2. くし形電極間の等電位線

通常のTNモードでは4.5 μm 前後のパネルギャップを採用している。IPSモードの場合、前述のようにTNモードと動作原理が全く異なるため、パネルギャップの最適値も別途求める必要がある。

図3及び図4に、駆動電圧及び応答時間のパネルギャップ依存性を示した。また図5に、パネルギャップを種々変化させたときの透過光の色度を示した⁽⁹⁾。

図3では、駆動電圧はパネルギャップが広いほど低くなる傾向を示した。IPSモードは、液晶分子の配向を面内で回転させることによって応答させるモードであるので、パネルギャップが狭く、基板界面の液晶分子の拘束が液晶層全体に及びやすいときは駆動電圧が高く、反対にパネルギャップが広く液晶分子の運動が比較的容易な場合には駆動電圧が低くなったものと考えられる。

図4では、 τ_R 、 τ_D は各々立ち上がり時間、立ち下がり時間を示している。図から、応答時間はパネルギャップが狭いほど高速となることが分かった。通常のTNモードと同程度のパネルギャップ4.5 μm では、応答時間は τ_R と τ_D を合わせると100ms以上となり、モニタ用途としては不十分である。したがって、少なくとも4 μm 以下とすることが高速応答化のために必要である。

また、図5から、パネルギャップが広がると黄色の着色が顕著となることが分かった。この点からも、通常のTNモードより狭いパネルギャップとすることが好ましいことが示された。

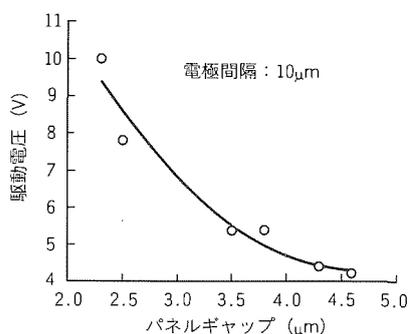


図3. 駆動電圧のパネルギャップ依存性

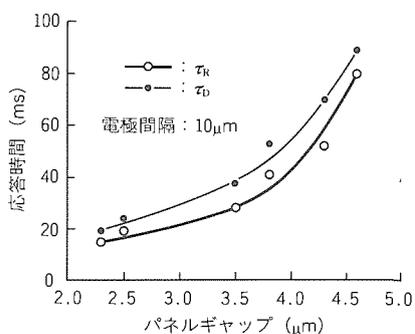


図4. 応答時間のパネルギャップ依存性

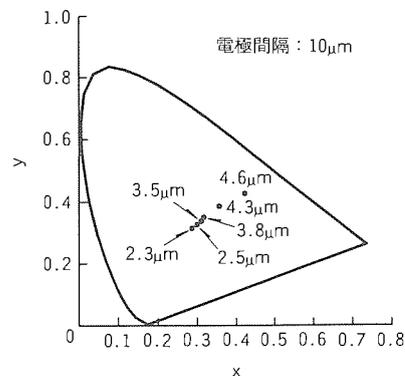


図5. 白色色度のパネルギャップ依存性

3.1.3 液晶材料

IPSモードはくし形電極間の電界によって液晶分子を応答させるモードであるので、弱い電界でも容易に応答する液晶材料を選択することでくし形電極間隔を広くすることができ、高開口率化のために重要である。

そこで今回の開発では、電界に対する応答性を高めるため、液晶材料の誘電率異方性が大きな液晶材料を用いた。また、誘電率異方性が大きくなると液晶材料の分極によって不純物を含みやすくなり、保持率低下や駆動電圧の上昇を招くことが心配される。そこで、材料信頼性が最も高く、比抵抗の低下のない、ふっ素化合物誘導体の液晶化合物だけで構成された液晶材料を用いた。

3.1.4 配向膜材料

IPSモードでは、液晶分子が基板面に平行に応答するため、広い視野角特性が得られる。したがって、初期配向における液晶分子の基板面からの立ち上がり角(プレチルト角)は、できるだけ小さい方が広視野角化に有利である。そこで各種配向膜材料を検討した結果、プレチルト角が約1°で液晶材料を安定して配向させる配向膜材料を得た。

3.1.5 偏光板

3.1.1項で述べたように、IPSモードパネルでは、くし形電極間に平行な電界を印加するために、対向基板上に導電層を持っていない。このような構造の場合、パネル作製後の外部からの静電気によって液晶配向が乱れることが分かった。すなわち、パネルの外側に静電気が蓄積され、液晶層に縦(上下基板間方向)の電界が印加されたのと同様の影響を与える。対向基板上に導電層がないので、この電荷は拡散することなく保持され、配向不良は数分から数十分残り、大きな表示品位低下となった。

そこで、今回の開発では、表面に導電層(帯電防止膜)を持つ偏光板を用いた。これによって外部からの静電気による電荷が局在化せずに拡散するため、上記のような表示不良は観察されず、良好な表示を得ることができた。

3.2 アレー構成

3.2.1 電極間隔

IPSモードでは、電極間隔は開口率に大きな影響を与える要因である。例えば、電極間隔を広くすることができれば開口率を高くすることができ、明るい表示を得ることができる。しかし、液晶分子はくし形電極間に印加される電界に反応するため、電極間隔を広くすると高い電圧が必要となる。TFT(Thin-Film Transistor)で液晶分子を駆動する場合、印加できる電圧には限界があるので、おのずと電極間隔にも限界があり、駆動可能な最大の電極間隔を選択することが重要である。

一方、くし形電極間の電界は、通常のTNモードで上下基板間に印加された均一な電界とは異なり、通常のシミュレーションによって最適電極間隔を予測することはできない。そこで今回、半経験的シミュレーション法を新規に考案し、それを基に電極間隔決定を行った⁽⁴⁾。

まず、図6に示したように、電極間の中心部をパネルギャップ方向に0.5 μm 間隔に分割する座標(図の①~⑦)を仮定した。この①~⑦における電界を、電極間の印加電圧及び電極間隔を種々変化させて算出した。なおこの計算において、電極上にはTFTアレー保護のために300nmの絶縁膜(SiN)を仮定している。

図7に、電極間隔を8 μm 、9 μm 、10 μm とし、印加電

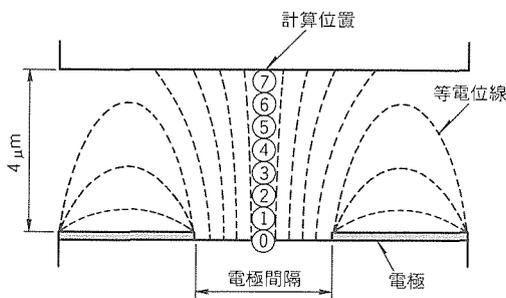


図6. くし形電極間の電界分布の定義

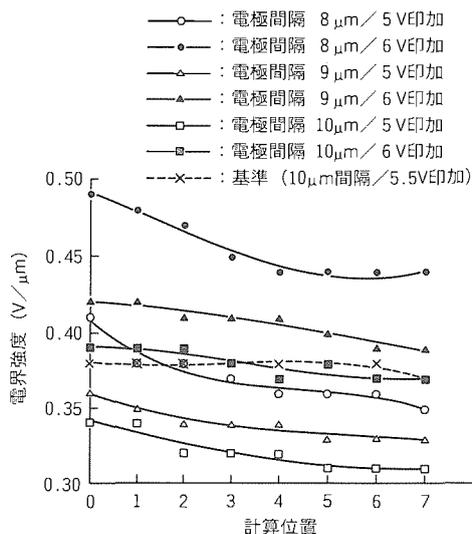


図7. 電界強度の分布

圧を5V、6Vとしたときの各ポイントでの電界強度を示した。また図中に、テストパネルにおいて電極間隔10 μm 、印加電圧5.5Vで液晶分子を実際に駆動可能であったときの電界強度を基準として示した。各ポイントにおいてこの基準よりも大きな電界強度が得られれば、実際のTFTパネルで駆動可能であることを示していると言える。

図から、電極間隔8 μm の場合、5V印加でほぼ基準の電界強度と同じになっており、5V以上の電圧を印加することで駆動可能であると考えられる。また、電極間隔9 μm では5Vと6Vの間、10 μm では6V印加でようやく駆動可能となることが予想できた。

今回用いた駆動ICの場合、液晶に印加できる最大の電圧はほぼ5.5Vであるので、今回の開発では電極間隔を9 μm にした。

3.2.2 パターン精度の影響

IPSモードでは、くし形電極間に印加される電界の強度がその電気光学特性に大きな影響を与える。例えば、くし形電極作製時のエッチングプロセスにおいて、電極の仕上がり幅が面内で変化すると電極間隔の面内ばらつきとなり、同じ電圧を印加した場合にも電界強度が変化し、電気光学特性にばらつきが生じる⁽⁵⁾。

図8に、シミュレーションによって求めた電極仕上がり幅の変動値と、それに伴う透過率変動の関係を示した。図において、透過率変動はOFF(暗)状態とON(明)状態の中間(相対透過率50%)における透過率の変化率と定義している。図中の3本のプロットはくし形電極の電極幅を示しており、開口率を高くし明るい表示を得るためには、一般に電極幅を狭くすることが望ましい(この図の場合3 μm)。

また図から予想されるように、わずかな電極の仕上がり幅変動が表示面の大きな面内輝度むらとして観察される。したがって、電極の仕上がり幅変動を小さくすることが良好な表示を得るために重要であることが分かる。

今回の開発において、電極の仕上がり幅変動を小さくするため、次の二つの方法を用いた。

- (1) くし形電極をクロムの薄膜(100nm)とし、パターンニ

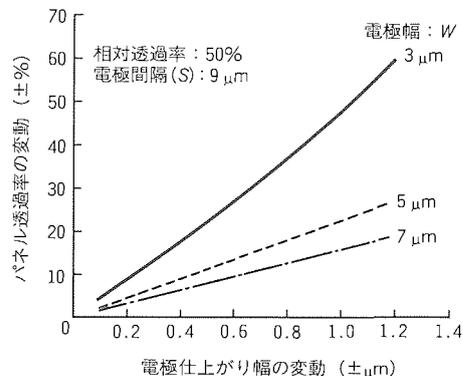
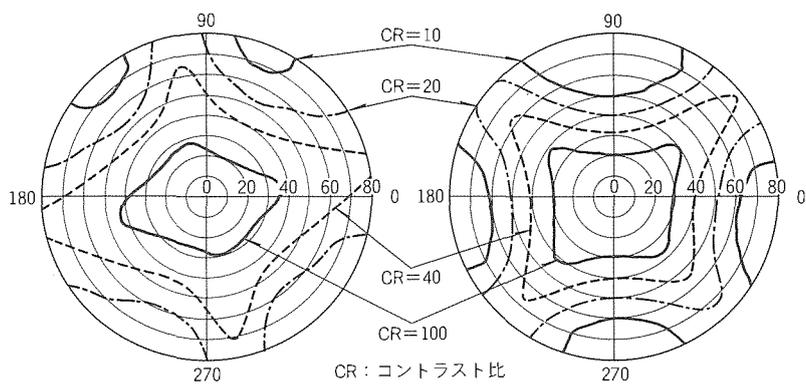


図8. パネル透過率変動値と電極仕上がり幅の変動値の関係



(a) IPSモードLCD (b) TNモード(位相差補償)LCD

図9. IPSモードLCDとTNモードLCDの視野角特性

表1. モニタ用途広視野角LCDのパネル仕様と諸特性

画面寸法 (mm)	307.2×230.4 (15.1型)
画素数	1,024×768 (XGA)
開口率 (%)	36
パネルギャップ (μm)	3.5
電極間隔 (μm)	9
コントラスト比	150
輝度 (cd/m ²)	140
視野角 (CR>10) (°)	>80
表示反転	なし
応答時間 (τ _r +τ _b) (ms)	60
白バランス (x, y)	(0.32, 0.34)

グのためのエッチング時間を短縮する。
 (2) 一对のくし形電極を同時に作製し、位置精度を向上させる。
 この結果、くし形電極のパターン精度を±0.2μmとすることができた。

4. 光学特性

以上のようにして得られたIPSモード15.1型XGA LCDの視野角特性を、位相補償フィルムによって広視野角化したTNモードLCDと比較して図9に示した。また、パネル条件とその他の表示特性を表1に示した。

図9の等コントラスト線図において、外側から順にコントラスト比10, 20, 40及び100の線を示している。
 図から、今回開発した15.1型XGA LCDは、TNモードLCDよりも広い視野角特性を示し、ほとんどすべての方向に対して視野角80°以上(コントラスト比10以上の領域と定義)を達成していることが分かった。
 また、表1に示したように、今回開発したモニタ用途広視野角15.1型XGA LCDは、優れた視野角特性だけでなく、TNモードと同等の高速応答性、及び良好な白バランスも

達成できた。

5. むすび

今回、新規液晶表示モードであるIPSモードを15.1型XGA LCDに適用し、80°以上の視野角(コントラスト比10以上)を持つモニタ用途広視野角LCDを開発した。

このIPSモード15.1型XGA LCDは、優れた視野角特性を示すだけでなく、TNモードLCDと同等の応答時間と色再現性も達成することができ、モニタ用途LCDとして十分な特性を持っている。

今回はモニタ用途に限って開発を行ったが、この技術はすべてのLCDの用途に適用可能である。今後、市場の要求に即応した他機種への応用展開を図っていく。

最後に、このモニタ用途広視野角LCDを開発するに当たりご協力いただいた(株)アドバンスト・ディスプレイの関係者各位に感謝の意を表する。

参考文献

- (1) Keifer, R., Weber, B., Windscheid, F., Baur, G.: In-Plane Switching of Nematic Liquid Crystals, Proc.IDRC'92, 547 (1992)
- (2) Kondo, K., Kinugawa, K., Konishi, N, Kawakami, H.: Wide-Viewing-Angle Displays with In-Plane Switching Mode of Nematic LCs Addressed by 13.3-in. XGA TFTs, SID'96 Digest, 81 (1996)
- (3) Tahata, S., Tsumura, A., Mizunuma, M., Tamatani, A., Morii, Y., Fujii, M., Matsukawa, F.: A Wide Viewing Angle LCD Controlled by a Lateral Electric Field, SPIE, 3015, 134 (1997)
- (4) Tahata, S., Tsumura, A., Kawato, T., Masutani, Y., Tamatani, A., Matsukawa, F.: A Wide Viewing Angle LCD Controlled by a Lateral Electric Field, Proc.AMLCD'96, 141 (1996)
- (5) Masutani, Y., Tahata, S., Hayashi, M., Onawa, T., Kobayashi, K., Nagata K., Morishita, M.: Novel TFT-Array Structure for LCD Monitors with In-Plane Switching Mode, SID'97 Digest, 15 (1997)

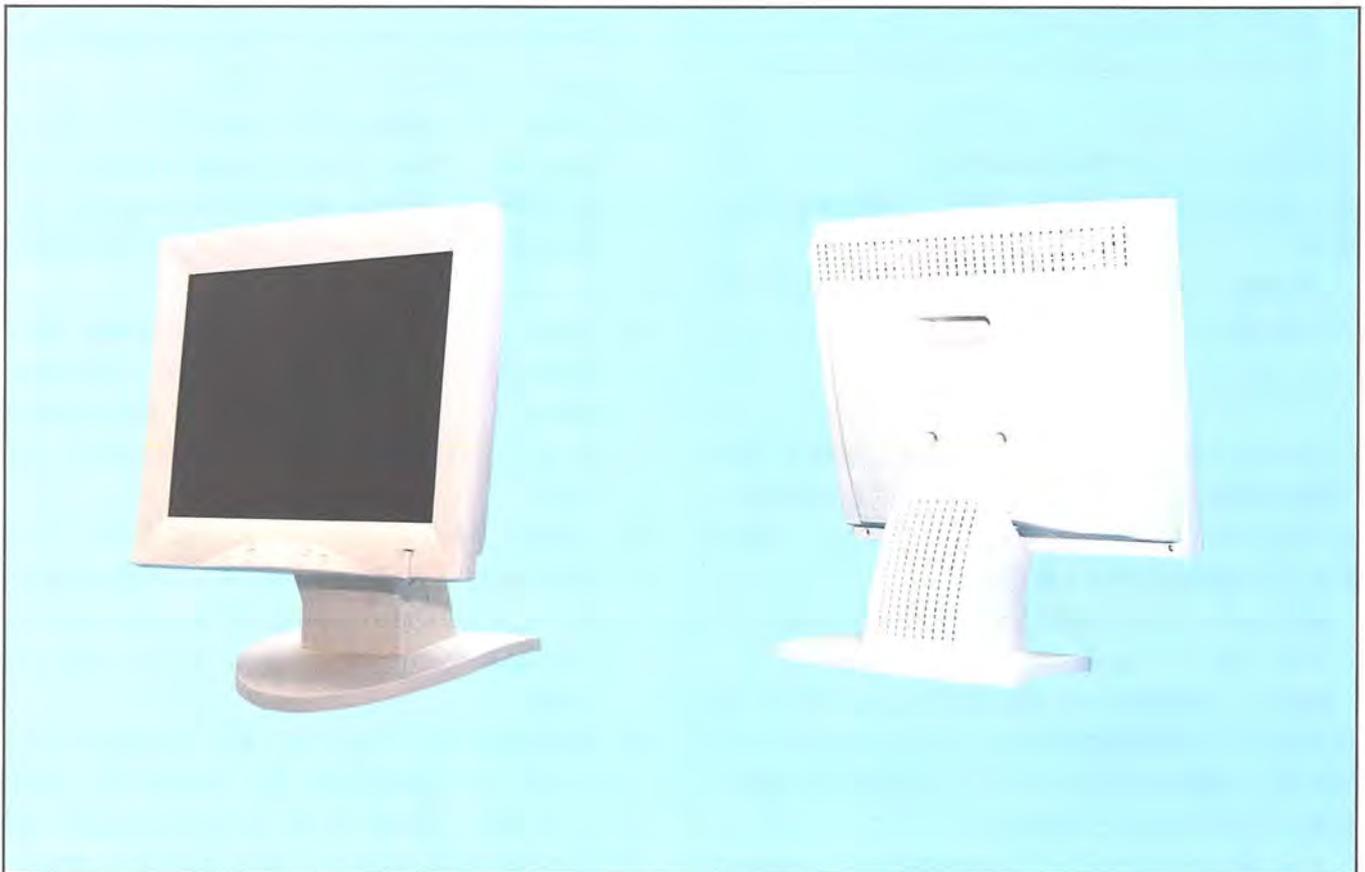
15.1型XGA液晶搭載モニタ

飯村和之* 澤井康彦**
 延本和夫*
 橋本邦彦*

要旨

三菱電機では、15.1型TFT(Thin-Film Transistor)液晶モニタ“LXA510PW”を開発したのでその概要を述べる。

1. 電気的特長
 - 15.1型 1,024×768画素TFT-LCD(Liquid Crystal Display)を採用
 - アナログビデオ入力の採用
 - ベース部に全世界対応AC電源内蔵
 - ベース部に3ダウンストリームのUSB(Universal Serial Bus) Hubを内蔵
2. 電気回路の構成
 - マルチスキャン機能
3. 意匠の特長
 - 画面拡大機能
 - 軽量・コンパクトボディ
 - USB Hub付き電源ユニット
 - スイングアームオプション
4. 今後の技術的課題
 - アナログ入力の場合、A/D変換でのノイズ発生を抑えるため、サンプリングクロックの周波数と位相を正確に調整する必要があるが、その自動調整化とその精度向上
 - LCD独自のビデオタイミングへの対応



15.1型TFTディスプレイモニタ “LXA510PW”

今回開発したTFTディスプレイの外観である。
 ユーザーコントロールは、電源スイッチのほか、三つのプッシュボタンでOSD(On Screen Display)をコントロールする。
 ベース部に、電源及びUSB Hubが内蔵されている。

1. ま え が き

液晶ディスプレイモニタ(以下“液晶モニタ”という。)は、CRTディスプレイモニタ(以下“CRTモニタ”という。)に代わる次世代のコンピュータディスプレイモニタ(以下“モニタ”という。)としての期待を集めている。これは、パソコンが企業内で1人1台の時代を迎えつつあり、省スペース・省エネルギーが大きな課題となっていることもあるが、液晶モニタの画質がCRTモニタに勝る可能性を持っているからである。

輝度、画面ひずみ、フォーカス、コンバージェンスについては、液晶モニタはCRTモニタに勝っている。最近の液晶パネルの技術革新は目覚ましく、視野角や応答速度は、TFT方式では実用上ほとんど問題ないレベルにまで改善されてきている。また、CRTモニタに比べて液晶モニタでは不利とされる色再現性や階調特性についても、将来、同等以上に改善される可能性が高い。

現在、液晶パネルメーカーは更なる量産体制を固めつつあり、近い将来価格も妥当なものになることが予想されて

おり、CRTモニタから液晶モニタへの移行が急速に起きる可能性も十分考えられる。

以上のような動向を考慮して、当社として初のスタンドアロン形液晶モニタとなる15.1型TFT液晶モニタ“LXA510PW”を開発した。液晶パネルは、当社と旭硝子(株)が設立した(株)アドバンスト・ディスプレイ製のXGA(Extended Graphics Array)対応TFT液晶パネルを採用した。

以下に、この液晶モニタの概要について述べる。

2. 特長と基本仕様

2.1 特 長

- (1) 15.1型 1,024×768画素TFT LCDを採用
17型CRTモニタに相当する対角38cmの大画面に、1,024×768画素の高解像度で表示する。
- (2) LCD画面の保護カバー付属
ARコーティング付きの亚克力板で外光反射を軽減し、コントラストも改善する。
- (3) アナログビデオ入力採用
現状のパソコンにそのまま接続できる。

表1. LXA510PWの主な仕様

No.	項 目		仕 様	備 考
1	LCD	LCD	TFTアクティブマトリックス	
		画面サイズ	(H) 307.2×(V) 230.4 (mm) (15.1インチ)	
		画素数	(H) 1,024×(V) 768	
		画素ピッチ	(H) 0.3×(V) 0.3 (mm)	
		表示色数	26万色	
2	走査周波数	水平周波数	31.5~60.2kHz	自動追従
		垂直周波数	59~85Hz	自動追従
3	入力信号	ビデオ信号	アナログ	0.7V _{p-p}
		同期信号	セパレート同期信号	TTL (正負極性)
		入力インピーダンス	ビデオ信号	75Ω
		同期信号	1 kΩ	
4	輝度		200cd/m ²	標準
5	ユーザーコントロール	前面	電源スイッチ	
		コントロールパネル内 (OSD)	輝度、コントラスト、画面位置、色選択、色調節、クロック調節、クロック位相調節、言語切換え、OSD表示時間、フルスクリーン切換え、パワーセーブ、モードディスプレイ、シリアル番号表示、リセット、ほか	
6	コネクタ	電源入力	(電取適用品) 2極接地端子付き	
		信号入力	ミニD-SUB15ピン	
7	環境条件		温度: 5~35°C 湿度: 20~80% (結露のないこと)	
8	供給電源		AC90~264V 50/60Hz	
9	消費電力		55W (USBを使用しないときは45W以下)	省電力制御適用
10	キャビネット		チルト台付き	
11	寸法		(H) 437×(D) 232×(W) 385 (mm)	
12	質量		約9 kg	
13	チルトスタンド	上・下	-5~+35°	
14	プリセット	工場プリセット	12タイミング	
		ユーザーモード	6タイミング	
15	付属品		VGA信号ケーブル (取り外し不可) 取扱説明書, 電源コード	

(4) オートトラッキング方式

水平同期周波数 31.5~60.2kHz, 垂直同期周波数 56.3~85.1Hzのオートトラッキング方式を採用した。

(5) ベース部に全世界対応AC電源内蔵

ACアダプタを本体ベース部に内蔵しており, 接続が簡単である。

(6) ベース部にUSB Hubを内蔵

3 ダウンストリームのUSB Hubを内蔵しており, USB対応のキーボード, マウス, カメラ等を接続できる。

(7) 5か国語のOSDコントロール

英語のほか, オランダ語, フランス語, ドイツ語, スペイン語に対応している。

(8) 自己診断機能

動作時間とバックライトの積算点灯時間表示及び温度センサを内蔵して過去の最高温度をOSD表示可能である。また, それらをDDC(Display Data Channel)のEDID(Extended Display Identification)に書き込み, パソコンでモニタできる。

(9) 全世界の規格に対応

ディスプレイに対しては世界各国でいろいろな規制があるが, 従来の安全性, EMI(電磁妨害), 漏えい(洩)低周波電磁界, 省エネルギー規制, エルゴノミクス等はもちろんのこと, スウェーデンの労働組合(TCO)が規定しているTCO95にも適応している。

2.2 基本仕様

表1にXLA510PWの主な仕様を示す。

3. 画像処理回路

図1にこのTFTモニタの回路ブロック図を示す。回路の構成は, 入力されたアナログRGB信号を増幅してA/D変換器へ送る映像信号増幅部, デジタル化された映像信号を画像処理して液晶パネルへ送るデジタル信号処理部, 入力される単一電源(+12V)から, 回路本体を始め, 液晶パネル, インバータ基板が必要とする電圧を作り出す電源生成部となっている。また, これらの構成回路は, 16ビットマイコン及びゲートアレーによってコントロールされている。

3.1 マルチスキャン機能

マルチスキャン機能とは, 製品仕様で規定された範囲内にある周波数と解像度を持つ映像信号が入力されれば常に正常な画面を表示する機能で, 現在のモニタには不可欠な機能となっている。入力同期信号の特徴をマイコンによって検知し, これによって各回路を制御する。

(1) 同期信号処理部

この回路は, マイコンがEEPROM内の回路制御パラメータを探し出すために必要なデータを提供する回路で, 水平・垂直同期信号の極性(正/負)判別と, 回路内での処理を容易にするための同期信号波形整形(極性を固定する。)が主な働きとなる。

(2) PLL制御部

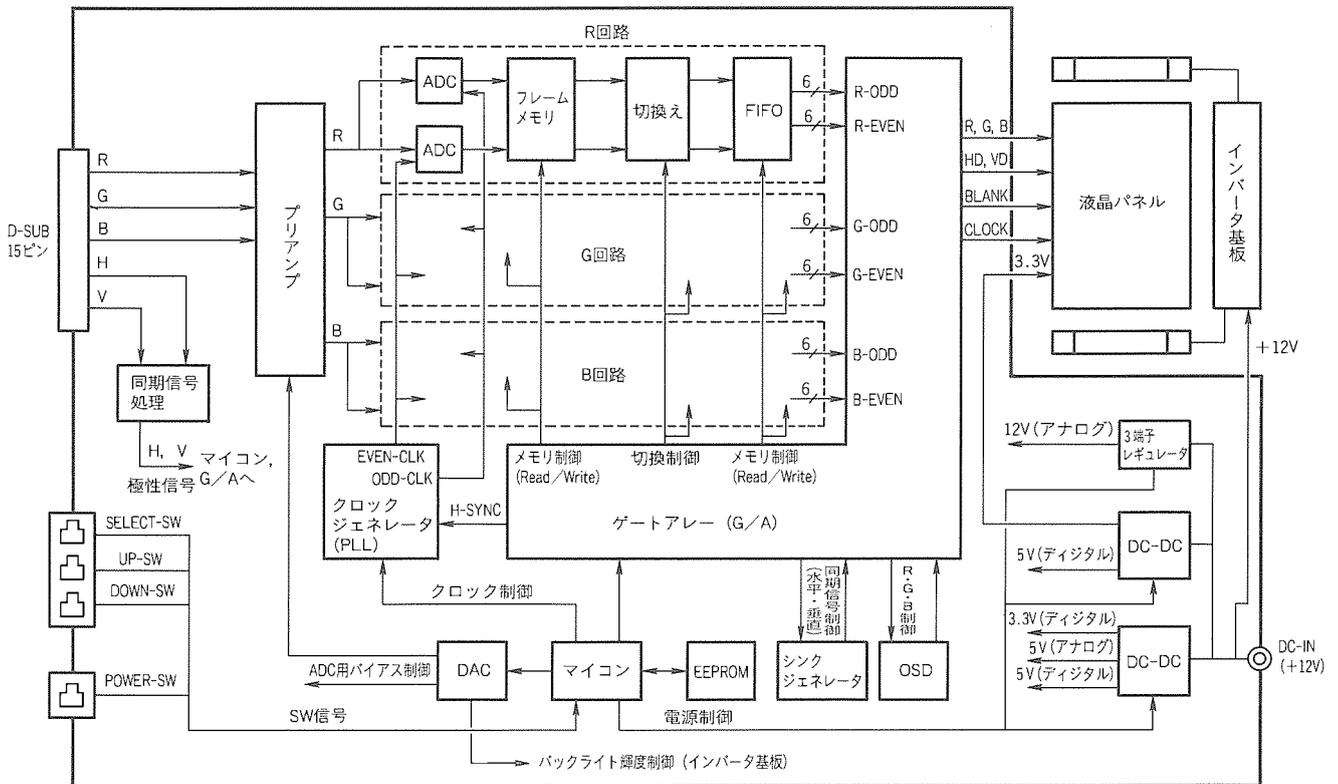


図1. TFTモニタの基本回路ブロック図

アナログ映像信号をA/D変換器によってデジタル化する際、A/D変換のトリガパルスとして、クロックの生成が必要となる。このクロックはパソコン本体のドットクロックと一致していなければならない、これが一致していないと水平方向画像のにじみを生じる。このクロックの発生は、PLL(Phase Lock Loop) ICによって行う。しかし、同種のパソコンにおいても、その個体差によってアナログ映像信号と水平同期信号の位相差にばらつきが存在し、これがA/D変換時のアナログ信号とクロックとのタイミングのばらつきとなる。これを補正するために、OSD上で、このタイミングをユーザーが調整できるようにしている。

(3) メモリ制御部

デジタル化された映像データの処理のためのメモリ制御は、マイコン及びゲートアレーによって行う。マイコンは、入力信号の情報によって入力信号の解像度等を判別し、EEPROMから最適と思われる制御データをゲートアレーに転送する。ゲートアレーは、この制御データを受けてメモリのRead/Write動作に関する制御パルスを作り出し、各メモリを制御する。

(4) ユーザーモード制御

現在のマルチスキャンと呼ばれるモニタは、幾つかの使用頻度の高い動作モードについてあらかじめ調整を行い、各モードごとに最適な制御パラメータをEEPROMに保存している。これらをプリセットモードと呼ぶ。

しかしながら、ユーザーによっては、このプリセットモード以外の独自の信号を入力することも考えられる。この信号をユーザーモードと呼ぶ。このユーザーモードが入力されると、マイコンは入力信号の周波数及び映像領域を計測し、EEPROM内で最適と思われる制御パラメータを選択して自動制御を行う。

3.2 画面拡大機能

このモニタは、XGA(1,024×768画素)の解像度を持つパネルを使用している。しかし、マルチスキャン機能実現のため、VGA(Video Graphics Array)(640×480画素)やSVGA(Super VGA)(800×600画素)など、パネルとは異なった解像度の信号を表示しなくてはならない。VGAや

SVGAなどの信号はパネルと比較して解像度が低く、パネルの画素に対し1:1で表示させると表示領域幅が狭くなる。これに対し、このモニタは、画面拡大機能により、このような解像度の低い信号の入力時においてもパネル全体での表示を可能とした。

(1) スキャンコンバータ制御

A/D変換されたデジタルデータはフレームメモリに保存される。この回路の書き込みの周期は、入力信号の周波数に依存するの(可変)対し、読み出し動作以降は一定となっている。

スキャンコンバータの制御は、マイコンから制御データの転送を受けたゲートアレーによって行う。フレームメモリに保存された1画面分の映像データは、図2に示すように、回路内で作られた水平同期信号に同期し、1ライン分ずつFIFO(First-In First-Out)(ラインバッファ)へ送られる。その後、FIFOから常時この周期でデータを出力している。

(2) 画面拡大

フレームメモリから2ライン分のデータを書き込むことにより、垂直方向の映像拡大を実現している。水平方向の拡大は、FIFOの読み出しクロックの制御を行い、水平方向に同じデータを表示することによって実現している。

4. USB回路

USBとは、数多くのコンピュータ関連企業が賛同している周辺機器用のシリアルインタフェースで、PC97に採用されている。各ダウンストリームポートは、12MbpsのUSB高速デバイス及び1.5MbpsのUSB低速デバイスとも接続可能で各ダウンストリームポート500mAまで供給できる自己電源供給機能を持っている。

5. 意匠設計

この液晶ディスプレイのデザインは、その液晶の持つ最大の特長を生かした省スペースでコンパクトなものである。それでありながら、17型CRTに相当する高解像度で、15型LCDの大画面を採用するなど、特にスペースセービン

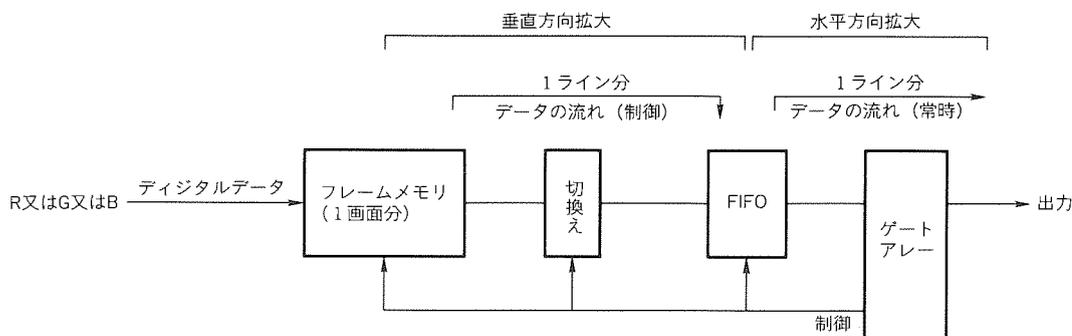


図2. 画面拡大フロー

グにシビアなオフィスユースにおいても高い実用性を提供することができる。

5.1 軽量・コンパクトボディ

この液晶ディスプレイは、高さ437mm、奥行き232.5mm、幅385mmであり、質量は8.5kgである。当社製17型CRTディスプレイと比較しても、設置面積で約40%、質量で約45%であり、設置場所を選ばないコンパクトなディスプレイモニターであると言える。さらに、チルトベース部の前端をなるべく後方へ移動させ、デスクに設置した場合、キーボードと画面との位置関係が不自然にならないように工夫した。

5.2 USB Hub付き電源ユニット

冒頭でも述べたように、この液晶ディスプレイは、USB Hubを併せ持った全世界対応電源ユニットをベース部に搭載している。液晶ディスプレイ本体へのDC電源は、この電源ユニットから供給される。この電源ユニットは脱着可能で、次節で述べる拡張オプションに対応している。また、USBコネクタと電源入力コネクタを背面側に集中して配置し、信号ケーブルもベース部背面から接続されているので、液晶モニター本体の背面はケーブル等が一切見えることなく、すっきりとしたデザインとなっている。

5.3 スイングアームオプション

この液晶ディスプレイは、通常のデスクトップとしての使用のほかに、スイングアーム取付けや、壁掛けスタイルにも対応した機能を持っている。液晶ディスプレイ本体の背面中央部のカバーを外すと、スイングアーム等の取付け用マウントが現れる。チルトベースを外し電源ユニットを別置きにすることで、容易にスイングアーム取付け、壁掛け設置等が可能となる。

6. む す び

以上、当社が最初に量産した液晶モニター“LXA510PW”についてその概要を述べたが、今後の技術的課題について述べる。

アナログビデオ入力の液晶モニターでは、モニター内部でビデオ信号をA/D変換しているため、そのサンプリングパルスの周波数と位相をビデオ信号のドットクロックと完全に同期させないと画像を正しく表示することができない。

このビデオ信号のドットクロックはパソコンからは通常出力されず、また、同種のパソコンの同じタイミングのビデオ出力でも、セット間のばらつきによってドットクロック周波数は完全には一定ではない。したがって、画面を見ながらのマニュアル調整となるが、ユーザーには多少困難な調整となる。この調整を自動化してユーザーの調整なしでいつも正しいA/D変換ができるようにする機能が、次世代のアナログビデオ入力の液晶モニターでは必ず(須)となるであろう。また、その精度はそのメーカーによって差が出るであろう。差別化の要素の一つとなるであろう。

パソコンとのインタフェースについては、液晶モニターの場合は当面アナログインタフェースが必須となると考えられるが、ビデオタイミングについては、CRTモニターと異なりブランキング期間が不要であるため、液晶モニター専用のビデオタイミングが規定される可能性がある。ブランキングをなくしてビデオ信号を連続的に出力することにすれば、ドットクロック周波数を20%程度低くすることが可能で、A/D変換器等のコストを下げるができる。このブランキング期間なしのビデオ信号にも、将来は対応する必要が出てくると思われる。



光・マイクロ波デバイスの現状と展望

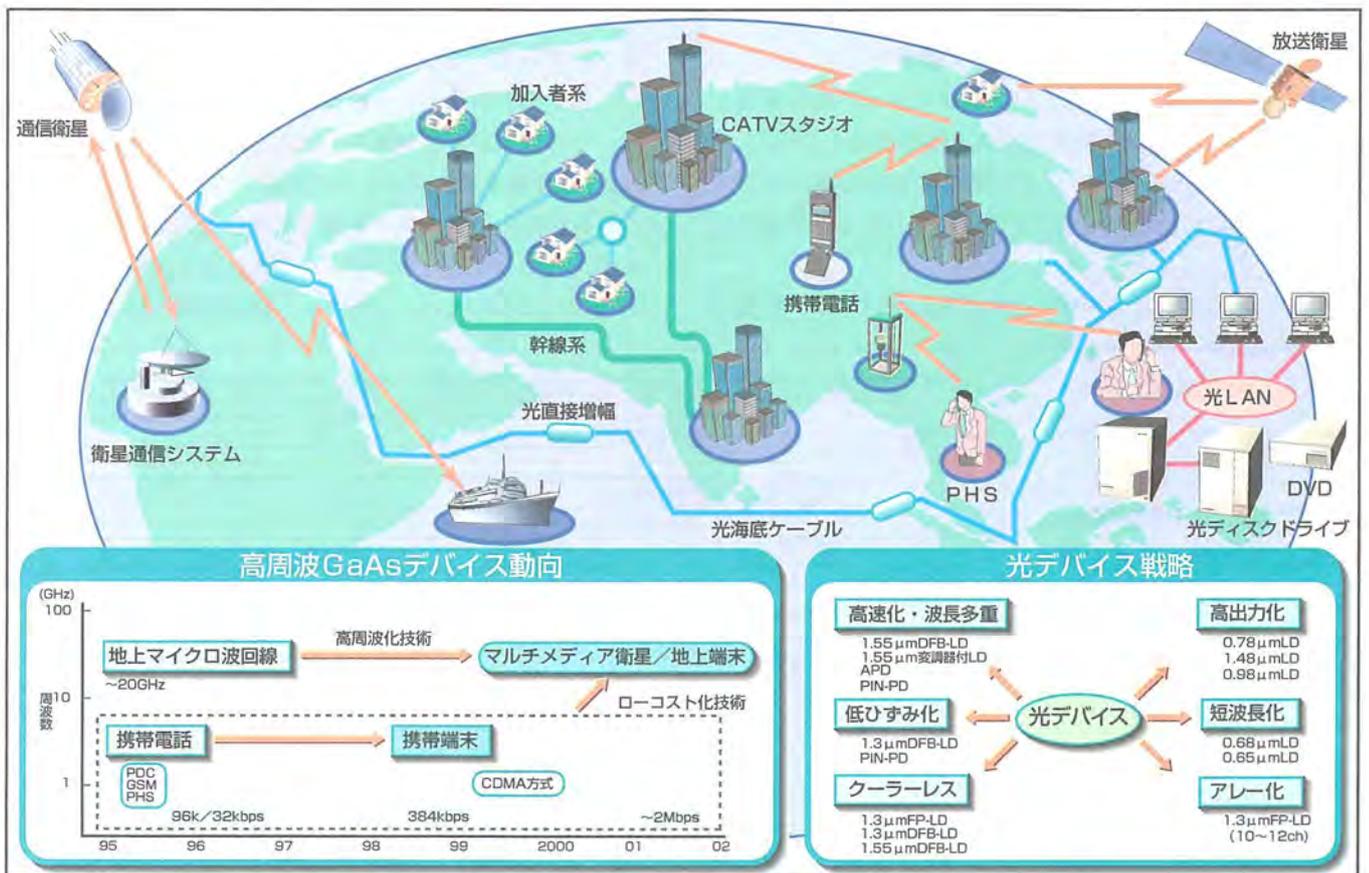
松川隆行*

要旨

21世紀に向けて、音声のみならず、データさらには画像までの双方向伝送を可能とする高度情報通信、いわゆるマルチメディアの世界が具現化されつつある(テレデシック計画、情報スーパーハイウェイ構想等)。このマルチメディアの世界は、①高速・大容量、②グローバル、③モバイル(パーソナル)のキーワードで特徴づけられる。これらには、化合物半導体をベースとした光・マイクロ波デバイスが深くかかわっている。

マイクロ波デバイスでいえば、テレデシック計画に代表される多量の人工衛星を利用したグローバルな高速・大容量通信には30GHzという超高周波の技術が必ず(須)であり、

HEMT等の高性能化合物半導体デバイスが不可欠となる。また、2.5~10Gbps, さらには40Gbpsという高速・長距離通信には光デバイスが決定的な役割を持っている。一方、指数関数的に増大している情報の蓄積については、光ディスクの進歩に負うところが大きい。より一層の大容量画像データの蓄積及び読み書きができるDVD(Digital Versatile Disc)-ROM, DVD-RAMについても市場の立ち上がりが見え、今後に迫っている。このように光・マイクロ波デバイスは情報・通信のフロントエンドを担う中核デバイスであり、今後、マルチメディアを幹として成長していくものと思われる。



マルチメディアに貢献する三菱化合物半導体

三菱電機では、グローバル化に対応できる高速・大容量通信デバイスを取りそろえています。マイクロ波デバイスでは1GHzから30GHzにわたる各種高性能・多機能製品を、光デバイスでは10Gbpsを超える通信用、及び数Gバイトのデータを蓄積するための情報処理用デバイスを研究開発し、タイムリーに市場へ供給し続けています。

*高周波光素子事業統括部長(工博)

1. ま え が き

マルチメディア時代のキーパーツとして期待される化合物半導体のうち、今回は、①携帯電話からマルチメディア端末へと展開するマイクロ波デバイス、②高速・大容量通信を担う光幹線用レーザダイオード、③その大容量情報の記録用レーザダイオードの三点を中心に述べる。

2. マイクロ波デバイス

2.1 市場動向

化合物半導体を使う無線市場は1GHz以上の高周波領域が中心であり、従来はマイクロ波回線、衛星通信等に限られていた。また、その需要数も、衛星放送用HEMTを除いては非常に少なかったと言える。

近年、欧州でのGSM、日本のPDCやPHSなどデジタル携帯電話が本格的に立ち上がった。特に携帯機は、小型・軽量・長時間通話化が重要であり、日夜改良され続けている。このため、送信段増幅器には、低電圧・低消費電力化を実現できる化合物半導体が全面的に使用され始め、数量も飛躍的に伸び始めている。また、衛星放送も、デジタル放送で世界的に大きく進展しており、21世紀以降はマルチメディアの一翼を担うことが期待されている。

2.1.1 携帯電話からマルチメディア端末へ

米国のAMPS、英国のETACS等がアナログ携帯電話として普及していたが、数年前から、欧州中心のGSM、日本のPDCやPHSなどデジタル携帯電話が急激に伸びており、2000年には世界規模で1億台以上になると予想されている。

現在の携帯電話は音声サービスが中心であるが、今後はデータ通信サービスが主流となり、携帯端末、モバイルコンピューティング等へ進展していくと考えられる。日本では既にPHSで32kbps、PDCで最大28.8kbpsの無線データ通信サービスが開始されており、電子メールの送受を中心に利用されている。

図1にここ5年間の無線データ通信の発展を示す。PHSの伝送速度は現在の32kbpsが64kbpsへ、また携帯電話もIS-95方式によって64kbpsへ高速化される。そして、2000年以降の広帯域CDMA方式では、

384kbpsのデータ通信サービスが受けられる。これらによって動画を含む大容量データ通信が可能となり、21世紀からは、正に無線マルチメディアの時代へと進む。

さらに、衛星を利用した携帯電話システムが、1997年以降“イリジウム”から順次サービスインする予定となっている。そのデータ伝送速度もイリジウムでは4.8kbpsであるが、2000年には“テレデシック”の2Mbpsへ進展するため、世界規模でマルチメディア用高速伝送網が完成される。

これらのシステムをベースに、GPS、デジタルカメラ、ビデオ、ゲーム機やLANとの組合せによるより高度なサービスが考えられている。

2.1.2 衛星放送市場の拡大

化合物半導体を利用した放送サービスには、衛星を使ったBS放送やCS放送に加え、米国を中心としてサービスが開始された無線CATVとしてのMMDSがある。

特にデジタル放送は、数年前から米国で開始されたDirecTVが有名であるが、日本でも既にPerfecTVで100チャンネルの受信が可能となっており、'98年にはDirecTV、JskyBの運用開始によって合計350チャンネルにも達する予定となっている。2000年にはBS-4後発機によるBSデジタル放送が開始されることで、一つの帯域で、映像、音声、データを種々組み合わせながらサービスすることも考えられている。これにより、衛星を経由してパソコンへカラー動画や大容量データを瞬時に取り込むことも可能となり、その利用形態は飛躍的に拡大していくと考えられる。

2.2 化合物半導体デバイスの動向

21世紀に向けて大きく発展する無線通信は、マルチメディアに対応させるためのデータ伝送速度を飛躍的に高速化しなければならない。このため、画像帯域圧縮も含め、各

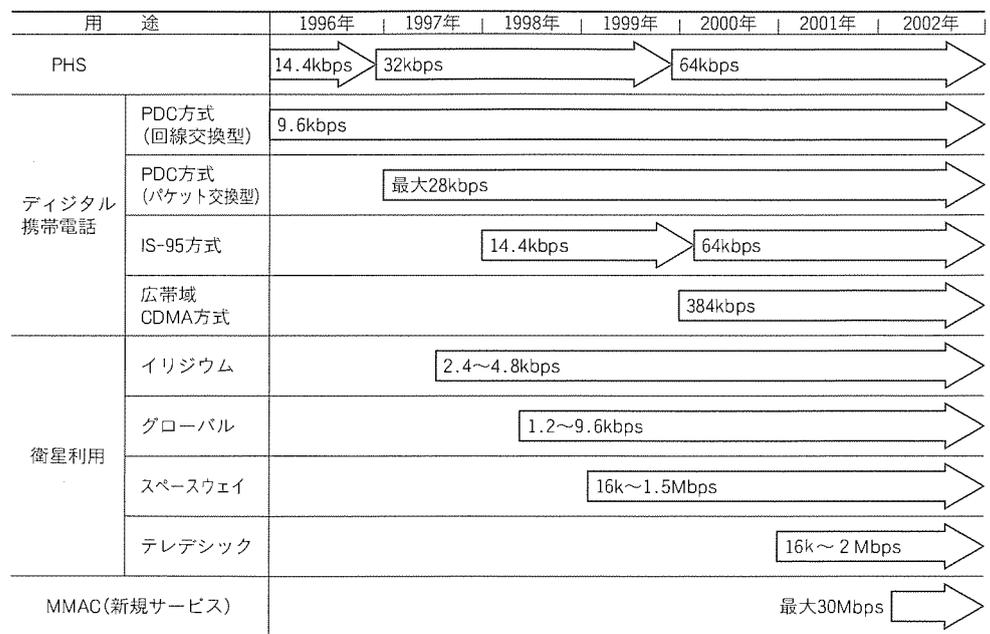
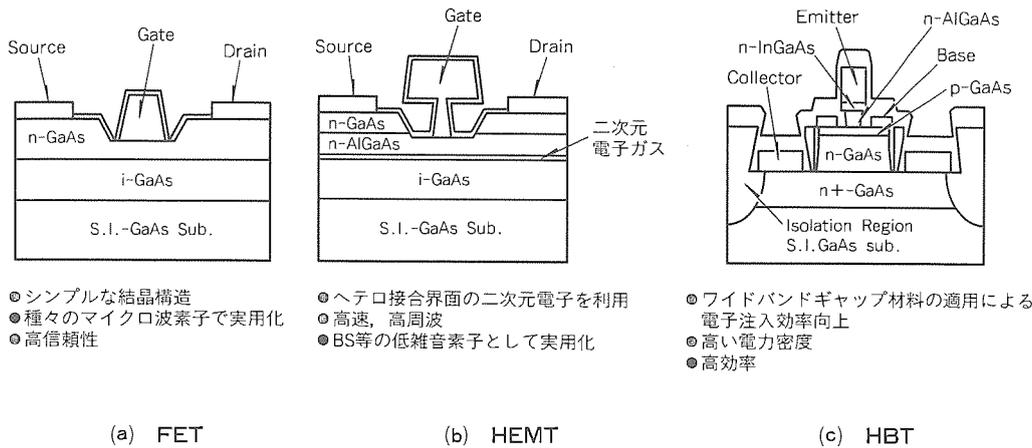


図1. 無線データ通信の発展 (伝送度の進展)



- シンプルな結晶構造
- 種々のマイクロ波素子で実用化
- 高信頼性

(a) FET

- ヘテロ接合界面の二次元電子ガスを利用
- 高速、高周波
- BS等の低雑音素子として実用化

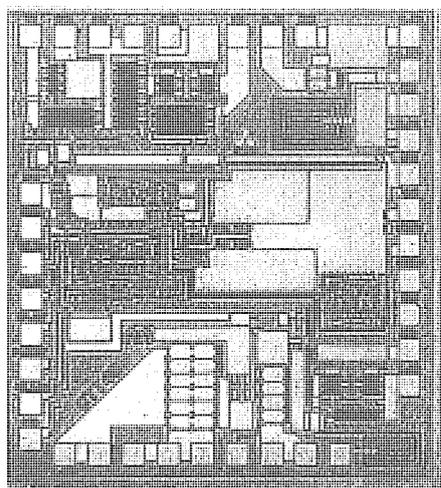
(b) HEMT

- ワイドバンドギャップ材料の適用による電子注入効率向上
- 高い電力密度
- 高効率

(c) HBT

図2. 各種トランジスタの構造

とマイナスの2電源が必要であり、携帯機の小型化・低コスト化の一つの障害となっていた。このため、当社では、HBTの開発を研究所と一体となって進めており、'98年に製品化する予定である。図2に各種トランジスタの構造を示す。



(SAGFETを141個集積化している。)

図3. PHS用GaAs MMICのチップの外観

高集積化(送信段、

受信段、スイッチ、ミキサ機能内蔵)に対しては、SAGFETを採用してPHS用のGaAs MMICとして製品化を完了している。図3にチップの外観を示す。

今後は、上記のP-HEMT, HBT, SAGFETを用途に合わせて使い分け、また組み合わせて、コストパフォーマンスに優れたデバイスを開発し、量産化していく予定である。

2.2.2 マルチメディア用ミリ波デバイス

動作周波数が30GHz以上のミリ波帯では、HEMTを用いた低雑音MMICや高出力MMICが開発されて量産化され始め、毎年、低雑音化・高利得化・高出力化に向けて性能の向上がなされている。

当社では、ミリ波用低雑音MMICを開発し、32GHzでNFが1.0dB以下、利得が18dB以上という世界トップクラスの性能が得られている。また、送信段用増幅器用にもP-HEMTを開発し、18GHzで出力電力1W、利得9dB、効率58%以上という優れた性能が得られた。

2.2.3 衛星放送用デバイス

現在の衛星放送の受信周波数は10~12GHz帯であり、HEMTを用いた低雑音デバイスが使用されている。今後は、周波数が20GHzへアップすることもあり、更なる低雑音化とMMIC化が必要となっている。以上述べた重要技術を含め、化合物マイクロ波デバイスの技術動向を図4に示す。

3. 光デバイス

3.1 市場動向

3.1.1 光通信

幹線系光通信の使命は、より大容量の信号を遠くまで経済的に伝送することにある。この大原則に従い、通信速度の向上はとどまるところを知らない勢いである。1ファイバ当たりの通信速度を上げるため、現在では時分割多重方式及び波長分割多重方式の2方式が幹線系の主流になっている。この2方式の中でもここ数年、波長分割多重方式は、

種の通信システムが導入され始めた。しかしながら、高速伝送の一手段として、高周波化、すなわち従来の1~10GHzを主体とした利用周波数帯を30GHz以上(ミリ波)へアップすることも不可欠となっている。したがって、このミリ波対応の高性能デバイスの開発、量産化、及び高集積化が最重要課題となっている。

また、携帯電話用高周波デバイスとしては、低電圧・低消費電力化のみならず、一電源で動作するトランジスタの開発と量産化が、セットの小型化と低コスト化にとって不可欠となっている。

2.2.1 携帯電話用デバイス

当社では、3V動作で低消費電力化を実現するため、従来はFET型であったが、'96年にP-HEMTを開発し、量産化することに成功した。これにより、高移動度電子走行層をヘテロ接合で2層形成した構造で、従来に比べて消費電力を20%下げるとともに、チップサイズを80%に縮小することができた。この技術をPDC、GSM、CDMA用の送信段増幅器に適用し、高性能を実現している。

また、MESFET及びP-HEMTを駆動するにはプラス

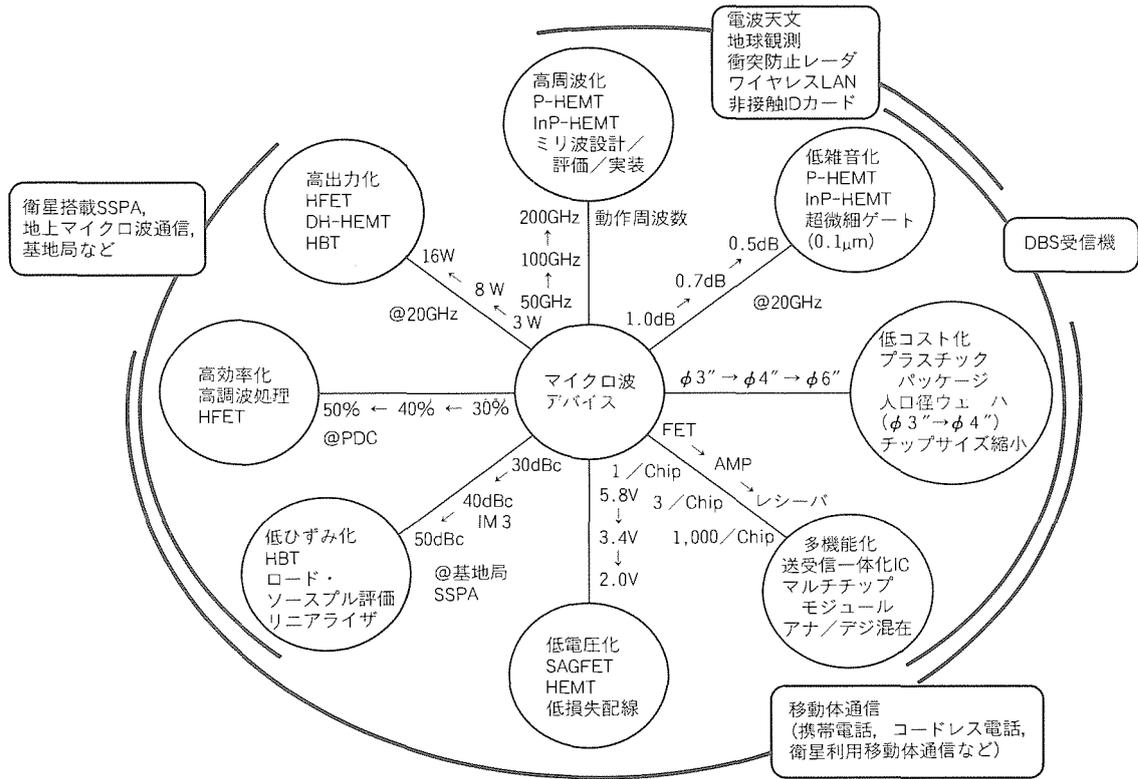


図4. 化合物マイクロ波デバイスの技術動向

①信号形態と速度の異なる信号を同時に伝送可能, ②通信需要に応じて波長数の増減が可能, などの特長を持つため急速にその規模を拡大し, 現在2.5Gbps×4~8波(=10~20Gbps/ファイバ)が用いられている。市場要求波長を短納期で供給するために, LD(Laser Diode)メーカーはどの波長のLDを品ぞろえするか, また必要な波長をいかに精度良く製造するかといった, いわゆる“波長マネジメント”が求められるようになってきた。

光ファイバを各家庭まで敷設することを目指した光加入者系の分野では, 低価格・小型化への要求が極めて強い。幹線系ではLDを温度調整して用いることが一般的であるが, 加入者系では低価格・小型化の障害となる電子冷却装置は用いることができない。そのため, LDには広い温度範囲(例えば-40~85°C)で安定した動作が求められる。また, LDにファイバを取り付けたモジュールについても, レンズ等の光学部品を用いない構造や, 組立コスト削減のためLDを発光させない状態でファイバとの位置関係を決めてしまうパッシブアライメント技術が重要となってきた。また, 表面実装型の小型モジュールの開発と実用化の動きも活発化してきている。

LDを光源とする光CATV網は, 北米中心に大きく進展し, 今後, 欧州, 東南アジアにも広がっていく勢いである。局から数千軒の家庭に多チャンネルのサービスを配信するこ

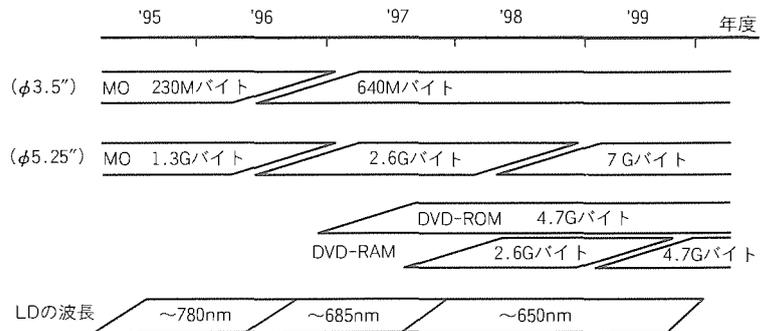


図5. 光ディスク容量の推移

れまでのブロードバンドに加え, きめ細かいサービスを可能にするため, 分岐点から50軒以下程度の小規模の家庭をカバーするナローキャスト(下り)や, 家庭から局にサービスの選択をリクエストするリターンパス(上り)のシステムが普及しつつある。

3.1.2 情報処理

マルチメディア時代に突入し, 産業レベルのみならず, 個人が扱う文書及び画像データの量も飛躍的に増大した。LDを光源とする主な外部記憶媒体のトレンドを図5に示す。光磁気ディスク(MO)は, 780nmLDを用いた230Mバイト容量から685nmLDを用いた640Mバイトへ移り変わりつつある。また, 大容量の画像とデータの蓄積及び読み書きができるDVD市場もいよいよ立ち上がる段階に達し, 各LDメーカーはDVDに対応できるいわゆる赤色LDの開

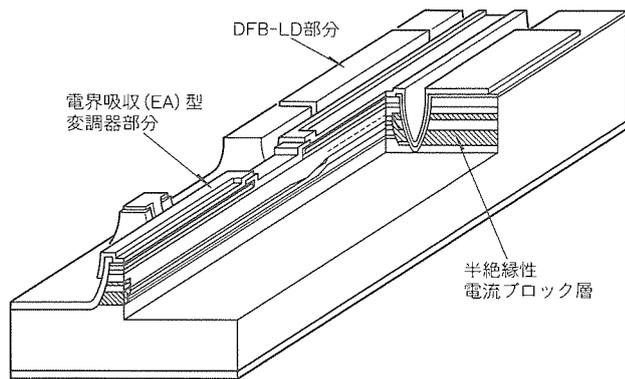


図6. 変調器付き半導体レーザー

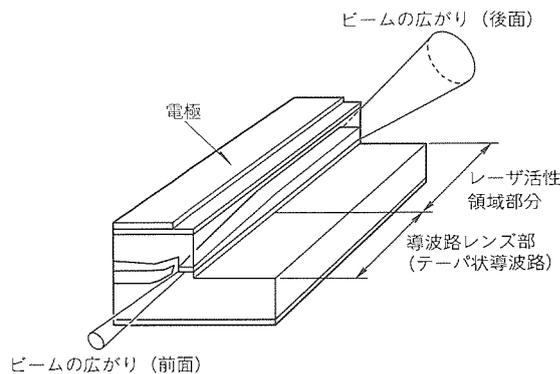


図7. 導波路レンズ付き半導体レーザー

発と量産にしのぎを削っている。

3.2 技術動向

3.2.1 通信用光LD

LDの高性能化は、その製造技術の進歩に支えられ、過去10年の間に飛躍的に向上した。数nmの層厚制御が必要とされる多重量子井戸構造、ひずみ量子井戸構造、さらにはひずみ補償多重量子井戸構造が、ほとんどすべてのLDに用いられるようになった。通信用LDでは、単体素子での高性能化以外にも、システム要求にこたえるために、LD発光以外の機能をワンチップに作り付けたいわゆる複合デバイスも実用化されるようになった。

図6に、DFB-LDと変調器をモノリシックに集積化された素子の模式図を示す。DFB-LD部分は、直流で駆動させ、高速信号の信号は変調器に加えるという機能を分担したデバイスである。このLDと光中継器を用いることで、2.5Gbpsで600kmの伝送も可能である。また、このLDは波長分割多重に用いられるためねらった波長をねらいどおりに作る技術が求められるが、活性領域幅の高精度制御、結晶組成の高精度制御技術の進展によって製品レベルでの波長制御が可能となりつつある。

機能集積化LDの他の例として、LDの発光スポットサイズを変換するレンズ機能を集積した素子の構造を図7に示す。レンズ部分はLDの活性領域の延長上にあって長さ方向にその厚みが徐々に薄くなり、そこを伝搬する光が徐々に広がり、その発光スポットサイズが大きくなる。その結果、回折の原理に従ってLDビームの広がり角は狭くなり、集光レンズを用いなくてもシングルモードファイバに高効率で結合が可能となるためパッシブアライメントに適している。また、加入者系で用いられる最高伝送速度を想定した622Mbpsの50km伝送試験でも、パワーペナルティが1dB以下と小さく、良好な特性を示した。

3.2.2 情報処理用LD

高密度情報の記録のためLDには、①波長が短いこと、②出力が大きいこと、③信頼性が高いことが求められる。我々は、これらの条件を満たす650nm帯のLDが、ここ当

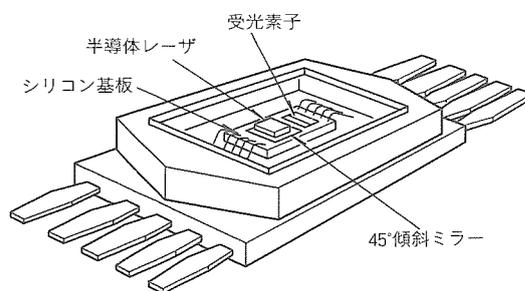


図8. 受光器一体型半導体レーザー

分の間、市場要求に対する解であると考えている。高出力・高信頼化を実現するため、LD端面でのレーザー光による溶融破壊を抑制するため、端面付近に不純物を拡散し、その部分のバンドギャップをLD発光エネルギーよりも大きくした窓構造を採用した。この窓構造の採用により、60°C、30mW(連続発振)の動作条件で1万時間の平均寿命が得られている。

光ディスクヘッドには、LDとともに、ディスクからの反射光を受ける受光素子が不可欠である。これまではLDと受光素子を別々に用意したが、ヘッドの小型化要求のために、LDが搭載されるパッケージの中にこの受光素子も内蔵する方式が目ざされている。図8に、この要求にこたえるために開発したLDのパッケージの概念を示す。LDはSi基板上にマウントされ、光をパッケージ窓に垂直に打ち上げるため45°の傾斜ミラーが内蔵されるとともに、ディスクからの反射光を受ける多分割受光素子がSi基板に直接作り付けられている。

4. むすび

化合物半導体が用いられるマルチメディアとパーソナル通信分野の動向、及びデバイス状況を簡単に述べた。

情報システムの高度化によって化合物半導体デバイスはますますその重要性を増してきていると確信している。今後も、デバイスの高性能化・低コスト化を進め、高度情報化社会の発展に寄与していきたい。

DVD-RAM用高出力半導体レーザ

島 顕洋* 竹見政義**
 広中美佐夫** 多田仁史***
 小野健一**

要旨

DVD(Digital Versatile Disc), DVD-ROMといったCD(Compact Disc)の約7倍もの容量を持つディスク及びその関連機器が市販されるようになった。これは、ディスク上に集光される光スポットのサイズを小さくして記録密度を高めるために、対物レンズのNAが0.6に大きくされたこと(CDではNAが0.45)と、光源となるレーザの波長が650nm帯に短波長化されたこと(CDでは780nm)によるところが大きい。

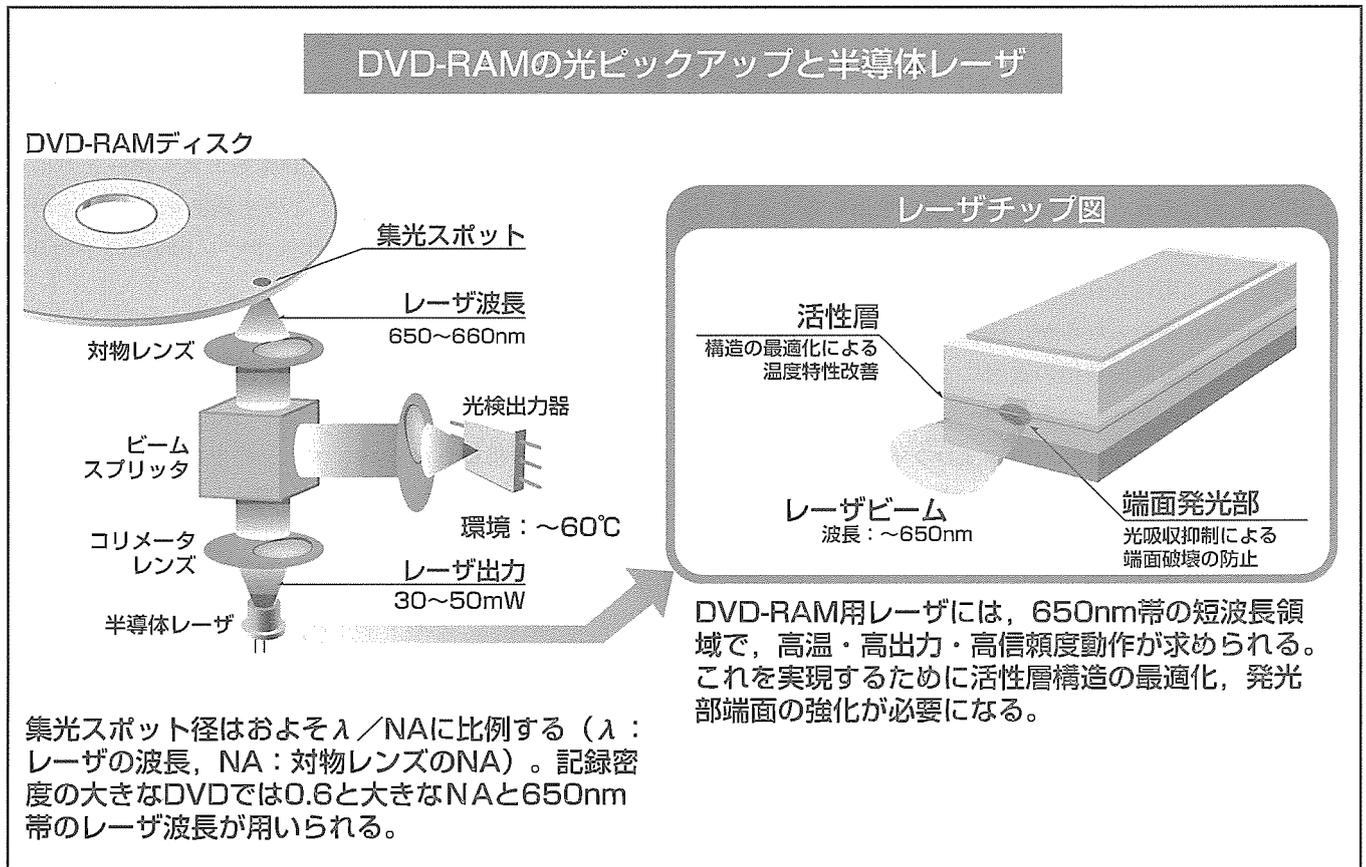
次のステップとしては、DVDに対応できる大容量の記録メディアと装置が必要とされている。既にCD-Rを始めとする幾つかの追記型、書換え型のディスク及び装置の普及が進んでいるが、いずれもDVDに対応できる容量ではない。そこで、追記型ディスク装置であるDVD-R、書換え型のDVD-RAM等が、再生専用DVDが市販される以前から提

案されて規格化され、我々もそれらに照準を合わせて光源となる高出力半導体レーザの開発と製品化を進めてきた。

ここでは、次に示したDVD-RAM用半導体レーザへの要求性能と、これを実現するための手法及び結果について述べる。

- 波長650nm帯で30~50mWの高い光出力を得ることができる活性層の材料と構造開発
- 60℃の高温でも動作電流増加の少ない活性層構造の最適化
- 高温、高出力の長時間動作においても発光部端面の劣化を防止できる端面強化技術の開発

また、これらの技術と課題について検討を重ね、DVD-RAM光源に適した高出力半導体レーザ(ML1××6シリーズ)の製品化を実現できた。



DVD-RAMにおける半導体レーザの役割

ピックアップに搭載された半導体レーザの光は、コリメータレンズによって平行光にされ、ビームスプリッタを透過して、対物レンズによってディスク面に集光される。記録の際には高い光出力でディスク物性を変化させ、再生の場合には低い光出力をディスク面に照射し、その反射光を光検出器によって受光する。

1. ま え が き

書換え型高密度光ディスクメモリとして現在最も注目されているものにDVD-RAMがある。これはCDサイズのディスクに片面当たり2.6Gバイトの記憶容量を持たせたものであり、将来的にはDVD-ROMと同じ4.7Gバイトに大容量化される計画もある。大容量化にはディスク面に集光される光スポットのサイズを小さくして記録密度を高めることが不可欠で、そのためには、光源となる半導体レーザの短波長化が必要になる。現在市販されている書換え型高密度光ディスクとして、3.5インチディスクに約640Mバイトの容量を持つ光磁気ディスクがあるが、これには波長685nm帯、出力30~50mWの高出力レーザ⁽¹⁾が用いられている。

しかし、DVD-RAM等の更に高密度化されたディスクについては波長650nm帯の高出力レーザが必要になり、これを実現するには、レーザの短波長化に伴う発振しきい値及び動作電流の上昇、温度特性の劣化、信頼性の悪化など解決すべき様々な課題がある⁽²⁾。また、光ディスク装置は放熱性の悪い小型ケース、又は内部温度が高温に達するパソコン等に内蔵される場合が多いため、少なくとも60°Cで長時間安定動作することも要求される。

本稿では、主にDVD-RAM用光源として開発し、このたび製品化を実現した高出力レーザ(ML1×6シリーズ)について述べる。

2. 素子構造

図1は、今回開発した650nm帯高出力レーザの素子構造である。640Mバイトの光磁気ディスク等に用いられている685nm帯レーザを更に短波長化する場合、発振しきい値電流が急激に増加したり、最大発振温度が著しく低下する問題が報告されている⁽²⁾。特に波長が650nm以下に短くなるとその傾向は顕著となり、数mWの低出力では50~60°Cの高温下でも長時間の安定動作が可能だが⁽³⁾、30mW以上

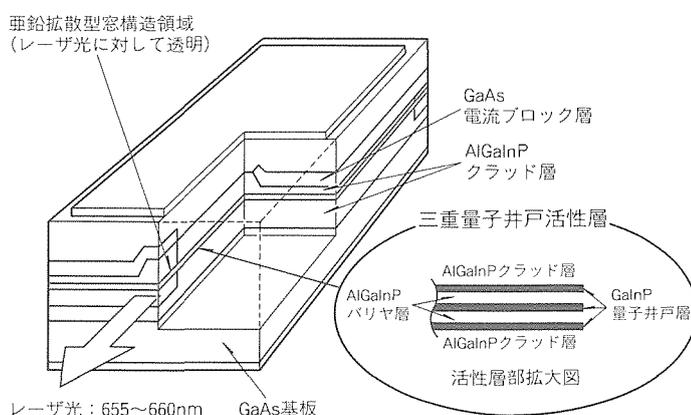


図1. 650nm帯端面窓構造型レーザの素子構造

の高出力動作を試みようとした場合、注入電流量を増やしてもレーザ出力が飽和するために動作しない場合がある。このことは、活性層を構成するGaInP層のバンドギャップが大きくなるため、電子を閉じ込めるクラッド層のバンドギャップとのエネルギー障壁差が相対的に小さくなり、活性層に注入される電子のオーバーフローが顕著になるからである。したがって、少ない注入電子密度でレーザ動作を可能にするような活性層構造の最適設計が必要である。

我々は、DVD-RAMに必要な温度特性を実現できる低い電子密度の検討のみならず、光密度にも着目して、光出力-電流特性の直線性が損なわれにくい活性層構造を検討してきた。その結果、図の活性層部拡大図に示すような、量子井戸が3層積層された三重量子井戸構造を採用するに至った⁽⁴⁾。

一方、高い光出力でレーザを動作させると、素子端面活性層での局所的な光吸収により、端面を融解し劣化させて発振不能となる問題がある。この端面劣化は定格出力に制限を与えるのみならず、長時間動作させた場合の寿命も制限される。この問題を解決するためには、端面活性層のバンドギャップを素子内部の利得領域に比べて相対的に大きくする工夫、つまりレーザ光に対して透明体になるような構造の開発が必要になる。この構造は、その特徴から端面窓構造と呼ばれ、幾つかの構造例⁽⁵⁾⁻⁽⁸⁾が提案されてきた。

我々は、図に示したような亜鉛を端面付近の活性層に選択的に拡散させてGaInP量子井戸構造を無秩序化する方法でバンドギャップの大きな窓領域を形成した⁽⁴⁾。なお、窓領域は、素子長650μmのレーザの両端面部に、長さ20μmの領域にわたって形成した。さらに、共振器内部の光を前面側に効率良く取り出すことができるように、前面には8%の低反射膜コーティングを、後面には90%の高反射膜コーティングをそれぞれ施した。素子は、活性領域を形成した素子上面にヒートシンクをはんだ付けし、放熱性を高めた。

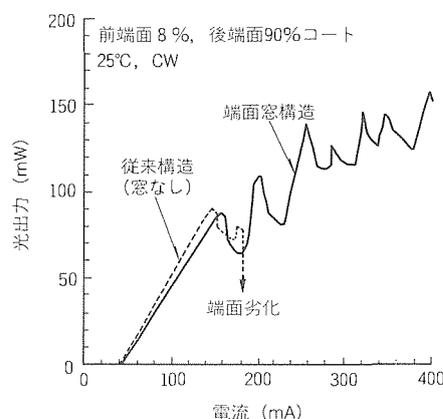
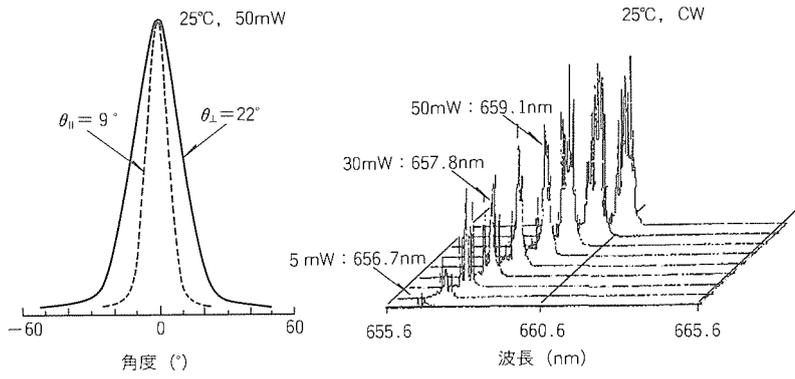


図2. 光出力-電流特性



(a) ビーム広がり角 (b) 発振波長スペクトル

図3. ビーム特性

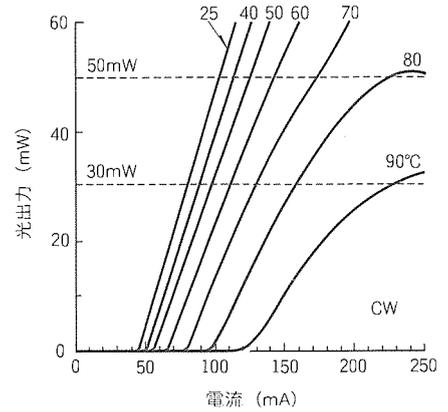


図4. 光出力-電流特性の温度依存性

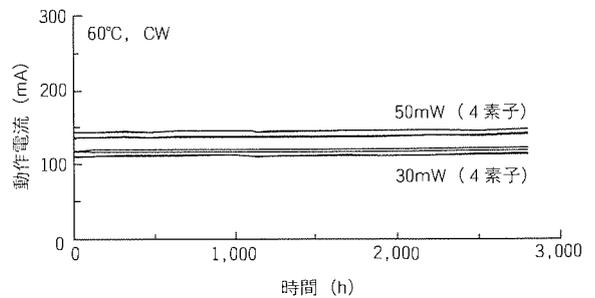
3. 素子特性

図2に、窓構造レーザの光出力-電流特性を、従来の窓構造を持たないレーザと比較して示す。両者のレーザとも、90mW付近まで直線性の良い出力特性が得られているが、従来構造では、キックの直後に端面破壊による素子劣化が発生している。一方、窓構造レーザでは、高い出力域で幾つかのキック発生が認められるものの、150mWまで端面破壊による素子劣化は発生しておらず、この出力特性は繰り返し測定しても再現される。以上のように、端面窓構造は非常に強い端面を持っていることが分かる。

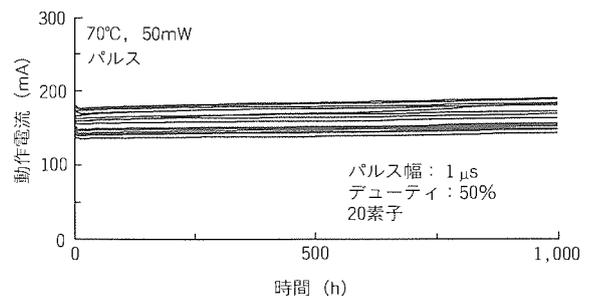
レーザ光のビーム広がり角及び発振波長を図3(a)及び(b)にそれぞれ示す。活性層に対して平行方向及び垂直方向のビーム広がりはいずれも良好なガウシアン状の分布を示し、各々の半値全角、 θ_{\parallel} 、 θ_{\perp} はそれぞれ9°、22°である。これらのビーム広がり角は、半導体レーザとしては狭い部類に属し、光ピックアップを構成する光学部品との結合効率を高めることが期待される。また、DVD-RAMシステムでは、再生時には3~5mWの低出力、記録時には30~50mWの高出力が用いられるが、いずれの出力域においても650nm帯のレーザ光が得られていることが図(b)から分かる。

図4に、窓構造レーザにおける光出力-電流特性の温度依存性を示す。60°Cでも比較的直線性の良好な出力特性が60mWまで実現され、80°Cでも50mWの出力が得られている。高温下で高出力動作を行う場合には、レーザの寿命は著しく短くなる。しかし、上述の活性層構造の最適化、窓構造による端面強化等の効果で、良好な信頼性が期待できる。

図5(a)に、60°C、CWの条件下で実施した寿命試験結果を示す。記録時に必要な30~50mWの高出力で2,800時間以上安定に動作していることが分かる。また、実使用ではパルスで駆動されるため、70°C、50mWの条件下でデューティ50%のパルス寿命試験を実施した結果を図(b)に示す。この条件で1,000時間経過しても顕著な動作電流上昇がな



(a) CW寿命試験



(b) パルス寿命試験

図5. 寿命試験結果

く、安定に動作していることが分かる。

4. むすび

活性層構造の最適化による温度特性の改善及び端面窓構造による端面劣化の防止等により、高温、高出力で高信頼動作が可能な650nm帯DVD-RAM用レーザが実現でき、製品化するに至った。今後の技術動向としては、記録速度の改善、光ピックアップの設計マージン拡大の観点から、レーザ出力の更なる高出力化が求められるであろう。また、ノートパソコン等への搭載のために光ピックアップの小型化が不可欠となり、そのために、レーザパッケージ内に複数の光学部品を集積化させる要求も予想される。今後、我々は、このような高出力化と高機能化の要求にも対応し

ていく考えである。

参考文献

- (1) Shima, A., Watanabe, H., Tada, H., Arimoto, S., Kamizato, T., Kadoiwa, K., Omura, E., Otsubo, M. : 10000h, 30-50mW CW Operation of 670-690nm Visible Laser Diodes, *Electron.Lett.*, **30**, 1293~1294 (1994)
- (2) Hatakoshi, G., Itaya, K., Ishikawa, M., Okajima, M., Uematsu, Y. : Short-wavelength InGaAlP Visible Laser Diodes, *IEEE J.Quantum Electron.*, **27**, 1476~1482 (1991)
- (3) Watanabe, M., Matsuura, H., Shimada, N., Okuda, H. : Optimum Tensile-strained Multi-quantum-well Structure of 630nm Band InGaAlP Lasers for High-temperature and Reliable Operation, *IEEE J.Selected Topics in Quantum Electron.*, **1**, No.2, 712~716 (1995)
- (4) Shima, A., Tada, H., Ono, K., Fujiwara, M., Utakouji, T., Kimura, T., Takemi, M., Higuchi, H. : Highly Reliable 60°C, 50mW Operation of 650nm - Band Window - Mirror Laser Diodes, *IEEE Photonics Tech.Lett.*, **9**, 413~415 (1997)
- (5) Botez, D., Connolly, J. : Nonabsorbing - mirror (NAM) CDH - LOC Diode Lasers, *Electron.Lett.*, **20**, 530~532 (1984)
- (6) Suzuki, Y., Horikoshi, Y., Kobayashi, M., Okamoto, H. : Fabrication of GaAlAs 'Window - stripe' Multi - quantum - well Heterostructure Lasers utilizing Zn Diffusion - induced Alloying, *Electron.Lett.*, **20**, 383~384 (1984)
- (7) Thornton, R., Welch, D., Burnham, R., Paoli, T., Cross, P. : High-power (2.1W) 10-stripe AlGaAs Laser Arrays with Si Disordered Facet Windows, *Appl.Phys.Lett.*, **49**, 1572~1574 (1986)
- (8) Watanabe, M., Tani, K., Takahashi, K., Sasaki, K., Nakatsu, H., Hosoda, M., Matsui, S., Yamamoto, O., Yamamoto, S. : Fundamental-transverse-mode High-power AlGaInP Laser Diode with Windows Grown on Facets, *IEEE J.Selected Topics in Quantum Electron.*, **1**, 728~733 (1995)

ファイバアンプ励起用 0.98 μm 高出力半導体レーザ

鳴原君男* 宮下宗治**
山村真一* 永井 豊***
川崎和重**

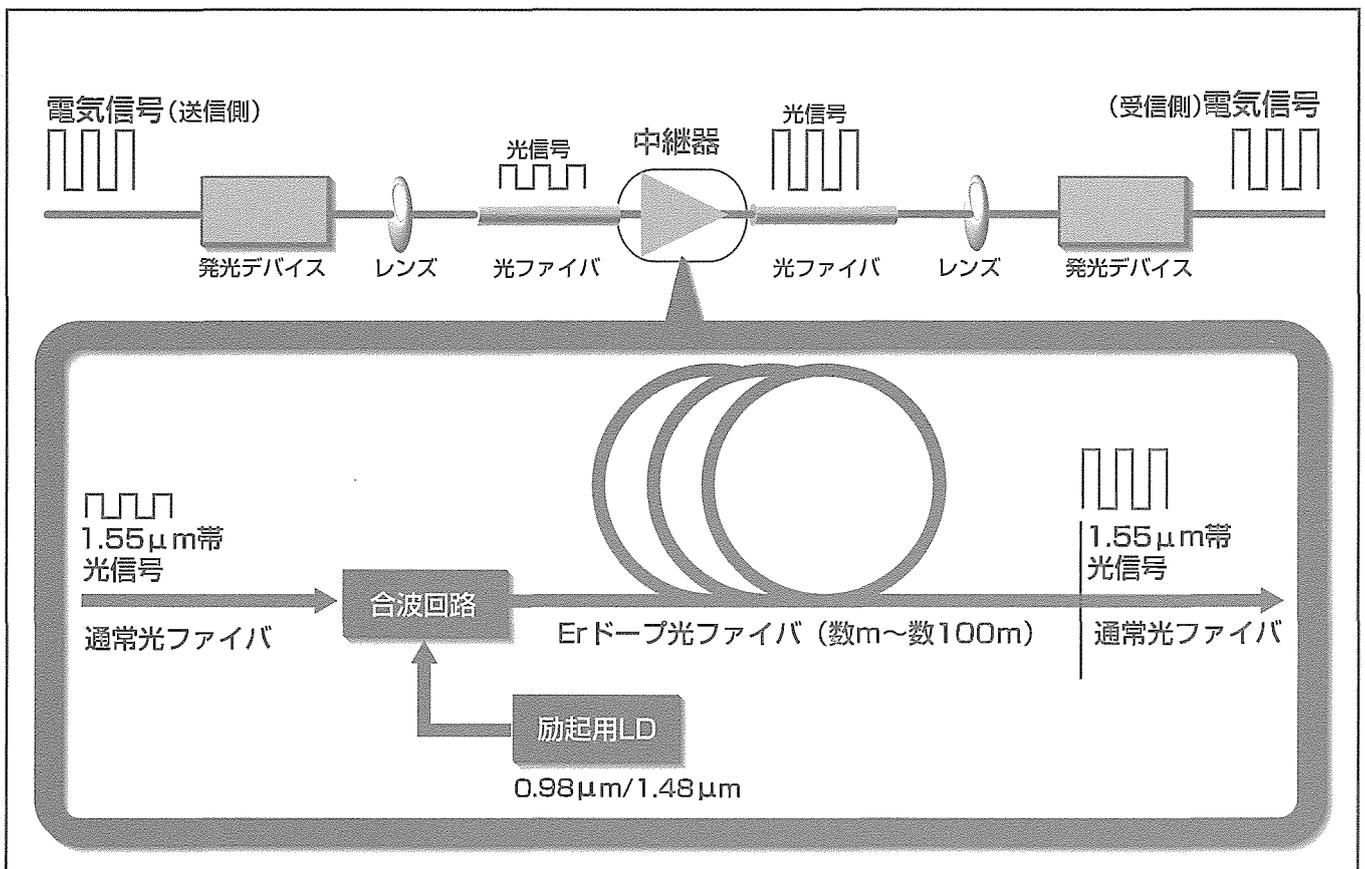
要 旨

近年、大都市間や大陸間といった幹線通信網の大部分は、大容量伝送が可能な光ファイバ通信方式になっている。光ファイバの伝搬損失は0.2dB/km程度と小さいが、長距離伝送時には、途中で何度か信号を増幅する必要がある。従来は、光信号を電気信号に変換し、この電気信号を増幅して再び光信号にする、いわゆる再生中継方式が用いられていたが、Er(エルビウム)をドープしたファイバに1.55 μm の信号光の増幅作用が見い出されるに至り、光直接増幅方式が開発されてきた。

Erをドープしたファイバ増幅器(Erbium-doped Fiber Amplifier: EDFA)の励起には、発振波長が1.48 μm 又は

0.98 μm の半導体レーザ(Laser Diode: LD)が用いられる。端面劣化の問題がないInGaAsP/InP系1.48 μm が先に開発され、既に実用化も図られている。これに比べて、InGaAs/GaAs系0.98 μm LDは、破壊的光学損傷(COD)と呼ばれる端面劣化が存在し、信頼性の観点から実用化が遅れていた。

今回三菱電機では、Siイオン注入とアニールによってLD端面近傍にレーザ光の吸収がない領域、いわゆる窓構造を形成することで、端面に起因する劣化を防止することに成功し、長期信頼性を確立した。



光直接増幅器(EDFA)を用いた光ファイバ伝送方式

光直接増幅器を用いた光伝送方式では、再生中継器を用いた場合に比べて構成が極めて簡単になることから、部品点数が減少して信頼性が向上すること及び消費電力が小さくなる等の利点がある。さらに、励起光源を1.48 μm LDから0.98 μm LDにすると、励起効率が上がり、かつ雑音指数が減少するので、長距離伝送にとって有利となる。

1. ま え が き

EDFAは実用化に至り、1995年後期から商用運用を開始している。当社で開発した励起用1.48 μm LDも、日米間を結ぶ海底ケーブル内のEDFAに搭載されている。

EDFA励起用としては、0.98 μm LDの方が1.48 μm LDに比べて励起効率が高く雑音指数が小さいといった優れた特長を持っているが、端面劣化に起因する信頼性の問題が解決できず、なかなか実用に至っていなかった。

今回、当社では、独自の技術開発によって端面に起因する劣化を防ぐことに成功し、長期信頼性を確立した。

2. 窓構造付きリッジ型LD

2.1 窓 構 造

LD端面には高密度の表面準位が存在し、順方向電流を流すと、この表面準位を介して非発光の再結合電流が流れる。このため、端面近傍の注入キャリア密度は内部に比べて低く、反転分布状態に達していないものと考えられ、端面近傍では光の正味の吸収が起きる。光の吸収により、高出力状態では端面近傍は発熱し、バンドギャップが狭くなり、更に光吸収が増大する。この正帰還ループによって端面温度は上昇し、ついには端面近傍が溶解する(図1)。これが、破壊的光学損傷(Catastrophic Optical Damage: COD)と呼ばれるものである。表面準位が多いInGaAs/GaAs系0.98 μm LDではCODが発生し、少ないInGaAsP/InP系1.48 μm LDではCODが生じないと言われている。

CODを防止する方法としては、端面を化学処理して表面準位を減少する方法⁽¹⁾と、端面近傍のバンドギャップを内部に比べて広げて光吸収をなくす方法⁽²⁾等がある。後者は、レーザ光に対して吸収のない透明な領域が端面に存在するというので、窓構造と言われる(図2)。

2.2 リッジ構造

ファイバ結合パワー(P_f)と順電流(I)特性にキンク(折れ

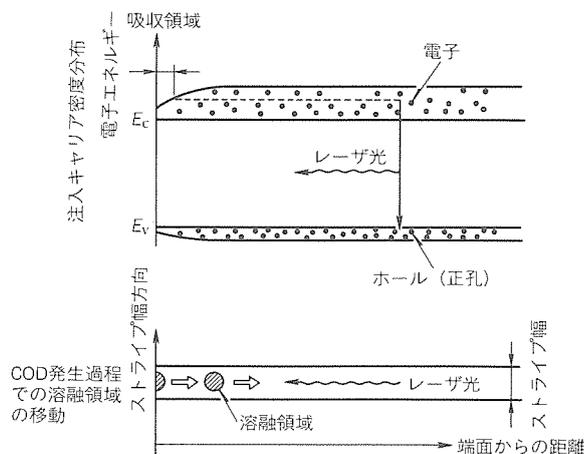


図1. 破壊的光学損傷(OP)メカニズム⁽³⁾

曲がり)が出ないようにするには、LD出力光の出射パターン(Far-Field Pattern: FFP)が、LD出力の変化に対して安定でなければならない。この安定性を実現するには、共振器方向に対して垂直な断面内の屈折率分布を制御して、光強度分布(モード)を一つにすること(基本横モードを実現すること)が必要である。活性層に対して垂直な方向(厚み方向)には結晶成長時の組成及び層厚の制御で、水平方向にはウェーブプロセス時のリッジ幅及び上クラッド層の残し厚の制御で、モードのコントロールが可能なリッジ構造を採用した(図3)。

2.3 窓構造付きリッジ型LD

開発した窓構造付きリッジ型LD構造を図4に示す。低いしきい値電流及び高効率を実現するため、活性層は量子井戸が二つからなる二重量子井戸構造とし、かつガイド層も二重にした。共振器長を900 μm と長くして熱抵抗の低減を実現するとともに、クラッド層のキャリア濃度の最適化を図ってフリーキャリア吸収を低減し、スロープ効率の向上を可能にした。

また、LDの両端面近傍にSiイオンを注入し、かつアニールすることで端面近傍のバンドギャップを発光領域内部に比べて広げ($E_{g1} > E_{g2}$)、端面部分でのレーザ光の吸収を抑制した窓構造としている。アニール後の窓領域のフォトルミネッセンス(Photoluminescence: PL)波長のピークは0.87 μm 近傍にあり、活性層が完全に無秩序化されてレーザ発振波長である0.98 μm に対して透明な窓になっていることを確認している。窓構造の効果を更に高めるため、リッジ端面近傍部にプロトン(H⁺)を注入することで半絶

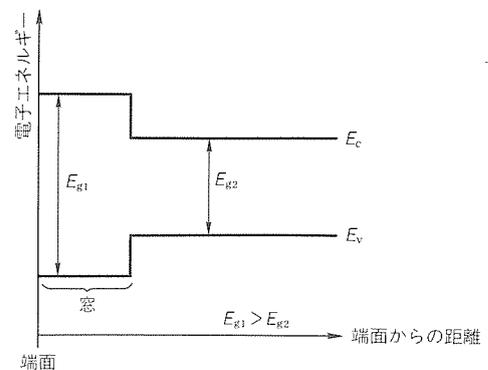


図2. 窓構造の概念図(発光領域(活性層)バンド構造)

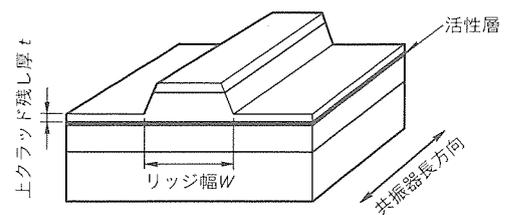


図3. リッジ構造概念図

縁領域を形成して、非発光再結合の原因となる電流を流さないようにしている。

さらに、横モードの安定化を図り、単一ビームの出射光を得るため、リッジ幅 W ($3.5\sim 4.0\mu\text{m}$) 及び上クラッド層残し厚 t ($0.35\sim 0.45\mu\text{m}$) を制御した。

3. 窓構造付きリッジ型LDの特性

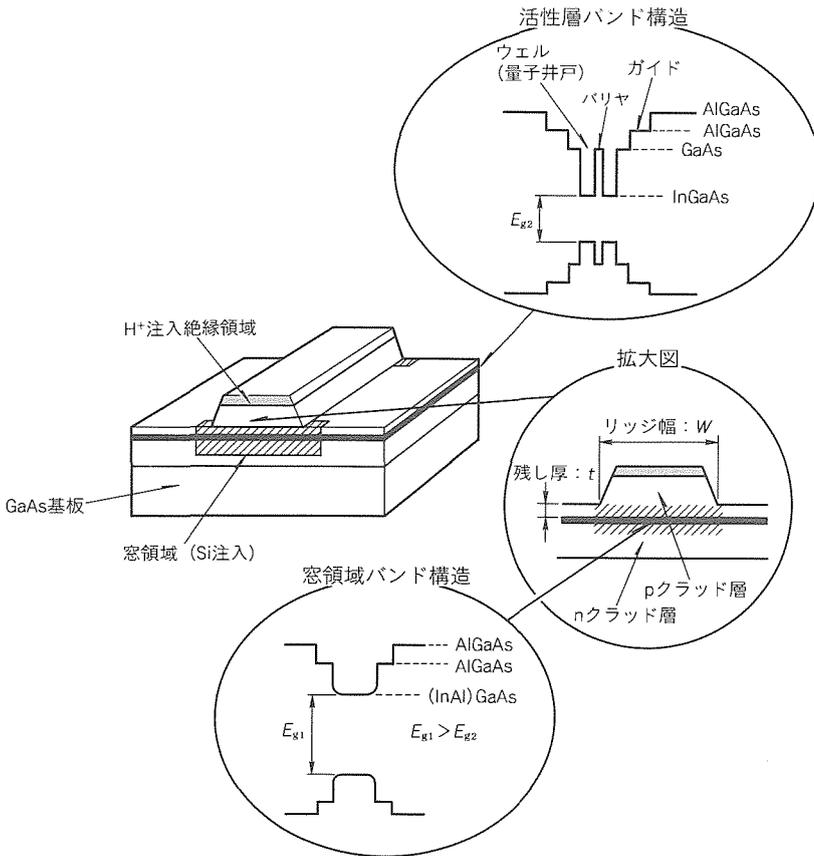


図4. 窓構造付きリッジ型LDの構造

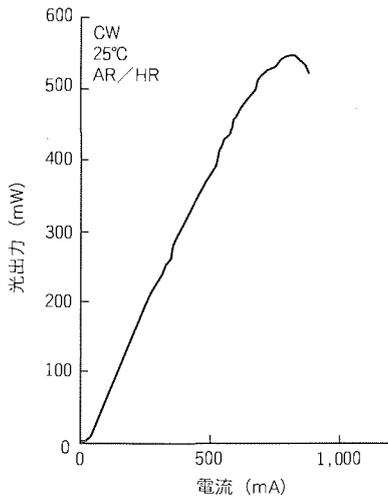


図5. 光出力-電流特性

3.1 光出力-電流特性と発振波長

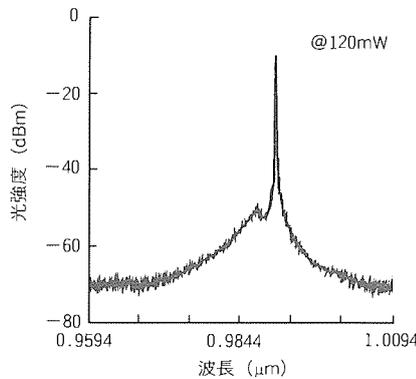
前面を低反射率($\sim 4\%$)、後面を高反射率($\sim 90\%$)にコーティングした素子をジャンクションアップ(基板をヒートシンク側にし、p-n接合を上)に組み立て、CW動作で測定した光出力(P)-電流(I)特性を図5に示す。共振器長が $900\mu\text{m}$ と長いにもかかわらず、しきい値電流は約 30mA と低い上に、スロープ効率率は約 0.9W/A と高効率が達成できている。最大光出力は 500mW を超え、熱的光出力飽和

によって決定されている。光出力の急激な劣化を引き起こすCODはなく、何度でも同じP-Iカーブを描くことができる。これは、良好な窓構造が端面に形成されていることを示すものである。また、光ファイバやレンズといった光学系との結合時に問題となるキックと呼ばれるP-I特性の折れ曲がりを生じる光出力(キックレベル)は 200mW 以上あり、実使用出力(150mW)をはるかに超えている。

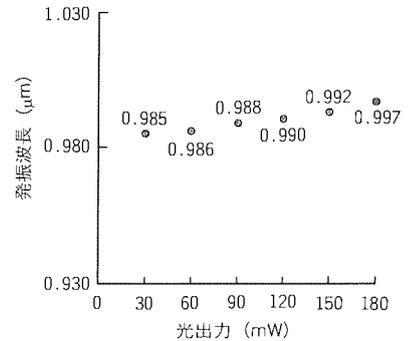
120mW 出力時の発振波長及び発振波長の光出力依存性をそれぞれ図6(a)及び(b)に示す。図(a)から、一つの縦モードで発振していることが分かる。また、図(b)からは、光出力を増すと徐々に発振波長が長くなる様子が分かる。これは、注入電流が増えることにより、発熱量が増して活性層の温度が上昇するためである。

3.2 遠視野像(FFP)

図7にFFPの光出力依存性を示す。図(a)及び(b)は、それぞれp-n接合(活性層)に水平な方向及び垂直な方向である。光出力を 30mW から 180mW まで変化させても、水平及び垂直方向とも奇麗な単峰性を持ち、かつピークの位置もほとんど変化しない。キックレベル及びFFP



(a) 120mW 出力時の発振波長



(b) 発振波長の光出力依存性

図6. 発振波長

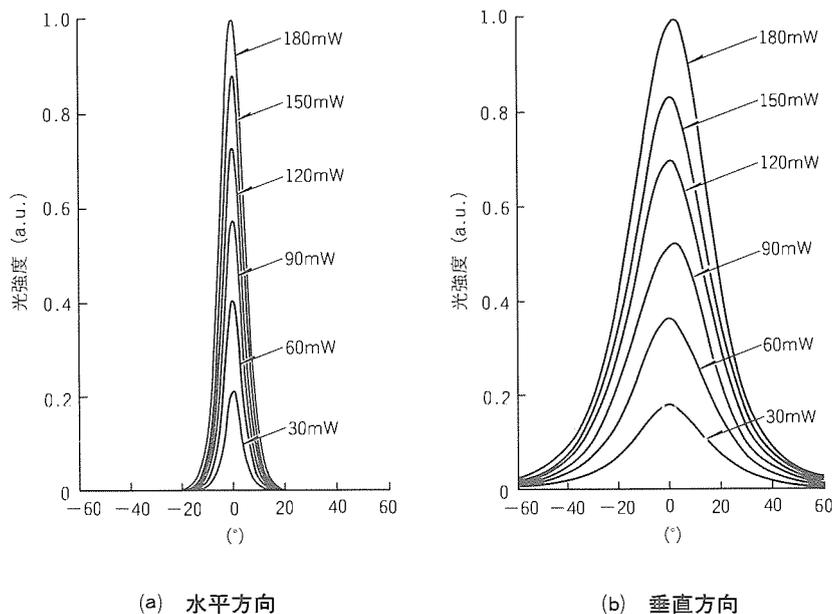


図7. 遠視野像 (FFP) の光出力依存性

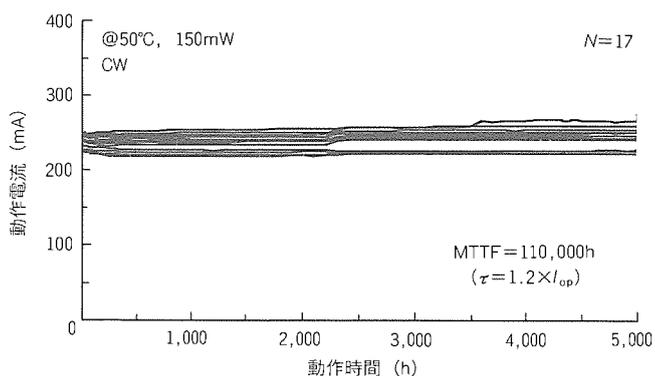


図8. 寿命試験結果

の光出力依存性から、180mW以上まで単一横モード発振が実現できていることが分かる。これは、リッジ構造において、リッジ幅 W 及び上クラッド層残し厚 t を制御して、基本モード以外の高次モードを抑制(カットオフ)したためである。

3.3 信頼性

図8に、周囲温度50°C、光出力150mWでの寿命試験結果を示す。初期特性検査を経た素子17個をスクリーニングをすることなしに寿命試験にかけたところ、5,000時間を経過しても劣化することなしに安定に動作している。動作

電流が初期値の1.2倍になる時間を寿命と定義したときの平均故障時間(Mean Time To Failure : MTTF)は11万時間以上と推定される。また、活性化エネルギーを0.3eVと仮定すると室温(25°C)でのMTTFは27万時間となり、実用上十分な信頼性が確認できた。

4. むすび

ファイバアンプ(EDFA)励起用として、励起効率が高くかつ雑音指数の小さな0.98 μ m高出力LDを開発した。非窓構造LDではCODに起因する端面劣化の発生によって高信頼性の実現が困難であったが、独自の技術開発により、LD端面に窓構造を形成することで端面劣化の問題を解決した。また、結晶成長やウェーハ

プロセス工程の安定性・制御性を向上させてリッジ構造を作製し、LDの横モードを制御して、高出力時でも安定な基本モード発振を可能にした。

今後は、更なる高出力化及び高信頼度化を図り、海底ケーブル用EDFAへの適用を目指す。

参考文献

- (1) Tamanuki, T., Koyama, F., Iga, K. : Interface Recombination Reduction by $(\text{NH}_4)_2\text{S}_x$ -passivation in Metalorganic Chemical Vapor Deposition Regrown GaAlAs / GaAs Buried Heterostructure Lasers and Estimation of Threshold Currents in Microcavity Surface Emitting Lasers, Jpn.J.Appl.Phys., 31, No.10, 3292~3295 (1992)
- (2) Naito, H., Kume, M., Takeoka, K., Nagai, H., Takigawa, S., Hamada, K., Shimizu, H., Kano, G. : Long-life GaAlAs High-power Lasers with Nonabsorbing-mirrors, 2nd Opto-electronics Conference (OEC'88), Tokyo, No.2B1-3, 80~81 (1988)
- (3) 米津宏雄 : 光通信素子工学, 工学図書 (1984)

3V動作GSM-IV用 高出力AlGaAs/GaAs HBT

紫村輝之* 服部 亮***
三浦 猛* 山内眞英*
森 一富**

要 旨

移動体通信は、現在一般的な通信手段として確固たる地位を確立し、更に拡大を続けている。

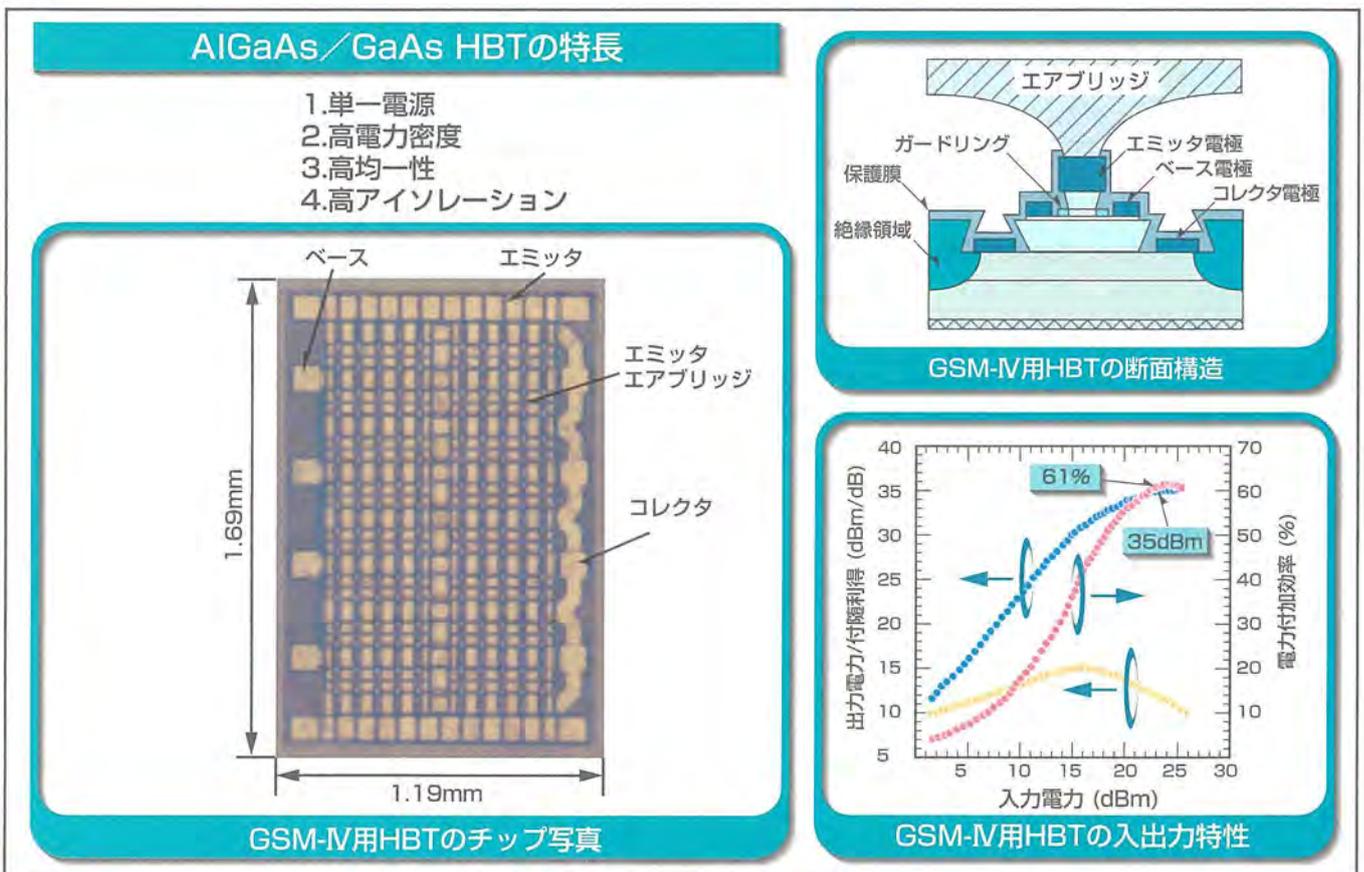
特に、GSM (Global System for Mobile Communications) 方式は、ヨーロッパのみならず全世界的な広がりを見せており、今後の普及が期待されるCDMA (Code-Division Multiple-Access) 方式と併せて世界標準を形成しつつある。したがって、GSM方式の携帯端末は、今後も最も多くの需要が見込まれている。

携帯端末の送信電力増幅器に使用される高出力素子には、①低電圧(3V動作)、②高効率、③単一電源、④低コストが要求される。Si系デバイスではMOSFETが、GaAs系ではMESFETとHEMTが従来から使用されているが、4項

目すべてを満たすことは、いずれのデバイスにおいても容易ではない。

これらの要求を満たすデバイスとして、近年、AlGaAs/GaAs HBT (Heterojunction Bipolar Transistor) が注目されている。しかし、電力密度が他の素子に比較して高く、接合温度が上昇するため、その抑制が実用化の大きな課題であった。

三菱電機では、エミッタエアブリッジを用いた当社独自の放熱構造を採用したAlGaAs/GaAs HBTを開発し、上記課題を解決するとともに、出力電力35dBm、電力付加効率61%という3V動作GSM-IVの仕様を満足する性能を実現した。



GSM-IV用AlGaAs/GaAs HBTのチップ写真、断面構造及び入出力特性

エミッタエアブリッジを用いた当社独自の放熱構造を採用し、出力電力35dBm、電力付加効率61%という3V動作GSM-IVの仕様を満足するAlGaAs/GaAs HBTを開発した。

1. ま え が き

移動体通信用高出力デバイスに要求される性能は、①低電圧(3V動作)、②高効率、③単一電源、④低コストである。移動体通信用高出力デバイスとして、Si系ではMOSFETが、GaAs系ではMESFETとHEMTが従来から使用されているが、上記4項目のすべてを満たすことは、いずれのデバイスにおいても容易ではない。Si-MOSFETは低電圧・高効率という点においてGaAs系デバイスに劣り、またGaAs-MESFETとHEMTは、単一電源を実現することが困難であるためである。移動体用高出力デバイスとして、HBTが最近注目されている。HBTは、バイポーラトランジスタであるため、単一電源で動作し、GaAs系デバイスの優れた特長である低電圧における高効率を実現することも可能である。

本稿では、3V動作GSM-IV向けに新たに開発した高出力AlGaAs/GaAs HBTの試作結果について述べる。

2. 出力電力密度(HEMTとの比較)

AlGaAs/GaAs HBTは、電力密度が高く、小さな素子サイズで大きな出力を実現することが可能である。単位素子での入出力特性をHEMTと比較して図1に示す。出力レベルは両素子とも20dBmとほぼ同等である。HEMTのデバイスサイズは、ゲート長(L_g)=0.7 μ m、ゲート幅1.5mmであるのに対して、HBTのデバイスサイズは、エミッタ幅4 μ m、エミッタ長40 μ mである。単純に比較することはできないが、同一出力を実現するために、HEMTのゲート幅はHBTのエミッタ長の30倍以上を必要とする。

3. 熱抵抗の低減

出力電力密度が高く、小さなサイズで大きな出力を実現できるということは利点であるが、別の観点から見ると、小さな面積で大きな電力を消費し、動作時の接合温度が上

昇してしまうという欠点でもある。つまり、接合温度の上昇を抑制するため熱抵抗を低減することが、HBTを実用化する上での大きな課題である。

HBTの熱抵抗を低減するために、幾つかの手法が提言されている。例えば、①基板厚の薄板化(<30 μ m)⁽¹⁾、②フリップチップ構造⁽²⁾、③エミッタエアブリッジ構造⁽³⁾である。しかし、30 μ m以下に基板厚を薄板化することは、技術的に容易ではなく歩留りを低下させる要因となる。フリップチップ構造は、厚いめっきのバンプ形成と特注品のパッケージに対するバンプの精密なアラインメントを必要とする。また、従来型のエミッタエアブリッジ構造はエミッタフィンガ列の両端でのみ放熱板と接続しているため、各エミッタフィンガから放熱板までのエアブリッジによる熱抵抗を低減することが要求される。その結果、エアブリッジを厚く(>20 μ m)することが必ず(須)であり、厚いエアブリッジを形成するために、特殊な写真製版工程を必要とする。

本稿では、マルチフィンガHBTの熱抵抗を低減するため、各エミッタフィンガの両側に放熱板を設け、各エミッタフィンガと放熱板を隣接させて形成することによって通常のエアブリッジ厚(3 μ m)でも熱抵抗を低減できる構造を提案し、さらに、三次元熱解析プログラム(Mertherfy)を用いてデバイスレイアウトを最適化した⁽⁴⁾。Mertherfyによる解析のために用いた5フィンガHBTモデルの断面を図2に示す。

中央のフィンガに対して熱的に対称なため、5フィンガの左半分について計算した。エミッタサイズは4 μ m \times 40 μ m、エミッタフィンガ間隔は70 μ mである。各フィンガの消費電力は40mWとした。AlGaAsエミッタ層、InGaAsエミッタコンタクト層、WSiエミッタ電極、SiON保護膜等の熱伝導率も計算には考慮されている。GaAs基板厚は100 μ m、エアブリッジAuめっき厚は3 μ mとした。エミッタエアブリッジを用いない通常のHBTと比較して、接合温度の上昇(ΔT_j)及び熱抵抗(R_{th})の計算結果を表1に示す。各エミッタフィンガに対して個別に放熱板を持つ今回の構造では、5フィンガHBTの熱抵抗は111.9 $^{\circ}$ C/Wである。各エミッタで40mW消費させた場合の ΔT_j は、中央のフィンガで22.4 $^{\circ}$ C、端のフィンガで21.1 $^{\circ}$ Cであり、エアブ

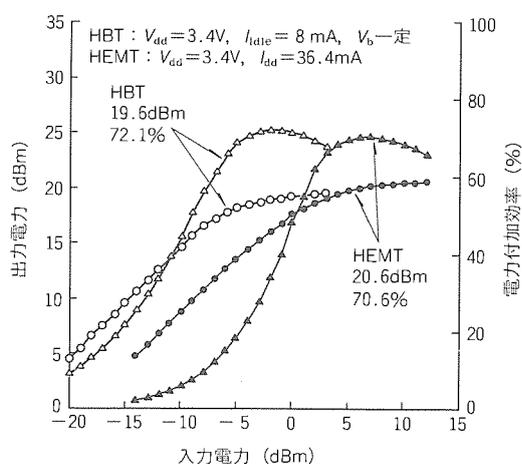


図1. 単位素子での入出力特性

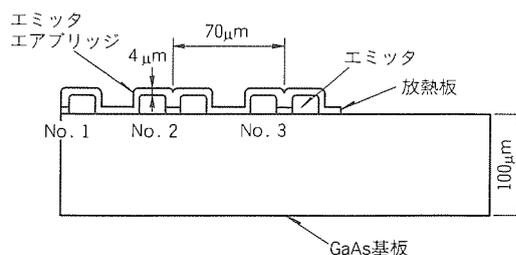


図2. 5フィンガHBTの熱解析モデル

表1. 各フィンガの接合温度上昇 (Mertherfyによる計算結果)

	No.1 Finger ΔT_{j1} (°C)	No.2 Finger ΔT_{j2} (°C)	No.3 Finger ΔT_{j3} (°C)	R_{th} of 5-finger HBT (°C/W)
今回の構造	22.4	22.3	21.1	111.9
エミッタエアブリッジ のない従来構造	34.9	34.1	31.3	174.5

- エミッタフィンガ間隔: 70 μ m
- エアブリッジ厚: 3 μ m
- 基板厚: 100 μ m

表2. HBTのエピタキシャル構造

結晶成長層	AlAs又はInAsの組成	キャリア濃度 (cm ⁻³)	層厚 (nm)
①エミッタ コンタクト	n ⁺ -In _z Ga _{1-z} As Z=0~0.5	4×10 ¹⁹	100
②エミッタ バラスト	n-Al _y Ga _{1-y} As	—	—
③エミッタ	n-Al _x Ga _{1-x} As X=0~0.26~Y	1×10 ¹⁸	150
④ベース	p ⁺ -GaAs	4×10 ¹⁹	100
⑤コレクタ	n-GaAs	3×10 ¹⁶	700
⑥コレクタ コンタクト	n ⁺ -GaAs	5×10 ¹⁸	500

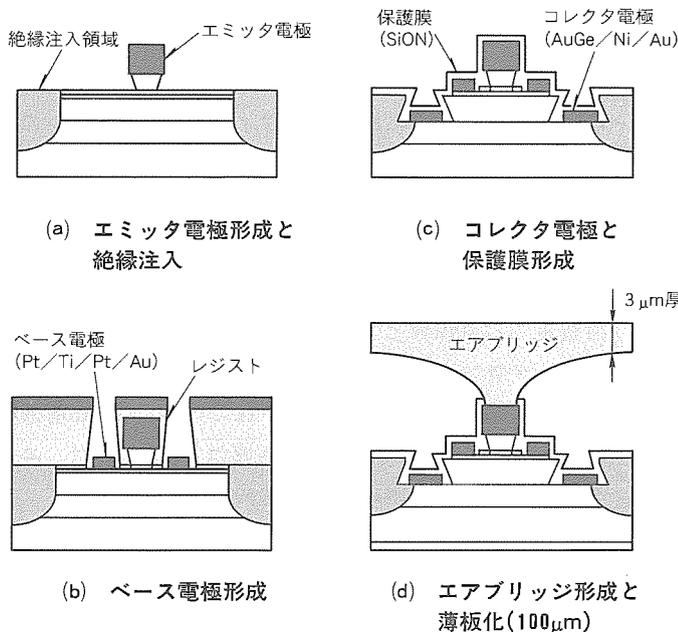


図3. HBTのプロセスフロー

リッジのAuめっき厚が3 μ mと薄いにもかかわらず、フィンガ間の温度差は1.3°Cにすぎない。

一方、エミッタエアブリッジを用いない通常のHBTでは、5フィンガHBTの熱抵抗は174.5°C/Wと上昇し、中央と端のフィンガ間の温度差も3.6°Cとなる。各フィンガの温度上昇及びフィンガ間温度差を十分に抑制することができない。

実際に計算に用いたものと同寸法の5フィンガHBTを試作し、熱抵抗を測定した。5フィンガHBTの熱抵抗は

112.5°C/Wであり、ほぼ計算値と一致した。この結果から消費電力40mW/フィンガ時の ΔT_j を見積もると22.5°Cであり、実用上問題ないレベルである。

4. GSM-IV用HBTの試作・評価

GSM-IVは、ヨーロッパで採用されている携帯電話の方式である。現在、ヨーロッパのみならず、北米・日本を除く広範囲な地域で採用が計画されており、携帯電話の世界標準方式となりつつある。したがって、GSM方式の携帯端末は、他の機種と比較して最も多くの需要が期待できる。以下に、3V動作GSM-IV用高出力アンプをターゲットとしたHBTの試作例について述べる。

4.1 試作

携帯電話用HBTのエピタキシャル構造を表2に示す。バラスト抵抗としてエミッタ層-エミッタコンタクト層間に低濃度のn-AlGaAs層を挿入し、エミッタ抵抗の均一性・再現性を図った。

プロセスフローを図3に示し、以下に述べる。

- (1) WSiをスパッタし、RIEでエミッタ電極を形成する。WSiをマスクに、エミッタをガードリング厚さ分だけ残してエッチングする。
- (2) ベース電極を蒸着リフトオフする。ベース電極には、低いコンタクト抵抗が安定して得られるPt/Ti/Pt/Auを用いた。エミッタメサ-ベース電極間の表面には空乏化したエミッタ(エミッタガードリング)を残すことによって、表面再結合電流を低減し、 β 及び信頼性の向上を図った。プロセス工程数を削減するため、ベース電極の形成はノンセルフアラインとした。周波数がL帯と低いため、エミッター-ベース間距離が長くなったことによるベース抵抗の増加は問題にならない。
- (3) 同様に、コレクタ電極用レジストパターン形成後、コレクタコンタクトまでエッチングし、コレクタ電極を蒸着リフトオフする。

- (4) エミッタの電氣的接続及び素子上部からの放熱のため、エミッタエアブリッジ(3 μ m厚)を形成する。バイアホールはプロセスを簡略化するため設けていない。最後に基板を100 μ mまで薄板化し、裏面に金めっきを施す。

試作したエミッタエアブリッジ付き4 μ m×40 μ m×80フィンガHBTのチップ写真を図4に示す。10フィンガ/列×8列で形成されている。エミッタフィンガ間隔は70 μ m、チップサイズは1.69mm×1.19mmである。

4.2 特性評価

80フィンガHBTの I_C-V_{CE} 特性を図5に示す。 β は約80

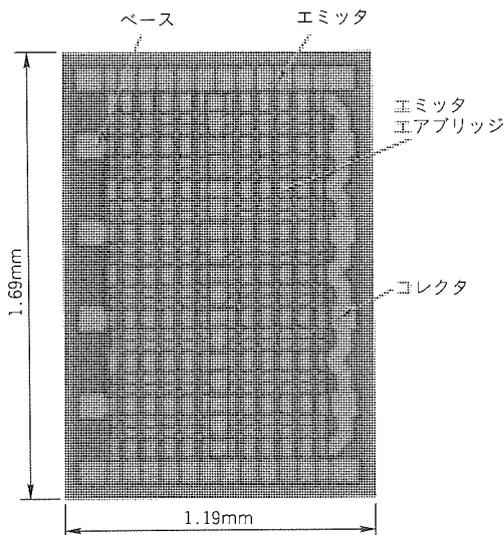


図4. 80フィンガHBTのチップ写真

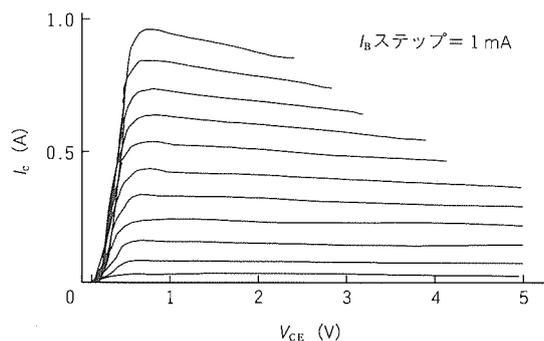


図5. 80フィンガHBTの I_C - V_{CE} 特性

が得られた。ベース-コレクタ間耐圧は19V，エミッター-ベース間耐圧は15Vである。

80フィンガHBTの熱抵抗を測定した結果， $11.7^{\circ}\text{C}/\text{W}$ が得られた。出力電力35dBm時に，素子での消費電力は2.1Wと最大となる。そのときの接合温度上昇は 24.6°C と見積もられ，実用上問題ないレベルである。エミッタエアブリッジによる優れた放熱効果が確認された。エミッタサイズ $4\mu\text{m}\times 40\mu\text{m}\times 80$ フィンガ(10フィンガ/列 \times 8列)の素子にCW波を入力して，入出力特性を評価した(図6)。バイアス条件は $V_{CE}=3.1\text{V}$ ， $I_C=100\text{mA}$ である。出力電力35dBm，電力付加効率61%，付随利得10.3dBが得られ，これらの特性は3V動作GSM-IVの仕様を満足する。

5. むすび

高出力HBTを開発する上で大きな課題であった熱抵抗の低減を，各フィンガに個別に放熱板を設けたエミッタエアブリッジ構造を開発することによって達成した。さらに，

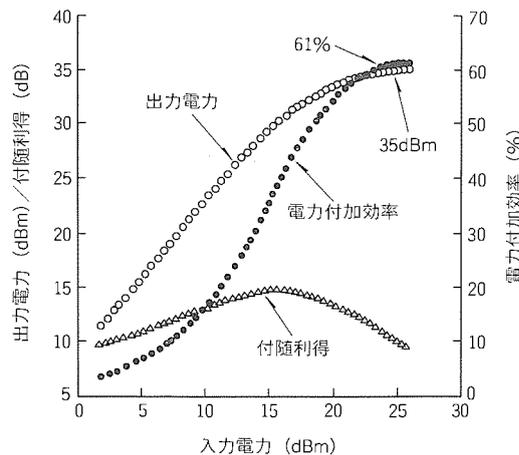


図6. 80フィンガHBTの入出力特性

この構造を80フィンガHBTに適用し，携帯電話の世界標準となりつつある3V動作GSM-IVの仕様を満足する出力電力35dBm，電力付加効率61%，付随利得10.3dBの性能が得られた。

今後，残された信頼性の課題を解決し，実際の機種への早期適用が期待される。

参考文献

- (1) Kim, C.W., Hayama, N., Takahashi, H., Miyoshi, Y., Goto, N., Honjo, K.: 3-V Operation Power HBTs for Digital Cellular Phones, IEICE Trans. Electron., E79-C, No.5, 617~621 (1996)
- (2) Sato, H., Miyauchi, M., Sakuno, K., Akagi, M., Hasegawa, M., Twynam, J.K., Yamamura, K., Tomita, T.: Bump Heatsink Technology - Assembly Technology Suitable for Power HBTs, IEEE GaAs IC Symp. Tech. Dig., 337~340 (1993)
- (3) Bayraktaroglu, B., Barrette, J., Kehias, L., Huang, C.I., Fitch, R., Neidhard, R., Scherer, R.: Very High-power-density CW Operation of GaAs / AlGaAs Microwave Heterojunction Bipolar Transistors, IEEE Electron Device Letters, 14, No.10, 493~495 (1993)
- (4) Hattori, R., Shimura, T., Kato, M., Sonoda, T., Takamiya, S.: Three-Dimensional Modeling of Thermal Flow in Multi-Finger High Power HBT's, IEEE MTT-S Digest, WE 2 A-6, 461~464 (1995)

Ka帯超低雑音MMIC増幅器

藤本慎一* 佐々木善伸*
加藤隆幸* 石川高英**
石田多華生*

要旨

超高速無線データ伝送を可能とする周波数帯として、Ka帯 (26.5~40GHz)が注目されている。

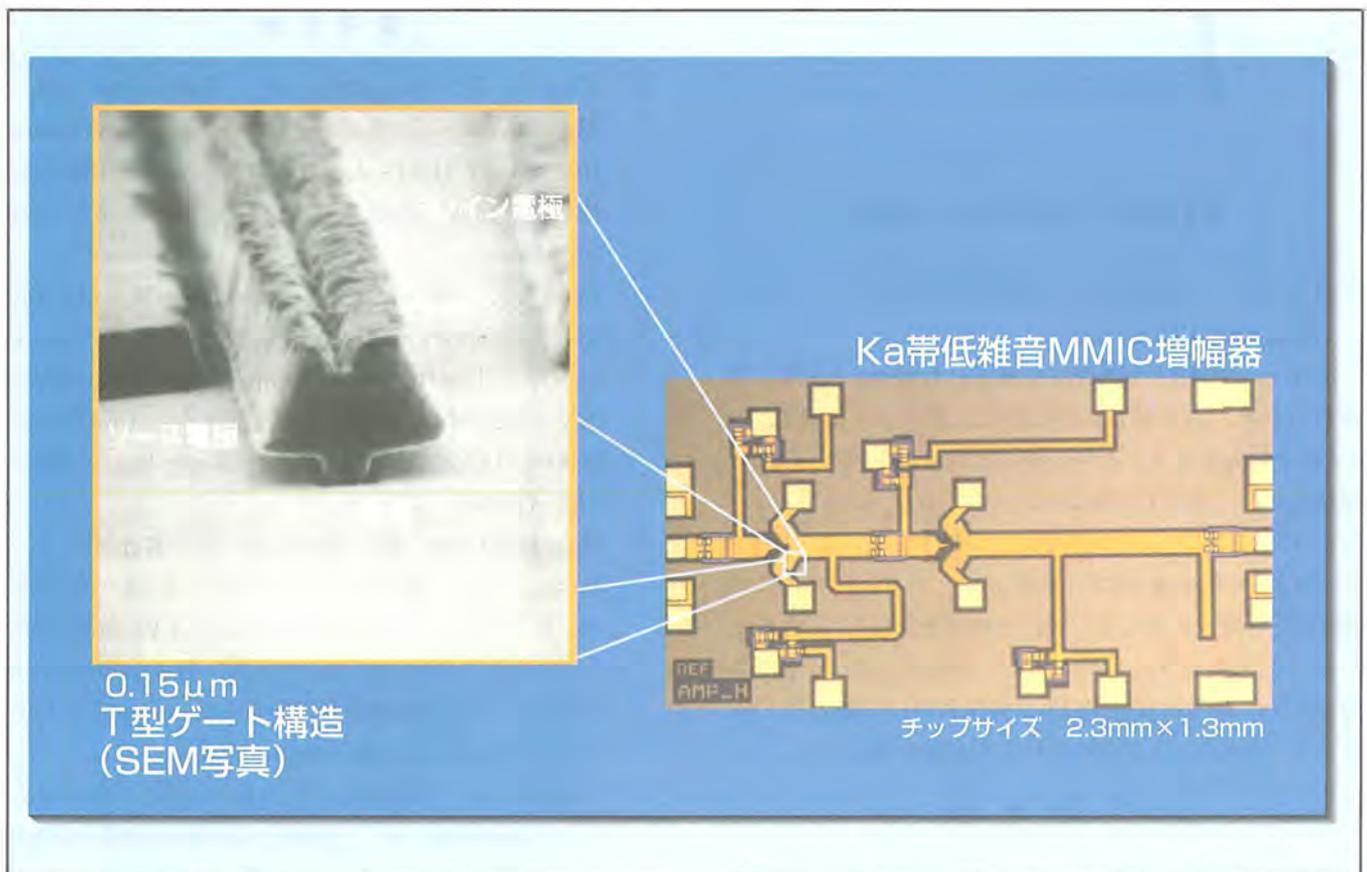
今回我々は、能動素子(トランジスタ)の高性能化と、その素子性能を十分に引き出し得るMMIC(Monolithic Microwave IC)設計手法の導入を図り、Ka帯超低雑音MMIC増幅器を実現した。

まず、Ka帯などの超高周波帯で優れた低雑音特性を得るために、AlGaAs/InGaAs Pseudomorphic HEMT(P-HEMT)の開発・改良を進め、35GHzにおいて最小雑音指数0.9dBの優れた低雑音性能を達成した。

MMIC増幅器の回路設計に当たっては、設計帯域よりも

低周波域での不要利得を抑制して回路の十分な安定化を図ると同時に、所望帯域内では優れた低雑音と高利得性を実現することが求められる。しかしながら、この帯域における低雑音MMIC増幅器では、回路安定化の面から直・並列帰還回路や安定化回路の導入を図る必要があり、これが設計帯域での特性低下を招く要因ともなっていた。

そこで、今回新たに低損失共振型フィルタ回路を採用することにより、所望帯域における優れた性能を維持しつつ回路を安定化し、Ka帯で雑音指数1.0dBの超低雑音MMIC増幅器を実現した。



Ka帯低雑音MMIC増幅器のチップ写真、及びP-HEMTのT型ゲート構造部のSEM (Scanning Electron Microscope) 写真

Ka帯といった高い周波数で低雑音・高利得特性を得るためにP-HEMTを開発した。このHEMTのゲート長は0.15μmである。トランジスタの高性能化にはゲート長の短縮が効果的である一方、ゲート長の短縮はゲート抵抗を増加させ雑音及び利得の特性を悪化させる。このHEMTのゲートは電子ビームと光学露光技術を組み合わせることによってゲート断面をT型にし、ゲート抵抗を低減した。また、Ka波帯ではその波長が非常に短いため高い加工精度が要求されるため、このMMICにはトランジスタ、配線、キャパシタなどすべての回路部品をGaAs基板上に集積するモノリシック集積回路技術を用いている。

1. ま え が き

超高速無線データ伝送を可能とする周波数帯として、Ka帯(26.5~40GHz)が注目されている。Ka帯でのRFフロントエンド部に使用するデバイス開発では、回路を構成する各素子自身の物理寸法や寄生ファクタの効果が大きくなるため、個別部品をワイヤなどで接続して構成するMIC(Microwave IC)/Hybrid ICでは、性能・コスト・回路損などの面で実用上の課題も多い。この問題に対しては、能動素子と受動素子を同一基板上に一体形成するMMIC化が有効である。また、衛星に搭載する中継器などでは地上から到来する微弱な信号波を受信する必要があり、受信用低雑音増幅器の開発では特に優れた低雑音性能を実現することが必ず(須)となる。

今回我々は、能動素子(トランジスタ)の高性能化と、その素子性能を十分に引き出し得るMMIC設計手法の導入を図り、Ka帯超低雑音MMIC増幅器を実現した。

まず、Ka帯などの超高周波帯で優れた低雑音特性を得るために、AlGaAs/InGaAs P-HEMTの開発・改良を進め、35GHzにおいて最小雑音指数0.9dBの優れた低雑音性能を達成した。

MMIC増幅器の回路設計に当たっては、設計帯域よりも低周波域での不要利得を抑制して回路の十分な安定化を図ると同時に、所望帯域内では優れた低雑音と高利得性を実現することが求められる。しかしながら、この帯域における低雑音MMIC増幅器では、回路安定化の面から直・並列帰還回路や安定化回路の導入を図る必要があり、これが設計帯域での特性低下を招く要因ともなっていた。

そこで、今回新たに低損失共振型フィルタ回路を採用することにより、所望帯域における優れた性能を維持しつつ回路を安定化し、Ka帯で雑音指数1.0dBの超低雑音MMIC増幅器を実現した。

2. トランジスタ

今回使用したP-HEMTの断面構造を図1に示す。チャ

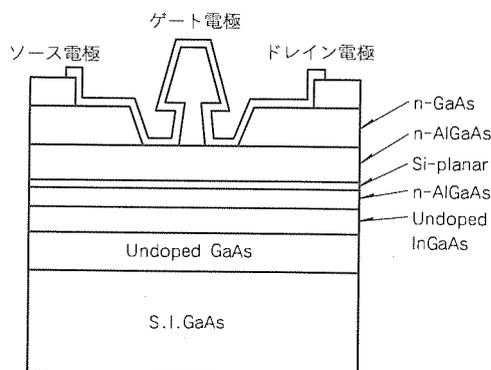


図1. P-HEMTの断面構造

ネルにInGaAs, キャリア供給層にSiプレナドープ層を用いており、プレナドープ層の濃度を $5 \times 10^{12}/\text{cm}^2$ と高濃度化することによって相互コンダクタンス (gm) の向上を図った。さらに、バッファ層である Undoped GaAs 層の厚みを最適化することにより、ピンチオフ時のリーク電流の低減も併せて実施し、低雑音化を図った。HEMTのゲート長は $0.15\mu\text{m}$ 、ゲート幅は $120\mu\text{m}$ である。トランジスタの低雑音化には寄生抵抗の低減が有効であることから、このHEMTのゲート断面をT字形とし、ゲート抵抗の低減を図った。また、電子ビーム露光と光学露光を組み合わせた光-電子ビームハイブリッド露光法を用いることにより、量産性を向上させた⁽¹⁾。

図2に、このHEMTの35GHzにおける最小雑音指数、付随利得、及びそのときのドレイン電流依存性を示す。ドレイン電圧は2Vである。ドレイン電流8mAのとき、最小雑音指数0.9dB、付随利得7.5dBの良好な特性を示している。

3. 設 計

従来Ka帯低雑音増幅器では、①NF整合点と利得整合点を近づけることで低雑音指数と低リターンロスとを同時に実現する、②回路に直列帰還をかけることで安定化を図る(安定係数 $K > 1$ とする。), などの理由からソース電極と接地グランド間に直列帰還用のソースインダクタを装荷する方法が多く用いられている。図3に、一例として、ソースインダクタとしての伝送線路装荷型のP-HEMTパターン図とその等価回路を示す。

この増幅器の設計に際しても、同様の手法の検討を行った。まず、ソースインダクタの最適化について述べる。図4に、ソースインダクタとして動作する伝送線路の長さ(図3中のL)を変化させた場合の安定係数Kと、最大有能電力利得(MAG)/最大安定化利得(MSG)の関係を示す。このときのソースインダクタの幅は $30\mu\text{m}$ 固定であり、Lとして、0, 50, 250 μm の3種類の場合について計算した。

この図から、所望帯域において前述②の回路安定化

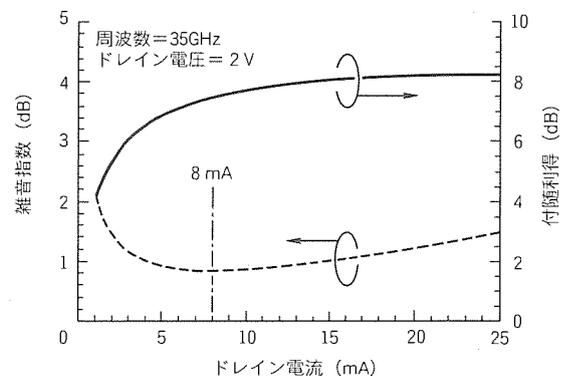


図2. P-HEMTの雑音特性

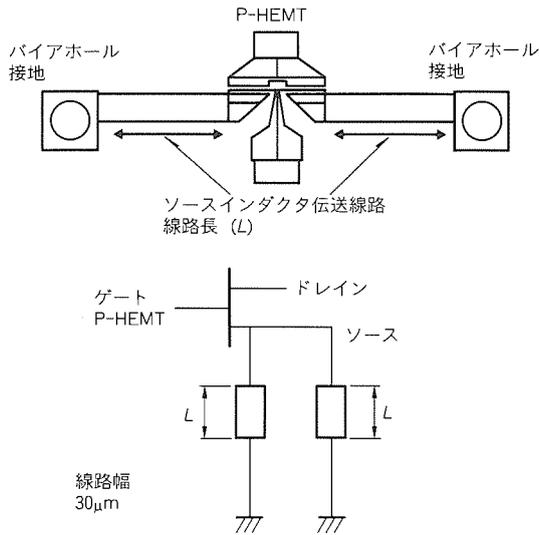


図3. ソースインダクタ

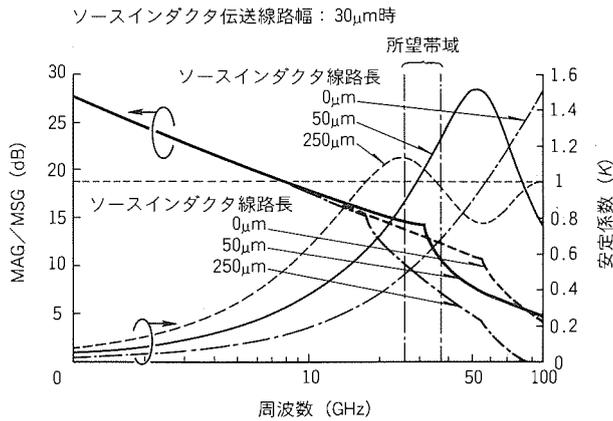


図4. MAG/MSGと安定係数(K)のソースインダクタ依存性

($K > 1$)のためには250 μm 程度の伝送線路長が必要となることが分かる。この反面、250 μm 長の伝送線路をソースインダクタとして用いた場合、30GHzで3 dB以上の利得低下が見積られる。そこで、今回、ソース-グランド間のソースインダクタを50 μm の長さとするこゝで設計帯域での利得の低下を低く抑えるとともに、30GHz以上の高周波側で安定係数 $K > 1$ とすることとした。

一方、30GHz以下の低周波側での安定化手法として、新たに低損失共振型フィルタ回路を採用した。このフィルタ回路の構成を図5に示す。ショートスタブの先端に、抵抗(R_1)とキャパシタ(C_1)を付加した構成となっている。これらの回路定数を最適化することにより、不要周波数帯域での損失を増大させて、増幅器を安定化することが可能となる。図6に、 C_1 の容量値を変化させたときに抵抗(R_1)に印加される電圧から算出したこの回路の減衰特性を示す。 C_1 の値を0.4pFとしたとき、この低損失共振型フィルタ回路は、27GHz以下の不要利得を急激に減衰させ、

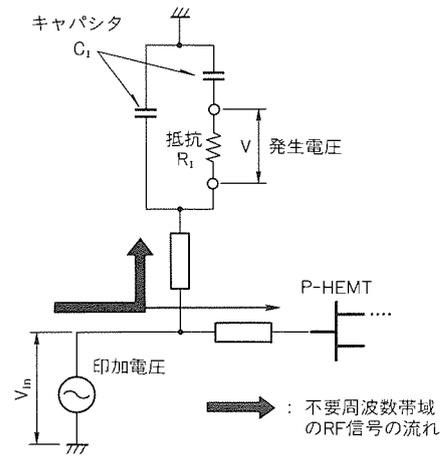


図5. 低損失共振型フィルタ回路の構成

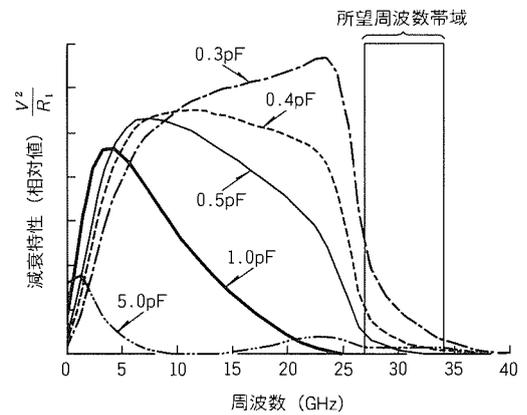


図6. 低損失共振型フィルタ回路の減衰特性最適化

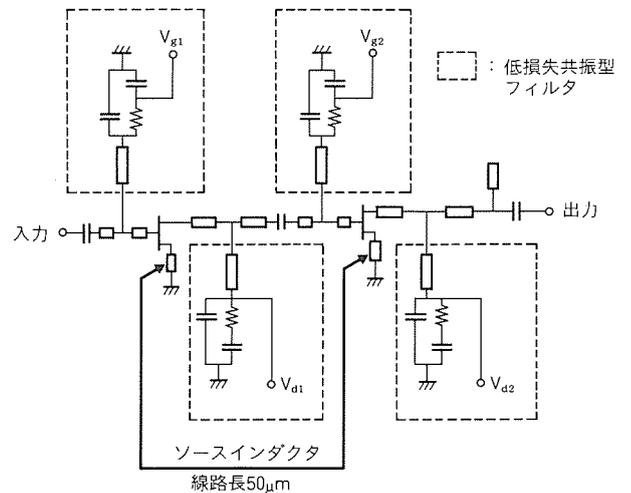


図7. Ka帯2段低雑音増幅器の回路図

かつ所望周波数に対しては低損失性を維持していることが分かる。この低損失共振型フィルタ回路の採用により、利得の劣化を最小限に抑えながら回路の安定化を図ることが可能となり、その結果、HEMTの低雑音性を十分に引き出す設計を行えた。

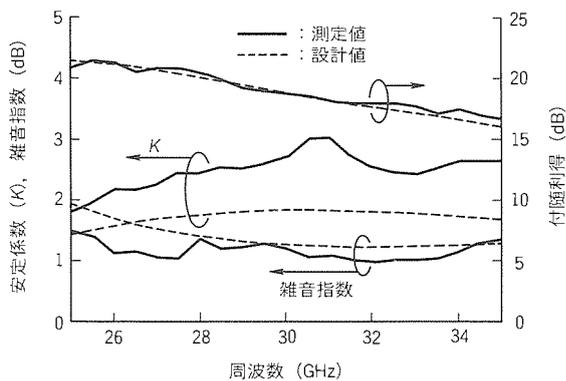


図 8. Ka帯 2 段低雑音増幅器の評価結果

4. 結 果

今回試作開発したKa帯低雑音 2 段MMIC増幅器の回路図を図 7 に示す。前段、後段ともソースインダクタ線路長は50 μm とし、低損失共振型フィルタを各段入出力側の計 4 か所に採用した。試作したMMICの基板厚さは100 μm 、チップサイズは2.3mm \times 1.3mmである。図 8 に評価結果を設計値と併せて示す。26~35GHzの帯域において雑音指数1.8dB以下、利得16dB以上、 K 値1.6以上の性能が得られており、設計値ともよく一致している。また、 K 値は

低周波においても 1 以上であり、低周波数域での増幅器の安定性、高利得、低雑音性を同時に実現できていることが分かる。特に32GHzにおいて、雑音指数が1.0dB、付随利得18dBの優れた性能が確認できた。

5. む す び

優れた低雑音特性を持つP-HEMTを開発し、Ka帯低雑音増幅器に適用した。安定化回路として、低損失共振型フィルタ回路を採用することにより、所望帯域(Ka帯)における利得と低雑音性能を犠牲にすることなく、低域周波数帯域での回路の安定化を実現した。その結果、32GHzにおいて雑音指数1.0dB、付随利得18dB以上の優れた低雑音性能を得た。

参 考 文 献

- (1) Hosogi, K., Nakano, N., Minami, H., Katoh, T., Noshitani, K., Katsumata, M., Nagahama, K., Otsubo, M.: Photo / EB Hybrid Exposure Process for T-shaped Gate Super Low-noise HEMTs, Electronics Letters, 27, No.22, 2011~2012 (1991)

XGA液晶プロジェクタ

スポットライト

“LVP-X100”

今日、パソコンと液晶プロジェクタを使用するビジュアルプレゼンテーションが急速に普及しつつあります。それに伴い、液晶プロジェクタには、①パソコンのXGA化に対応した高解像度、②通常照明下でも使用可能な高輝度、③手軽に持ち運べる大きさと重さ、④効果的なプレゼンテーションを支援する使いやすい機能、等が求められています。

そこで、これらの市場ニーズに対応した、リアルXGA対応、高輝度、コンパクト、高性能プロジェクタ“LVP-X100”を発売いたしました。

特 長

●SXGA対応、XGAリアル表示

XGAモード(1,024×768ドット)のRGB信号に完全対応します。また、SXGA(1,280×1,024ドット)モード信号も、新開発の二次元画像圧縮表示処理により、情報を間引くことなく高画質映像を表示します。

●業界最高の明るさ=700 lm(最大値)を実現

新開発の偏光変換システムと大出力280WのDC方式メタルハライドランプにより、最大700ANSI lmの明るさを実現し、通常の照明下においても鮮明で高画質な映像表示を可能としました。

●PCカードドライブ搭載

業界で初めてPCMCIA/ATAカードドライブを搭載し、プロジェクタ本体にデータの記録されているカードを差し込めば、パソコンなしでプレゼンテーションが可能で。

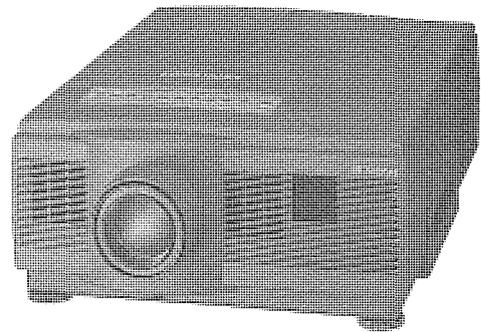
●多彩な映像表現が可能=マルチ画面機能搭載

映像入力、パソコン2系統、ビデオ2系統、PCカード2系統の6入力が可能です。そのうち、2系統を選択して組み合わせ、左右並列表示、子画面表示、部分拡大等の多彩な映像表現が可能です。例えば、CADデータの複雑な部分を拡大投影したり、パソコ

ンとビデオを組み合わせる映像を映すなどの効果的なプレゼンテーションを実現することができます。

●スペースポインタリモコンで簡単描画

リモコンを持った手首の動きに応じて画面上のマウスを動かせるので、スムーズにマウスの位置をコントロールすることができます。また、描画機能を搭載しているので、簡単・快適に円を描いたり、強調したい部分に下線を引いたりすることが可能です。



LVP-X100の外観

製品仕様

投写方式	液晶パネル3枚 RGB方式	
液晶パネル	1.3インチp-siXGAパネル ストライプ配列	
駆動方式	TFTアクティブマトリックス方式	
画素数	総画素数 2,359,296画素 (786,432×3)	
解像度	ビデオ入力時	750TV本
	パソコン入力時	1,024×768ドット
画面サイズ	最大対角(投写距離)	300インチ
	最小対角(投写距離)	20インチ
ランプ	280Wメタルハライドランプ	
明るさ	700ANSI lm	
設置方式	フロント、床置き設置、天井つり下げ設置	
音声出力	3W (1.5W+1.5W) ステレオ	
スピーカー	6cm丸形(8Ω 2W) 2個	
入力端子	ビデオ 2系統	S映像DINミニ4ピン、映像RCAピンジャック(S端子優先) 音声RCAピンジャック(ステレオ)
	パソコン 2系統	RGB映像、ミニD-サブ15ピン 音声φ3.5mmステレオミニジャック
	PCカード 2系統	PCMCIA Type II規格準拠
出力端子 1系統	RGB映像、ミニD-サブ15ピン 音声φ3.5mmステレオミニジャック	
映像入力信号装置	ビデオ	NTSC、PAL、SECAM自動判別
	パソコン	解像度：640×400~1,280×1,024 水平周波数：15~80kHz自動判別
脚部アジャスタ調整	上向き角度0~7°	
その他	電動ズーム・電動フォーカス・キーストン補正機能搭載	
電源	AC100V 50/60Hz	
消費電力	420W	
外形寸法	(幅)330×(高さ)145×(奥行き)385(mm) (レンズ、足部の突起部を含まず。)	
質量	9.8kg	

21世紀に向けたパワーデバイス技術

山田富久*

1. ま え が き

来るべき21世紀は、マルチメディアが発達した高度情報化社会となり、エネルギー消費が大幅に拡大し、一方では環境問題が更に検討され、地球や人に優しい環境作りが進展していくものと思われる。このような社会環境の変化は、省エネルギーの推進、クリーンエネルギーの要求、高調波やラジオノイズ規制など、半導体パワーデバイスにとっても非常に大きな変革が期待されている。

パワーデバイスが活躍するパワーエレクトロニクスの分野では、“インバータ化”をキーワードとして近年顕著な発展を遂げた。インバータエアコンや蛍光灯インバータなどですっかり家庭に浸透したインバータは、最近、冷蔵庫、洗濯機、掃除機など家庭で更に応用分野を拡大するとともに、コンピュータの無停電電源、エレベーター、汎用インバータ、ロボット等の工場設備、電気自動車、電車、新幹線、太陽光発電、風力発電など家庭・情報・産業・交通・電力の各分野で確実に応用分野を拡大している。

図1にパワーデバイスの製品動向を、容量(定格電圧×定格電流)と各種応用分野での動作周波数の関係で示す。

パワーデバイスのMOSゲート化が進展する中で、特にIGBT(Insulated Gate Bipolar Transistor)が、高速スイッチングが可能で、電圧・電流定格もほぼ従来のバイポーラトランジスタと同等以上の容量が実現可能になったことで注目されるようになった。さらに、微細化・高性能化の技術革新によって世代交代を重ねながら、インバータ装置など産業機器の小型化・高性能化に大きなインパクトを与えている。また、パワーデバイスは、性能向上だけにとどまらず、使いやすさを追求したシステム化の動きがある。IPM(Intelligent Power Module)やパワーICがその代表で、パワーデバイスに駆動・保護・故障診断・通信回路等を1モジュール又は1チップに構成することで、応用装置の小型化・高性能化に大きく貢献している。

一方、図に示すように、工業用大容量インバータや電力・電鉄市場の要求からGTOサイリスタの大口径化、及びIGBTの高耐圧・大容量化の動きが活発化しつつある。このようにパワーデバイスの動向には、低損失化のためのMOS

ゲート化と、パワーデバイスを高効率で使用するためのシステム化及び大容量化の方向に進展していると言える。

2. パワーデバイスのMOSゲート化の動向

インバータの高周波化と小型化の要求により、パワーデバイスは高速スイッチングが可能で、しかも電圧駆動によって駆動回路の低損失化が図れるMOSゲートデバイスが注目されている。低電流領域では、パワーMOSFETが既にスイッチング電源や小型モータ制御等の応用分野で多くの実績がある。さらに、オン抵抗の低減や高アバランシェ耐量化等の改良が進んでいる。

特に低電圧領域のMOSFETは、コンピュータシミュレーション技術と微細加工技術の進展によってセルの集積化が進み、低オン抵抗化が進んでいる。特筆すべきは、150V以下でトレンチ構造のパワーMOSFETが開発され、低オン抵抗化が更に進み、シリコンの限界に近づいた。

汎用インバータ、ACサーボ、UPS(無停電電源装置)等に使用される中・大容量の領域では、IGBTの性能は第一世代から第三世代への移行によって大幅な性能改善が実現した。この進歩の背景には、LSIの微細加工技術が大きく寄与している。しかし、現状の平面形状のセル構造では既に性能改善に限界があり、これ以上の電流密度の増加が望めないと言われるところまできている。そこで次世代IGBTとして、チャンネル部を縦にしたトレンチ構造が開発されている。トレンチ構造は、シリコン上に溝を掘り、その溝の

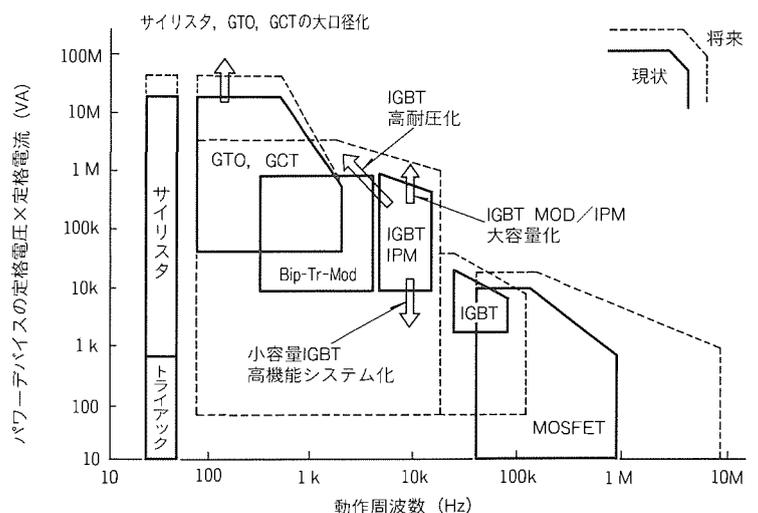


図1. パワーデバイスの製品動向

*パワーデバイス事業統括部長

側面にチャンネルを設け、溝内にゲート電極を形成した構造になる。この構造の採用により、電流密度が飛躍的に向上

する。図2にIGBTチップの変遷の様子を示す。また、1,200V以上のIGBTの場合には、NPT(Non-Punch Through)タイプの実用化や、更なる性能向上を目指して、各種の新構造デバイスの研究も進んでいる。図3に新構造パワーMOSゲートデバイスの分類と進展を示す。これまでのところ、使いやすさや性能の両面でIGBTに勝る素子は出現していないが、IEGT、CSTBTなどキャリア分布制御による性能向上のアプローチがなされている。

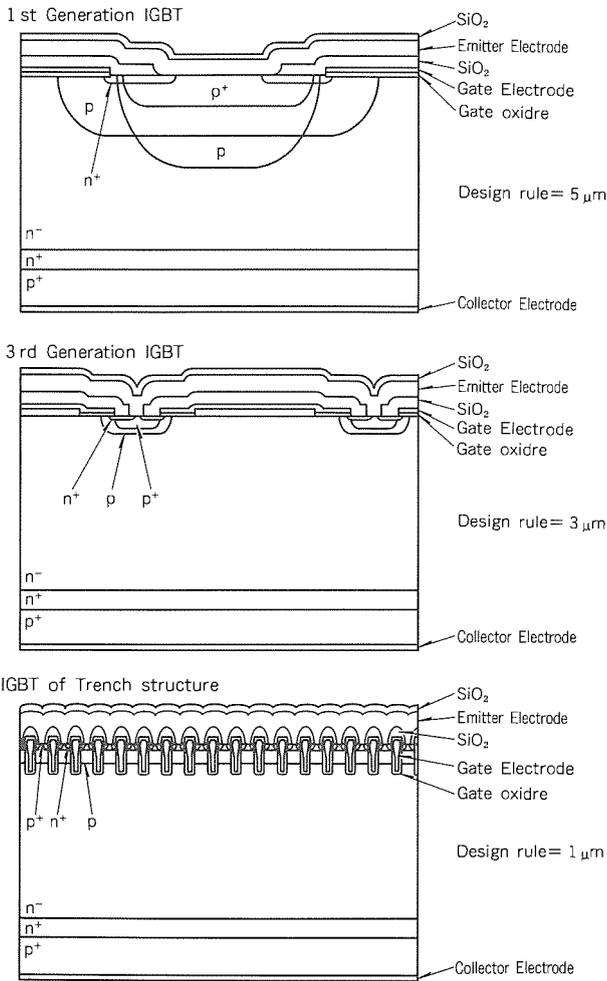


図2. IGBTチップの変遷

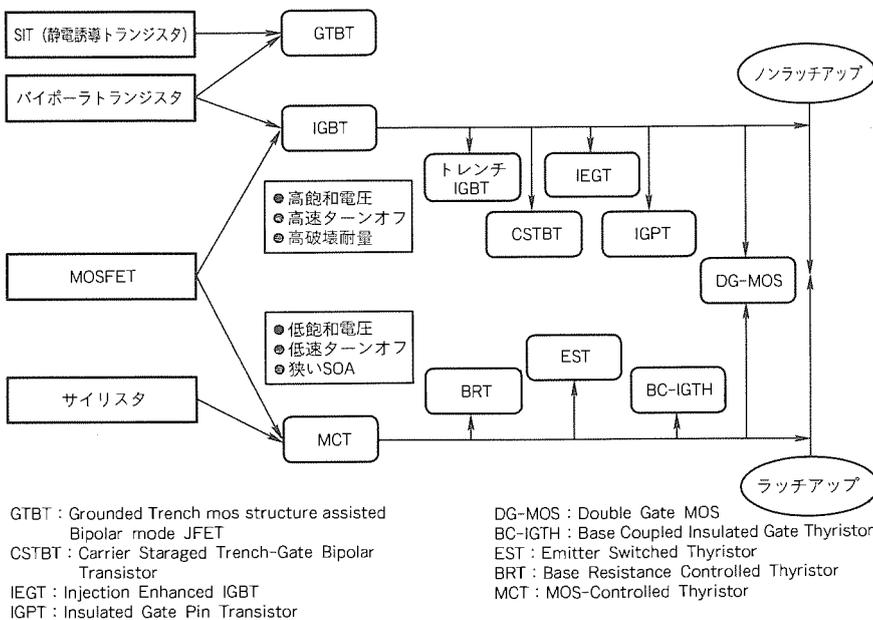
3. パワーモジュールパッケージの動向

パワーモジュールとは、複数個のパワー半導体チップを用途と目的に応じて結線し、一つのパッケージに収めた複合型の半導体をいう。このパワーモジュールも、IGBTやIGBTチップを用いたIPMの登場とともにそのパッケージも次第に進歩している。

パワーモジュールのパッケージにおいて、その最大の特长である放熱と内部絶縁を保つための絶縁基板の構造の進展を図4に示す。絶縁基板は、トランジスタモジュール開発頭初はアルミナセラミック(Al_2O_3)絶縁基板を採用していたが、最近のIGBTモジュールではAINや Al_2O_3 の厚銅はく(箔)付き絶縁基板が中容量以上のモジュールに採用され、はんだ層の削減によるパワーサイクル等の信頼性の向上が図られた。小容量モジュールの場合には、厚銅箔付き樹脂絶縁基板やトランスファモールド成形樹脂絶縁が採用されている。低熱抵抗絶縁基板の開発・改善や圧接技術の導入等による信頼性の向上への期待が高まっている。

パワーモジュールのパッケージ技術は、単にチップを物理的に保護するだけでなく、積極的にパッケージ技術を活用してチップの性能向上に役立てていこうという動きが

あり、性能改善、コスト低減、使いやすさの追求、及び信頼性の向上、の各方面でIPMのパッケージ技術のチャレンジが展開されている。性能改善の一例として、大容量パワーモジュールでは、IGBTの高速動作によるサージ電圧を抑制する目的で、内部インダクタンスを低減するような電極構造が採用されるようになった。コスト低減対策としては、中容量以上のIPMの二層構造をICの強化と部品数の削減によって一層化する方や、小容量の分野では、パワーチップ(IGBT、フリーホイールダイオード)と制御用IC(HVIC、LVIC)を同一フレーム上でベアチップ状態で搭載し、リ



GTBT : Grounded Trench mos structure assisted Bipolar mode JFET
 CSTBT : Carrier Staraged Trench-Gate Bipolar Transistor
 IEGT : Injection Enhanced IGBT
 IGPT : Insulated Gate Pin Transistor
 DG-MOS : Double Gate MOS
 BC-IGTH : Base Coupled Insulated Gate Thyristor
 EST : Emitter Switched Thyristor
 BRT : Base Resistance Controlled Thyristor
 MCT : MOS-Controlled Thyristor

図3. 新構造パワーMOSゲートデバイスの進展

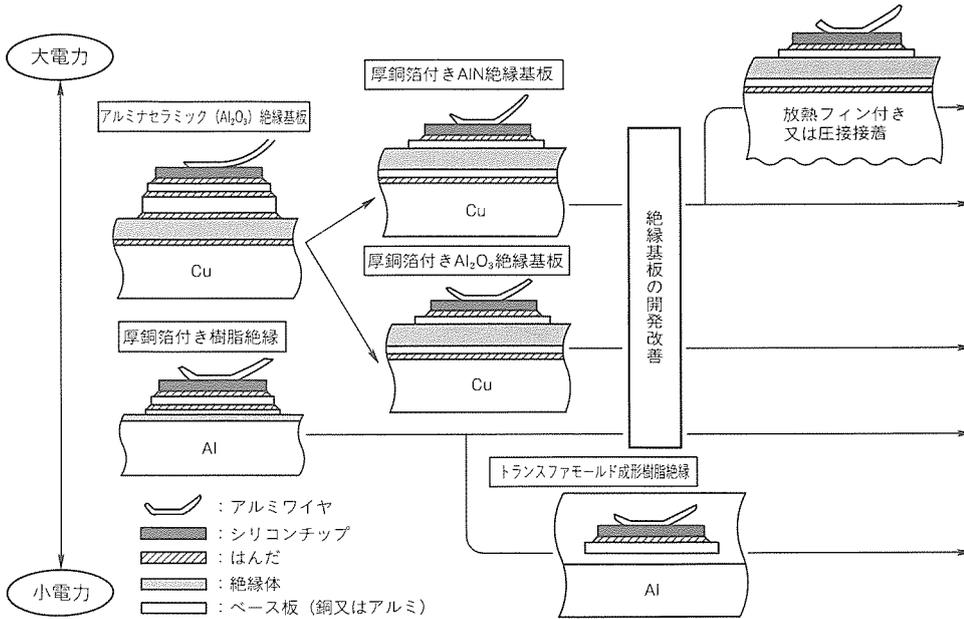


図4. パワーモジュールの絶縁基板の進展

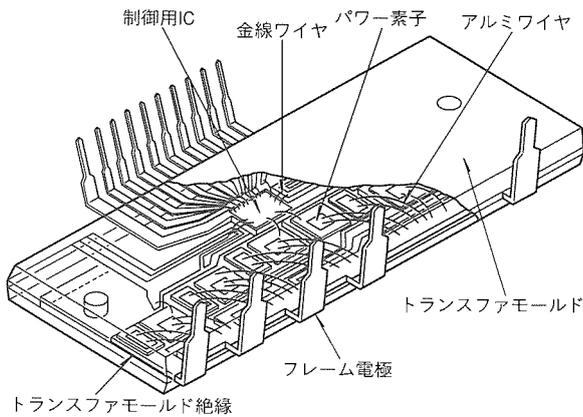


図5. DIP形 IPMの構造

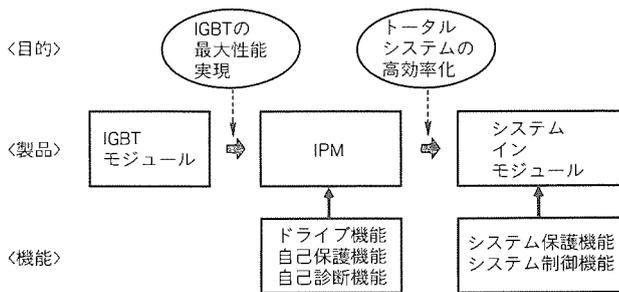


図6. パワーデバイスのシステム化の動向

ードフレームとヒートシンクを高熱伝導樹脂でトランスファームロードしたDIP(Dual-In-line Package)形のIPM(図5)も出現し、家電などの応用に展開が期待されている。

4. インテリジェント化の動向

パワーデバイスのインテリジェント化を進める上で重要

な技術の一つに、制御用ICの設計技術がある。現在のIPMは、LVIC(低圧IC)技術で駆動回路と保護回路が集積され、今後ますます周辺部品を取り込む形での集積化が進む。一方、高電位側(P側)のICは、現状では同じ構造のICが使われており、絶縁はフォトカプラやパルストランスを必要とする。最近、シリコンチップ上で回路絶縁をするHVIC(高圧IC)が開発され、実用化されるようになった。HVICには、従来の機能に加え、

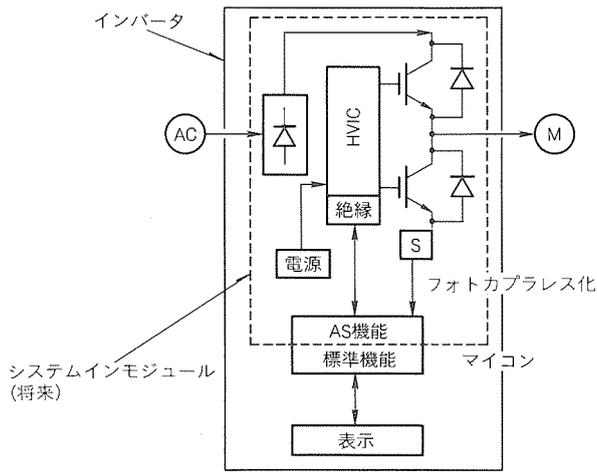
高電位側への信号伝達のためのレベルシフト回路や、高電位側の電源を確保するためのブートストラップ回路などが集積される。また、HVICの絶縁を実現するための分離技術としては、接合分離と誘電体分離技術がある。両方とも現状では600Vの絶縁が主流であるが、1,200Vへのチャレンジが進んでいる。

21世紀に向けて、次世代IPMは、前述のパワーチップ、制御用IC、パッケージの各々の技術が市場ニーズを受けてより密接に融合し、パワーチップはより低損失の方向に進み、システム化に関しては、図6に示すように、トータルシステムの高効率化を目指したシステムインモジュールの方向に進むものと思われる。そのため、システム全体の保護機能や制御機能が更に求められ、HVICの採用と制御用ICの高集積化が不可欠となる。例えば、用途に応じて、電力アナログ出力、過電流警報、接合温度出力、過電圧保護、ラジオノイズ対策などの種々の機能や制御電源などを内蔵したIPMが出現するであろう。次世代IPMのイメージを図7に示す。

5. パワーデバイスの大容量化の動向

図1に示したように、パワーデバイスの大容量化には、サイリスタ、GTO、GCT(Gate Commutated Turn-off)の大口径化と、IGBTモジュールやIPMの高耐圧化・大容量化の動きがある。

前者のサイリスタ、GTO、GCTの大容量化では、図8に示すように、6インチウェーハの採用によって8kV、4kV光サイリスタが直流送電に実用化されたほか、6kV、6kA GTOが開発され、鉄鋼用大容量インバータに実用化された。



IPM内蔵機能：過電流，短絡電流，制御電源電圧低下，過負荷，エラー出力識別，アナログ電流出力，など

図7. 次世代IPMのイメージ

また最近開発されたGCTは、ゲートインダクタンスを低減した新構造の採用によって蓄積時間を従来のGTOの約1/10に低減して直並列接続が極めて容易になったことや、スナバ回路の省略及びトータル損失の低減などの特長を發揮し、GTOに代わる高耐圧・大容量デバイスとして注目され始めた。現在GCTは4.5kV、4kAの定格で周波数変換装置などの電力応用に実用化されているが、将来、更に大口径シリコンを使用した大電力GCTの開発が、電力・鉄鋼用インバータなどの高耐圧・大容量装置の小型化・高性能化・高信頼度化に大きく貢献するものと思われる。

一方、後者のIGBTモジュールやIPMの高耐圧化・大容量化では、主に電鉄やクリーンエネルギー市場などの要求によるもので、3.3kV、1.2kAのIGBTモジュール(図9)が既に市販されるようになったほか、図3に示すIEGTなど4.5kVクラス MOS系デバイスの報告もあり、将来中小容量GTOサイリスタに置き換わるデバイスとして、IGBTモジュールやIPMの4.5kVクラス程度までの高耐圧・大容量化への期待が高い。

6. むすび

21世紀に向けてのIPMは、パワーデバイスとしての理想を追求して、電力損失の究極的低減、高破壊耐量化、利便性の追求、装置の小型化、トータルシステムのコスト低減などの課題に今後も飽くなくチャレンジが続けられることと確信する。また、システム化が更に進展し、市場のニーズを取り入れた、よりシステムに密着した機能が求められるであろう。そのため、パワーデバイス側とシステム側とのより緊密なコミュニケーションによって、更に高性能で使いやすいIPMが開発され、新しい市場の開拓に大きく貢献するものと期待する。

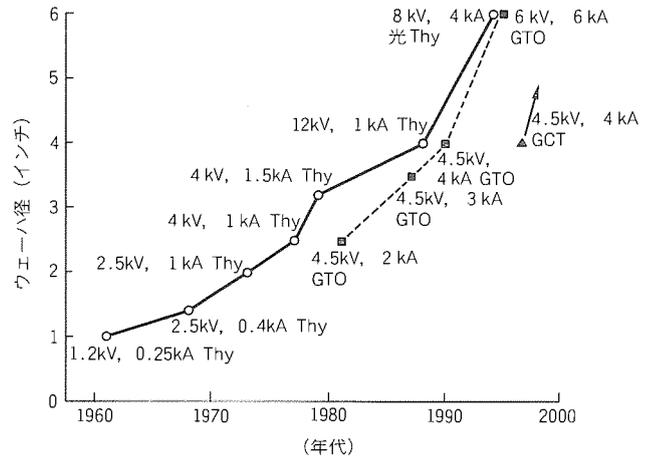


図8. サイリスタ, GTO, GCTの高耐圧・大容量化の進展

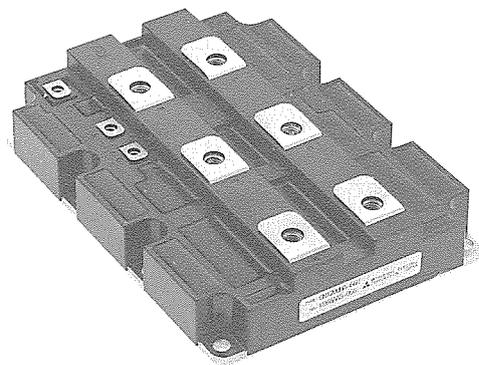


図9. 3.3kV, 1.2kA IGBTモジュール

参考文献

- (1) Yamada, T., et al, : Next Generation Power Module, Proc.of 6th ISPSD, 3 (1994-5)
- (2) ゴーラブ マジウムダール, 太田達雄, 福永匡則, 為谷典孝, 波多江慎治: 小容量モータ制御用アプリケーションスペシフィックIPM, 三菱電機技報, 71, No.3, 305~310 (1997)
- (3) 岩上 徹, 他: Super Compact Dual-Inline-Pack-age IPM, 平成9年電気学会全国大会, 807, 4-47 (1997)
- (4) 山口厚司, 他: 新形IGBT-IPM(Rシリーズ)の開発, 富士時報, 70, 237 (1997)
- (5) Takahashi, H., et al, : Carrier Stored Trench-Gate Bipolar Transistor(CSTBT)- A Novel Power Device for High Voltage Application, ISPSD, 349 (1996)
- (6) Satoh, K., et al, : A New High Power Device GCT(Gate Commutated Turn-off) Thyristor, EPE, 2.070 (1997)

高耐圧・大容量GCTサイリスタとその応用

山元正則* 森下和博**
 佐藤克己*
 倉地和博**

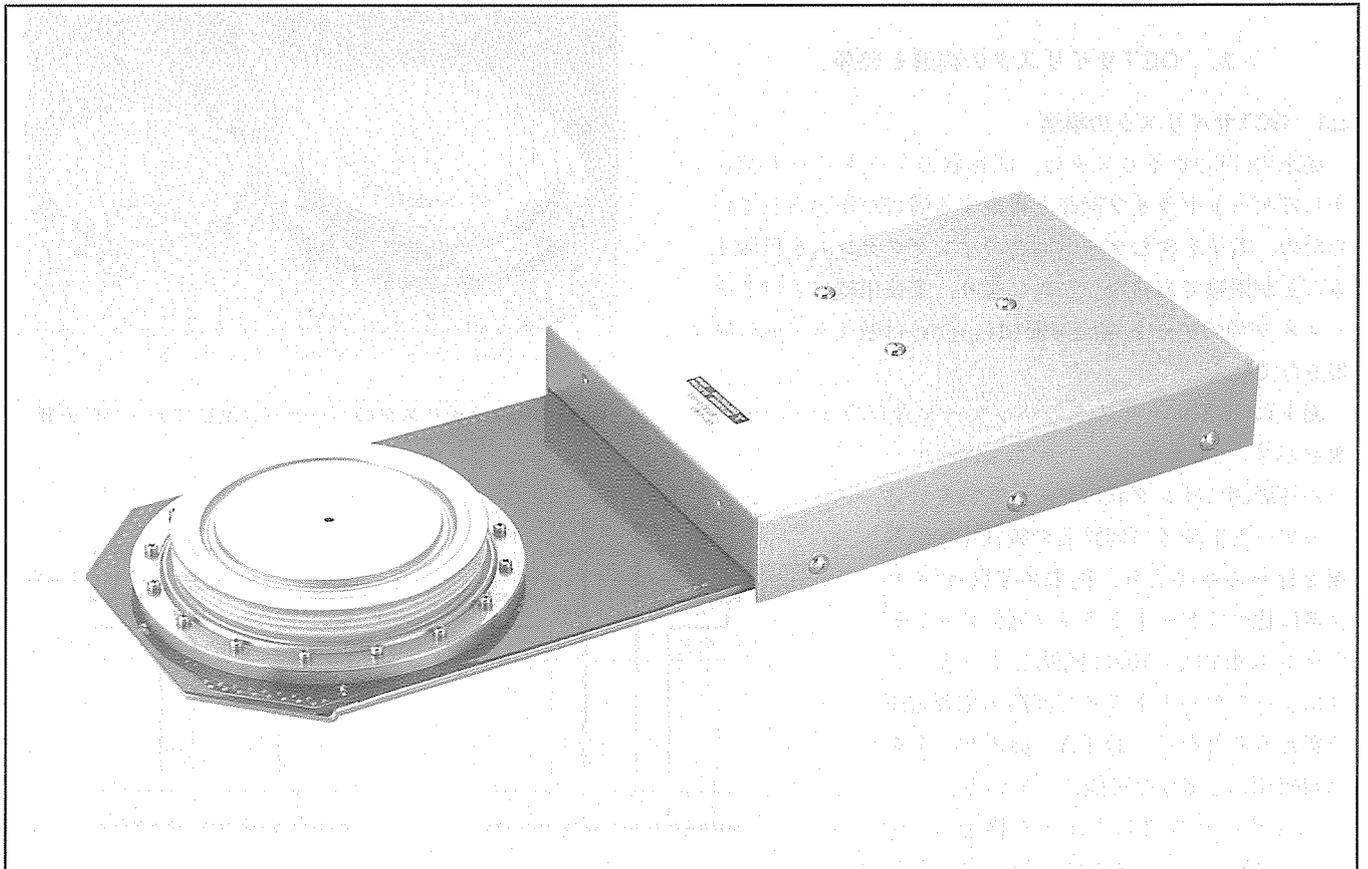
要 旨

大容量パワーエレクトロニクス機器のより一層の大容量化・小型軽量化・低損失化要求にこたえるため、阻止電圧4.5kV、可制御電流4kAの高耐圧・大容量GCT(Gate Commutated Turn-Off:ゲート転流形ターンオフ)サイリスタを開発し、商品化した。

GCTサイリスタは、大容量パワーエレクトロニクス機器のキーパーツとして幅広く使用されているGTO(Gate Turn-Off)サイリスタと、ターンオン動作が同じでGTOサイリスタの利点である低オン電圧特性をそのまま持つ一方、ターンオフ動作は“ターンオフゲインが1”の新たな原理に基づいており、ターンオフ特性においてはGTOサイリスタに比較して、次の特長を持っている。

- (1) GTOサイリスタ応用でターンオフ時の dv/dt を抑制するために必要なスナバ回路がなくても、ターンオフ動作が可能である。
- (2) 蓄積時間を従来のGTOサイリスタの約1/10に低減できる。
- (3) ゲート蓄積電荷を従来のGTOサイリスタの約1/2に低減できる。

これらのターンオフ特性により、GCTサイリスタは、大容量パワーエレクトロニクス機器に、スナバ回路損失発生の抑制による損失の低減、高速動作化、直並列接続応用による大容量化の容易性、ゲート駆動回路の容量を半減など、多くのメリットをもたらす。



ゲートドライバと接続したGCTサイリスタ

パッケージ外周部にリング状ゲート電極を設け、ゲート回路との接続を積層基板で行うことにより、ゲート回路のインダクタンスを大幅に低減し、数千A/μsのゲート電流勾配を実現するとともに、ウェーハの少数ライフタイム制御の最適化を図ることで、 dv/dt 抑制用スナバ回路がなくても従来のGTOサイリスタと同等レベルの損失で4kAの電流を制御することができる。

1. ま え が き

GTOサイリスタは、現在大容量パワーエレクトロニクス装置のキーパーツとして幅広く使用されており、応用装置の大容量化に伴い開発が進展し、耐圧6kV、制御電流6kAのGTOサイリスタが量産化されている。

しかしながら、GTOサイリスタは、ゲートにターンオフ信号を与えてから実際にターンオフ動作を開始するまでの時間(蓄積時間)に数十 μ sを要するため、これがGTOサイリスタのスイッチング速度を制約し、かつ、直列接続応用又は並列接続応用を困難にしていた。さらに、GTOサイリスタの応用では、GTOサイリスタを保護するため並列にスナバ回路を付加する必要があり、スナバ回路が装置の小型化・低コスト化を阻害する要因となっていた。

高耐圧・大容量GCTサイリスタはGTOサイリスタのこれらの問題点を改善でき、かつ基本のウェーハ構造がGTOサイリスタと同一であることから、高耐圧化・大電流化を容易に図ることができる、新形の大容量パワーデバイスである。以下に、開発した阻止電圧4.5kV、制御電流4kAの高耐圧・大容量GCTサイリスタの構造、動作及び特長、さらにセットで使用するダイオード及びゲートドライバ、GCTサイリスタの応用について述べる。

2. GCTサイリスタの構造と特長

2.1 GCTサイリスタの構造

従来のGTOサイリスタは、同軸状のゲートリード線を介してゲートドライブ回路と接続する構造が用いられていたため、素子を含むゲート回路のインダクタンスを低減することが困難であった。これにより、実使用時におけるターンオフ時のゲート電流勾配(di_{GQ}/dt)は数十A/ μ sに制限されていた。

図1にGCTサイリスタのパッケージ及びウェーハの外観を示す。GCTサイリスタは、パッケージの外周部にリング状のゲート電極を設け、かつゲートドライブ回路との接続を積層基板で行うことにより、従来のGTOサイリスタに比べてゲートドライブ回路のインダクタンスを約1/100に低減しており、これによってゲートドライブ回路の電源電圧を変えることなく、数千A/ μ sのゲート電流勾配(di_{GQ}/dt)を可能にしている。

GCTサイリスタのウェーハ構造は、従来のGTOサイリスタのウェーハ構造と同様に数千個のセグメント(微小な単位サイリスタ)が同心円状に8段構成で並列的に配置されており、その最外周部にゲート電極領域を配置している。

2.2 GCTサイリスタの原理

図2に従来のGTOサイリスタとGCTサイリスタの動作原理の比較を示す。

GTOサイリスタの場合、主電流をゲート回路に数十A/ μ sの勾配を持つゲート電流で分流し、主電流が流れている領域を徐々に絞り込んでターンオフさせるので、ターンオフゲイン(主電流とターンオフゲート電流のピーク値の比)は約3~5であるのに対し、GCTサイリスタの場合、主電流をすべて数千A/ μ sの勾配のゲート電流で瞬時にゲート回路に転流させてターンオフさせるので、ターンオフゲインは1となる。この新たなターンオフ動作原理から、GCTサイリスタと命名した。

4kA級のGTOサイリスタとGCTサイリスタで3kA遮断したときのターンオフ動作のシミュレーションをした結果を図3に示す。8段構成の各段のセグメントの電流密度変化も併せて示している。

従来の4kA級GTOサイリスタでは、数十 μ sの蓄積時間を要し、かつターンオフの過程で最終的に主電流がゲートから遠いセグメントに集中する。一方、4kA級GCTサイリスタの場合は、ターンオフゲインは小さいが、ターンオ

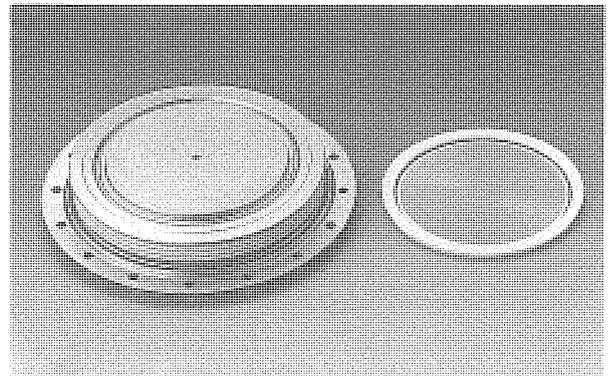
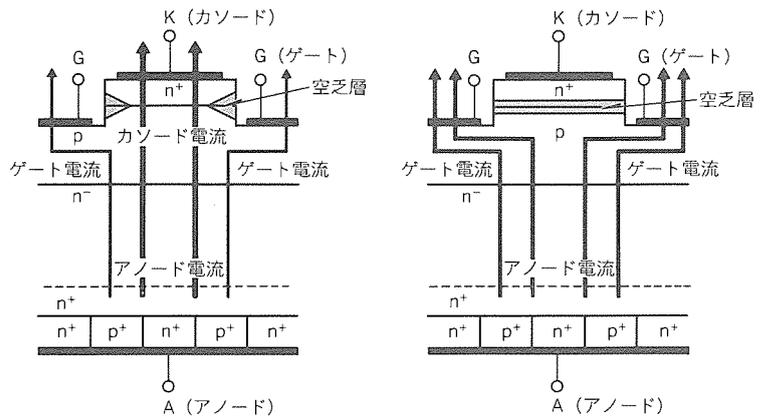


図1. GCTサイリスタのパッケージ及びウェーハの外観

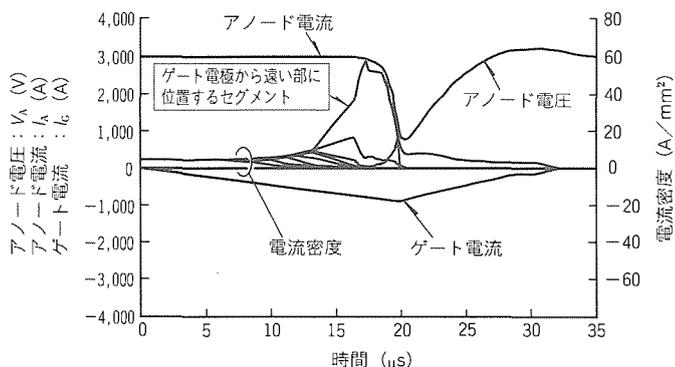


(a) GTOサイリスタ (ターンオフゲイン=3~5) (b) GCTサイリスタ (ターンオフゲイン=1)

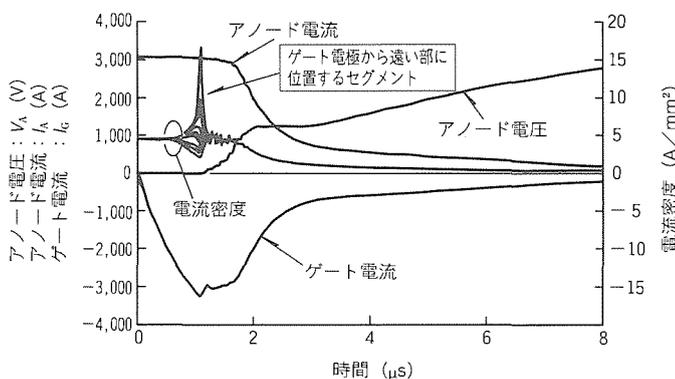
図2. ターンオフ動作原理の比較

フに必要なゲート電荷量はGTOサイリスタの約半分に低減されること、蓄積時間が数 μs とGTOサイリスタに比べ1けた短くなること、さらに電流の集中する時間及び電流値が大幅に低減されていることが分かる。電流の集中が緩和されることにより、GCTサイリスタはGTOサイリスタに比べて、大きな電流制御能力を持つことができ、これによってGTOサイリスタが必要としたスナバ回路の省略(スナバレス)を可能にしている。

2.3 GCTサイリスタの特長



(a) GTOサイリスタ



(b) GCTサイリスタ

図3. ターンオフ動作のシミュレーション結果

表1. GTOサイリスタとGCTサイリスタの損失比較

項目		GTOサイリスタ	GCTサイリスタ
素子 (GTOサイリスタ又は GCTサイリスタ)	定常損失	0.12	0.11
	ターンオンスイッチング	0.05	0.05
	ターンオフスイッチング	0.12	0.15
素子の損失		0.29	0.31
外部回路	スナバ損失	0.47	0.05
	アノードリアクトル	0.25	0.08
トータル損失 (素子+外部回路)		1	0.44

注1 GTOサイリスタのトータル損失を1としたときの比率を示す。
 注2 計算条件 ($I_T=1.3\text{kA}$, $V_D=2,250\text{V}$, $f=500\text{Hz}$, $\text{Duty}=50\%$)
 GTO: $di/dt=300\text{A}/\mu\text{s}$, $C_s=4\mu\text{F}$, $R_s=5\Omega$, $L=7\mu\text{H}$
 GCT: $di/dt=1,000\text{A}/\mu\text{s}$, $C_c=4\mu\text{F}$, $L=2.2\mu\text{H}$

GCTサイリスタをスナバレスで動作する場合、従来のGTOサイリスタ応用でスナバ回路が負担した損失をGCTサイリスタ自体で負担しなければならず、ターンオフ損失がGTOサイリスタ自体のターンオフ損失に比べて1.5倍以上になる。ターンオフ損失増加によってGCTサイリスタのメリットである高速動作性は損なわれてしまうので、ターンオフ損失増加の抑制がスナバレスGCTサイリスタ開発の重要課題であった。この課題解決のため、

- ウェーハの少数キャリアライフタイム制御の最適化
- ピン構造の採用及び構造の最適化

によるベース層蓄積キャリアの最適制御を図り、GCTサイリスタのターンオフ損失を従来のGTOサイリスタのそれと同等レベルに抑制した。

スナバレスGCTサイリスタの他の特長をGTOサイリスタと比較してまとめると、以下のとおりである。

- (1) 蓄積時間が従来のGTOサイリスタの約1/10に低減でき、GTOサイリスタに比べてより高速化が図れる。また、蓄積時間のばらつきが小さくなるため、ターンオフ時のGCTサイリスタ素子間のアンバランスが抑えられ、直並列接続が容易となる。
- (2) 従来のGTOサイリスタに比べてターンオフ時のゲートドライブ電流のピーク値は大きくなるが(ゲイン=1)、トータルのゲート電荷量は約半分に低減でき、ゲート回路の入力パワーを低減できる。
- (3) 外周リングゲート構造により、ターンオン時の電流集中の軽減が図れ、臨界オン電流上昇率 di/dt を従来の2倍以上にすることができ、ターンオンスイッチング損失及び di/dt 抑制用のアノードリアクトルを低減できる。
- (4) 従来の4kA級GTOサイリスタと同一電極径の平形パッケージに納め、GTOサイリスタとの置き換えができる。

GTOサイリスタとGCTサイリスタのトータルロスの比較例を表1に示す。GCTサイリスタの場合は、スナバレス動作可能なこと及び高い di/dt 耐量を持つことから、スナバ回路及びアノードリアクトルによる発生ロスを大幅に抑えることができ、素子、スナバ回路及びアノードリアクトルを含めたトータル損失は、GTOサイリスタを使用したシステムの約45%に低減できる大きなメリットがある。

今回開発した4.5kV/4kA高耐圧・大容量スナバレスGCTサイリスタの主要特性を表2に示す。従来の4

kA級GTOサイリスタと置換えができるよう、オン電圧やゲートトリガー電流などの静的特性値は従来のGTOサイリスタと同等値である。

3. GCTサイリスタ用ゲートドライバ

今回開発したスナバレス 4 kA GCTサイリスタは、ゲート条件が $di_{GQ}/dt < 3,000A/\mu s$ では、GCTターンオフ動作、言い換えればターンオフゲイン=1の動作を十分に満足できなくなる。このためゲート電流を供給するゲートドライバは、GCTサイリスタにとって非常に重要となる。

ゲートドライバは電源部と配線部からなる。電源部は、単体のMOSFETを数十個並列に接続し、コンデンサを同様に複数個並列接続させた構造を採用し、インピーダンスの低減を図っている。配線部は、平行平板構造の多層積層基板を使用し、インダクタンスの低減を図っている。

ゲートドライバのこれらの改善により、GCTサイリスタを含めたゲート回路のトータルインダクタンスを約 3 nHまで低減させ、 $6,000A/\mu s$ の di_{GQ}/dt を実現している。

表 3 にゲートドライバの主要特性を示す。

4. フライホイール及びクランプダイオード

スナバレスGCTサイリスタとセットで使用するフライホイール及びクランプダイオードでは、GTOサイリスタ用のダイオードに比較し、より高速性(逆回復時の高 di/dt

表 2. GCTサイリスタの主要定格及び特性

項目	記号	定格又は特性値
繰返しオフ電圧	V_{DRM}	4,500V
可制御オン電流	I_{TQRM}	4,000A / 0 μ F $di_{GQ}/dt = 6,000A/\mu s$
蓄積時間	t_s	3.0 μs at $I_T = 4,000A$ $di_{GQ}/dt = 6,000A/\mu s$
臨界オン電流上昇率	di/dt	1,000A/ μs $I_{GM} = 200A$, $di_G/dt = 100A/\mu s$
ターンオン時間	t_{st}	3.0 μs at $V_D = 2,250V$ $di/dt = 1,000A/\mu s$
オン電圧	V_{TM}	4.0V at 4,000A
ゲートトリガー電流	I_{GT}	4.0A at $T_j = 25^\circ C$
熱抵抗	$R_{th(j-n)}$	0.011 $^\circ C/W$

表 3. GCTサイリスタ用ゲートドライバの主要定格及び特性

項目	記号	定格又は特性値
電源(正)	$+V_c$	5 \pm 0.5V
電源(負)	$-V_c$	20 \pm 1V
制御入力信号	—	光ファイバデータリンクによる
使用周波数	f	500Hz
最小オン時間	$t_{on} (min.)$	30 μs
最小オフ時間	$t_{off} (min.)$	50 μs
オフゲート電流上昇率	di_{GQ}/dt	6,000A/ μs
最大デューティ	D_{max}	50%

dt 耐量)が要求され、かつ高速動作に伴う電圧振動抑制機能(ソフトリカバリ特性)が要求される。

これらの特性を実現するために、接合深さの最適化及びウェーハの縦方向(深さ方向)の少数キャリアライフタイム分布の最適化を図った。図 4 は新たに開発した阻止電圧 4.5kVのクランプダイオードのリカバリ特性を示す電圧、電流波形である。接合温度 T_j を125 $^\circ C$ とし、500Aの順電流 I_F 通電後、3,000Vの逆電圧 V_R を印加している。従来、GTOサイリスタ用の阻止電圧4.5kVダイオードの逆回復時の di/dt 耐量は1,000A/ μs 以下であるのに対し、GCTサイリスタ用に今回開発した4.5kVダイオードは2,500A/ μs の di/dt 耐量を実現している。また、ソフトリカバリ特性の度合いを示すパラメータ(t_b/t_a)比は1.5であり、従来のGTOサイリスタ用ダイオードの(t_b/t_a)比の約2倍である。

この新規に開発したダイオードをGCTサイリスタのクランプ回路に使用した5,000A遮断時のGCTサイリスタの電流、電圧波形及びダイオードの電流波形を図 5 に、従来

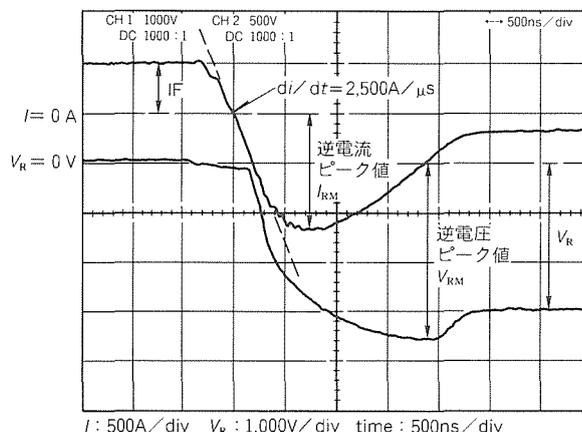


図 4. GCTサイリスタ用ダイオードのリカバリ波形

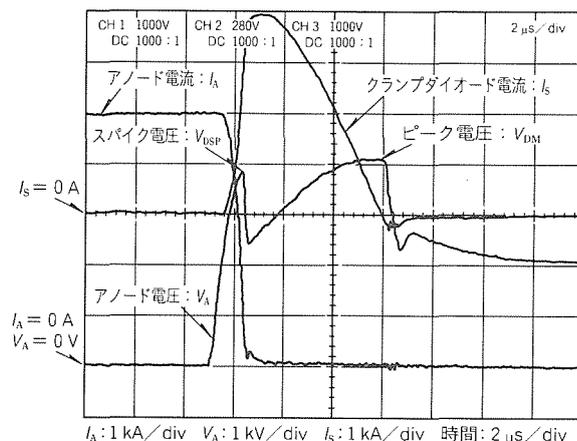


図 5. GCTサイリスタの5,000A遮断時の電流、電圧波形及びダイオードの電流波形 (GCTサイリスタ用に開発したダイオード使用時)

のGTO用ダイオードを使用したときの同様の電流、電圧波形を図6に示す。

今回開発したソフトリカバリーダイオードを使用したときには、アノード電圧がピーク電圧 V_{DM} に達した直後の電圧振れ幅が極めて小さく抑えられ、かつ滑らかに定常電圧値に回復していくのが分かる。

4.5kVスナバレスGCTサイリスタ用に開発したクラン

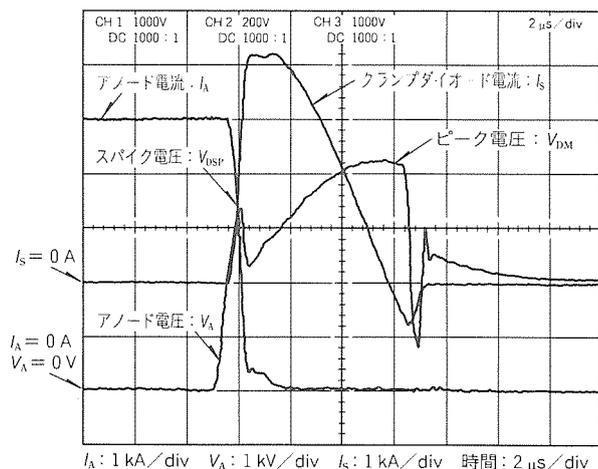


図6. GCTサイリスタの5,000A遮断時の電流、電圧波形及びダイオードの電流波形 (GTOサイリスタ用の従来ダイオード使用時)

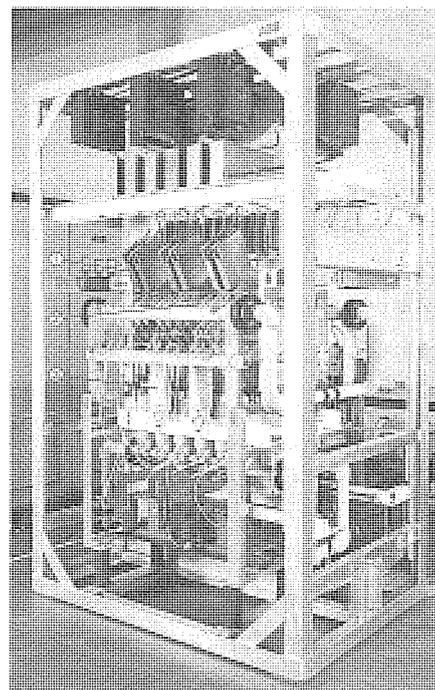
表4. GCTサイリスタ用ダイオードの主要定格及び特性

項目	記号	定格又は特性値	
		クランプ用ダイオード	フライホイール用ダイオード
繰返し逆電圧	V_{RRM}	4,500V	4,500V
平均順電流	$I_{F(AV)}$	500A	1,500A
順電圧降下	V_{FM}	3.5V at 1,570A	3.5V at 3,400A
逆回復電荷	Q_{rr}	1,500 μ C at $I_F=500A$ $di/dt=1,000A/\mu s$	3,600 μ C at $I_F=1,500A$ $di/dt=1,000A/\mu s$
逆回復耐量	di/dt	2,000A/ μ s $I_F=500A, V_R=2,250V$	2,000A/ μ s $I_F=1,500A, V_R=2,250V$
熱抵抗	$R_{th(G-n)}$	0.027 $^{\circ}$ C/W	0.011 $^{\circ}$ C/W

プ用及びフライホイール用の2種類のダイオードの主要特性を表4に示す。

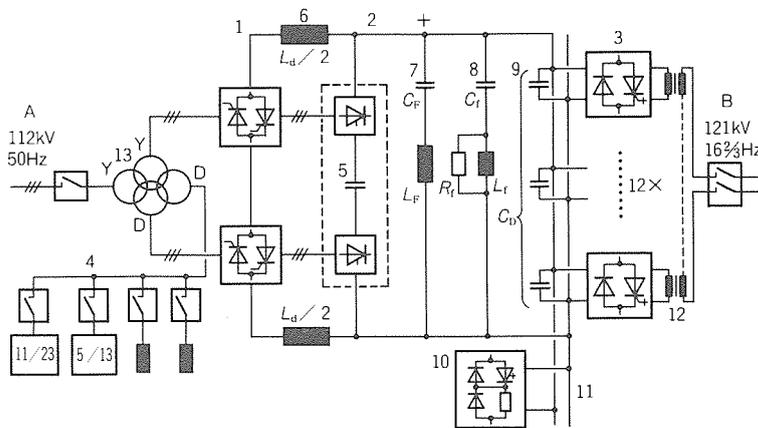
5. GCTサイリスタの適用事例と応用

(1) GCTサイリスタの適用事例としては、ABB Industrie AG社がドイツ(ブレーメン)の周波数変換装置に適用しており、1996年9月から稼働している。周波数変換装置は、周波数の異なる電力系統(この場合は50Hzと16・2/3Hzの電力系統)間の電力の融通を行うための装置で、容量は世界最大の100MWである。回路構成は図7のとおりで、16・2/3Hz側にGCTサイリスタが使用されており、GCTサイリスタは6直列接続され、単相12段インバータの構成である。図8に6直列接続の1相分のユニットを示す。GCTサイリスタを使用することで直列接続が極めて容易



①: ゲートユニット
②: スタック
③: スナバ回路

図8. GCTサイリスタユニット



- A: 三相ACライン
- B: 鉄道用架線ライン
- 1: サイリスタコンバータ
- 2: DCリンク
- 3: GCTサイリスタコンバータ
- 4: フィルタ及び補償回路
- 5: 共通ターンオフ回路
- 6: リアクトル
- 7: 33Hzフィルタ
- 8: ハイパスフィルタ
- 9: DCリンクコンデンサ
- 10: 電圧リミッタ
- 11: DCリンクバス
- 12: 多重化トランス, 16 $\frac{2}{3}$ Hz
- 13: コンバータトランス, 50Hz

図7. Stadtwerke Bremen AGの周波数変換装置の回路構成

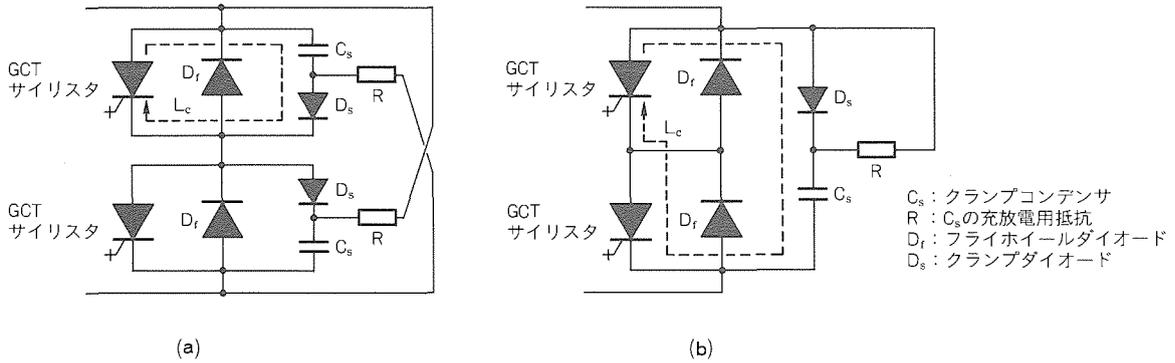


図9. GCTサイリスタの応用回路

となり、高効率・高信頼性の確保、及び保守が容易となる大きな効果が得られている。

(2) GCTサイリスタのアノード-カソード間にかかる過電圧を抑えるため、クランプ回路を接続する必要がある。また、ターンオフ時のスパイク電圧 V_{DSP} が素子の耐圧を超えないようにするために、クランプ回路のインダクタンス L_c を $0.2\mu\text{H}$ 以下にする必要がある。

GCTサイリスタを2直列接続した場合の2種類の応用回路を図9に示す。図の(a)は、各々のGCTサイリスタにクランプ回路を接続した回路であり、低い L_c を容易に実現できるメリットを持つ。図の(b)は、一つのクランプ回路で2直列接続したGCTサイリスタを一括クランプした回路であり、部品点数の削減を実現できるメリットを持つ。

6. むすび

スナバレスGCTサイリスタは大容量パワーエレクトロニクス機器の高性能化要求にこたえる新形の大電力素子であり、蓄積時間が短く直並列接続が容易であるメリットを持つことから、特に3,000~4,000A以上の大容量装置となる、SVG(Static Var Generator: 無効電力発生装置)、BTB(Back to Back)装置、周波数変換装置などの電力応用、鉄鋼圧延機を始めとする工業用大容量インバータ応

用などに適用が見込まれ、今後、応用範囲が飛躍的に拡大されることが期待される。

参考文献

- (1) Gruing, H., Odegard, B., Rees, J., Weber, A., Carroll, E., Eicher, S.: High-Power Hard-Driven GTO Module for 4.5kV/3kA Snubberless Operation, Conf.Rec.PCIM 1996 Europe, 169~183 (1996)
- (2) Nakagawa, T., Tokunoh, F., Yamamoto, M., Koga, S.: A New High Power Low Loss GTO, ISPSD '95, 84~88 (1995)
- (3) Eicher, S., Fichtner, W., Weber, A., Bauer, F., Zeller, H.R.: A High Power Low - Loss GTO with Adjustable IGT, ISPSD '97 (1997)
- (4) Hagino, H., Soejima, N.: Analysis of Soft Recovery of Diode and the 2 Step Gradient Structure, T.IEE Japan, 115-C, No.6, 835~844 (1995)
- (5) ABB Industrie AG.: Bremen's 100-MW Static Frequency Link, Printed in Switzerland (9611-1000-0)

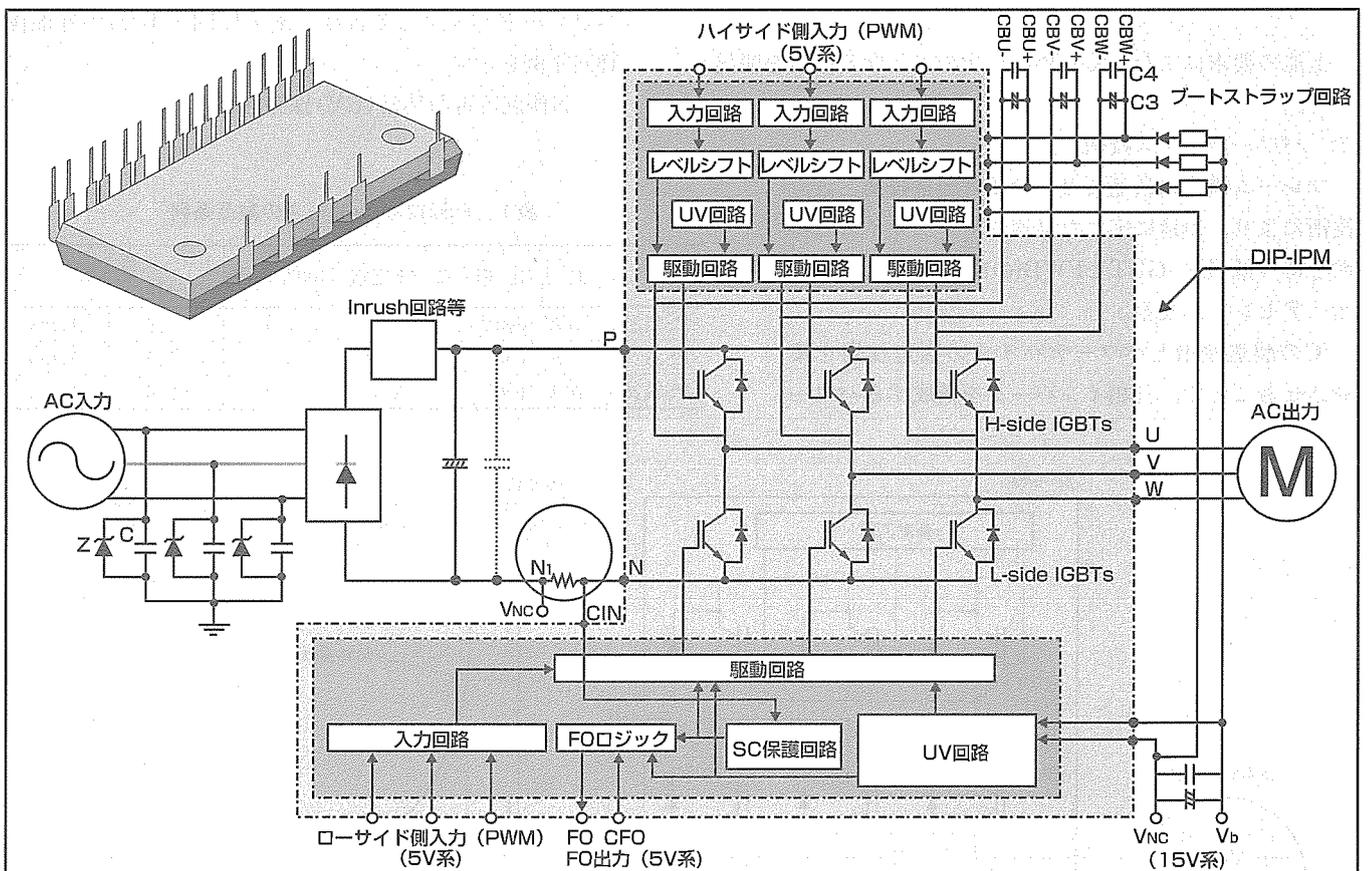
超小型DIP-IPM

ゴラブ マジウムダール*
野田祐久* 川藤 寿*
岩崎光孝* 岩上 徹*

要 旨

近年、産業・民生の両分野でインバータ化が急速に進む中、小容量モータ駆動インバータでは、高信頼性でかつ小型・低コスト化が望まれている。今回、エアコン、冷蔵庫など現在インバータ化が進んでいる家電製品のモータ駆動に着目し、システム全体の小型化・高性能化・高信頼性を目的とし、小容量モータ駆動インバータ用IPM(Intelligent Power Module)の開発に着手し、製品化を実現した。このIPMを、DIP-IPM(Dual-in-line Package-IPM)と名付け、

業界初のコンセプトであるトランスファモールド技術を採用し、従来IPMの構造に対しより生産性の向上を図った。DIP-IPMは、パワーエレクトロニクスの応用分野に性能・構造・品質等の最適化を提供するために、絶縁技術・モールド技術によってIGBT(Insulated Gate Bipolar Transistor)、FWDi(Free Wheeling Diode)チップ、専用ICの機能の最適化を図ることで達成した。そのDIP-IPMのパッケージ技術、及び機能と特長について述べる。



DIP-IPM PS212xxシリーズの概要

三相インバータを構成するIGBT、FWDi、外部カプラレス化可能高圧レベルシフト回路、制御電源電圧低下保護機能、短絡保護機能を内蔵し、システム全体の小型・軽量化、高機能化を実現した。

1. ま え が き

DIP-IPMは小容量モータ駆動用インバータシステム、特に家電製品のモータ駆動用として開発を進めた。この分野において特に要求の高い小型化・低コスト化・高信頼性をコンセプトとし、超小型DIP-IPMを開発した。

2. DIP-IPMの構造

DIP-IPMに搭載の部品は、三相インバータを構成するパワー素子(IGBTとFWDi)及び制御用ICベアチップ(HVIC(High Voltage IC)とLVIC(Low Voltage IC))のみであり、従来のIPMと比較して大幅な部分点数削減及び小型化を実現した。各々のチップは同一フレーム上にダイボンドされた後、ワイヤで電氣的に接続され、全体がトランスファモールドで成形封止される。フレーム下部には放熱板(ヒートシンク)を備えており、フレームとヒートシンク間に樹脂絶縁層をモールドの際に成形し、外部と絶縁した。モールド樹脂に高熱伝導樹脂を採用することにより、高放熱を実現できた。

表1にDIP-IPM PS212××シリーズの製品系列を示す。

3. キーテクノロジー

上述の要求にこたえるために、次の主となる技術を開発した。

(1) パワーデバイス技術

フレーム構造に最適なセルサイズ製造技術と設計技術により、用途に応じた最適なチップサイズと特性を持つ低損失IGBTとFWDiの開発を行った。

(2) アセンブリ技術

ICの製造技術とパワーデバイスの製造技術を集約させることで、三相インバータを構成するパワー

ベアチップ(IGBTとFWDi)と専用の制御ICベアチップ(HVICとLVIC)を同一フレーム上に搭載することができた。

(3) トランスファモールド技術

ワイヤボンド技術、熱拡散シミュレーション応用による最適設計、構造シミュレーション応用によるボイドレス化の確立により、高放熱で高信頼性の絶縁形トランスファモールドタイプIPMを開発できた。

4. 機能と特長

4.1 DIP-IPMの機能

DIP-IPMの機能と特長について述べる。

(1) パワー回路部

(a) 低損失、高速三相IGBTインバータ回路とFWDi内蔵

(2) 駆動・保護機能部

(a) P側IGBT用：駆動回路、高圧レベルシフト回路、電圧低下保護回路(エラー出力なし)

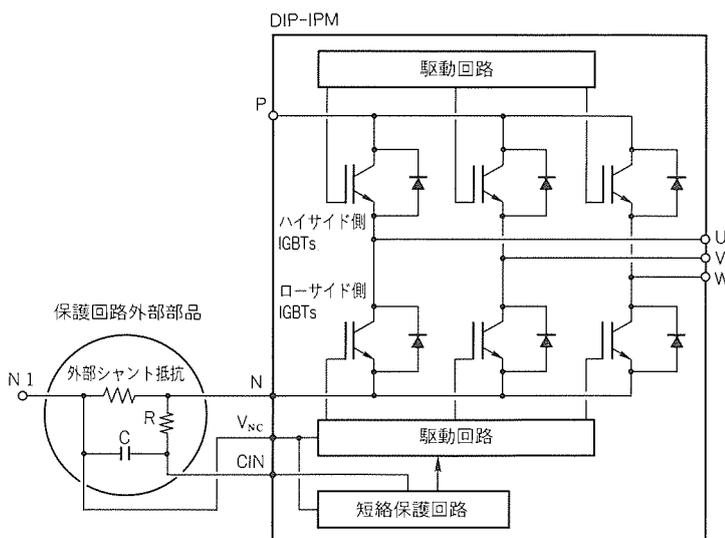
(b) N側IGBT用：駆動回路、過電流保護回路

過電流保護に関しては、DIP-IPM外部の電流検出抵抗で過電流に対する電圧を検出し、DIP-IPM内部のICへフィードバックして行う。図1にDIP-IPMの外部保護回路例を示す。

(c) N側制御電源異常(UV)保護回路

表1. PS212××シリーズの製品系列

型 名	素 子 定 格	モータ定格	100%負荷	150%負荷 (60秒)	単 位
PS21212	5 A/600V	0.2kW	1.5	2.25	Arms
PS21204	15A/600V	0.75kW	5.0	7.5	Arms
PS21205	20A/600V	1.5kW	8.0	12.0	Arms



短絡保護機能
N側IGBTのライン電流を検知し、CRフィルタを介し保護動作とする。SC基準電圧を超えた電流が発生した場合、N側三相IGBTゲートをすべて遮断するとともにエラー出力をする。

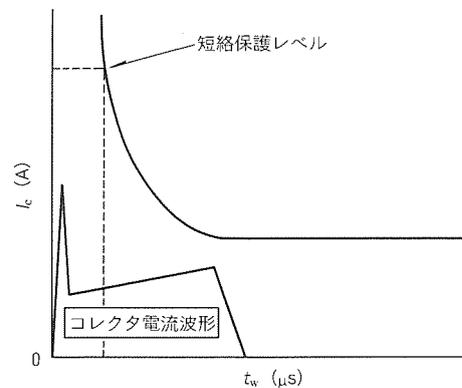


図1. DIP-IPMの外部保護回路例

- (d) エラー出力：N側IGBT過電流保護，N側制御電源異常(UV)時出力
- (e) IGBT駆動電源：DC15V単一電源

4.2 各機能の特長

4.2.1 高圧レベルシフト回路

高圧レベルシフト回路は、マイコンからの低圧の入力信号を、ラッチ回路と高圧素子で構成されたレベルシフト回路を経て、電圧レベルをフローティングの分離島側へシフティングさせるものである。したがって、従来マイコンとの絶縁用としてカプラを6～8個使用していたものが不要

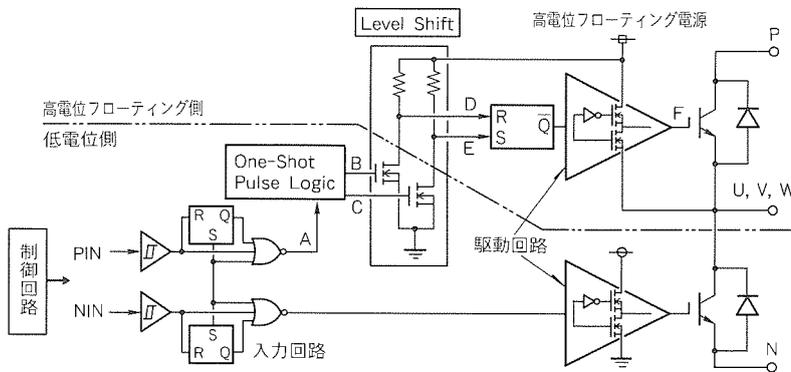


図2. 高圧レベルシフト回路

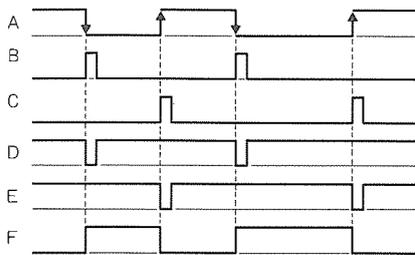


図3. 高圧レベルシフトタイミングチャート

制御電源電圧低下保護動作シーケンス (N側, V_D)

- a1. 正常動作 = IGBTオン = 出力電流あり
- a2. 制御電源電圧低下 (UV_D)
- a3. IGBTオフ…制御入力の状態にかかわらずオフ
- a4. FOタイマ動作開始…外付けコンデンサ C_{FO} でパルス幅を設定
- a5. 制御電源電圧低下 (UV_{Dr})
- a6. 正常動作 = IGBTオン = 出力電流あり

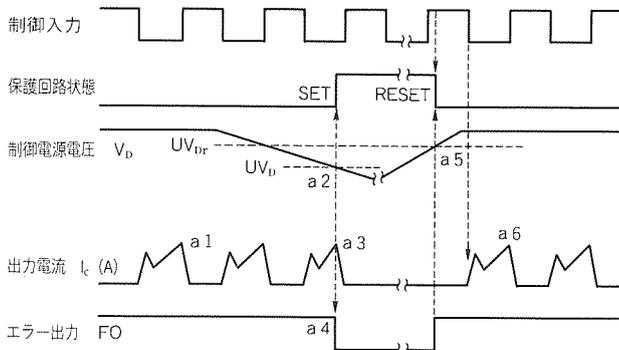


図4. 制御電圧異常保護タイミングチャート

となり、システムの小型化に寄与できるとともにカプラの遅延時間も考慮する必要がなくなるため、高速通信化が可能となり、動作の高効率化が図れる。

図2, 図3に高圧レベルシフトの回路とタイミングチャートを示す。上アームの入力信号(PIN)に対し、入力回路を経由して、ワンショット回路でオン(B：“H”→“L”)とオフ(C：“L”→“H”)の過渡時のみを感知する。レベルシフト回路で低電位側から高電位フローティング側へ信号レベルを変換し、ラッチ回路でIGBT駆動回路へ伝達することにより、IGBTゲートに所定の信号を出力する。ワンショット回路を用いることで、レベルシフト素子の低損失が図れ、回路の簡素化ができ、高信頼性が得られる。

4.2.2 各種保護機能

(1) 制御電源電圧異常保護(UV)

N側共通制御電源には電圧低下保護機能があり、FO端子による異常検出出力を備えている。保護動作時はN側3素子の入力を受け付けなくなる。また、P側駆動用電圧に対しては電圧低下保護機能を内蔵しており、異常時は該当相のIGBTのみ入力を受け付けない。N側及びP側とも一定時間幅以下(10 μ s程度)の電圧異常であれば制御回路動作に影響しない。図4に制御電圧異常保護の動作シーケンスを示す。

(2) 短絡保護(SC)

各アームの順方向コレクタ電流をDIP-

SC動作シーケンス (ローサイド側のみ)… 外付けシャント抵抗, CR時定数回路による保護

- a1. 正常動作 = IGBTオン = 出力電流あり
- a2. 過電流検出(SCトリガ)…CR時定数回路で最適遮断時間を設定 (1.5~2.0 μ s)
- a3. IGBTゲートをハード遮断
- a4. IGBTをオフ
- a5. FOタイマ動作開始…外付けコンデンサ C_{FO} パルス幅を設定
- a6. 入力“H”=オフ
- a7. 入力“L”=オン
- a8. IGBTはオフ状態

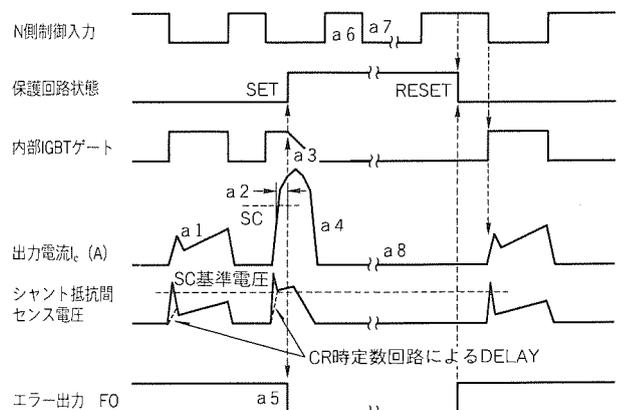


図5. 短絡保護動作タイミングチャート

表 2. 0.75kW/AC200V DIP-IPMの定格及び諸特性

Symbol	Parameter	Condition	Rating
V_{CES}	コレクタ-エミッタ間電圧		600V max.
$V_{CE(SAT)}$	コレクタ-エミッタ間飽和電圧	$V_D=15V$ $V_{CIN}=0V, I_c=15A$ $T_j=25^\circ C, Pulsed$	1.8V typ.
V_f	FWDi順電圧降下	$-I_c=15A, T_j=25^\circ C$	2.2V typ.
t_{on}/t_{off}	スイッチング時間	$V_{cc}=300V, V_D=15V$ $T_j=125^\circ C$ $V_{CIN}=0 \leftarrow 5V,$ $I_c=15A$	0.7/1.9 μs typ.
$t_c(on)/t_c(off)$	スイッチング時間	$V_{cc}=300V, V_D=15V$ $T_j=125^\circ C$ $V_{CIN}=0 \leftarrow 5V,$ $I_c=15A$	0.4/0.9 μs typ.
$P_{sw(on)}/P_{sw(off)}$	スイッチング損失	$V_{cc}=300V, V_D=15V$ $T_j=125^\circ C$ $V_{CIN}=0 \leftarrow 5V,$ $I_c=15A$	0.5/1.5 mJ/パルス typ.
UV	制御電源電圧保護レベル	$T_j \leq 125^\circ C$	11.5V typ.
I_{sc}	短絡保護レベル	$T_j \leq 125^\circ C$ $V_D=15V$ 検出抵抗25m Ω	21.3A typ.

注： V_D は制御電源電圧， V_{CIN} は入力電圧を示す。

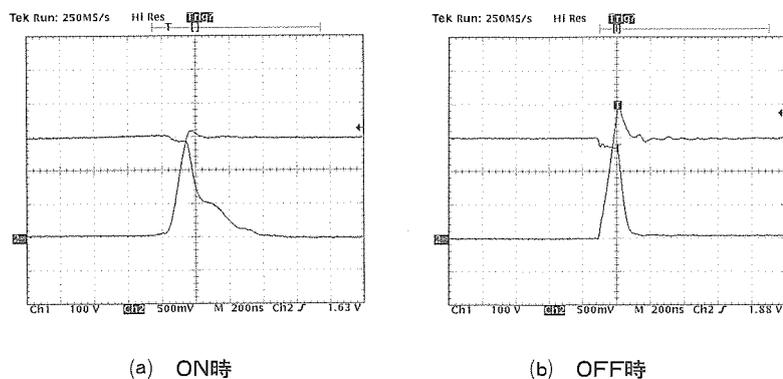


図 6. 0.75kW/AC220V用PS21204誘導負荷スイッチング波形

IPMの外部のDC母線上に挿入したシャント抵抗で検出し、SCトリップレベルを超える電流が流れたとき過電流及び短絡状態と判定し、IGBTを即自己遮断する。異常検出出力は、N側IGBTに電流異常が発生したとき出力し、CFO端子に接続するコンデンサで設定した期間出力し続ける。リセットは、異常検出出力の解除後の入力信号で行う。図5に短絡保護動作の動作シーケンスを示す。

5. DIP-IPMの特性と外観

表2に主な特性を示す。デッドタイムは高圧レベルシフト回路内蔵によって絶縁素子の遅れ時間などが必要でないため、高速応答が可能となっている。

図6に0.75kW/AC220V用PS21204の誘導負荷スイッチング波形を示す。また、図7にDIP-IPMの外観を示す。

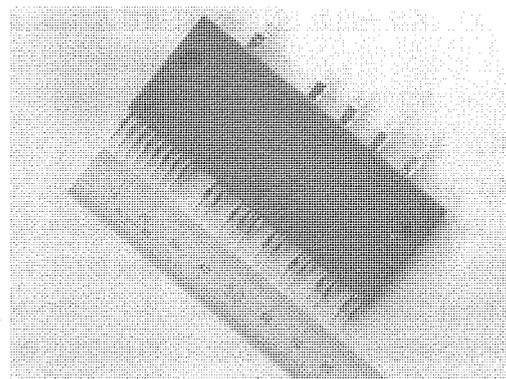


図 7. DIP-IPMの外観 (0.2~1.5kW用)

6. むすび

以上、小容量モータ駆動用として開発したDIP-IPM PS212××シリーズ(AC200V, 0.2~1.5kW)の機能と特長について述べた。

今回のDIP-IPMシリーズは、小型化が望まれている小容量モータ駆動、特にインバータ化が進んでいる家電製品において、従来の概念を打ち破った新パッケージの開発を実現したものである。

今後、新構造パワーチップの開発、更なる高機能化・システム化に向けての小型パッケージの開発を進め、あらゆる応用に適したパワーモジュールの開発により、将来の電力変換分野のより一層の拡大と発展の可能性の道を開くであろう。

参考文献

- (1) Majumdar, G., Hatae, S., Fukunaga, M., Oota, T.: Application Specific IPM for Low Power-end Motor Drives, ISPSD '95, 207~211 (1995)
- (2) Majumdar, G., Hatae, S., Fukunaga, M., Oota, T., Thal, E.: Application Specific Intelligent Power Modules(ASIPMs)for Low Power Motor Control, PCIM'95, 155~162 (1995)
- (3) 森 敏, ゴーラブ マジウムダール, 波多江慎治: 小容量モータ駆動用ASIPM, 平成8年電気学会全国大会, 4-72~73 (1996)
- (4) ゴーラブ マジウムダール, 野田裕久, 川藤 寿, 岩上 徹: Super Compact Dual In Line Package IPM, 平成9年電気学会全国大会, 4-47~48 (1997)

小型・高性能半導体容量式加速度センサ

大谷 浩* 平田善明**
 山口靖雄* 林 渉***
 番 政広**

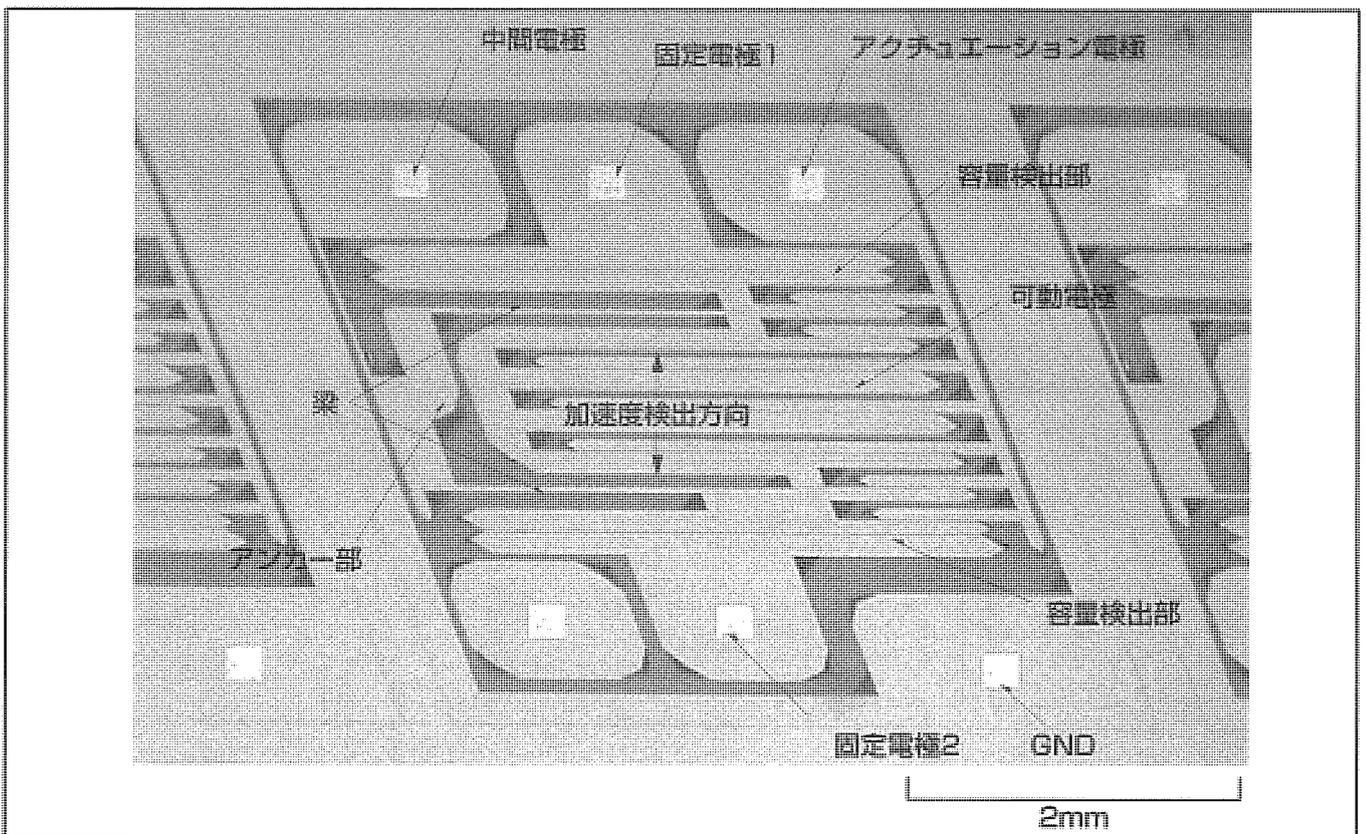
要 旨

自動車の安全性向上は、省資源及び環境保全とともに大きなテーマとしてクローズアップされている。近年の交通事故の増加と安全意識の高まりにより、米国では、受動式の乗員拘束装置が早くから義務づけられており、エアバッグシステムが採用されてきた。その後、欧州、日本でも各自動車メーカーの宣伝効果が加わり、自動車の安全性を高めるエアバッグシステムは、大きな普及期を迎えている。

エアバッグシステムを構成する上で最も重要なキーデバイスが衝突加速度を検知する加速度センサであり、エアバッグシステムの飛躍的な普及に伴い、高性能で小型・低価格な加速度センサの実現が強く望まれている。

三菱電機では、長年培った半導体圧力センサ技術を基に、ピエゾ抵抗式加速度センサを早くから市場に投入してきたが、このような市場要求に対応するために、今回、半導体容量式加速度センサを開発した。

開発した加速度センサは、半導体のマイクロマシニング技術により、三菱電機独自のセンサチップ構造を実現した。これにより、センサチップをプラスチックでモールドすることを可能とし、小型・軽量化及び低価格化を実現している。また、検出加速度 $\pm 490\text{m/s}^2$ ($\pm 50\text{G}$)及び $\pm 980\text{m/s}^2$ ($\pm 100\text{G}$)の仕様を用意しており、自動車のエアバッグシステムに最適である。



半導体のマイクロマシニング技術によって製作したセンサチップ

(110)面のシリコンウェーハのKOH溶液による異方性ウェットエッチングによって製作されたセンサチップは、加速度が加わることによって変位する可動電極と変位しない固定電極で構成され、これらの電極間の静電容量変化を加速度の検出に利用している。

1. ま え が き

近年、半導体のバルクマイクロマシニング技術^(注1)やサ-フェ-スマイクロマシニング技術^(注2)を利用した加速度センサの研究開発が活発化している⁽¹⁾。これには、自動車の安全性追求に伴ってエアバッグシステム向けに加速度センサの大幅な需要増加が見込まれ、また、半導体ベースのマイクロマシニング技術によって小型で低コストなセンサを大量に生産可能であるといった社会的・技術的背景があるからであろう。

今回開発した加速度センサは、半導体のバルクマイクロマシニング技術を利用した容量検出型の加速度センサである。

本稿では、この半導体容量式加速度センサの製品概要、動作原理、特長などについて述べる。

2. 製 品 概 要

- (注1) バルクマイクロマシニング技術：半導体シリコンをエッチングし、構造体を形成する加工技術
- (注2) サ-フェ-スマイクロマシニング技術：半導体シリコンの基板の上に構造体を形成する加工技術

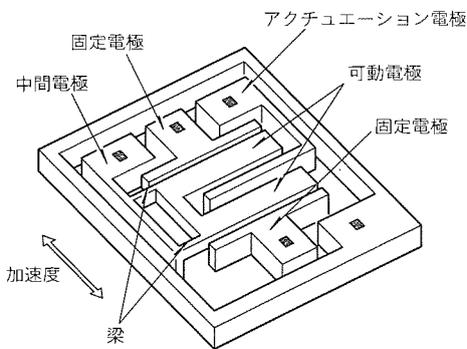


図1. マイクロマシニング技術を応用して製作したセンサチップの模式図

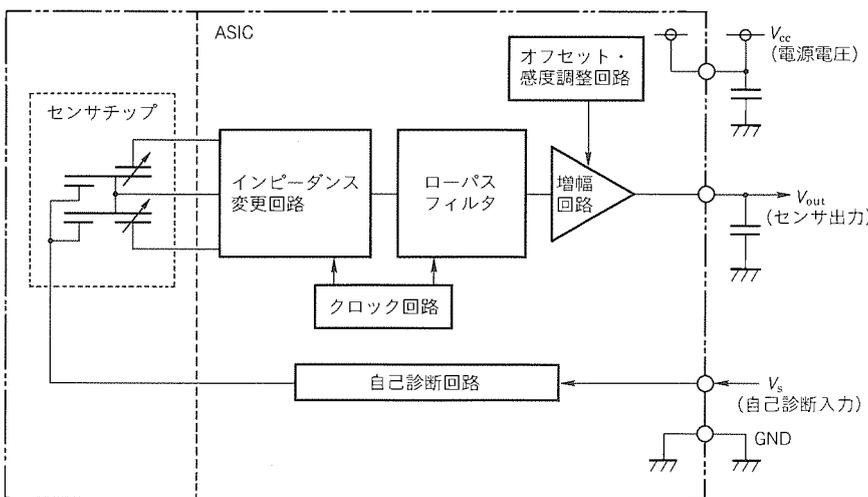


図2. 半導体容量式加速度センサのブロック構成

開発した加速度センサは、加速度を検知するセンサチップと信号処理を行うASICの二つのチップで構成される。

図1にSiのマイクロマシニング技術を応用して製作したセンサチップの模式図を示す。センサチップは、加速度が加わることによって変位する可動電極と変位しない固定電極で構成され、これらの電極間の静電容量変化を加速度の検出に利用したものである。

図2に加速度センサのブロック構成を示す。信号処理用のASICは、センサチップの静電容量変化を電圧に変換する機能(以下“インピーダンス変換”という。)、センサチップのメカニカルな共振出力を減衰させるフィルタ機能、センサ感度の増幅機能、センサ感度とオフセット電圧の調整機能、及び静電気力でセンサチップの可動電極を変位させて故障診断する自己診断機能を持っている。

3. 動 作 原 理

3.1 加速度検出の基本原理

図3に示すセンサチップの簡易モデルを用いて加速度検出の基本原理を述べる。

図において、加速度Aが作用した場合の可動電極の変位uは、はり(梁)の質量を無視すると次式で表される。

$$u = \frac{\rho SL^3 A}{2EW^3} \dots\dots\dots (1)$$

ここで、E：シリコンの縦弾性係数

W：梁幅 ρ：シリコンの密度

L：梁長 S：質量体の面積

可動電極の上下にギャップgを隔てて位置する固定電極と可動電極との静電容量Cは、電極面積をahとすると次式で表される。

$$C = \epsilon \frac{ah}{g} \dots\dots\dots (2)$$

ここで、ε：真空の誘電率

式(2)から、加速度Aが作用して可動電極が固定電極1側にuだけ変位した

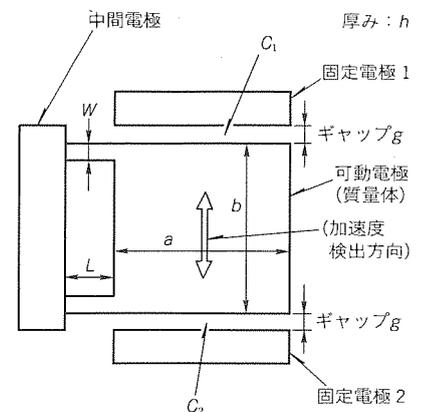


図3. センサチップの簡易モデル

場合、2組の可動電極-固定電極間の静電容量は次式となる。

$$\left. \begin{aligned} C_1 &= \varepsilon \frac{ah}{g-u} \\ C_2 &= \varepsilon \frac{ah}{g+u} \end{aligned} \right\} \dots\dots\dots (3)$$

ここで、 C_1 の固定電極1に電源 V_s を接続し、 C_2 の固定電極2を接地した場合、電荷の保存則から各容量に等しい電荷が蓄積され、可動電極の電位 V_m は次式で表される。

$$V_m = \frac{C_1}{C_1+C_2} V_s = \left(1 + \frac{C_1-C_2}{C_1+C_2}\right) \frac{V_s}{2} \dots\dots (4)$$

一方、式(3)から、

$$\frac{C_1-C_2}{C_1+C_2} = \frac{\frac{1}{g-u} - \frac{1}{g+u}}{\frac{1}{g-u} + \frac{1}{g+u}} \dots\dots\dots (5)$$

であるため、加速度 A を受けた場合の可動電極の変位 u は、可動電極の電位 V_m に対応することが分かる。

3.2 インピーダンス変換の基本原理

可動電極の出力インピーダンスは非常に高く、そのDC電圧を直流的に直接読み取ることが不可能であるため、AC駆動によるスイッチトキャパシタ方式によってインピーダンス変換を行っている⁽²⁾。図4に示すインピーダンス変換回路を用いてその基本原理を述べる。

図において、初期の可動電極の電位 V_m は、クロックフェーズ1(サンプリングフェーズ)のとき V_r と同電位であり、また、 C_1 に蓄積された電荷 Q_1 、 C_2 に蓄積された Q_2 は、入力電源電圧を V_s とすると次式で表される。

$$\left. \begin{aligned} Q_1 &= (V_s - V_m) C_1 \\ Q_2 &= V_m C_2 \end{aligned} \right\} \dots\dots\dots (6)$$

クロックフェーズ2のとき、 $C_1 > C_2$ の場合は $Q_1 > Q_2$ となり、オペアンプの入力電位差 ΔV は次式の値となる。

$$\Delta V = \frac{Q_1 - Q_2}{C_1 + C_2 + C_3} \dots\dots\dots (7)$$

ここで、 ΔV が正のとき、オペアンプの出力電圧 V_{out} は上昇する。この電圧上昇はオペアンプの入力電位差 ΔV が

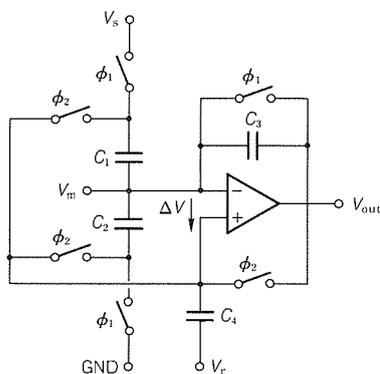


図4. インピーダンス変換回路

ゼロとなるまで、すなわち C_1 と C_2 に同一の電荷が蓄積されるまで繰り返され、出力電圧 V_{out} は次式の値に収束する。

$$\begin{aligned} Q_1 &= Q_2 \text{ から,} \\ (V_s - V_m) C_1 &= V_m C_2 \\ V_m &= \frac{C_1}{C_1 + C_2} V_s = V_{out} \dots\dots\dots (8) \end{aligned}$$

すなわち、式(8)は式(4)と同一であり、次式のように変形され、可動電極の変位に比例した電圧出力が得られることが分かる。

$$V_{out} = \frac{1}{2} V_s \left(1 + \frac{u}{g}\right) \dots\dots\dots (9)$$

ここで、 V_s : 入力電源電圧 u : 可動電極変位
 g : 電極間初期ギャップ

4. 特長

4.1 センサチップの製造プロセス

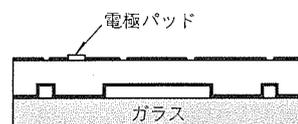
センサチップは、(110)面のシリコンウェーハのKOH溶液による異方性ウエットエッチングによって製作している。これは、(110)面のシリコンウェーハをKOH溶液による異方性ウエットエッチングすると、(111)面を側壁とするアスペクト比^(注3)の高い構造が比較的容易に形成することが可能である特性を利用している⁽³⁾。

図5にセンサチップの製造プロセスフローを示す。

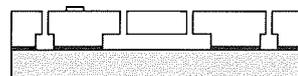
(注3) アスペクト比 : 電極間隔を形成するギャップの幅 W と高さ(深さ) h の比 (h/W)



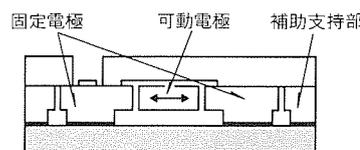
(a) 裏面エッチング及び熱酸化



(b) 陽極接合, 電極形成, 表面酸化膜パターニング



(c) エッチング, リリース



(d) 陽極接合

図5. センサチップの製造プロセスフロー

表1. 半導体容量式加速度センサの定格及び電気的特性(抜粋)

項目	記号	条件	定格値		単位
			MAS3550P	MAS5550P	
動作加速度	A_{cc}	$T_a = -40 \sim +85^\circ\text{C}$	-490 ~ +490 (-50 ~ +50)	-980 ~ +980 (-100 ~ +100)	m/s^2 (G)
動作電源電圧	V_{cc}	$T_a = -40 \sim +85^\circ\text{C}$	4.75 ~ 5.25		V
動作温度	T_{opr}	-	-40 ~ +85		$^\circ\text{C}$
主軸感度	S	$T_a = -40 \sim +85^\circ\text{C}$	3.57 ± 0.18 (35 ± 1.75)	1.78 ± 0.09 (17.5 ± 0.88)	$\text{mV}/(\text{m/s}^2)$ (mV/G)
オフセット電圧	V_o	$T_a = -40 \sim +85^\circ\text{C}$ $A_{cc} = 0 \text{ m/s}^2$	2.5 ± 0.2		V
他軸/主軸感度比	S_o/S	$T_a = 25^\circ\text{C}$	-5 ~ +5		%
出力リニアリティ	L_o	$T_a = 25^\circ\text{C}$	-3 ~ +3		%F.S.

まず、熱酸化を施した(110)シリコンウェーハの裏面酸化膜をパターンニング後、KOH溶液で異方性エッチングを行い、再度熱酸化を行う(図(a))。そして、デバイスウェーハとガラスを陽極接合した後に、電極パッドを形成し、センサ構造体形成のための酸化膜パターンニングを行う(図(b))。次に、KOH溶液で異方性貫通エッチングを行う(図(c))。そして、センサチップの検出部密閉用の上部ガラスとデバイスウェーハを陽極接合する(図(d))。

4.2 自己診断機能

エアバッグシステムは、エンジン制御システムなどと異なり、故障に至った場合は一般に運転者が故障を認知することが難しい場合が多いため、自己診断機能が内蔵されている。

半導体容量式加速度センサでは、図1に示すアクチュエーション電極に駆動電圧を加えることで、可動電極を静電気力によって変位させ、このときのセンサ出力を確認することによる自己診断機能を備えている。

5. 定格と電気的特性

表1に半導体容量式加速度センサ MAS3550P と MAS5550P の定格及び電気的特性の抜粋を示す。検出加速度の違いによって MAS3550P は $\pm 490 \text{ m/s}^2 (\pm 50\text{G})$ 、MAS5550P は $\pm 980 \text{ m/s}^2 (\pm 100\text{G})$ のダイナミックレンジを用意しており、自動車のフロント及びサイドエアバッグシ

テムに最適である。

6. むすび

本稿では、自動車のエアバッグシステムの衝突検知に用いられる半導体容量式加速度センサについて紹介した。

この半導体容量式加速度センサは、半導体のマイクロマシニング技術により、当社独自のセンサチップ構造を実現し、センサチップの小型化・モールド化を可能としたため、従来の半導体ピエゾ抵抗式加速度センサに比べ、当社比で約1/10のサイズと約1/2の価格を実現した。

参考文献

- (1) Ristic, Lj., Gutteridge, R., Dunn, B., Mietus, D., Benett, P.: Surface Micromachined Polysilicon Accelerometer, Proc. of the 1992 IEEE Solid-State Sensor and Actuator Workshop, Hilton Head, SC, 118~121 (1992)
- (2) Leuthold, H., Rodolf, F.: An ASIC for High-resolution Capacitive Microaccelerometers, Sensor and Actuators, A21-A23, 278~281 (1990)
- (3) Krause, P., Obermeier, E.: Etch Rate and Surface Roughness of Deep Narrow U-grooves in (110)-oriented Silicon, J. Micromech. Microeng., 5, 112~114 (1995)



特許と新案

三菱電機は全ての特許及び新案を有償開放しております

有償開放についてのお問合せは
三菱電機株式会社 特許センター

0120-787-200

半導体装置の製造方法 (特許 第1778379号, 特公平4-58124号)

発明者 松本隆夫, 山根啓司

この発明は、基板上にAl又はAl合金からなる電極配線とインジウムすず酸化物(以下“ITO”という。)からなる電極配線とを持つ半導体装置に関するものである。

従来の技術は、図1に示すように、石英ガラスからなる基板(2)上にITO電極配線(1)を形成している。ところが、ITO電極配線(1)をエッチングするために塩酸系溶液を用いているため、ITO膜の両側に約10 μ mのサイドエッチング部(1a)が形成されて、配線パターン間隔を30 μ m以下に形成することができなかった。

この発明は、上記の欠点を解消するためになされたものである。図2に、この発明の基礎となるエッチング工程によって形成されたITO電極配線構造を示す。石英ガラスの基板(2)の表面に、すずを約5%含有するインジウムを低圧酸素雰囲気中の電子ビーム蒸着法によって蒸着させて約1,000ÅのITO膜を形成する。次いでフォトリソ法などによって所望形状のレジストパターンを形成し、その後、濃度70重量%, 溶液温度70°Cの硝酸水溶液を用いて

ITO膜をエッチングする。これによって所定パターンのITO電極配線(1)を形成する。

このようにして形成された半導体装置では、硝酸水溶液を用いているため、ITO電極配線のパターンのエッジに荒らさが生じず、また、サイドエッチングが少なく、シャープなファインパターンの形成が可能となる。したがって、ラインとスペースの配線パターンが約5 μ mの間隔で安定して形成することができる。

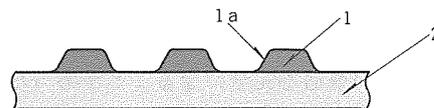


図1. 従来方式

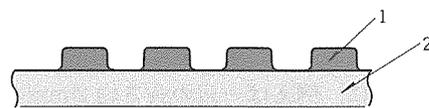


図2. この発明方式

蓄冷型極低温冷凍機 (特許 第2054352号, 特公平7-88984号)

発明者 稲口 隆, 長尾政志, 吉村秀人

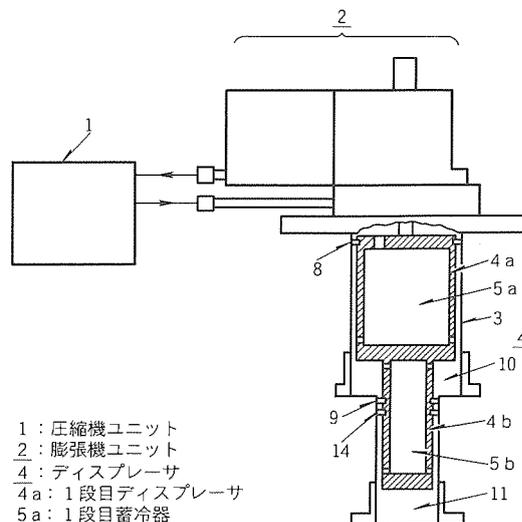
この発明は、蓄冷型極低温冷凍機に関し、特にその極低温領域に取り付けるシールに関するものである。

従来のこの種の装置では、極低温領域で動作するピストンリングのシールリングに割れ目があるため、ヘリウムが割れ目から漏れ、熱交換の効率が悪くなり、冷凍機の性能を悪化させる問題があった。

この発明は上記の問題を解決するためになされたもので、その実施例を図に示す。2段目ディスプレイサ(4b)にピストンリング(9)と第2のピストンリング(14)を取り付け、各々のピストンリングの割れ目の部分が違う向きになるようにずらしている。このように構成されているので、ヘリウムが2段目蓄冷器(5b)を通る際、2段目ディスプレイサ(4b)とシリンダ(3)のすきまを通ろうとするヘリウムは、ピストンリング(9)によって遮られる。さらに、ピストンリング(9)の割れ目から漏れようとするヘリウムは、第2のピストンリング(14)でくい止められる。ピストンリング(9)と第2のピストンリング(14)の割れ目は違う向きをしているので、大部分のヘリウムは第2のピストンリング(14)でくい止めら

れる。

この発明によれば、ヘリウムの漏れを少なくし、熱交換効率を向上できるので、性能の優れた蓄冷型極低温冷凍機を得ることができる。



- 1: 圧縮機ユニット
- 2: 膨張機ユニット
- 4: ディスプレーサ
- 4a: 1段目ディスプレイサ
- 5a: 1段目蓄冷器



特許と新案 * * *

三菱電機は全ての特許及び新案を有償開放しております

有償開放についてのお問合せは
三菱電機株式会社 特許センター
☎ 0120-787-200

液晶表示素子の製造方法 (特許 第1565933号, 特公平1-51196号)

発明者 山根啓司, 田淵 剛

この発明は、液晶表示素子の改良に関するものである。

図1に従来の液晶表示素子を示す。表透明電極基板(1)の表面に、第1の表電極(2)と、外部電気回路と接続される第2の表電極(3)が配置されている。表透明電極基板(1)と対向する裏透明電極基板(4)には裏電極(5)が配置され、第1及び第2の表電極(2)・(3)と所定の間げきを介して対向している。表透明電極基板(1)の周辺には印刷法によって封止材(6)が設けられ、その内部に導電材(7)が設けられている。高い信頼性を要求される場合、ヒートショック試験を要求されるが、導電材が導通不完全になることがあった。このため一つの接続箇所の接続点を大きくする方法があるが、直径1.5mmが限度であり、この程度では効果がなかった。

この発明は、上記欠点を解消するためになされた。図2に示すように、例えば一辺の長さ約2mmの正三角形の頂点3か所に直径約0.3mmの円形のパタ

ーンで導電材(7a), (7b), (7c)を印刷した後、表透明電極基板と裏透明電極基板を接着する。このとき、各頂点の導電材は圧着され、約0.9mm程度に直径が拡大されて表透明電極基板に接続される。

この発明によれば、表電極と裏電極との一つの接続箇所に2点以上の導電材を配設して圧着したので、基板間げきに悪影響を与えることなく、信頼性の高い液晶表示素子が製造できる。

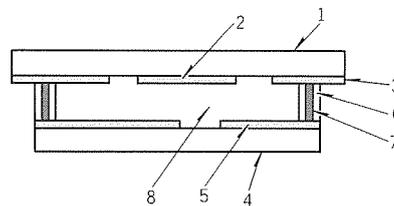


図1

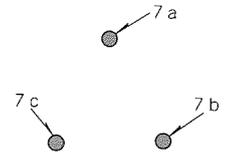


図2

〈次号予定〉 三菱電機技報 Vol.72 No.1 “ビジョン21”特集

- “環境”関連機器・システム
- “エネルギー”関連機器・システム
- “ウェルネス”関連機器・システム
- “アメニティ”関連機器・システム
- “セキュリティ”関連機器・システム
- “移動・コミュニケーション”関連機器・システム
- 電子デバイス
- 生産インフラ
- 研究・開発

<p>三菱電機技報編集委員</p> <p>委員長 鈴木 新</p> <p>委員 永田讓蔵 河内浩明 宇治資正 内藤明彦 岩泉和巳 山本延夫 小林保雄 前田信吾 畑谷正雄 才田敏和 鈴木軍士郎 鳥取 浩 井上 誠也</p> <p>幹事 門田光司</p> <p>12月号特集担当 森下 誠 三井康郎 森 敏</p>	<p>三菱電機技報71巻12号</p> <p>(無断転載を禁ず) 1997年12月22日 印刷 1997年12月25日 発行</p> <p>編集兼発行人 小林 保雄</p> <p>印刷所 千葉市川市塩浜三丁目12番地 (〒272-01) 菱電印刷株式会社</p> <p>発行所 東京都港区新橋六丁目4番地9号 北海ビル新橋 (〒105) 三菱電機エンジニアリング株式会社内 「三菱電機技報社」Tel. (03) 3437局2692</p> <p>発売元 東京都千代田区神田錦町三丁目1番地 (〒101) 株式会社 オーム社 Tel. (03) 3233局0641(代), 振替口座東京6-20018</p> <p>定 価 1部735円(本体700円) 送料別</p>
---	---

三菱電機技報 (1997年) 総目次

(第71巻)

1号 技術の進歩特集	5号 特集 “「環境」と「品質」の統合経営に向けて”	9号 特集 “宇宙開発と衛星通信”
2号 特集 “マルチメディア社会を支える先端技術”	6号 特集 “映像ディスプレイ”	10号 特集 “移動体通信”
3号 特集 “半導体”	7号 特集 “モバイルコンピュータ”	11号 特集 “上下水道システム”
4号 特集 “限界加工への挑戦 —ハイテクメカトロ機器の最新動向—”	8号 特集 “防災システム”	12号 特集 “TFT液晶ディスプレイ/ 光・マイクロ波デバイス/パワーデバイス”

技術の進歩特集	号	ページ	号	ページ
カラートピックス	1	4	6. ビル/公共関連機器・システム	1 93
1. 研究・開発	1	29	7. 住環境機器・システム	1 101
2. 半導体と電子デバイス	1	50	8. 映像情報関連機器・システム	1 107
3. 電力及びエネルギー関連機器・システム	1	65	9. 情報と通信	1 111
4. 産業及びFA関連機器・システム	1	75	10. 宇宙開発と衛星通信	1 123
5. 交通	1	84	社外技術表彰	1 28, 1 128

特集論文

特集 “マルチメディア社会を支える先端技術”

1. ネットワーク社会の現状と展望	伊藤利朗	2 140
2. インターネット情報検索技術	田中 聡・須賀田裕臣・徳永寿郎・土田泰治・長田明夫	2 144
3. SGML文書管理と文書情報アクセス技術	今村 誠・鈴木克志・高山泰博・森口 修・藤井洋一	2 148
4. マルチメディアサーバ	撫中達司・清原良三・大野次彦・吉富洋己・玉田 純	2 152
5. ネットワークセキュリティ技術	後沢 忍・馬場義昌・松井 充・板垣寛二	2 156
6. 仮想モバイルオフィス	桜田 博・下間芳樹・黒田正博・桜井鐘治・B. Peet	2 160
7. 分散仮想環境基盤ソフトウェア “SPLINE”	R. C. Waters・D. B. Anderson・W. S. Yerazunis・小塚 宏・福岡久雄	2 164
8. ビデオサービスアクセスシステム	一番ヶ瀬 広・松本 泰・野上正道・小須田伸一・三浦 紳・吉田俊和	2 168
9. ATM加入者線伝送システム	土田 充・鈴木孝昌・上田広之・木田等理・矢野雅嗣	2 172
10. 衛星利用データ配信システム	田中功一・秋山康智・齋藤正史・白井澄夫	2 176
11. 産業用マルチメディア技術	尾崎 稔・亀山正俊・黒田伸一・塩谷景一・浅野光雄	2 180
12. 情報化オフィスに向けた各種アプリケーション実験	那須幹裕・土井日輝・清水道夫・和田信義・北川健一	2 184
13. 衛星利用画像データ通信システム	鬼沢 勉・和泉英明・岩橋 努・木村 隆・白鳥洋健	2 188
14. 電力分野へのマルチメディア技術の応用	仲谷善雄・神尾重幸・大井 忠・寺岡照彦・三輪祥太郎・清水智也	2 194
15. 社会・公共システムにおけるマルチメディア応用技術	築山 誠・野沢俊治・熊沢宏之・末吉尊徳・城島登士治・浅野光雄	2 200
16. マルチメディアプレゼンテーション制作支援技術	永沼和智・横里純一・鈴木靖宏・土田泰治・脇本浩司	2 206
17. デスクトップ用大画面・高精細15.1型XGA TFT-LCD	川戸富雄・寺澤 毅・西村 優・沼野良典・津村 顕	2 210
18. 高精細CRTディスプレイモニタ “ダイヤモンドトロン”	井之上 章・村田瑞樹・西野浩章・長峯 卓・久岡 靖	2 214
19. シームレスマルチスクリーンディスプレイ	岩田修司・足立明宏・森本幸博・辰己賢二・江崎光信・今村恒治	2 218
20. MPEG2応用映像伝送システム	松崎一博・浅野研一・本間 洋・本多孝司・佐々木 源	2 222
21. 次世代映像技術	越地正行・鈴木隆太・関口俊一・浅井光太郎	2 226
22. デジタル放送受信機ATV	綱島健次・細谷史朗・田中 康・渡部美代一	2 230
23. インターネットTV	石井良典・山口典之・梶村 潔・齋藤正史・泊 陽一郎	2 234

特集 “半導体”

1. 半導体の最近の動向	安岡晶彦	3 244
2. 1.6Gバイト/秒 高速1GビットシンクロナスDRAM設計技術	坂下徳美・馬場伸治・有本和民・小守伸史・久間和生	3 249
3. 超低電圧動作の16MビットDRAM/SOI技術	榮森貴尚・大芦敏行・山口泰男・下邨研一・島野裕樹	3 253

4. 1M(×8/×16), 4M(×1/×4/×8)ビットセンターパワーピン仕様高速SRAM	木下 淳・小久保信幸・檜原洋次・清水禎之・塩見 徹	3	257
5. 64Kワード×32ビットパイプラインバーストSRAM	東出佳子・大林茂樹・近藤 攝・津田信浩・池谷正之	3	261
6. 3.3V単一電源動作8MビットDINOR型フラッシュメモリ	小林真一・野口健次・大前 正・大井 誠	3	267
7. DRAM内蔵RISCマイコンM32R/Dを用いたJavaプラットフォーム	坂本 守・峯松 勲・小林稔史・佐藤浩一・平野浩爾	3	273
8. VTR用16ビットソフトウェアサーボマイコン	林 和夫・尚永幸久・土屋 隆・長川勇二	3	277
9. PHS用中間周波数処理LSI	佐藤久恭・伊賀哲也・柏木賢一・庭野和人・池田龍彦・益子耕一郎	3	283
10. 低消費電力16ビット固定小数点デジタルシグナルプロセッサ	寺岡榮一・白石竹虎・佐藤尚和・中島正人・西田孝一	3	289
11. ATM-LAN用チップセット	影本哲哉・林 勇・町田浩久・中林竹雄・蔵永 寛	3	293
12. 移動体通信用高性能GaAs半導体デバイス	谷野憲之・山本和也・吉田直人・片山秀昭・前村公正・宮崎行雄	3	297
13. 光通信用導波路レンズ付き半導体レーザ	武本 彰・柴田公隆・板垣卓士・瀧口 透	3	301
14. 小容量モータ駆動用アプリケーションスペシフィックIPM	ゴーラブ マジウムダール・太田達雄・福永匡則・為谷典孝・波多江慎治	3	305
15. トレンチ構造PチャネルパワーMOSFET	福持泰明・矢野光洋・幡手一成・榎崎敦司・浜地浩秋	3	311
16. 新しい物理洗浄技術“Mジェットスクラバ”によるパーティクル除去	菅野 至・黒田 健・横井直樹・佐藤一直	3	317
17. KrFエキシマ転写技術	山口敦美・中尾修治・若宮 互	3	323
18. 5層アルミ配線技術	高田佳史・益子洋治	3	327
19. 完全被覆Cu配線プロセス	豊田吉彦・深田哲生・森 剛・長谷川万希子・三上 登	3	333
20. CVD法による高誘電率キャパシタ形成技術	川原孝昭・山向幹雄・堀川 剛・結城昭正・斧 高一	3	337
21. CuフレームLQFPパッケージ	森隆一郎・鈴木康仁	3	343
22. クォータミクロンULSI対応マスク描画データ作成システム	上山欣也・田岡弘展・森泉幸一・中尾博臣・三輪久晴	3	347

特集 “限界加工への挑戦 — ハイテクメカトロ機器の最新動向 — ”

1. 限界加工への挑戦	米谷光雄・高鷲民生	4	356
2. 最近の汎用形彫放電加工機	赤松浩二・種田 淳・河津秀俊・後藤昭弘・今井祥人・金原好秀	4	359
3. 創成放電加工機“EDSCAN”	新開 勝・真柄卓司・鈴木俊雄・和田光悦・千代知子	4	365
4. 微細穴放電加工技術	大泉敏郎・酒井洋三・尾崎好雄・永田敏也・牧野文平	4	371
5. 最近の汎用ワイヤ放電加工機	毛呂俊夫・田中 誠・佐藤清侍・木村宗雅・竹内浩志	4	377
6. 超高精度ワイヤ放電加工技術	弥富 剛・大場信昭・山田 久・寺田 裕・今城昭彦	4	383
7. 最近のCO ₂ レーザ加工機	押村光信・祝 靖彦・松野 司・西田 聡・廣崎達也	4	389
8. 新用途を開拓する短パルスCO ₂ レーザ加工機	水野正紀・福島 司・金岡 優・西前順一・今井祥人・竹野祥瑞	4	395
9. 高輝度固体レーザ加工機	大谷昭博・安井公治・吉安重宏	4	401
10. 放電加工機及びレーザ加工機のシステム化	辛嶋利春・杉山和永・森下宏昭・木谷 基・志田伸一	4	407
11. 微細接合用電子ビーム加工機	荒川及蔵・金子秀巳・野口 洋・石見泰造・菊池正雄	4	413
12. ホログラム型エキシマレーザ加工機	南谷靖史・笹川智宏・山本達也・斎藤善夫・佐藤行雄・喜多秀樹	4	417

特集 “「環境」と「品質」の統合経営に向けて”

1. 21世紀へ向けた環境・品質に対する当社の取組	三橋 堯・石津晴夫・吉田敬史・成田義信・福井睦子・平田郁之	5	464
2. 宮古島における太陽光発電・ディーゼル発電ハイブリッドシステム	浅岡正久・坂田末男・寺内博一・川畑重幸	5	471
3. 住宅用太陽光発電システム	岸添義彦・田中清俊・沼倉 良・篠田幸雄・西尾直樹	5	477
4. 省エネルギー照明“メルセーブシステム”	上村一穂・伴 和生	5	483
5. 事務所、工場の省エネルギー空調・照明システム設備導入事例	小松正樹・小早川浩之・岩瀬 進	5	489
6. 廃家電品一貫処理リサイクルシステム	山口省吾・内山幸雄・佐藤信也・小寺嘉一	5	495
7. 廃棄物(粗大/可燃ごみ)の破碎/焼却処理	小鍛冶 稔・木塚和徳・服部晋一・末永和裕・中村俊文	5	501
8. 電力エネルギーの配電監視・計測システム	酒井文明・川口眞由・石井和宏・丹重憲治・井上雅裕	5	507
9. 衛星リモートセンシングによる地球環境観測	岩橋 努・井村信義	5	513
10. 大規模情報制御システムにおける品質システム	富永善治・内藤俊文・横山 勲・浜田賢二・小川清史	5	519

11. 基幹系クライアント／サーバシステム構築の品質保証	大友栄悦	5	523
12. 大規模開発システムにおける設計(製品)品質の向上	渡辺 孝	5	527
13. 顧客満足(CS)測定による品質向上	石塚幹夫・今村浩子・坂田理彦・鈴木史郎・辰巳裕子	5	531
14. 国内外EMC規格と技術動向	富山勝巳・大竹登志男・岡 尚人・宮崎千春	5	535
15. 製品の火災安全と燃焼試験	駒井隆雄・古宮龍夫・本多昭夫・小俣 桂	5	539

特集“映像ディスプレイ”

1. 映像ディスプレイの現状と展望	渡辺尚友	6	546
2. プラズマディスプレイの基礎技術	岩田明彦・民田太郎・原田茂樹・稲永康隆・橋本 隆・浦壁隆浩	6	550
3. 高精細プラズマディスプレイ	染谷 潤・斎藤雄作・由良信介・岩田明彦・浦壁隆浩	6	554
4. PDP方式40型インテリジェント ディスプレイモニタ	吉岡加寿夫・竹原忠実・富松則行	6	558
5. 大画面・高精細15.1型SXGA TFT-LCD	西村 優・河野靖彦・沼野良典・林 正美・水沼昌也	6	562
6. 高解像度リア型液晶プロジェクションディスプレイ	梅野大介・宮本照雄・中野隆生	6	566
7. LCPC液晶プロジェクタ	石谷善郎・道盛厚司・木田 博・宮田彰久・浅川勝巳・玉野幸平	6	570
8. ワイドアスペクト28型ディスプレイモニタ用CRT	滝沢智紀・境谷博之・西野浩章・中嶋恵治・櫻井治夫	6	574
9. CRT用新高電流密度カソード	新庄 孝・大平卓也・山口 博・寺本浩行	6	578
10. 高周波(115kHz)対応ディスプレイモニタ	櫻井治夫・山内 浩・松原則幸・田邊信二・谷 良浩	6	582
11. 36型ワイドアスペクト“スーパーダイヤトロンCRT”	高橋貞治・船倉哲生・徳永久信	6	586
12. 日本中央競馬会函館競馬場及び東京競馬場納め新オーロラビジョンシステム	山崎 悟・前嶋一也・草野洋介・長濱 淳	6	590
13. 屋内型フルカラーLED表示装置	前嶋一也・川口博信・飯尾信哉	6	596
14. テレビの三次元設計システム	横山雅哲・竹内和史	6	600

特集“モバイルコンピュータ”

1. モバイルコンピュータの動向と当社の取組	秋田興一郎・小島光喜	7	608
2. モバイルコンピュータ“AMITY VP”	三浦敏広・福永真剛・古内浩二・内村誠之	7	613
3. 小型モバイルノートパソコン“AMITY CN”	小野正夫・石山幸夫	7	619
4. リモートオフィスを実現するモバイルセキュリティ	三浦真司・鬼塚裕一郎	7	624
5. モバイル連携ソフトウェア“FIELDLINK”	山田耕一・山足光義・相馬仁志・太田一史・茂木 強	7	629
6. モバイルコンピュータの製造技術	田村恵一・立野宏明・三嶋英武・佐藤正美・椋田宗明・藤野純司	7	635
7. モバイルコンピュータの省電力技術	水谷良則	7	641
8. モバイルコンピュータ“AMITY”による電力会社向け現場作業支援システム	日向栄二・坂田 学・山口修平・大野 明・秩父基浩・宮田文雄	7	646

特集“防災システム”

1. 防災システムの現状と展望	羽子岡 蕃・日方俊幸	8	680
2. 防災通信システム	石橋一郎	8	684
3. 徳島県防災行政無線システム	坂田三郎・米田長義・佐竹正章・岩森正行	8	691
4. 和歌山市防災行政無線システム	南條正則・井澤賢二・佐々木英文	8	697
5. 防災情報システム	坪井尚登・須合健一・小林弘幸	8	703
6. 自治省消防庁納め防災情報システム	笠井明久・中島弘善・畑森壽文・岩瀬正尚・清水タケル	8	709
7. 防災用AVシステム	森田健司・岩辻一郎	8	715
8. 高機能ヘリコプターテレビシステム	金子訓士・久野信幸・森田俊二・塩谷浩平	8	721
9. 横浜市消防局納め高所監視カメラシステム	須合健一・藤井良郎・石田直樹・助川 修	8	727
10. レーダ雨量システム	平島弘一・前田融磁・久野信幸	8	733
11. 衛星リモートセンシングによる災害監視と防災利用	岩橋 努・河端享介・樋口 博・原 芳久・佐藤千晶	8	739

特集“宇宙開発と衛星通信”

1. 宇宙開発と衛星通信の現状と展望	植田剛夫	9	767
2. 宇宙実験・観測フリーフライヤ“SFU”の飛行運用報告	岩田光一・佐藤正雄・桐谷浩太郎・塚原克己	9	773
3. データ中継技術衛星“DRTS”	金森康郎・小杉史郎・鳥山 潔・市野裕行・鹿川直人	9	780
4. 次世代型無人宇宙実験システム“USERS”	伊地智幸一・富士隆義・山口哲郎・国井喜則・佐藤正雄・斎藤 収	9	787
5. 小型・低コスト衛星の開発構想	井上正夫・柏瀬俊夫・下地治彦・吉河章二	9	793

6. 人工衛星のアンテナ駆動における適応型姿勢制御方式山田克彦・宮崎景太・米地寛夫・吉河章二・藤原勇一・首藤泰雄	9	797
7. N-STAR搭載Ka帯アンテナ及びビーム形成回路板波隆雄・上野健治・内藤 出・大橋英征・小林右治・宮脇克介	9	803
8. 商用衛星用太陽電池パネルの量産化大久保 充・桜井也寸史・後藤正芳・堀江 琢	9	809
9. インテルサット仕様DCME竹本光宏・起 ゆりか・玄長喜尋	9	813
10. デジタルSNGシステム大場達博・日向正瑞・香月良夫・杉原正己・今井英夫・藤井秀奇	9	818
11. 超小型衛星通信用端末装置西村修司・渡辺栄司・喜田智裕・井上誠也	9	826
12. ノートブック型衛星通信端末富士 剛・土井正幸・浅原 隆・田中稔男・土谷牧夫	9	831
特集 “移動体通信”		
1. ITU-Rにおける移動通信関連の最近のトピックス室谷正芳	10	842
2. 移動体通信の現状と展望中西道雄	10	846
3. “デジタル・ムーバ D203HYPER”大賀哲明・福井伸一・佐藤英樹・中井克己	10	852
4. PHS端末 “パルディオ312D”山田伸行・久米敦也・長谷川昌昭・村田純一	10	857
5. PHS無線カード小野木幹夫・上野 裕・永田良浩	10	862
6. GSM及びPCS1900対応携帯電話機野並隆之	10	867
7. スマートホン “MT151”高橋 清・小林和男・丸山和彦・松本 明	10	871
8. 国内向け移動体衛星通信端末土谷牧夫・瀬尾耕造・田中秀幸・茶谷嘉之・板橋康弘	10	875
9. 公共業務用デジタル移動通信システム関 直樹・林 亮司・久米栄子・三瀬敏生・出先芳人	10	881
10. 移動体通信機器における構造CAE安田忠文・小林直樹・村田雄一郎	10	886
11. 次世代携帯電話システム用W-CDMA変復調器青柳孝寿・村井英志・高野道明・田近寿夫	10	891
12. 広帯域移動体通信用ビタビ等化器久保博嗣・棚田一夫・村上圭司	10	895
13. 最ゆう系列推定技術に基づく高性能復調方式小島年春・三宅 真	10	899
14. 低ビットレート音声符号化方式田崎裕久・高橋真哉	10	903
15. マイクロ波増幅器のひずみ特性計算方式中山正敏・高木 直	10	908
16. ソースインダクタ装荷型リアライザによるひずみ特性の改善森 一富・山内和久・中山正敏・伊藤康之・高木 直	10	912
17. 市街地電波伝搬シミュレータ稲沢良夫・千葉 勇	10	916
特集 “上下水道システム”		
1. 上下水道システムの技術動向竹野宏平・田中久雄・前田和男	11	928
2. 上下水道総合情報システム春尾弘志・川田卓嗣	11	932
3. 上下水道高度運用システム田中久雄・進藤静一・築山 誠・岡田叔之・堀川 豊	11	938
4. 上下水道大規模監視制御システム末吉尊徳・安藤 隆・岡田叔之・中道功二	11	944
5. 上下水道中小規模監視制御システム畑辺 健・成原弘修・和田一博・石木征宏	11	950
6. 上下水道における設備情報管理システム “MELFIS”綾 信吾・山下 浩	11	956
7. 上下水道オゾン高度処理システムの技術動向荊原弘行・田村哲也・石田稔郎・河相好孝・北山二郎	11	962
8. 小規模下水処理における運転管理支援システム嶋岡正浩・時盛孝一・廣辻淳二・古川誠司	11	969
9. CALSと上下水道への展開野々山めぐみ・嶋岡正浩・塩谷景一・宮田 亮・前田和男	11	974
10. 配水管理システム新シリーズ内藤茂之・斎藤素直・川北 誠・大野久支	11	980
11. 上下水道における新規センサの現状と動向佐野光俊・花里善夫・廣辻淳二	11	986
12. オブジェクト指向技術を適用したマンマシンシステムの最新状況勝間保夫・岡田叔之・北村操代	11	992
特集 “TFT液晶ディスプレイ／光・マイクロ波デバイス／パワーデバイス”		
1. TFT液晶ディスプレイの現状と展望西山 槐・森下 誠	12	1006
2. 泗水工場TFT-LCDラインのコンセプトと垂直立ち上げ小河育夫・三木 武・吉田和夫・園部幸夫・村山慶一	12	1010
3. 泗水工場TFT-LCDラインでの静電気制御と狭幅ガラス切断技術大石貴之・八木俊憲・春名一志・佐藤雄一郎・森井康裕	12	1016
4. ノート型パソコンシステムの低EMI化技術御福英史・田邊信二	12	1021
5. TFT-LCD画素最適設計技術 ― 遮光パターン ―谷内 滋・小山 均・大橋 剛・津村 顕・藤田康雄	12	1025
6. モニタ用途広視野角LCD田畑 伸・水沼昌也・大縄登史男・升谷雄一・庭野泰則	12	1029
7. 15.1型XGA液晶搭載モニタ飯村和之・延本和夫・橋本邦彦・澤井康彦	12	1034

8. 光・マイクロ波デバイスの現状と展望	松川隆行	12… 1039
9. DVD-RAM用高出力半導体レーザ	島 顕洋・広中美佐夫・小野健一・竹見政義・多田仁史	12… 1044
10. ファイバアンプ励起用0.98 μ m高出力半導体レーザ	鳴原君男・山村真一・川崎和重・宮下宗治・永井 豊	12… 1048
11. 3V動作GSM-IV用高出力AlGaAs/GaAs HBT	紫村輝之・三浦 猛・森 一富・服部 亮・山内眞英	12… 1052
12. Ka帯超低雑音MMIC増幅器	藤本慎一・加藤隆幸・石田多華生・佐々木善伸・石川高英	12… 1056
13. 21世紀に向けたパワーデバイス技術	山田富久	12… 1060
14. 高耐圧・大容量GCTサイリスタとその応用	山元正則・佐藤克己・倉地和博・森下和博	12… 1064
15. 超小型DIP-IPM	ゴーラブ マジウムダール・野田祐久・岩崎光孝・川藤 寿・岩上 徹	12… 1070
16. 小型・高性能半導体容量式加速度センサ	大谷 浩・山口靖雄・番 政広・平田善明・林 渉	12… 1074

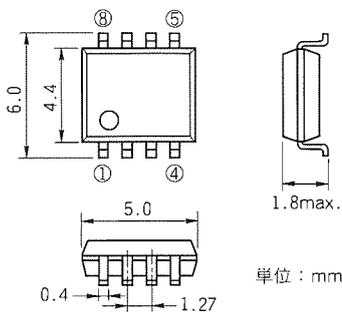
普通論文

空気原料オゾンナイザの省電力・高濃度化技術	北山二郎・八木俊憲・沖原雄二郎・石田稔郎	4 ……423
VZ-D形高圧真空コンタクト コンビネーションユニット	大川義博・藤井美実	4 ……429
衛星通信システムDAMA装置	笠井則充・喜田智裕・億本智子	4 ……435
小型オープンPOSTターミナル	上田秀敏・北口友基・鈴木光教・村田俊英・小倉春男	4 ……441
三菱製品情報管理システム“PDMMASTAR”	中野隆雅・難波奈須夫・中村伊知郎・阿部光久・熊沢高司	4 ……447
スピーカ磁気回路の有限要素解析	白木康博・渡辺幹男・古賀士朗	4 ……453
イントラネットによるISO14001対応文書管理システム	桜井 宏・小林正幸・小林義人・譚 澤華	7 ……650
マルチメディア公共情報システムと構築支援ツール	福地陽一・大島 博・熊谷秀光・平野昌彦	7 ……656
オブジェクト指向バッチ処理システム	戒田 充・高知尾 治彦	7 ……662
印鑑照会システム用検索端末	片野田 和一・都筑 隆・近藤英夫・斉藤 弘・上田秀敏	7 ……668
501Gガスタービン複合サイクル発電プラント実証設備用250MVA空気冷却タービン発電機	前田 進・西田幸弘・鈴木一市・津曲一幸・古藤 悟	8 ……744
新幹線切替開閉装置用42kV真空遮断器	寄田光政・大城尊士・香川和彦・森 一	8 ……750
高集束位相整合型レーザ共振器	竹中裕司・安井公治・西前順一	8 ……754
負イオンによる食品保存技術	谷村泰宏・中津川直樹・広辻淳二・平山大秀・杉本 猛	8 ……758

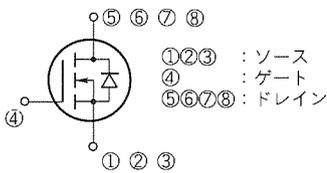
近年、ノートブックパソコン、PDA、携帯電話などの機器は、軽量化に加えて長時間使用の要求が高まっています。

そこでこれら機器には、最近新しい回路としてパワーマネージメント回路、同期整流回路を用いたDC-DCコンバータ回路が多く使用されています。また、これら機器に使用されているリチウムイオン2次電池には、充放電の保護回路が必要となっており、特にリチウムイオン2次電池は、小型化が市場から強く要求されています。

この市場要求にこたえるため、三菱電機ではチップに最小のオン抵抗を実現できるトレンチ構造を採用し、外形にIC外形であるSOP-8外形を採用したパワーMOSFETの小型化を実現しました。また、2回路を1パッケージ(SOP-8外形)に入れたデュアル形パワーMOSFETも同時に開発しました。

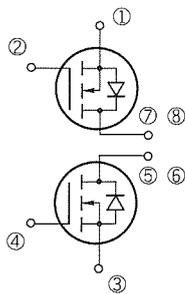


外形図



(ただしFY7AAJ-03, FY3ABJ-03の①番はノーコンタクト)

(a) シングル



①③ : ソース
②④ : ゲート
⑤⑥⑦⑧ : ドレイン

(b) デュアル

結線図

定格及び電気的特性

チャンネル	形名	耐圧 (V)	電流 (A)	駆動電圧 (V)	オン抵抗 (mΩ) (TYP)	
					$V_{GS} = 4V (2.5V)$	$V_{GS} = 10V (4V)$
nch	FY7AAJ-03	30	7	4	35	23
	FY10AAJ-03		10		12	9
pch	FY3ABJ-03	-30	-3	-4	102	57
	FY8ABJ-03		-8		26	14
Dual	FY5ACH-03A	30	5	2.5	50	38
	FY6ACH-02A	20	6		30	25

特長

1. トレンチ構造

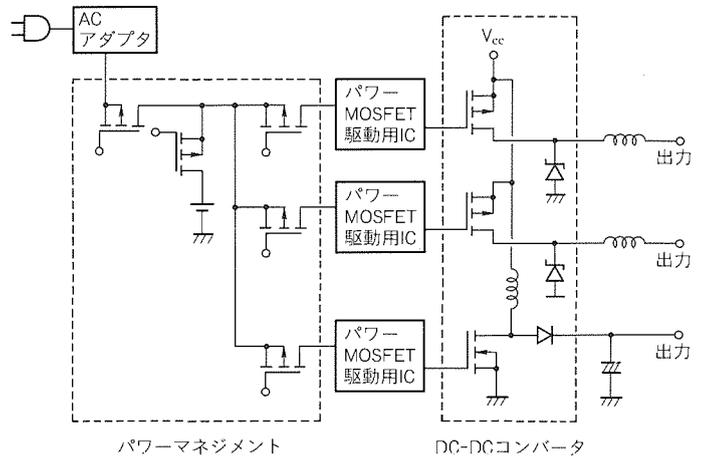
“トレンチ”とは英語の“Trench”すなわち“溝”を意味し、1 μm のデザインルールを用いて、5mm角のシリコンチップに総延長6mもの溝を形成できます。このように、シリコンチップに溝を掘り、その溝の側壁にMOSのゲートを形成したのがトレンチ構造と呼ばれています。

トレンチ構造のデバイスの特長は、

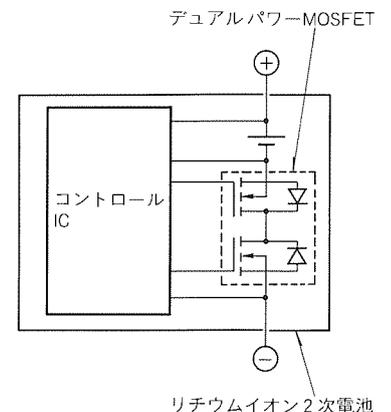
- 飽和電圧(オン電圧)が低い
- 高電流密度でセルの微細化が可能
- アバランシ耐量などの破壊耐量向上

2. SOP-8パワーMOSFETの特長

- 低オン抵抗です。 : 30%減(従来比)
- 低ゲート電圧で低オン抵抗です。 : 50%減(従来比)
- 高温で低オン抵抗です。 : 7%減(従来比)
- 4V, 2.5V駆動の低ゲート電圧で駆動が可能です。
- 2回路を1パッケージに入れたデュアル形もあります。



応用回路例：ノートブックパソコン



応用回路例：リチウムイオン2次電池

薄型対角31cm(12.1型)

スポットライト

SVGAカラー液晶ディスプレイ

TFT型カラー液晶ディスプレイは、薄型化及び高精細、高画質表示に適していることから、ノート型パソコンのディスプレイとして広く用いられています。特に、最近では対角31cm(12.1型)SVGAディスプレイが幅広い製品分野において採用されており、三菱電機では昨年から主力機種として製造を行っております。

今回、市場においでますます強くなる携帯性及び表示性能向上の要求にこたえるために、従来から薄型軽量化及び高輝度化を実現した対角31cm(12.1型)SVGAカラー液晶ディスプレイを製品化しました。

従来品からの改良点

- バックライト構造の改良及び薄型軽量化、フレームの薄型化等によってモジュール厚みを従来の8.0mmから6.5mmに低減しました。同時に、従来の500gに比べて450gまで軽量化を達成しました。
- パネル透過率の向上、バックライト効率の改善によって、低消費電力を維持したままで、表示輝度を従来の70cd/m²から120cd/m²に向上させました。

特長

- 高精細動画表示に対応可能なSVGA(解像度：800×600画素)26万色表示
- 高輝度、高コントラスト表示
- 薄型軽量化設計によって実現した優れた携帯性
- 汎用性のある3.3V CMOSインタフェース

AA121SC01の仕様

画素数	800×600
画素ピッチ	0.3075×0.3075 (mm)
有効表示範囲	246.0×184.5 (mm)
外形寸法	275.0×199.0×6.5 (mm)
質量	450g
消費電力	3.4W
輝度	120cd/m ²
コントラスト比	150 : 1
表示色	26万色 (262k Colors) (6ビット×3)
バックライト	冷陰極管1灯 (CCFT 1 Tube)
供給電源	3.3V



AA121SC01の表示例
(「コダックフォトCDサンプラーウィズフィルム」から転載)