

# ソースインダクタ装荷型 リニアライザによるひずみ特性の改善

森 一富\* 伊藤康之\*\*  
山内和久\* 高木 直\*\*  
中山正敏\*\*

## 要 旨

近年、移動体通信の需要増大と多様化に伴う通信システムの大容量化やデジタル化、及び基地局装置での複数キャリアを同時に増幅するマルチキャリア共通増幅方式の導入に伴い、送信用高出力増幅器においては小型・高効率に加えて低ひずみであることが求められている。高効率かつ低ひずみな高出力増幅器を得るために、高出力増幅器のひずみ特性を改善する方法が必要となるが、従来用いられてきたリニアライザでは、回路構成が大規模になる、消費電力が大きいという問題点があった。

本稿では、FETのソース端子とグラウンドとの間にインダクタを装荷するだけで高出力増幅器のひずみ特性を改善できるソースインダクタ装荷型リニアライザを提案する。入力

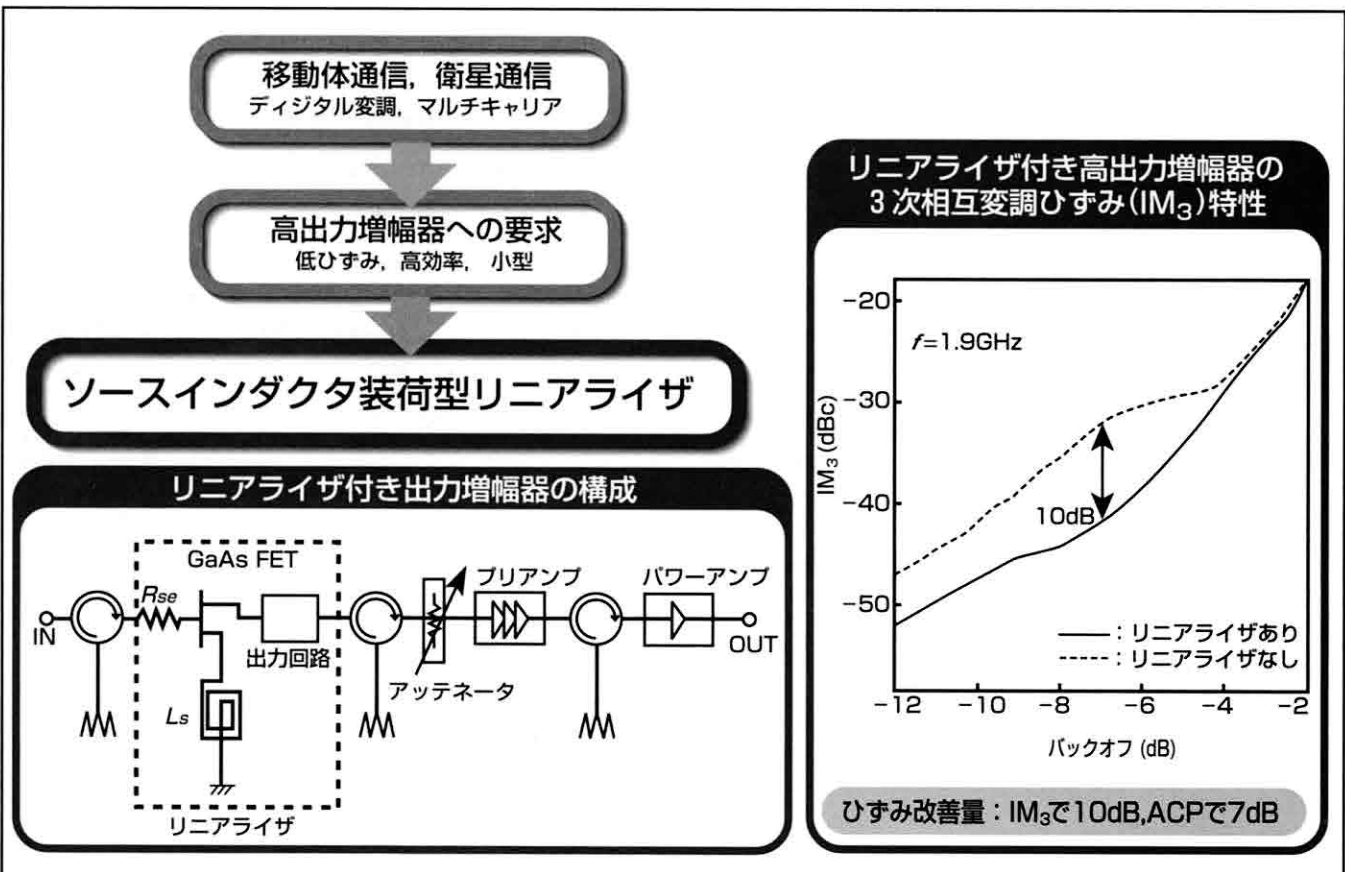
電力に対して利得が増加し、位相が遅れる特性を持つため、増幅器の振幅ひずみと位相ひずみの両方を補償することができる。

周波数1.9GHzとしてリニアライザを試作・評価し、3次相互変調ひずみ ( $IM_3$ )<sup>(注1)</sup>で最大10dB、隣接チャネル漏えい(洩)電力 (ACP)<sup>(注2)</sup>で最大7 dBの改善ができた。

提案したリニアライザは小型で簡易な構成であり、また、消費電力も小さいため、移動体・衛星通信用高出力増幅器のリニアライザとして有効と考えられる。

(注1)  $IM_3$ : 3rd order Intermodulation Distortion

(注2) ACP: Adjacent Channel Leakage Power



## ソースインダクタ装荷型リニアライザ付き高出力増幅器

移動体通信で用いられる送信用高出力増幅器のひずみ特性を改善するためのリニアライザとして、FETのソース端子とグラウンドの間にインダクタを装荷した小型で簡易な構成のリニアライザを提案した。送信用高出力増幅器の前段にこのリニアライザを装荷することにより、周波数1.9GHzにおいて、増幅器全体でのひずみ特性を $IM_3$ で最大10dB、ACPで最大7 dBの改善をすることができた。