

## 新しい対話の場のために

東京大学  
大規模集積システム  
設計教育研究センター長  
鳳 紘一郎



半導体研究に関して企業と大学の協調を進めようという動きがこの一・二年活発になってきた。例えば、産業界側から大学の研究を支援しようとする半導体産業研究所のプログラムや、大学サイドで筆者がたまたまかかわっている大学・高専のVLSI設計技術教育の充実と高度化を目指す全国共同利用センター「大規模集積システム設計教育研究センター（VDEC）」の設立がそれである（誌面をお借りしてのPRで恐縮ながら、後者についてはインターネットのホームページ <http://www.vdec.u-tokyo.ac.jp/> をご覧いただきたい。）。いずれにおいても産業界と大学の間のより率直な意見の交換と協力体制が必要であり、事実これらの準備活動を通じて、互いの考え方や立場についての相互理解が従来にまして深まったと感じる。

この2例はいずれも、高度情報化技術の中核となっているSiVLSIに対し、大学の教育・研究体制が必ずしも十分に対応していないという認識に発している。その際ときどき聞かれる言葉に“大学ではSiより化合物半導体の方が多い。”という批評がある。SiVLSIの教育と研究が大学において一層充実されなければならないことはもちろんであり、上記の活動は当面の戦略として大いに推し進める必要があるが、これから半導体エレクトロニクスの研究は、Siか化合物かという単線的な設問ではカバーできない形に変わっていくのではないだろうか。

例えばVLSIの限界のはるか先を見越して研究されている単電子デバイスについて、実用的な温度でのデバイス動作や設計可能なプロセス技術が確立されていない現段階で、早くもレイアウト設計のプログラムがニューヨーク州立大学などで開発されている。また少し違う側面であるが、素粒子物理学の並列計算のためにプロセッサを1,000個試作できなかいかという問い合わせがVDECにきたことがある（同一品種1,000個の“量産”はVDECに向きだが、プロトタイプの試作はお手伝いできる。）。

見方を変えれば、物理学での知見を基盤としてその上にデバイスや回路の工学を積み上げてきた半導体エレクトロニクスの構造が、根底から覆ったとは言わぬまでも、上層が基盤に影響を及ぼしこれを変革することが往々にして短時日のうちに行われる形態に変わってきたと言えよう。この変化は既に半導体量子構造の登場によって口火が切られていたものであるが、やがては超高密度のVLSIの動作状態が多体系あるいは複雑系の物理の研究対象になる日がくると想像するのもあながち空想とは言い切れないであろう。

このように見ると、半導体研究の今後を論じるには「Siか化合物か」の一軸の上だけでの議論ではなく、「基礎か応用か」「企業か大学か」といった座標軸を加えて三次元の立方体の中でとらえ（もっと軸を増やすなら直観しにくい多次元空間になるが）、VLSIの言葉で言えばどの“デザインコーナー”で論じているのかを明確にしつつ進むことが多くの実りをもたらすであろう。こうした討論や対話が、これから半導体エレクトロニクスに大きな躍進をもたらすであろうと堅く信じるものである。