

IMITSUBISHI

三菱電機技報

Vol.69 No.10

特集 “1,000kV 変電機器及び技術”

10
'95



特集 “1,000kV変電機器及び技術”

目 次

特集論文

UHV 送電の実現と電力技術	1
一原嘉昭	
1,000 kV 送電の展望と技術開発	2
山形芳文・鈴木 浩	
1,000 kV 避雷器	7
山形芳文・小林隆幸・山内高雄・望月幹夫・濱 光紀・石辺信治	
1,000 kV 変圧器	14
山形芳文・中田安彦・玉置栄一・富永雅久・岸 章夫・新海 拡	
1,000 kV ガス遮断器	20
山形芳文・小林隆幸・丸谷朋弘・米沢 純・杉山 勉・日高幹雄	
1,000 kV ガス絶縁開閉装置	27
山形芳文・小林隆幸・寺澤慎則・高塚桂三・山本 宏・笹森健次	
1,000 kV 保護・制御システム	35
松田高幸・小林 祥・白井正司・中川秀人・東 信一・磯松信夫	
1,000 kV 機器監視システム	41
山形芳文・中田安彦・前川 洋・細川育雄・篠原秀雄・江草克己	
1,000 kV 系統用シミュレーション技術	48
山形芳文・寺澤慎則・下村哲朗・伊庭健二・伊与田 功	
1,000 kV 開発試験設備及び試験技術	53
伊吹恒二・赤木美雅・亀井健次・塩谷金啓	

普通論文

大規模 ASIC のテスト設計手法とバウンダリスキャンテスト支援システム	61
橋田光弘・白井健治・山元浩幸・松尾俊彦・山崎秀吾	
第三世代16M ビット DRAM	66
月川靖彦・平山和俊・源城英毅・添田真也	
第二世代 4 M ビット低消費電力 SRAM	71
広瀬愛彦・芦田 基・浮田 求・前川繁登・塘 一仁	
ソリューションサーバ用ディスクアレー	76
峯村治実・青砥久志・鹿島理華・吉森幹夫・中村俊一郎	

特許と新案

「パルスアーク溶接方法」「浄水場の塩素注入制御方法」	81
「自動配線方法及び配線装置」	82

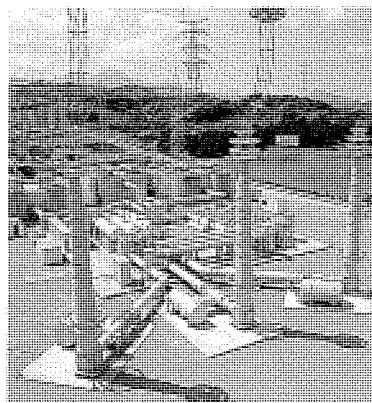
スポットライト

三菱キュービクル形ガス絶縁開閉装置 C-GIS	
“MELSUPER 72/84kV GX-70V形”	83
フロン規制対応除湿機・小型産業空調用ロータリ圧縮機(HFC134a 使用)	84
84/72kV 新形ばね操作タンク形 GCB	(表 3)

表紙

東京電力㈱ UHV 機器試験場 1,000kV 変電機器実証器の全景

東京電力㈱は、1,000kV 送電の実現を目指し新樅名変電所構内の UHV 機器試験場で変電機器(ガス絶縁開閉装置、変圧器、保護・制御装置、機器監視装置)の実用性能を検証する試験を実施している。三菱電機(株)は実証器のうち、1相(中央の相)。ブッシングは除く。)を担当している。



三菱電機技報に掲載の技術論文では、国際単位“SI”(SI 第 2 段階(換算値方式)を基本)を使用しています。ただし、保安上、安全上等の理由で、従来単位を使用している場合があります。

アブストラクト

1,000kV 送電の展望と技術開発

山形芳文・鈴木 浩

三菱電機技報 Vol.69・No.10・p.2~6 (1995)

UHV 技術は、基礎的研究開発のフェーズから機器開発そして実用化のフェーズに入ってきた。1,000kV 変電機器の開発は、従来の500kV 機器とは異なる系統側要求などの基本仕様の検討から、要素技術開発・検証器基本性能確認・0号器性能検証と実施して、実器相当規模の実証器を完成させた。東京電力㈱新樅名変電所構内に実証試験設備を建設し、種々の試験とともに長期課電通電試験を実施し、実用性能を確認する。

1,000kV 避雷器

山形芳文・小林隆幸・山内高雄・望月幹夫・濱 光紀・石辺信治
三菱電機技報 Vol.69・No.10・p.7~13 (1995)

1,000kV 送電において絶縁協調のかなめである1,000kV 避雷器には、格段に優れた保護特性が要請された。現在の主流である酸化亜鉛形避雷器は、この1,000kV 避雷器を目指した開発の過程で、性能向上が図られてきた。

この論文では、1,000kV 実用化へ向けて行われてきた高性能素子の開発、保護レベルを規格値より30% 低減した500kV 高性能避雷器の開発、1,000kV 避雷器の開発のポイントについて述べる。

1,000kV 変圧器

山形芳文・中田安彦・玉置栄一・富永雅久・岸 章夫・新海 拡
三菱電機技報 Vol.69・No.10・p.14~19 (1995)

現在、東京電力㈱新樅名変電所構内では、実際の変電所を想定した各種1,000kV 機器(実器相当設備)を使った実証試験が行われている。1,000kV 送電開始に向けて、これまで培われた技術を基に、1992年からの巻線絶縁モデル、リード絶縁モデル、0号器による検証を踏まえ、1,000kV 変圧器(実証器)を製作し、1994年に当該変電所に据付けを完了した。

この論文では、開発の経緯から1,000kV 変圧器の製作、輸送、据付けについて述べる。

1,000kV ガス遮断器

山形芳文・小林隆幸・丸谷朋弘・米沢 肇・杉山 勉・日高幹雄
三菱電機技報 Vol.69・No.10・p.20~26 (1995)

抵抗投入方式に加え、新たに抵抗遮断方式を採用した1,000kV 2点切り GCB を開発した。この GCB は、①550kV 63kA 1点切り GCB の消弧室としても使われる大容量主接点、②主接点用の大出力油圧操作装置、③パッファ方式によるアーキの回転駆動を併用した新しい遮断方式の抵抗遮断接点、④コンパクトな配置を達成した大容量抵抗体、⑤主接点と抵抗接点を一定の時間差で駆動する遅延制御、などの多くの新技術を開発適用したものであり、各種検証試験も良好な結果を得た。

1,000kV ガス絶縁開閉装置

山形芳文・小林隆幸・寺澤慎則・高塚桂三・山本 宏・笹森健次
三菱電機技報 Vol.69・No.10・p.27~34 (1995)

電力需要の増大に対する電力の安定供給のため、東京電力㈱では21世紀初頭の1,000kV 送電開始を計画しており、変電機器としてガス絶縁開閉装置を適用する予定である。基本的には雷インパルス試験電圧の低減、開閉サージの抑制による機器の小型化、経済性の向上、また高速再閉路を可能にする高速接地開閉器の採用など、系統保護の合理化、高信頼度化を図った。これらの基本性能、構造及び設計の考え方をまとめ、開発から実証器の現地据付けまでについて述べる。

1,000kV 保護・制御システム

松田高幸・小林 祥・臼井正司・中川秀人・東 信一・磯松信夫
三菱電機技報 Vol.69・No.10・p.35~40 (1995)

1,000kV 保護・制御システム実証器を開発し、東京電力㈱新樅名変電所において実用性能の検証を開始した。第二世代ディジタルリレー技術を適用し、屋外分散形全ディジタルシステムとして構成している。1,000kV 系統での従来にはない系統特性や機器構成に対応して推進した開発項目は、①送電線保護では、充電電流補償方式の改善と高速接地消弧式多相再閉路方式の開発、②母線保護では、空心 CT の適用、③変圧器保護では、タンク間電流比較リレーの開発、などである。

1,000kV 機器監視システム

山形芳文・中田安彦・前川 洋・細川育雄・篠原秀雄・江草克己
三菱電機技報 Vol.69・No.10・p.41~47 (1995)

平成7年度から東京電力㈱新樅名変電所で開始されている1,000kV 変電機器の実証試験用に、変電機器監視システムを納入した。

このシステムは、監視項目・計測特性などの実証試験用として、高度なレベルのものが要求されており、これに対応するために監視装置の構成自体などを見直し、性能・機能を向上させたものを開発した。

1,000kV 系統用シミュレーション技術

山形芳文・寺澤慎則・下村哲朗・伊庭健二・伊与田 功
三菱電機技報 Vol.69・No.10・p.48~52 (1995)

1,000kV 系統変電所の設計には、従来にないシミュレーション技術が必要である。この論文では、ねん(燃)架が難しい1,000kV 系統で顕著になる不平衡潮流現象を、大規模系統でも精度良くかつ効率的に解析するための手法の有効性を示した。次に、減衰の少ない1,000kV 系統のサージ解析計算を高い精度で検討できる新しいモデリング手法について明確にした。さらに、ディジタルリアルタイム系統解析技術の可能性を示した。

1,000kV 開発試験設備及び試験技術

伊吹恒二・赤木美雅・亀井健次・塙谷全啓
三菱電機技報 Vol.69・No.10・p.53~60 (1995)

1,000kV 機器(変圧器、GIS、保護・制御装置)の開発検証に必要な試験設備を導入し、新しい試験法を開発した。変圧器の高電圧絶縁性能検証、大量のデータを迅速に処理する変圧器計測情報システム、マルチパート法による抵抗付き GCB の大電流遮断試験、高速接地開閉器の零点推移遮断試験法、1,000kV 系統の送電線・変圧器・母線の模擬設備など、各種検証試験設備及び試験技術に、容量の拡大や系統の特殊性を反映するとともに、試験の効率化・合理化を図った。

大規模ASICのテスト設計手法とバウンダリスキャンテスト支援システム

橋田光弘・臼井健治・山元浩幸・松尾俊彦・山崎秀吾
三菱電機技報 Vol.69・No.10・p.61~65 (1995)

大規模化する ASIC に対して、回路オーバヘッドを最小に抑え、検出率の高いテストを実現するためのパーシャルスキャン設計手法とその支援システムの概要、適用例について紹介する。また、ASIC のバウンダリスキャン設計から、ASIC の搭載された基板及びマルチチップモジュールのバウンダリスキャンテストまでを支援するシステムを開発したので、システムの概要、適用例についても紹介する。

Abstracts

Mitsubishi Denki Giho: Vol. 69, No. 10, pp. 35~40 (1995)

A Protection and Control System for 1,000kV Power Transmission

by **Takayuki Matsuda, Akira Kobayashi, Masaji Usui, Hideto Nakagawa, Shin'ichi Azuma & Nobuo Isomatsu**

Mitsubishi Electric has developed a 1,000kV protection and control system, installed it at Tokyo Electric Power Co., Inc.'s Shin-Haruna substation, and has begun performance testing under conditions of actual use. The all-digital protection and control system of this outdoor substation incorporates second-generation digital-relay technology. The system offers several innovations to meet the demands of 1,000kV systems and equipment: Improved charging-current compensation and a high-speed multiphase reclosing system combined with a high-speed grounding switch for line protection; an air-core current transformer for busbar protection; and newly developed intertank current-comparison relays for transformer protection.

Mitsubishi Denki Giho: Vol. 69, No. 10, pp. 41~47 (1995)

A Monitoring System for 1,000kV Substation Equipment

by **Yoshibumi Yamagata, Yasuhiro Nakata, Hiroshi Maekawa, Ikuo Hosokawa, Hideo Shinohara & Katsumi Egusa**

Mitsubishi Electric has delivered a substation apparatus-monitoring system for use in qualification testing of 1,000kV substation equipment installed at the site of Tokyo Electric Power Co., Ltd.'s Shin-Haruna substation. The corporation has redesigned the system configuration, improved performance and implemented additional functions to meet the increased demands of 1,000kV qualification testing in terms of items monitored and measurement characteristics. Tests using the system began in 1995.

Mitsubishi Denki Giho: Vol. 69, No. 10, pp. 48~52 (1995)

Simulation Technology for 1,000kV Power Systems

by **Yoshibumi Yamagata, Yoshinori Terasawa, Tetsuro Shimomura, Kenji Iba & Isao Iyoda**

Mitsubishi Electric has developed new advanced simulation techniques essential for designing 1,000kV substations. This article introduces three items: a method for solving unbalanced voltage and current conditions in large-scale power systems, including untransposed 1,000kV transmission lines; a new modeling method for high-accuracy surge-analysis of low-loss transmission lines; and digital realtime simulator technology for studying power system dynamics.

Mitsubishi Denki Giho: Vol. 69, No. 10, pp. 53~60 (1995)

Testing Facilities and Testing Technologies for Development of 1,000kV Equipment

by **Koji Ibuki, Yoshimasa Akagi, Kenji Kamei & Masahiro Shiotani**

Mitsubishi Electric has constructed test facilities and, at the same time, developed various testing techniques for verification and type testing of equipment such as transformers, switchgear and protection relays for 1,000kV substations. The testing facilities are capable of testing the fast data acquisition and processing of transformers, and include facilities for special tests that verify the switching duties specifically found in high-voltage long-distance transmissions as well as a simulation facility for testing protection relay systems.

Mitsubishi Denki Giho: Vol. 69, No. 10, pp. 61~65 (1995)

Large-Scale ASIC Test Design Methods and A Boundary Scan Test Support System

by **Mitsuhiko Kitta, Kenji Shirai, Hiroyuki Yamamoto, Toshihiko Matsuo & Hidetaka Yamazaki**

The article reports on a new partial scan design method that minimizes circuit overhead and realizes high fault detection efficiency in the testing of large and complex ASIC devices. It also reports on a system that supports boundary scan design and boundary scan testing of ASICs, multi-chip modules and printed circuit boards. Concepts, support systems and applications of both technologies are presented.

Mitsubishi Denki Giho: Vol. 69, No. 10, pp. 2~6 (1995)

Development of 1,000kV Power Transmission Technology

by **Yoshibumi Yamagata & Hiroshi Suzuki**

Mitsubishi Electric has completed its basic R&D on 1,000kV UHV power transmission technology and has entered the manufacturing and testing phase. Beginning with a study of basic specifications for 1,000kV transmission—which requires significantly different grid management than 500kV systems—the corporation has developed basic technologies and performance tested and qualified two generations of prototype equipment before testing a full-scale installation at Tokyo Electric Power Co., Inc.'s Shin-Haruna substation. The installation has been subjected to numerous tests, including long-term power transmission, and has been qualified for commercial production.

Mitsubishi Denki Giho: Vol. 69, No. 10, pp. 7~13 (1995)

Lightning Arrestor Technology for 1,000kV Lines

by **Yoshibumi Yamagata, Takayuki Kobayashi, Takao Yamauchi, Mikio Mochizuki, Mitsunori Hama & Shinji Ishibe**

In response to demand for a high-performance lightning arrestors, which are crucial for the insulation integrity of 1,000kV systems, the performance of arrestors has been greatly improved through research to produce a 1,000kV arrestor. Mitsubishi Electric, in aiming to improve the performance of metal-oxide elements, has developed a remarkably advanced element. This element, also used in the lightning arrestors installed in systems of 500kV or lower, improves the protection performance of arrestors. This article describes the development of the advanced element, and improvements to 500kV and 1,000kV arrestors.

Mitsubishi Denki Giho: Vol. 69, No. 10, pp. 14~19 (1995)

1,000kV Transformers

by **Yoshibumi Yamagata, Yasuhiro Nakata, Eiichi Tamaki, Masahisa Tominaga, Akio Kishi & Hiromu Shinkai**

Mitsubishi Electric is cooperating in the testing of a full-size transformer and other equipment for a 1,000kV substation on the site of Tokyo Electric Power Co., Inc.'s Shin-Haruna substation. Research that began in 1992 with tests of principal parts for a 1,000kV shell-form transformer has been followed by qualification of prototype a transformer. In 1994, a full-scale transformer was produced and installed at the substation. The article documents the development, production, shipping and installation of the 1,000kV transformer.

Mitsubishi Denki Giho: Vol. 69, No. 10, pp. 20~26 (1995)

Development of a 1,000kV SF6 Gas Circuit Breaker

by **Yoshibumi Yamagata, Takayuki Kobayashi, Tomohiro Marutani, Takashi Yonezawa, Tsutomu Sugiyama & Mikio Hidaka**

Mitsubishi Electric has developed a 1,000kV two-contact gas circuit breaker that employs a new resistive interrupt method as well as the resistive contact method. Many new technologies were introduced in the development of this circuit breaker: main contacts that can also be used as the extinguishing chamber for 550kV, 63kA single-contact breakers; a high-output, hydraulic actuator mechanism for the main contacts; resistive interrupter contacts employing both the puffer principle and a new method in which a magnetic field drives arc rotation; large-capacity resistors designed for compact mounting; and a delay-control technology that ensures a constant interval between operation of the main contacts and the resistive contacts. The breaker equipment has passed all qualification tests with excellent results.

Mitsubishi Denki Giho: Vol. 69, No. 10, pp. 27~34 (1995)

1,000kV Gas-Insulated Switchgear

by **Yoshibumi Yamagata, Takayuki Kobayashi, Yoshinori Terasawa, Keizo Takatsuka, Hiroshi Yamamoto & Kenji Sasamori**

Tokyo Electric Power Co., Inc. is planning 1,000kV transmission lines to meet growing metropolitan demand for electric power. Substations for the system will employ gas-insulated switchgear. Better control over surges during switchgear closing and opening combined with reductions in lightning-induced voltage spikes has made it possible to build more compact and cost-effective switchgear. Advances in high-speed ground-switching capability provide for faster reclosing, which will support better grid protection and higher reliability. The article describes these issues conceptually and reports on the project from switchgear development through installation of the prototype equipment.

アブストラクト

<p>第三世代16MビットDRAM 月川靖彦・平山和俊・源城英毅・添田真也 三菱電機技報 Vol.69・No.10・p.66～70 (1995)</p> <p>第三世代16MビットDRAMを開発した。0.4μmプロセスの採用により、チップサイズ69.2mm²を実現し、タンクスチタン配線採用やツインウェル化等によってプロセスの簡略化を図った。システムの高速化に対応し、アクセスタイム 50nsを実現するとともに、EDO(Extended Data Out)機能を可能とした。ノートブックパソコン等の携帯端末の市場要求にも対応するため、スタンダードバイ電流を20μAとし、従来の約10分の1に低減した。</p>	<p>ソリューションサーバ用ディスクアレー 峯村治実・青砥久志・鹿島理華・吉森幹夫・中村俊一郎 三菱電機技報 Vol.69・No.10・p.76～80 (1995)</p> <p>安価なディスクを複数個組み合わせて高信頼・大容量・高性能を実現する RAID 5 方式ディスクアレーの開発を行った。ソリューションサーバ RX7000のストレージシステムとして組み込み、製品化した。活線挿抜によるディスクのオンライン交換を始めとする高信頼化機能、1枚の制御装置で49台のディスクを同時並行制御する高速化機能、RAID キャッシュ等に特長があり、システムの高付加価値化に貢献する。</p>
<p>第二世代4Mビット低消費電力SRAM 広瀬愛彦・芦田 基・浮田 求・前川繁登・塘 一仁 三菱電機技報 Vol.69・No.10・p.71～75 (1995)</p> <p>通信機器やメモリカード等の分野で需要拡大が望まれる4Mビット低消費電力SRAMの第二世代品を開発した。0.4μmレベルの微細加工等の新規プロセス技術を採用し、第一世代品に比べてチップサイズを大幅に縮小し、待機時電流は1/4に低減できた。技術の継続性を考え、電源電圧は5V単一とした。これによって生産性を向上させるとともに、低消費電力指向が進む顧客要求にこたえていく。3V単一動作の製品も予定している。</p>	

Abstracts

Mitsubishi Denki Giho: Vol. 69, No. 10, pp. 76~80 (1995)

A Disk Array for the Mitsubishi Solution Server

by **Harumi Minemura, Hisashi Aoto, Rika Kashima, Mikio Yoshimori & Shun'ichiro Nakamura**

Mitsubishi Electric has developed a RAID5 disk-array controller that enables a high-capacity, high-reliability storage system to be assembled using a number of inexpensive disk drives. Developed as a storage system for the Mitsubishi RX7000 Solution Server, this single card can access up to 49 drives in parallel, allowing extremely high data throughput. It also features a RAID cache and other functions that boost performance. The system is designed to allow power-on drive insertion and removal for enhanced reliability.

Mitsubishi Denki Giho: Vol. 69, No. 10, pp. 66~70 (1995)

A Third-Generation 16Mbit DRAM

by **Yasuhiko Tsukikawa, Kazutoshi Hirayama, Hideki Genjo & Shin'ya Soeda**

Mitsubishi Electric has developed a third-generation 16Mbit DRAM device. A $0.4\mu\text{m}$ process, tungsten wiring and a twin-well structure were used to implement the device in a 69.2mm^2 die. Designed for high speed, the device operates with a 50ns RAS access time, and supports the extended data out (EDO) function. Standby power dissipation is reduced to $20\mu\text{A}$ – one-tenth the power dissipation of previous devices – for battery-operated notebook computers and handheld equipment.

Mitsubishi Denki Giho: Vol. 69, No. 10, pp. 71~75 (1995)

A Second-Generation 4Mbit Low-Power SRAM

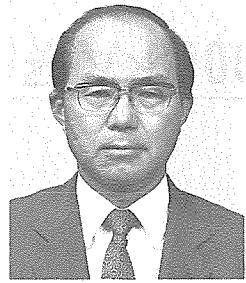
by **Toshihiko Hirose, Motoi Ashida, Motomu Ukitu, Shigeto Maegawa & Kazuhito Tsutsumi**

Mitsubishi Electric has developed a second-generation 4Mbit low-power SRAM device for the growing communications equipment and memory card market. Using a fine-pattern $0.4\mu\text{m}$ lithography process, the die size has been reduced dramatically compared to first-generation devices, and the standby power dissipation has been reduced to one-fourth, while maintaining a 5V supply voltage for backward compatibility. A 3V version of the device is planned.

UHV送電の実現と電力技術

東京電力株式会社
取締役
技術開発本部 副本部長

一原 嘉昭



電力技術の歴史は、社会の動きを映している。

1973年に日本で最初の500kV送電が始まったが、その年、全電力会社は共同で“UHV開発推進委員会”を組織して、次期送電電圧について基礎的な技術検討を開始した。これは、特に塩害対策から500kVが大型鉄塔を必要とした経験から、我が国の中政学的制約下では次期電圧は架空送電技術による実質上の最終電圧となる可能性もあると考えられ、十分な検討をすべきと考えられたので、275kV送電の本格化と同時に400kV級送電特別委員会を設けて全国の関係者による次期電圧検討が始まられたのにならったものである。これは、続いて各所での現象や設計の実証的研究に発展した。

その後数度の経済変動を経つつも、電力需要は伸び続け、それに対応して電気事業は電源と系統の拡充に追われてきた。UHV送電も、その研究に目途を得るとともに実現し、ついに1992年東京電力㈱では1,000kV絶縁設計をした送電線を系統の一部に運転するに至った。500kVのときと同じく、この送電線は当分の間500kV送電に使われ、潮流の増大する時点で昇圧変電所を建設して、1,000kV送電の開始となる運びである。

この間、変電機器は電力会社の支援と要請にこたえて、日本特有の諸制約をクリアすべくメーカー各社の重電部門の総力を傾けた努力によって開発が進められ、コンパクト化などに格段の技術進歩を織り込んだ世界に誇る高信頼度・高性能機器ができた。その成果品は、東京電力㈱新棟名変電所構内において、1996年春から長期課電実証試験が始まる。これには世界中の高電圧送変電技術関係者の注目が集まっている。

日本の産業技術は導入技術で始まったが、大正から昭和にかけてぼっ(勃)興する日本の産業が最も成功した分野の一つが、水力発電と長距離送電であった。その歴史は、その後戦争の痛手からの回復の宣言とも言うべき275kV送電や、戦争の空白を技術導入で回復しつつ独自の高信頼度送電技術体系を作り上げた500kV送電に続いて、自主技術で極限への挑戦を試みた1,000kV送電につながる。そして、今では、気が付いてみたら技術では世界のトップにきていて、コストと信頼性など工学技術の根本思想を自ら決めなければならない状態になっている。

今までの電力技術と関連産業は経済の成長に合わせ、いわば迷いのない使命感で拡大・質的向上を遂げてきたが、ここ数年来の社会の変化は、経済の拡大と社会の発展が、地球環境問題や国際貿易問題など今までと異質のファクターによって左右されることを改めて我々に認識させた。また、コスト競争環境下では規模のメリットだけが判断基準にならず、小回りの利く柔軟性との選択も重要である。一方では、社会が将来とも電力の安定供給を必要とすることは言うまでもないので、エネルギー資源問題の影が大きくなるにつれ、世界中で未利用の資源を利用する上で国境を越えた大電力送電技術への期待も大きくなっている。

これらを総合した大きな期待は、極限技術として開発されてきたUHV技術が低電圧まで広く成果がフィードバックされ、経済的なコントロール可能な技術として成長することである。

送電技術は成熟したと言われて久しいが、巨大技術が同時に先端技術である一例として、UHV送電が若い技術者の夢を広げることを期待したい。

1,000 kV送電の展望と技術開発

山形芳文*
鈴木 浩**

1. まえがき

近年、環境問題が大きく取り扱われる中で、省エネルギーが浸透し、GNPの伸びに比べてエネルギー消費の伸びは小さくなっている。その一方で、電力化率の上昇により、電力の伸びは着実に大きくなっている。拡大する電力を着実に需要家にまで届けるための送変電設備も拡大することになる。

我が国では図1に示すように、おおよそ20年に一度の割合で送電電圧を昇圧し、電力の伸びに対応してきた。500 kV昇圧から20年以上たった今、短絡容量の増大への対応や安定度確保の面から、次期電圧として、1,000 kV送電の必要性がうたわれている。

東京電力㈱では21世紀初頭での実現を目指し、計画を進めている。また、三菱電機㈱は1,000 kV送電を優れた信頼性・経済性をもって実現するための機器開発に協力している。東京電力では21世紀初頭を目指し、福島地区の大電力を輸送するための東西ルート約110kmと、柏崎地区の大電力を輸送する南北ルート約250kmの1,000 kV送電計画を進めている(図2)。既に南北ルートの送電線は完成し、現在500 kVで運転されている⁽¹⁾。

本稿では、1,000 kV送電に向けての技術開発の概要を紹介する。

2. 1,000 kV技術開発の経緯

500 kV送電を開始した昭和48年ごろから、中央電力協議

会を中心に、次期電圧に関する基礎的事項の研究が始められた。ここでは、最高電圧として、1,000~1,200 kVを対象としたフィジビリティスタディが行われた。その後の検討は、以下の二つのフェーズに分けられる(表1)。

2.1 フェーズ1

昭和53年からは、具体的対象として、10 GWの電力を600 kmにわたり送電する大電力送電を取り上げて検討するため、電力中央研究所をリーダとするUHV送電特別委員会が発足した。ここでは、交流目標電圧の選定、UHVの系統解析、送電線や機器開発に関する基本的考え方の検討・審議を行った。その結果、最高電圧を1,100 kVとし、対地開閉インパルスに対する絶縁倍数を1.6 pu以下とする提案が出され、試験電圧に関しては複数案が提示されている。

このとき、三菱電機でも、昭和58年かけて、変圧器、GISの要素モデル、プロトタイプ器による検証を行っている。また、長期絶縁信頼性確認のために、V-t、V-N特性やAC重疊についても研究・検討が行われた。

引き続き昭和58年から60年までは、電力中央研究所を中心にUHV交流送電実証試験委員会が設置され、赤城試験所内試験送電線などによる送電線の絶縁特性や環境対策技術など、具体的設計上必要な諸特性について実証研究が行われた。

この間、東京電力社内においては、社内検討会、引き続きUHV対策会議の中で、1,000 kV送電実現に向けた検討が進められていた。

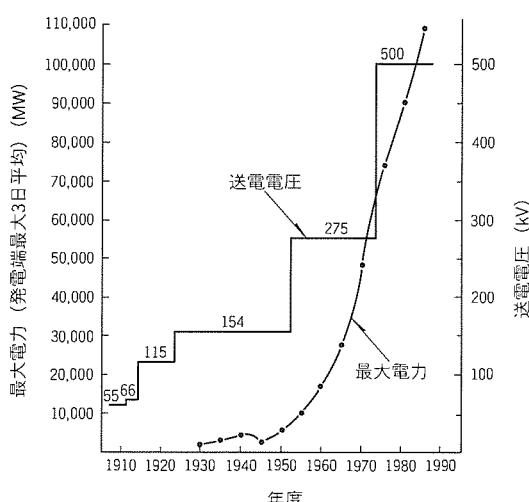


図1. 我が国における高電圧系統導入状況⁽²⁾

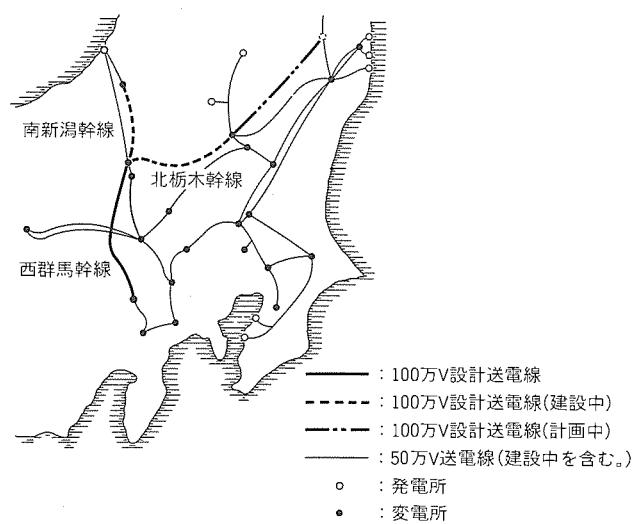
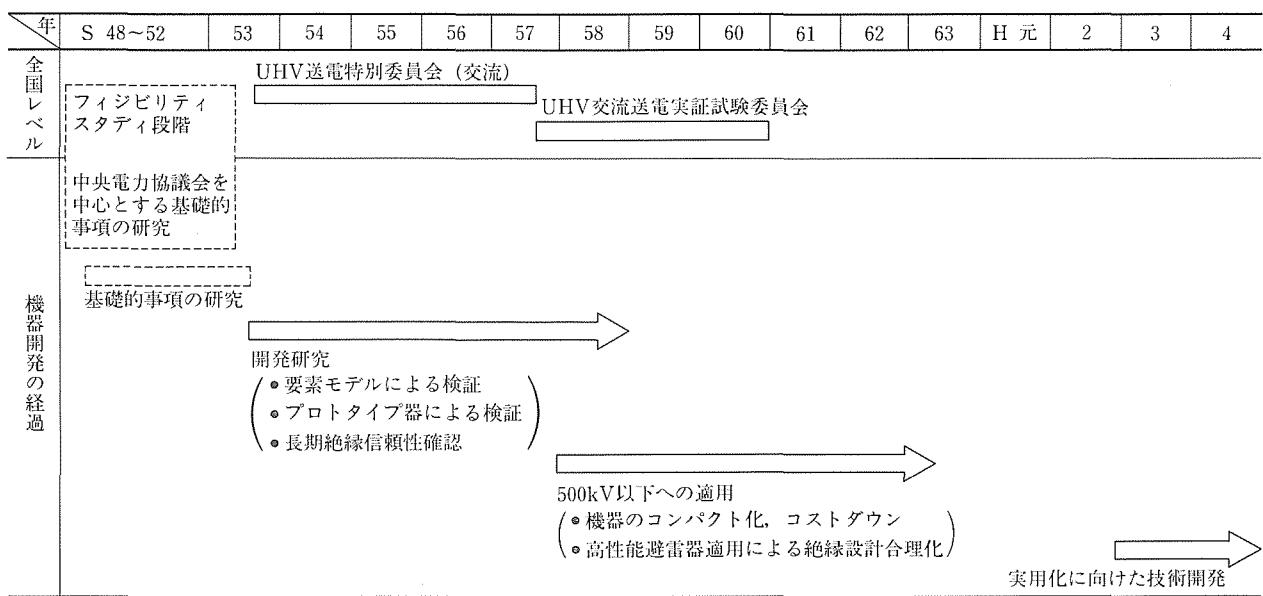


図2. 東京電力の基幹送電系統図

表1. UHV技術検討の蓄積及び機器開発の経緯



2.2 フェーズ2

平成3年からは、東京電力と共同で、三菱電機を始めメーカ各社が変電機器の実用化に向けた技術開発を行っている。

具体的には、21世紀初頭の1,000kV送電の実現に向けて、長期課題による実証試験が行われることになった。これに必要な実証器の開発に向けて、機器の技術的設計・製造・試験が行われている。変電機器の技術開発に当たっては、概念設計から最終設計まで四つの段階に分け、各々の段階で機器の基本設計と検証を順序を追って行った。

3. 海外の状況

世界中では1970年代からUHV系統の研究開発が行われてきたが、現在は、ロシア共和国が運転中であり、イタリアがデモ用の変電所を建設中である。その他の国々では、技術的検討や一部機器の開発を手掛けたが、現在は検討が行われていない⁽³⁾。

3.1 ロシアにおけるUHV送電⁽⁵⁾⁽⁶⁾

ソビエト連邦(当時)は、1985年に世界に先駆けて、カザフスタン-ウラル間497kmで世界初のUHV交流送電(最高電圧1,200kV)の営業運転を開始した。現在も実際に営業運転している唯一の地域である。現在では約900kmに延長されており、建設中のものを合わせると、こう(亘)長約2,500kmに達する。

3.2 イタリアにおけるUHV送電⁽⁴⁾⁽⁵⁾⁽⁷⁾

ENEL(イタリア電力公社)は、1970年代には、最高電圧1,050kV送電を1990年代に実用化することを計画し、スヴェレトに試験所を創設し、1976年には、ここに1kmの試験線を建設して課電試験を実施した。それ以降、同試験所を中心にUHVに関する様々な研究が行われ、現在は最終段階に入っている。

具体的なUHV交流送電の実用化計画は、スヴェレト試験所内に420kVから1,050kVに昇圧する変電設備を建設し、亘長20kmの送電線によって無負荷運転し、その後に送電線を45km延長し、受電側で420kVに降圧して既存の420kVの送電系統網に接続する、というものであった。

しかしその後、イタリアでは、400kVを超える電圧の送電系統を導入する計画はなくなっており、将来、再びUHV導入計画が復活するかどうかは、エネルギー政策、世論の動向など多くの問題が絡んでいる。

3.3 その他の国々⁽⁴⁾⁽⁵⁾

アメリカ合衆国の中でAEPが、1,500～1,600kVの送電線を1990年代に導入することを想定し、1976年に約1kmの1,500kV試験線をシカゴ近傍に建設し、研究開発を推進した。また、BPAは、1,200kV送電線を1990年代初頭に運転開始させる予定で、ライオンズにおいて1,200kV試験送電による電気環境、絶縁問題を、モロにおいて多導体の機械力の問題を実証試験した。いずれも、現在、電力需要の伸びが低いため、少なくとも今後20年間は、UHV送電の可能性はないとしている。

4. 1,000kV送電系統の特色と 変電機器の具備すべき要件

4.1 系統の特色

1,000kV系統では、500kVに比べて以下のような特徴があり、これらに対応して多くの対策検討が行われている。

(1) 静電容量が大きい。また、そのために二次アーケット電流が大きい。保護リレーでは静電容量対策を考慮した方式を採用している。また、二次アーケット対策としては、高速接地開閉器(HSGS)又は直付けシャントリニアクタが検討された。

(2) 非ねん(撲)架送電線となる。そのため不平衡電流・電

圧の発生が予測され、解析検討が行われた。

- (3) 1kVまでの計測が要求される。そのために、電圧検出回路の精度を0.1%とするように向上が図られた。
- (4) 鉄塔高さを抑えるために、絶縁倍数を1.6pu以下と低くしている。
- (5) 送電線抵抗値が低く、直流電流の減衰が遅い。零点推移現象、高調波成分の増大が懸念され、種々の検討が行われて問題点を解決している。

4.2 変電機器の具備すべき要件

上記のような特徴を持つ1,000kV系統に適用される変電機器の具備すべき要件としては、以下の4点を考慮した。

(1) 送変電設備に一貫した最効率絶縁協調体系の構築

系統過電圧の抑制が必要であり、高性能酸化亜鉛型避雷器の開発・適用を行った。また、遮断器の抵抗投入・抵抗遮断方式を採用した。さらに、最新の技術を駆使した機器絶縁設計の合理化を図った。

(2) 山岳立地

スペースや輸送面から極力コンパクト化を図るために、大型化に伴う変圧器などの輸送・建設技術の確立を図った。これには、我が国の鉄道輸送上の制約が厳しいことが大きく影響している。

(3) 高電圧・大容量に伴う電気的・熱的ストレス

500kV機器以上の高信頼性及び長寿命特性を確保するため検討が行われた。

(4) 操作性・保守性

総合的な監視制御方式の採用などにより、運転の自動化・保守の省力化指向、設備の異常や不具合の事前検知が採用された。

5. 1,000kV変電機器開発及び検証

1,000kV変電機器の開発においては、従来の500kV変電機器の開発と大きく異なり、我が国の独自技術を中心進めることの必要があった。機器の開発に当たっては、要素技術の開発、検証による基本性能確認、0号器による機器性能の検証を実施し、1,000kV変電機器として完成させた。この間の成果がこの特集の各論文で詳述されている。

また同時に、我が国固有の輸送制約、立地条件、地震対策、塩害対策、及び系統条件を考慮して慎重な技術開発を図る必要がある。そのため、東京電力では、群馬県の新棟名変電所構内に変圧器1バーンク(3,000MVA)、GIS1回線(8,000A)、保護・制御設備一式からなる実証器を実変電所と同条件で設置し、長期課通電試験を行うこととした。現在、三菱電機を始めとしたメーカー各社と共同して実証試験を進めている。

5.1 試験設備の構成

実証試験設備は三相で行われ、その配置は図3のとおりである。三菱電機はそのうち、中央の相を担当している。実証試験における課電は、新棟名変電所の500kV母線に接続し、

実証変圧器で昇圧する。変圧器の通電は、一相2分割した負荷時タップ切換装置のタップ差により、またGISの通電は、図に示すループ母線に設けたCTの逆励磁によって行えるようにした。

5.2 実証器の基本仕様

三菱電機製各機器の仕様に関しては、以下の論文に詳述するが、ここでは、その基本仕様(表2)と、その特長と考え方を示す。

(1) 変圧器

鉄道輸送の制限から1相を2分割した2タンク構造(1タンク当たり容量は500kV変圧器と同一)とし、現地でドッキングする外鉄形単巻変圧器を採用した。500kV変圧器と同一の体格とするため、高電界部の緩和、油げき(隙)の細分化、絶縁油のクリーン化、及び内部組立てのクリーン化を実施し、絶縁距離を増やさずに2倍の耐電圧を実現して機器のコンパクト化を図った。さらに、工場で現地組立性検証を行い、前室ユニットによる防じん(塵)管理の有効性及び効率的現地作業性を確認した。

(2) GIS

(a) 遮断器(GCB)

従来技術の延長では4点切りとなるところを、シミュレーションや最新技術により開発を行い2点切りを実現した(500kV遮断器の1点切り化を同時に実現)。また、開閉サージを1.6~1.7puに抑制するため、抵抗投入・抵抗遮断方式(抵抗値は700Ω)を採用した。

(b) 断路器(DS)

開閉サージを1.2pu程度に抑制するため、抵抗挿入方式(500Ω)を採用した。

(c) HSGS

事故電流遮断後の健全相からの静電誘導による事故点の二次アークを強制的に消弧させる方式を新規に開発し、採用した。再閉路の間に確実な投入・開放をする高速性・高

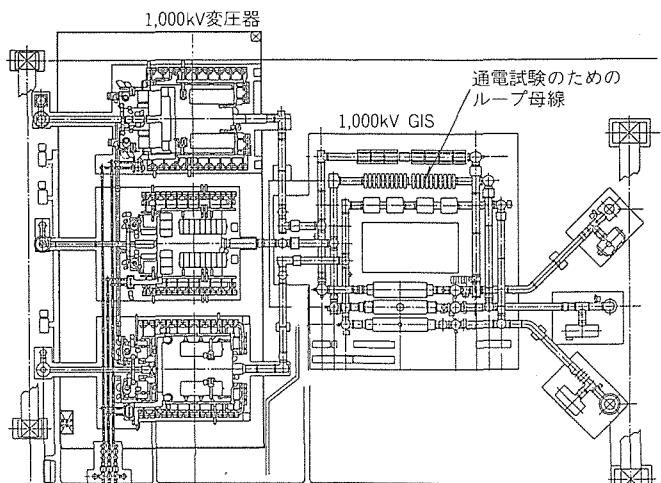


図3. 1,000kV変電機器実証試験設備配置図

品質性が要求される。また、後追い故障時誘導電流によって電流が零点を通過しない零ミス対策として、長アーク消弧責務もある。原理的には遮断器をベースにして開発した。

(d) 避雷器 (LA)

1,000 kV では、サージ保護レベルを低く抑えて機器の小型化を図ったが、それを実現させたのが高性能避雷器である。寿命特性、エネルギー耐量、電圧-電流特性の平坦率の向上により、高い電圧ストレス下での使用に耐える避雷器を開発した。

5.3 実証試験内容

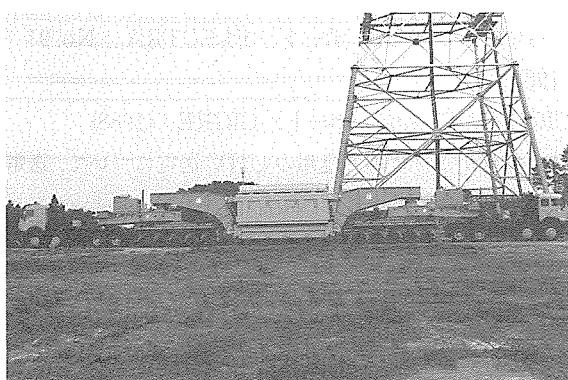


図 4. 1,000kV変圧器実証器の輸送（全景）

表 2. 1,000kV実証器の基本仕様

変圧器	定格容量	3,000/3MVA×3	
	三次容量	1,200/3MVA×3 (40%)	
	定格電圧	一次 $1,050/\sqrt{3}$ kV 二次 $525/\sqrt{3}$ kV 三次 $147/\sqrt{3}$ kV	
	一次タップ幅	±7% (27点)	
	インピーダンス	18%	
	試験電圧	LIWV 一次 1,950kV 二次 1,300kV AC $\sqrt{3} E$ 5分*	
	定格電圧電流	1,100kV, 8,000A	
	試験電圧	LIWV 2,250kV AC $\sqrt{3} E$ 1分*	
	遮断電流 投入遮断抵抗	50kV 700Ω (投入・遮断共用) 投入時抵抗挿入時間：10ms 遮断時抵抗接点遅延時間：30ms	
	標準動作責務	O-(θ)-CO-1分-CO	
G I S	DS	サージ抑制方式 抵抗挿入方式 (500Ω)	
	HSGS	電磁誘導遮断 静電誘導遮断 標準動作責務	3,500A, 600kV 1,000A, 900kV C-(θ)-O
	LA	定格電圧 制限電圧	826kV 1,620kV (at 20kA)
	ブッシング	汚損耐電圧 ESDD	762kV 0.03mg/cm ² 以下

* 前後に1.5E印加 (変圧器：1時間, GIS：30分) (1E=635kV)

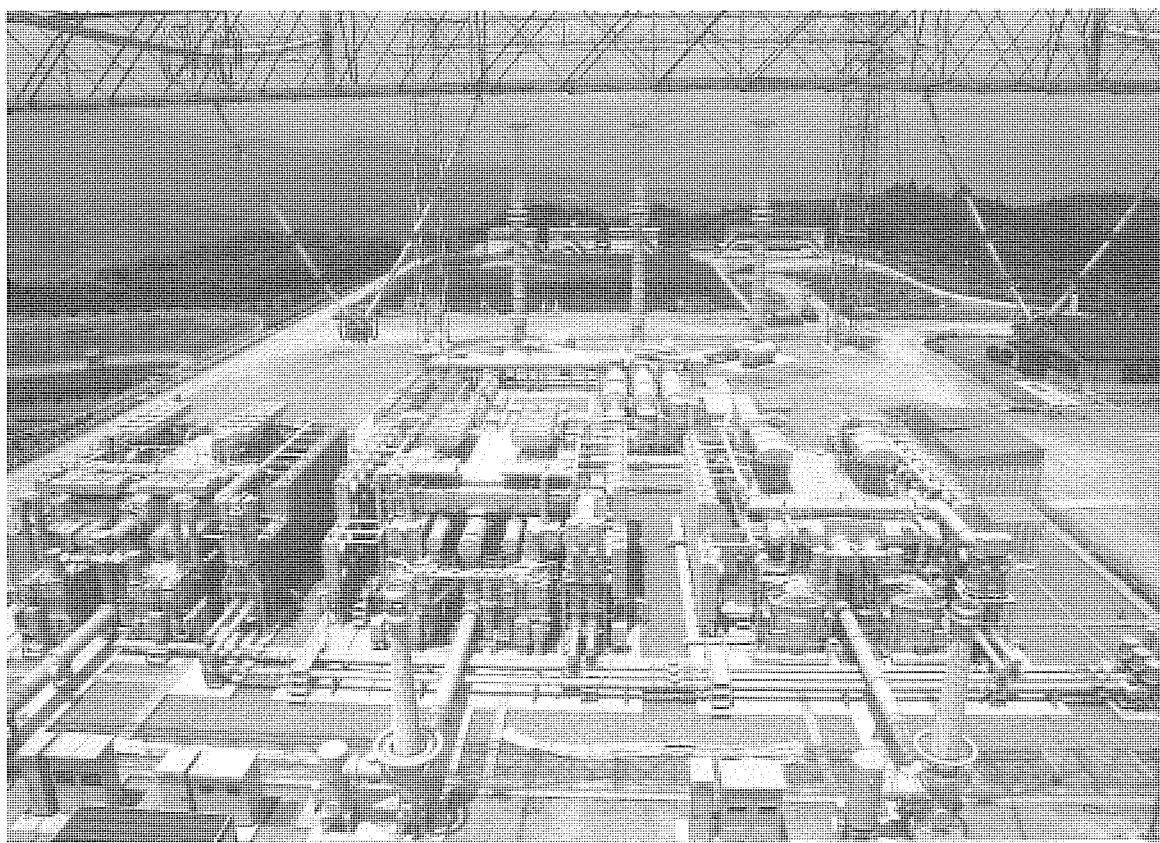


図 5. 1,000kV変電器実証器の全景（500kV側から）

実証試験では、機器の性能実証のみならず、大型重量機器の輸送技術(図4)、今回採用した新たな据付け工法の検証、機器診断技術や保守性など、変電所としての運用面での確認を計画している(一部実施済み)。図5に据付け状態を示す。

機器固有の性能は機器メーカーが1相ずつを担当し、機器ごとに工場で検証してきた。新榛名変電所構内での実証試験は、工場では検証できずシミュレーションなどで検討していた三相回路での現象把握や、変電所全体の総合的性能の確認を行う重要な位置付けとなる。現在、耐電圧や通電などの個々の試験が実施されており、平成8年からは2年間の長期課電通電試験が計画されている。

6. む す び

1,000 kV 送電の実現は、500 kV の延長上にあり、これまでに蓄積されてきた多くの知識を利用してコンパクト化を図り実現の目途がついた。例えば、遮断器の遮断接点数が4点になるところが、これを2点に縮小する。変圧器容量の増大化のニーズに伴って大型化が進む。送電鉄塔の高さを抑えるためには、絶縁設計を500 kV と同じように2.0 pu のままにしておけば送電鉄塔は144 m になるところを、対地絶縁設計を1.6 pu としたために100 m の高さに抑えることができ

た。これはアレスタ技術の進歩が大きく貢献している。そのほかにも、遮断のときのアーク現象の詳細シミュレーション技術、雷サージ・開閉サージの詳細シミュレーション技術、ハードウェア技術、クリーンルームなどの製造技術が1,000 kV 実現に大きく寄与している。

参 考 文 献

- (1) 田邊 愈: 100万V昇圧に向けた技術開発・建設について、平成5年電気学会電力・エネルギー部門大会論文、No.575 (1993)
- (2) 電気学会: 電気工学ハンドブック、879 (1988)
- (3) 岩淵 修: UHV送電の国内外の動き、産業と電気、8 ~13 (1993-10)
- (4) CIGRE WG 31.04 レポート、ELECTRA、No.91 (1983)
- (5) CIGRE WG 38.04 レポート、CIGRE (1988)
- (6) 林 喬ほか: ソビエト連邦のUHV送電について、送電線建設研究会レポート、No.345 (1990)
- (7) Conti, R., et al.: Suvereto 1000 kV Pilot Plant: Results of the Research and Plant Design Characteristics, CIGRE (1988)

1,000 kV避雷器

山形芳文* 望月幹夫**
 小林隆幸* 濱光紀**
 山内高雄** 石辺信治**

1. まえがき

我が国の電力系統は、都市部の電力需要の急速な伸びと電源の遠隔化に伴って規模が拡大し、送電線・変電所が高電圧化されてきた。今後とも着実な伸びが予想される電力需要に対して長期安定供給を図るため、1,000 kV送電の導入が進められており、変電機器については、平成7年度から東京電力(株)新樅名変電所構内のUHV機器試験場で現地実証試験が実施されている。

この実証試験に向けた変電機器の開発は、平成2年ごろから本格化した。しかし、避雷器については、昭和50年代初頭から、酸化亜鉛素子の特性改善と避雷器の高性能化について、1,000 kV避雷器を目指した研究が着々と進められていた。1,000 kV機器では、経済性の面から、信頼性を損なうことなく絶縁設計基準を従来の500 kV機器の延長よりも大幅に低減する必要があり、避雷器の高性能化が1,000 kV送電実現のためのキーテクノロジであったためである。

ここでは、1,000 kV避雷器を目指した素子開発と、500 kV避雷器の高性能化の経緯、及び1,000 kV避雷器の開発

について述べる。

2. 避雷器の高性能化の経緯

図1に、1,000 kV避雷器の開発と避雷器の高性能化の経緯を示す。三菱電機(株)は、昭和50年代初頭に、電圧-電流特性の非直線性に優れた酸化亜鉛素子(以下“素子”という)を開発・実用化し、従来の直列ギャップを不要とした革新的避雷器のシリーズ化を行った。

これと時期をほぼ同じくして、1,000 kV送電機器の検討が本格化している。雷インパルス試験電圧(以下“LIWV”という)がGISや変圧器の設計の大きな要因となるため、1,000 kV機器においては、設備の信頼性・経済性の面から、LIWVを500 kV系統の延長より大幅に低減することが指向された。このため、1,000 kV避雷器には、図2に示すよう、格段に優れた保護特性が要請された⁽¹⁾。

三菱電機では、この保護特性を実現するため素子特性の改善研究を行い、保護特性・寿命・エネルギー耐量の大幅な向上を昭和57年に達成している。この高性能素子の開発は、1,000 kV送電実現に向けての大きな技術革新であったと考

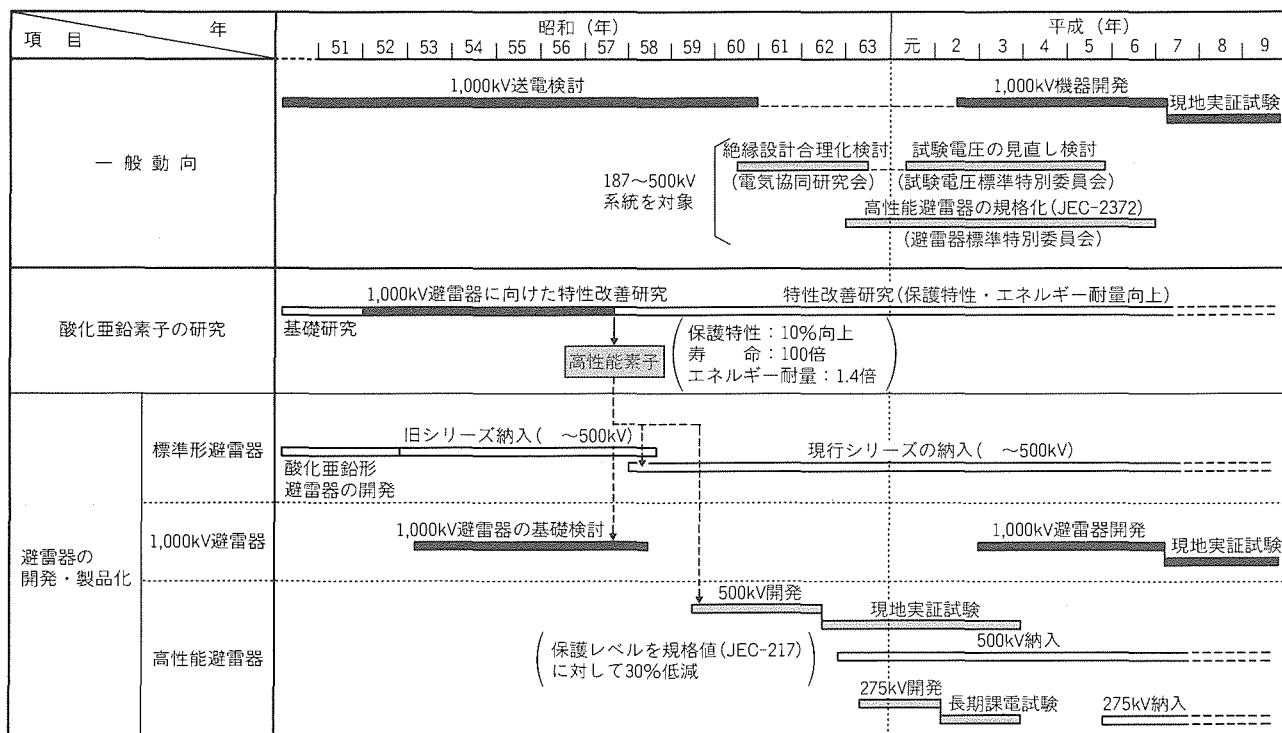


図1. 1,000kV避雷器の開発と避雷器の高性能化の経緯

える。

高性能素子の開発は、500 kV 以下の機器にも大きなインパクトを与えている。すなわち、高性能素子の適用によって避雷器の保護レベル（電流 10 kA_p が流れたときの避雷器端子間電圧： $V_{10 \text{ kA}}$ ）が低減できるため、信頼性を損なうことなく機器の試験電圧を下げて、機器の縮小・コストダウンを図ることが可能となる。そこで、昭和 59 年から東京電力と 500 kV 避雷器の保護レベル低減に取り組み、保護レベルを規格値より 30 % 低減した 500 kV 高性能避雷器を開発した。

この 500 kV 高性能避雷器の開発に際しては、1,000 kV 避雷器を考慮してその特性が検討されており（図 2），素子への電圧ストレスや各種責務も 1,000 kV 避雷器とほぼ同等になっている。したがって、この避雷器の実用化は、1,000 kV 避雷器の実現に向けて、極めて重要な開発に位置付けられるものであった。

500 kV 高性能避雷器の開発と時期的に並行して、絶縁設計の合理化検討や新しい試験電圧の規格化が進められた。これは、①避雷器の高性能化、②過電圧解析技術の向上、③機器絶縁技術の向上、を背景にして 187 ~ 500 kV 系統を対象に絶縁設計思想を体系的に見直したもので、1,000 kV 系統をも視野に入れたものである⁽²⁾⁽³⁾。

以上のように、避雷器は昭和 50 年代初頭から、素子開発と 500 kV 系統での見極めなど 1,000 kV 避雷器を目指した開発が進められ、その過程で性能の向上が図られてきたといえる。

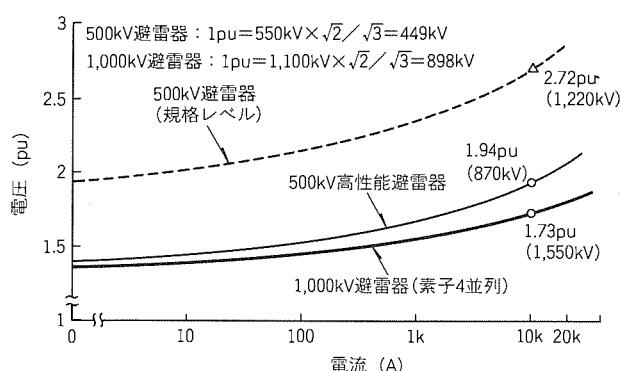


図 2. 1,000 kV 避雷器の電圧-電流特性

3. 1,000 kV 避雷器を目指した素子開発

避雷器の基本構成要素である素子は、高純度の ZnO を主成分として微量の Bi_2O_3 , CoO , MnO , Sb_2O_3 などの金属酸化物を添加物として加えた混合物を造粒・成形した後、1,000 °C 以上の高温で焼成したものである（図 3）。この素子が非直線性の電圧-電流特性を持っており、適正な枚数の素子を積み上げることにより、図 2 に示したような避雷器の電圧-電流特性を実現させている。

昭和 53 年 7 月に、電力中央研究所、（株）明電舎、及び三菱電機の 3 社で、1,000 kV 避雷器の 1/59 モデルの開閉サージ動作責務試験を実施している⁽⁴⁾。このときの保護レベルは、現在の保護レベルと比較して 1.2 ~ 1.3 倍と高く、それでも当時の技術としては最高水準のものであった。その後、UHV 送電特別委員会で、1,000 kV 機器の試験電圧を 500 kV 系統の延長より大幅に低減することが指向され、1,000 kV 避雷器には A, B, C 特性という 3 段階に分けた保護レベルの目標が示された⁽¹⁾。C 特性は図 2 に示している現在の保護レベルに相当し、B 特性と A 特性は C 特性を基準にして各々 1.1 倍と 1.2 倍に相当する。

避雷器の保護レベルの低減は、単純には素子の積上げ枚数を減らすことによって可能であるが、個々の素子に加わる常時の系統電圧ストレスが増大し、素子の長期寿命の低下を招く。当時の素子製造技術で C 特性を構成した場合、寿命は 1 ~ 2 年と考えられる。また、保護レベルを低減すると、開閉サージ（遮断器の操作時に発生する過渡的な過電圧）や短時間過電圧（一線地絡事故や負荷遮断によって発生する商用周波の過電圧、以下 “TOV” という。）が発生したときに避雷器に流れる電流も増加するため、素子の処理エネルギーも増大する。

そこで、C 特性を達成するため、以下の三つの素子特性の抜本的改善に取り組んだ。

(1) 寿命特性

従来より 10 ~ 15 % 程度高い系統電圧ストレス下で使用し

表 1. 高性能素子の性能向上と改善点

項目	性能向上 (第一世代の 素子との比較)	製造面・材料面の改善点
平坦率	約 10 % 向上	・大電流域の電子移動を容易にする Al_2O_3 などの三価金属の添加 ・ ZnO 粒子径の微細化及び粒界ボテンシャルバリアの高さを上げるための添加物焼成工程の見直し
寿命特性	0.85 程度の高課電率で使用可能	・ガラス質成分の添加などによる粒界層の安定化
エネルギー耐量	単位体積当たりのエネルギー耐量で 40 ~ 50 % 向上	・電流分布を均一にするため、造粒工程などの見直しを行い、素子内部の均一性を向上

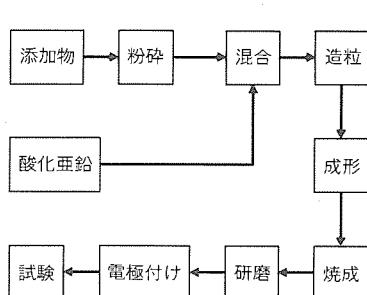


図 3. 酸化亜鉛素子の製造プロセス

表2. 500kV高性能避雷器と従来形500kV避雷器の比較

項目	高性能避雷器	従来形避雷器
形式	ガス絶縁タンク形	
形名	MAU-TA	MAH-TA
定格電圧 (kV)	420	
連続使用電圧 (kV)	550 / $\sqrt{3}$	
公称放電電流 (kA)	10	
雷インパルス耐電圧 (kV)	1,425	1,550
性能保護 V _{10kA} (kV)	870	1,110
エネルギー処理能力 開閉サージ	JEC-217の開閉サージ動作責務静電容量78 μ Fの責務(線路長200km相当)を処理可能	
エネルギー処理能力 短時間過電圧	1.5pu × 0.2秒 7MJ以上	1.5pu × 2秒
その他 外形寸法 (mm)	$\phi 1,018 \times 2,580$	$\phi 1,100 \times 3,300$
その他 質量 (t)	3.5	4.0
その他 容積比	0.67	1.0

ても、安定した長期寿命を持つようとする。

(2) エネルギー耐量

(3) 電圧-電流特性の平坦性(平坦率)の向上

数 kA ~ 数十 kA の範囲の制限電圧(電流を流したときに発生する素子の端子間電圧)を低くする。

その結果、表1に示すような製造面・材料面の見直しを行い、高い電圧ストレス下で使用でき、従来の素子に比べて平坦率(坦率)で約 10 %、エネルギー耐量で約 40 ~ 50 % 向上した高性能素子を昭和57年に開発した⁽⁵⁾。

4. 500 kV避雷器の高性能化と機器絶縁設計の合理化

4.1 500 kV高性能避雷器の開発

1,000 kV 避雷器の研究の中で開発された高性能素子を下位系統へ積極的に活用し、また、500 kV 系統でその技術を見極めるという観点から、500 kV 高性能避雷器が開発された⁽⁶⁾⁽⁷⁾。表2に500 kV 高性能避雷器の仕様を示す。基本的には現行避雷器規格(JEC-217)を踏襲しているが、TOV責務については、過電圧解析技術の進歩によって系統の詳細な模擬と避雷器責務の解析が可能になったため、詳細検討を行い、見直されている。

図4に内部構造を示す。構造面では、保護レベル低減に伴うエネルギー責務の増加に対し、素子間に熱容量の大きな電極を挿入して放熱特性を向上させている。また、素子の電位分布補正のための分圧シールドの形状を最適化して、素子に加わる系統電圧ストレスの一層の均一化を図っている。絶縁設計と構造設計の最適化を図り、容積は従来形500 kV避雷器の67 %に、質量は88 %に小型・軽量化されている。

図5は、避雷器保護レベルを変えた場合の雷サージ過電圧の解析例を示しており、高性能避雷器の採用でGISのLIW Vを大幅に低減できることが分かる。

この避雷器は、東京電力新信濃変電所構内で約4年半の現

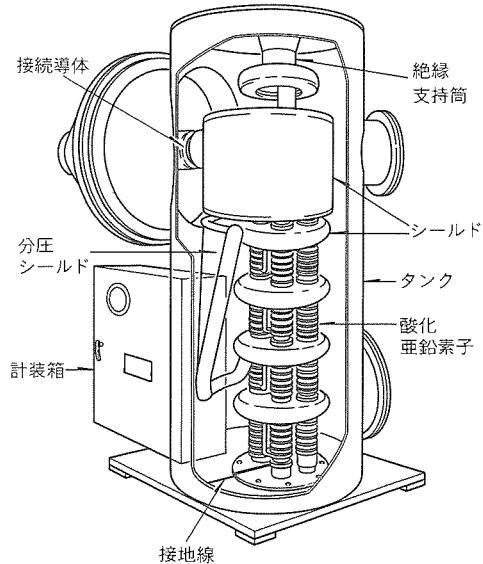


図4. 500kV高性能避雷器の内部構造

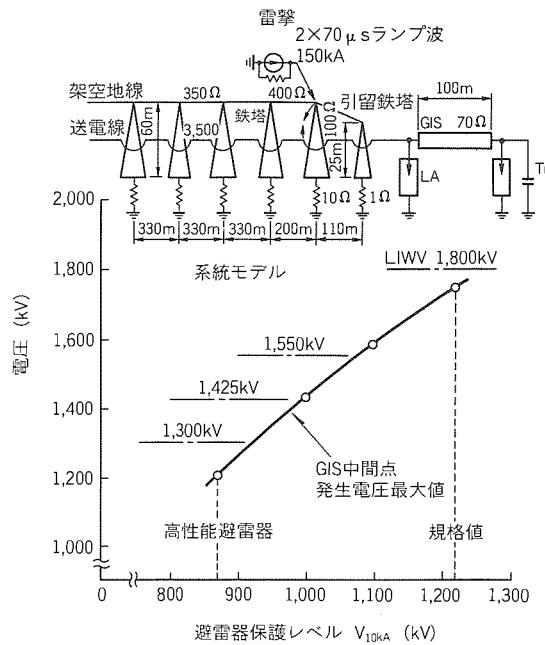


図5. 避雷器保護レベルを変えた場合の雷サージ過電圧解析例

地実証試験を実施して、その長期信頼性が検証された。図6に現地実証試験の状況写真を、図7に試験期間中の漏れ電流の変化を示す。500 kV 高性能避雷器は、昭和62年から製品化され、既に100相以上(平成7年4月現在)が納入されている。

4.2 機器絶縁設計の合理化

高性能避雷器の実用化の目途が得られた昭和60年末ごろから、電気協同研究会において、500 kV 及び 275 kV 系統を対象にした絶縁設計の合理化検討が進められた。この検討の中では、過電圧の解析に重点を置きながら、変電・架空送電・地中送電の各設備についての絶縁設計合理化方策、及びそれから期待される効果が体系的に検討されている。例えば

500 kV 系統では、変圧器近傍及び線路引込口に高性能避雷器を配置することにより、LIWV を GIS で 1,800 kV から 1,425 kV に、変圧器で 1,550 kV から 1,300 kV まで低減でき、機器縮小効果とコスト低減効果が期待できるという検討結果が得られている（表3）⁽²⁾⁽⁸⁾。

絶縁設計合理化の検討結果を受けて、試験電圧標準特別委員会で高性能避雷器を適用した場合の試験電圧の規格（JE C-0102-1994）が検討され、また、避雷器標準特別委員会でも高性能避雷器の規格（JEC-2372-1995）が検討された⁽³⁾⁽⁹⁾。

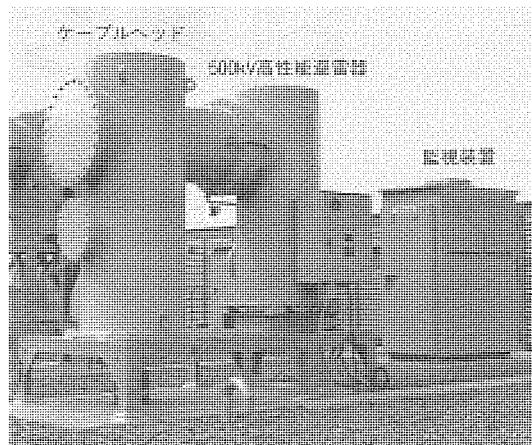


図 6. 現地実証試験中の500kV高性能避雷器

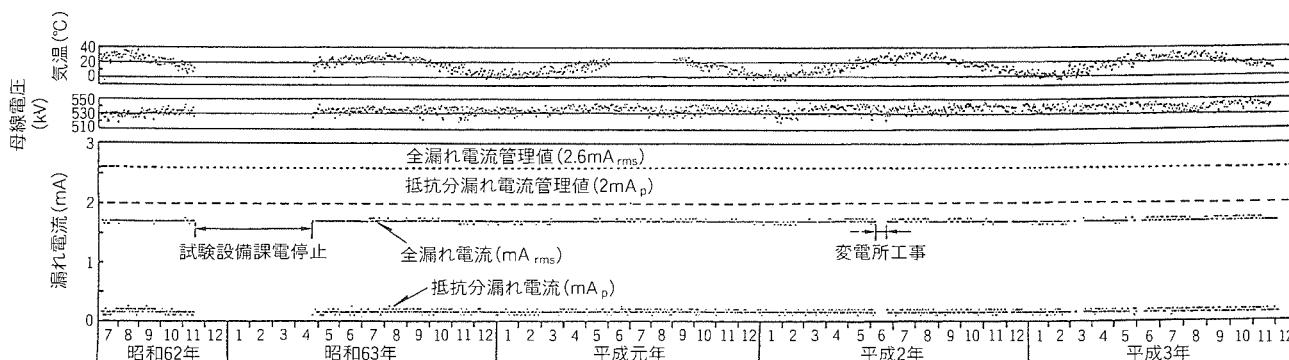


図 7. 現地実証試験期間中の漏れ電流の変化

表 3. 雷サージ過電圧解析結果とコストダウン効果の例⁽²⁾

項目	変圧器	GIS
雷サージ過電圧 解析結果 (発生過電圧)	1,086kV	1,402kV
雷インパルス試験電圧 の低減	1,550kV ↓ 1,300kV	1,800kV ↓ 1,425kV
縮小効果 試算例	—	15%減
コストダウン効果 試算例	3~4%減	4~5%減

図 8 に、各系統電圧の避雷器の保護レベルと GIS の LIWV の関係を示す。

このような絶縁設計合理化検討の成果は、500 kV 機器や超高压機器に既に取り入れられており、機器の信頼性向上や縮小・コストダウンに大きく貢献している。

5. 1,000 kV 避雷器の開発

1,000 kV 避雷器には、500 kV 高性能避雷器の単なる 2 倍よりも更に 12 % 低減した保護レベルが要求されているため、500 kV 高性能避雷器 2 直列分の素子を 4 並列で構成している。表 4 に 1,000 kV 避雷器の仕様を、図 9 に構造を、図 10 に外観写真を示す。素子部は 15 直列を 4 並列配置した 42 kV 分割区分相当を 1 セクションとして、10 セクションを積み上げた 500 kV 相当分で素子部 1 ユニットを構成している。この素子部 2 ユニットで 1,000 kV 避雷器は構成されている。

1,000 kV 避雷器には、系統解析の結果⁽¹⁰⁾から、TOV 責務として 55 MJ に耐えることが要請されている。図 11 に、系統電圧と避雷器エネルギー責務の関係を示す。1,000 kV 避雷器においては、開閉サージ責務は 500 kV 高性能避雷器と同等以下であるが、TOV 責務は 500 kV 高性能避雷器の 2 倍以上であり、素子のエネルギー耐量に近い苛酷なものとなっている。1,000 kV 避雷器の開発に当たっては、この T

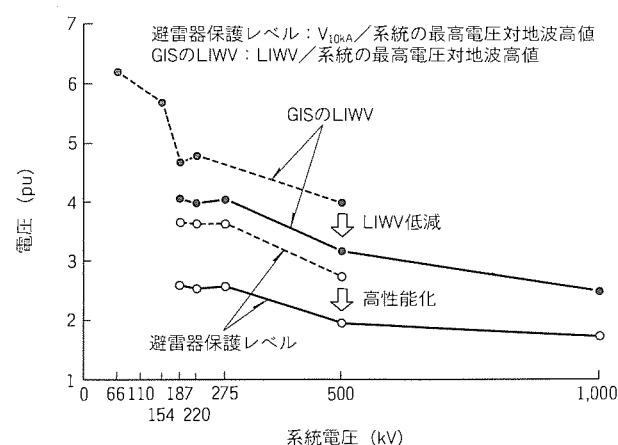


図 8. 各系統電圧の避雷器の保護レベルと GIS の LIWV の関係

表4. 1,000kV避雷器の仕様

項目	仕様その他
形式	ガス絶縁タンク形
形名	MAU-TA
一般	
定格電圧 (kV)	826
事項	
連続使用電圧 (kV)	$1,100/\sqrt{3}$
公称放電電流 (kA)	20
雷インパルス耐電圧 (kV)	2,250
性能保証	
V_{10kA} (kV)	1,550以下
V_{20kA} (kV)	1,620以下
エネルギー処理能力	
開閉サージ	開閉サージ動作責務静電容量221 μ F (線路長250km相当)の責務を処理可能
短時間過電圧	55MJ以上 (1.5pu \times 0.55秒相当)
その他	
外形寸法 (mm)	$\phi 1,774 \times 4,800$
質量 (t)	13

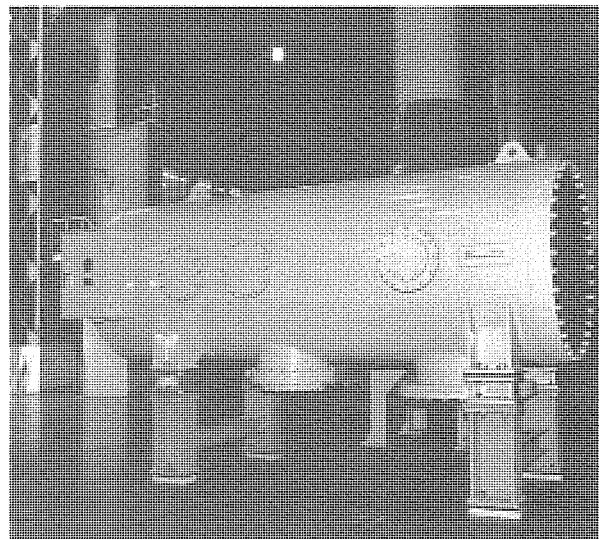


図10. 1,000kV避雷器外観(漏れ電流測定中)

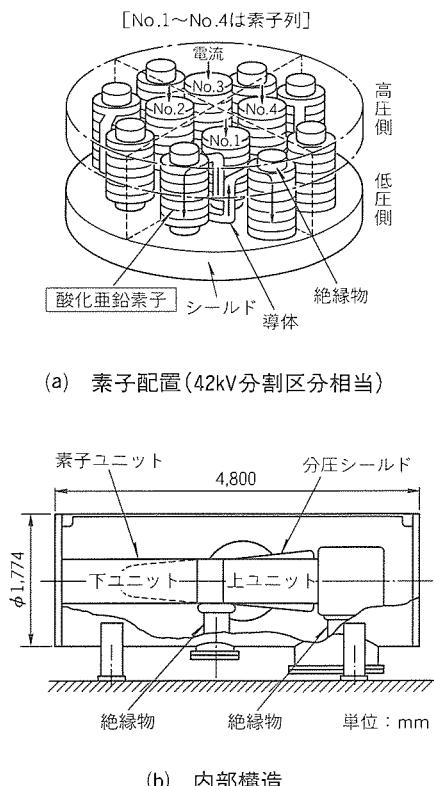


図9. 1,000kV避雷器の構造

OV責務に対する裕度の確保が最大のポイントであり、500kV以下の避雷器には適用されていない以下の二つの方策を採用した。

(1) 素子の適正配置による TOV 責務の偏りの低減

避雷器の電圧-電流特性の非直線性が優れているので、4並列(四つの素子列)間の制限電圧にわずかな差があった場合、制限電圧の低い素子列に電流が集中し、エネルギー責務に偏りが生じる。そのため、4並列に流れる電流を均一にコントロールして、責務の偏りを低減する必要がある。

この方策として、特定の電流に対する制限電圧を素子全数に対して測定し、各素子列の制限電圧の積算値を合わせる方法を探った。配置決定に用いる制限電圧としては、TOV発

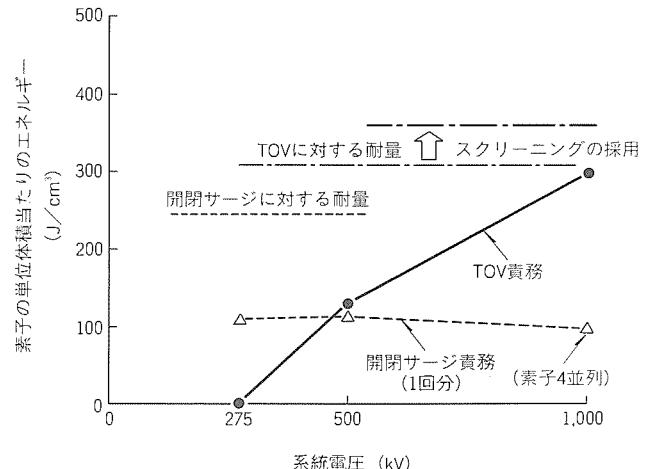


図11. 系統電圧と避雷器エネルギー責務の関係

生時に1,000kV避雷器に流れる電流が400A前後(4並列分)であることから、各素子の V_{100A} (電流100Aのときの制限電圧)を用いた。

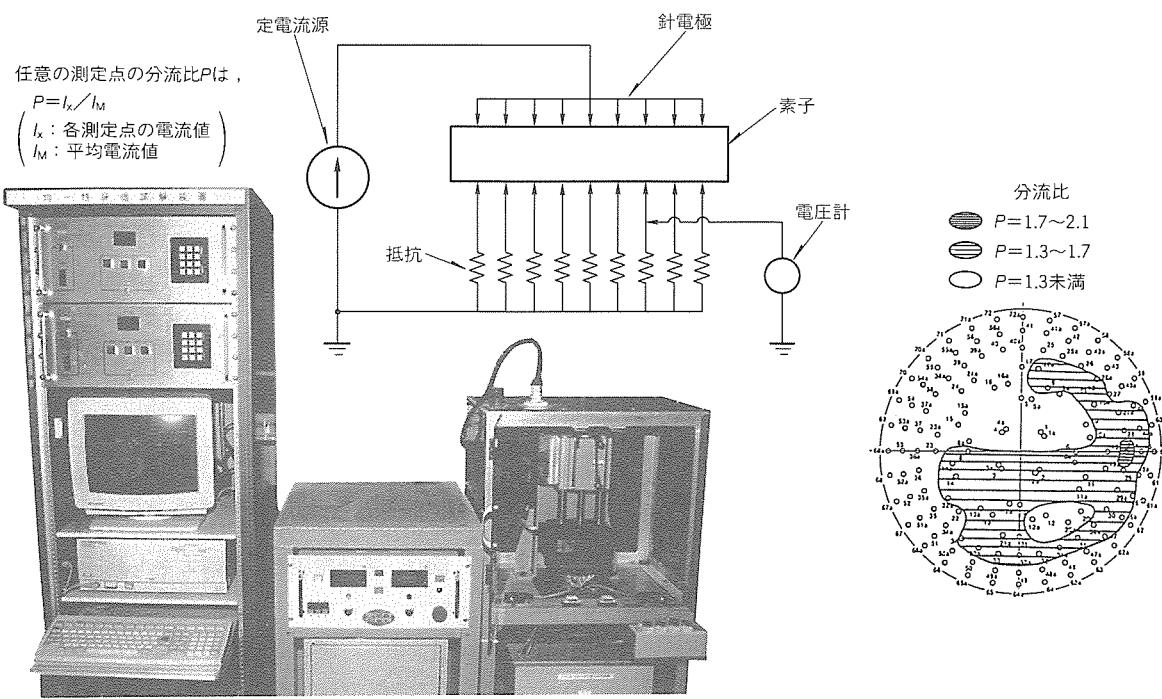
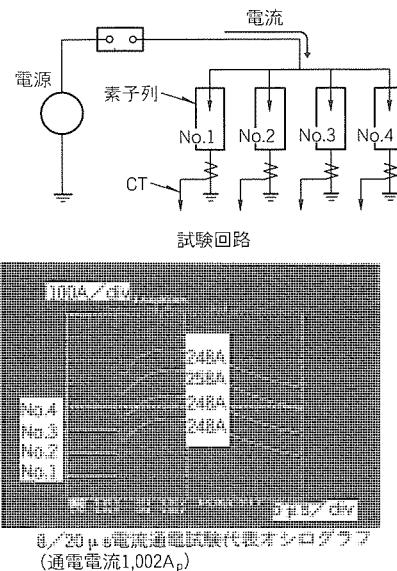
上記素子の組合せ方法の妥当性を確認するため、素子の電気的接続や配置は、実器と同一の42kV分割区分(図9)を用いて分流試験(供試器に電流を通電して、各素子列に流れる電流を測定する)を実施した。試験結果を表5に示す。各素子列の制限電圧が等しくなるように配置したとき(ケース①)の電流のばらつきは、最大で0.5%(計算値は0.0%)であり、また、制限電圧のばらつきが0.08%となるよう配置したとき(ケース②)の電流のばらつきは、最大で4.3%(計算値は2.7%)で、計算と実測でほぼ同等の値が得られた。

この結果を基に、実器では、各素子列の V_{100A} の積算値の差が0.15%以内(計算上の分流ばらつきは5%以内に相当。完成品のTOV耐量を評価する際は10%を見込んでいる。)になるように素子を配置することとした。

(2) 均一性試験による素子のスクリーニング

表5. 分流試験結果

ケース (計算上の電流 ばらつき(%))	電流 波形	通電 電流 (A_p)	各素子列の電流値 (A_p)				最大電流 ばらつき (%)
			No.1	No.2	No.3	No.4	
① (0.0%)	8/20 μs	498	125	124	125	124	0.4
		900	226	224	226	224	0.4
		1,648	412	414	412	410	0.5
② (2.7%)	8/20 μs	361	89	88	94	90	4.2
		1,002	248	248	258	248	3.0
		4,992	1,232	1,240	1,272	1,248	1.9
		9,860	2,440	2,440	2,500	2,480	1.4
	30/80 μs	119	29	29	31	30	4.2
		487	120	120	126	121	3.5
		978	240	242	254	242	3.9
	ac	3,028	744	752	780	752	3.0
		189	46	47	49	47	3.7
		441	108	109	115	109	4.3
		728	179	181	189	179	3.8
		867	213	216	225	213	3.8



(a) 均一試験装置と回路

(b) 電流分布測定例

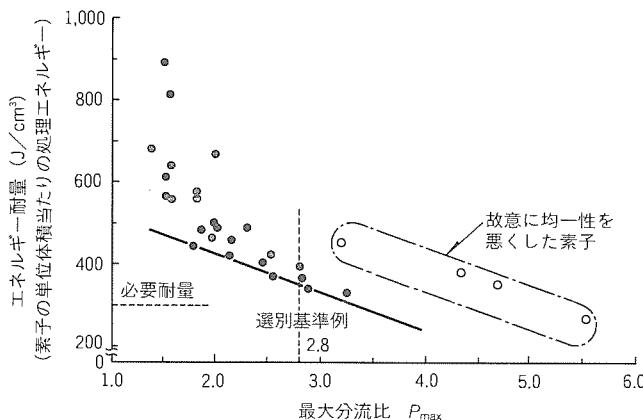
図12. 均一性試験装置と回路及び素子の電流分布測定例

TOV 責務処理時の素子の破壊の大きな要因は、エネルギー吸収による発熱によって素子内に生じる熱応力であると考えられ、素子内の電流分布が不均一な（素子内の発熱が不均一な）ものほど、エネルギー耐量が小さいことが予想される。そこで素子全数に対して均一性試験を実施して、エネルギー耐量が低い可能性がある素子を判定し、除去するという方策を探った。均一性試験とは、素子製造プロセス（図3）のうち電極付けを行う前の素子に、100個の針電極を介して一定電流（20 mA）を流し、各針電極に流れる電流から素子内の電流分布の均一性を評価する試験方法である。図12に、均一性試験装置と回路図、及び素子の電流分布の測定例を示す。

均一性試験で得られた電流分布とエネルギー耐量との相関

を調べるため、TOV 破壊試験（TOV を素子が破壊するまで印加して、破壊までの処理エネルギーを求める。）を実施した。図13に、その結果の一例を示す。素子の電流分布の不均一さの指標としては、各測定点の電流値を分流比（測定点の電流値／平均電流値）に換算して、その最大値（最大分流比）を評価に用いた。

スクリーニングは、この最大分流比による判定を主にして実施している⁽¹⁰⁾。スクリーニングを経た素子のTOV 耐量のワイブル分布を図14に示す。このスクリーニングを実施することにより、素子の必要耐量 300 J/cm³（避雷器のTOV 責務 55 MJ）に対して、4並列の電流のばらつき 10%を考慮した素子のエネルギー責務）に対して、15%以上の裕度を



(注) P_{max} の広い範囲のデータがとれるように、ある程度意図的に素子を選択した。また、 P_{max} の大きな素子は、故意に均一性を悪く製作した素子である。

図13. 素子の均一性とエネルギー耐量の関係

確保することができる。

1,000 kV 避雷器には、完成品による耐震・輸送試験、耐電圧試験、ヒートサイクル試験などの諸試験を実施し、良好な結果が得られている⁽¹¹⁾⁽¹²⁾。

6. む す び

1,000 kV 避雷器の実用化へ向けての、昭和50年代初頭からの避雷器の高性能化の歩みと機器絶縁設計へのインパクト、及び1,000 kV 避雷器の開発について述べた。

今後、電力系統はより一層の経済性と信頼性が求められ、避雷器においては、素子の保護特性やエネルギー耐量の向上を中心とした技術開発により、一層の小型化と高性能化が必要と考えられる。

参 考 文 献

- (1) 上田雅実、山形芳文、小島宗次、白川晋吾、今瀧満政：酸化亜鉛形避雷器、電気評論、'83臨時増刊 (1983)
- (2) 絶縁設計合理化専門委員会：絶縁設計の合理化、電気協同研究、44, No. 3 (1988)
- (3) 電気学会：電気規格調査会標準規格「試験電圧標準」JE C-0102-1994, 電気書院 (1994)
- (4) 高梨 貢、横倉富夫、渋谷正豊、永井伸夫、水野 充：UHV送電を対象としたギャップレス分割単位避雷器の開閉サージ動作責務実験、電力中央研究所報告 178072 (1979)
- (5) 藤原幸雄、石辺信治、相沢 徹、水野 充：避雷器の最近の進歩、昭和63年電気学会全国大会、S 11-2 (1988)

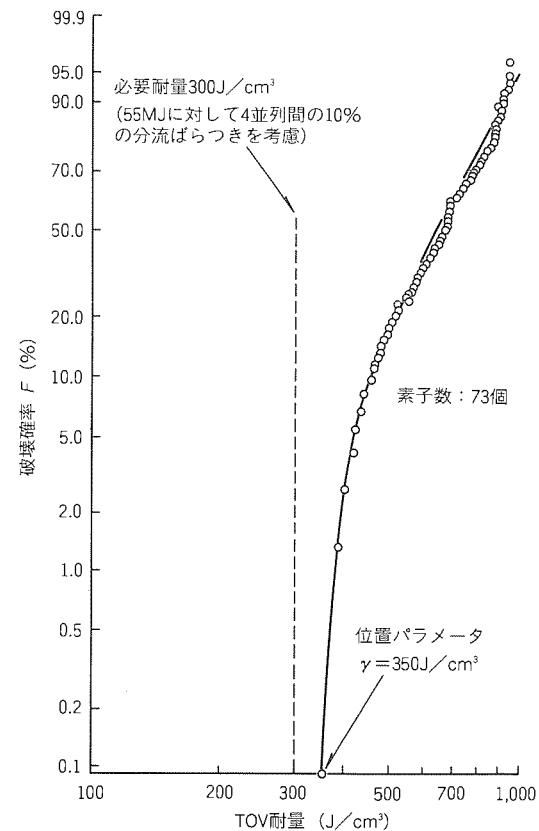


図14. スクリーニングを経た素子のTOV耐量のワイブル分布

- (6) 宇治田 克、藤原幸雄、望月幹夫、下村哲朗：避雷装置の最近の技術動向、三菱電機技報、63, No.10, 809 ~ 814 (1989)
- (7) 白川晋吾、管 雅弘、宇治田 克：酸化亜鉛形避雷器の高性能化、開閉保護研究会、SP-92-2 (1992)
- (8) 山崎 隆、森本淳夫、小林重之、色川裕之：酸化亜鉛形避雷器による絶縁合理化、開閉保護研究会、SP-92-1 (1992)
- (9) 電気学会：電気規格調査会標準規格「ガス絶縁タンク形避雷器」JEC-2372-1995, 電気書院 (1995)
- (10) 中田安彦、七宮正一、濱 光紀、藤原幸雄：1,000 kV 避雷器の短時間過電圧耐量の向上、開閉保護研究会、SP-94-73 (1994)
- (11) 山形芳文、中田安彦、濱 光紀、石辺信治：1,000 kV 避雷器の開発、平成6年電気学会全国大会、No.1468 (1994)
- (12) 中田安彦、七宮正一、濱 光紀、西木 享、石辺信治：1,000 kV GIS用避雷器の開発検証、平成6年電気学会電力・エネルギー部門大会、No.1468 (1994)

1,000 kV変圧器

山形芳文* 富永雅久**
中田安彦* 岸 章夫**
玉置栄一** 新海 拡**

1. まえがき

電力需要の増大に対応する電力の安定供給に向けて、東京電力㈱では、21世紀初頭に我が国初の1,000 kV送電開始を計画しており、現在、この計画に沿って1,000 kV変電機器の開発を進めている。

その送電開始に先立ち、機器の諸性能・信頼性・運転保守性について十分な検証を行うために、現在、東京電力新榛名変電所構内で、実際の変電所を想定して、実器相当設備による1,000 kV機器を使った実証試験を実施している。

この試験に向けて、1,000 kV変圧器(実証器)1相を三菱電機㈱赤穂製作所で製作し、1994年3月に据付けを完了した。

1,000 kV変圧器の開発の経緯を表1に示す。

この論文では、1,000 kV変圧器に先立ち検証用に製作した巻線絶縁モデル、リード絶縁モデル及び0号器と、1,000 kV変圧器の製作・据付け完了までを紹介する。

2. 基本仕様と構造・特長

1,000 kV変圧器の基本仕様を表2に示す。

1,000 kV変圧器は、現在の国内最高電圧・最大容量である500 kV変圧器に比べて電圧・容量共に2倍という超大型変圧器であるにもかかわらず、変電所の立地条件から鉄道輸送に頼らざるを得ないため、輸送寸法は500 kV変圧器と同

じという条件を満足する必要がある。

そこで、高電界部を緩和し、油げき(隙)を細分化した絶縁構造を適用することで、必要以上に絶縁距離を増やすずに2倍の電圧に耐えるようにし、加えて、絶縁油のクリーン化を徹底することで絶縁裕度を向上させた。

それにより、1相を2分割した2タンク構造を採用し、1タンク当たりの容量を500 kV変圧器と同一にすることができた。

図1に、鉄道輸送時の輸送限界を示し、図2に、2タンク構造を持つ1,000 kV変圧器の構成を示す。

1,000 kV変圧器1相は、同一電圧で1/2容量(1,500/3 MVA)の変圧器2台を、ブッシングを内蔵したT形接続ダクトで並列に接続する構造とした。

また、LVR(負荷時電圧調整器)を1タンクごとに1台、合計2台設置して、2台のLVRのタップに差をつけることによって通電試験を可能とした。

3. 開発の経緯

1,000 kV変圧器製作に先立つ最大の開発項目は絶縁である。そこで、実際の変圧器と同一規模の巻線絶縁モデルとリード絶縁モデルを製作して絶縁検証を行い、その結果を反映して、0号器を製作して総合性能を検証した。

3.1 巷線絶縁モデル

図3は、部分放電試験中の巻線絶縁モデルである。

表1. 1,000 kV変圧器開発の経緯

項目	年代	1977年	1980年	1985年	1990年	1995年
社外の動向		UHV送電特別委員会発足 ▽ 送電電圧決定 機器部会発足 ▽		絶縁設計合理化 (電機協同研究会) UHV送電実証試験委員会発足 ▽		
三菱電機における研究開発(変圧器関連)		1,000 kV試作器(プロト器) 500 kVコンパクト形変圧器 2,000 kV試験用変圧器 交流部分放電開始電圧V-t特性(変圧器) 一次 二次 主絶縁改良モデル コイル間絶縁モデル リード接続部検証モデル 超高電圧試験場(UHVL)建設		0号器 1,000 kV変圧器(実証器) 交流/インパルス重畠特性 (モデル) クリーン化絶縁モデル インパルス電圧V-n特性(モデル) 油中長ギャップ絶縁特性(モデル)		リード絶縁モデル

表2. 1,000kV変圧器の基本仕様

項目	仕様
形式	外鉄形 単相単巻変圧器 (負荷時電圧調整器付き)
定格容量	3,000/3 MVA
三次容量	1,200/3 MVA (40%)
定格電圧	一次 $1,050/\sqrt{3}$ kV 二次 $525/\sqrt{3}$ kV 三次 147kV
一次電圧調整幅	±7% (タップ点数 27点)
試験電圧	LIWL 一次 1,950kV/二次 1,300kV AC $1.5E \sim \sqrt{3}E \sim 1.5E$ (1h) (5min) (1h) ($E = 1,100/\sqrt{3}$ kV)
インピーダンス	18%
冷却方式	送油風冷式
騒音	65dB

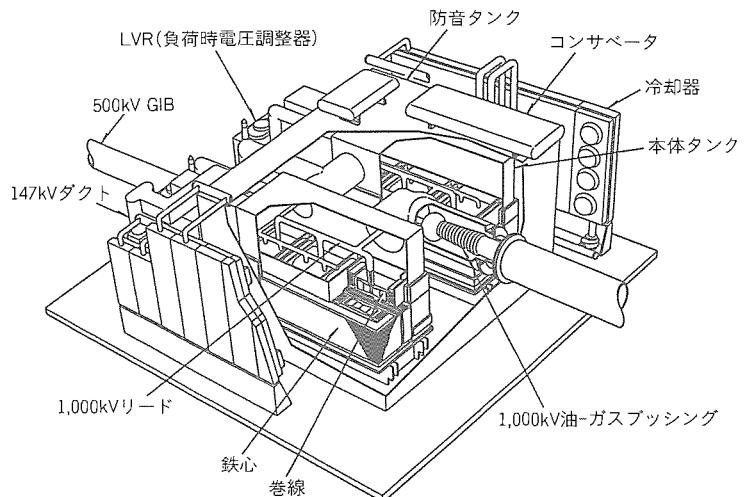


図2. 1,000kV変圧器の構成

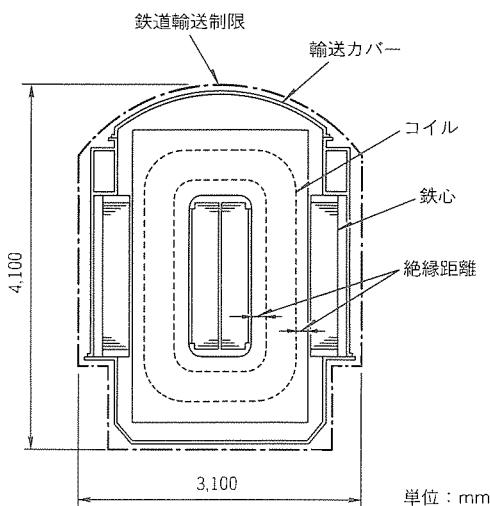


図1. 鉄道輸送時の輸送限界

巻線絶縁モデルは、主絶縁（コイルと鉄心間の絶縁）及びコイル間の絶縁の性能を検証するための実規模モデルで、1,000kV変圧器の6群構成に対して1群（1/6相分）を作製した。

従来、高電圧変圧器の巻線は、つづみ形コイル配置を採用した上で、静電板端部の大曲率化等を行って電界の緩和を図っている。

1,000kV変圧器では、線路電圧と同電位となる静電板の近傍で電界が集中する油隙部に絶縁紙を充てん（填）して、局部電界集中をなくした（高電界部の緩和）。

また、絶縁物は等電位線に沿って配置し、油の絶縁耐力の油隙長依存性（ $E-d$ カーブ）に基づき、油隙を細かく分割した（油隙の細分化）。

3.2 リード絶縁モデル

図4は絶縁性能試験中のリード絶縁モデルである。

リード絶縁モデルは、1,000kVリードと500kVリードの絶縁性能を検証するための実規模モデルで、1,000kV変圧器の上部タンク内及び接続ダクト内のリードと同一構造で製

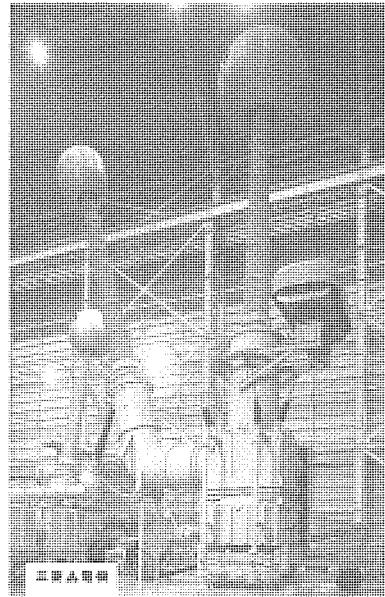


図3. 卷線絶縁モデル(1/6相分)の外観

作した。

リード絶縁モデルの主な検証部位は、次の箇所である。

- 接続ダクト部（リード接続部）
- リード分岐部
- 1,000kV-500kVリード対向部
- リード支持部

1,000kVリードを絶縁紙でテープングする従来の絶縁構造で構成するとリード径が極めて大きくなり、ダクト径が増大するため、多重バリヤ構造を採用して絶縁距離を縮小した構造にした。

図5は、1,000kV多重バリヤリードの構造である。リードバリヤの構成は、巻線絶縁モデルと同様に $E-d$ カーブを用いて設計した。

図6に示すように、油隙の絶縁物表面電界（ E_1, E_2, E_3, E_4 ）と $E-d$ カーブから許容絶縁寸法（ d_1, d_2, d_3, d_4 ）を

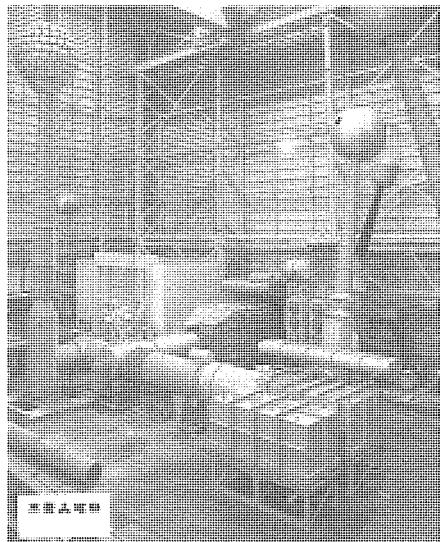


図4. リード絶縁モデルの外観

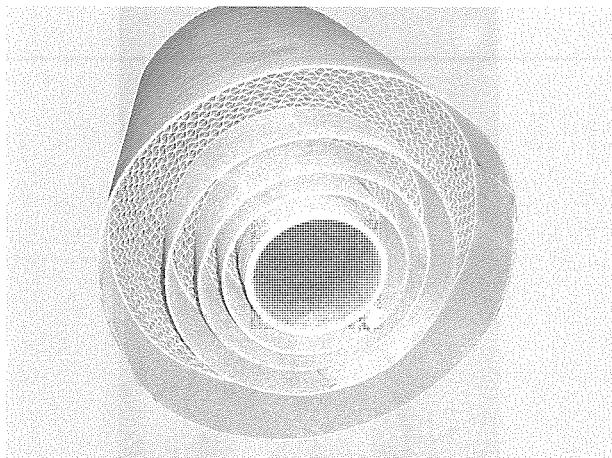


図5. 多重バリア構造

求め、油隙寸法が許容絶縁寸法以下になるように絶縁バリアを配置した。

3.3 0号器

図7は、1,000 kV 変圧器に先立ち総合性能検証のために製作した0号器であり、図8に、実証器に対する0号器の製作範囲を示す。

0号器は、1,000 kV 変圧器の1/2容量(1/2相分)すなわち、1タンク分に相当し、巻線絶縁モデル及びリード絶縁モデルの製作・試験結果を踏まえて製作した。

完成した0号器は、工場内の超高压試験場(UHVL)での一般特性試験に加えて熱的及び機械的な裕度を確認する過酷試験を行った後、過電圧による絶縁限界試験を実施した。

1,000 kV 変圧器は、輸送制限によって2分割(1/2相)した変圧器本体を工場から現地まで輸送し、現地でドッキングする。そこで、性能検証とは別に、模擬上部タンク(隣接タンク)を設け、工場内で現地組立を模擬した組立てを行い、現地でのドッキングが問題なく実施できることを検証した。

また、現地組立簡素化のため、T形接続ダクトはブッシ

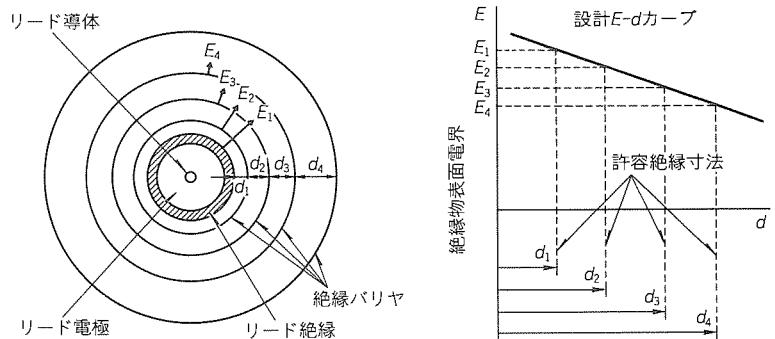


図6. E-dカーブとリードバリア

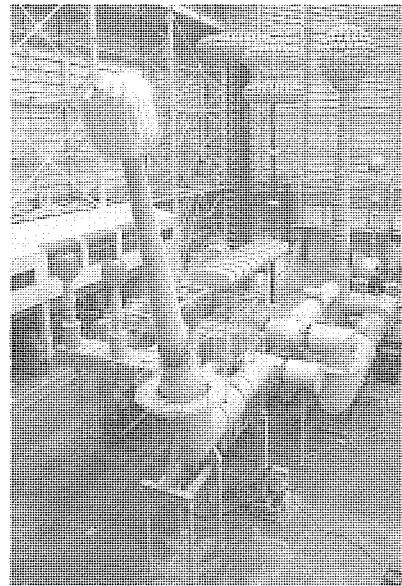


図7. 0号器の外観

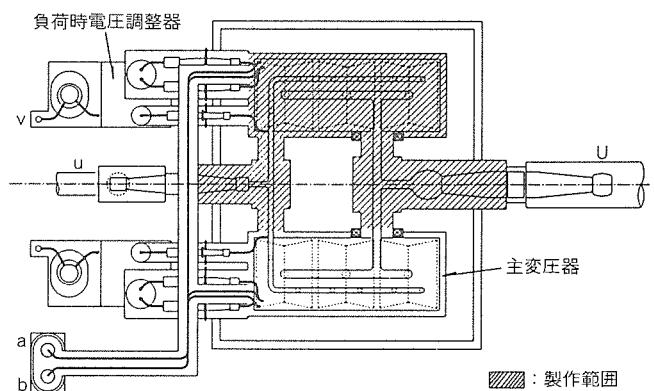


図8. 0号器の製作範囲

ングを内蔵した状態で、トレーラによって工場から現地まで一体輸送する。そこで、その検証として0号器のT形接続ダクトを使って、1,000 kV ブッシングを内蔵した状態で実輸送時と全く同じ管理条件下で同じ輸送ルートをトレーラで往復し、輸送時の健全性について検証した。

以下に、0号器の試験・検証内容についてまとめる。

◎一般特性試験：変圧比、巻線抵抗、損失、インピーダンスなど

- ・流動帶電試験：110 %課電，150 %油流量という過酷条件で、発生する巻線の漏れ電流と温度特性を測定
- ・長時間過励磁試験：110 %課電で温度・振動・騒音などを測定
- ・長時間温度上昇試験：110 %電流で、24時間運転した状態で変圧器内部構造物及びタンクの温度を測定
- ・絶縁限界試験：絶縁の限界を検証するため、交流及びインパルスについて過電圧を印加
- ・組立検証・輸送検証を実施
- ・その他：移行電圧、周波数応答、サージインピーダンスを測定

これらの試験・検証結果はすべて良好で、1,000 kV 変圧器の設計及び製作に対する妥当性が検証できた。

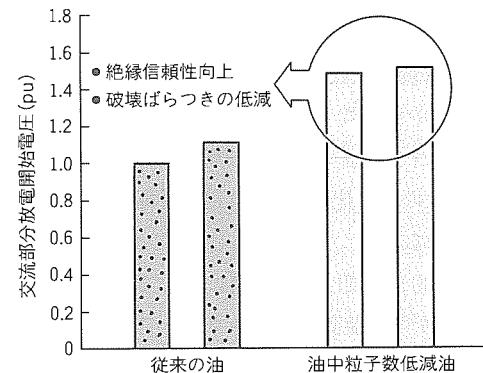


図9. クリーン化した油と交流部分放電開始電圧

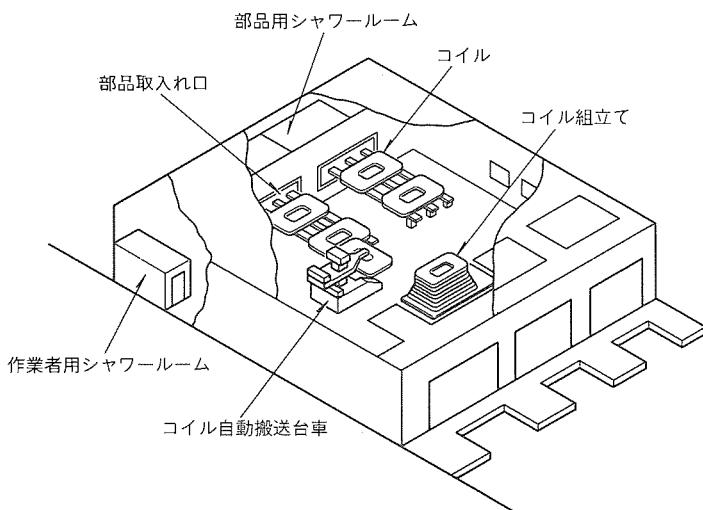


図10. コイルグループ組立用のクリーンルーム



図11. 変圧器本体のトレーラ輸送

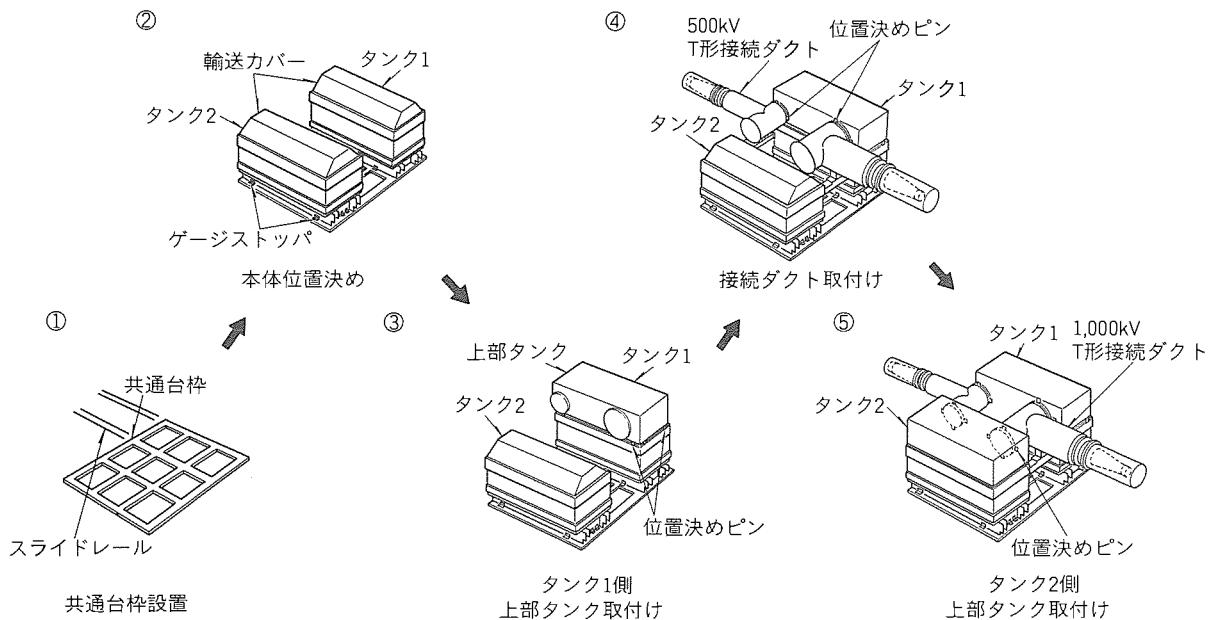


図12. タンクのドッキング作業手順

4. 1,000kV変圧器(実証器)

4.1 製作・試験

巻線絶縁モデル、リード絶縁モデル及び0号器の製作・試験の結果を余すところなく反映した上で、1,000kV変圧器を製作した。

特に、1,000kV変圧器の製作に当たり、初期の段階から防じん(塵)管理を徹底した工作法を適用した。

図9に、油中粒子数と交流部分放電開始電圧について検証した結果を示す。過去のモデル試験で油中粒子数を低減した油では、従来の油に比べて約1.4倍の性能を持っていることを確認している。

そこで1,000kV変圧器の製造に際しては、絶縁物加工用のCO₂レーザ切断装置、コイルグループ組立用のクリーンルーム(図10)を設けるなど、各製造工程においてクリーン化を徹底し、部品段階からの防塵管理を実施した。

1,000kV変圧器完成後、一般特性試験、温度試験、絶縁試験、流動帶電試験、タップ差通電試験、2タンク組立検証などの各種試験を行い、良好な結果が得られ、設計・製作において問題ないことが確認できた。

4.2 輸送・組立て

1,000kV変圧器は、1993年10月に、低露点のガスを封入した状態で約1,000kmの道程を海路と陸路(鉄道・トレーラ)を経て、現地まで輸送した。

すなわち、兵庫県赤穂市から千葉県市原港まで海上輸送し、その後、京葉臨海鉄道市原駅から上越線渋川駅までシナーベル式の大型貨車によって鉄道輸送を行った。渋川駅から現地までは、新形の大型トレーラで輸送(約27km)した。

最重量物である変圧器の本体部分の輸送質量は約200トン、幅で約3m、高さで約4m、長さで約8mとなる。

図11は、変電所近くの13%の登り急勾配を特殊トレーラで輸送中の1,000kV変圧器である。

図12にタンクのドッキング作業手順を示す。変電所構内に到着した変圧器は、スライドレール(図の①)を用い、基礎面に設置した共通台枠上にオンベースさせた(②)。

その際、あらかじめ工場で取り付けたゲージストップを基準にして実施した。その後、タンク1の輸送カバーを取り外して上部タンクを取り付け(③)、1,000kV、500kV接続ダクトを、工場組立時に取り付けた位置決めピンを基準にして所定の位置に組み立て(④)、タンク2の上部タンクを、位置決めピンで寸法を確認しながら接続ダクトとドッキングさせた(⑤)。

一次及び二次リードとT形ダクト内のリードとの接続はボルトで締結し、絶縁紙テープング及び多重バリア絶縁を施した。

その後の外部部品(防音壁、冷却器、コンサベータ等)の取付け、絶縁油の注油についても品質管理を徹底

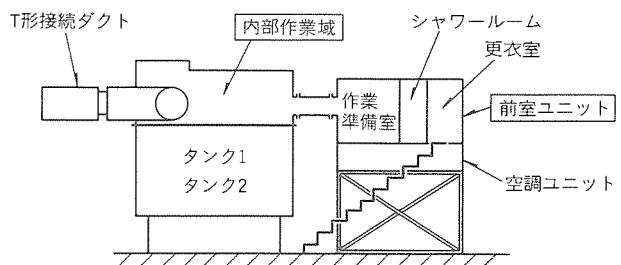
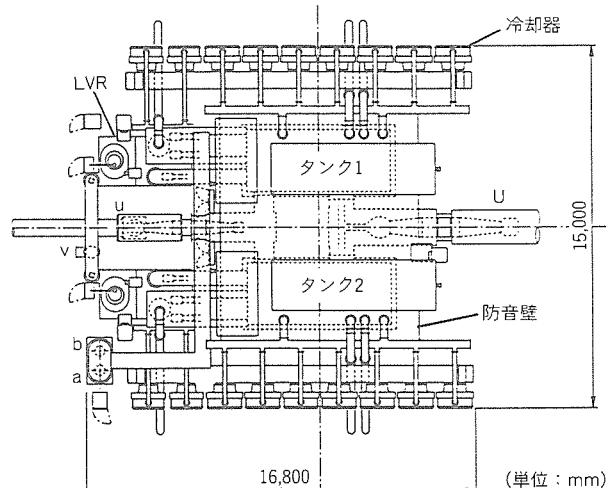
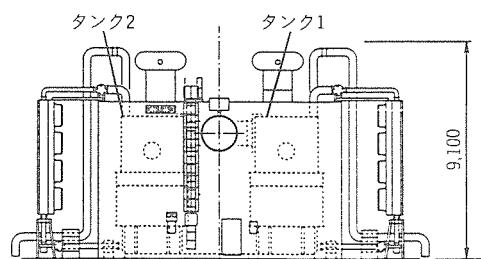


図13. 前室ユニット



(a) 平面図



(b) 正面図

図14. 1,000kV変圧器の外形

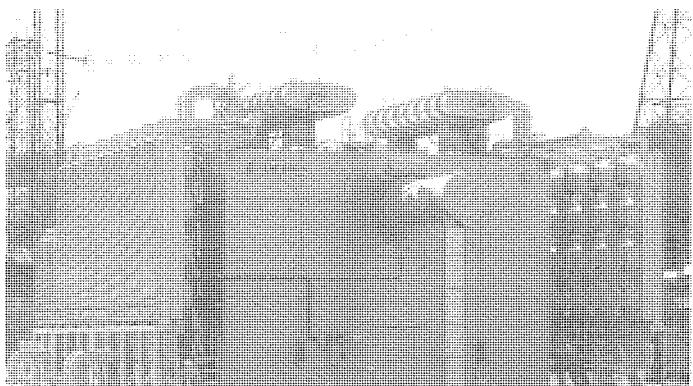


図15. 1,000kV変圧器の外観

し、工場組立時と同様のクリーン化工法を採用した。

以下に、輸送、組立ての特長についてまとめる。

- (1) 1,000 kV 変圧器の輸送方法及び現地組立工法の確立
 - 共通台枠、位置決めピン、ゲージストッパなどを使用することにより、工場組立状態を現地で精度良く再現
 - ブッシングを内蔵した T 形接続ダクトで上部タンクを接続する方式を採用することにより、2 タンクドッキング時の現地作業を効率化
 - 組立てを考慮した分割型防音壁による工程短縮
- (2) 現地品質管理技術の確立
 - 飛来物の混入を避けるために変圧器の周辺に防塵ネットを設置
 - 変圧器内部作業時の防塵、防湿を図るために、変圧器マンホールに前室ユニット（エアシャワー及び空調設備を設けたクリーンハウス）を設置し、変圧器本体への部品搬入時の作業者の出入の影響を排除するために外部と隔離
 - 組立時に異物の混入を防ぐために、変圧器開口部に二重の防塵シートを取付け。前室ユニットを図13に示す。
 - 防塵管理を徹底するために、配管の開口部に輸送用の内ぶた（蓋）及び仮カバーを取付け

組立完成後、変圧比、極性、巻線抵抗、インピーダンスなどの試験を実施した。試験結果はすべて良好であり、工場試験結果と比較しても差異はなく、設計・製作・輸送及び据付けにおいて問題のないことを確認した。

組立てを完了した変圧器の外形を図14に、組立完成後の外観を図15に示す。

5. む す び

1,000 kV 変圧器の開発・製作・輸送・組立てを通して多くの技術を蓄積でき、技術の集大成とも言うべき 1,000 kV 変圧器（実証器）の据付けを問題なく完了した。

今後の実証試験において予定している長期間の課電試験により、その信頼性をより確実なものにする所存である。

さらに、1,000 kV 変圧器の開発・製作・輸送・組立てで培われた技術を、今後 500 kV 以下の変圧器へも応用することで、従来器についても更に品質向上を図る予定である。

最後に、この 1,000 kV 変圧器の開発に当たり終始御指導をいただいた関係各位に深く感謝の意を表する。

参 考 文 献

- (1) 田邊 愈：100 万 V 昇圧に向けた技術開発・建設について、平成 5 年電気学会電力・エネルギー部門大会、575 (1993)
- (2) 唐木繁一、濱田 浩、青野一郎、細川 登：1,000 kV 外鉄形変圧器の部分モデル検証、平成 5 年電気学会電力・エネルギー部門大会、578 (1993)
- (3) 山形芳文、田中晃司、岸 章夫、新海 拓：1,000 kV 外鉄形変圧器の 0 号機検証、平成 5 年電気学会電力・エネルギー部門大会、579 (1993)
- (4) 山形芳文、三浦良和、玉置栄一、富永雅之、岸 章夫、新海 拓：東京電力㈱新榛名変電所実証試験設備用 1,050 kV 3,000/3 MVA 変圧器（UHV 変圧器）、三菱電機技報、68、No. 4、373～378 (1994)

1,000 kV ガス遮断器

山形芳文* 米沢 豊**
 小林隆幸* 杉山 勉**
 丸谷朋弘** 日高幹雄**

1. まえがき

1,000 kV 系統では、送電線路を合理的に設計するために系統に発生する過電圧を抑制し、絶縁レベルの低減を図っている。1,000 kV ガス遮断器(以下“GCB”という。)は、開閉サージを効果的に抑制するための抵抗投入方式を用い、さらに、遮断サージを抑制するための抵抗遮断方式を新たに採用した。この抵抗遮断方式1,000 kV GCBの実現に当たっては、550 kV GCBの約15倍の大質量抵抗体の配置構成、抵抗遮断接点、主接点と抵抗遮断接点の遅延駆動方式などの新技術の開発を行った。本稿では、抵抗遮断方式1,000 kV GCBの設計の基本的な考え方、構造の特長及び検証試験結果について述べる。

2. 主な開発課題と設計の基本的な考え方

表1に主な定格事項を示す。1,000 kV GCBの主な開発課題として、次の2点が挙げられる。

表1. 主な定格事項

定格電圧	1,100kV
定格電流	8,000A
定格遮断電流	50kA
定格遮断時間	2サイクル
定格操作圧力	31.5MPa(油圧)
定格ガス圧力	0.6MPa
抵抗値	700Ω (投入・遮断抵抗共用)
遮断点数	2点

表2. 設計の基本的な考え方

部 位	設計の基本的な考え方
全 体 構 造	①トレーラによる一体輸送が可能な寸法、質量とする。 ②GIS相間寸法の縮小化のため、タンク径を極小化する。 ③組立信頼性確保のため、タンク内での調整作業を排除する。
主 接 点	①1,000kV 50kA 2点切りで主接点を構成する(550kV 63kA 1点切り消弧室を適用)。
抵 抗 接 点	②小電流、高初期上昇率TRV(過渡回復電圧)、高波高値TRVに適した遮断方式の接点を開発する。 ③構造の簡素化及びタンク径の小径化のため、投入・遮断接点を共用化する。
抵 抗 体 ユ ニ ッ ト	④投入及び遮断抵抗は共用とする。 ⑤大質量の抵抗体が遮断部に機械的ストレスを与えない構造とする。
操 作 装 置	⑥主接点と抵抗接点を2台の油圧操作装置を用いて各々個別に駆動する。 ⑦動作信頼性を確保するため、各接点の開路時の遅延駆動及び閉路時の同期駆動はすべて油圧回路内で行う。
駆 動 連 結 機 構	⑧主接点及び抵抗接点の閉路動作特性のばらつきに対して、抵抗挿入時間を安定させる機構を設ける。

(1) 機器の大型化に対する信頼性の確保

1,000 kV GCBは、寸法・総質量が過去のGCBの中で最大のものとなる。また、世界最大容量の消弧室ユニットとこれを駆動する大出力の主接点用油圧操作装置などの開発が必要となり、駆動連結系を含めた信頼性の確保が重要となる。

(2) 抵抗投入・抵抗遮断方式の採用に伴う新技術の開発

1,000 kV GCBの動作シーケンスを図1に示す。これを実現するには、大容量抵抗体の配置構成、抵抗遮断接点の方式と構造、及び遮断時に主接点よりも遅れて抵抗接点の開放を行うための遅延駆動方式、などの新技術の開発が必要になる。

これらの開発課題に加えて、GCBを構成する遮断部や抵抗体などの主要要素をそれぞれ完結したユニットとすることで、個々のユニットの組立作業性を向上させ、かつ、ユニット相互の接続時にタンク内での調整作業をなくし、組立信頼性を確保することを方針とした。GCB各部の基本設計は、表2に示す考え方方に従って進め⁽¹⁾、詳細設計に先立ち各部の

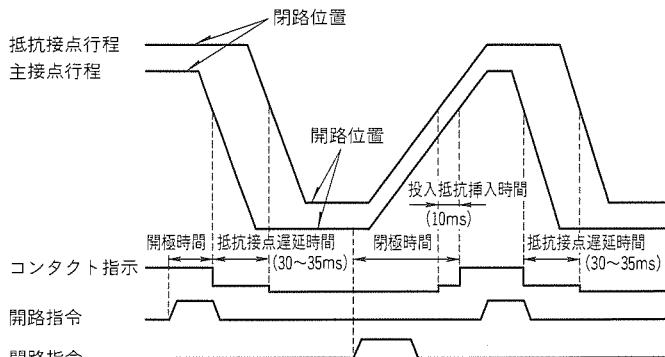


図1. 1,000kV GCBの動作シーケンス

要素モデルを用いた実験で設計の基礎となるデータを収集し、これに基づいて個々の詳細設計を展開した。図2に、1,000 kV GCBの内部構造を示す。

3. 適用した技術と構造の特長

3.1 全体構造

タンク径を小さくするため、各々2点で構成した主接点と抵抗接点をタンク中央側に平行に配置し、大容量の抵抗体をタンク両端に配置した。これらは、左右対称の配置構成である。

組立信頼性の確保のため、主接点・抵抗接点及びこれらのガス中連結機構を遮断部ユニットとして一体化し、すべてタ

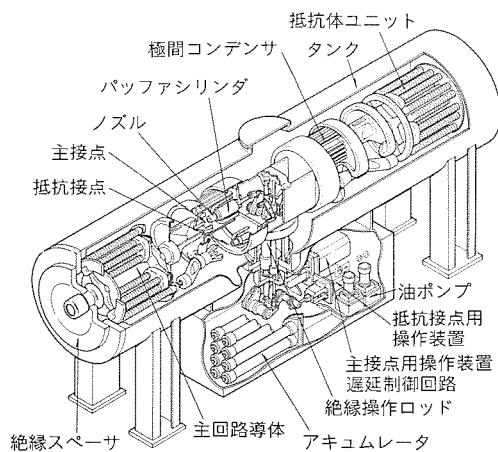


図2. 1,000kV GCB内部構造

ンク外で組立て可能な構造とした。大質量の抵抗体が遮断部に及ぼす機械的ストレスを低減するため、左右の抵抗体ユニットをタンク両端面から1,000 kV GCB専用に開発した大径の絶縁スペーサで支持する構造とした。抵抗体ユニットと遮断部ユニットとの接続は、主接点及び抵抗接点の各々のチューリップ接触子を用いて無調整で行える方式とし、タンク内での調整作業を排除した。図3に、抵抗体ユニット(左側)及び遮断部ユニット(右側)を示す。

3.2 主接点

1,000 kV 2点切り GCBの消弧室は、定格ガス圧力を550 kV 1点切り GCBと同一の0.6 MPaとし(従来の GCBは0.5 MPa)、アーク接触子径の増大、ラバール形長ノズル形状の採用、バッファシリンダ径の最適化などによって、遮断速度を550 kV 2点切り GCBの130%と、大幅に増加させることなく2点切りで構成している。この消弧室の1点は、既に550 kV 63 kA 1点切り GCBに適用し、性能検証済みのものである⁽²⁾。

抵抗体ユニットの絶縁信頼性の面から、主接点遮断時に発生する熱ガスを抵抗体ユニットに直接吹き付けないよう、遮へいシールドを設けた。また、主接点を極間絶縁支持筒で包囲し、主接点の熱ガスを抵抗接点に直接吹き付けないよう配慮した。図4に、ノズル下流側における熱ガス流解析の一例を示す。各遮断点の電圧分担用に、従来の70%に小型化した高性能セラミックコンデンサを極間絶縁支持筒の外周に均等に配置した。

3.3 抵抗接点

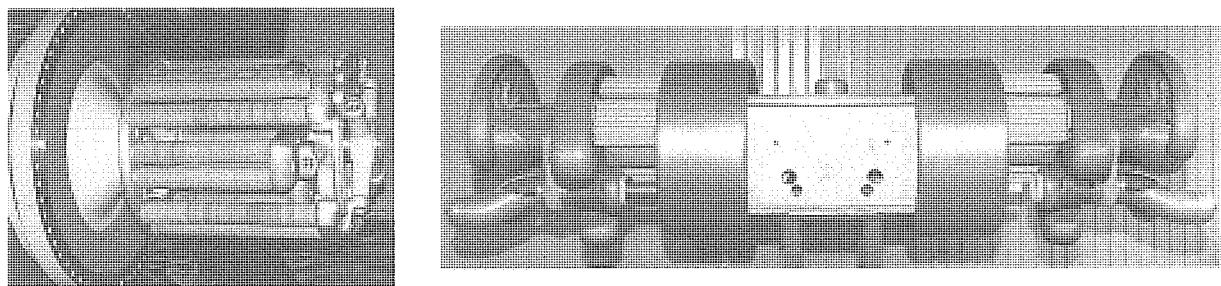


図3. 抵抗体ユニット(左側)、遮断部ユニット(右側)

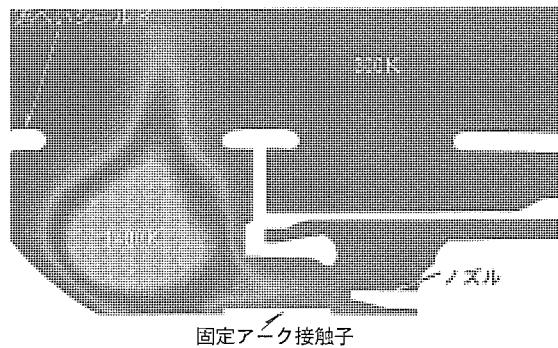


図4. 熱ガス流解析の一例
(50kA, アーク時間20ms, 遮断後30ms)

表3. 抵抗接点の主な遮断責務

	遮断電流 (kA)	過渡回復電圧	
		上昇率 (kV/μs)	波高値 (kV)
端子短絡故障遮断(BTF) 近距離線路故障診断(SLF)	1.0	3.0	1,200
脱調遮断	2.0	2.0	2,160
進み小電流遮断	条件1	1.0	1- $\cos \omega t$
	条件2	0.1	1- $\cos \omega t$
	条件3	0.6	0.34
			2,000

抵抗接点の遮断責務は、表3⁽³⁾に示すように、遮断電流は2kAと主接点よりもかなり小さいが、過渡回復電圧は上昇率が3kV/μs、波高値が2,515kVと主接点と同様に大きな値であり、特に絶縁回復特性に優れた抵抗接点が必要となる。このため、遮断速度は主接点と同等の高速度とすべく、300kV GCBクラスの小出力の油圧操作装置の採用と、72kV GCBクラスの小径パッファに永久磁石の磁界によるアークの回転駆動の効果を持たせた新しい遮断方式の開発により、その実現を図った。抵抗接点の構造を図5に示す。図6は、モデル遮断器で行ったパッファ及び永久磁石の有無による遮断試験結果である⁽⁴⁾。永久磁石の磁界により、アークを回転駆動して冷却効果を高めたことにより、熱的及び誘電的遮断性能の裕度が増加した。この新しい遮断方式の適用に当たり、図7に示すアークの磁気駆動シミュレーションを開発して三次元のアークの挙動解析を行い、現象の解明を行っている。

接触子は、主接点と同様にしゅう(摺)動接触子方式とし、投入時の抵抗挿入時間は、主接点と抵抗接点との接触子のワイピング差で確保した。

3.4 抵抗体ユニット

抵抗体には、所要責務のO(BTF遮断)-CO(脱調投入・遮断)時に約145MJのエネルギーが注入される。この注入エネルギーは、550kV GCBによる投入時の抵抗体への注入エネルギーの約15倍に相当し、このエネルギー吸収に必要な大容量の抵抗体の配置構成は1,000kV GCBの寸法を左右する主要因の一つである。

抵抗体ユニットは、中央に主接点に接続される主回路導体

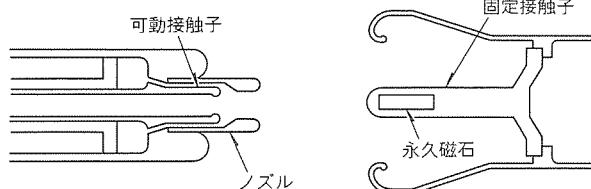


図5. 抵抗接点の構造

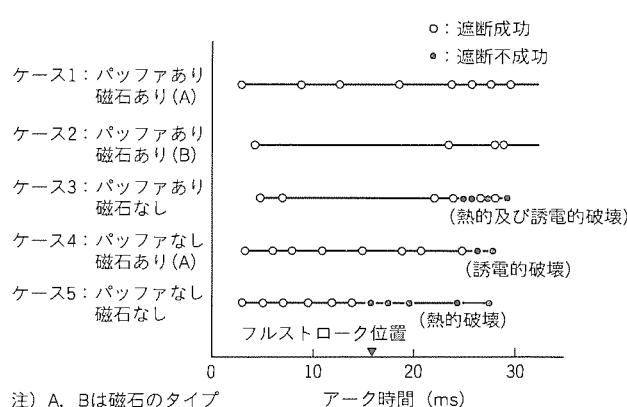


図6. 遮断試験結果

を配置し、この周囲に3柱の折返し構造とした直列抵抗体ブロックを各々線対称に8ブロック(8並列)配置した直並列接続の抵抗素子を構成し、抵抗体各柱及び抵抗体ブロック相互の絶縁裕度を合理的に確保しつつ、抵抗体ユニットの小型化を図った。抵抗体各柱の配置及び回路構成を図8に示す。

抵抗体ユニットを開発するに当たり、抵抗素子の直並列数の基礎データとなる抵抗素子の熱耐量・耐電圧性能の検証や、抵抗体ユニット単独での耐震試験を行い、実用信頼性を確保した⁽⁵⁾。

3.5 操作装置

主接点用操作装置は、550kV 1点切り GCBに適用した操作装置の約2倍の大出力の新形油圧操作装置(OM-4)を開発し、適用した⁽⁶⁾。図9に、OM-4形油圧駆動ユニットの外観を示す。また抵抗接点用には、既に300kV 1点切り GCBとして実績のある油圧操作装置を適用した。いずれの油圧操作装置も、油圧回路内の油圧の高低圧変動を開閉路動作の

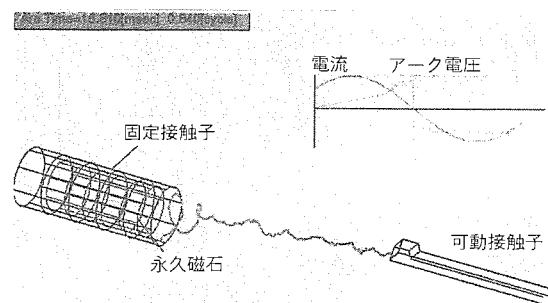


図7. アークの磁気駆動シミュレーション

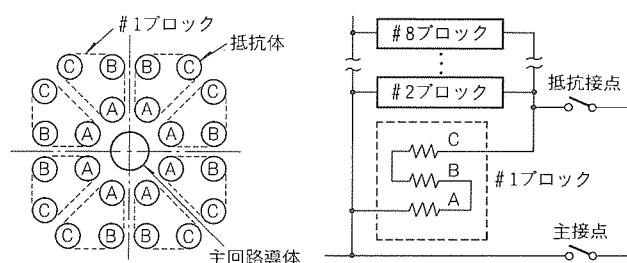


図8. 抵抗体各柱の配置及び回路構成

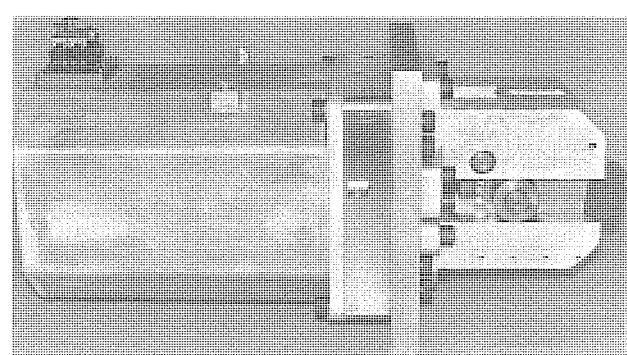


図9. OM-4形油圧駆動ユニット

瞬時のみに限定する常時高圧安定回路方式を採用している。

(1) 遅延制御油圧回路及び同期制御油圧回路

2台の油圧操作装置を連動駆動する油圧システムの動作信頼性を確保するため、開路時の遅延制御及び閉路時の同期制御とも、すべて油圧回路内で行う方式とした。開路時は主接点用油圧操作装置の油圧ピストンが制動開始点に達するとダッシュボット圧力を検出し、遅延制御弁を動作させることによって抵抗接点用油圧操作装置の動作を開始させる遅延駆動制御方式とした⁽⁷⁾。新たに開発した遅延制御油圧回路は、主接点用操作装置の高圧駆動部に構成した。図10に、開路動作に関係する油圧回路構成を示す。

(2) 油圧系統の構成

主接点及び抵抗接点の油圧駆動ユニット、アキュムレータユニット、油圧ポンプユニットの高圧回路系をすべて連通し、万一、油圧が低下した場合には、いずれかの接点のみが単独で異常動作することを防止した。また、油圧部品の故障時に備え、各ユニットが容易に単独交換できるように配置構成をした。図11に操作ハウジングを示す。

3.6 駆動連結機構

閉路時、主接点及び抵抗接点は独立した操作装置で駆動され、かつ開路時に比べて動作速度が遅いため、両接点の動作ばらつきに対しても投入時の抵抗挿入時間が確実に確保され

るような配慮が必要である。このため、主接点用油圧操作装置で抵抗接点用油圧操作装置を後押しする閉路インタロック機構を設け、各々の閉路速度のばらつきに対する投入時の抵抗挿入時間のばらつきを極小化した⁽⁸⁾。この機構は、気中部の主接点レバーに設けたインタロックアームが抵抗接点レバーに設けたローラを閉路時のみ機械的に押圧することで、主接点と抵抗接点が確実に同期して閉路するように構成されている。図12に閉路インタロックの構成と原理を示す。

閉路インタロックを含めた駆動連結機構の設計に当たっては、I-DEAS Model Solution 及び動解析プログラム ADAMS を用いて、開閉路動作時の各部の応力、変位などを推定し、部品の詳細寸法を決定した。図13に解析モデルの一例を示す。

また、操作装置及び駆動連結系の機械的検証を効率的に行うために、1,000 kV GCB のすべての可動部を含んだ実負荷モデル装置を製作して、開閉試験などに供試した。

4. 性能検証

1,000 kV GCB は、各種検証試験を行って、基本性能及び実用性能を十分に備えていることを確認した。ここでは、抵抗遮断方式 GCB として特有の検証試験を中心に述べる。

4.1 開閉性能

(1) 抵抗接点遅延時間の操作圧力による影響

図14に、操作圧力を変化させた場合の開路時の抵抗接点遅延時間の変化を示す。開路鎖錠圧力の 25.5 MPa から最高圧力の 33.5 MPa の範囲で 31 ~ 35 ms であり、かつ、いずれの圧力においてもばらつきは 0.5 ms 以内と安定していた。抵抗接点遅延時間 T_D を①主接点開極から遅延制御信号発生までの時間 T_{D1} 、②遅延制御信号発生から抵抗接点の動作開始までの時間 T_{D2} 、③抵抗接点の動作開始から開極までの時間 T_{D3} 、に分解して評価した結果、遅延信号伝達に関係する T_{D2} は操作圧力に依存せずほぼ一定であり、油圧による遅延制御方式が操作圧力の変化に対して安定していることが分かる。

(2) 高低温特性

周囲温度変化に対する動作信頼性を確認するため、大型環境試験室において、-30°C から 60°C までの温度条件下で開閉試験を実施した。図15は開路特性の試験結果であり、抵

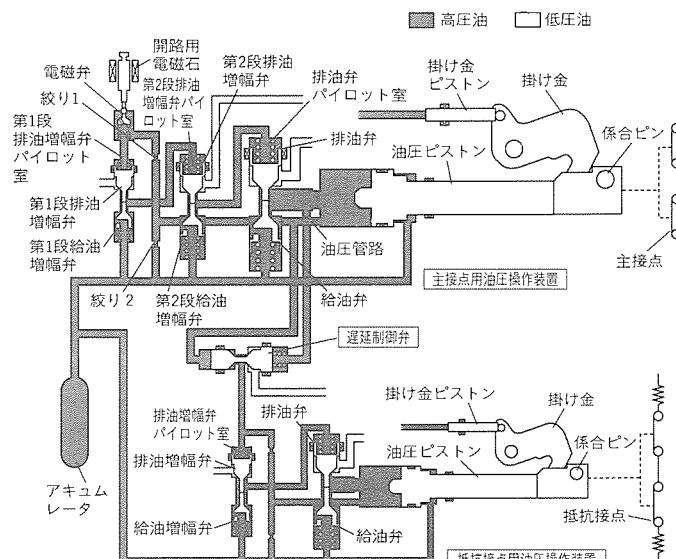


図10. 油圧操作装置の油圧回路構成

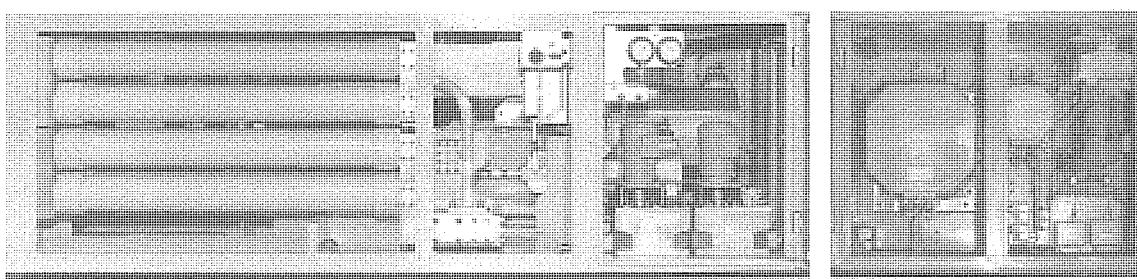


図11. 操作ハウジング

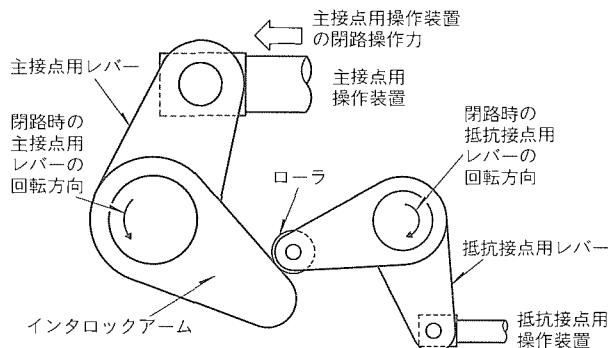


図12. 閉路インタロックの構成と原理

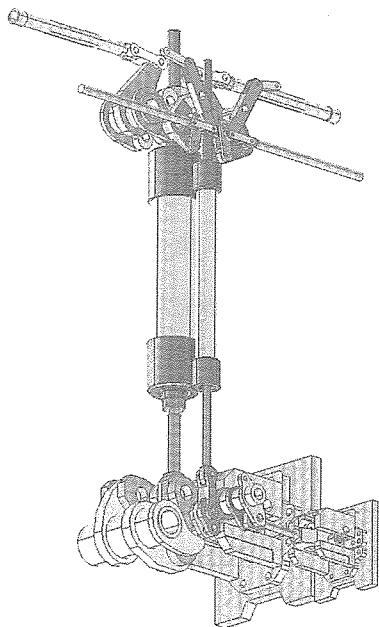


図13. 駆動連結系の解析モデル

抗接点遅延時間は32～33msと十分安定しており、油圧による遅延制御方式が温度による作動油の粘性変化の影響を受けにくいことが確認できた。

(3) 不具合モード想定開閉試験

主接点及び抵抗接点用の2台の油圧操作装置を各々独立に操作することに伴う操作系に想定される不具合の中から、特に閉路インタロックが作用するモードを抽出し、表4の条件で開閉試験を実施した。いずれの不具合モードに対しても、想定どおり正動作又は正不動作となり、良好な結果を得た。

図16は試験ケース3のオシログラムの一例であり、抵抗接点用油圧操作装置の油圧供給流路を縮小し、抵抗接点の閉路速度を正常時の50%にした条件で、閉路インタロック有無での閉路特性を示したものである。閉路インタロックがない場合には全く抵抗挿入時間がなくなってしまうが、閉路インタロックがあれば正常時の抵抗挿入時間である10msをほぼ満足しており、閉路インタロックの効果が確認できた。また、閉路インタロック部の発生応力から、想定した不具合時においても部品の破損や変形が生じないことが確認された。

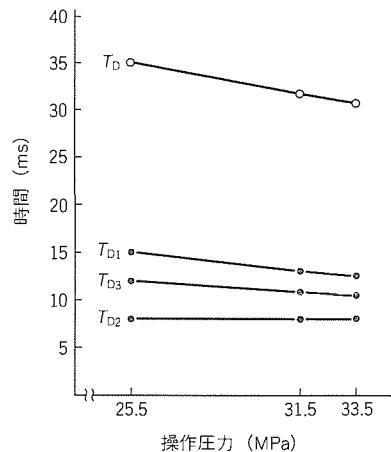


図14. 操作圧力による抵抗接点遅延時間の変化

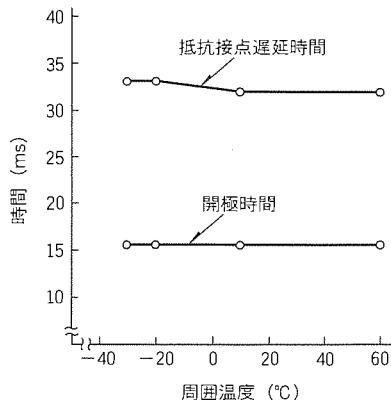


図15. 周囲温度による開路特性の変化

4.2 遮断性能

抵抗遮断方式1,000kV GCBの遮断試験は、試験設備の制約上、抵抗遮断時の過程を幾つかの期間又は着目する検証項目に分割し、複数回の試験によって一連の遮断過程を検証するマルチパート試験で行う必要がある。マルチパート試験による遮断試験を行う上で、遮断時の現象や構造の特長による以下の点を考慮して、遮断試験項目を決定した。

- 主接点遮断時の熱ガスが、抵抗接点の遮断性能に及ぼす影響
- 主接点遮断時のパッファの操作反力が、抵抗接点の操作特性に及ぼす影響
- 主接点遮断直後のTRV・回復電圧が、主接点と投入状態の抵抗接点間、又は主接点と抵抗接点アーケ間の絶縁性能に及ぼす影響
- 主接点及び抵抗接点遮断時の熱ガスが、抵抗体沿面の絶縁性能に及ぼす影響
- 抵抗体へのエネルギー注入による発熱が、抵抗体ユニットの絶縁性能に及ぼす影響

(1) BTF遮断

主接点のBTF4号及び5号に対しては、TRV波高値領域までは抵抗体を正規に実装した条件で試験を行い、この試験では必要な電圧が印加されない回復電圧領域は抵抗体を回

表4. 不具合モード想定開閉試験の内容及び結果

試験 ケース	動作 責務	想定した不具合モード		試験結果	
		事象	要因	動作	閉路インタロック部のひずみ(安全率)
正常時	閉路	—	—	(正動作)	1 pu (25.4)
1	閉路	抵抗接点用油圧操作装置の動作不能	油圧ピストンの摺動不能	正不動作(閉路)	16.2 pu (1.6)
2	閉路	抵抗接点用油圧操作装置の動作不能	油圧力の伝達不能	正動作(閉路)	15.4 pu (1.7)
3	閉路	抵抗接点用油圧操作装置の動作遅延	油圧ピストンの摺動摩擦増大	正動作(閉路)	6.3 pu (4.0)
4	開路	主接点用油圧操作装置の開路位置保持不能	掛け金・係合ピンの折損	正動作(閉路)	14.1 pu (1.8)

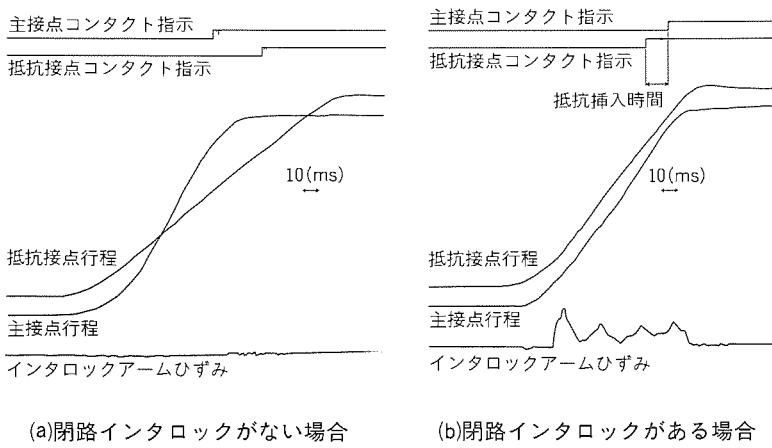


図16. 抵抗接点の閉路動作遅延を想定した試験オシログラム

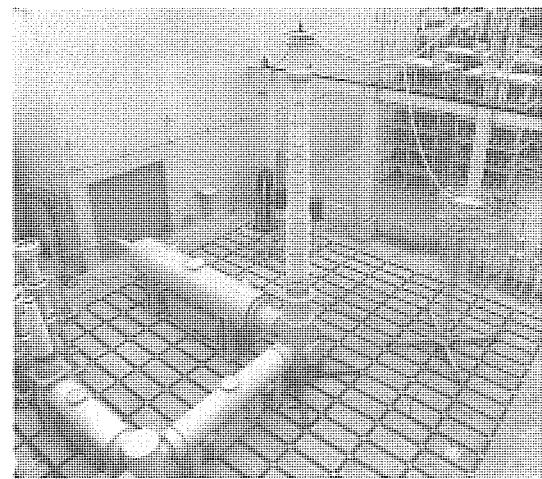


図18. 全点遮断試験状況

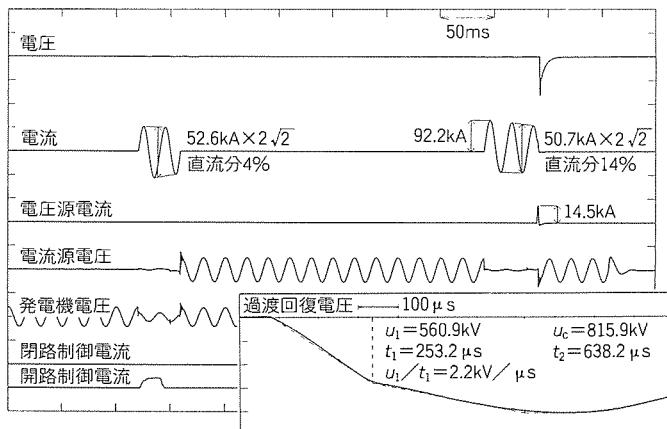


図17. 主接点のBTF遮断試験のオシログラム

路に挿入しない条件で試験を行った。各々の試験は、1遮断点を供試するユニット試験で実施した。図17は、抵抗体を実装した条件で、TRV 波高値までを検証した BTF 4号試験のオシログラムの一例である。抵抗接点に関しては、熱的及び誘電的検証の2パートによって試験を実施し、良好な結果を得た。また、対地絶縁性能検証を目的として、対地に最大の TRV が発生する主接点の BTF 4号及び 5号で全点遮断試験を行った(図18)。この試験では、1.5サイクルの長アーケ時間を持む11回の遮断を連続して実施し、多数回の遮断性能も併せて確認した。さらに、試験後に対地及び極間に規定の雷インパルス電圧及び商用周波電圧を印加し、多数回

遮断後の耐電圧性能も十分であることを確認した。

(2) 進み小電流遮断

主接点(条件1, 2)及び抵抗接点(条件1, 2, 3)に対して、両端子に極逆性の電圧を印加し、30度ごとの位相制御で試験を実施した。いずれの試験も無再点弧であり、特に高い無負荷絶縁回復特性が要求される抵抗接点の条件3も良好であった。図19に、抵抗接点の進み小電流遮断試験のオシログラムの一例を示す。

4.3 その他の性能検証

(1) 絶縁性能

商用周波耐電圧、雷インパルス耐電圧、開閉インパルス耐電圧試験を実施し、いずれも規定の耐電圧責務を満足した。また、雷インパルスによるフラッシュオーバ試験の結果、鎖錠ガス圧0.5 MPaにおける50%フラッシュオーバ電圧は負極性で2,250 kV × 1.67であり、十分な絶縁裕度があることを確認した。

(2) 通電性能

GISとの組合せ状態で8,000 A通電試験を実施し、いずれの部位も規定温度上昇限度内であった。過負荷10,000 A通電に対しても1.3時間通電可能であった。また、50 kA 2秒間の通電を行う短時間耐電流試験を主回路のみの通電及びタンク帰路通電の2ケースで実施し、接触部の発弧・変色など

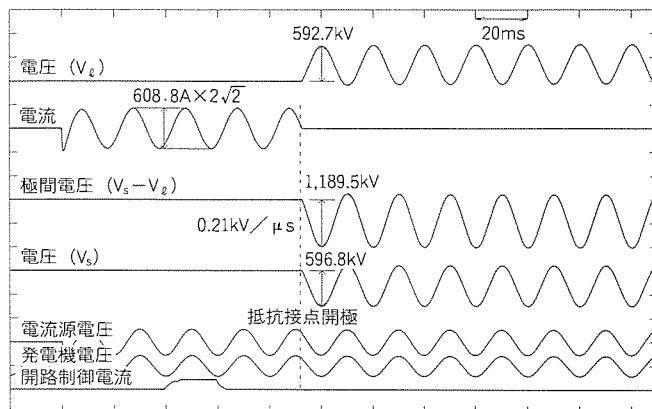


図19. 抵抗接点の進み小電流遮断試験のオシログラム
(条件3, アーク時間0.04サイクル)

の異常もなく良好であった。

(3) 耐震・輸送性能

耐震性能については、遮断器単体では0.3G共振正弦3波、宮城県沖実地震波及びエルセントロ実地震波での加振試験を行い、すべてのケースで降伏応力に対する安全率2以上があることを確認した。共振周波数は、タンク軸方向で13.9 Hz、タンク軸直角方向で7.9 Hzであった。図20に試験状況を示す。

輸送性能については、遮断器両端にCTタンクを取り付けた実輸送形態で、まくら木を配置して悪路を模擬した走行及び時速40kmでの走行状態からの急停車を実施し、加速度管理基準の3.5Gがタンク頂部で発生する条件で各部の引張強さに対する安全率が4以上あることを確認した。

5. む す び

抵抗遮断方式を採用した1,000 kV GCBの構造の特長や検証試験結果について述べた。様々な新しい構造や技術開発の集大成として実現した1,000 kV GCBは、平成6年度に新樺名変電所構内のUHV機器試験場に据え付け、今年度から長期課題試験を始めとする実証試験に供試する予定である。

参考文献

- (1) 山形芳文, 寺澤禎則, 吉積敏昭, 日高幹雄, 平野良樹, 亀井健次: 1,000 kV GIS用ガス遮断器の開発, 平成6年電気学会全国大会, No. 1454, 11-56~57 (1994)

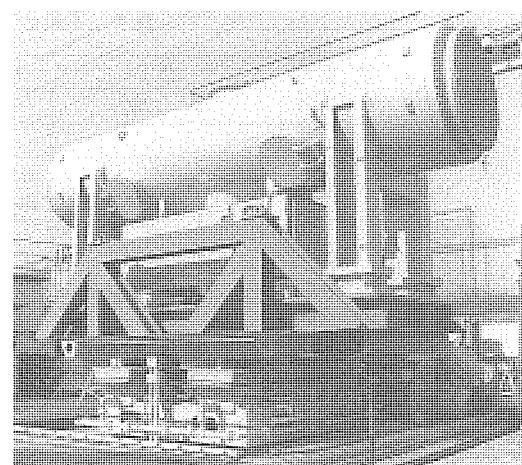


図20. 耐震試験状況

- (2) 大沼昭栄, 吉積敏昭, 杉山 勉, 外嶌則近, 中村 等: 550 kV 63 kA 1点切 GCB 消弧室の開発, 平成5年電気学会全国大会, No. 1456, 11-32~33 (1993)
- (3) 山形芳文, 寺澤禎則, 中田安彦: 1,000 kV GCBの遮断試験仕様について, 平成6年電気学会電力・エネルギー部門大会, No. 616, 814~815 (1994)
- (4) 浜野未信, 堀之内克彦, 笹尾博之, 香山治彦, 日高幹雄, 吉積敏昭: 1,000 kV GCB用抵抗接点の熱的遮断性能, 平成5年電気学会電力・エネルギー部門大会, No. 561, 906~907 (1993)
- (5) 香山治彦, 平野良樹, 日高幹雄, 安東信義, 佐藤辰夫, 吉積敏昭: 1,000 kV ガス遮断器の抵抗体ユニットの開発, 平成6年電気学会全国大会, No. 1457, 11-60 (1994)
- (6) 平野良樹, 山下 透, 久世裕子, 日高幹雄, 杉山 勉, 吉積敏昭: 1,000 kV ガス遮断器用大出力油圧操作装置の開発, 平成5年電気学会電力・エネルギー部門大会, No. 655, 1091~1092 (1993)
- (7) 平野良樹, 山下 透, 中嶋敦哉, 日高幹雄, 吉積敏昭: 抵抗遮断方式ガス遮断器の抵抗接点遅延制御油圧回路の開発(第2報), 平成5年電気学会電力・エネルギー部門大会, No. 553, 891~892 (1993)
- (8) 田中晃司, 中嶋敦哉, 平野良樹, 日高幹雄, 吉積敏昭: 1,000 kV ガス遮断器の操作装置の開発, 平成6年電気学会電力・エネルギー部門大会, No. 569, 720~721 (1994)

1,000 kVガス絶縁開閉装置

山形芳文* 高塚桂三**
小林隆幸* 山本 宏**
寺澤禎則* 笹森健次**

1. まえがき

1,000 kV 送電は21世紀初頭の運用開始を目指して開発が進められており、これに先立ち、平成7年度から東京電力(株)新棟名変電所構内で現地実証試験を行う計画である。1,000 kV 変電所には、ガス絶縁開閉装置(GIS)を用いて変電所の縮小化、充電部の隠ぺい(蔽)化を図ることとしている。

三菱電機(株)では、平成5年度から1,000 kV GIS 0号器の製作・試験を行い、平成6年度から0号器の検証試験結果を反映しつつ実証器の設計・製作を実施した。引き続き工場試験を行い、所要性能を確認後、現地据付けを完了した。

以下に、1,000 kV GIS の開発課題、機器開発の考え方、及び各機器の設計構造、検証結果等を述べる。

2. 1,000 kV変電機器に要求される 基本性能と技術課題

2.1 絶縁仕様の低減

(1) 雷インパルス耐電圧の低減

GISの絶縁設計を決定する試験電圧は通常雷インパルス耐電圧(LIWV)であるので、保護特性を改善した高性能避雷器を開発・適用することにより、運転電圧は500 kVに比べて2倍であるが雷インパルス耐電圧レベルは約1.5倍となり、機器の小型化が可能となった。一方、LIWVの低減により、従来の500 kV以下の系統では支配的ではなかった断路器サージが無視できなくなり、理論上最大値3.0 pu(約2,700 kV)が発生した場合、LIWVを上回るため断路器サージの抑制が必要となる。

また、LIWVと運転電圧レベルが従来の500 kV以下の系統よりも接近するため、運転電圧ストレスが上昇する傾向にあり、絶縁物内部ストレス及びタンク底面電界等の上昇に対する絶縁信頼度確保が一層重要となる。

(2) 開閉サージの抑制

送電線の気中絶縁設計は雷インパルスよりも開閉インパルスが支配的となるため、遮断器開閉時の開閉サージを抑制手段により地絡サージレベル(1.6 pu程度)まで低減することによって送電鉄塔のミニマム化が可能となる。このため、遮断器は抵抗投入・抵抗遮断方式とし、開閉サージを1.7 pu以下に抑制した。

2.2 統保護の合理化・高信頼度化

(1) 高速再閉路方式の適用

送電線の地絡事故時、系統安定度確保のために高速多相再閉路(1秒以内)が必要となる。1,000 kV 系統では他の回線や健全相からの誘導が大きいので、1秒以内に事故点の二次アーケが消滅することが不可能となる。

このため、遮断器が再閉路動作を行う間に接地投入、開放を行って、二次アーケを確実に消弧する高速接地開閉器(HSGS)を開発した。

(2) 空心変流器の適用

1,000 kV 系統では事故電流の直流分時定数が500 kV以下の系統よりも増大するため、従来からの鉄心 CT では磁気飽和が起きる。そこで、原理的に磁気飽和のない空心 CT による母線保護方式を採用した。

(3) 光変成器の適用

光 LAN を導入した全デジタル保護・制御システムの構築を考慮し、計器用変成器には従来の巻線形計器用変成器と比較して小型、経済的であり、リレーとのインターフェースの簡素化ができる光センサを用いた光 PD を適用した。

3. 1,000 kV GIS機器開発の考え方と設計構造

3.1 設計の考え方

1,000 kV GIS の開発・製品化に際しては、従来から多数の運転実績がある 550 kV GIS の設計思想を踏襲して信頼度を確保することを基本とする。

しかしながら 1,000 kV GIS では、前述のとおり 1,000 kV 系統特有の性能が要求されること、また、機器 LIWV と運転電圧との比が従来よりも接近するため商用周波領域での絶縁設計がより重要になること、及び機器大型化に伴う機械強度上や品質管理上の課題を持っている。これらの課題に対し一層の信頼度向上を図るとともに、縮小化、経済性との協調を考えた機器開発の推進を行ってきた。

(1) 縮小化、経済性向上

表1に示すとおり、定格ガス圧、最低保証ガス圧を採用した。遮断器及び HSGS は、500 kV 1点切りガス遮断器(GC

表1. ガス圧比較

		単位: MPa	
		現行500kV器	1,000kV器
CB	定格	0.5	0.6
	最低保証	0.4	0.5
HSGS	定格	0.4	0.4
	最低保証	0.3	0.35
上記以外			

B) と同一の定格ガス圧 0.6 MPa とした。その他は、定格ガス圧は現行 500 kV 器と同一のガス圧 (0.4 MPa) とするものの、最低保証ガス圧は 0.3 MPa から 0.35 MPa に引き上げることで設計電界の格上げを行い、機器の小型化を図った。

(2) 信頼性向上

運転ストレスの上昇に伴い、金属異物の影響が顕著になる傾向があるため、タンク内面に誘電体コーティングを施して金属異物の挙動を抑制して影響をミニマム化するとともに、タンク底面電界の格上げを行い、タンク径の小型化を図った。

さらに、水平スペーサを全く配置しない構成とし、絶縁信頼度の向上を図った。また、エポキシ絶縁物内部の電界も上

昇するので、モデル絶縁物による長期絶縁信頼性検証を行い、設計電界の格上げを行った。

3.2 GIS構成機器の設計構造

3.2.1 GISの仕様及び全体構成

1,000 kV GIS の基本仕様を表 2 に示す。

1,000 kV 実証試験用 GIS (送電線回線) の内部構造を図 1 に示す。遮断器、断路器 (母線用、線路用)、HSGS、接地開閉器、避雷器、光 PD、母線、ブッシング等で構成されている。

3.2.2 遮断器

(1) 1,000 kV 2点切り化

表 2. 1,000 kV GIS の基本仕様

機種名	項目	内 容	
GIS共通	定格電圧 (kV)	1,100	
	定格電流 (A)	8,000 (BANK回線以外)	2,000 (BANK回線)
	定格短時間耐電流 (kA)	50kA, 2秒	
	雷インパルス耐電圧 (kV)	2,250	
	長時間交流耐電圧 (kV)	1.5E×30分 - $\sqrt{3}E$ ×1分 - 1.5E×30分 ($E=1,100/\sqrt{3}$ kV)	
	定格ガス圧 (MPa, 20°C)	GCB, HSGS 0.6	
	その他	0.4	
遮断器 (CB)	定格遮断電流 (kA)	50	
	動作責務	標準O - θ - CO - 1分 - CO ($\theta=1$ 秒)	
	操作方式	油圧操作	
	遮断点数	2点	
断路器 (DS)	遮断及び投入方式	抵抗遮断、抵抗投入 (700Ω)	
	サージ抑制方式	抵抗挿入方式 (500Ω)	
	ループ電流開閉責務	8,000A	
接地開閉器 (ES)	操作方式	電動ばね	
	誘導電流開閉責務	50kV, 40A (静電誘導) 70kV, 1,000A (電磁誘導)	
高速接地開閉器 (HSGS)	操作方式	電動ばね	
	誘導電流遮断	1,200A (静電誘導) 7,000A (電磁誘導)	
	動作責務	C - θ - O ($\theta=0.5$ 秒)	
母線・GIB	操作方式	油圧操作	
	定格電流 (A)	8,000 (BANK回線以外)	2,000 (BANK回線以外)
	定格電圧 (kV)	826	
避雷器 (LA)	制御電圧 (kV)	1,620 (20kA)	
	交流過電圧耐量 (MJ)	55	
変流器 (CT)	形式	巻線形	空心形
	確度階級	1T級	1.0%
計器用変圧器	形式	光PD	
	確度階級	1T級	
ブッシング	形式	ガスブッシング	
	汚損耐電圧 (kV)	762	

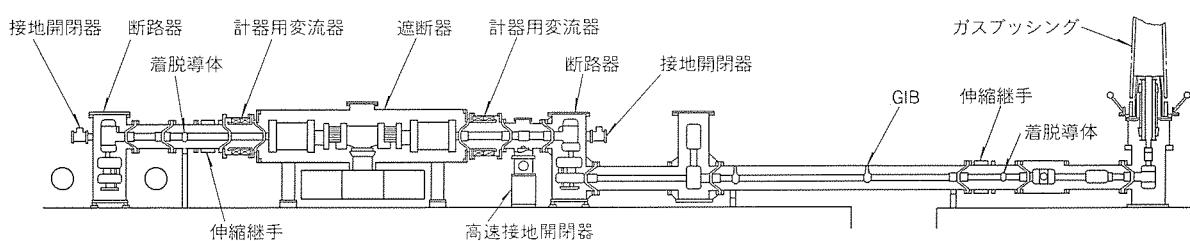


図 1. 1,000 kV GIS の内部構造

主遮断部には、パッファシリンドラ径及びストロークの最適化並びにノズル形状の改良で小型・高性能化を実現した550kV 1点切りGCB用消弧室を2台直列に配置し、遮断性能を確保した。

(2) 抵抗遮断・抵抗投入方式の採用

従来500kV GCBで採用している抵抗投入方式に加え、遮断サージ抑制のために抵抗遮断方式を採用した。抵抗体(700Ω)は550kV GCB用と同一品を適用し、8並列配置としてエネルギー責務を確保した。

主接点及び抵抗接点は、それぞれ専用の油圧操作装置で駆動する。また、抵抗接点の遅延制御は、遅延時間のばらつきの極小化を図るために、油圧信号で実施した。

3.2.3 断路器

断路器の内部構造を図2に示す。

(1) 基本構造

基本構造は500kV器と同様に可動側及び固定側を絶縁スペーサで支持して絶縁物の極小化を図るとともに、絶縁操作ロッドは回転駆動形として機器を低層化することによって正立一体輸送が可能となった。

(2) 抵抗付き断路器の採用

サージ抑制用抵抗体は、図3に示すように遮断器用抵抗体と同一材料のカーボン系セラミックとし、形状はスティック形とすることにより、品質の安定化と構造の簡素化を図った。また、抵抗体は、固定側電極の片側に集中配置し、固定側電極の小型化及びタンク径の小型化を図った。

サージ抑制用抵抗体の責務を表3に示す。エネルギーの責務は25kJと小さいが耐電圧責務は1,700kVと高く、しかも多数回印加となる。このため、特に電圧責務に着目したモデル試験を実施し、多数回印加(2,000回)によって破壊が起こらず、抵抗値の変化が無視でき得る設計電界を決定した。その結果、抵抗体の長さは約1m、並列本数は4並列とした。

極間の接触子部構造は、極間再点弧時に再点弧アークが確実に可動コンタクトと抵抗体シールド(電極)間で発生するように、可動コンタクトと抵抗体シールド近傍の電界分布の適正化を図った。

3.2.4 HSGS

HSGSの内部構造を図4に示す。

(1) 全体構造

HSGSの小型化を図るために、GCBに接続される水平方向の主回路導体部に固定接触子を設け、これに対向する可動部を垂直下部に配置する構造とした。操作装置は高速での投入・遮断動作を行うため油圧操作装置を使用し、据付けスペースの最小化を図るために、HSGS本体下部に設置した。

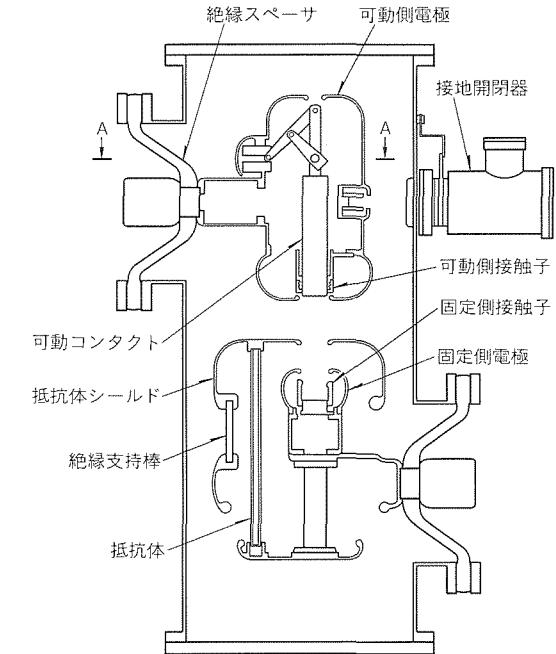
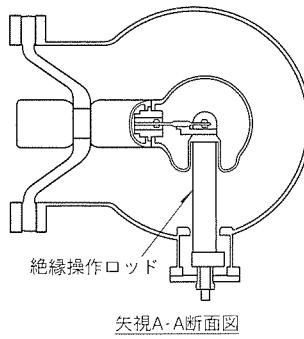


図2. 1,000kV断路器の内部構造

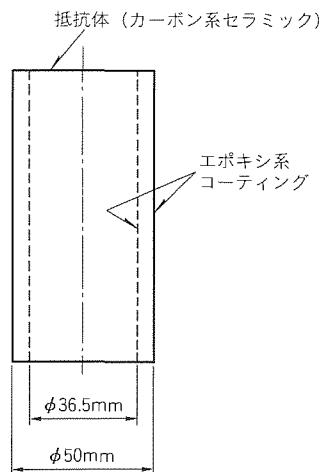


表3. 抵抗体の責務

	耐電圧責務	1,700kV
エネルギー責務	遮断時	10kJ
	投入時	15kJ
	開閉連続	25kJ

図3. 抵抗体の構造

(2) 零ミス電流遮断

HSGSは開路時に誘導電流を遮断するが、特殊な責務として他相で後追い故障が発生して事故電流が流れると、発生位相によっては遮断途中のHSGSの電流が最大80msもの間零点を通過しない零ミス状態となることがあり、この場合でも遮断可能な構造としておく必要がある。

パッファ形消弧室では通常開極途中においてパッファ圧が最大となり、開極終了後急激にパッファ圧が低下するので、零ミス電流による長アーク電流遮断のためには、開極終了後のパッファ残留容積(デッドボリューム)を増大する方法が有効である。

図5に示すように、零ミス電流を考慮しない場合に対してシリンダ径で2倍、デッドボリューム比で約9倍増大することでパッファ吹付け時間を80ms以上確保することが可能と

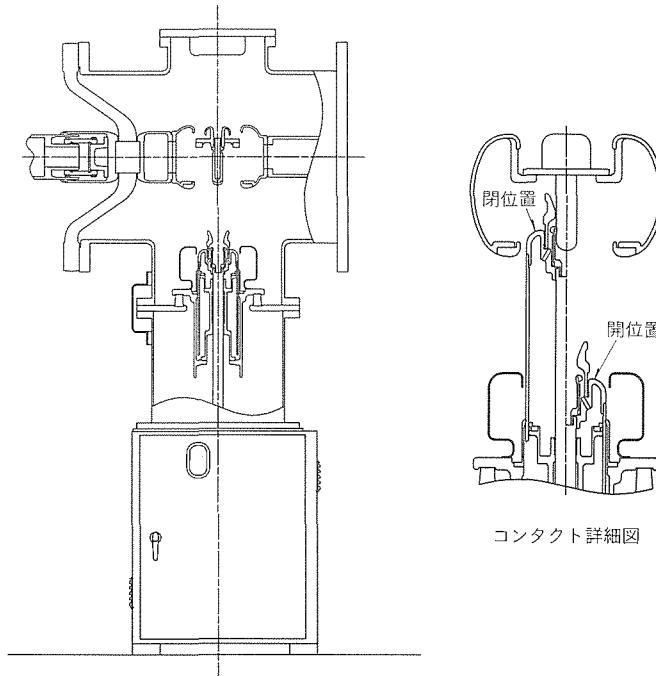


図4. HSGSの内部構造

なった。

(3) 接地系絶縁性能の強化

HSGS 開閉時、極間で再発弧等が発生すると、HSGS の接地導体部に高いサーチが発生する可能性がある。このため、HSGS 絶縁支持部の絶縁強化を図るとともに、絶縁引出し部とタンクとは放射状の接地板で短絡し、接地導体の電位の浮き上がりを抑制する構造を採用した。

上記設計の妥当性検証のため0号器を用い電磁誘導電流遮断時のTRV

相当(640 kV)の高電圧を印加した試験を行った結果、接地導体については印加電圧の40%(260 kV)、絶縁引出し部については5%(32 kV)程度に低減し、実用上問題ないことを確認した。

3.2.5 母線スペーサ

1,000 kV GISでは、前述のとおり、500 kV 器に比べて運転電圧に対するタンク底面電界及び絶縁物内部電界が上昇する傾向にあるため、金属異物の影響と絶縁物の長期信頼性が課題となる。

(1) 金属異物の影響のミニマム化

図6に示すように、タンク内面に誘導体コーティングを施すことによって金属異物の浮上高さが抑制されるのでタンク底面電界を従来500 kV 器(0.9 kV/mm)よりも高電界(1.2 kV/mm)とすることが可能となり、金属異物の影響を無力化しつつ、図7に示すように母線径の小型化(タンク径900 mm)が達成できる。なお、考慮すべきGIS内混入金属異物

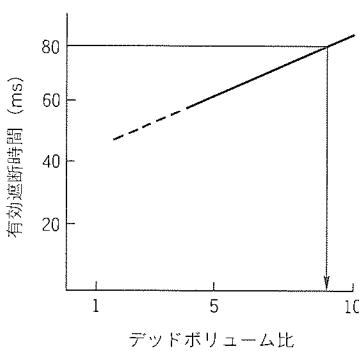


図5. デッドボリューム比と有効遮断時間

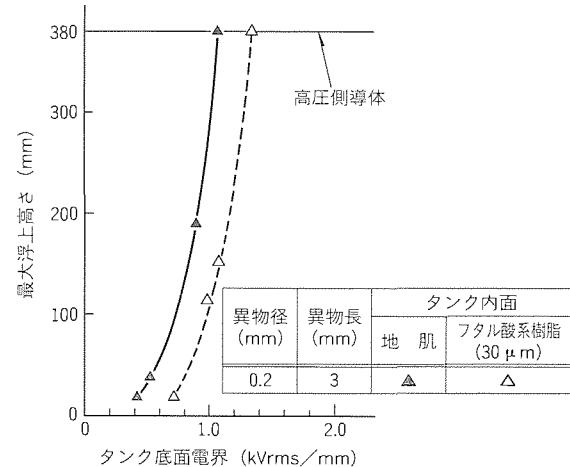


図6. タンク底面電界と異物浮上高さの関係

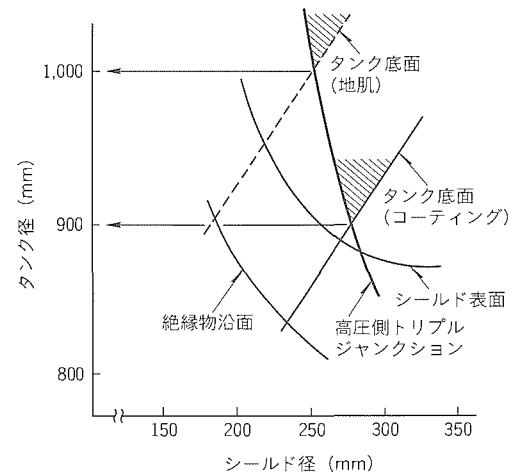


図7. 絶縁スペーサ部の適正寸法検討結果

としては、長さ3mm以下、太さ0.2mm以上とした。

(2) 絶縁物の長期信頼性

絶縁物内部電界が上昇することによって長期間使用時の絶縁劣化が課題となるので、モデル絶縁物を用いて長期間商用周波電圧課電後の残存絶縁特性を把握した。その結果、図8に示すように、内部電界12 kV/mm以下の長期間商用周波電圧印加条件下では絶縁劣化はほとんど無視できることが分かった。

この研究結果に基づくと現行設計基準をかなり引き上げることは可能と考えられるものの、スペーサの長期課電試験実績も踏まえ、1,000 kV スペーサの内部ストレスは現行比20%の格上げとした。

4. GIS機器の開発検証

4.1 基本検証試験

GISは、遮断器・断路器・避雷器などで構成した複合装

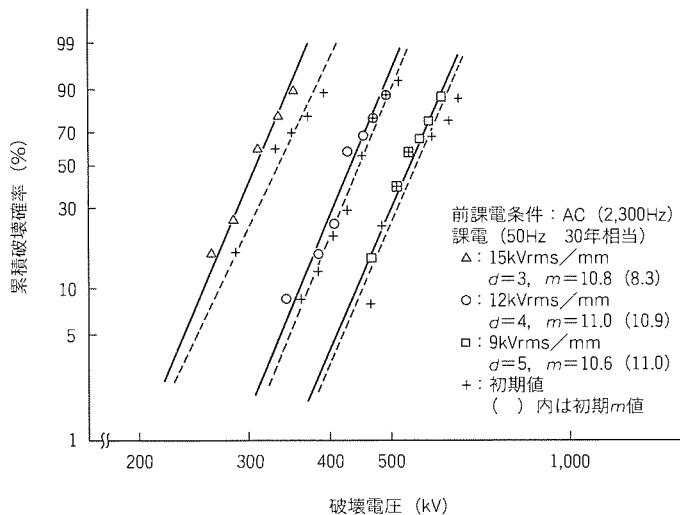


図8. AC課電後の雷インパルス残存絶縁特性

置であるので、開発に当たっては単体機器の試験及び組合せ試験を実施した。ここでは断路器・HSGS・母線・光PDに対して行った諸性能の確認のための基本検証試験について述べる。試験は、機器単体又は部分モデルを使用して行った。

4.1.1.1 断路器

開閉性能試験、絶縁性能試験、通電性能試験、遮断性能試験、抵抗体検証試験などの各種検証試験を実施し、いずれも良好な結果を得た。主要な試験項目について、その結果の概要を述べる。

(1) 絶縁性能検証試験

(a) フラッシュオーバ試験

最低保証ガス圧における最低フラッシュオーバ電圧($V_{50} - 3\sigma$)は、雷インパルス試験電圧2,250 kVに対して120%以上の十分な絶縁特性があることを確認した。

(b) 抵抗体サージ印加試験

断路器の可動側から抵抗接点にサージ電圧(1,700 kV, 35 kJ)を印加し、抵抗体部分の絶縁性能が十分確保されていること、及び抵抗体に抵抗値の変化などの異常がないことを確認した。

(2) 遮断性能検証試験

進み小電流遮断試験は、試験電圧 $1,100 \text{ kV}/\sqrt{3}$ 、試験電流0.5 Aで200回の開閉試験を実施し、再点弧アークが対地間に移行しないことを確認した。さらに、抵抗体も含めた検証を実施するため、実系統での断路器開閉時の発生過電圧 1.1 pu ($1 \text{ pu} = 1,100 \text{ kV}/\sqrt{3} \times \sqrt{2}$)、抵抗体両端の発生過電圧 $1,700 \text{ kV}$ の条件に合わせるためにEMTP解析を行って試験条件を設定し、O動作を400回実施した(試験回数はCO動作200回であるが、投入前の負荷側ブッシング部からの放電による電圧低下を考慮してO動作400回実施とした)。試験状況を図9、試験回路を図10に示す。

図11は進み小電流遮断過程を示す図で、再点弧は可動コンタクトの開路に伴って、ステップ①→②→③と移行す

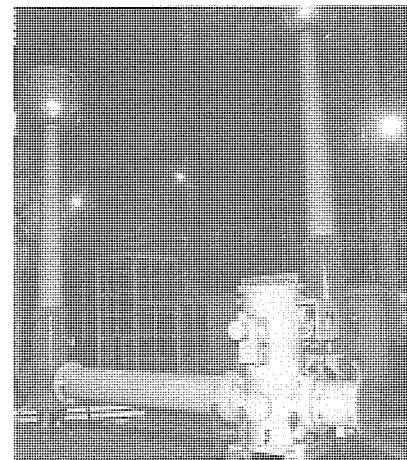


図9. 断路器の進み小電流遮断試験状況

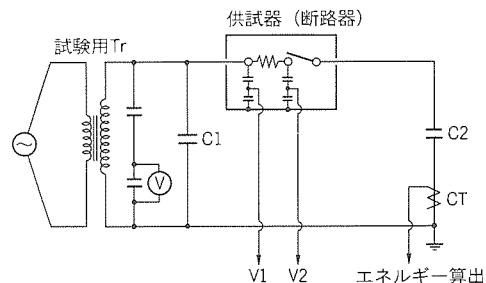


図10. 試験回路

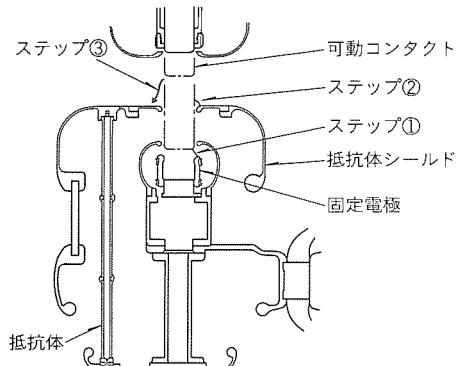


図11. 進み小電流遮断過程

る。試験結果、アーク時間は、図に示す抵抗体シールドから可動コンタクトが開離後、2.5サイクル以下であった。地絡等の異常はなく、遮断時に抵抗体シールドへの転流が確実になされ、抵抗値変化も-1%程度と小さく良好な結果が得られた。抵抗体処理エネルギーは最大14.5 kJであった。この値は、実系統4回線4パンク条件での進み小電流開閉時の抵抗体処理エネルギーをほぼ満足するものである⁽¹⁾。

このほか、遮断試験としてはループ電流遮断試験を実施したが、ここでは説明は省略する。

(3) 抵抗体検証試験

断路器へ抵抗体を正規に組み込み、可動コンタクトを可動コンタクト-抵抗体シールド間の距離が抵抗体の耐電圧責務

である1,700 kV近傍でせん(閃)絡する位置に固定した状態で、雷インパルス電圧500回の印加を行い、抵抗体の絶縁・耐熱性能の検証と、可動コンタクト-抵抗体シールド間以外に閃絡しないことを確認した。また、抵抗体部分モデルを用いて基本性能検証を行い、多数回については規定電界強度の1.1～1.3倍の電圧に対して2,000回まで破壊が起こらず、抵抗値変化も数%程度と十分な特性を持つことを確認した。

4.1.2 HSGS

開閉性能試験、絶縁性能試験、遮断性能試験などの各種試験を実施し、いずれも良好な結果を得た。ここでは、性能上のポイントである零ミス電流遮断試験の概要を述べる。

遮断試験状況を図12に、試験回路を図13に示す。また、表4に遮断試験条件を示す。

零ミス電流遮断性能検証のため、電磁誘導・静電誘導とともに80ms以上のアーカ時間で○×各2回の遮断試験を実施し

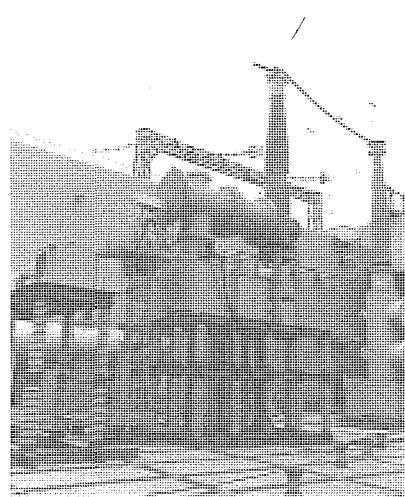
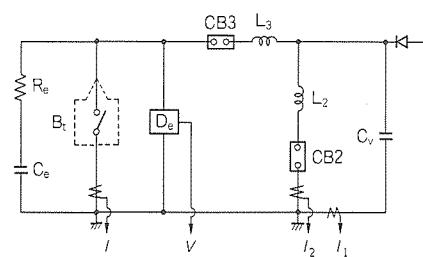


図12. HSGSの誘導電流遮断試験状況



C_g：電流源回路用コンデンサー、R_g、C_g：過渡回復電圧調整用
L₂、L₃：電流源回路用、B₁：供試HSGS、CB2、CB3：補助遮断器
D_g：電圧測定用分圧器、V：電圧、I、I₁、I₂：電流

図13. 零ミス電流遮断試験回路

表4. 遮断試験条件

遮断責務	操作圧力 (MPa)	ガス圧 (MPa)	遮断電流 (A)	T R V	
				波高値(kV)	上昇率(kV/μs)
電磁誘導電流	25.5	0.5	3,500	170	0.26
			7,826	65	0.46
静電誘導電流	25.5	0.5	3,500	570	—
			7,826	390	—

た。その代表オシログラムと、アーカ写真を図14に示す。図(a)からアーカ時間92msで遮断完了していることが分かる。また、開極後80msでのパップア圧は約0.3 MPa程度あり、十分な遮断性能を持っていることを確認している。アーカ電圧も比較的の安定しており、アーカは固定側シールド開口部内に納まっていることが確認された。また、試験後の内部点検においても、シールドにアーカ痕跡は認められなかった。このように零ミス電流遮断試験の結果、有効遮断時間80msが確保され、十分な遮断性能があることを確認した⁽²⁾。

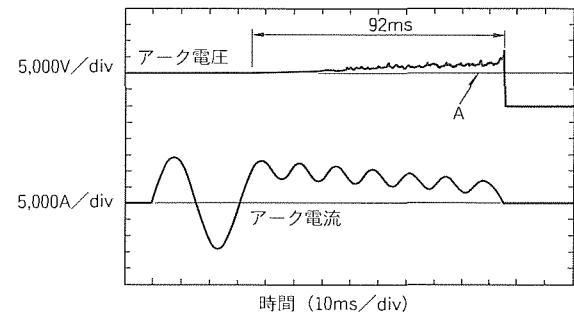
4.1.3 母線・絶縁スペーサ

電気的性能試験と機械的性能試験を実施し、良好な結果を得た。ここではGIS容器内へ金属異物が混入した場合を模擬し、電界緩和シールド部(図15)のタンク底面に金属異物(直径0.2mm、長さ3mmのアルミ線)を配置した状態でAC電圧を印加して実施した異物挙動試験及びフラッシュオーバ試験について述べる。

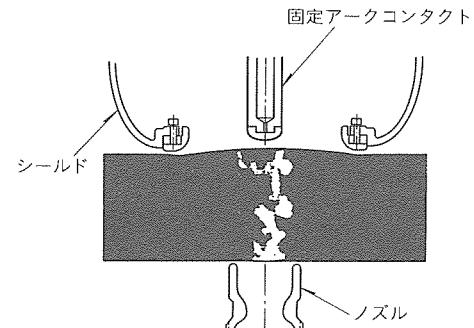
試験結果として、常規運転状態(タンク底面電界1.2kV/mm)で異物は最大220mm浮上し課電側導体に到達しないことを確認した。また、異物浮上高さ220mmにおける最低フラッシュオーバ電圧は、雷インパルス試験電圧2,250kVに対して120%以上あることを確認した。

4.1.4 光PD

光PDは温度によって誤差が変化するが、VQ制御装置の電圧入力として用いられることから、この変化が小さいことが要求される。これに対応するため、光センサには温度特性



(a) 代表オシログラム



(b) アーカ写真(上図Aの時点)

図14. 零ミス電流遮断試験結果

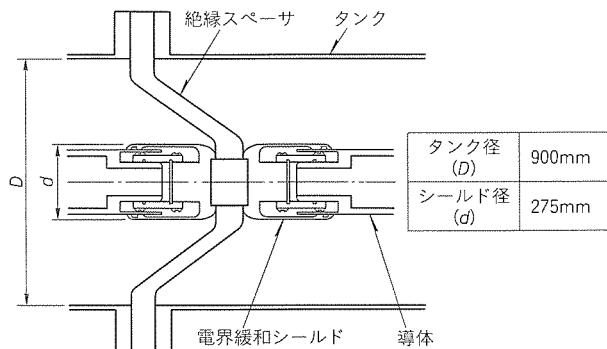


図15. 絶縁スペーサ部構造

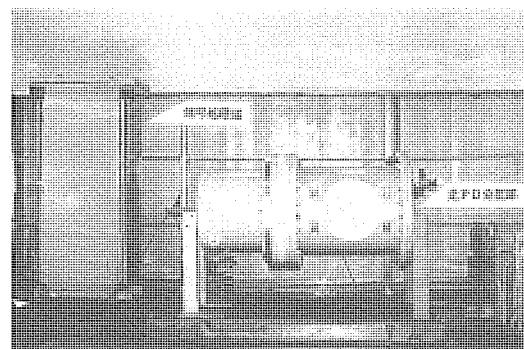


図16. 光PDの試験状況

の小さい $\text{Bi}_{12}\text{GeO}_{20}$ を用い、さらにその旋光角を $\pi/2$ となるように光路長を設定し、温度特性の補償を図った。また、GIS 管路部分の静電容量 C_1 は温度による静電容量変化の小さい同軸円筒構造とし、 C_2 コンデンサには温度係数の小さいマイカコンデンサを適用した。そして、光 PD 全体の温度特性試験を実施して、所要性能を確認した。

試験は分圧部、センサ収納箱及び信号処理盤を恒温槽に入れ、 $-30 \sim +60^\circ\text{C}$ に変化させ、定格一次電圧の 5% を印加したときの比誤差・位相角を測定した。試験状況を図 16 に、試験結果の一例を図 17、図 18 に示す。比誤差は、 $-20 \sim +50^\circ\text{C}$ において $\pm 0.5\%$ 以内、 $+20 \sim +50^\circ\text{C}$ において $\pm 0.2\%$ 以内で、仕様を満足することを確認した。また、位相角についても温度特性が ± 5 分以内で、非常に小さいことを確認した。

4.2 GIS 実証器の工場試験

上記機器単体などの基本検証試験の結果を反映し、現地実証器の設計・製作を実施し、工場試験を行って所要の性能を確認した。図 19 に工場試験外形図、図 20 に工場試験状況、表 5 に主要工場試験内容を示す。GIS 各構成機器の性能は前述の単体試験などで確認しており、工場試験では、現地実証器と同等の形態で精密受入試験として性能検証を実施した。

試験内容としては、開閉試験、耐電圧試験以外に、現地通電試験と同様に逆励磁 CT による通電試験及びクリーンハウス工法による現地据付け健全性の事前検証等を行った。

(1) 開閉試験

- (a) 遮断器は、定格油圧より、OC 動作後の再閉路ロック解除までの充油時間は仕様値(1分以内)を十分満足することを確認した。
- (b) HSGS は、定格油圧より、CO2 回操作ができるることを確認した。

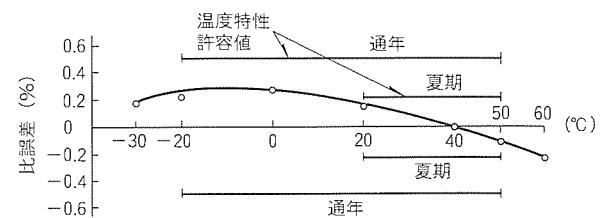


図17. 光PD比誤差の温度特性

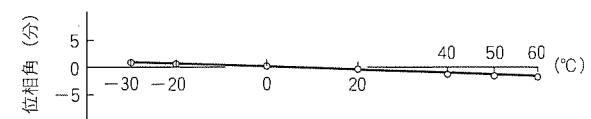


図18. 光PD位相角の温度特性

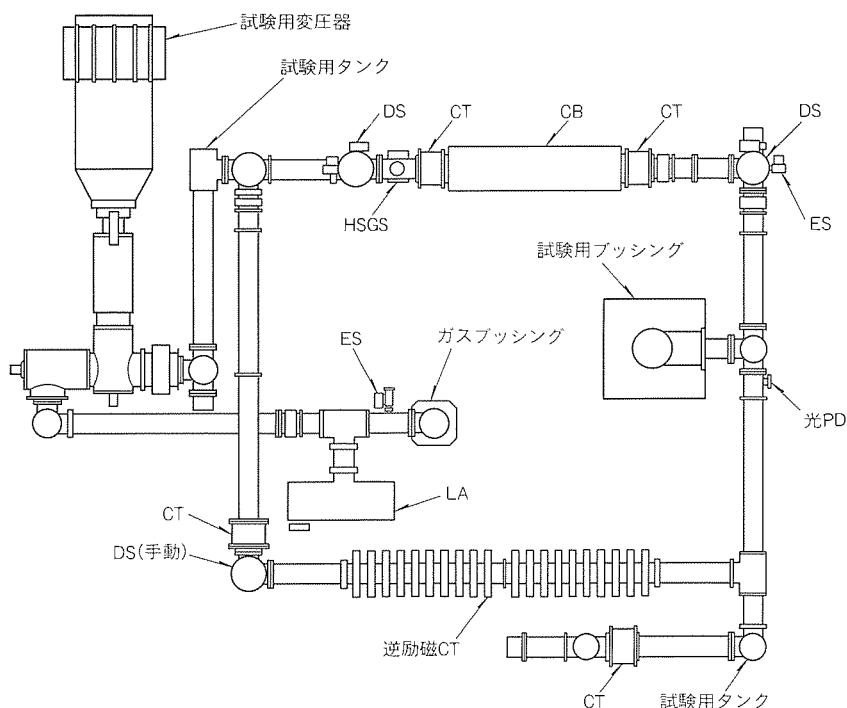


図19. 工場試験外形図

- (c) 送電線保護盤と組み合わせて強制操作(リレー接点メイク)を行い、遮断器と HSGS の動作協調に異常のないことを確認した。

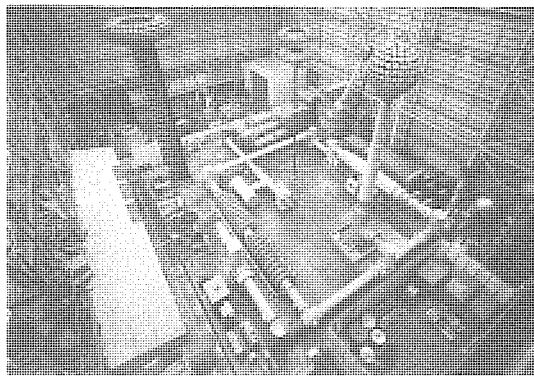


図20. 工場試験状況

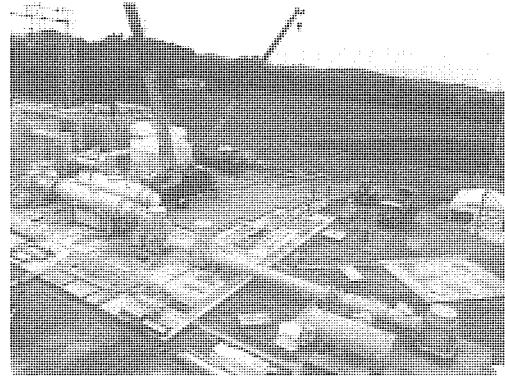


図21. 現地据付け状況

(2) 耐電圧試験

雷インパルス耐電圧試験、開閉インパルス耐電圧試験、商用周波耐電圧試験を実施し、問題のないことを確認した。部分放電試験についてはERA法によって測定し、BGN以下(10 PC)であることを確認した。また、部分放電センサ(内部電極型)の出力も測定し、GIS内部で部分放電が発生していないことを確認した。

(3) 通電試験

パワーCTの逆励磁によってGIS

ループ回路に定格電流8,000A及び過負荷電流10,000Aを通電し、赤外線カメラと熱電対で局部加熱がないことを確認した。

(4) 光PD比誤差、位相角試験

一次側に定格周波数の電圧を印加し、分圧器と光PDの出力電圧を比較して比誤差、位相角を測定した。一次電圧を2~110%まで変化させ、二次負担は、100%(1VA)と25%(0.25VA)の両者について測定した結果、いずれもJEC-1201に定める1T級を満足していることを確認した。

(5) 現地据付け、組立性の確認試験

遮断器とつなぎタンク間のベローズ接続、及び母線側遮断器とつなぎタンクの接続作業を行った。いずれもクリーンハウスを用い、前者についてはレッカーレス工法(ベローズのつ(吊)り具の作業性)の検証も行った。その結果、基本的な問題はなく、作業時間も当初の計画どおりであった。また、現地据付け時に反映すべき内容も把握できた。

5. 輸送・据付け

遮断器、断路器、HSGSなどの主要機器は輸送制限高さ(約3.5m)以下とし、ガス封入減圧のまま正立輸送が可能な設計とし、現地据付けの信頼性を向上した。

表5. 主要工場試験内容

試験項目	内容
開閉試験	各機器の開閉特性の測定及び開閉操作による発生異物の採取、分析
耐電圧試験	各試験電圧(雷インパルス、開閉インパルス、商用周波)に対し耐えることを確認。商用周波耐電圧試験時、部分放電電荷量を測定。また、光PD、空心CT二次出力を測定
通電試験	定格電流、過負荷電流通電時のタンク温度、シース電流及び空心CT、鉄心CT二次出力を測定
光PDの比誤差、位相角試験	一次回路に定格周波数の電圧を印加し、比誤差、位相角を測定
現地据付け、組立性の確認	クリーンハウス工法、着脱母線組立作業性の確認
機器監視センサ出力確認試験	各種センサ(部分放電センサ、ガス圧力センサ、漏れ電流センサ、動作工程、動作時間センサ、油圧センサ)出力の測定

図21に現地据付け状況を示す。現地据付け作業において、ユニット接続はクリーンハウス内で作業を行い、据付け作業信頼度を向上した。クリーンハウス内は空調器でクリーンエアを送風し、湿度80%以下、粉じん(塵)量20カウント(0.2mg/m³)以下を維持した。

6. むすび

1,000kV GISの技術課題、各構成機器の特長と設計構造、検証試験の一例と結果、輸送・現地据付けについて述べた。現在、現地据付けも完了し、課電通電試験前の各種試験を実施中である。今後、現地での検証試験を十分に行い、この結果を製品へ反映し、信頼性のより高い製品化を目指していく予定である。

参考文献

- 田中晃司、尾崎 寛、後藤明彦、松田道明、笹森健次：1,000kV断路器の開発(その3)，平成7年電気学会全国大会，No.1462 (1995)
- 寺澤禎則、宮田秀樹、松田道明、兵藤祐貴、笹森健次：1,000kV GIS用高速接地開閉器の開発(その2)，平成7年電気学会全国大会，No.1461 (1995)

1,000 kV保護・制御システム

松田高幸* 中川秀人***
 小林聰* 東信一***
 田井正司** 磯松信夫***

1. まえがき

将来の電力輸送網の骨格となる1,000 kV系統においては、送電線充電容量の増加や送電線太径化に伴って、事故時の過渡高調波次数の低下や過渡直流分の長時間継続、交流過電圧の発生など、様々な系統特性に対応した系統保護・制御に関する多くの課題が発生する。今回、こうした課題に対応した1,000 kV保護・制御システム実証器を東京電力(株)とメーカ3社が共同で開発し、東京電力(株)新棟名変電所において実

フィールドでの実用性能の検証を開始した。

また、この開発に当たっては、保護・制御機能の高度化に対応しつつ信頼性・運用保守性の向上を図るため、第二世代デジタルリレー技術を適用し、屋外分散形全デジタルシステムとして完成した。

以下に、1,000 kV保護・制御システム構成の概要、技術課題、第二世代デジタルリレーの特長、各保護・制御装置の開発成果を述べる。

2. 1,000 kV保護・制御システム構成の概要

屋外キューピクルの外観を図1に示す。この検証システムでは、キューピクル2架(幅2,990 mm/架)で構成している。システムの全体構成を図2に示す。各キューピクルには、1,000 kV送電線保護、母線保護、変圧器保護、交流過電圧保護、変圧器制御端末、光PD信号処理等の装置を実装している。

保護システムでは、母線保護においてCT入力、開閉器条件、CBトリップの機能を持つ各社のデータ端末装置と、リレー演算を行う各社のリレー端末装置を光LANで結合している。

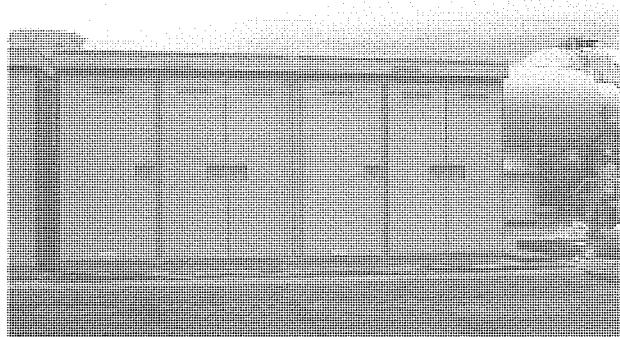
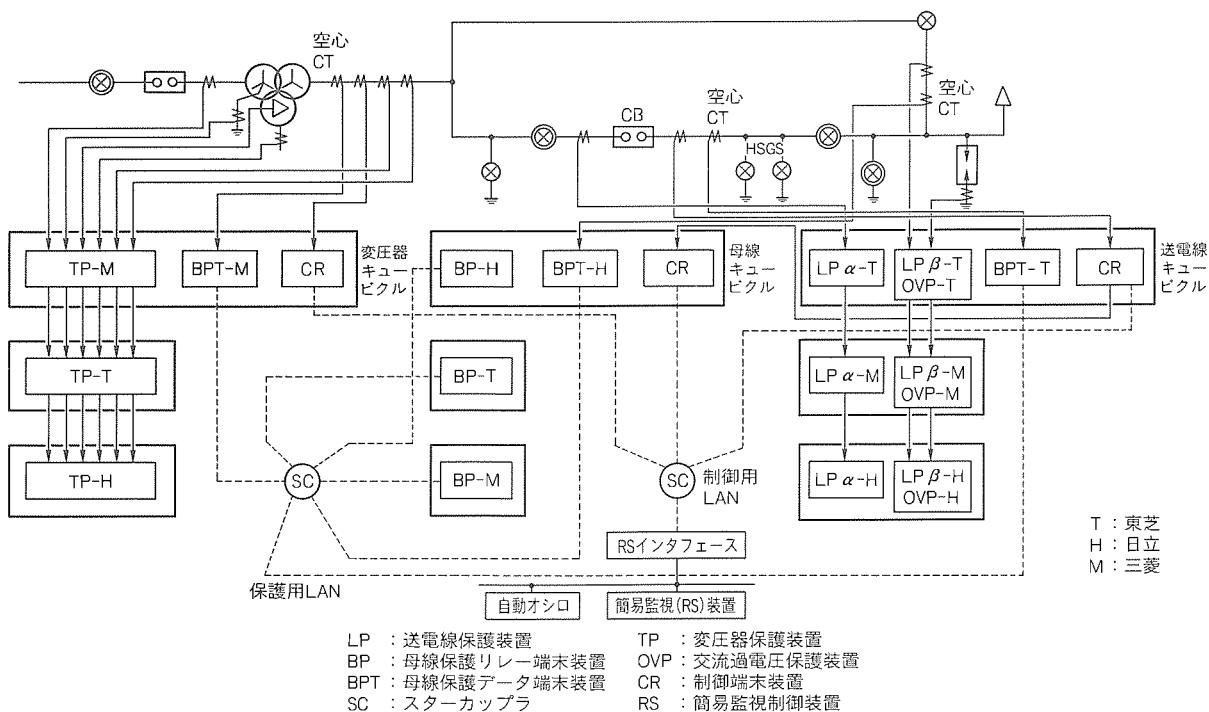


図1. 屋外キューピクルの外観



制御システムでは、各社の制御端末と簡易監視装置、自動オシロが光LANで結合され、機器制御操作、機器状態監視、計測、故障表示などを実行する。

一方、保護制御間では、リレー整定、切換制御、警報表示などを光PCM伝送によって行っている。

3. 1,000kV系統保護の技術課題

1,000 kV 系統保護に関する課題、これらに対応した各方式の開発課題を図3に示す。

(1) 送電線主保護

送電線不平衡充電電流が増加すると、その補償誤差の増大によって電流差動リレーの動作感度が低下する。これに対して、充電電流補償方式を改善して、事故検出感度を高く設定することを可能とする。また、送電線事故除去後の二次アーカ消弧時間の長時間化によって高速再閉路が困難となるが、高速接地開閉器の投入によって二次アーカを瞬時に強制消弧して1秒程度の高速再閉路を確保する方式とともに、多重事故や追い掛け事故に対しても極力再閉路可能な方式とする。

(2) 母線保護

事故時過渡直流分の長時間継続により、鉄心CT飽和に対する母線保護リレーの誤動作防止が困難となるため、原理的に磁気飽和のない空心CTを用いた方式を適用する。

(3) 変圧器保護

事故時過渡高調波次数の低下で電流差動リレーの動作遅延が発生するため、1,000 kV 変圧器特有の2タンク構造を活用して、励磁突入現象の影響を受けない高感度・高速のタンク間電流比較リレー方式を適用する。

(4) 系統後備保護

低次過渡高調波の影響を受けない直接インピダンス演算形距離リレー、常時充電電流で検出感度の低下のない逆相距離リレーを適用する。また、事故点に近い電気所で事故区間を弁別し、伝送系を使って後備保護の高速化制御を行う方式を開発する。

(5) 交流過電圧保護

1,000 kV 送電線1端子ルート遮断時の商用周波交流過電圧対策として、避雷器過電流と過電圧の組合せによって交流過電圧を検出し、過電圧の原因となっている1,000 kV 無負荷送電線を高速遮断させる。

4. 第二世代ディジタルリレーの適用

今回適用した第二世代ディジタルリレー“MULTIFLEX

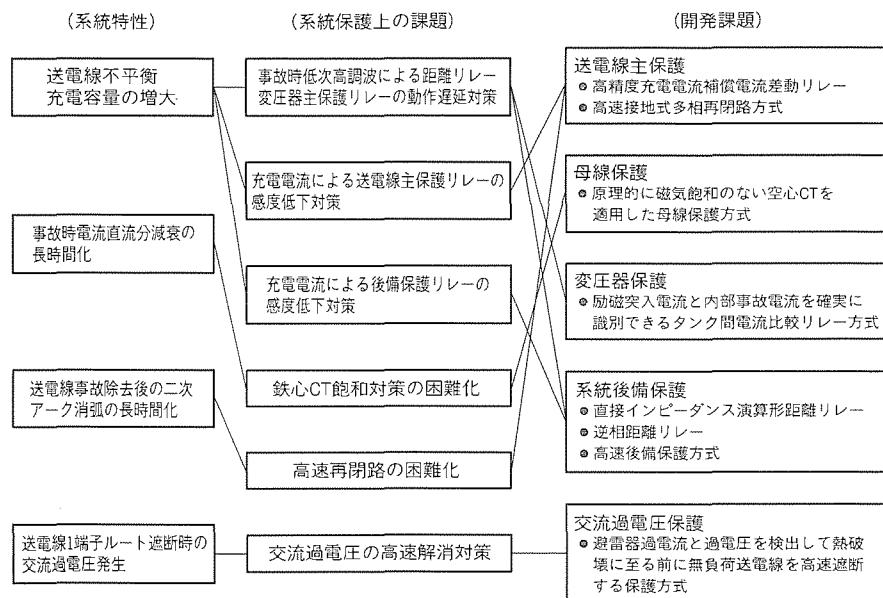


図3. 1,000kV系統保護の技術課題

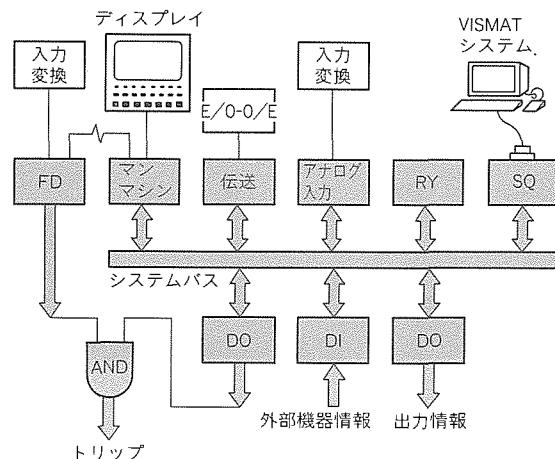


図4. 基本システム構成

X-EG”は、機能・性能・信頼性・保守運用性を高めたユーザフレンドリシステムとして、以下の特長を持っている。

- ①保護リレー機能の高度化のためのアナログ入力部の高精度化、演算処理能力の向上
- ②一層の信頼度向上のための自己診断機能の強化
- ③運用保守性向上のためヒューマンフレンドリ指向したマンマシンインターフェースの高機能化

(1) 基本システム構成

従来の32ビットディジタルリレーMULTIFLEX-32シリーズの演算性能を更に高度化し、拡張性に富む分散マルチプロセッサ方式による柔軟なシステム構成を実現した。図4に基本システム構成を示す。

(2) アナログ入力部の高精度化

アナログ入力部の基本構成を図5に示す。アナログフィルタは折返し誤差防止だけを目的としたLPF(低域通過フィルタ)として部品点数の低減を図った。

また、分解能16ビットのA/D変換器で4,800Hzサンプリングし、そのデータをデジタルフィルタ処理してリレー内部のノイズの影響を低減することにより、高精度を実現した。

(3) 自己診断機能の強化

従来のデジタルリレーの自動監視機能に加えて、故障部位の特定、一過性故障に対するCPUリスタート処理とリトライ点検、間欠故障に対する故障発生頻度監視機能などを装

備し、自己診断機能の一層の充実を図った。

マルチCPU構成のデジタルリレーでは、故障発生時の様相が複雑であり、一次要因を特定するために知識工学における推論手法をコンパクトに応用したマトリクス解析手法を開発し、カード交換単位での特定を可能とした。

異常内容として、推定不良部位と推奨処置方法を表示した例を図6に示す。

(4) マンマシンインターフェースの高度化

複雑化・高機能化していく保護リレーの運用性と保守性を大幅に向上させるため、ディスプレイを活用した新しいマンマシンインターフェースを適用した。これにより、デジタルリレーの豊富な情報を適切かつ分かりやすく表示することができ、会話形式の操作も可能となる。

1,000kV保護制御では、屋外分散形全ディジタルシステムとして構成されることを考慮し、ディスプレイ部を各装置には実装せず、可搬形として必要時のみ接続して使用する構成とした。

5. 1,000kV保護・制御システムの開発成果

5.1 送電線保護

送電線保護では、送電線充電電流の増加による感度低下対策としての充電電流補償方式の改善と、再閉路方式の高機能化を実現した。

(1) 1,000kV送電線保護リレーの構成

第二世代デジタルリレーの適用により、アナログ入力部を共用化して主保護と後備保

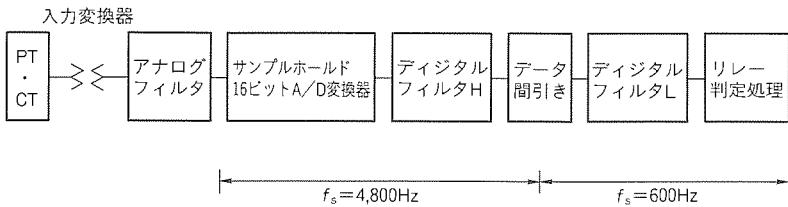


図5. アナログ入力部の基本構成

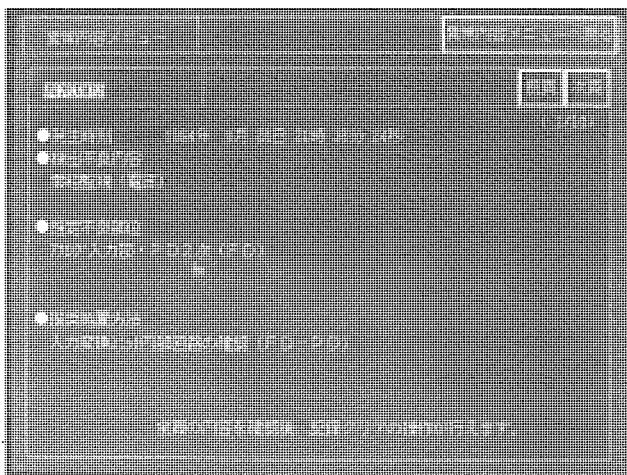


図6. 异常内容表示例

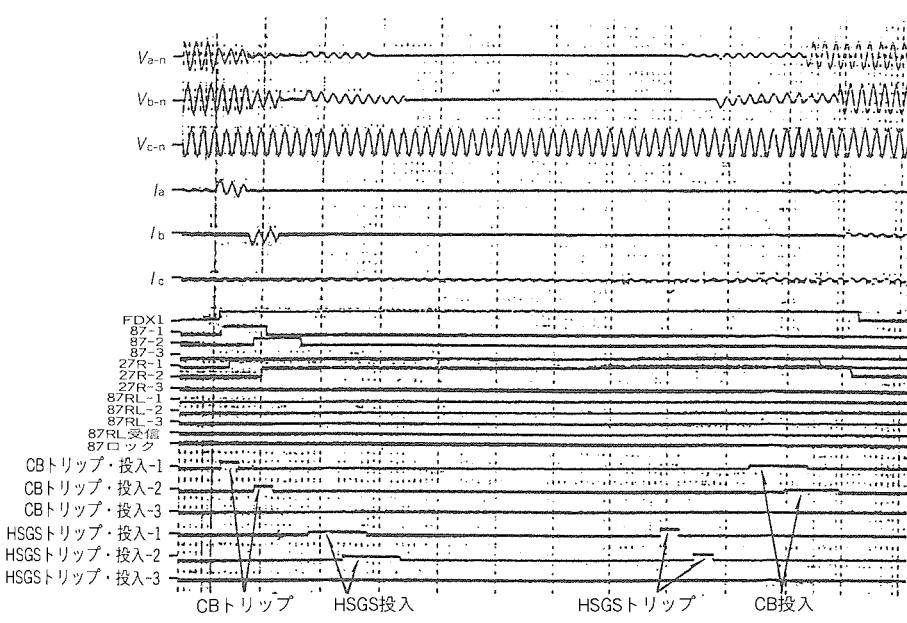


図7. 高速接地消弧式多相再閉路オシロ例

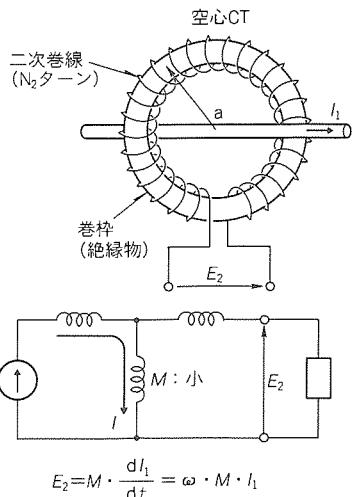


図8. 空心CTの構成と原理

護を一体構成とし、1系列1面(700 mm幅)として盤面数を削減した。

(2) 電流差動リレーの充電電流補償方式改善

従来は、自端子の電圧値から算出した区間内充電電流の100%を、各端子において個別に補償していた。この方式では、PT 二次回路断線故障時に、最大で区間内充電電流(1相分)の1.5倍が誤差電流となるため、充電電流の大きい1,000 kV 系統では不要動作を防ぐために動作感度を低下させなければならなくなる。そこで、各端で自端の電圧情報を使用し、自端電流に区間内充電電流の50%ずつを補償した後に相手端に伝送することでこの誤差を1/2とし、事故検出感度を確保することが可能となった。

この方式は、アナログ入力に対する微分演算、補償演算を高速に実施する必要があり、第二世代デジタルリレーの演算処理能力の向上によって実現可能となった。

(3) 再閉路方式の高機能化

系統充電容量の増加により、高速再閉路無電圧時間中の健全相導体からの誘導電圧が大きくなり、事故相二次アーク消弧が遅れ、高速再閉路ができなくなる。このため、CB遮断後に事故相の両端の高速接地開閉器(HSGS)を投入して二次アークを強制消弧した後、HSGSを開放してCB再閉路することにより、1秒程度の高速再閉路を確保した。

また、従来方式では多重事故時や追い掛け事故時には最終遮断となって再閉路できないケースが多かったが、再閉路準備、起動、HSGS投入・開放、連系確認、投入条件確認、投入指令などを各相独立で制御する方式とし、CB、LS条件の確認による多相再閉路と両端電圧の同期条件確認による同期再閉路を併用することにより、遮断器の動作責務の範囲内で極力系統連系を確保することとした。

工場試験における高速接地式再閉路の実施オシロ例を図7に示す。このケースは、事故がa相からab相へ進展する追い掛け事故で、各相が独立してトリップ、再閉路していることが分かる。

5.2 母線保護

母線保護では、事故電流中の過渡直流分の長時間継続によ

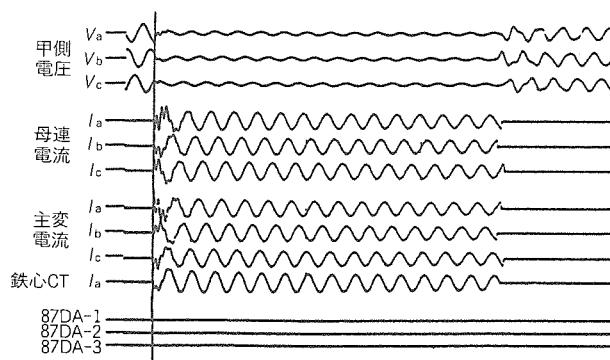


図9. 母線外部事故時のオシロ例

り、従来の鉄心形 CT では磁気飽和がより厳しいものとなり、電流差動リレーの誤動作防止対策が困難となるため、原理的に飽和のない空心 CT を適用し、その実用性を検証した。

(1) 1,000 kV 母線保護リレーの構成

リレー端末局(一括、分割)とデータ端末局をスター・バス形光 LAN(伝送速度 10 Mbps, プロトコル IEEE802.4 準拠)で結合した分散形保護システムで構成している。

(2) 空心 CT の構成と特長

空心 CT の構成を図8に示す。空心 CT では、透磁率が空気とほぼ同じで、励磁インピーダンスが小さいので、二次回路を高インピーダンスで構成する。二次出力は一次電流に比例して直線的に変化し、飽和することなく、二次回路を開路しても異常電圧は発生しない。この反面、一次電流を微分することにより出力を得るため、二次電圧は一次電流の周波数に比例し、位相は90°だけ進む。すなわち、高調波電流に対し、その次数倍の二次出力を発生することになる。

(3) 工場試験結果

高調波を発生しやすい系統での事故電流波形をシミュレーションし、リレー応動を確認した。また、模擬送電線系統において事故を発生させ、低次高調波に対しても問題のないことを検証した。外部事故時のオシロ例を図9に示す。

また、実仕様の空心 CT と組み合わせ、短絡発電機で大電流を通電し、内部事故・外部事故を模擬して問題のないことを確認した。図10に実験状況を示す。

5.3 変圧器保護

変圧器保護では、変圧器内部事故時の事故電流の低次高調波分が増加して励磁突入電流との弁別が困難となり、また高電圧・大容量化に伴って変圧器事故電流比が減少するため、タンク間電流比較リレーや一次・二次・中性点間の電流差動リレーを適用して解決した。

(1) 変圧器保護リレーの構成

図11に、1,000 kV 変圧器の構成と CT 配置を示す。

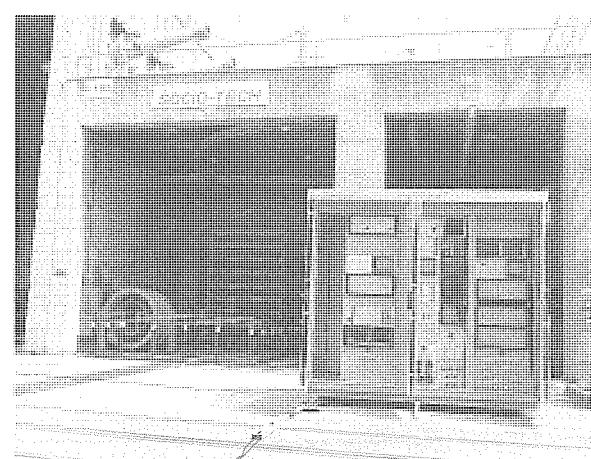


図10. 大電流試験状況

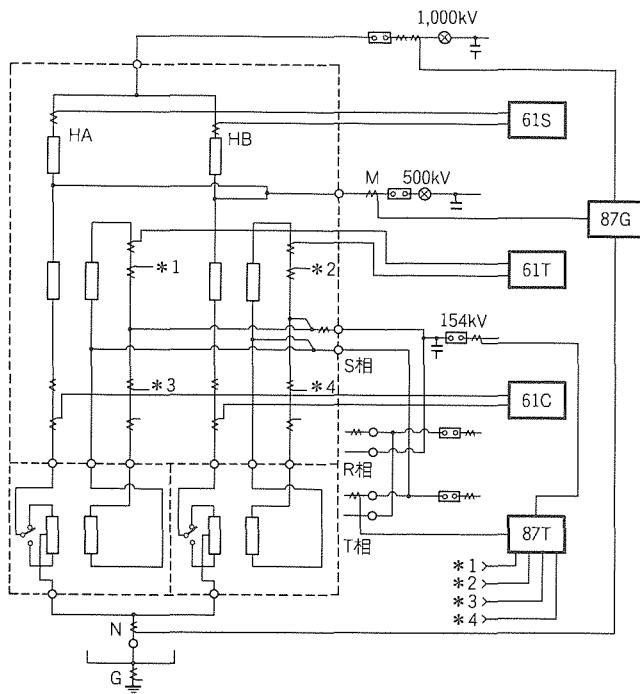


図11. 1,000kV変圧器の構成とCT配置

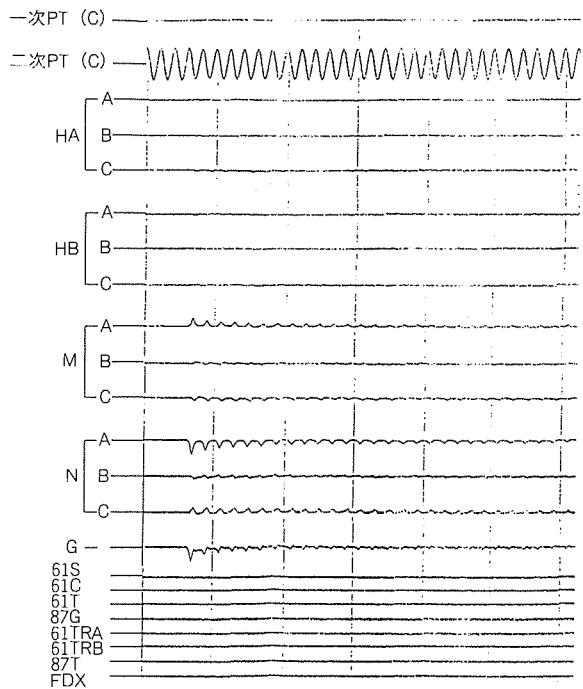


図12. インラッシュ模擬オシロ例

(a) 主変圧器直列・分路・三次巻線部短絡保護 (61S, 61C, 61T)

巻線内部短絡事故時は2個のタンク間電流が不均衡となり、常時の負荷時や励磁突入現象時はほぼ平衡となるため、各々並列巻線間電流比較方式を採用し、同時に高感度化も実現した。

(b) 地絡保護 (87G)

一次、二次、中性点から流入する電流の和は常に零であり、地絡時のみ差動電流が生じるため、地絡事故を高感度に検出できる。

(c) 三次端子保護 (87T)

励磁電流が三次△回路を環流すること、端子部の短絡は相間事故であることから、△回路を電流差動保護する。

なお、第二世代デジタルリレーの適用により、盤構成を主保護と一次後備保護の一体化とし、1系列1.5面(700mm幅)として盤面スペースを削減した。

(2) 工場試験結果

1,000kV変圧器の縮小モデル器を製作し、模擬送電線で各種試験を実施した。模擬変圧器の縮小比は、定格電圧1/500、定格容量1/250,000、CT比1/500、通過インピーダンス1/1とした。

(a) インラッシュ模擬

一次CB投入、二次CB投入の両ケースにおいて、不要動作のないことを確認した。二次CB投入時のオシロ例を図12に示す。

(b) 不平衡インラッシュ

タンク間の投入タイミングを制御し、励磁電流の30%

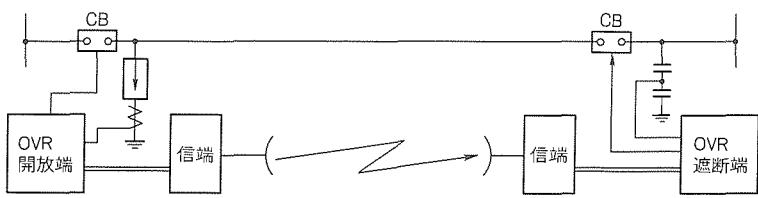


図13. 交流過電圧保護システムの構成

程度のばらつきによる不ぞろいインラッシュでも不要動作のないことを確認した。

5.4 系統後備保護

系統後備保護では、直接インピーダンス演算形距離リレー及び逆相距離リレーによる性能向上を、送電線後備保護、母線分離保護、変圧器後備保護の各々で検証した。

5.5 交流過電圧保護

交流過電圧保護では、避雷器放電電流の検出アルゴリズムと、高速転送遮断性能を工場検証した。

(1) 交流過電圧保護の構成

図13に示すように、CB開放端において避雷器放電電流を検出して、その結果を相手端へ伝送し、相手端でフェールセーフ(過電圧検出)動作を条件にCBを高速遮断する。

(2) 過電流検出(51A)

主検出リレーは、避雷器に発生した量が一定値を超えたとき動作する電流積分要素(反限時OC)とし、高速動作を要する大電流域では瞬時動作要素(HOC)で保護する。

避雷器放電電流は鋭三角波状の波形であるため、底辺が2msの三角波で近似して電流平均値を求め、動作値を管理する。

(3) 高速遮断方式

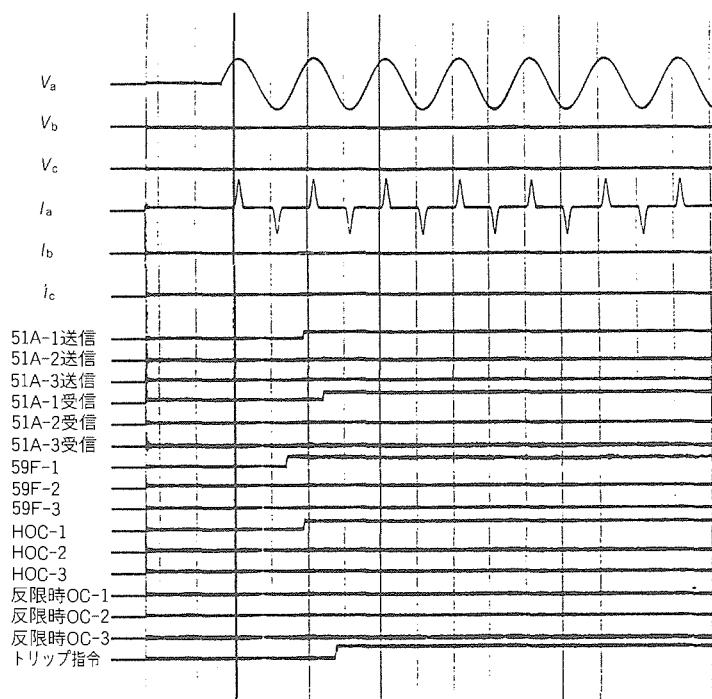


図14. 高速転送遮断オシロ例

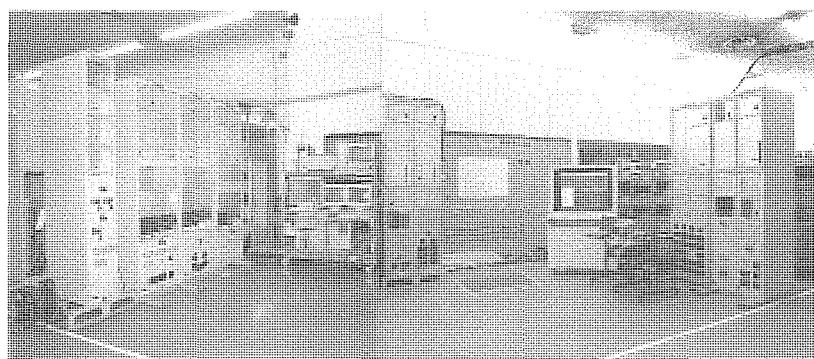


図15. 総合システム試験の構成

交流過電圧発生時に避雷器破壊までの時間が最短となるのは、負荷遮断時の過電圧によってフラッシュオーバーした場合の健全相電圧上昇によるものであり、地絡事故発生から約90msで避雷器破壊に至るために、80ms程度以内に線路CBを遮断し終える必要がある。模擬送電線による交流過電圧模

擬時の高速転送遮断オシロ例を図14に示す。

5.6 総合システム検証

現地実証試験と同一規模のシステム構成とするため、制御システム、保護システム及び各ハウスマシンをすべて組み合わせ、1,000 kV 模擬系統設備に接続して総合システム検証を実施し、系統事故時のリレー動作と故障表示、制御操作、遠方整定、遠方点検などの機能を確認した。総合システム検証の状況を図15に示す。

6. む す び

第二世代ディジタルリレーを適用した1,000 kV 系統保護・制御システムを開発し、その特長と工場での検証試験結果を述べた。このシステムは、東京電力(株)新橋名電変電所構内のUHV 機器試験場に設置され、平成7 年度から実施中の実証試験に供されている。

参 考 文 献

- (1) 鈴木 守, 松田高幸, 稲垣恵造, 佐々木 宏, 白井正司, 堀 政夫: 1,000 kV 系統の保護方式の基本検討, 電気学会論文誌 B, 114, No.7/8, 723 ~ 731 (1994)
- (2) 前田隆文, 山川 寛, 松永完三, 光岡正隆: 次世代デジタル形 1,000 kV 送電線保護装置の開発, 平成6年電気学会電力・エネルギー部門大会(論文II), 377, 345 ~ 346 (1994)
- (3) 柳橋 健, 前田隆文, 山川 寛, 鈴木 愿, 東 信一, 白井正司: 1,000 kV 系統保護リレーの開発, 平成6年電気学会電力技術研究会, PE-94-168, 119 ~ 128 (1994)

1,000 kV機器監視システム

山形芳文* 細川育雄**
中田安彦* 篠原秀雄***
前川 洋** 江草克己***

1. まえがき

平成7年度から東京電力(株)新樺名変電所構内のUHV機器試験場で実施する1,000 kV変電機器の実証試験用として、変電機器監視システムを設置した。

この変電機器監視システムの目的は、主回路機器異常を検出する以外に、実証試験用であるため、下記がある。

- ◎1,000 kVとしての初適用機器の特性把握
- ◎オンライン監視の有効性把握
- ◎実証試験時の各種現象の把握

このため、監視項目・計測特性なども従来の装置に比較してより高度なレベルのものが必要とされており、また、システム設置場所のノイズ環境などもより厳しいものとなっている。このような状況に対応するため、監視装置の構成等を大幅に見直した。

以下に、このシステムの装置構成・監視項目・特性などを中心に述べる。

2. システム構成

図1に、今回のシステム構成を示す。センサからの計測データの一次判定処理を行う監視端末は、変圧器用とGIS用として各一面ずつヤードに設置されている。監視端末からの情報は、従来の変電機器監視システム等で実績のあるLANシステムの一種である1:Nの光HDLC(High-level Data

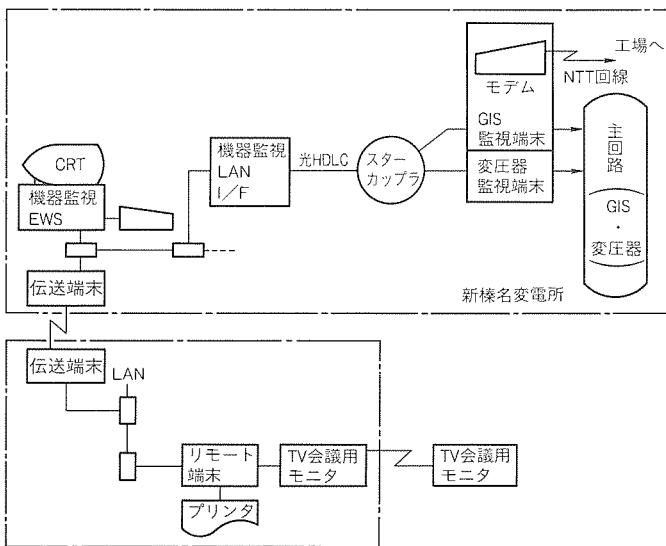


図1. システム構成

Link Control)伝送で実証試験場の監視室に設置された機器監視用CPUに送られ、記録・画面表示処理が行われる。また、TV会議システムを利用して、東京電力(株)送電建設本部経由で、必要時にこれらの情報を得ることができる。

また、このようにして得られる情報以外に、三菱電機(株)独自の計測データを得るために、監視端末内にPC(パソコン)とモデムを設置し、電話回線を経由して計測データを収集するシステムも設置している。

3. 監視項目

今回の変電機器監視システムの監視項目は、特に実証試験であることを考慮して、表1に示すものとした。

500 kV変電機器監視装置と比較して、新たに加わった項目を以下に示す。

- (1) 変圧器関連
 - ◎油中ガス(6成分)
 - ◎部分放電
- (2) GIS関連
 - ◎部分放電

表1. 監視項目一覧

対象機器	監視項目	適用センサ
MTr & LVR	油温	油温センサ 周温センサ
	油面	油面センサ
MTr	内部異常	油中ガス(6成分)センサ 6成分: CO, H ₂ , CH ₄ , C ₂ H ₂ , C ₂ H ₄ , C ₂ H ₆ , TCG
		部分放電センサ (放電電流センサ+超音波センサ)
LTC	動作特性	LTC駆動軸トルク・モータ電流センサ
GIS	絶縁特性	部分放電センサ
	ガス漏れ	ガス圧力センサ
	故障点標定	温度センサ
GCB	開閉特性	制御電流センサ +動作行程センサ(光センサ)
HSGS	開閉特性	制御電流センサ +動作行程センサ(光センサ)
DS/ES	開閉特性	制御電流センサ +動作行程センサ(補助接点)
GCB& HSGS	油漏れ	油圧ポンプ運転特性センサ
LA	保護特性	LA漏れ電流センサ

- 事故点標定(ガス圧力センサによる。)

- 避雷器漏れ電流

このうち、事故点標定については、ガス圧力センサの性能向上により、衝撃圧力センサの代替えを考慮して適用した。

以下に、新規の監視項目を中心にその概要を述べる。

3.1 変圧器関連

(1) 油中ガス(6成分)

油中ガス監視は、変圧器本体の絶縁油に溶解しているガスを抽出し、6種類の成分ガス(CO , H_2 , CH_4 , C_2H_2 , C_2H_4 , C_2H_6)及びTCG(総可燃性ガス量)を微量の段階で検出することにより、機器内部で発生している局部過熱や放電等による異常を早期に発見することを目的とするもので、以下の特長を持っている(図2)。

- 変圧器に接続した油配管と油ポンプによって絶縁油を循環採油し、ガス抽出容器内のベローズを収縮して真空空間内へ油を噴出し、溶解ガスを抽出する。
- 抽出されたガスは特殊分離カラムを通した後、熱線半導体式ガスセンサの組合せによって各成分ガスを分離・検出するとともに、濃度に換算して管理値と比較することにより、異常を判定する。
- 測定は、設定された周期でタンク1, タンク2の油を同時に採油・分析する周期測定と、監視端末からの指令で油配管途中の電磁弁を切り換え、タンク1単独、タンク2単独、タンク1・2同時の随時測定を行うことができる。
- 油中ガス監視装置を変圧器の防音壁内に設置することにより、設置スペースの有効活用を図っている。このために装置内の温度上昇を制御する必要があり、電子冷却装置を内蔵している。

(2) 部分放電

部分放電監視は、変圧器内部で発生する部分放電を検出し、発生部位をブロック(タンク1, タンク2, 一次接続ダクト)

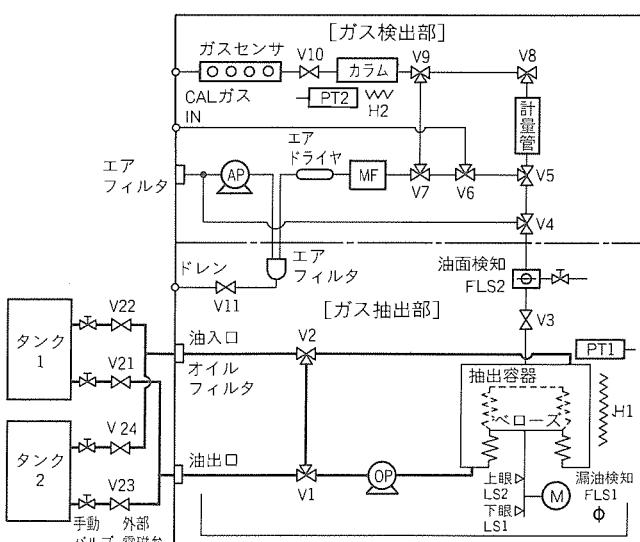


図2. 油中ガス分析装置の流路構成

で標定することを目的とするもので、以下の特長を持っている。

(a) 部分放電に伴って放電電流及び超音波が発生する。前者は各タンクの接地線に取り付けた高周波CTで、後者は各タンク及び一次接続ダクトに設置した複数のAEセンサ(超音波センサ)で検出する。

(b) 放電電流検出から超音波検出までの遅延時間から、音の油中伝搬速度及びタンク寸法を考慮して放電発生位置が変圧器内か外かを判別し、内部で発生したと判定した場合は、放電電流・超音波を検出したセンサの組合せによって発生部位をブロックで標定する。

(c) 各センサで検出した放電電流・超音波は、光パルス信号に変換し、監視端末へ伝送する。

(3) 油温

MTr(主変圧器)本体油温、LVR(負荷時電圧調整器)本体油温、周囲温度を測温抵抗体(Pt 100 Ω)で検出し、レベル判定する。

(4) 油面

MTr本体油面、LVR本体油面をコンサベータの油面計軸に取り付けたポテンショメータで検出し、油面計目盛値に換算するとともに、油温から推定した油面との差を演算・比較する。

(5) LTC(負荷時タップ切換器)動作特性

LTC本体の駆動機構系と操作機構系の異常の兆候を検出することを目的とするもので、以下の特長がある。

- LTC動作時の駆動軸トルクを回転トランス型トルクセンサで、操作機構内のモータ電流を電流センサで検出する。また、切換信号とタップ位置によってトルクと電流波形の基本形が異なる6種類の動作モードを判別する(表2)。
- 動作モードごとにトルクと電流波形からLTCの動作を反映したデータ(トルク値、電流値、時間)を抽出し、基準値と比較することにより、レベル異常を判定する。
- 異常と判定した場合は、判定結果の組合せによって異常の部位(電動操作機構制御系異常、タップ選択器系異常など)を標定する。

3.2 GIS関連

(1) 部分放電

実証器の現地組立て・据付け時の作業の妥当性と、長期課電・通電試験時の機器の絶縁特性の健全性確認を目的としている。このため、タンク内蔵のC分圧方式による部分放電センサを今回開発した。

図3に検出原理を示す。タンクの中心導体と内蔵電極で構成される浮遊容量 C_A と、内蔵電極自体が持つ容量 C_B で容量分圧器を構成し、さらに、容量 C_B に並列に挿入した抵抗 R で分圧比に周波数特性を持たせてある。これによって周波数帯域200MHzから1,500MHzに検出感度を持たせた分圧器を構成し、部分放電発生時の中心導体に発生する高周波

電位振動信号を検出している(図4)。

工場内の試験結果を図5、図6に示す。工場でのノイズ条件下で最高検出感度の部分放電電荷量0.5pCが確認でき

表2. LTC動作モードとトルク・電流波形

動作モード	駆動軸トルク波形	電動機電流波形(処理後)	動作
普通上昇	+ タップ選択器動作 (開) (閉) 0 t		タップ選択器・ 切換開閉器が 動作
普通下降	0 t		
転換上昇	+ 転換器動作 (開) (閉) 0 t		タップ選択器・ 転換器・切換 開閉器が動作
転換下降	0 t		
反転上昇	+ 切換開閉器動作 0 t		切換開閉器の み動作
反転下降	0 t		

たが、実使用状態では、ノイズとの関連で検出感度が決まる。

実際の部分放電発生の判定方法を図7に示す。入力信号に
対して、管理値を二段階設けている。上側の管理値に対して

は、入力信号の電源周波数1サイクル内の
超過回数及び超過状態の継続時間に基づ
いて判定している。また、下側管理値に
対しては、入力信号が管理値を超過した
ものに対して、電源位相を基準にして信
号の発生分布状況を計測して部分放電発
生の判定をしている。

(2) 事故点標定

万が一のGIS内部での事故発生に対し、
復旧作業の迅速化を主目的としている。

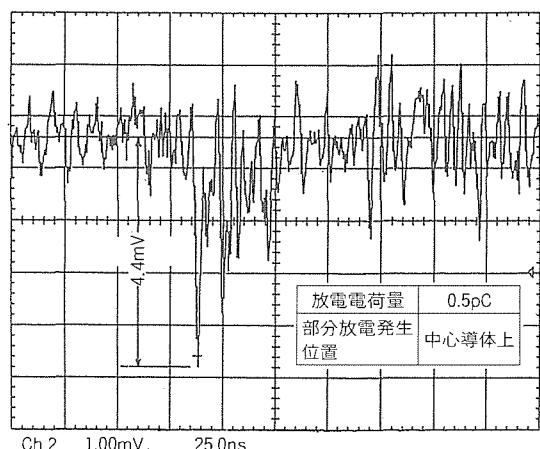
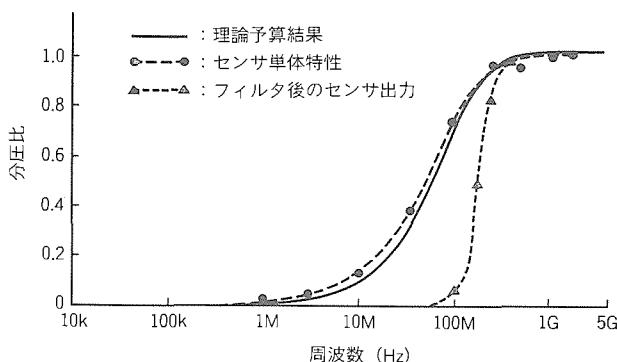
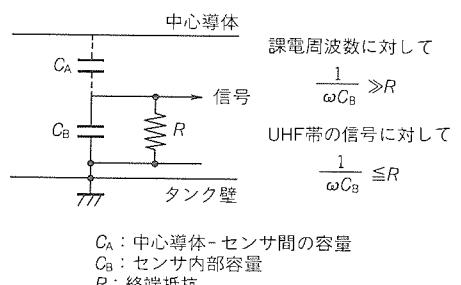
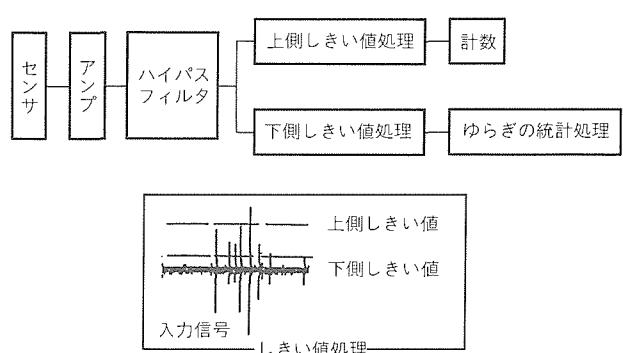
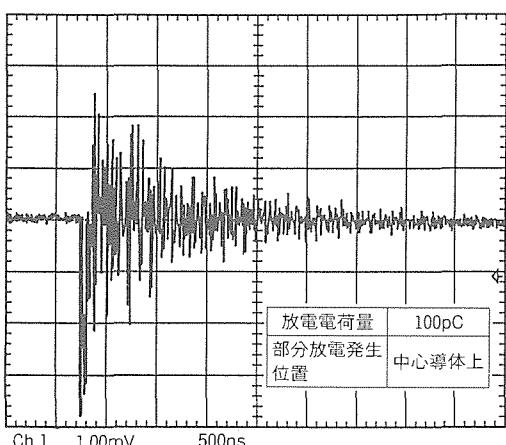


図6. 工場内試験結果(2)



検出現象は、内部事故発生時の内圧上昇であり、センサとしては、ガス漏れを検出するガス圧力センサを適用している。

このセンサは、温度検出機能も併せ持っている複合センサであり、主な仕様を表3に示す。従来使用していたものと比較して、特にSN比を20dB以上向上させて80dBとし、検出感度をガス圧力上昇値100Paに高めている。

図8に、内部事故模擬試験結果の一例を示す。事故条件は、事故電流400(A)、事故継続時間0.5サイクル、ガス区分容積2,500(l)である。ガス圧力上昇値は300Paの微小圧力変化であるが、ノイズやサージの影響も受けずに検出していることが分かる。これは、従来の衝撃圧力センサの4倍以上の検出感度に相当することになる。

事故点の標定原理を図9に示す。実器では、保護リレー情報に基づき、ある一定時間を隔てた圧力値の変化を算出して行う。今回は実証試験であるため、保護リレー情報を使用せず、サイクリックにある一定時間を隔てた圧力値の変化を検出して、その継続性によって事故点標定を行った。

このセンサは常時ガス圧力を計測するので、この計測値を確認することでセンサの自己点検ができる。

(3) 避雷器漏れ電流

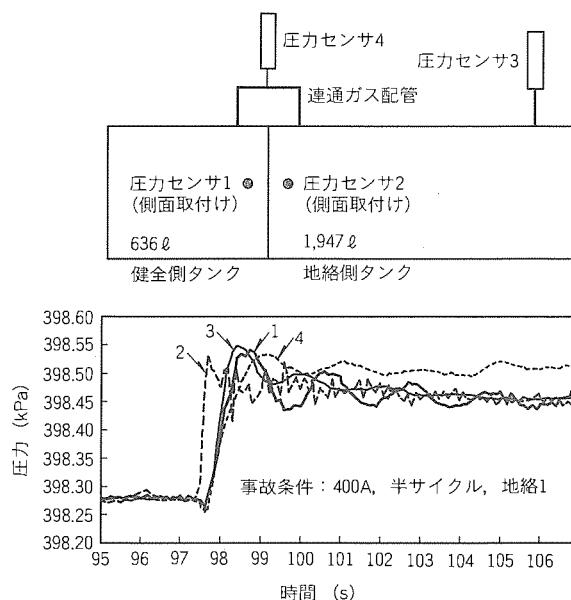


図8. 工場内試験結果(3)

長期課電試験時の避雷器の健全性の確認を主目的とする。

避雷器には常時抵抗分の漏れ電流が流れている。機器の寿命は通常の使用状態では非常に長いが、万が一劣化した場合はこの抵抗分の電流が増加する。これを検出して避雷器の状態を監視する。

従来、抵抗分漏れ電流検出には、接地回路に設けたCTによって漏れ電流を検出し、避雷器タンクに内蔵した分圧器で主回路電圧を取り出し、漏れ電流をこの主回路電圧に基づいて同期整流することで行っていた。今回は、この主回路電圧を必要とせず、漏れ電流だけで抵抗分漏れ電流を抽出できる方法を開発した。図10に構成を示す。

これは、漏れ電流に含まれる基本周波成分の全漏れ電流値と位相角 ϕ を求めて、抵抗分漏れ電流値を算出する方法である。図11に検出原理を示す。

表3. ガス圧力センサの仕様

圧力仕様	測定範囲 (MPa)	0~1
	許容負荷 (MPa)	2
	非直線性 (%RO)	0.2
	温度補償範囲 (°C)	-20~80
	負荷抵抗 (Ω)	500以下
	分解能 (Pa)	100
	出力 (mA)	DC 4~20
	SN比 (dB)	80
温度仕様	測定範囲 (°C)	-20~80
	負荷抵抗 (Ω)	500以下
	分解能 (°C)	1
	出力 (mA)	DC 4~20

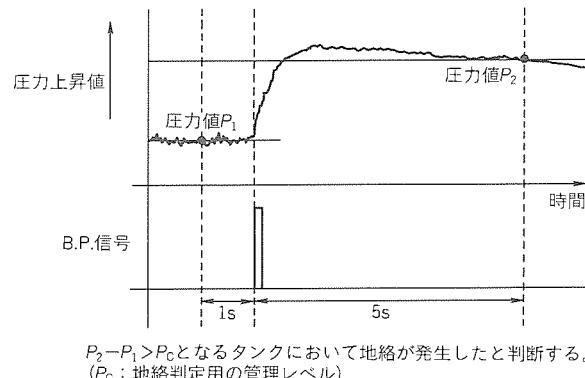


図9. 事故点標定原理

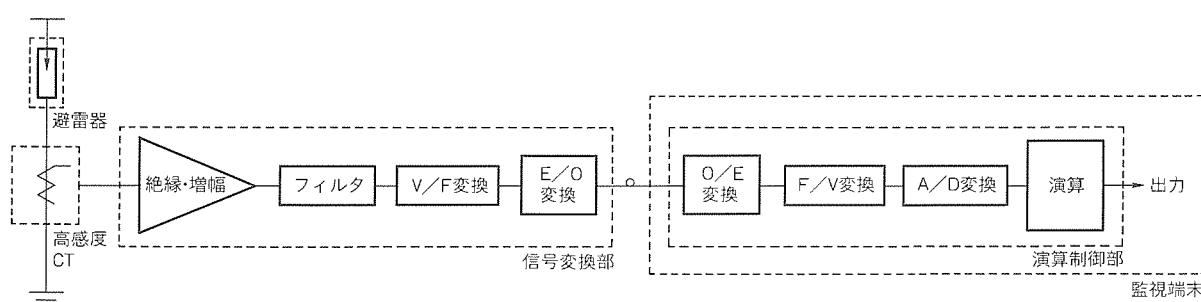


図10. LA漏れ電流センサ構成

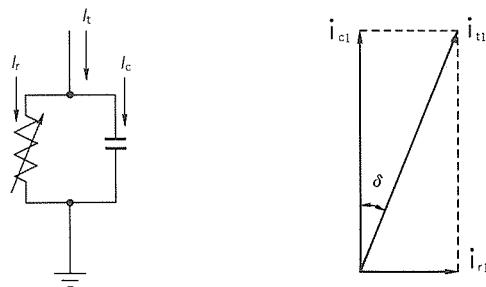
この方法は、避雷器の劣化が進むと抵抗分漏れ電流の第3高調波成分が増加し、それに従って位相角 δ も増加する関係に着目している。避雷器が健全状態では、系統電圧に含まれる第3高調波成分の影響を受けやすいため、位相角 δ を一定値とする。避雷器の劣化が進むと第3高調波成分と基本波成分の比をとり、それが一定値を超えると、位相角 δ を可変として抵抗分漏れ電流を算出する方式である。

この方法により、避雷器自体に加工を行わずに、接地回路に設けたCTで抵抗分漏れ電流を検出できる。

避雷器の異常判定は、抵抗分漏れ電流の管理値超過の有無、及び増加傾向に基づいて行っている。

HSGS(高速度接地開閉器)に対しては、制御回路の制御電流通電時間を監視する制御電流センサと、操作機構の動きを直接計測する動作行程センサの2種類を適用している。DS/ES(断路器/接地開閉器)に対しては、制御電流センサと操作機構の補助接点で対応している。

特にGCB(ガス遮断器)に関しては、操作機構が主接点用と抵抗接点用の2台あり、これが一つの制御回路で、ある時間遅れを持って動くため、動作行程センサは各接点に対応して2セット取り付けられている。監視内容は、各操作機構の動作特性及び操作機構間の動作の遅れである。図12に装置構成を示す。



(a) 等価回路 (b) 基本波成分のベクトル図

図11. 抵抗分電流検出原理

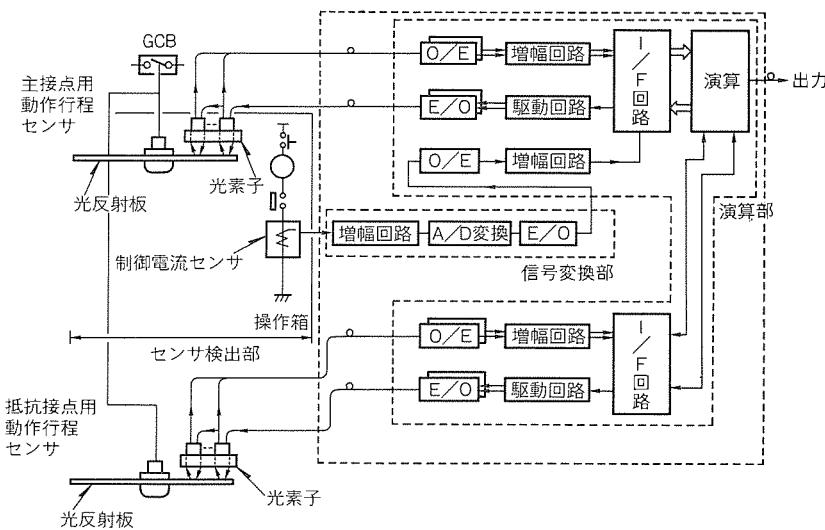


図12. GCB開閉特性センサ構成

構成を示す。構成自体は、動作行程センサが2セットある以外、従来のものと変わらない。動作行程センサの信号伝送距離は200m以上に拡大して、GCB等の機器の大きさの変化に対応している。

HSGSについても単に機器自体の開閉特性のみを監視するのではなく、GCBがO(開極)→C(閉極)動作する間にC→O動作を行うため、GCBとの動作協調を監視する必要がある。この処理については、監視端末の演算処理部で対応している。

(4) 油圧ポンプ運転特性

GCB, HSGSの油圧操作機構の特性異常の検出を目的としており、油圧ポンプ用電動機の制御用電磁開閉器の動作している時間(閉極している時間)及び回数を計測している。ただし、GCB, HSGSの操作に伴う油圧ポンプの動作については判定対象外としており、一日当たりの動作回数に基づいて異常判定を行っている。

(5) ガス圧力

ガス漏れ検出を目的としている。今回のガス圧力センサは、ガス圧力補正用の温度をセンサ自体で検出できるようにした複合センサである。また、SN比等の諸特性についても事故点標定機能を持たせるために向上させている。このセンサでガス漏れを検出した場合は接点出力を行い、ガス密度スイッチとのAND条件で500kV側のGCBをトリップさせる構成となっており、制御系の一部に組み込まれている。

以上の監視項目は、実証試験に適用されているものである。これらのほか実証器には適用されなかったが、今後UHV変電機器の製品に適用される監視項目について概要を述べる。

(6) コンタクト損耗度

GCB, HSGS, DS/ESの開極操作時の遮断電流による電流遮断部の接点損耗度を検出することを目的とする。信号処理上、通電電流値などの情報が必要となるため、従来は上位系に当たる本館盤などで保護・制御盤の情報を組み合わせて行っていた。

図13に装置構成を示す。保護リレー用CTに二次CTを設けて、これの出力信号と動作行程センサの計測情報を組み合わせることでアーケ時間及び遮断電流値の計算を行い、コンタクト損耗度を監視端末で計算できるようにした。

(7) 避雷器動作電流

落雷及び開閉サージ侵入時の系統解析に用いることを目的としている。

これは、避雷器の放電電流を接地回路に設けた高周波CTによって検出し、そののピーク電流値・極性・放電回数を計測する。

4. 機器監視端末

監視端末は、センサからの計測情報に基づいて変電機器異常の有無の一次判定を行う変電機器監視システムの主要部分である。

この盤の外形寸法、形状、構造などを以下に示す。

●寸法：(幅) 700 × (高さ) 2,700 × (奥行き) 1,400 (mm)

●構造：自然冷却構造、盤外周に日除け板取付け、除湿器内蔵

以下に、各機器監視端末の概要を述べる。

(1) 変圧器監視端末

監視端末は、各監視項目ごとに設けた各処理ユニット及び制御・演算処理部、操作パネル、光伝送部で構成され、以下の特長を持っている。装置構成を図14に示す。

(a) 各処理ユニットを監視項目ごとに設けて装置構成及び監視機能の分散化を図ることにより、装置異常の影響を最

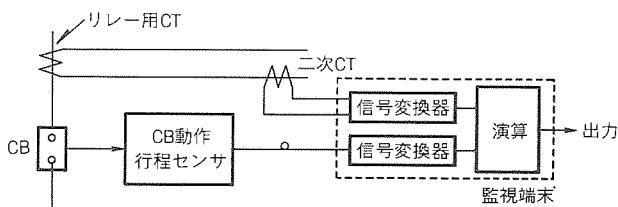


図13. コンタクト消耗度センサ構成

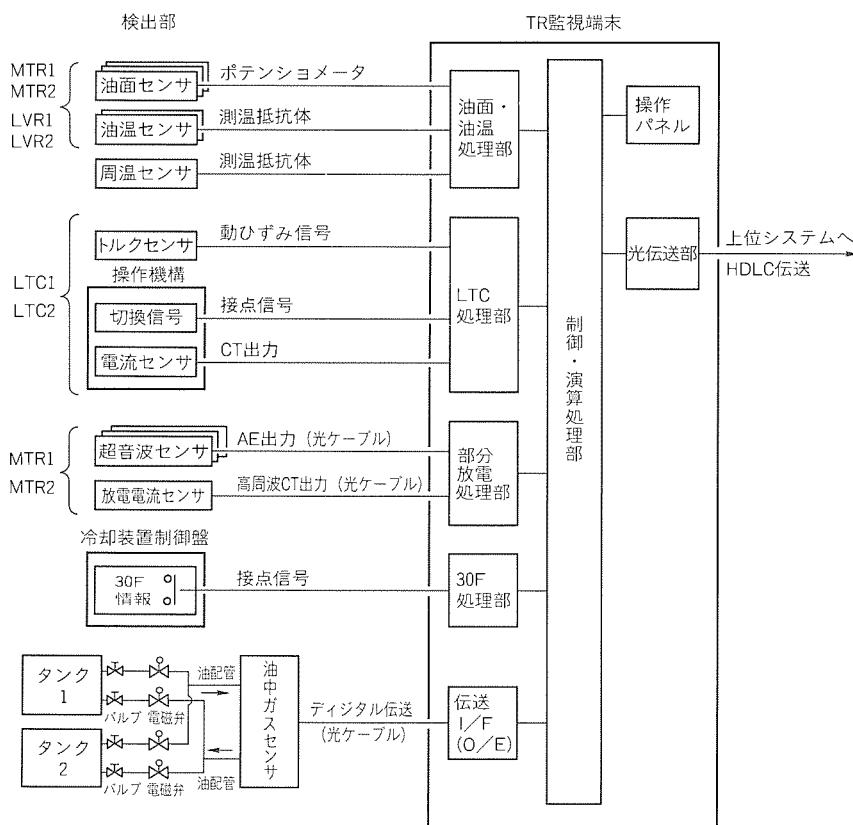


図14. 変圧器監視端末の内部構成

小限に食い止めている。

(b) 制御・演算処理部は、各処理ユニットでの計測値、一次診断結果を最大3か月保存するとともに、所定のフォーマットで機器監視CPUへ光伝送する。

(c) 操作パネルのキー操作によって各処理ユニットの起動・停止を行うとともに、対話形式による保存データの表示・プリント出力を可能にしている。

(d) 保存されている計測値・診断結果はオフラインで収録し、作表・グラフ処理をする。

(e) 処理ユニット、制御・演算処理部を構成する基板をC-MOS化することにより、盤内発生損失の低減を図っている。

(2) GIS 監視端末

監視端末は、処理能力として、この盤一面でGIS1ユニット(3相)分のすべての監視項目を処理する必要があり、以下のようない特長がある。図15に装置構成を示す。

(a) 監視端末の構成は、各監視項目ごとに信号変換部を設け、演算制御処理部は複数の監視項目ごとに集約した形で設けることで、装置構成の簡略化と、監視項目間の信号処理結果などの交換のやりやすさ等を実現した。

また、信号変換部だけを外部に設置することを考慮した構成としている。

(b) 演算制御処理部については、処理負担量が増えるが、この部分に使用するCPU基板については32ビットCPUを適用した高機能基板を採用することで対応し、同時に処理の高速化を図った。

(c) 信号変換部では入力信号を波形情報として一度メモリに記録して、この内容を逐次読み出して処理を進める方式を基本としているため、演算制御処理部での演算処理方法が改良された場合にも対応できる。信号変換部と演算制御処理部間は光信号伝送を適用し、供給電源についても別系統として、演算制御処理部が入力信号線等からのノイズやサージの影響を受けないようにしている。

(d) 電源系は、電源線から侵入するサージ電圧等に対応するためL-C回路で構成したフィルタを挿入し、併せて耐電圧レベルを向上させている。

(e) 盤内の発熱量は、自然冷却方式の盤であり低損失化が必要であるため、各基板について低消費電

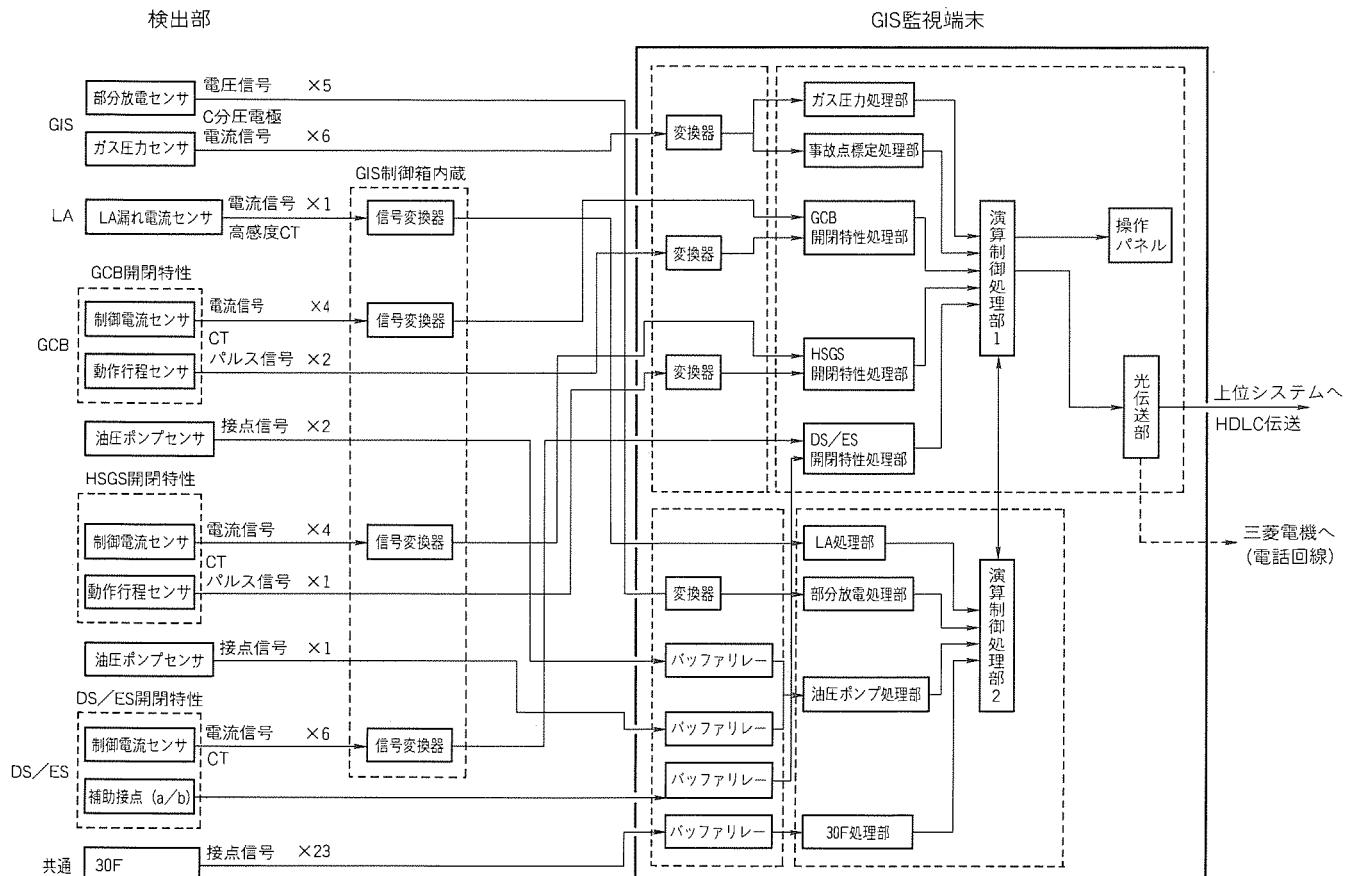


図15. 監視端末の内部構成

力化の設計を行った。

(f) 盤自体の機能については、計測データの確認をして監視端末に表示画面を設けて、計測データやセンサ等の運転状況などを表示できるようにしており、必要時には画面のプリンタ出力が行える。伝送出力方式は変電機器監視システムで標準の1:N光HDLC伝送方式である。また、それ以外に簡易な方式として、モデムによる電話回線を利用した伝送も可能ないようにしている。

5. む す び

1,000 kV 変電機器の実証試験用の変電機器監視システムについて述べた。

今後は、このシステムで得られた計測データ等を有効活用して、変圧器、GIS 設計及び変電機器監視システムの設計に役立っていく考えであり、関係各位の御指導、御協力をお願いする。

参 考 文 献

- (1) 宮下 信、亀井光仁、前川 洋: 1,000 kV GIS 部分放電試験、平成6年度電気学会総合研究会 (1995)
- (2) 山形芳文、中田安彦、細川育雄、藤岡克彦、山本 綾: 1,000 kV GIS 監視装置、平成7年度電気学会全国大会 (1995)

1,000 kV 系統用シミュレーション技術

山形芳文* 伊庭健二***
寺澤禎則* 伊与田 功***
下村哲朗**

1. まえがき

1,000 kV 変電所の実現に当たっては、機器に対する仕様を定めて機器耐量の合理的・経済的な設計を行うため、従来以上に精密かつ詳細なシミュレーションが不可欠である。しかし 1,000 kV 系統では、ねん(撲)架が難しいために、不平衡潮流が顕著になるなど特有の現象があり、従来のシミュレーション技術では対応できなかった。そこで、種々の新しいシミュレーション技術を開発した。ここでは、そのうち特徴的な、不平衡潮流計算、サージ計算を中心に説明する。

2. 不平衡潮流計算

2.1 非撲架線路による不平衡

大規模送電系統の超高压、超超高压、さらに 1,000 kV 送電網は、架空送電網を中心に構成されている。これらの送電線の鉄塔は図 1 に示すような形状をしており、線路の途中で撲架することが困難である。このため、非撲架線路では図 2 のように対称座標変換によっても相分離ができない、線路定数に不平衡が生じる。この非撲架線路によって発生する系統電圧・電流の不平衡は配電系統の負荷の不平衡と同様に変圧器や発電機の過熱などの要因となり得るため、系統運用上の問題になる可能性がある。1,000 kV 線路は長距離であり、その送電電力量も大きいことから、その影響については系統全体をよく見て検討することが必要である。

2.2 線路不平衡を扱う解析ツール

ところが、既存の系統解析プログラムの多くは、線路と負荷の平衡を前提にした正相回路を扱うものばかりである。過渡安定度計算や短絡電流解析では事故様相の不平衡を扱えるものの、送電網の不平衡は考慮できない。

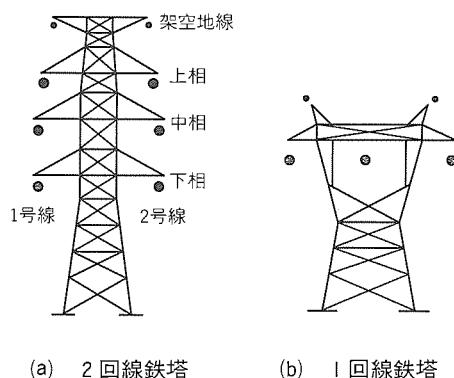


図 1. 鉄塔と相配置

従来、不平衡線路に起因する當時の電圧電流不平衡解析には EMTP を使用したが、次の問題があった。

- (1) 潮流計算機能がなく、発電機背後の電圧絶対値と位相角を単独で決められない。
- (2) 発電機の逆相インピーダンスを考慮できず、発電機の逆相電流の算出が困難である。
- (3) 入出力処理に多大な労力を必要とし、大規模系統への適用が難しい。

そこで、送電線路や負荷、補償機器の不平衡を含む系統の不平衡電圧・電流を解析する手法を開発した。これは対称座標法の代わりに汎用性の高い相座標系を用いており、EMTP のような電圧電流源の回路網計算ではなく、三相の電力方程式をニュートン法で解く潮流計算手法を用いている。このプログラムは東京電力(株)の基幹系統のほぼ全系統に対して計算できる(検証モデル系統は 500 kV, 275 kV 系統の 191 母線、109 線路)。またこれを基に、複雑な送電網の多様な事故形態にも適用できる事故電流プログラムも研究・開発済みである。

2.3 不平衡潮流計算プログラムの成果と今後の課題

不平衡潮流計算プログラムは、既に、発電機逆相電流解析、線路逆相電流解析、電鉄の不平衡負荷による系統電圧の不平衡解析、新設線路の撲架・相配列検討などに用いられている。また、解析に必要になる詳細な線路の物理データを整理することにより、電気的な系統データが電子化されるという副次的効果も現れている。

今後は、1,000 kV 線路のリレー整定、電力用半導体機器による非理論高調波の分流計算、線路不平衡を打ち消すための不平衡機器設計などに適用範囲を広げていきたい。

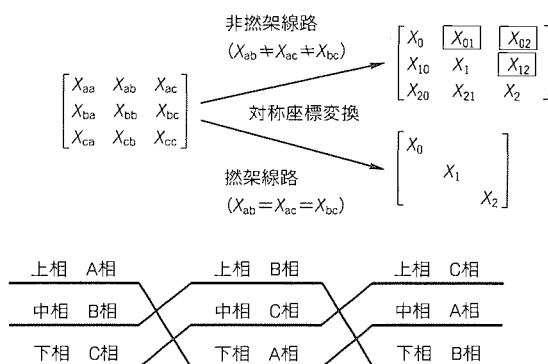


図 2. 撲架による平衡化

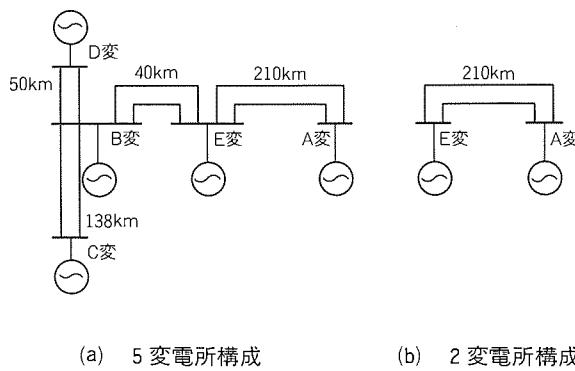


図3. 解析対象1,000kV系統

3. サージ解析

1,000 kV 系統のサージ解析の中で、遮断器開放時の遮断器極間に現れる過渡回復電圧 (Transient Recovery Voltage: TRV) 及び断路器サージ過電圧について述べる。

3.1 TRV解析

3.1.1 1,000 kV 系統模擬の考え方

1,000 kV 線路は長距離で、かつ線路損失が少ない。このため、系統の固有振動数が低く、事故発生時の過渡現象に含まれる高周波数電流成分の減衰が遅くなり、事故除去時の電流に重畠される。また、500 kV 系統にも伝わることが考えられる。この点を考慮して新しい解析モデルを採用し、対象系統の範囲を以下のように設定した。

(1) 対象系統モデル化の範囲

1,000 kV 系統は5変電所、500 kV 系統は約30変電所で構成される系統をモデル化し、1,000 kV 系統の TRV を検討した。1,000 kV 系統の概略を図3に示す。1,000 kV 線路は EMTP の J. Marti モデルを用いたが、500 kV 系統線路は数が多く、入力データ数の制約から2回線をまとめて3相分布定数モデルで表現した。

(2) TRV 解析手順

従来は事故が発生した状態を初期状態として遮断器を開放し、極間に現れる電圧を評価していた。しかし、1,000 kV 系統では事故時に生じた高周波振動が減衰しないと考えられるため、事故前の状態を初期状態とし、事故発生、事故除去の手順を模擬した。1,000 kV 遮断器は抵抗遮断方式を採用しているので、主接点遮断後約20 ms 経過後の電流零点で抵抗接点を遮断させた。

(3) 損失の模擬

線路の抵抗分のほかに、変圧器の並列損（鉄損）及び直列損（銅損）、事故点のアーカー損失を考慮した。また、負荷の影響についても検討した。

3.1.2 計算結果

1,000 kV 系の各建設段階について、変電所事故、線路事故に対する TRV 計算を行った結果を以下に述べる。

(1) 線路の抵抗値が低いため、事故発生時の過渡振動による

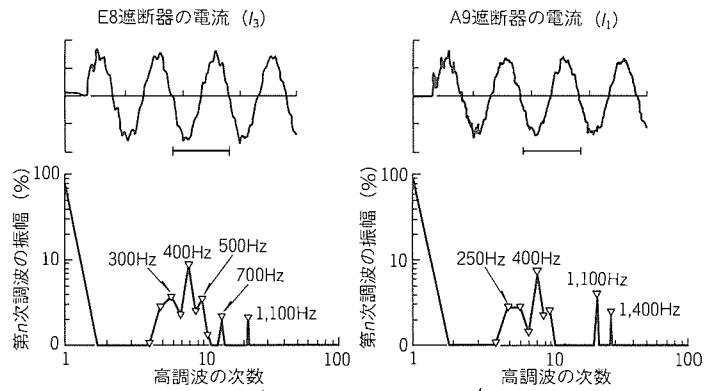


図4. 事故電流波形と周波数分析

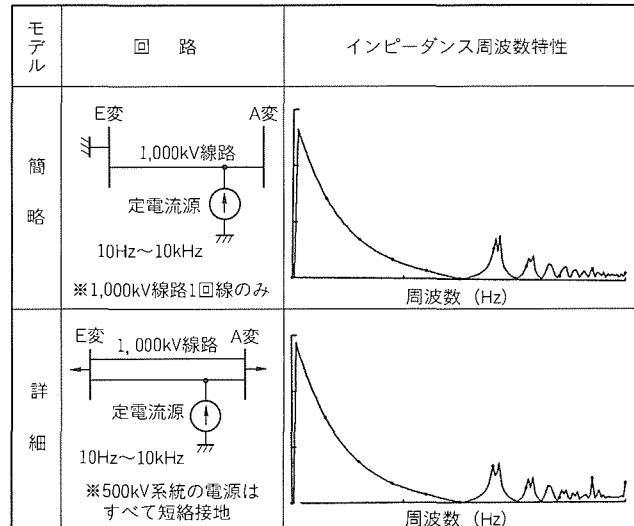


図5. 1,000kV系統の周波数特性

高周波電流の減衰が遅く、事故除去時に基本波（商用周波）電流に重畠して電流変化率 di/dt が大きくなる。高周波電流の周波数は1,000 kV 線路長で決まるものであり、210 km の線路では350 Hz の振動が発生する。

(2) 1,000 kV 線路、500 kV 線路及び変圧器の高周波に対する損失を考慮すると、高周波電流重畠状態での事故遮断時の di/dt は実効値換算で50 kA 以下となり、問題はない。

3.1.3 高周波電流の検討

上述の事故電流は図4のように複数の高周波電流を含んでいるため、系統の周波数特性を調べ、高周波電流の周波数分析を行った。

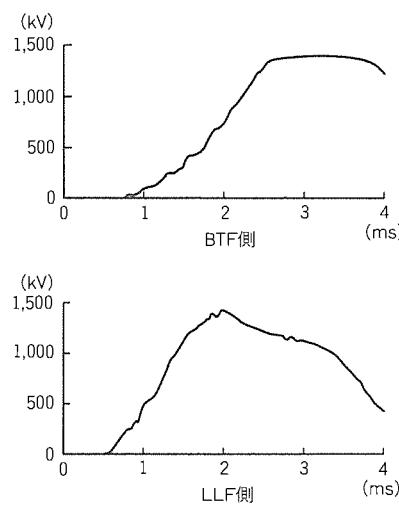
2変電所構成の1,000 kV 系統についてEMTPのFrequency scan コマンドで周波数特性を調べた結果、図5のようすに、系統には350 Hz とその倍数に共振点が存在し、解

析事故電流をEMTPのFourier onコマンドで分析した結果も基本周波数の6倍(300Hz)及び8倍(400Hz)の含有量が多いことが分かった。高周波成分重畠の影響を検討するため、事故点に電流源を接続する電流注入法を応用し、複数の高周波電流源を重畠して注入する方式を検討した。図6に示すように比較的一致している。周波数成分の次数の考慮範囲などは、今後の検討課題である。

以上述べたように、1,000 kV の TRV 解析においては、従来よりも詳細かつ大規模なモデルを用いて計算し、遮断器の仕様を決定した。

3.2 断路器サージ解析

500 kV GIS を対象とした断路器サージ解析では 2.8 pu, 実測結果では 2.7 pu の電圧が報告されている。1,000 kV 系統で採用している LIWV (雷インパルス耐電圧) は 2,250 kV であり, 約 2.5 pu に相当するので, 発生過電圧をこれ以下に抑制せねばならない。断路器サージは断路器の開閉操作に伴うため発生回数が多いので, 抵抗付き断路器によって, 過電圧を 2.5 pu より大幅に抑制することとした。



(a) 過渡状態地絡事故遮断によるTRV波形

図 6. 電流注入法の計算結果

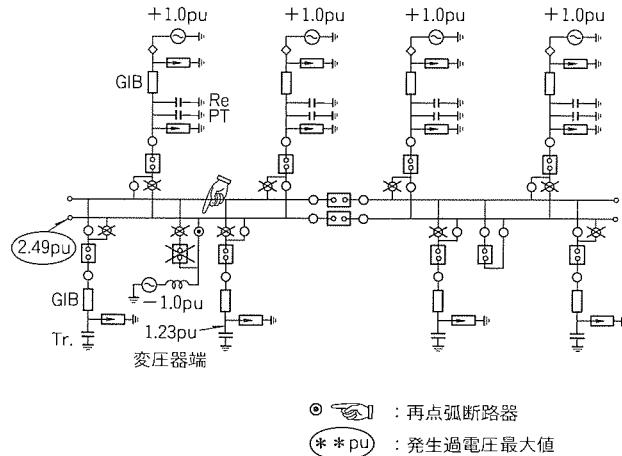


図7. 解析対象変電所構成

3.2.1 解析手法及び模擬方法

図7のような4回線、4バンク構成の変電所を対象として、断路器の極間電圧2.0 puの最過酷条件で再点弧時の解析を行った。解析回路は単相分布定数で模擬し、母線の接続や再点弧対象断路器を変えて解析を行った。解析時のサーボ抑制抵抗値は、再点弧時のアーカ抵抗2Ωから最大1,000Ωまで変化させた。

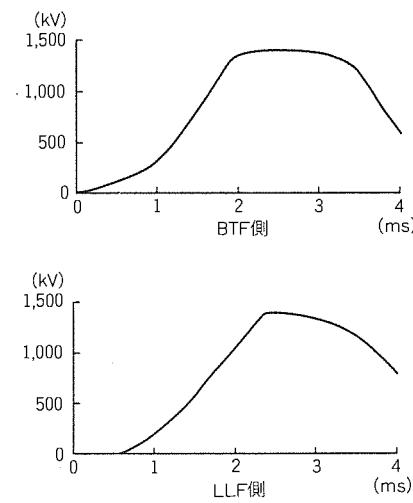
3.2.2 解析結果

無対策では、母線連絡用断路器で再点弧が生じた場合に発生過電圧が 2.49 pu と最大となり、サージの周波数は $2\sim\text{数 MHz}$ であった。この回路構成で断路器に抵抗を取り付け、図8に示すように抵抗値を大きくしたときの抑制効果は顕著である。図9には、代表的な抵抗値の場合の波形例を示す。

今回の解析結果から、過電圧を 1.1 pu 程度にまで抑制できる 500 Ω の抵抗値を選定した。

4. HSGS解析

4.1 HSGS開放時過電壓



(b) 電流注入法によるTRV波形

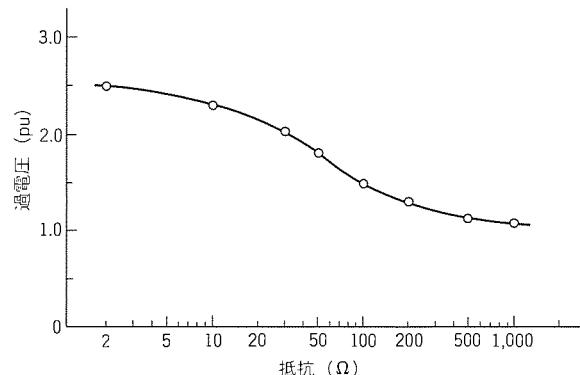


図 8：断路器抵抗を変化させた場合の最大発生過電圧倍数

1,000 kV 系統においては、電圧が高いため、送電線の故障除去後も、健全相からの静電誘導によって故障点に二次アーク電流が流れ続けるので、高速度多相再閉路を確実に行うために、この二次アークを消弧する必要がある。そこで遮断器が再閉路する間に、HSGS (高速接地開閉器) の接地投入、開放動作を行う。特に開放時、極間に高い TRV が印加され、開極初期は再発弧を伴うので、HSGS の接地側に高周

波サージが発生し、接地側絶縁物の絶縁破壊、又は低圧制御系に影響を与えることなどが懸念される。そこで、実器相当品による再発弧模擬回路を設定し、各部に発生する高周波サージについて低電圧での基礎試験、及び TRV 波高値相当の高電圧での試験を行い、併せて EMTP による解析を実施した。

接地系に発生する過電圧対策として、絶縁端子部分に接地板を取り付けて、絶縁端子導体部とタンク間を短絡する方法の効果を検証した。

4.2 試験及び測定項目

図 10 に、TRV 波高値相当試験形態と測定点を示す。測定項目として、HSGS 内部サージ電圧 V_1 (HSGS 接地側導体の電圧)、 V_2 (操作ロッド絶縁部の電圧)、HSGS 外部サージ電圧 V_3 (絶縁端子部とタンク間電圧) などを測定した。

低電圧印加試験の結果、電圧印加点、接地系の模擬を変えても、各部に発生するサージ電圧の大きさは印加電圧のほぼ 40 %程度であり、絶縁端子部にタンク間に接地板を設けると各部の電圧は低下した。実測結果を図 11 に示す。

さらに、640 kV までの高電圧に対する HSGS 投入試験でも、接地板取付けによる各部の電圧抑制効果を確認した。

4.3 解析との比較

基礎試験の解析に用いた HSGS 及び GIS のモデルに、充電回路、ブッシング、接地メッシュを模擬して、接地板あり

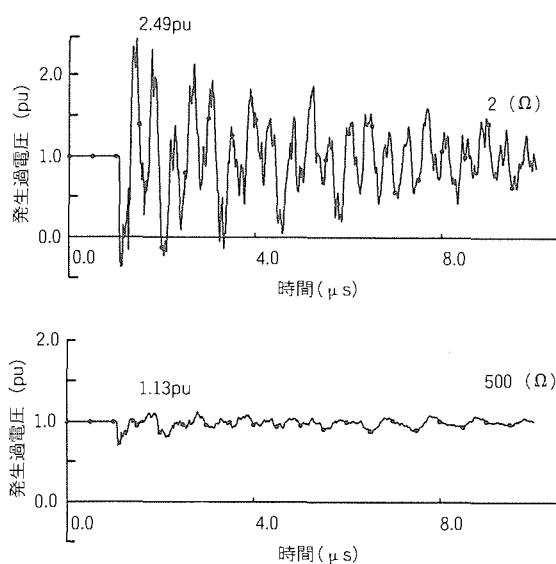


図 9. 代表的電圧波形例(ケースII, GIS端)

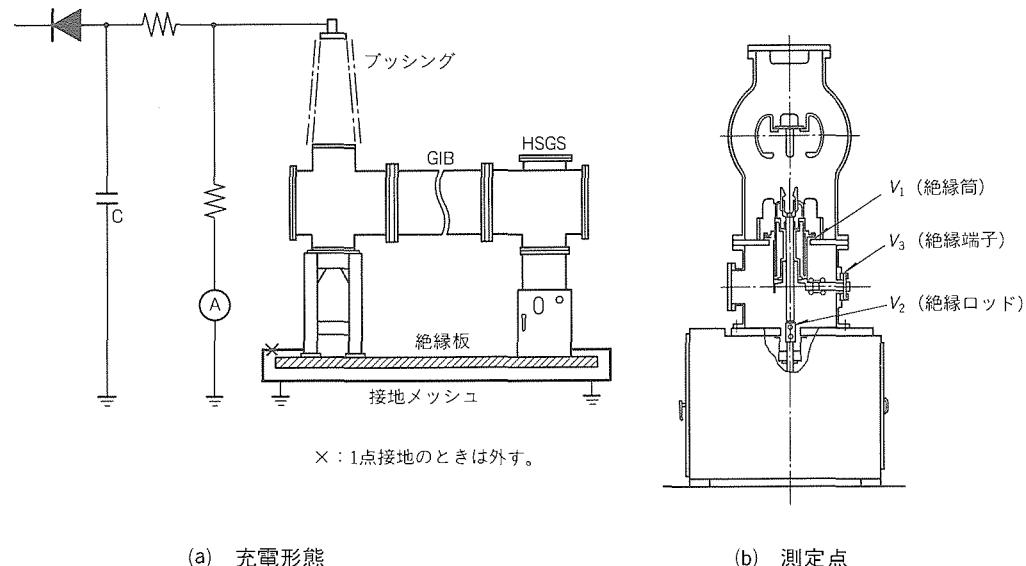


図10. TRV波高値相当試験形態と測定点

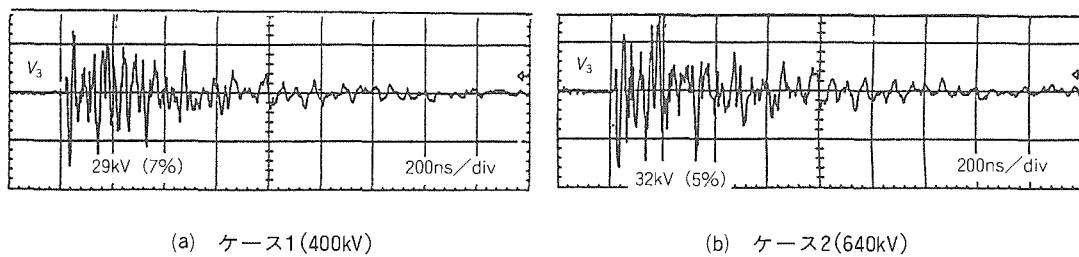


図11. 実測結果

の場合の解析を行った。結果を図12に示す。解析結果の方が振動数が高く減衰が遅いが、現象の初期の波形はかなり一致しており、このシミュレーション技術によって過電圧値を評価できることが確認できた。

4.4 HSGS解析のまとめ

HSGS開放時の極間再発弧によってHSGSの内部及び外部の接地系に発生する電圧について、GIBと組み合わせた回路について試験を行い、発生電圧を実測した。試験の結果、接地系に発生する電圧は、実用上ガス中絶縁支持部については印加電圧の40% (260kV)、気中絶縁引出部については5% (32kV) 以下と考えられる。この電圧は、HSGSの接地側導体を接地板でタンクに接地することによって低減できることを確認した。

5. リアルタイム・ディジタル安定度解析

1,000 kV 送電が系統に導入されると、系統の安定度特性は大きく変化し、系統保護システム、系統安定化装置も高機能化が要求され、その設計・調整も精密で詳細なものが要求される。そのためのツールとして、超並列計算機を用いたディジタル型リアルタイム電力系統シミュレータを開発した⁽⁴⁾。図13に装置の構成を示す。

この装置は、電力系統の過渡安定度現象を、10msの積分刻みでリアルタイムで模擬できる。さらに、A/D、D/Aインターフェースを備え、実際の安定化装置等を接続して、その機能検証を行うこともできる。また、外部にアナログシミュレータを接続してハイブリッドシミュレータを構成することができ、世界初のハイブリッドシミュレータとして、多岐にわたる解析に利用している。1,000 kV 送電が導入されると、系統の相互作用が密になり、広範囲な系統を模擬する必要性が高まるが、このシミュレータによって大規模系統を縮約することなく解析できる。

6. む す び

以上、1,000 kV 系統用シミュレーション技術が実務設計においていかに利用されているか、その一端を説明した。これら技術は、一朝一夕にして得られたものではなく、500 kV 系統時代における技術蓄積の上に成り立っていることはいうまでもないが、一方で、すべての先入観を捨て、1,000

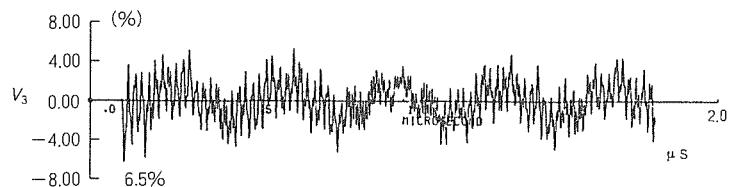


図12. 解析結果

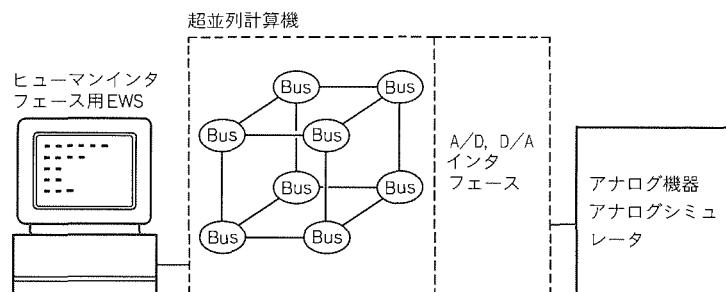


図13. デジタル型リアルタイム電力系統シミュレータの構成

kV 系統現象という観点から系統要素を見直して開発した技術である。しかし、この分野は未踏の分野であり、まだまだ改善の余地があることを謙虚に自覚し、今後の実系統運用で得られる多くの知見によって修正していくことが重要であろう。シミュレーション技術が、巨大システムの設計・製造の苦労をいささかでも軽減するものであることを希望している。

参考文献

- 1) 小林隆幸、寺沢慎則、筑紫正範、徳山俊二、野田英樹、才田敏之、下村哲朗、森山貴旨：1,000 kV 系統の遮断現象解析手法の検討 (UHV-III)，平成5年電気学会電力・エネルギー部門大会論文集(論文I)，329～334 (1993)
- 2) 山形芳文、笛森健次、兵藤祐貴、山本 宏：1,000 kV GIS 用高速接地開閉器の開発，平成6年電気学会全国大会講演論文集，11-70 (1994)
- 3) 渡辺 勉、小笠原勝彦、上林 亮：1,000 kV 送電用高速接地開閉器における諸現象について，平成6年電気学会全国大会講演論文集，11-67 (1994)
- 4) 佐藤信之、中澤太郎、山崎 彰、田岡久雄、伊与田功：ディジタル型リアルタイム系統解析シミュレータの開発，電気学会論文誌B，113-B, No.8 (1993)

1,000 kV開発試験設備及び試験技術

伊吹恒二* 塩谷全啓⁺
赤木美雅** 亀井健次***

1. まえがき

1,000 kV 系統に用いる変圧器、ガス絶縁開閉装置 (GIS)、保護・制御装置の性能検証のためには、容量の大きさと系統の特殊性を配慮する必要がある。検証試験設備及び技術としても、単に容量の拡大のみでなく各種の配慮を反映したものとなっているので、これについて述べる。

変圧器では、これまでの 500 kV 変圧器と比較して、定格電圧・試験電圧の上昇、定格容量の増大に対応する試験設備が必要となる。当社では 1981 年に赤穂製作所に UHV 試験所を開設し、UHV 機器の開発に取り組んできた⁽¹⁾。

1,000 kV 実証試験用変圧器の試験に当たっては、この UHV 試験所に大容量電源設備を増強するとともに、検証能力向上及び自動計測、データ処理時間の短縮化を目的とした計測情報システムを導入した。

GIS の主要な構成機器であるガス遮断器 (GCB) では、小型、高電圧・大容量化の進歩が目覚ましく、1,000 kV 50 kA 2 点切り GCB とその周辺機器とを組み合わせた GIS を開発した。当社では、これらの大容量 GCB の開発及び形式試験に対応するため、1993 年 6 月に大電力試験設備の増強を行った⁽²⁾。

1,000 kV 系統では、変圧器が各相とも 2 タンク構成になり、また、送電線の各相対地間・線間充電電流が大きくなるなど、主回路機器の構成・特性が従来機器に比べて大きく異なる。

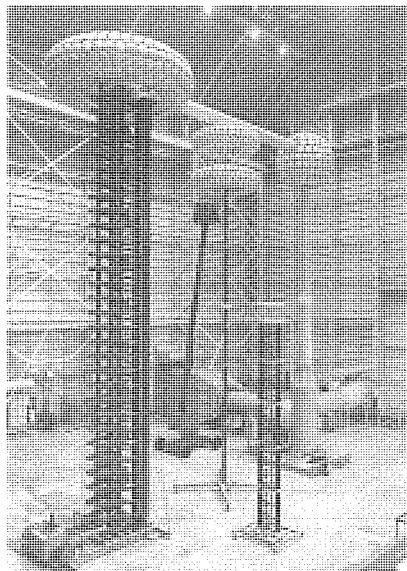


図 1. UHV 試験所のインパルス電圧発生器

なる。

これらに対応して送電線保護、変圧器保護、母線保護などの各リレーシステムについて新しい保護方式を開発した。この保護リレーシステムの性能及び機能を工場で検証するためには現地と等価な模擬系統が必要であり、1994 年に工場試験設備として 1,000 kV 送電線及び変圧器などの各模擬設備を順次開発し、導入した⁽³⁾。

ここでは、これらの試験設備と、新しく確立された試験技術について述べる。

2. 1,000 kV 変圧器の高電圧試験技術

2.1 高電圧試験設備

1,000 kV 変圧器の絶縁健全性を検証する高電圧試験には、交流耐電圧試験と雷・開閉インパルス耐電圧試験があり、図 1 及び表 1 に示す試験設備を用いて実施した。

また、1,000 kV 実証試験用変圧器の定格容量は、1 バンク 3,000 MVA であり、これまでの 500 kV 変圧器の 1 バンク最大容量 1,500 MVA に対して 2 倍の容量となる。したがって、試験用電源 (20 MVA 発電機) を用いて行う温度試験で全損失の 80 % 以上の供給損失 (規格上) を確保するには、約 280 MVA の補償容量が必要となる。このため、不足補償容量分の進相コンデンサ、コンデンサ調整補助変圧器を増強して対応した (表 2、図 2)。

2.2 計測情報システム

1,000 kV 変圧器の試験では、部分放電試験や温度試験などの膨大な量の計測データを迅速に処理する必要がある。このため、計測情報システムを導入して、計測の自動化・システム化を図った。システムの構成を図 3 に示す。

このシステムは、以下の三つの機能 (ブロック) に大別できる。

(1) 計測・解析データ、被試験変圧器の諸元、試験成績書、設計データ等を保存し、一元管理するデータベースサー

表 1. 耐電圧試験電圧と試験設備性能

試験項目	試験電圧	試験設備定格
交流耐電圧試験	加圧試験 長時間交流耐電圧試験 (誘導試験)	325 kV 1,100 kV (240Hz)
		2,000 kV 10 MVA 520 kV 60 MVA (1,000 kV 変圧器 (三次巻線を励磁))
	雷インパルス耐電圧試験	1,950 kV
開閉インパルス耐電圧試験	1,425 kV	インパルス電圧発生器 6,000 kV 450 kJ

バ(記憶容量 20 G バイト, 約 10 年間分の資料が保存可能)

- (2) 計測用コンピュータが取り込んだデータの各種解析, 変圧器諸元, 試験成績書などを登録・検索・閲覧するための EWS
- (3) 計測, 制御及びデータを取り込む計測用コンピュータ また, 高電圧試験によって発生するノイズの影響を避ける

表 2. コンデンサバンクの増強

	既設設備	増強設備
進相コンデンサ容量	140MVA (単相時) 200MVA (三相)	135MVA (単相)

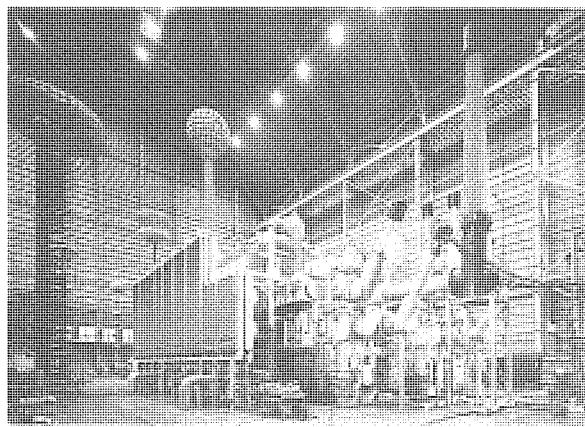


図 2. 1,000kV 実証試験用変圧器試験状況

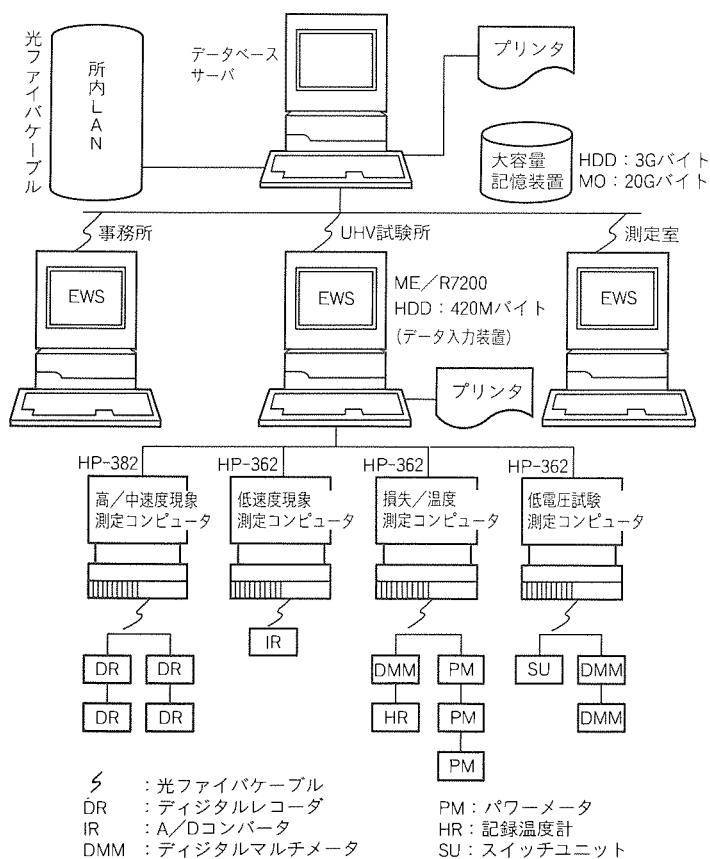


図 3. 計測情報システムの構成

ために, EWS 間(総延長 500 m)に光ファイバケーブルを, そして, 計測用コンピュータと計測器間には光伝送による計測制御を採用するなど, サージ対策を行った。

2.2.1 低電圧試験装置

この装置は直流定電圧電源及び交流安定化電源を内蔵し, 次の動作を行う。

- (1) 被試験変圧器・試験項目に応じ, 試験回路構成用リレーで自動的に電圧印加端子, 測定端子の切換えを行う。
- (2) デジタルマルチメータで電圧を自動計測し, 変圧比, 極性については良否判定まで自動で行う。

1,000 kV 変圧器の低電圧試験では, この装置の活用によって手間のかかる結線変更作業を減少し, また, 高精度の試験を実現できた。

2.2.2 損失/温度測定装置

パワーメータ, デジタルマルチメータで測定した損失などのデータを自動的に補正計算(波形ひずみ, 電流, 温度換算など)する。1,000 kV 変圧器の温度試験では, 主変圧器(1/2 相)2 台, 負荷時電圧調整器 2 台の温度データ(約 100 点)を採取するのに, この装置の利用によって温度データの同時取込み, トレンド監視など迅速なデータ処理を実現した。

2.2.3 低速度現象測定装置

実証試験用変圧器の長時間交流耐電圧試験で, 試験電圧を変化させて部分放電レベル等のトレンド監視を行った(図 4)。この装置は 8ch. のデジタルレコーダで現象を取得し, 相関関係をリアルタイムで確認し, 絶縁健全性検証を実施した。

2.2.4 高/中速度現象測定装置

雷インパルス耐電圧試験の電圧・電流波形や, 長時間交流耐電圧試験における部分放電パルス波形など, 周波数 50 kHz ~ 100 MHz 程度の現象を測定した。また, 開閉インパルス耐電圧試験の電圧・電流波形や, 商用周波電圧に重畳する波形ひずみ等の 1 Hz ~ 50 kHz 程度の現象も測定した(図 5)。

この装置(図 6)により, 部分放電電気パルスと部分放電音波形との時間差による位置標定と, デジタルレコーダを使用してデータの取込みを行い, コンピュータでの波形処理やデータ処理が実施できる。

2.3 1,000kV 実証試験用変圧器電気試験項目

1,000 kV 実証試験用変圧器の電気試験項目は, 表 3

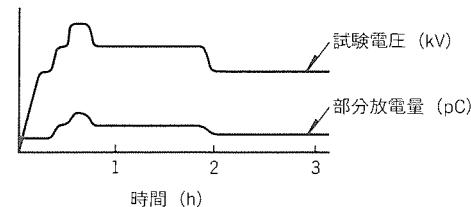


図 4. 長時間耐電圧試験中の電圧/部分放電レベル測定

のとおりで、いずれも良好な結果を得た。

このように、UHV 試験所の高電圧試験設備、増強した電源設備、及び計測情報システムを駆使することで、1,000 kV 変圧器の健全性検証を短時間（データ処理所要時間が従来の約1/2）で行うことができた。

3. 1,000kV GCB, HSGSの大電力試験技術

3.1 大電力試験設備

大容量 GCB の短絡遮断試験は、試験設備容量の面から直接試験法で行なうことが困難であるため、短絡発電機などから遮断電流を供給する電流源と、コンデンサバンクなどから電流遮断後の過渡回復電圧（TRV）、回復電圧を供給する電圧源を組み合わせた合成試験法で行われている。その中でも、

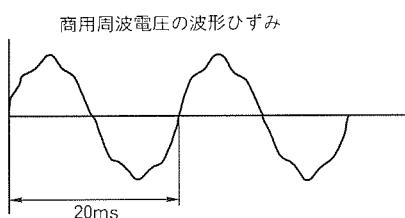
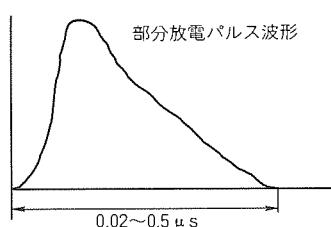
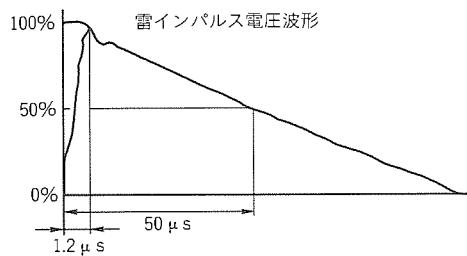


図 5. 高／中速度現象測定波形

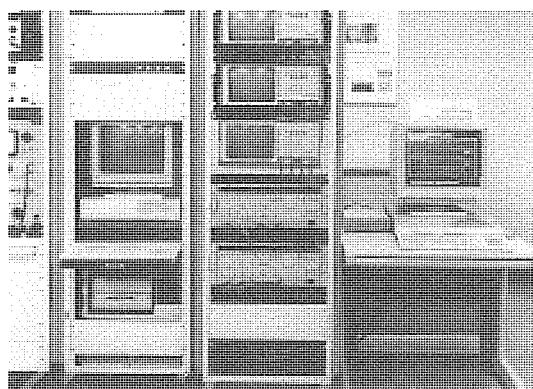


図 6. 高／中速度現象及び低速度現象測定装置

電流遮断点の直前にコンデンサバンクからの電圧源電流を重畠させる電流重畠法が最も等価性が高いと言われており、当社においても、従来からこの方法によって大容量 GCB の検証を行っている。

電流重畠法の場合、電圧源電流の電流変化率を直接試験法と一致させる必要があるため、1,000 kV GCB のユニット試験（二点切り GCB の一点当たりの遮断性能を検証する試験）といえども、充電電圧約 800 kV で約 5 MJ の大容量のコンデンサバンクが必要であり、これに対応するため電圧源設備を大幅に増強した。増強後の設備容量を従来設備と比較して表 4 に示す。これにより、1,000 kV GCB の大地間絶縁の性能の検証に必要な約 1,400 kV の TRV が印加可能となった。この設備における 1,000 kV GCB の遮断試験実施の状況を図 7 に示す。

3.2 1,000kV GCBの遮断試験法

1,000 kV 系統の実現に当たっては、開閉過電圧（遮断器の投入時・遮断時に発生する過電圧）を抑制することが重要であるため、1,000 kV GCB は、従来の 550 kV GCB と同様

表 3. 1,000kV 実証試験用変圧器の電気試験項目と適用される計測情報装置

△	試験項目	計測情報システム				
		A	B	C	D	E
1	変圧比試験	○				○
2	極性試験	○				○
3	巻線抵抗測定	○				○
4	絶縁抵抗測定					○
5	静電容量及び $\tan \delta$ 測定					○
6	無負荷試験		○			○
7	インピーダンス試験	○				○
8	効率及び電圧変動率の計算	○				○
9	温度試験	○				○
10	雷インパルス耐電圧試験				○	○
11	開閉インパルス耐電圧試験			○	○	○
12	長時間交流耐電圧試験（誘導試験）		○	○	○	○
13	加圧試験		○	○	○	○
14	騒音試験					○
15	振動試験					○
16	流動帶電試験		○	○	○	○
17	タップ差通電試験	○				○
18	移行電圧試験			○	○	○
19	周波数応答試験	—	—	—	—	—
20	サージインピーダンス測定			○	○	○
21	補機入力測定	○				○
22	負荷時タップ切換器試験	—	—	—	—	—
23	交流低電圧励磁電流測定	○				○
24	ブッシング CT 試験	—	—	—	—	—

(注) 主変圧器、負荷時電圧調整器の組合せ試験項目を示す

計測情報システム

- | | | |
|-----------------|---|---|
| A : 低電圧試験装置 | [|] |
| B : 損失／温度測定装置 | | |
| C : 低速度現象測定装置 | | |
| D : 高／中速度現象測定装置 | | |
| E : データ入力装置 | | |

の抵抗投入方式に加えて GCB では初めての抵抗遮断方式（以下“抵抗付き GCB”という。）が採用される。

3.2.1 短絡遮断試験法の課題

抵抗付き GCB による電流遮断では、抵抗遮断に伴う現象が新たに加わるのみならず、主接点に加わる TRV、回復電圧も通常の遮断に比べてかなり様相が異なる⁽⁴⁾。

このような抵抗付き GCB の端子短絡故障 (BTF) 遮断や近距離線路故障 (SLF) 遮断性能の検証も、通常の抵抗遮断を行わない GCB と同様に、コンデンサを電圧源とした合成試験法を用いる。しかし、電流遮断後のコンデンサの残留電荷が抵抗体とコンデンサで決まる時定数で急速に放電されるため、目標とする TRV 波高値、回復電圧、抵抗接点に流れる電流など、すべての条件を実際の系統における値と同じにすることは実現できない。このように抵抗付き GCB では、今まで行われてきた合成遮断試験法を用いて、各遮断責務ごとに1回の試験で主接点と抵抗接点を合わせた総合的な遮断性能を検証することが困難となる。

そのため、1,000 kV GCB の遮断試験は、遮断時の現象や構造の特長を考慮した上で、抵抗遮断時の過程を幾つかの期間、又は着目する検証項目に分割し、複数回の試験によって1回の遮断過程を検証するマルチパート試験法で行うこととした。

3.2.2 マルチパート法による遮断試験

図8は大電流遮断時の検証項目とその時間領域を示したものであり、5パートに分けて1回の遮断現象を検証する。なおマルチパート法による試験では、一連の遮断過程を分割して行うため、遮断時の各種相互作用（操作反応、熱ガスなど）を考慮した試験法で行う必要がある。

以下に、今回実施した1,000 kV GCB 特有の大電流遮断試験法の一例について述べる。

図9は、脱調遮断時の主接点電圧と抵抗接点アーチとの間の絶縁性能を検証する試験回路と試験結果のオシログラムを示したものである。抵

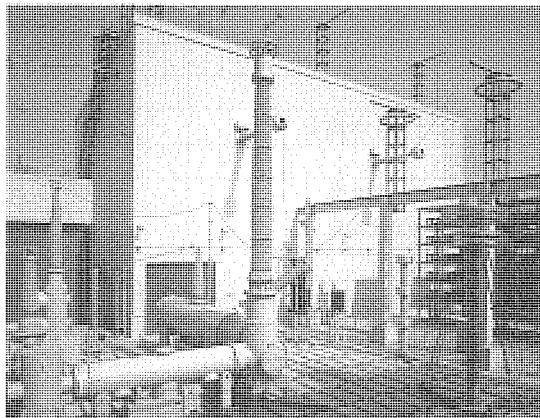


図7. 1,000kV GCB遮断試験中の大電力試験設備

抗遮断においては、主接点が短絡電流を遮断した後、主接点間に現れる TRV と回復電圧は、主接点と遮断途中の抵抗接点間にも印加されていることになる。1,000 kV GCB は、主接点と抵抗接点を平行に配置する構造であるため、抵抗接点に数 kA のアーチが発生した状態の主接点と抵抗接点間の絶縁性能を検証しておくことは重要である。

この試験では、主接点で13 kA を遮断した後、主接点に脱調遮断時の TRV 波高値に相当する約1,200 kV を印加し、その後、回復電圧約1,000 kV を印加した状態で抵抗接点に2 kA のアーチを発生させることによって検証した。結果的に、抵抗接点のアーチ時間21 ms まで絶縁的に問題ないことが確認できた。

図10は、抵抗体の熱耐量、耐電圧性能を検証する試験回路と試験結果のオシログラムであり、実系統と同様の高速度再閉路シーケンスで抵抗体に BTF 遮断から脱調投入及び脱調遮断までの一連の電圧を加えて、抵抗体に約170 MJ 相当のエネルギーを注入して検証したものである。

以上のように新しく開発した試験法によって、1,000 kV GCB の各種遮断性能の検証を行った。

表4. 増強した電圧源設備容量

項目		従来設備	新設備
電圧源設備容量	コンデンサ	充電電圧	750kV (屋外)
	パンク	容量	280 μ F (2.2MJ)
	リクトルパンク		66mH
1,000kV対応のための主な改造内容			④屋外テストセルの拡張 (14m×17m→26m×23m) ⑤約300台のコンデンサ切換器による回路構成の自動化 ⑥3点ギャップの始動に光制御方式を用いた1,200kV タンク形放電ギャップの開発 ⑦制御・測定システムの光ファイバ化 ⑧大型SF ₆ ガス回収・再生装置によるガス処理の自動運転化

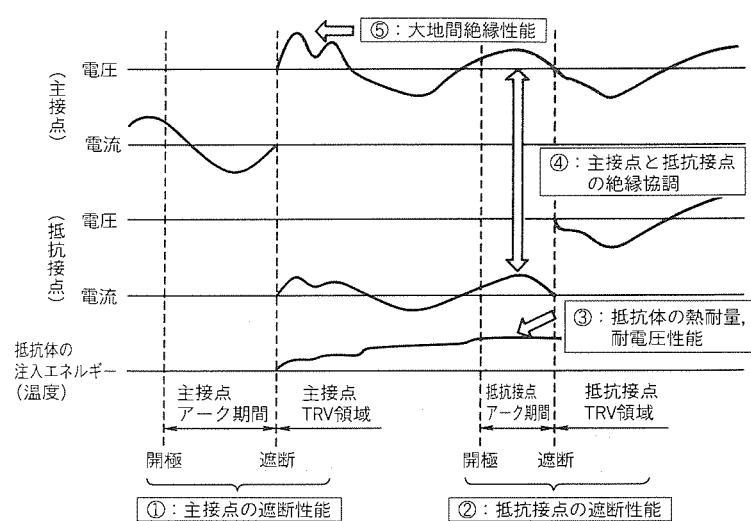


図8. 1,000kV GCBのマルチパート試験

（大電流遮断性能を検証する項目と検証する時間領域）

3.3 HSGSの零点推移電流遮断試験法

500kV系統に比べて充電容量が約4倍に大きくなる1,000kV系統では、送電線地絡事故発生時に事故区間を開放する遮断器が事故電流を遮断した後も事故点には健全相からの大きな静電誘導電流が流れ続けるため、事故点のアークが消滅しにくくなり、高速度再閉路が困難となる。そのため、遮断器が事故電流を遮断した後、直ちに事故相を接地し、事故点のアークを消滅させる高速接地開閉器(HSGS)が適用される。

このHSGSには、通常の誘導電流の遮断責務に加えて、後追い故障条件(事故相を接地したHSGSの遮断途中において、他相で新たな地絡事故が発生した条件で、このとき、HSGSには健全相の負荷電流による誘導分に、後追い故障相の地絡電流による誘導分が重畠した電流が流れる。)を考慮した零点推移電流(以下“零ミス電流”という。)遮断責務

が課せられる。

表5に、零ミス電流の遮断責務例を示す。

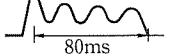
この責務の検証には、アーク時間80msもの間、遮断電流波形に電流零点を形成しないことが要求されるため、従来の商用周波数による短絡試験法では対応できない。このため、図11に示す新しい試験法を開発した⁽⁵⁾。

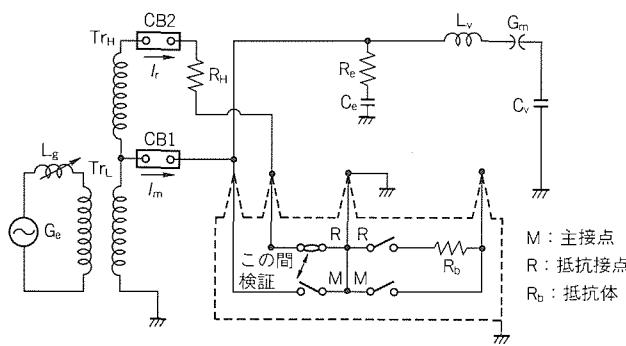
今回開発した零ミス電流の遮断試験回路は、コンデンサ(C_v)の静電エネルギーをインダクタンス(L_3)の電磁エネルギーに変換するクローバ回路を変形したものであり、図11(b)にオシログラム例を示す。アーク時間92msまで零ミス電流を維持し、電流遮断後、波高値395kVのTRVを印加して検証したものである。

4. 1,000kV保護・制御システム開発検証試験技術

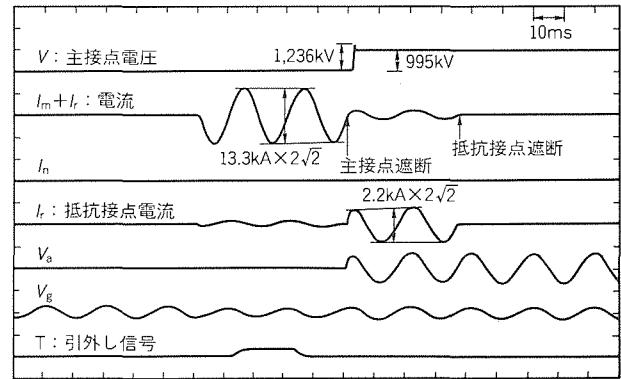
4.1 1,000kV送電線模擬設備

表5. 零ミス電流遮断責務例

電流波形	遮断責務	遮断電流	過渡回復電圧(TRV)		
			波高値	波高時間	上昇率
	電磁誘導電流	平均7,826A $f idt = 626A \cdot s$	65kV	141μs	0.46kV/μs
			390kV	8.7ms	0.045kV/μs

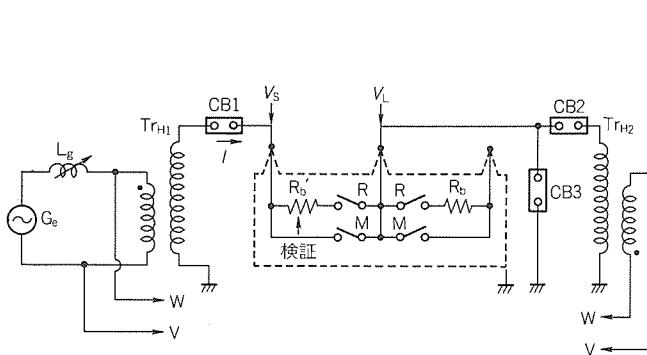


(a) 試験回路図

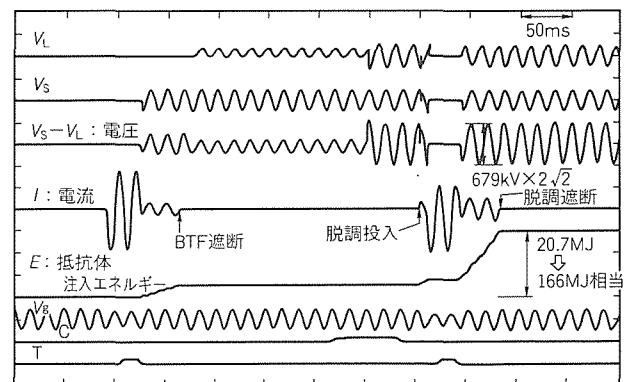


(b) オシログラム例

図9. 主接点と抵抗接点の絶縁性能を検証する試験



(a) 試験回路図



(b) オシログラム例

図10. 抵抗体の熱耐量、耐電圧性能を検証する試験

送電線保護及び交流過電圧保護リレーシステムの検証用として導入した。この設備の外観を図12に示す。

4.1.1 主なシミュレーション機能

主なシミュレーション機能は次のとおりである。

- (1) 1,000 kV 送電線の各相対地間と線間に発生する充電電流及び各種事故現象(短絡、地絡事故など)
- (2) 1,000 kV 送電線ルート断時に発生する交流過電圧及びアレスタ放電現象
- (3) 抵抗接点付き各相個別投入CB及びHSGSの開閉動作
- (4) 光PD二次側に発生する過渡電圧波形

4.1.2 構成

この設備の全体構成を図13に示す。また、主な要素の構成及び仕様についての概略を以下に述べる。

(1) 1,000 kV 送電線モデル

1,000 kV 送電線の自己及び相互インダクタンス、対地及び相互容量をそれぞれ各相個別に詳細に模擬するため、1セクション当たり図14のように構成した。L, R, Cは可変設定が可能である。このモデルを10セクション接続し、全長250 kmの送電線を模擬した。

(2) CB モデル

図15のように主接点及び抵抗接点を並列接続し、さらに、

故障電流の零点遮断が可能なようにサイリスタの逆並列回路を並列接続した。

また、制御回路は各相個別投入方式とし、主接点、抵抗接点、及び各補助接点の開路並びに閉路時間が1 ms刻みで設定可能であり、1,000 kV GCBの各接点の開閉時間を模擬した。

(3) HSGS モデル

主接点及びサイリスタの逆並列回路を並列接続して構成した。制御回路はCBモデルと同様の構成とした。

(4) 光 PD モデル

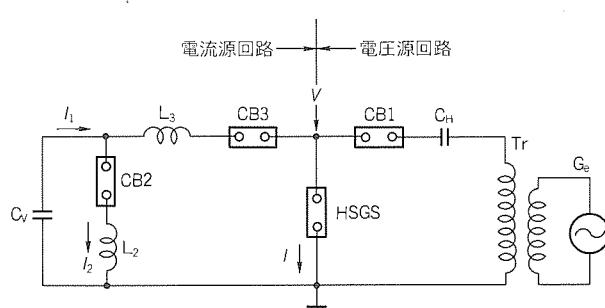
光PD一次側で事故発生(地絡事故など)、CB投入又はCB遮断された場合に、光PD二次側で発生する過渡電圧波形を詳細に模擬するため、図16に示すように実器と同様、分圧部、光センサ部、信号処理部、及び出力Tr部で構成した。

(5) アレスタモデル

ゼナーダイオードと抵抗の直並列回路で構成し、アレスタのV-I特性カーブを3本の折れ線で模擬した。

4.2 1,000 kV 变压器模擬設備

変压器保護リレーシステムの検証用として導入した。この設備を使用した1,000 kV 系統保護・制御システムの試験状



(a) 試験回路図

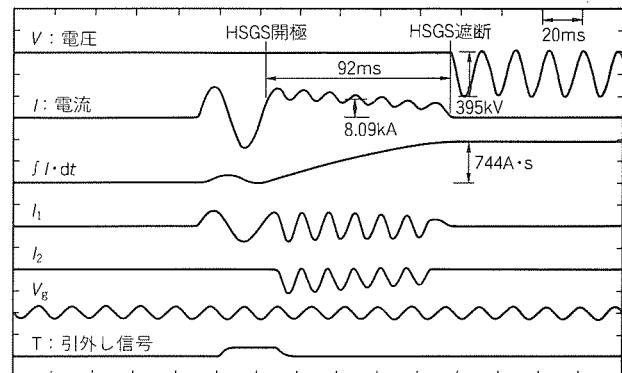


図11. HSGSの零ミス電流遮断試験(静電誘導電流遮断試験法)

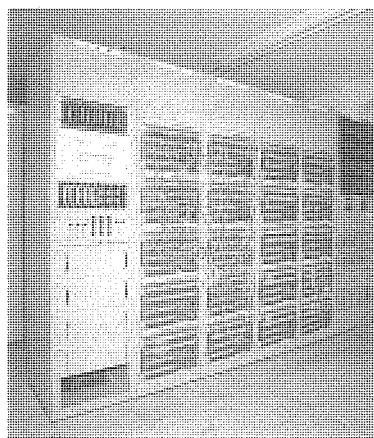


図12. 1,000 kV送電線模擬設備の外観

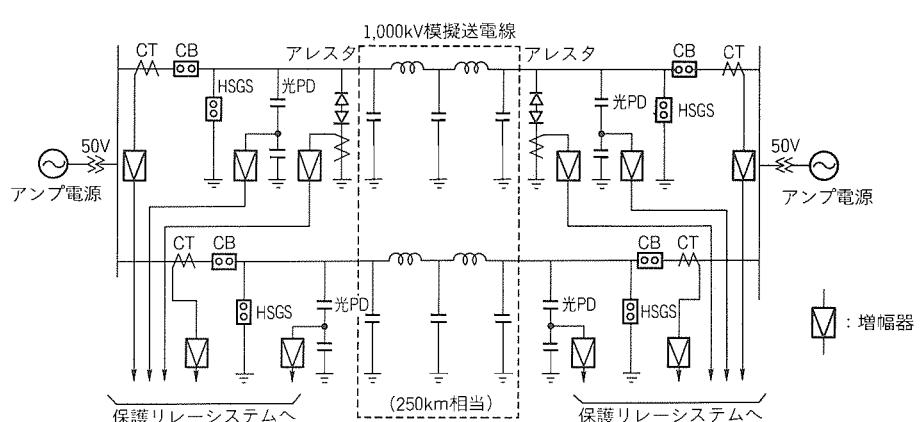


図13. 1,000 kV送電線模擬設備の全体構成

況を図17に示す。

4.2.1 主なシミュレーション機能

主なシミュレーション機能は、次のとおりである。

- (1) 1,000kV変圧器に発生するレイヤショート、地絡及び短絡事故現象
- (2) 1,000kV変圧器に発生するインラッシュ現象
- (3) 抵抗接点付きCB

(4) 光PD二次側に発生する過渡電圧波形

4.2.2 構成

主な要素の構成及び仕様の概略を以下に述べる。

- (1) 1,000kV変圧器モデル

図18に示すように、実器と同様、主変圧器・調整変圧器とも各相2タンク構成とし、インラッシュ発生及び各巻線部での事故発生(レイヤショート等)模擬が可能である。変圧

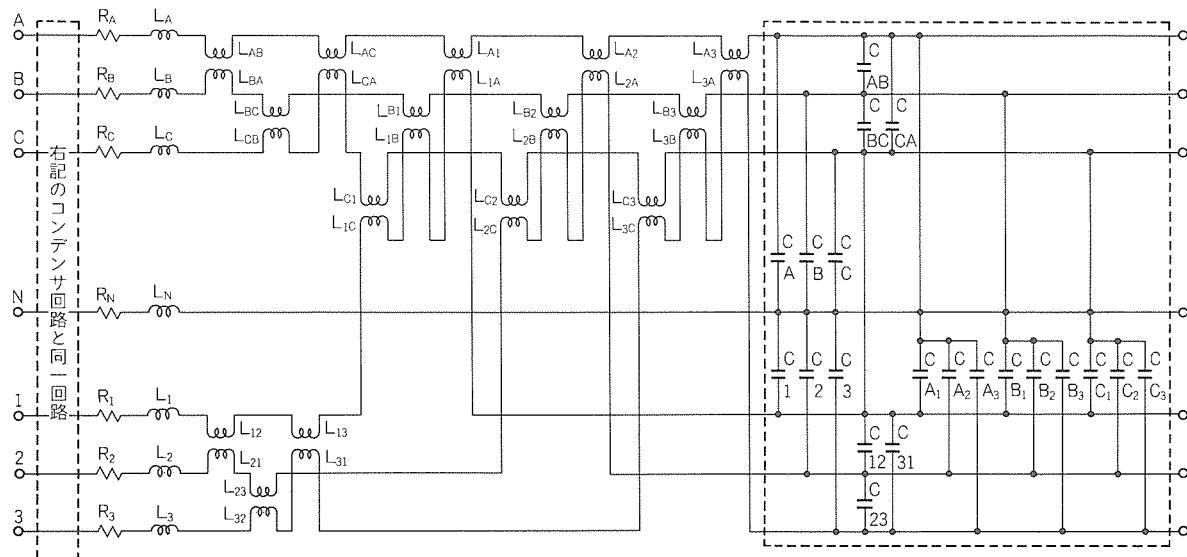


図14. 1,000kV送電線モデルの構成

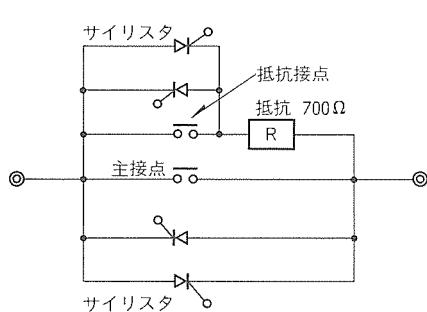


図15. CBモデルの構成

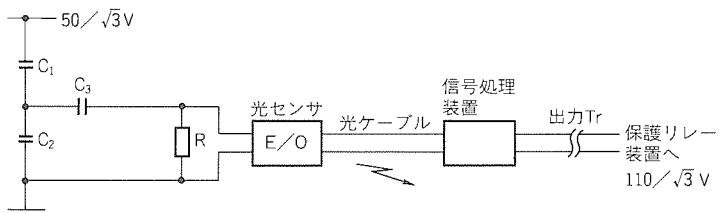


図16. 光PDモデルの構成

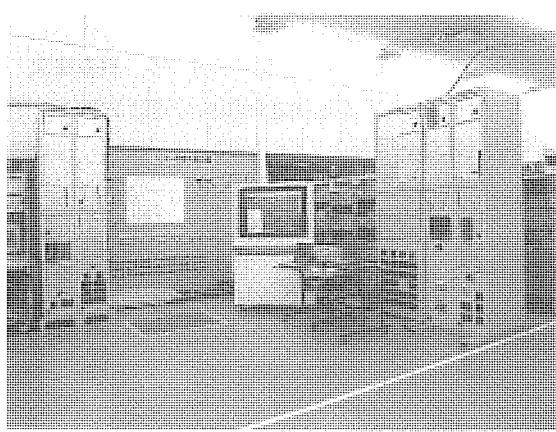


図17. 1,000kV変圧器模擬設備による保護・制御システムの試験状況

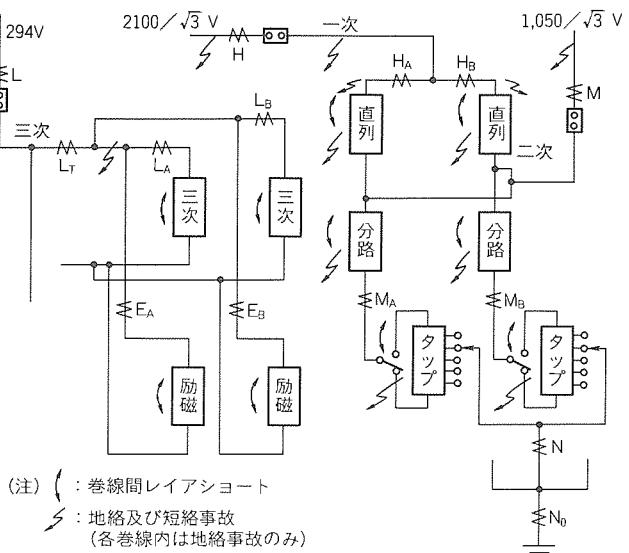


図18. 変圧器モデルの構成

表6. 送電線モデルの測定結果

項目	測定結果	
ラインアングル	約88° at 50Hz (X/R=28.6)	
EMTP計算した 実装電線定数との 誤差	インダクタンス	±4%以内
	キャパシタンス	25km当たり ±2nF以内

表7. 光PDモデルの測定結果

項目	測定結果		実器	モデル
	一次側電圧印加	減衰時定数		
DC分波形 減衰時定数	約30ms	約30ms		
	一次側電圧遮断	約30ms		
一次側1線地絡時 の二次側過渡電圧 波高値	最大波高値	約8%	約10%	
	1.5サイクル後 の波高値	約3%	約5%	

表8. 主変圧器モデルの測定結果

項目	測定結果		実器仕様値	モデル
	一二次通過インピーダンス	励磁電流		
インピーダンスの基準容量: 実器3,000MVA, モデル75kVA	18%	—	19.5%	3%以内

器は、電圧・電流とも実器の1/200(容量1/40,000)のモデルで製作し、実際の試験電圧は実器の1/500で実施した。

(2) CB モデル

主回路は、主接点と抵抗接点を並列接続した。制御回路は、前項の送電線模擬設備と同様構成である。ただし、想定される実器の仕様と合わせて三相一括投入方式とした。

(3) 光 PD モデル

4.1節の送電線模擬設備と同様の構成とした。ただし、主回路電圧が異なるため、分圧比及び信号処理部の増幅率が異なる。

4.3 1,000kV母線模擬設備

母線保護リレーシステムの検証用として、既設の母線模擬設備に空心CT、CB及び光PDの各モデルを増設した。主回路電圧2,100Vで、実系統の1/500の模擬系統であり、空心CT比を16A/20V(実器8,000A/20V相当)とした。CBモデルは主接点と抵抗接点を並列接続し、光PDモデルは4.2節の変圧器模擬設備と同一仕様とした。

4.4 評価結果

この設備の模擬機能及び性能とともに、満足な結果が得られた。次に、その評価結果の一例を示す。

4.4.1 1,000kV送電線モデル

送電線モデルの測定結果は、表6のとおりである。

4.4.2 光PDモデル

モデルの一次側電圧急変時の二次側過渡電圧波形の測定結果は、表7のとおりである。

4.4.3 1,000kV変圧器モデル

主変圧器モデルの主な特性の測定結果は、表8のとおりである。

5. むすび

増強又は新設した試験設備と新しい試験法で1,000kV機器(変圧器、GIS、保護・制御システム)の工場検証を実施し、設備の機能、及び製品の性能・機能ともに良好な結果が得られた。

それぞれの試験について更に計測・試験技術を向上させ、検証能力の高度化を目指していく。また、これらの増強された設備は、500kV以下の系統を対象とした製品の検証にも適用していく。

参考文献

- (1) 富永正太郎、村上卓弥、菅寿郎、渡邊次男: UHV 試験所、三菱電機技報、56、No.2、157~160 (1982)
- (2) 伊吹恒二、佐久間秀一、山本俊一郎、中村等、亀井健次、浜野未信: 新設備による550kV 1点切りGCBの遮断試験、平成6年電気学会全国大会、No.1489、11-98 (1994)
- (3) 塩谷全啓、松本晴泰、畠中康睦、土井勉: 1,000kV 保護・制御システムの工場試験設備の開発、平成7年電気学会全国大会、No.1544、6-498~6-499 (1995)
- (4) 亀井健次、佐久間秀一、吉積敏昭、杉山勉: 抵抗遮断方式大容量遮断器の遮断試験法、電気学会開閉保護研究会資料、SP-92-8、9~18 (1992)
- (5) 寺澤慎則、亀井健次、森山貴旨、中村等、笹森健次、松田道明: 1,000kV 高速接地開閉器の遮断試験法、平成6年電気学会全国大会、No.1467、11-72 (1994)

大規模ASICのテスト設計手法と バウンダリスキャンテスト支援システム

橋田光弘* 白井健治** 山元浩幸* 松尾俊彦* 山崎秀誉***

1. まえがき

大規模 ASIC に対して品質の高いテストを実現するためには、テスト容易化設計を採用することが必ず（須）であり、テスト容易化設計手法としては、スキャン設計手法が広く用いられている。スキャン設計手法を用いることにより、検出率の高いテストパターンの自動生成が可能となり、品質の高いテストを実現することができるが、回路オーバヘッド、遅延オーバヘッドが増加するという問題点がある。今回、これらのオーバヘッドを最小にし、検出率に関してはフルスキャン設計と同等の高い検出率を実現できるパーシャルスキャン設計手法と、これをサポートするシステムを構築し実用化した。

このパーシャルスキャン設計手法は、スキャンレジスタとスキャンレジスタの間に1段だけスキャンではないレジスタを入れることを許したものである。このパーシャルスキャン設計手法を適用することにより、フルスキャン設計と比較して、テストパターン数は200%近く増加するが、回路オーバヘッドを50%以上削減することができ、検出率に関してはフルスキャンと同等レベルの結果を得ることができた。

一方、部品が搭載された基板レベルにおけるテスト手法としては、ボード上の各信号線上にテストプローブを接触させて、ボード上に搭載されている部品単位にテストを行うインサーキットテスト手法が広く用いられてきた。しかし、最近の電子機器の小型化・高速化に伴い、大規模 ASIC が搭載され高密度化する基板及びマルチチップモジュールに対しては、テストパターンの作成が困難、テストプローブの接触が困難という問題から、従来のインサーキットテスト手法が適用できないという状況になってきている。

この問題を解決する目的でバウンダリスキャンテスト手法が提案され、IEEE1149.1として標準化されており、最近では汎用の LSI にも内蔵されるようになってきている。

今回、大規模 ASIC へのバウンダリスキャン設計の組込み／検証、テストパターンの自動生成、及びバウンダリスキャン採用 ASIC が搭載されている基板／マルチチップモジュールのテストデータ自動生成、故障解析を行うことができるシステムを開発し、実用化した。これにより、バウンダリスキャン採用 ASIC が搭載されている基板／マ

ルチチップモジュールの製造不良に関して、検出率100%のテストを実現することができた。

この論文では、大規模 ASIC に対して回路オーバヘッドを最小にするテスト設計手法とその効果、適用事例、及び ASIC のバウンダリスキャン設計から基板／マルチチップモジュールのバウンダリスキャンテストまでを支援するシステムと、その適用事例について紹介する。

2. ASICのテスト設計手法と適用事例

2.1 パーシャルスキャン設計

スキャン設計における回路オーバヘッド、遅延オーバヘッドを削減するために、以下に示すようにダブルのスキャンラッチへの置換えと、スキャンラッチ間に1段だけ D ラッチを入れるパーシャルスキャン設計を採用した。

(1) ダブルのスキャンラッチへの置換え

図1は、D ラッチを用いた2相クロック設計のオリジナル回路である。この回路に対して、今回採用したパーシャルスキャン設計では、図2に示すように互いに隣接する2相クロックで動作する D ラッチをダブルのスキャンラッチに置き換える。

(2) スキャンラッチ間に1段だけ D ラッチを入れる

図2に示すように、スキャンラッチとスキャンラッチ（シングルスキャンラッチ及びダブルスキャンラッチ）の間には、1段だけ D ラッチが入るように、D ラッチからスキャンラッチへの置換えを行う。これにより、図3に示すフルスキャン設計採用回路と比較してオーバヘッドを大幅に削減することができる。

2.2 スキャンラッチの多ビット化

スキャン設計における回路オーバヘッドと遅延オーバヘッドの削減とは別に、ASIC のレイアウトによるクロックスキューの低減化を図った。図4に示すように、4ビットをベ

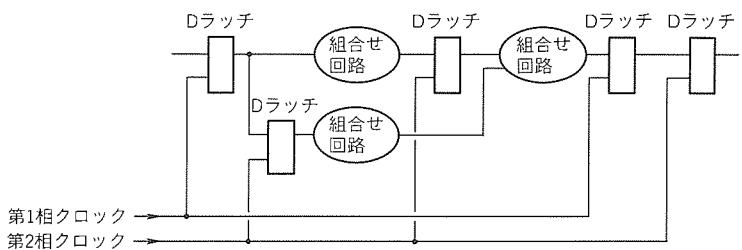


図1. スキャン変換前のオリジナル回路

スとしたダブルスキャンラッチのハードマクロ化を行い、レイアウト時はハードマクロとして扱えるようにユーザマクロの生成を行った。

2.3 設計フロー

図5に、今回採用した回路オーバヘッド、遅延オーバヘッドを最小にするパーシャルスキャン設計と、スキャンラッチの多ビット化の概略設計フローを示す。

2.4 フルスキャン設計との比較、適用事例

100KゲートクラスのASICに対して、パーシャルスキャン設計手法を採用した結果と、フルスキャン設計を採用した場合との比較を表1に示す。この比較結果から、回路オーバヘッドに関しては、今回のパーシャルスキャン設計を採用することにより、フルスキャン設計を採用した場合と比較して、回路オーバヘッドを約50%削減することができた。

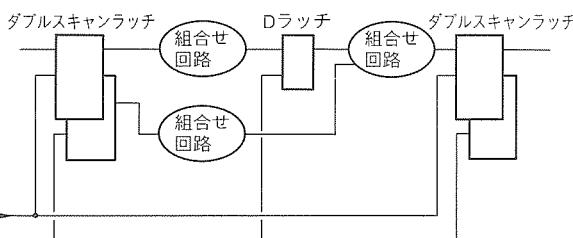


図2. パーシャルスキャン設計採用の回路

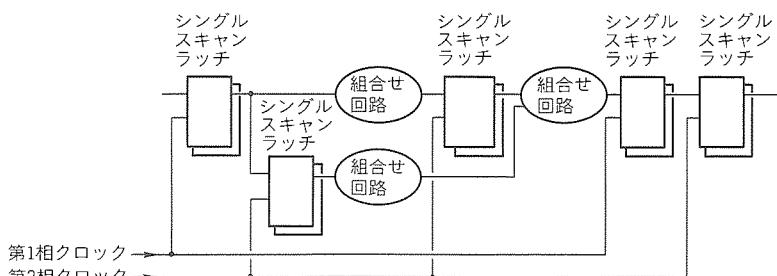


図3. フルスキャン設計採用の回路

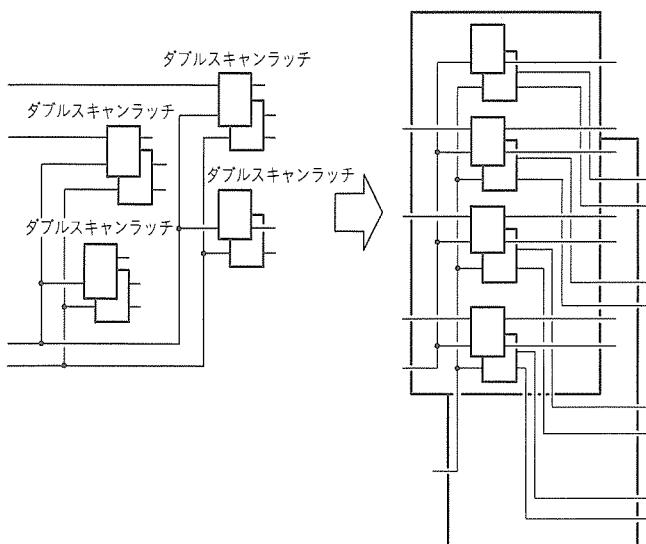


図4. ダブルスキャンラッチの多ビット化

また、この回路に対してテストパターンの自動生成を行った結果、フルスキャン設計を採用した場合と比較して、テストパターン数は195%増加しているが、故障検出率は、フルスキャン設計の場合とほぼ変わらないという結果を得ることができた。テストパターン生成時間に関しても、フルスキャン設計と比較して19%増加しただけで、有効であることが確認できた。

3. バウンダリスキャンテスト支援システムと適用事例

3.1 バウンダリスキャンテスト手法

バウンダリスキャンテスト手法は、基板のテストが困難になってきたという問題を解決する目的で、ヨーロッパと米国の電子機器、半導体、テストメーカー等が参加して結成された

JTAG (Joint Test Action Group) で提案され、1990年にIEEE 1149.1として標準化され、さらに、1993年には改訂版が発表されている。

バウンダリスキャンを採用したLSIは、図6に示すように、各入出力バッファにバウンダリスキャンレジスタを挿入し、これらのバウンダリスキャンレジスタをシリアルに接続して、スキャンイン／スキャンアウトができるよう構成されている。また、バウンダリスキャンを制御するためのTAPコントローラを設けるとともに、テスト用の専用ピン(5ピン)を設けている。

基板上では、図7に示すように、各LSIのバウンダリスキャンパスを接続し、基板上の各LSIのバウンダリスキャンをすべて基板のコネクタから制御できるようにしている。

3.2 ASICのバウンダリスキャン設計、テスト支援システム

図8は、ASIC内へのバウンダリスキャン回

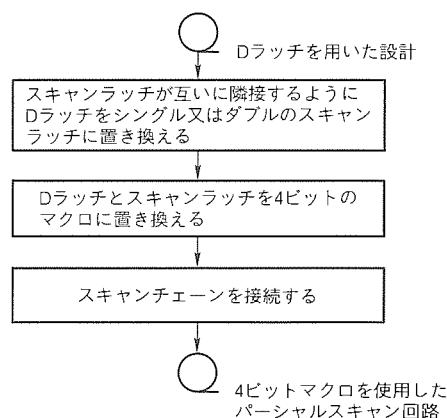


図5. パーシャルスキャン/スキャンラッチの多ビット化の概略設計フロー

表1. 100KゲートクラスのASICでの適用、比較

設計手法	フルスキャン	パーシャルスキャン	比較
回路規模相対比較	100*	88*	12%削減
故障検出率	98.95%	98.32%	同等
テスト周期	2,472K	7,290K	195%増加
テスト生成時相対比較	100*	119*	19%増加

注 * フルスキャン設計の場合を100としたときの相対比較である。

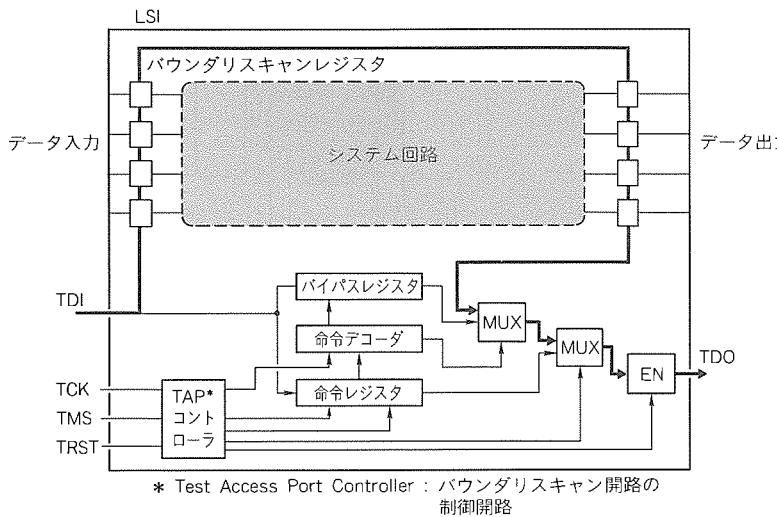


図6. バウンダリスキャンを採用したLSIの例

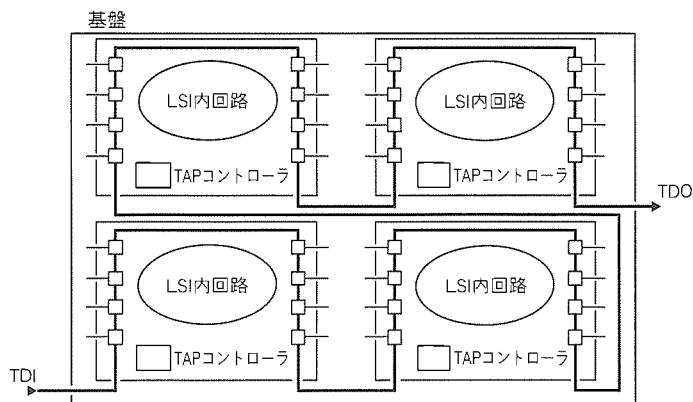


図7. バウンダリスキャンを採用した基板の例

路の自動挿入、設計ルールチェック、及びバウンダリスキャン回路の検証とテストパターン自動生成をサポートするシステムの概要を示したもので、以下の機能がある。

(1) バウンダリスキャン回路の自動挿入

用意されたバウンダリスキャンレジスタ、TAPコントローラ、制御回路のライブラリを元にして、ASIC内にIEEE 1149.1に準拠したバウンダリスキャン設計を組み込む。

(2) BSDLの生成

ASIC内のバウンダリスキャン回路の設計情報である BSDL (Boundary Scan Description Language) を、ASIC

設計データから抽出する。

(3) バウンダリスキャン回路に対する設計ルールチェック

ASIC内に組み込まれたバウンダリスキャン回路が、IEEE 1149.1に準拠しているかどうかをチェックする。

(4) バウンダリスキャン回路のテストパターン生成

ASIC内に組み込まれたバウンダリスキャン回路の機能/タイミング検証、及びLSIテストでのテスト用パターンを自動生成する。ここで生成されたパターンを使い、シミュレータ上でバウンダリスキャン回路の機能/タイミング検証、LSIテストでのテストが可能となる。

3.3 基板/マルチチップモジュールのバウンダリスキャン設計、テスト支援システム

図9は、基板及びマルチチップモジュールのバウンダリスキャン設計ルールチェック、テストデータの自動生成、故障解析をサポートするシステムの概要を示したもので、以下の機能がある。

(1) バウンダリスキャン回路の設計ルールチェック

基板及びマルチチップモジュール上のバウンダリスキャン回路が、正しく接続されているかどうかをチェックする。

(2) バウンダリスキャンテストパターン生成

ASIC、汎用LSI等のBSDLと、基板及びマルチチップモジュールの設計データを用いて、以下のテストを行うためのテストパターンを自動生成する。

(a) 基板及びマルチチップモジュール上に搭載されているASIC、汎用LSI等のバウンダリスキャン回路の動作確認を行う。

(b) 図10に示すように、基板及びマルチチップモジュール上のLSI間の接続間の接続をバウンダリスキャンを使ってテストすることにより、信号間のショート、LSIのピン間のブリッジ、信号の断線、LSIのピンが基板に接続されていないオープン等の不良を検出する。さらに、LSI内部の入出力バッファの故障を検出する。

(c) 図11に示すように、バウンダリスキャンレジスタとインサーキットテスト用プローブを組み合わせてのテストを行うことにより、バウンダリスキャンを採用しているLSIとバウンダリスキャンを採用していないRAM等の部品間の信号のショート/断線、LSIのピン間のブリッジ

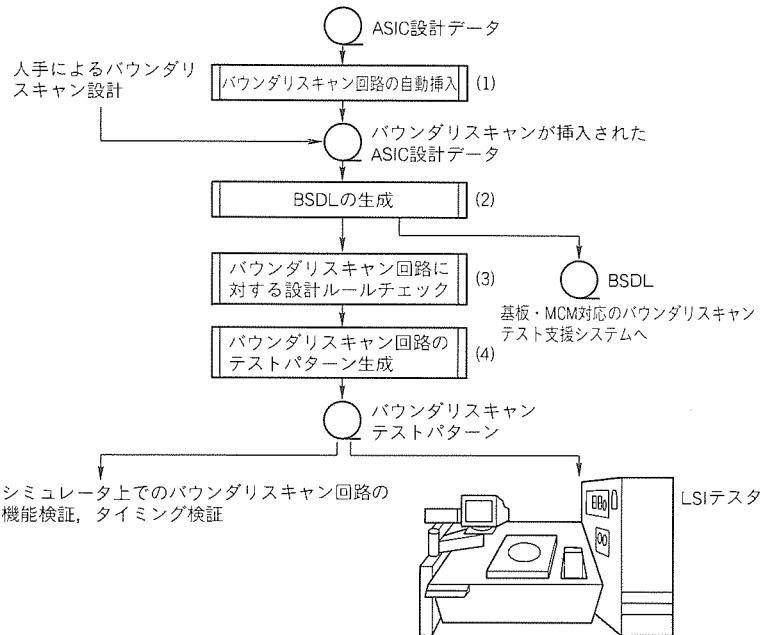


図8. ASICのバウンダリスキャン設計, テスト支援システム

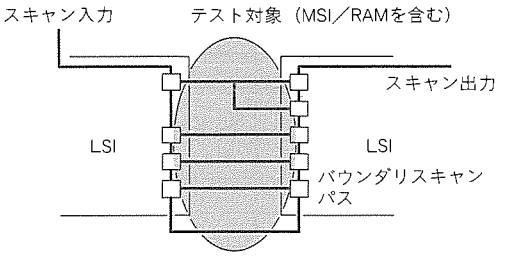


図10. バウンダリスキャンテスト

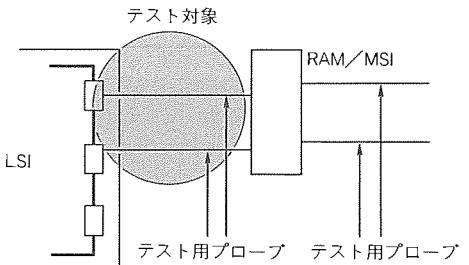


図11. バウンダリスキャンとインサーキットテストの組合せテスト

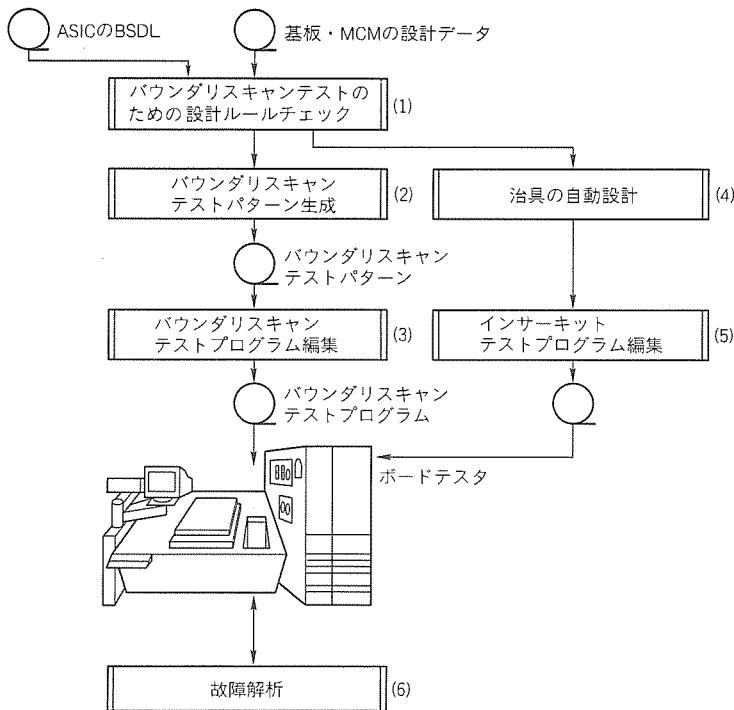


図9. 基板, マルチチップモジュールのバウンダリスキャン設計, テスト支援システム

ジ／オープン等の不良を検出する。

(3) バウンダリスキャンテストプログラム生成

上記(2)で生成されたテストパターン, テストシーケンスから最終的なテストのテストプログラムを自動編集する。

(4) 治具の自動設計

基板のテストの場合, バウンダリスキャンを採用していない部品も搭載されているので, テストプローブを使ったイン

サーチットテストが必要である。そのため, バウンダリスキャンテストを考慮してインサーキットテスト用のテストプローブが必要な基板上の信号を検索し, 基板上の最適なポイント(ピンピッチ, スペース等を考慮して一番安定してプローブ接触できる箇所)にテストプローブを配置する。また, 治具上の配線, 治具製作用データを自動生成する。

(5) インサーキットテストプログラム生成

図12に示すように, バウンダリスキャンを採用していない部品に関しては, 従来のインサーキットテストを行なう必要があり, インサーキットテスト用のテストプログラムを自動編集する。

(6) 故障解析

バウンダリスキャンテスト時のフェールログ情報から, 基板及びマルチチップモジュール上の故障箇所を自動的に指摘する。

3.4 バウンダリスキャン適用事例

図13は, バウンダリスキャンを採用した基板の一例を示したものである。この基板に搭載されているASICの形状は, 576ピンのTCPパッケージでピンピッチが0.25 mmと狭ピッチのため, インサーキットテスト用テストプローブピンを接触することが困難であり, バウンダリスキャン手法を採用した。

また, 基板上には, このASICが5石のほかに2石のバウンダリスキャンを採用したVLSIが搭載されており, これら7石のLSIを図に示すように接続した。7石のLSIのうち1石でも故障した場合にはバウンダリスキャンテストが困難になるので, 個々のLSIごとにテストできるようにテ

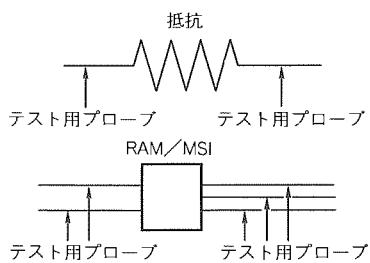


図12. インサーキットテスト

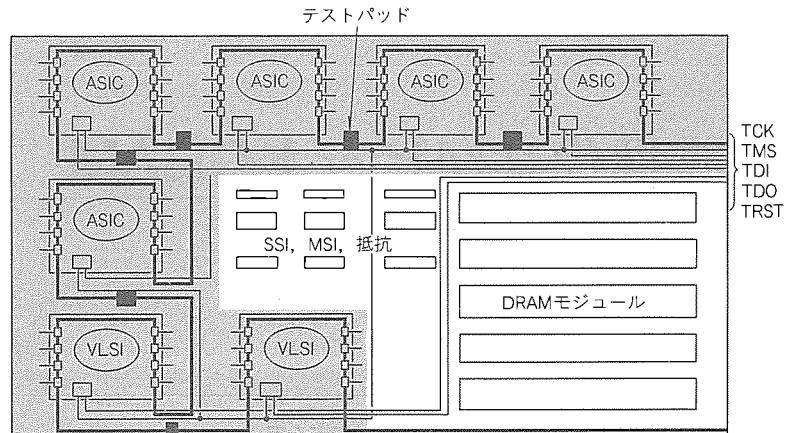


図13. バウンダリスキャンテスト適用基板

ストクロック TCK (又は、テストモード TMS) は個々の LSI ごとに接続し、各 LSI 間のバウンダリスキャンパスにはテストのプローブが接触できるように構成されている。

また、他の部品はバウンダリスキャンが採用されていないので、LSI とこれらの部品間はバウンダリスキャンとインサーキットテストを組み合わせてテストを実施している。これにより、基板の製造不良に関して検出率 100% のテストを実現できた。

4. む す び

この論文で紹介した大規模 ASIC に対するテスト設計手法により、回路オーバヘッド、遅延オーバヘッドを削減し、フルスキャン設計と同等の品質の高いテストを実現することができた。

また、ASIC、基板及びマルチチップモジュールにおけるバウンダリスキャン設計からテストまでが自動化され、従来のインサーキットテスト手法ではテストが困難であった高密度実装基板、マルチチップモジュールに対して検出率 100% のテストを行うことが可能になった。既にバウンダリスキャ

ンは、コンピュータを始めとして高密度実装基板やマルチチップモジュールに適用し、検出率の高いテストを実現しており、さらにシステムレベルでの診断にも適用している。

参 考 文 献

- (1) IEEE Standard 1149.1-1990 (Include IEEE Std. 1149.1a-1993) : IEEE Standard Test Access Port and Boundary-Scan Architecture (1993-10)
- (2) 木村廣隆、高田潤二、岩撫秀雄、阪尾正義、原島忠雄、橋田光弘：オフィスコンピュータ MELCOM 80 “GS 700／10” の実装技術、三菱電機技報、67、No. 11、1050～1055 (1993)
- (3) 山元浩幸、橋田光弘、松尾俊彦：大規模 ASIC のテスト設計手法とバウンダリスキャン適用事例、情報処理学会全国大会講演論文集(前期)、6-91 (1995)
- (4) 橋田光弘、山元浩幸、山崎秀吾、内山宗彦、佐藤雅樹：バウンダリスキャン設計、テスト支援システム、情報処理学会全国大会講演論文集(前期)、6-93 (1995)

第三世代16MビットDRAM

月川靖彦* 平山和俊* 源城英毅** 添田真也**

1. まえがき

DRAMは、ノートブックパソコン、ワークステーション、メインフレームの主記憶や画像メモリとして広く用いられるため、用途に応じて求められる構成・機能・特性が多岐にわたっている。また、使用されるシステムによって電源電圧も5V系と3.3V系の2通りがある。特に最近、マルチメディアの中心機器であるパソコンでは、高速CPUを搭載したウインドウズシステムの導入によって大容量メモリを高速転送レートで動作させる必要があり、また、バッテリバックアップシステムの普及により、DRAMには従来に増して高性能(高速・低消費)が求められている。

今回、こうした要求に対応するため第三世代16MビットDRAMを開発したので、その内容を述べる。

2. 開発方針

1章で述べたような高性能を実現し、さらに市場要求に対応する多くの派生品種を迅速に供給するため、第三世代16MビットDRAMを、以下の方針に基づいて開発した。

(1) 第三世代16MビットDRAMファミリのコア
アルミマスタスライスやポンディングオプションで構成・機能・電源電圧を選択できる。また、更なる多ビット化や次世代ASDRAM(Application Specific DRAM)のコアチップとしての役割も持たせる。

(2) プロセスの簡略化

タンゲステン配線など新規技術の導入と、ツインウェルの採用などプロセスの簡略化を図った。

表1. 第三世代16MビットDRAMの製品概要

構成	$\times 1/\times 4/\times 8$
電源電圧	5V/3.3V
リフレッシュ	4Kサイクル/64ms, 2Kサイクル/32ms
アクセスタイム	$t_{RAC}=50\text{ns}$, $t_{AA}=25\text{ns}$, $t_{CPA}=30\text{ns}$, $t_{CAC}=13\text{ns}$
消費電流	$I_{cc1}^{(注1)}=100\text{mA}$, $I_{cc2}^{(注2)}=20\mu\text{A}$, $I_{cc9}^{(注3)}=200\mu\text{A}$
機能	FP(ファーストページ), EDO(ハイパページ), セルフリフレッシュ
パッケージ	300mil 26ピン SOJ, TSOP ($\times 1$, $\times 4$) 400mil 28ピン SOJ, TSOP ($\times 8$)
オプション	メタル/ポンディング

(注1) $\times 8$, 2Kリフレッシュサイクル, RASサイクル=110ns, 5V版, 80°Cでの動作時平均電流

(注2) 待機時電流

(注3) セルフリフレッシュ時平均電流

(3) システムの高性能化に対応

相補データバス構成によって高速アクセスを実現した。また、EDO(Extended Data Out)モードを新機能としてポンディングオプションにし、システムの高速化に対応した。

(4) マージンの大きい電源回路設計

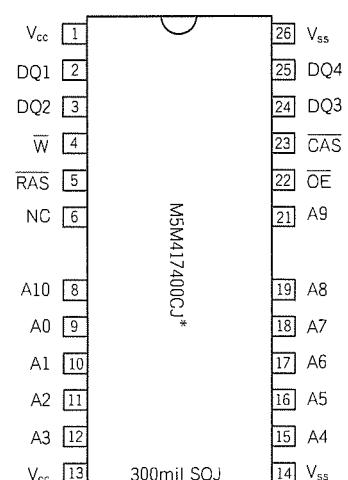
電源電圧の変動、周囲温度の変化、プロセスのばらつきがあっても安定に動作する回路を開発し、内部降圧回路などに採用した。

3. 製品概要

第三世代16MビットDRAMの製品概要を表1にまとめた。

構成($\times 1/\times 4/\times 8$)、電源電圧(5V/3.3V)はアルミマスタスライスであり、リフレッシュサイクル(2K/4K)、機能(FP/EDO)はアルミマスタスライス又はポンディング切換によるオプションとなっている。これにより、市場要求に対応する多くの派生品種を迅速に供給することができた。特に、EDOモードを同ダイのポンディングオプションとし、システム高速化の市場要求に対応した。

アクセスタイムは $t_{RAC}=50\text{ns}$, $t_{AA}=25\text{ns}$, $t_{CAC}=13\text{ns}$ であり、50ns品スペックを満足している。また、動作電流 $I_{cc1}=100\text{mA}$, 待機時電流 $I_{cc2}=20\mu\text{A}$, セルフリフレッシュ時平均電流 $I_{cc9}=200\mu\text{A}$ であり、十分な低消費電流化を図っており携帯端末での使用にも好適となっている。



注* $\times 4$, 5V版, FPモード, 2Kリフレッシュ品
型名末尾のJはSOJ, TPはTSOPを示す。

図1. M5M417400Cのピン配置

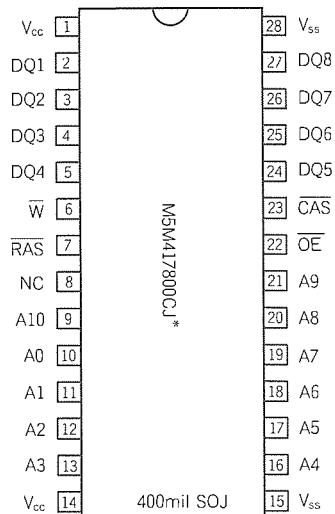


図2. M5M417800Cのピン配置

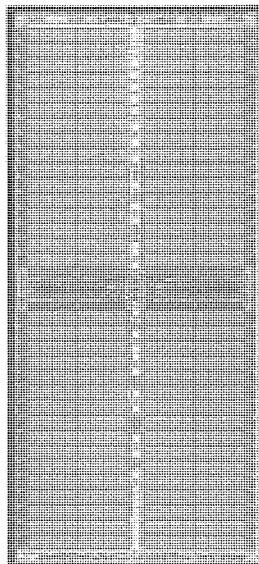


図3. チップ写真

表2. 第三世代16MビットDRAMのプロセス技術

素子分離	改良LOCOS
ウェル構成	高エネルギー注入ツインウェル(P型基板)
メモリセル	埋込みビット線方式厚膜スタッカセル $t_{\text{OX}}(\text{eff}) = 5\text{nm}$
トランジスタ	NMOS: $0.55\text{ }\mu\text{m}$ (LDD) PMOS: $0.55\text{ }\mu\text{m}$
配線	2Poly/2Poly-Si/1W/1Al
ワード線	WSi ₂ /Poly-Si, 1st Metal (W)
ビット線	WSi ₂ /Poly-Si
列選択線	2nd Metal (Al-Cu)

ピン配置の代表例を図1、図2に示す。

4. プロセス及びチップ構成

4.1 プロセス技術

表2に第三世代16MビットDRAMに使用している主なプロセス技術を示す。最小デザインルールは $0.4\text{ }\mu\text{m}$ である。

素子分離は改良LOCOS法を用い、ウェル形成には高エネルギーイオン注入法によるレトログレードツインウェル技術を採用した。

また、第一層メタル配線にはタンクステン配線を新規に採用し、十分な配線信頼性を確保するとともに、プロセスの簡略化を図った。

4.2 チップ構成

第三世代16MビットDRAMのチップ写真を図3に、また、チップ構成を表3に示す。チップサイズは $5.52\text{ mm} \times 12.53\text{ mm}$ 、メモリセルサイズは $1.03\text{ }\mu\text{m} \times 2.16\text{ }\mu\text{m}$ である。

メモリアレー構成はシェアドセンスアンプ方式であり、データ線は、センスアンプからチップ短辺方向にサブデータ線、スイッチを介してチップ長辺方向にデータアンプまではメイ

表3. 第三世代16MビットDRAMのチップ構成

チップサイズ	$5.52\text{ mm} \times 12.53\text{ mm} = 69.2\text{ mm}^2$
メモリセルサイズ	$1.03\text{ }\mu\text{m} \times 2.16\text{ }\mu\text{m} = 2.24\text{ }\mu\text{m}^2$
セル/BL	128セル/BL
読み出し方式	シェアドセンスアンプ方式 階層データ線方式
冗長構成	256ワード線/64ロー 16列選択線/32コラム

ンデータ線という階層構成を採っている。

冗長構成は第二世代16MビットDRAMの128ワード線/128ローから256ワード線/64ローにした。こうして、ヒューズを減らすと同時にワード線の救済効率の上昇が可能になった。

5. 回路設計技術

5.1 高速化設計

5.1.1 EDOモード

第三世代16MビットDRAMでは、従来のFPモードよりも高速転送レートでデータを読み出せるEDOモードを、新規にボンディングオプションとしている。EDOモードで高速転送レートが可能な理由を、図4及び図5を用いて示す。

図4には、従来からのFPモードの読み出し動作タイミングを示す。FPモードでは $\overline{\text{CAS}}$ のライズエッジで出力データが切れるため、前サイクルの $\overline{\text{CAS}}$ のライズエッジからのアクセスである t_{CPA} よりもページサイクル(t_{PC})の方が長くないと動作できない。

これに対し図5に、EDOモードの読み出し動作タイミングを示す。EDOモードでは $\overline{\text{CAS}}$ のライズエッジで出力データが切れないため、ハイパページサイクル(t_{HPC})を t_{CPA} よりも短くすることができる。したがって、EDOモードの方がFPモードよりも高速にデータを転送することができる。

表4に、FPモードとEDOモードの違いを示す。アクセスタイムは変わらないが、サイクルタイムが35nsから20nsに縮まっており、高速転送レートで動作することが分かる。

5.1.2 相補データバス構成

第三世代16MビットDRAMでは、コラム系のアクセスタイムである t_{AA} や t_{CPA} を高速化するため、第二世代16MビットDRAMのシングルデータバス構成に替わって新規に相補データバス構成を用いている。相補データバス構成の採用でアクセスが高速化される理由を、図6～図9によって説明する。

図6にシングルデータバスの読み出しバスを示す。シングルデータバス構成では、データアンプから出力バッファまでは、バスは1本で構成されている。

図7に、シングルデータバス構成の読み出し波形を示す。シングルデータバス構成では、読み出し動作によってバス(RD2S)の“H”“L”レベルが確定した後、データ出力イネーブル

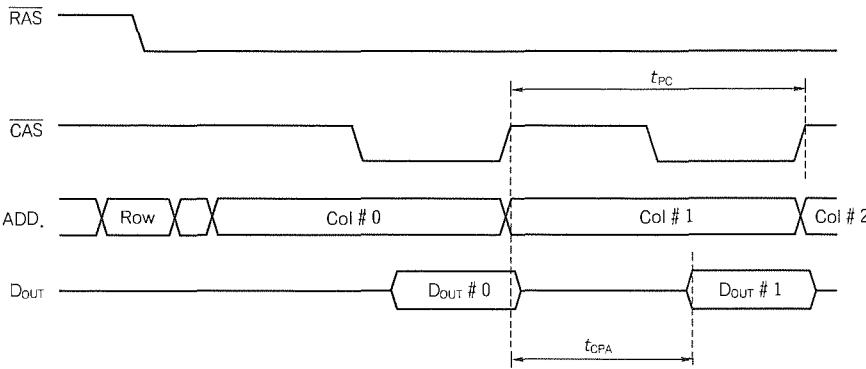


図4. FPモードの読み出し動作タイミング

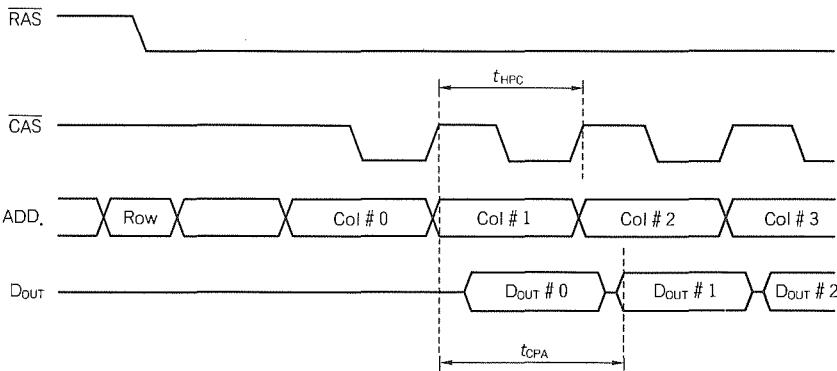


図5. EDOモードの読み出し動作タイミング

信号(DOES)を入力することで、データ出力のタイミングを制御している。したがって、バスにデータが現われるのとデータ出力の間にタイムロスが生ずる。

これに対し、図8(a)に、相補データバス構成の読み出しバスを示す。相補データバス構成では、データ線に読み出されたデータを高速増幅する相補データアンプから出力バッファに至るまで、バスは相補構成になっている。

図9に、相補データバス構成の読み出し波形を示す。相補データバス構成では、相補バス($\overline{RD2}$, $\overline{RD2}$)はあらかじめいずれも“H”にプリチャージされており、データ確定前にデータ出力をイネーブルする信号(DOE)が入力される。そして、相補バスの片方が“L”になることにより、セルフタイミング的に出力データ(D_{out})が出力される。このため、バスにデータが現われるのとデータ出力の間にタイムロスがない。したがって、相補データバス構成の方が高速化が可能である。

今回、相補読み出しデータバス1($RD1$, $\overline{RD1}$)のプリチャージトランジスタの配置を従来と変えることで更に高速化を可能にしたので、図8(b)と(c)を用いて説明する。

図(b)は、従来のプリチャージトランジスタの配置である。相補読み出しデータバス1には4個の相補データアンプがつながっており、このうちアドレスによって選択された1個のみがバスをドライブし、残りの3個はハイインピーダンス状態にある。アドレスが変わったときには、新たに選択された1個のデータアンプがバスをプリチャージした後にセンスする。

表4. FPモードとEDOモードの違い

	FPモード	EDOモード
t_{RAC}	50ns	
t_{AA}	25ns	
t_{CPA}	30ns	
t_{CAC}	13ns	
t_{HPC}	—	20ns
t_{PC}	35ns	—
t_{CAS}	13ns	8ns

したがって、すべてのデータアンプにプリチャージトランジスタが必要で、バスには4個のプリチャージトランジスタが接続されていた。このためバスの容量が大きくなり、高速化を妨げていた。

今回採用したバスのプリチャージ構成を図(c)に示す。個々のデータアンプにはプリチャージトランジスタを持たせず、中間ドライバ部にバス1本当たり1個のプリチャージトランジスタを配置し、アドレス変化のたびにプリチャージする構成とした。このためバスの容量が減り、更に高速化できた。

5.2 広マージン電源回路設計

5.2.1 内部降圧回路

第二世代16MビットDRAM以降、トランジスタの信頼性限界から、5V版のデバイスでは外部電圧を3.3Vに降圧して内部回路に供給している。内部降圧回路は、図10(a)に示すように、基準電圧と内部電圧の間の電位差を検出する比較器と、比較結果に応じて抵抗値を変化させるトランジスタとからなり、内部電圧は基準電圧と等しくなるように制御される。

一方、トランジスタの電流能力は温度が上昇すると低下するため、内部電圧が等しい場合は、高温では常温に比べてアクセスタイムの遅れが生じる。このような高温でのアクセス遅延を生じさせないためには、基準電圧は若干の正の温度依存性を持つことが望ましい。

今回用いた基準電圧発生回路を、図(b)に示す。トランジスタM1のしきい値電圧を V_t 、M1のゲートと外部電源の間の抵抗を R_1 としたとき、電流 $I_1 = V_t / R_1$ となる。 I_1 をカレントミラーを介して電流 I_2 に変換し、抵抗 R_2 に流すことにより、基準電圧 $V_{REF} = I_2 \cdot R_2 = n \cdot V_t \cdot R_2 / R_1$ を得る(n はカレントミラーのミラー比)。

トランジスタM1のゲート長及びゲート幅を最適化して動作点を図(c)に示すようにすることによって、高温でのしきい値電圧 V_t' を常温の値 V_t より大きくすることができ、基準電圧 V_{REF} に正の温度依存性を持たせることができた。

5.2.2 昇圧電位発生回路

昇圧電位は、選択ワード線に与えられる電位である。内部電源電位を高くして行う不良加速試験(バーンイン)の際、昇圧電位が必要以上に上昇して素子劣化をもたらすことがないよう設計が従来からなされてきた。従来の方法は、昇圧電位がある値を超えると昇圧電位発生回路を止めたり、昇圧電位から接地電位に電流リーコンパスを設けるなどの方法であり、昇圧電位が過渡的に大きく揺らぐ問題があった。

今回用いた昇圧電位発生回路を、図11に示す。この回路では、昇圧電位が設定値を超えると、整流トランジスタのゲート電位のブースト振幅を $2 \cdot V_{cc}$ から V_{cc} へ切り換える

(V_{cc} は内部電源電位)。したがって、昇圧電位が過渡的に揺らぐことなく、安定して設定値に保たれる。

5.2.3 基板電位発生回路

基板電位はメモリセルの電荷保持特性やNMOSのしきい値電圧に影響を与えるため、電源電位や温度に依存しないようにする必要がある。

従来の基板電位検知回路を、図12(a)に示す。この回路の場合、電源電位が高くなるとPMOS電流源の電流が増えるため検知電位が深くなり、また、温度が上昇するとNMOSのしきい値が小さくなるため検知電位が浅くなるという問題があった。

今回用いた基板電位検知回路を、図(b)に示す。定電流源を用いているため、検知電位の電源電位依存がなくなっている。また、定電流源には温度上昇とともに電流が若干増大する特性を持たせているため、NMOSのしきい値低下による検知電位上昇と相殺し、温度に依存しない安定な基板電位を検知している。

6. むすび

0.4 μm ルールを用いて第三世代16MビットDRAMを開発した。タングステン配線及びツイ

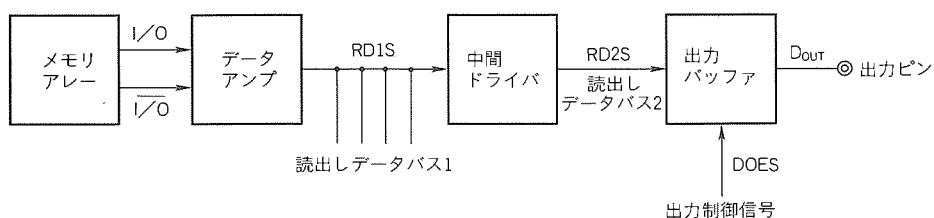


図6. シングルデータバス構成の読み出しバス

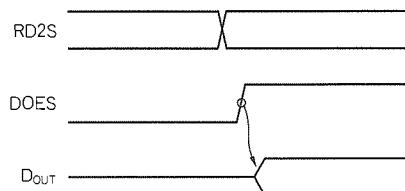
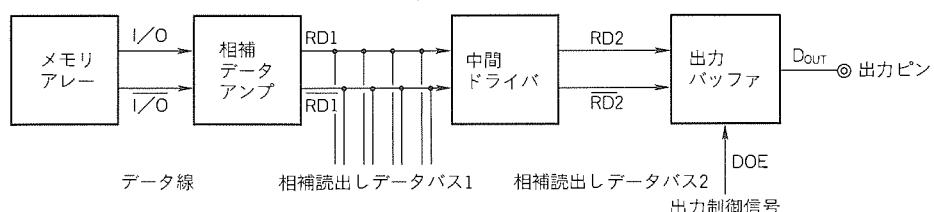
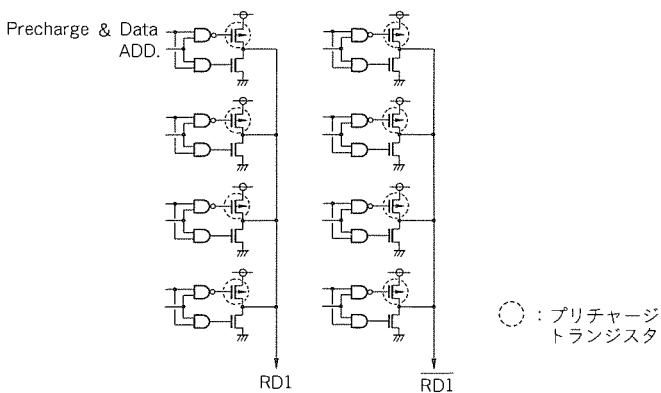


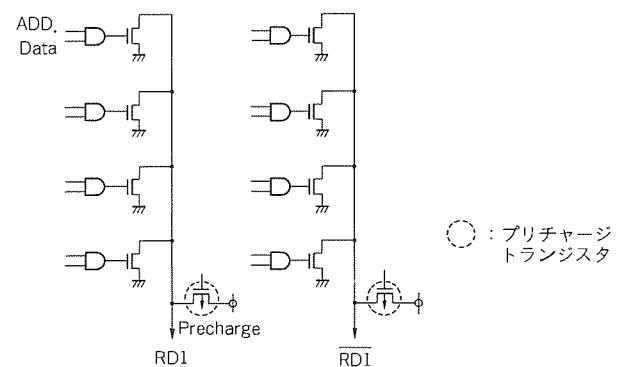
図7. シングルデータバス構成の読み出し波形



(a) 相補データバス構成の読み出しバス



(b) 従来のプリチャージトランジスタの配置



(c) 今回のプリチャージトランジスタの配置

図8. 相補データバス構成の読み出しバス

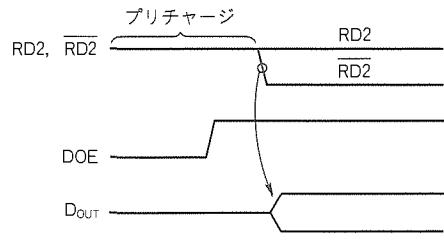
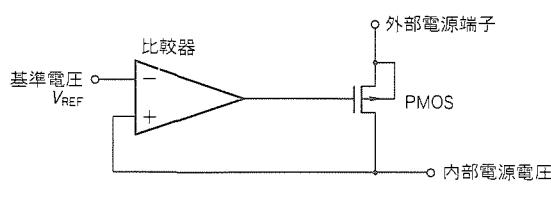
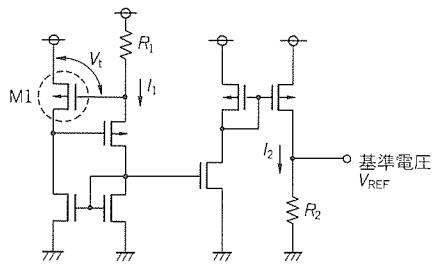


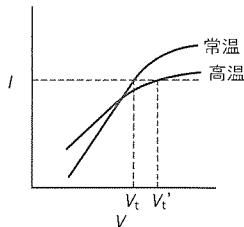
図9. 相補データバス構成の読み出し波形



(a) 内部降圧回路



(b) 基準電圧発生回路



(c) パソコンのゲート電圧-ドレイン電流特性

図10. 内部降圧回路

(内部電源電圧が、高温では常温より高くなっている。)

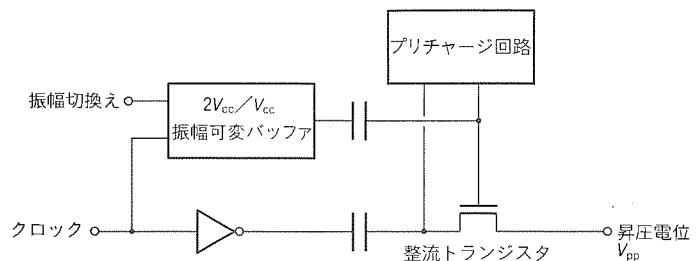


図11. 昇圧電位発生回路

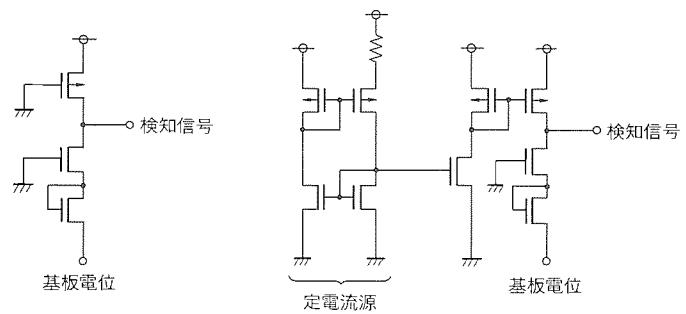


図12. 基板電位検知回路

ンウェル構造の採用によってプロセスの簡略化を図った。また、システムの高速化に対応してアクセスタイム50nsを実現し、新規機能としてEDOモードをオプションとした。スタンダードバイ電流を20 μ Aまで低減しており、ノートブックパソコン等の携帯端末にも対応できる。

今後第三世代16MビットDRAMをコアとして、ASDR AMや異なる多ビット品を開発していく。

参考文献

- 宮元崇行、梶本毅、森茂、野崎雅彦、源城英毅：
5.0 V/3.3 V版第二世代16MビットDRAM、三菱電機技報、67、No.3、308～311（1993）

第二世代4Mビット低消費電力SRAM

広瀬愛彦* 芦田 基** 浮田 求*** 前川繁登*** 塙 一仁⁺

1. まえがき

スタティック RAM (以下“SRAM”という。) は、リフレッシュが不要であり、書き込みも読み出しも同じ長さのサイクル時間で可能であるなど、他のメモリに比べてタイミング設計上の制約が少なく、使いやすいのが基本的な特長である。

SRAM の製品系列は、高速アクセスを追求した“高速品”と、電池駆動 (バッテリバックアップ) を想定した低スタンバイ (待機時) 電流の“汎用低消費電力品”とに大別される。高速品はキャッシュメモリが主な用途でやや専用的色合いが強いのに対し、低消費電力品は、通信機器・IC カード・電子手帳・ハンディ端末・OA 機器などの電子機器市場の中でも、極めて広範囲の分野で用いられている。

現在当社では、256K ビットから 4M ビットまでの低消費電力 SRAM を製品化しているが、低消費電力化はもとより、メモリの大容量化がますます強まってきている。システム当たりのメモリ容量が比較的多い分野としては、まず IC カードが挙げられるが、携帯電話に代表される通信機器も急成長が見込まれる重要な分野である。電話機本体は 1M ビットまでの比較的容量の小さい SRAM が使われるが、中継基地局や構内交換機用途ではメモリ搭載数が多く、SRAM の大容量化とコストダウンを望む市場の要求が強い。

このような市場情勢の下、現在量産化している第一世代 4M ビット低消費電力 SRAM (型名 M5M5408)⁽¹⁾ の後継機種となる第二世代 4M ビット低消費電力 SRAM (型名 M5M5408A) を開発した。

本稿では、この SRAM の製品概要、製造技術、設計技術及び電気的特性について紹介する。

2. 開発のねらい

第二世代 M5M5408A の開発に当たっては、以下の目標を設定した。

(1) 生産性の向上

チップサイズを第一世代品から大幅に縮小して生産性を向上させ、コストダウン

を図る。具体的には、第一世代品のサイズ 140 mm² から 40% 以上縮小し、80 mm² を切るサイズを実現する。

(2) スタンバイ電流の低減

バッテリバックアップによるデータ保持時のバッテリ寿命を決めるスタンバイ電流を、第一世代品の更に 3 分の 1 以下に低減する。

(3) 動作時電源電流の低減

第一世代品で採用した内部同期回路によるオートパワーダウン方式を基本的に踏襲するとともに、チップアーキテクチャに合わせて回路定数を最適化することで、メモリ動作時の電源電流を第一世代品と同等又はそれ以下にする。

(4) 第一世代品との完全互換性

第一世代品からの置換えを可能にするため、語構成は 512 K ワード × 8 ビット、パッケージは 32 ピンの SOP と TSO P (type II) に収納可能とする。電源電圧 5V 単一品と、3V

表 1. 第一世代と第二世代の製品概要比較

項目	第二世代	第一世代
型名	M5M5408A	M5M5408
語構成	512K ワード × 8 ビット	←
電源電圧	5V / 3V	←
アクセス時間 (5V) (3V)	55ns / 70ns / 100ns 85ns / 100ns	← ←
動作時電流 (5V, 10MHz)	50mA	60mA
スタンバイ電流 (3V, 室温)	0.1 μA	0.4 μA
デザインルール	0.4 μm	0.5 μm
プロセス方式	N 基板ツインウェル	←
配線層数	4 層ポリシリコン 2 層メタル	←
ゲート酸化膜厚	12nm	15nm
ゲート長 (メモリセル NMOS) (NMOS) (PMOS)	0.4 μm 0.6 μm 0.6 μm	0.5 μm 0.8 μm 0.9 μm
メモリセル回路方式	TFT 負荷・対称レイアウト型	TFT 負荷型
ワード線	第 2 ポリシリコン	第 1 ポリシリコン
GND 線	第 2 ポリシリコン	←
TFT 形成	第 3・第 4 ポリシリコン	←
V _{cc} 線	第 4 ポリシリコン	←
ビット線	第 1・第 2 メタル階層式	第 1 メタル
メモリセルサイズ	2.5 × 4.0 (μm)	3.5 × 5.3 (μm)
チップサイズ	5.48 × 14.4 (mm)	7.83 × 18.0 (mm)
メモリアレー構成	16 ブロック × 4 マット分割 分割ワード線 + 階層ビット線方式	64 ブロック分割 分割ワード線方式
冗長メモリセル構成	8 行 × 8 列	2 行 × 16 列
パッケージ	525mil 32pin SOP 400mil 32pin TSOP (type II)	← ←

系の低電圧動作保証品を製品化する。

3. 製品概要

表1に、第二世代4Mビット低消費電力SRAMの製品概要と製造プロセスを、第一世代品と比較して示す。

電源電圧5V単一の動作保証品で、アクセス時間55ns以上のものをラインアップし、他のタイミングスペックも第一世代品と全く同一であり、第一世代品からの置換が可能である。また、低電圧動作保証品としてアクセス時間85ns以上のものを製品化する予定である。動作時の電源電流は、チップアーキテクチャと回路定数の最適化によって低減している。スタンバイ電流は、第一世代品に比べて4分の1と所期の目標をクリアした。

図1にパッケージのピン配置図を示す。第一世代品と同じく、525mil幅の32ピンSOP1機種(-AFP)と、400mil幅の32ピンTSOP(type II)の正ペンド(-ATP)と逆ペンド(-ART)の2機種、合計3機種を用意した。特にTSOPは、薄型の両面実装にも好適である。

このような製品化を達成させた製造プロセス技術と設計技術の詳細について、以下に説明する。

4. プロセス技術

4.1 微細加工技術

チップサイズ縮小のためには、チップの過半を占めるメモリセル領域の面積縮小が必ず(須)である。このため、デザインルールを第一世代品の0.5μmから0.4μmに進化させた新規なプロセスを開発した。製造コストの増大を抑えるため、配線層は第一世代品と同じ4層ポリシリコン2層メタルにとどめた。マスク重ね合せ精度を向上させるなどの工夫も加え、メモリセルサイズは、第一世代品の18.55μm²から

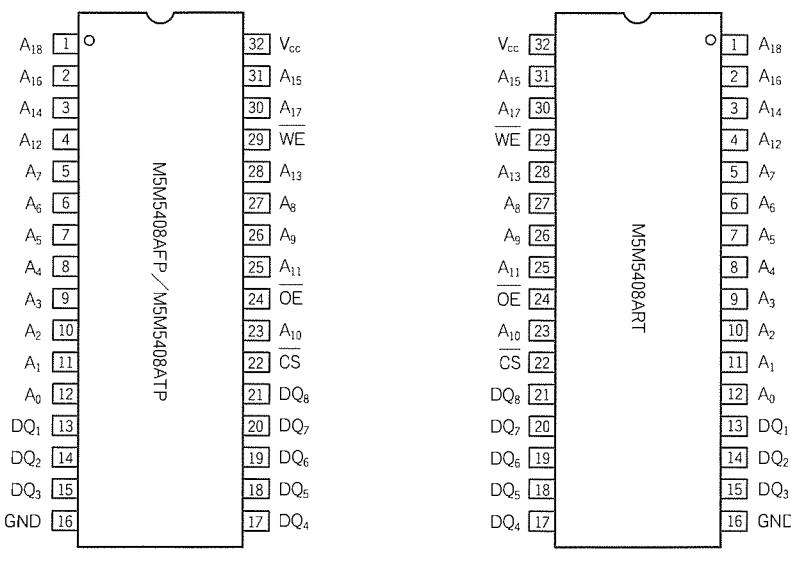


図1. ピン配置正面図

約46%縮小した10μm²が実現できた。

4.2 トランジスタ技術

第一世代品からのスムースな置換を可能にするためには、電源電圧は5Vで使用できることが要求される。トランジスタの信頼性を確保する上で、ゲート酸化膜の信頼性とホットキャリア耐性という、二つのテーマが問題となった。前者に対しては、性能向上を図りつつ5Vでの信頼性を保てる最小の酸化膜厚として12nmを選択した。ホットキャリア耐性については、メモリセル部分のみ外部電源電圧を降圧し3.3V付近としてゲート長0.4μmを使用し、周辺回路部はゲート長0.6μmとして外部電源直結とすることで信頼性を確保した。図2は、この関係を模式的に示したものである。

4.3 メモリセル技術

図3はメモリセルの等価回路を示しており、NMOS4個と薄膜トランジスタ(TFT)で形成したPMOS2個の、合計6素子によるフリップフロップ回路である。この回路一つを2.5μm×4.0μmという微小な面積に集積化しており、これを1個のチップ上に400万組以上敷き詰めてメモリセルアレーを形成した。

NMOS部分のレイアウトは、第三世代低消費電力1MビットSRAM(型名M5M51008B)⁽²⁾で採用したのと同じ対称な配置にし、動作マージンを拡大した。負荷素子であるPチャネルTFTは、NMOSの上層に重ねて配置した。

製品として0.1μAという低スタンバイ電流を達成するには、メモリセルを構成する各トランジスタのデバイス構造設

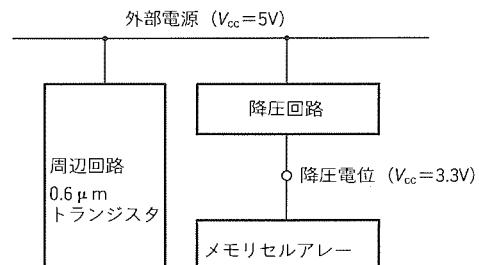


図2. 内部降圧方式

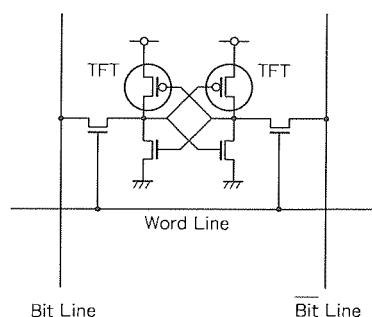


図3. メモリセル等価回路

計に、細心の注意が必要である。図4は、スタンバイ電流を決める要因を示したものである。分かりやすくするため、フリップフロップを構成する6個の素子のうち、“Low”すなわち“0”を記憶する側を左に、“High”すなわち“1”を記憶する側を右に分けて図示した。

スタンバイ電流は、TFT (PMOS), アクセストランジスタ, ドライバトランジスタのOFF電流の総和で決まる。このため、上記の各トランジスタのしきい値電圧(V_{th})は個別に最適化し、サブスレショルド特性の向上に努めた。結果として、 $V_{cc} = 3V$, 室温で $0.1 \mu A$ の低スタンバイ電流を実現することができた。

5. 設計技術

5.1 チップ面積縮小に関する問題点

チップ面積を縮小するには、メモリセル部だけではなく、周辺回路領域の面積をいかにコンパクトにレイアウトするかも重要である。チップ面積に占める正味のメモリセルの占有率

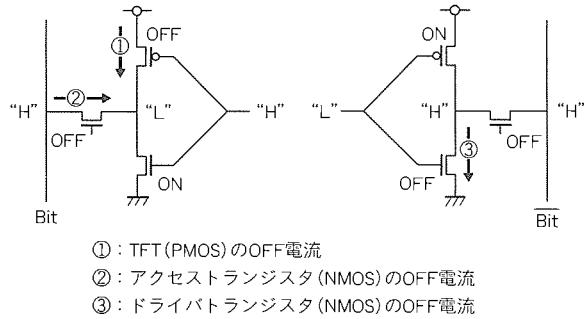


図4. スタンバイ電流の要因

を、仮に“アレー効率”と呼ぶことにする。

一般にアレー効率は、メモリセルの微細化が進むと低下する傾向にある。

一つの理由は、ビット線負荷やセンスアンプなど、メモリセルの配置間隔に依存する回路のレイアウト余裕が減少し、セルの配置方向と直交する方向のレイアウト幅が増大してしまうことによる。

また一つの理由は、ボンディングパッド部、電源配線及び信号配線、又はウェーハ上でチップを切り離すために必要なダイシング領域などが、メモリセル部が微細化されるほどには微細化できない。すなわち、スケーリング則に乗らない箇所がチップ内に含まれることによる。

5.2 T型ビット線構成

5.1節の問題点に対応するため、第二世代品を開発するに当たっては、メモリセルアレーに“T型ビット線構成”⁽³⁾と呼ぶ階層式のメモリアーキテクチャを採用することで、周辺回路の大幅な回路数削減を実現し、アレー効率の低下を最低限に抑えた。図5に第二世代 M5M5408A で採用したT型ビット線構成を示す。

図の右側に示したのは、基本ブロックとなる 64K ビットアレーであり、メモリセルを 512 行 × 128 列のマトリックスに配置した。第1メタルで構成され列方向に延在するビット線対とは別に、これと直交する方向すなわち行方向に、第2メタルのビット線を延在させた。第1メタルと第2メタル双方のビット線はスルーホールで接続し、ビット線の物理的形状は T 型となっている。128 組ある第2メタルのビット線対はブロックの端部で第1トランスマニアゲート (TG1) に接続

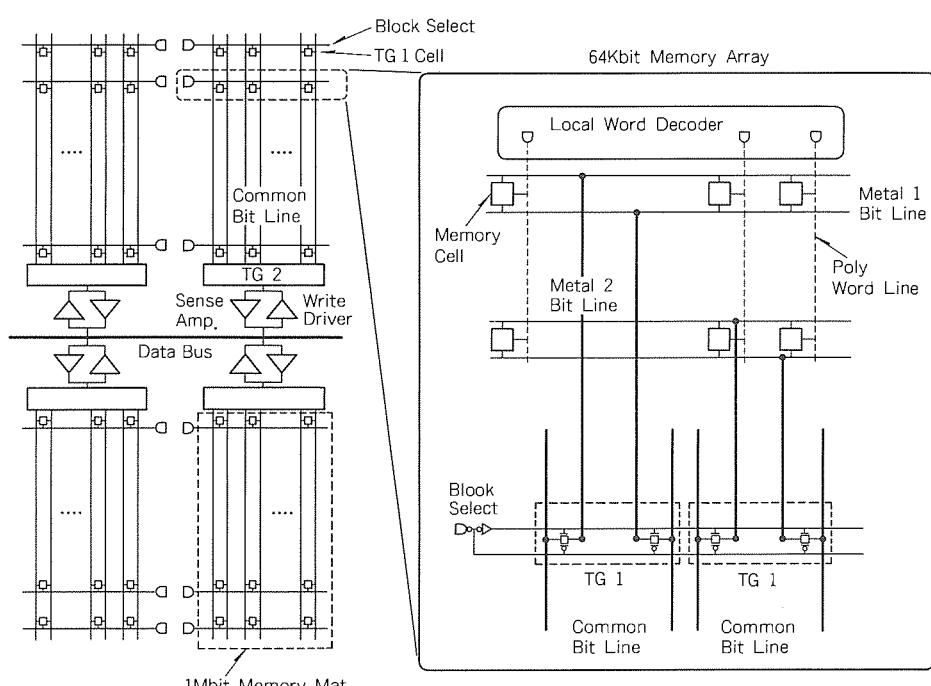


図5. T型(階層)ビット線構成

し、ブロック選択信号によってコモンビット線に接続される。アレーの行数512は列数128の4倍であるので、第2メタルビット線及びTG1はワード線の4倍の間隔で配置すればよく、十分な余裕を持ってコンパクトにレイアウトできる。

図の左側は4Mビット全体を示したものである。まず、64Kビットの基本ブロックを16個配列して、1Mビットのメモリマットを構成する。基本ブロック内にあるTG1は論理的に上の階層のメモリセルとして考えることができ、ブロック選択信号をワード線に、コモンビット線をビット線に対応させれば、TG1が16行×128列のマトリックスに配置されたメモリ空間として扱うことができる。コモンビット線は1Mマットの端部において第2トランスマッピングゲート(TG2)でマルチプレックスされ、センスアンプ及び書き込みドライバ等のブロックI/O回路に接続される。このI/O回路は1Mマットについて8セットしかなく、大幅な回路数の削減が可能となる。この1Mマットをチップ中央から見て対称に4組配列して、4Mビットのメモリアレーを構成した。

5.3 フロアプラン

図6に第二世代M5M5408Aのフロアプランを示す。前節で述べたように、16ブロックからなる1Mマットを点対称に4個配列すると、センスアンプ等のブロックI/O回路は全体で32セットしかない。これは単純64ブロック分割の第一世代品の512セットに比べると16分の1である。

ワード線選択は、第一世代品でも採用している分割ワード線(DWL)方式⁽⁴⁾である。メインデコーダは1Mマットの端

部、チップ中央部に配置した。ブロックI/O回路を制御する主要な周辺回路もチップ中央に配置し、データバスなど大部分の信号配線を集中させた。これによってチップ内を往復する信号配線を極力少なくし、信号遅延を抑えることが可能となった。特にデータバスは、1本に接続されるセンスアンプが4セットしかなく配線長自体も短いので、第一世代品のアーキテクチャに比べてRC遅延が小さく、高速なデータ転送が可能である。

図7に第一世代M5M5408と第二世代M5M5408Aのチップサイズを比較して示す。第二世代品のチップサイズは、第一世代に対して約44%縮小した78.91mm²となっている。

5.4 低消費電力化技術

第二世代M5M5408Aは、第一世代品で使用した内部同期回路によるオートパワーダウン方式を引き続き採用し、メモリ動作時の低消費電力化を図った。すなわち読み出し時は、アドレス入力信号の変化を検知して発生するATD(Address Transition Detect)信号を、書き込み時は、書き込み制御信号及びデータ入力信号の変化を検知して発生するDTD(Data Transition Detect)信号を、それぞれトリガ信号として、これを元に各種の内部制御クロックを発生させた。これにより、内部で読み出し及び書き込みが完了した後は、センスアンプやメモリセル等をパワーダウンさせ、不要なDC電流の経路を遮断できる。

また前述のとおり、1Mビットのマットを対称に4個配置したチップアーキテクチャを採っており、活性化されるのは

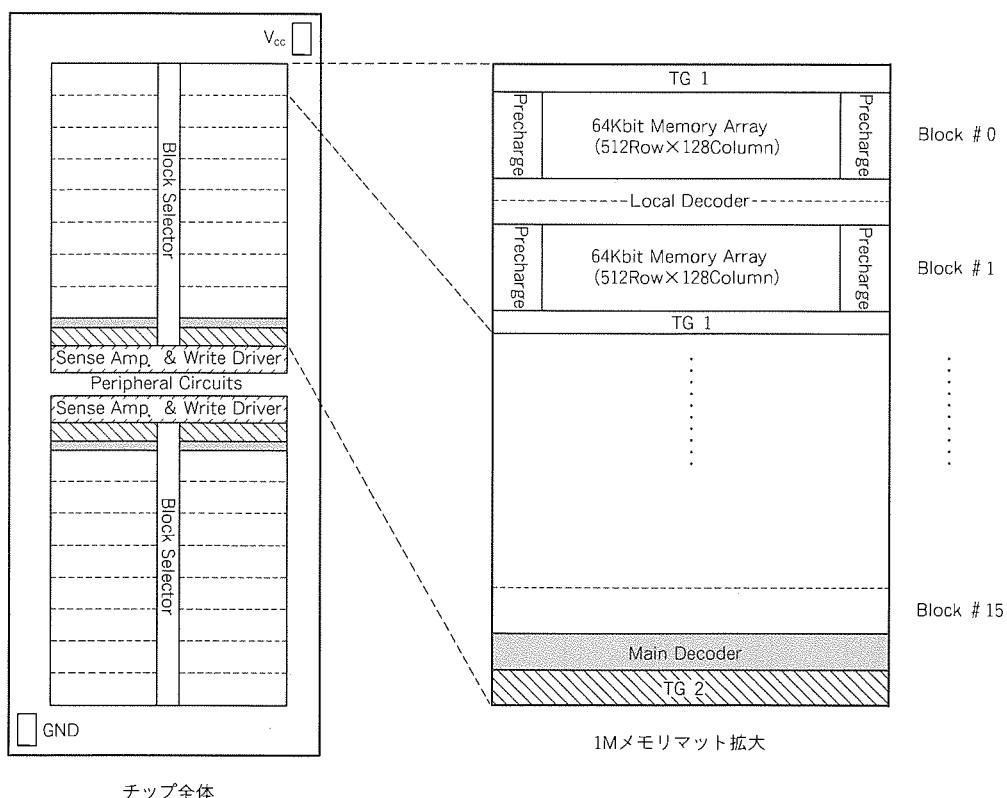
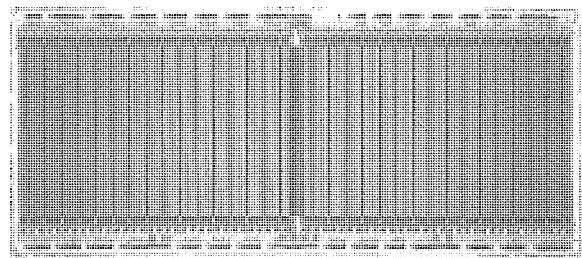
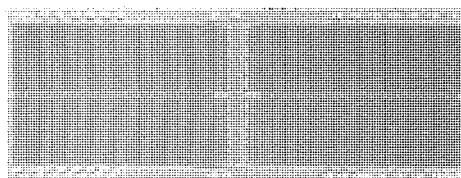


図6. フロアプラン



(a) 第一世代M5M5408 (7.83mm×18.0mm)



(b) 第二世代M5M5408A (5.48mm×14.4mm)

図7. 第一世代／第二世代チップサイズ比較

常に4個中の1個のマットのみである。さらに、1Mマットの中でも、動作させるのは16個中の1個の基本ブロックのみである。このように周辺回路及びメモリアレーの分割動作を徹底することで、AC電流、すなわち内部の寄生容量の充放電電流成分の低減化も図った。

6. 電気的特性

アクセス時間、動作時及びスタンバイ電流については表1に示したとおりである。動作時電流は、チップ縮小や回路定数の最適化により、第一世代品と比較して15%程度削減した。

低消費電力用途で特に重要なスタンバイ電流について、その周囲温度依存性を図8に示す。スタンバイ電流は温度に大きく依存し、高温になるほど増大する。バッテリバックアップを想定した $V_{cc} = 3V$ で見ると、25°Cの室温で $0.1 \mu A$ 、40°Cで $0.2 \mu A$ であり、第一世代品に比べて約4分の1に低減できた。

7. むすび

0.4 μm プロセス技術、最新のメモリセル技術、及び新規なメモリアキテクチャを駆使して、第二世代低消費電力SRAMであるM5M5408Aを開発した。これによって生産

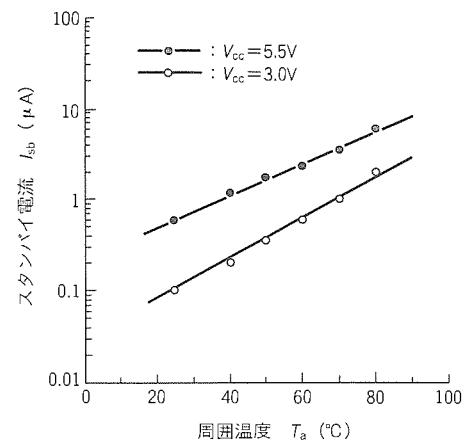


図8. スタンバイ電流の周囲温度依存性

性を向上させるとともに、低消費電力指向が進む顧客要求にこたえられるものと考えている。

低消費電力SRAMは、これまでの既存の応用分野に加えて、携帯電話やPHS(Personal Handy phone System)に代表される携帯機器市場の急速な拡大に支えられ、今後とも需要は増大していくものと予測されている。

当社は、今後とも最先端のSRAM開発に力を注ぎ、4Mビットに続く大容量低消費電力SRAMや、5V以下の低電圧・高性能SRAMの開発を引き続き行っていく予定である。

参考文献

- (1) 藤田維明, 塙 一仁, 須賀原和之, 福本晃二, 浮田求: 低消費電力4MビットCMOSスタティックRAM, 三菱電機技報, 66, No.2, 171~175 (1992)
- (2) 小久保信幸, 山下正之, 南 ふゆみ, 有馬 聰, 石川英一: 第三世代低消費電力1MビットSRAM, 三菱電機技報, 69, No.3, 304~308 (1995)
- (3) Shiomi, T., Wada, T., Ohbayashi, S., Ohba, A., Honda, H., Ishigaki, Y., Hine, S., Anami, K., Suzuki, K., Sumi, T.: A 5.8ns 256Kb BiCMOS TTL SRAM with T-shaped Bit Line Architecture, IEEE J. Solid-State Circuits, SC-28, No.12, 1362~1369 (1993)
- (4) 吉本雅彦, 長尾繁雄, 吉原 務, 赤坂洋一: 64Kビット完全CMOS RAM, 三菱電機技報, 57, No.12, 870~873 (1983)

ソリューションサーバ用ディスクアレー

峯村治実* 青砥久志** 鹿島理華*** 吉森幹夫*** 中村俊一郎*

1. まえがき

データベースの大規模化に伴い、ビジネス用コンピュータのストレージシステムには、高信頼性・大容量・高性能がますます要求されるようになってきているが、これを達成する手段として、RAID (Redundant Arrays of Independent Disks) と呼ばれるディスクアレーの技術が有力になってきている。

RAID は、D. Patterson 氏らが 1988 年に論文⁽¹⁾を発表して以来、注目を集めている技術であり、多数のディスクをアレー状に配置し、信頼性・容量・性能の向上を図るものである。製品としては、当初、大量データの高速転送に適した RAID レベル 3 と呼ばれる方式が多かったが、最近は、トランザクション処理に適した RAID レベル 5 方式が多くなってきている。

当社では、ソリューションサーバ RX 7000 をホストとする RAID レベル 5 のディスクアレーを開発し、製品化した。これまでのほかの RAID 製品にはディスク数台程度の小規模なシステムが多かったが、このディスクアレーは、一つの制御装置当たり 49 台のディスクを接続できるほか、性能・信頼性面でも種々の強化を図った大規模なシステムである点が特長である。

2. 特長

このディスクアレーには、高信頼性・大容量・高性能を実現するために、以下に示すような技術が実装されている。

2.1 高信頼性

(1) 縮退運転

RAID レベル 5 方式により、グループ内でディスクが 1 台故障してもデータは破壊されず、システムも運転を続行できるため、高い信頼性を実現できる。

(2) スタンバイディスク

故障が発生して縮退運転を行っている間に、故障ディスクに格納されていたデータをオンラインで（すなわち、業務継続中に）スタンバイディスクに復元することができる。復元中は性能が若干低下するが、スタンバイディスクへの復元完了後は、故障発生前と同じ性能で業務が実行可能となる。

(3) 活線挿抜

ディスクが故障した場合でも、システムを止めることなく、オンラインで故障ディスクの交換が行える。

(4) 無停電電源装置 (UPS)

5 分間の無停電電源装置を備えており、万一、停電が発生しても、この 5 分間にシャットダウン処理が自動的に行われ、ユーザデータが破壊されないようにになっている。

(5) 二重系

CPU (ホスト) 及び RAID 制御装置の二重化を行うことができる。一方の系が故障したときも運転を継続できるため、より高い信頼性が要求されるシステムに適している。

2.2 大容量

一つの RAID 制御装置 (30 cm 四方のカード 1 枚) 当たり 49 台のディスクを接続できる。また、1 台のホストに 2 枚の制御装置を接続できるため、1 システム当たり最大 98 台のディスクを接続できる。

7 台のディスクで一つの RAID レベル 5 の物理ボリュームが構成されるため、実効容量は物理容量の 6/7 になる。したがって、容量 = 1G バイトのディスク装置を使用した場合は、1 システム当たり最大 $98 \times (6/7) \times 1G \text{ バイト} = 84G \text{ バイト}$ の大容量のストレージシステムが構築できるという特長がある。

2.3 高性能

(1) コマンドキューリング

一つの物理ボリューム当たり 240 個までのコマンドをホストからこのディスクアレーに発行（キューリング）できるため、多くのコマンドの並列実行が可能となっており、頻度の高いトランザクション処理等の応用で、スループットの向上が期待できる。

(2) 高度なファームウェア (F/W) による最適化制御

多数のディスクを遊ばせることなく同時に並行制御をしたり、ディスク I/O 処理をセクタアドレス順に並び替えて実行してディスクのシーク時間を減らす等のために、リアルタイム OS の上に高度な F/W 体系を構築し、最適化制御を実現している。

(3) RAID キャッシュ

RAID レベル 5 にはライト処理性能が低いという欠点があるが、これを防止するため、RAID キャッシュ⁽²⁾ という機構を設けている。詳細は、5 章で説明する。

(4) 専用 LSI

ホスト I/F (Interface) 用 LSI と EOR (Exclusive OR: 排他的論理和) 演算用 LSI の 2 石の専用 LSI を開発した。ホスト I/F 用 LSI は、ホストの内部バスに直結し、ホスト

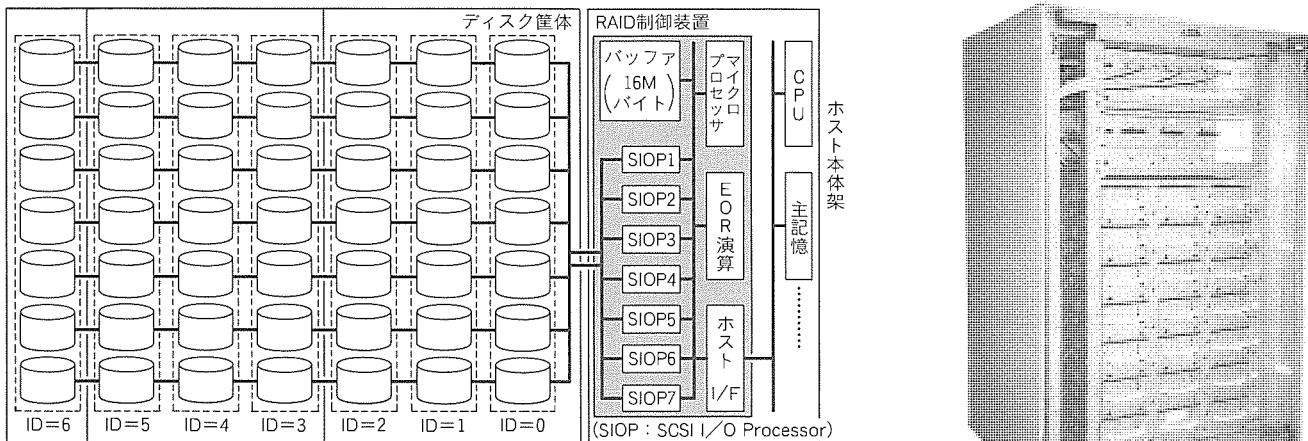


図1. 全体H/W構成

との間で高速のデータ転送を行う。EOR演算用LSIは、R AIDレベル5のパリティ生成やデータ復元時に行われるEOR演算を高速に実行する。

3. 構成

3.1 ハードウェア(H/W)構成

図1にこのディスクアレーのH/W構成を示す。SCSI IDが同じ7台のディスク(図の点線で囲んだ部分)で、RAIDレベル5の一つの物理ボリュームが構成される。7台のうち1台をスタンバイディスクとして使用する6+1台の構成も可能である。

図2に、ディスクきょう(筐)体の外観を示す。一つのディスク筐体には21台のディスクを内蔵できるため、ディスク49台接続時には、三つのディスク筐体が必要となる。

RAID制御装置は、30cm四方のカード1枚(図3)で実現されており、ホスト本体架のスロットに挿入される。

3.2 F/W構成

RAIDレベル5では、縮退、スタンバイディスクへの復元等の複雑な処理を行う必要があるため、RAID制御装置のF/Wは、通常のディスク制御装置に比べて、大規模なもの(C言語とアセンブラーで約80kステップ)となっている。

図4にリアルタイムOS上に構築されているF/Wの構成を示すが、各構成要素の概要は、以下のとおりである。

(1) LIT (L-bus Interface Task)

ホストとの間でコマンド及びステータスの送受信を行う。

(2) CST (Command Scheduler Task)

物理ボリューム単位の排他制御、スケジューリングを行う。

(3) CET (Command Execution Task)

ホストから指令された各I/O処理を実行する。

(4) DST (Disk Scheduler Task)

ディスク装置ごとにシーク距離の最適化等を行う。

(5) ドライバ

ホストI/FドライバとEORドライバは、専用LSIの制御を行う。ディスクドライバは、SIOPの制御を行う。

図2. ディスク筐体

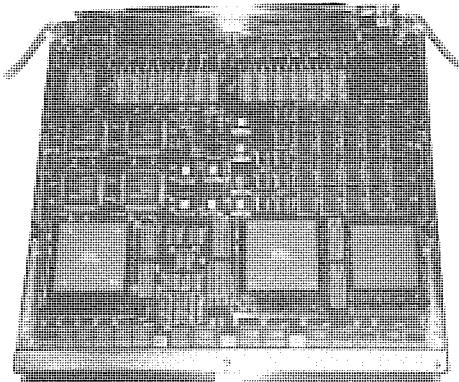


図3. RAID制御装置

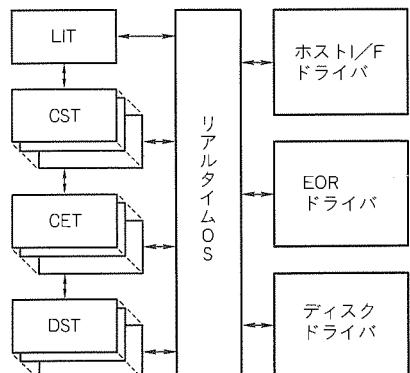


図4. F/W構成

3.3 ソフトウェア(S/W)構成

図5にディスクアレーシステムのS/W構成を示す。ディスクアレーシステムは、ディスクアレードライバやキヤッシュ管理、監視プロセスなどのOS中核部と、定義や運用のためのユーティリティやコマンドから構成されている。

4. 運用管理

アプリケーションプログラムからは、特にディスクアレーであることを意識することなく、普通のディスクとして使用

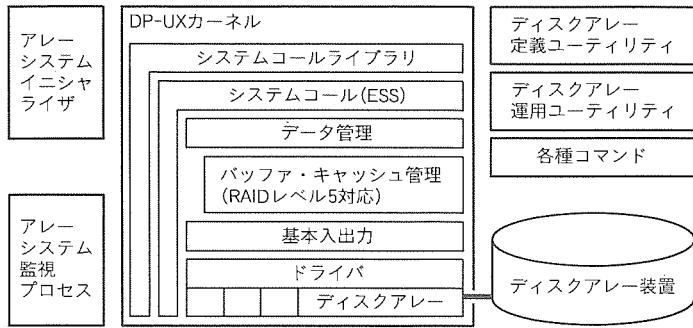


図 5. S/W構成

することができるが、ディスクアレーシステムを有効に活用するためには運用管理を行う必要がある。

運用管理では、ディスクアレーの構成定義、システム監視定義、状態情報表示、活線挿抜などを行う運用支援プログラムを使用する。

4.1 構成定義

ディスクアレーでは、7台のディスクを1台の物理ボリュームにマッピングしており、この処理自体はH/Wで行っているが、その構成定義を定義ユーティリティを使用して行っておく必要がある。この構成定義を行うことにより、ディスクアレーを利用者が使用できるようになる。

また、スタンバイディスクの設定も構成定義で行う。スタンバイディスクは、複数の物理ボリュームから共用する定義を行うこともでき、これによってアイドル状態にあるディスクを最小限に抑えることができる。

4.2 運用定義

システムの運用定義では、次のようなことが行える。

(1) システム故障監視の設定

ディスクアレーシステム内で、ディスク及びRAID制御装置の状態を監視する。ディスクに故障が発生した場合、その故障ディスクを切り放した縮退運転、又はスタンバイディスクを使用した代替運転が行える。

(2) 制御装置の二重化の設定

RAID制御装置を二重化することにより、システムの耐故障性を一層高めることができる。

4.3 リカバリ処理

ディスクが故障したとき、又はディスクの故障を復帰させるときには、リカバリ処理を行う。

- (1) スタンバイディスクが設定されていて、ディスクに故障が発生したとき、故障したディスクのデータをスタンバイディスクへデータ復元し、故障ディスクに代わって代替運転を行う。この処理は自動的に行わせることができるが、手動で行うこともできる。なお、スタンバイディスクの設定がないときは、故障したディスクを除いた状態での縮退運転を行う。
- (2) 故障したディスクを交換し、そのディスクにデータの再生成を行って、本来のディスク構成(正常状態)に戻す。



図 6. 活線挿抜

4.4 情報表示

ディスクアレーシステムの構成や稼働状態などの情報を表示することができる。

ディスクアレー内のディスクやRAID制御装置に故障が発生したときには、メッセージを出力し、通報する。さらに、ディスクが故障したときには、ディスクアレー装置の筐体にもランプで表示して故障を通報する。

4.5 システム監視機能

この機能により、ディスクアレー内のディスクやRAID制御装置に故障が発生した瞬間だけでなく、H/Wの故障状態を随時知ることができる。

4.6 活線挿抜

ディスク活線挿抜機能により、システムの運転を停止させることなく、ディスクアレー内のディスクの取外し/取付けを行うことができる(図6)。これにより、故障ディスクの交換だけでなく、スタンバイディスクの増設や、データディスクを増設して、新しい物理ボリュームを追加することができる。故障したディスクを活線挿抜で交換するときには、交換作業を確実なものとするため、交換するディスクをランプで表示する。

4.7 デュプレックスシステム

デュプレックスシステムとは、1台のディスクアレー装置を2台のCPUに接続した二重系システムである。例えば、2台のCPUでそれぞれオンライン業務とバッチ業務を行い、オンライン系がダウンした場合に他方のバッチ系をオンライン業務に切り換えて、オンライン業務を速やかに再開させることができる。ただし、デュプレックスシステムでは、ディスクアレー内の同一物理ボリュームを2台のCPUで共有して同時に使用することはできない。一方のCPUから他方のCPUへ物理ボリュームの使用を移すときは、運用支援プログラムで接続状態の再定義を行って切り換える。

5. RAIDキャッシュ

RAID レベル5方式は、少ない冗長ディスクで高信頼化を実現できる反面、ディスクへのライト性能が悪いという欠点を持っている。我々は以下に述べる RAID キャッシュなる手法を考案し、このライト処理の遅さの緩和を図った。

RAID レベル5では、図7に示すように、単一ブロックのライト時に、パリティの再計算のため、以下の4回のディスクアクセスが発生する。

- (1) ディスクのデータをリードする。
- (2) ディスクのパリティをリードする。
- (3) ディスクに更新データをライトする。
- (4) ディスクに新パリティをライトする。

(1)と(2)のリード、(3)と(4)のライトは、それぞれ並行して処理できるが、それでも従来ディスクのライト処理と比べると、2倍の処理時間を要することになる。

ソリューションサーバのオペレーティングシステムの調査を行った結果、単一ブロックのライトは単独で発行されることが多いが、必ずデータのリードを行ってからそのデータを更新してライトすることが判明した。

RAID キャッシュは、このディスクアクセスの特徴を利用し、単一ブロックのライト時の RAID レベル5特有の2回のリードを極力減らすことにより、ライト処理性能の低下を防止するものである。

以下、RAID キャッシュの動作について説明する。

オペレーティングシステムがディスクから主記憶上のバッファ領域にリードした単一ブロックのデータに対して更新を行う場合、更新対象のデータの更新前のデータ、つまりディスク上のデータと同一のデータを、別の領域（以下“拡張バ

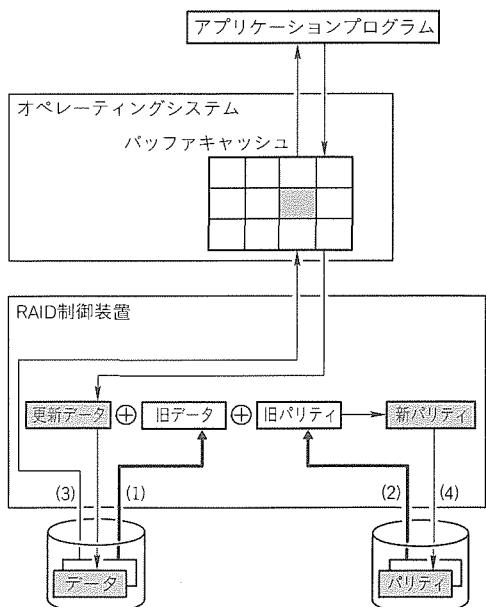


図7. RAIDレベル5のライト処理

ッファ領域”という。)に設けた旧データ用キャッシュに保存する(図8のA)。バッファ領域上で更新したこのデータは、必ずディスクにライトされる。

バッファ領域上で更新したそのデータをディスクに書き込む際に、更新データと拡張バッファ領域上の旧データ用キャッシュに保存しておいた更新前のデータを合わせて、RAID制御装置に転送する(図8のB)。このことによって、パリティ再計算を行うときにディスクに存在する更新前のデータをリードする必要がなくなる。

また、更新前のデータを拡張バッファ上の旧データ用キャッシュに保存するときに、あらかじめどのデータを保存したかという情報(そのデータのセクタアドレス)をRAID制御装置に通知しておく。RAID制御装置は、この通知を受けたときに、対応するパリティをディスクからRAID制御装置上のパリティ用キャッシュに読み込む。このことによって、パリティの先読みを行うことができる(図8のC)。

パリティの先読みのディスクアクセスは非同期に行うため、オペレーティングシステムでのリード/ライト処理には影響を与えない。また、RAID制御装置には書き込みが発生する単一ブロックのデータの情報が必ず通知され、その情報に基づいてパリティの先読みが行われるため、パリティの無駄な先読みは発生しない。

オペレーティングシステム上の旧データ用キャッシュと、RAID制御装置上のパリティ用キャッシュとを合わせて、RAIDキャッシュと呼ぶ。このようにRAIDキャッシュを使用することにより、1回のライトで発生するディスクアクセスを、更新データのライトと新パリティのライトの2回に減らすことができる。この二つのライトは並行して処理できる

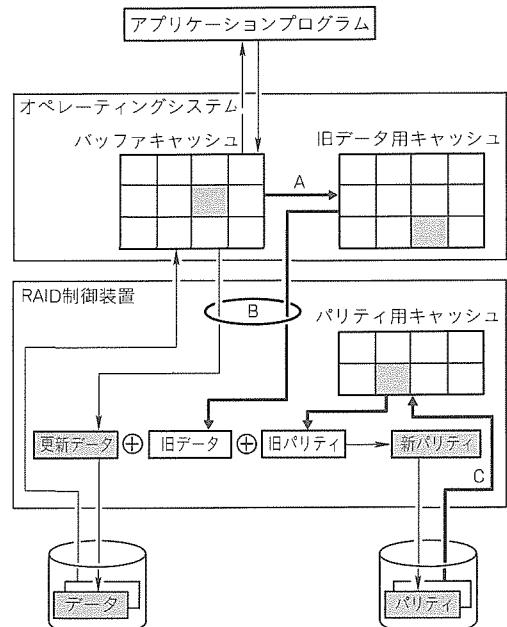


図8. 今回開発のディスクアレイのライト処理

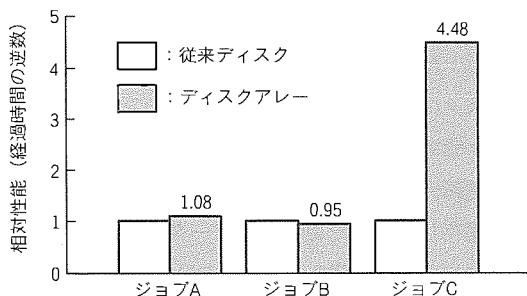


図9. 従来ディスクとの比較

ため、従来ディスクのライトとほぼ同等の性能(応答時間)が得られることになる。

6. 性能評価

6.1 従来ディスクとの比較

このディスクアレーの性能については、ジョブの内容によって、以下の二つの傾向がある。

- (1) リード比率が高いジョブほど性能が向上する。このディスクアレーは、5章で説明したRAIDキャッシュにより、他のRAIDシステムに比べてライト性能の低下をかなり防げるが、現実には、キャッシュフラッシュの多発等によって機能が必ずしも有効に働くかのケースがあるため、ライト比率が高いジョブでは、性能の向上率が低い。
- (2) 多重度が高いジョブ、すなわち同時に発行されるI/Oが多いジョブほど性能が向上する。このディスクアレーは、複数のI/O処理を複数のディスク装置で同時・並列に実行することにより、高スループットを実現している。ホストからのI/Oがシリアルに発行される(一つのI/Oが完了するのを待って次のI/Oが発行される)場合は、この特性を生かせないことになる。

図9は、以下の3種類のジョブについて、このディスクアレーと従来型のディスクシステムとの相対性能を示したものである。

- (1) ジョブA:I/Oサイズ=2~10Kバイト、
ライト比=約38%のバッチ処理
- (2) ジョブB:I/Oサイズ=2~6Kバイト、
ライト比=約66%のバッチ処理
- (3) ジョブC:2Kバイトのランダムリード、
同時I/O数(多重度)=10

ジョブA、ジョブBは、従来ディスクとほぼ同等の性能であるのに対して、ジョブCでは、約4.5倍の性能が得られた。これは、ジョブCが、リード比率=100%で多重度が高い“RAID向き”的ジョブだからである。このように、ジョブの内容によって、性能向上の度合いが大きく異なる。

6.2 最大スループットの測定

ジョブの内容に依存しないこのディスクアレーの最大スループットを調べる目的で、2Kバイトのシーケンシャルリードの性能測定を行った。この際、このディスクアレーのアーキテクチャで、どの程度までの性能が出せるかを調べるために、以下の改良を行ったRAID制御装置を使用した。

- (1) 制御装置内部クロックの高速化(10%)
- (2) 高速MPUへの変更(68040→68060)
- (3) MPUに対するバスモードの変更

これらによって、改良前に比べて約1.5倍の1,058 IOPS(I/O per Second)以上のスループットが出ることが確認された。この値は、ディスクキャッシュ(RAIDキャッシュとは異なる通常のディスクキャッシュ)を使用しないディスクアレーとしては、最高水準のレベルを達成していると言える。

7. むすび

以上、ソリューションサーバ用ディスクアレーの特長、構成、運用管理、RAIDキャッシュ、及び性能評価について述べた。このディスクアレーにより、ソリューションサーバの高付加価値化を図っていく所存である。

このディスクアレーを搭載したソリューションサーバにより、ますます大規模化するデータベースシステムの信頼性及び性能向上への要求に対応できると確信している。

参考文献

- (1) Patterson, D.A., Gibson, G., Kotz, R.H.: A Case for Redundant Arrays of Inexpensive Disks (RAID), Proc. of ACM SIGMOD, 109~116 (1988)
- (2) 早川孝之、峯村治実、吉森幹夫、中村俊一郎、樋口雅宏: RAIDレベル5のためのバッファ管理方式とその性能評価、電子情報通信学会技報, 93, No.251, 51~57 (1993)



特許と新案***

三菱電機は全ての特許及び新案を有償開放しております

有償開放についてのお問合せは
三菱電機株式会社 知的財産専門部
総合グループ Tel(03)3218-2137

パルスアーク溶接方法 (特許 第1667103号, 特公平3-31552号)

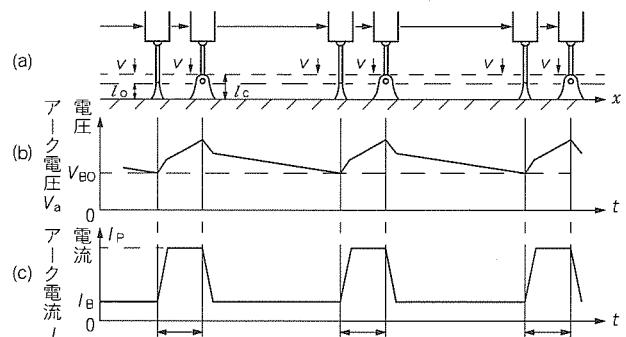
この発明は、ワイヤ電極と被溶接物との間に供給する直流のアーク電流に周期的にパルス状のアーク電流を重畠させ、パルス電流の電磁収縮力で溶融したワイヤ電極を細粒化移行させて溶接するパルスアーク溶接装置に関するものである。

従来、パルスアーク溶接法は、ワイヤ送給速度 V に比例させてパルス周波数 f を定め、平均的なアーク長を一定に管理するために、アーク電圧を検出して、このアーク電圧をパルス幅などのパルス電流波形にフィードバック制御して溶接していた。そのため、ワイヤ送給部の磨耗によるパルス電流の給電部が不安定になり、良好なスプレ移行が得られなくなる等の欠点があった。

この発明は、上記のような欠点を除去するためになされたものである。すなわち、あらかじめ定めていたパルス周波数 f を設定せずに、溶接中のワイヤ電極と被溶接物間のアーク電圧を検出しておき、検出したアーク電圧 V_a があらかじめ

発明者 田畠要一郎, 殖栗成夫, 小村宏次
定めた電圧 V_{B0} 以下になった時点でパルスを立ち上がらせるようにしたものである。

以上のように、アーク長に対応しているアーク電圧によってパルスが発生する時点が定められているので、常に現象に沿ったパルス電流が供給でき、適正な溶滴移行ができ、良好な溶接が行える効果がある。



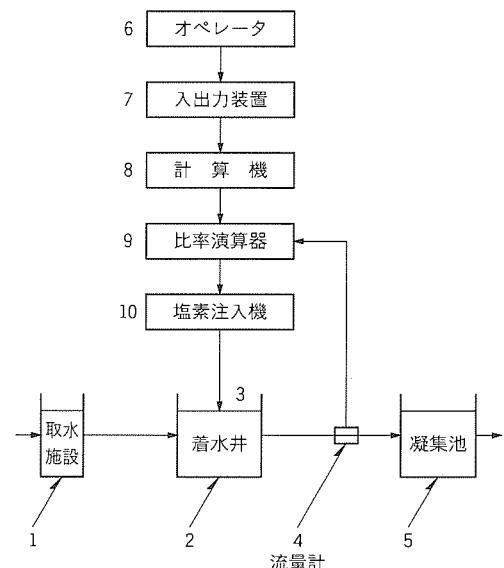
浄水場の塩素注入制御方法 (特許 第1790643号, 特公平4-21557号)

この発明は、塩素を注入する浄水場において、塩素注入量を計算機を用いて制御する塩素注入制御方法に関するものである。

従来の浄水場では、気象条件、原水水質、浄水場内の外乱などの条件と、残留塩素濃度を照らし合わせて、塩素注入率を経験的に決めていた。このため、未経験のオペレータは、過去の教訓を生かせずに失敗することがあった。

この発明は、上記の欠点を改善するためになされたもので、図に実施例の構成図を示す。計算機(8)には、塩素注入プロセスに対する外乱となる事象とそれに対応する塩素注入率補正值が、外乱の程度に応じた適正值として記憶されている。例えば、天候が曇天から晴天に変化したとき、オペレータ(6)が感じる程度に応じて、入出力装置(7)を介して塩素注入率補正值を修正することにより、実際の塩素注入率 C_{total} を変更する。計算機(8)で計算された C_{total} の値は、比率演算器(9)に入力され、流量計(4)で計量された処理水水量の値に応じて塩素注入機(10)のバルブ開度などを制御することによって適正な塩素注入量を注入点(3)に注入する。

発明者 小林敏昭
以上のようにこの発明によれば、経験の浅いオペレータが塩素注入プロセスを管理する場合においても、常時適正な塩素注入率が維持できる効果を持つ。





特許と新案 ***

三菱電機は全ての特許及び新案を有償開放しております

有償開放についてのお問合せは
三菱電機株式会社 知的財産部
総合グループ Tel(03)3218-2137

自動配線方法及び配線装置

(特許 第1712903号, 特公平3-60199号)

発明者 木村敏文, 木村和夫

このように、従来手作業で行われていた配線作業や、電線束製作後に手作業に依存していた配線を全自動で行うことができるようになり、大幅な省力化が可能である。

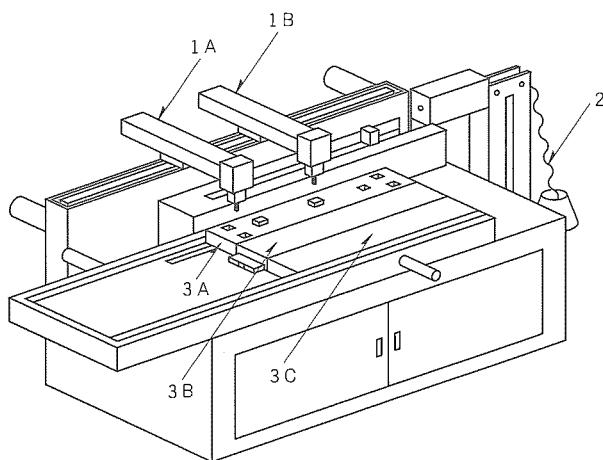
この配線方法は、三菱電機照明(株)で蛍光灯器具の自動配線装置として採用され、稼働している。

この発明は、蛍光灯などの電気器具に被覆電線を自動的に配線する自動配線方法に関するものである。

従来のこの種の配線は手作業で行われることが多く、自動化事例としては、ワイヤハーネス方式と呼ばれる電線束のみを作る装置があるが、機器への配線は手作業に依存していた。

この発明は、上記の欠点を解消するために、電線一本ごとに電線の測長と端末処理を行い、器具に直接接続するまでを全自動化する配線方法である。

この装置は、電線の測長と端末処理を行う電線処理部と、測長された電線の両端を把持搬送し、器具に配線する配線ロボットで構成されている。配線動作は、前記電線処理部で必要長さに測長され、その両端の端末処理が行われた1本の電線の両端をそれぞれ独立駆動される2台のロボットの先端にそれぞれ装備した電線把持ハンドで把持し、それぞれの配線ハンドが配線位置に移動して配線を行う。これらの動作を順次繰り返すことにより、電気器具などへの配線を自動的に行うことができる。



〈次号予定〉 三菱電機技報 Vol. 69 No. 11 特集“映像ディスプレイ”

特集論文

- 映像ディスプレイが拓く情報化社会への夢と期待
- 映像ディスプレイの現状と展望
- ノートパソコン用TFTカラー液晶ディスプレイ
- 液晶ビデオプロジェクタ——輝度画像・色画像分離方式——
- 液晶ビデオプロジェクタ——PDLC方式——
- 高精細オートスキャン ビデオプロジェクタ LVP-1280
- 展張マスク CRT搭載のディスプレイモニタ
- 37型インテリジェント ディスプレイモニタ

●ワイドクリアビジョンTV “CZ7シリーズ”

- 1,000kV 開発試験設備及び試験技術
- 屋外近距離用オーロラビジョン
- ヘッドマウントディスプレイの高画質化
- 普通論文
- 三菱音声認識応答装置 “MELAVIS”
- 経路案内付きカーナビゲーションシステム
- カーナビゲーション用経路案内技術
- VTRのテープ浮上特性解析

三菱電機技報編集委員会

委員長 黒田 紀典
委員 永田 譲藏 鈴木 幹雄
都築 鎮 河内 浩明
上杉 豪 内藤 明彦
磯田 哲 手島 章
畠谷 正雄 才田 敏和
中井 良雄 鳥取 浩
幹事 小林 保雄
10月号特集担当 鈴木 浩

三菱電機技報69巻10号

(無断転載を禁ず)

1995年10月22日 印刷

1995年10月25日 発行

編集兼発行人	小林 保雄
印 刷 所	千葉県市川市塩浜三丁目12番地 (〒272-01) 菱電印刷株式会社
発 行 所	東京都港区新橋六丁目4番地9号 北海ビル新橋 (〒105) 三菱電機エンジニアリング株式会社内
発 売 元	「三菱電機技報社」 Tel.(03) 3437局2692 東京都千代田区神田錦町三丁目1番地 (〒101) 株式会社 オーム社 Tel.(03) 3233局0641㈹, 振替口座東京6-20018
定 價	1部721円(本体700円) 送料別

三菱キュービクル形ガス絶縁開閉装置 C-GIS

スポットライト

“MELSUPER 72/84kV GX-70V形”

受変電設備の高信頼度化・無停電化(24時間連続運転)への対応は、現在では基本的な要求仕様となりつつあり、完全に二重化されたスケルトン構造の受変電設備をいかにコンパクトに構成するかが、GISにとって重要な課題となってきたています。そして誕生したのが、飛躍的な小型化・軽量化を実現した、三菱独自の“MELSUPER 72/84kV GX-70V形”C-GISです。

信頼性・安全性を徹底的に追求しました。新設設備からリプレースまで、MELSUPER 72/84kV GX-70V形C-GISが自信を持っておこたえします。

特 長

あらゆるシーンで満足したい。

“Planning” “Running” “Maintenance”

● Planning

電気室に合わせて自由にレイアウトが組めます。

キュービクルの中に三相一括ガス絶縁母線を2系列配置できます。

● Planning & Running

全国どこへでも、トラックで運送できます。

ダンと軽量化し、搬入などがスムーズです。

円弧状容器の採用とダウンサイジング化で、当社従来型C-GISに比べて質量比で65%も減少しました。



MELSUPER 72/84kV GX-70V形C-GIS

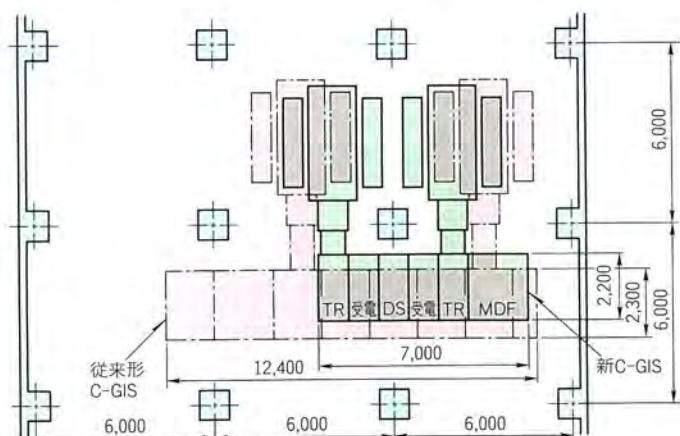
● Running

当社従来型C-GISに比べて、据付面積比40%、容積比55%も縮小しました。

増設スペースを利用して、操業しながらのリプレースもできます。

● Maintenance

保守点検の操作部は、見やすい前面に集中配置しましたので、手間も少なくなり、煩わしさを解消しました。



2回線1MOF 2バンク(バイパスDS・区分DS付き)配置例

定格・仕様

C-GIS本体 準規格JEC-2350 形名GX-70V

定格電圧	72/84kV
定格ガス圧力	0.05MPa {0.5kgf/cm ² }
短時間商用周波耐電圧	140/160kV (1分間)
雷インパルス耐電圧	350/400kV
定格周波数	50/60Hz
定格電流	800, 1,250A
定格短時間耐電流	20, 25, 31.5kA (2秒間)
使用状態	常規使用状態 (屋内設置, 屋外設置)

真空遮断器 準規格JEC-2300 形名70-VRR-32

定格電圧	72/84kV
定格電流	1,250A
定格遮断電流	20, 25, 31.5kA
操作方法	ばね操作

フロン規制対応除湿機・小型産業空調用

スポットライト

ロータリ圧縮機(HFC134a使用)

三菱電機ではこのたび、除湿機・小型産業空調用としてオゾン層を破壊しない冷媒HFC134aに対応するロータリ圧縮機3シリーズをラインアップしました。

除湿機に最適なXB形、及び盤クーラやエアドライヤなどの小型産業空調用に対応したKB形・RB形シリーズを取りそろえ、現在量産中です。従来の当社ロータリ圧縮機の持つ高信頼性、高効率、小型・軽量、省スペースという特長を継承しています。

特長

●高信頼性、かつ取扱いの容易な冷凍機油を採用

当社は、1993年にHFC134a対応冷蔵庫用として業界で初めてロータリ圧縮機を実用化しました。この際開発導入したHFC134a冷媒と相溶しない新冷凍機油は、高信頼性、かつ取扱いが容易であるという特長を持っています。

例えば、HFC134a用圧縮機に一般的に使用されているエステル油を使用する場合は、水分や工程油の混入などに細心の注意が必要ですが、当社が使用する冷凍機油では、従来のCFC12やHCFC22用の場合と同程度の管理レベルで信頼性を確保で

きます。この冷蔵庫用で確立した技術を基に、除湿機・小型産業空調用ロータリ圧縮機にも同様の新冷凍機油を採用しました。

●EPAオゾン層保護賞受賞の技術を踏襲

HFC134a対応ロータリ圧縮機と搭載冷蔵庫の開発に対し、EPA(アメリカ環境保護庁)から“94オゾン層保護賞”を受賞しました。除湿機・小型産業空調用ロータリ圧縮機にもこの技術を踏襲しています。

●高効率

当社のHFC134a用ロータリ圧縮機は、従来のCFC12、HCFC22用のロータリ圧縮機と同等以上の効率(COP)を持っており、ユニットの省エネルギーに寄与します。

●小型・軽量、省スペース

小型・軽量というロータリ圧縮機ならではの省スペース性により、実装時に、効率的にスペースを使用することができます。特にXB形圧縮機は、家庭用除湿機などの機械室スペースの小さいユニットにも対応できます。

●ワイドバリエーション

100Wから900Wまでの豊富な機種ぞろえにより、家庭用除湿機から盤クーラなどの産業空調機まで、幅広いニーズにおこたえします。



XB形



KB形



RB形

HFC-134a対応 XB・KB・RB形ロータリ圧縮機

仕様

機種	公称出力(W)	行程容積(cc/rev.)	電源			冷凍能力(kcal/h)	質量(kg)	外形サイズ(mm)
			R	S	V			
XB 357	100	3.57	○	○	○	330/395	3.4	φ92.0×(H)169
KB 060	200	6.0	○	○	○	580/705	8.9	
KB 086	250	8.6	○	○	○	830/1,000	8.9	
KB 091	300	9.1	○	○	○	890/1,060	8.9	
KB 104	350	10.4	○	○	○	1,030/1,200	9.2	
KB 122	400	12.2	○	○	○	1,200/1,420	9.2	
RB 154	550	15.4	○	○	○	1,590/1,880	13.2	
RB 173	600	17.3	○	○	○	1,790/2,140	14.6	
RB 207	700	20.7	○	○	○	2,150/2,590	14.6	
RB 231	800	23.1	○	○	○	2,350/2,820	14.6	
RB 247	900	24.7	○	○	○	2,550/3,030	14.6	

注1. 冷凍能力はASRE-T条件における測定値です。

2. 電源: R(100V 50/60Hz 1ph.), S(200V 50/60Hz 1ph.), V(220/240V 50Hz 1ph)

スポットライト 84/72kV新形ばね操作タンク形GCB

550kV 1点切りガス遮断器の消弧室の設計技術を適用して消弧室の小型・高性能化を図り、所要操作力を低減した84/72kV 31.5kA新形ばね操作タンク形ガス遮断器を開発しました。

ガス遮断器の機械的信頼性の向上、騒音(操作音)の低減、基礎荷重の低減には、所要操作力を低減することが効果的です。このため、消弧室の寸法諸元をパラメータとして、アークモデルによる遮断現象解析を行い、消弧室の最適寸法を選定するとともに、駆動系の構成の見直し等による可動部品の軽量化によって、従来形の65%の操作力で所要定格の遮断が達成できる小型・軽量・高性能なガス遮断器を開発しました。



新形ばね操作GCB

定格事項

定 格	形 式	60-SFMT-32E	70-SFMT-32E
定 格 電 壓 (kV)		72	84
絶 緣 階 級 (号)		60	70
定 格 電 流 (A)		800/1,200/2,000, 3,000	
定 格 周 波 数 (Hz)		50/60	
定 格 遮 断 電 流 (kA)		20/25/31.5	
定 格 投 入 電 流 (kA)		50/63/80	
定 格 短 時 間 耐 電 流 (kA)		20/25/31.5	
定 格 過 渡 回 復 電 壓 (kV/μs)		0.75	
定 格 開 極 時 間 (s)		0.028	
定 格 遮 断 時 間 (サイクル)		3/5	
閉 極 時 間 (s)		0.1	
定 格 制 御 電 壓 (V)		DC100	
定 格 ガ 斯 壓 力		0.5MPa{5kgf/cm ² } (20°C)	
標準動作責務		A/R	
操 作 方 法		ばね (三相操作)	

特 長

● 優れた遮断性能

アーク解析や熱ガス流解析などの高度な技術と新素材を適用した新形高速パッファ消弧室の採用で、大電流域から小電流域まで優れた遮断性能を発揮します。

● 高い信頼性

消弧室の高性能化と、駆動系の構成の見直し等による可動部品の軽量化によって、ばね操作装置の操作力を従来形の65%に低減し、操作振動の抑制と機械的信頼性の向上を図りました。

● 小型・軽量・高性能化

小型で高性能な新形高速パッファ消弧室とコンパクトな低出力ばね操作装置の適用、アルミ合金鋳物タンク等の適用で、遮断機を小型・軽量・高性能化しました。

● 優れた耐震性

接地タンク形のため重心が低く、耐震性に優れています。計算機による振動解析技術と、実器による加振試験に裏付けられた優れた耐震性能を持っています。

● 優れた耐環境性

高温地域から低温地域に至るあらゆる環境において優れた特性があるばね操作装置を適用しています。また、消弧室がタンク内に収納されているため、周囲環境による性能への影響がありません。

