

昭和 37 年 9 月 15 日第三種郵便物認可 三菱電機技報 39巻 10号(通巻 413号) 昭和 40 年 10 月 25 日発行(毎月 1 回 25 日発行)

# MITSUBISHI DENKI GIHO

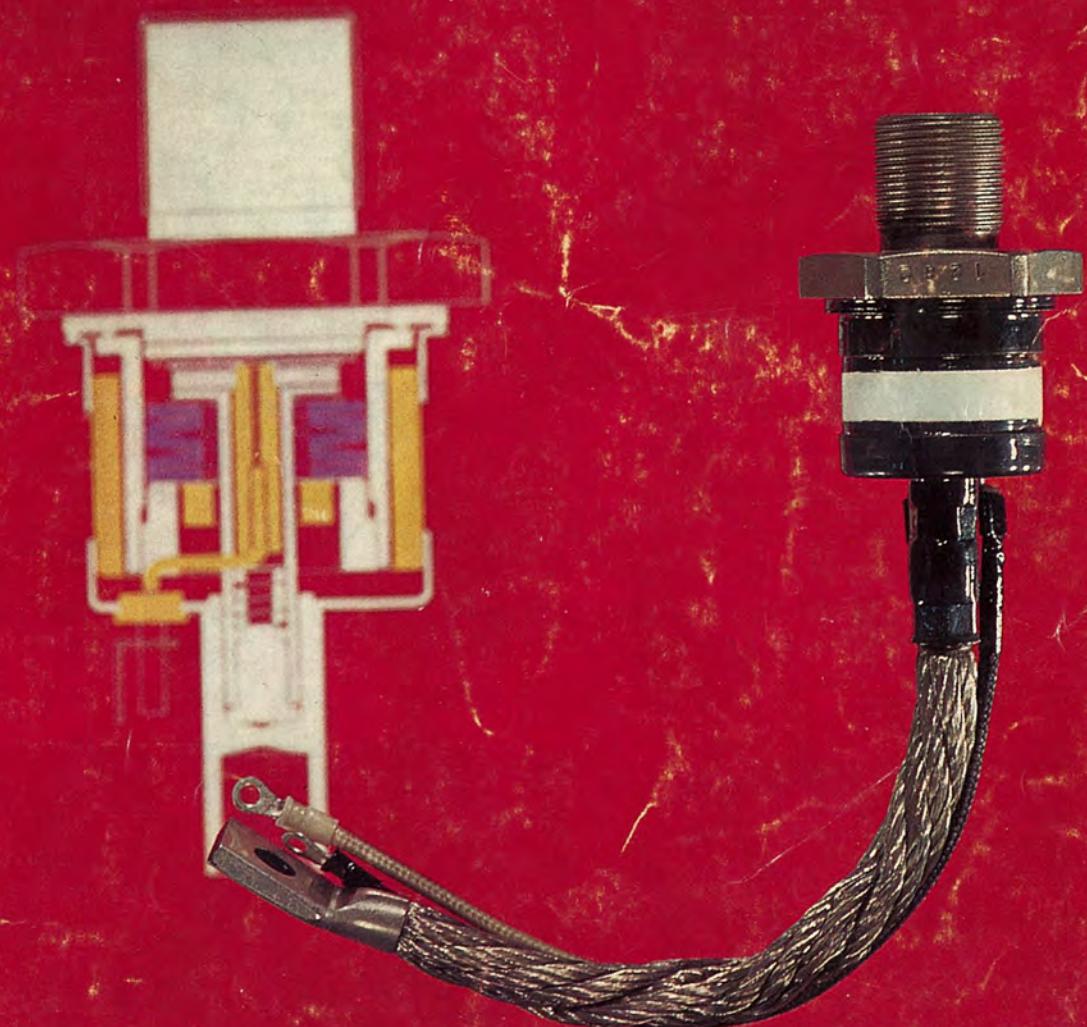
# 三菱電機技報

Vol.39 October 1965

半導体特集

# 10

三菱大電力サイリスタ CR 250 A





国立防災科学技術センター納め

## 三菱洪水シミュレータ <ハイブリッド形>

洪水のシミュレーション 各種ハイブリッド演算に威力!!

このシミュレータは、降雨量から洪水流出量の計算を主目的とするハイブリッド形洪水シミュレータである。

ハイブリッド形とは、アナログ計算機とデジタル計算機の特長を生かして、あたかも一つの計算機のように動作させるハイブリッド計算システムのことを意味する。すなわち、演算の高速性、取扱いの便利さを特長とするアナログ計算機と、大容量記憶、高精度計算、データ処理の高度機能を特長とするデジタル計算機を有機的に結合して、計算機能の拡大、高速高精度演算を図るものである。

洪水のシミュレーションでは、多流域の雨量関数発生はデジタル計算機に、降雨量から河川の流出機構および河道特性の模擬はアナログ計算機に分担させる。

高速繰返し演算モードでは、計算解が一瞬のうちに得られてブラウン管上に表示され、この表示解をみながら、パラメータを変更し河川の数学的モデルの最適解を容易に求めることができる。また、低速演算モードでは、計算解がレコーダに描かれる。

このシステムは、写真に示すとおり、EA-7160形アナログ計算機、MELCOM-1101デジタル計算機、MEL-LINK 1101ハイブリッドリンクージから構成されており、洪水のシミュレーション以外にも、はん用のハイブリッド演算が可能である。

### ■特長

- (1) 高速高精度の洪水シミュレーション
- (2) 高性能なハイブリッド計算システム

デジタル・アナログ両計算機間の信号が豊富で、能率よい情報の交換が可能である。デジタルからアナログへ、アナログからデジタルへの数値変換が高速、高精度で行なわれ、相互の直並列演算ができる。両計算機ともそれぞれ単独に完全な計算機としての機能を持っている。

- (3) 使い易いシステム
- (4) 特長あるハイブリッド命令
- ハイブリッド命令は、MELCOM-1101のINFO-3000のサブルーチンで、3文字のシンボリックコードで表現し、はん用INFO-3000命令と任意に混合できるので直観的でしかもプログラムが容易である。
- (5) 高性能なアナログ計算機

EA-7160形アナログ計算機は、すぐれた性能の線形非線形演算要素を誇るはん用機で、特長あるチェック方式および演算の自動化を採用している。入出力がデジタル化されており、デジタル計算機との連動が容易になっている。

### ■仕様

高速雨量関数発生: 10 CH MAX, 100 データ/CH の連続繰返し, 1 データ時間幅 200 μs min

A(アナログ)→D(デジタル)(データ伝達系)

サンプルホールド盤, 10 CH

A-D 変換器, 符号+10 ビット, 2.3 m/sec

スキャナ, 10 CH 単位, サンプル周期, 回数, CH の指定はハイブリッド命令で行なう。

D→A データ伝達系

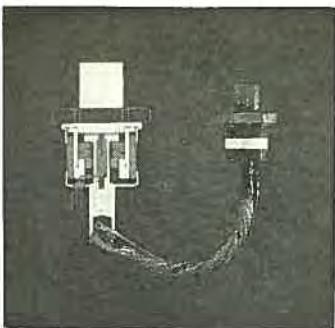
D-A 変換器, 10 CH 単位, 出力 ±100 V

D→A 制御信号伝達系

演算モード, チェック動作の指定, 計算リレーのON-OFF, ポテンショメータ, 関数発生器の設定, 任意演算要素の呼出しタイピアウト, A→D 制御信号伝達系, 各種バックシグナル。



国立防災科学技術センターで行なわれた“三菱洪水シミュレータの発表披露”



#### 表紙説明

当社北伊丹製作所で製作の サイリスタ CR-250A (2SF535 シリーズ) は、定格電流が実効値 400 A の世界最大級の電力制御能力をもつ。この素子はサイリスタ基体をベースにパネにより圧接する、いわゆる圧接構造を採り、ぜんぜんロウ材を用いない Solderless Joint を形成している。このため大電力用素子で從来問題とされたロウ材疲労の問題が完全に除去され、使用時の激しい接合部温度変動に対し、高い信頼度をもつことが保証された。

写真は三菱大電力 サイリスタ CR250A の外形と内部の圧接構造を示すものである。

# 三菱電機技報

昭和 40 年 第 39 卷 第 10 号 (半導体特集)

## 目 次

### 《特集論文》

高周波高出力 シリコントランジスタ	土佐 雅宣・笹田 雅昭・竹中 功・平瀬 邦久… 2
周波数 テイ倍用 バラクタ	大久保利美・中尾 佳生・中間 紀年・玉利 邦喜… 10

サイリスタ の スイッチング 機構	清水 潤治・中田 仗祐・蒲生 浩… 19
-------------------	----------------------

三菱大電力 サイリスタ CR250A	岡 久雄・船川 繁・大社 昂… 28
--------------------	--------------------

三菱小電力 サイリスタ CR05A (2SF521 シリーズ)	岡 久雄・船川 繁・赤桐 行昌… 35
---------------------------------	---------------------

低周波中出力 ブラジット 2SB451, 2SB452	片井 正男・細見 清・柴田 浩… 40
-----------------------------	---------------------

三菱 ゲルマニウムトランジスタ の特性とその応用回路	細見 清・新保信太郎・堀内 宏… 45
----------------------------	---------------------

半導体集積回路 TTL	山本 隆一・土屋 鍊平… 50
-------------	-----------------

半導体放射線検出器 (2)	
---------------	--

…藤林 肇次・宮下 恭一・近藤 明博・高田 守・須川 嘉幸・小田 稔・浜 正治… 55
---

Ga As 可変容量 ダイオード	
------------------	--

…藤林 肇次・池川 秀彰・須崎 渉・喜連川 隆・白幡 潔・武富 大児… 62
--

電界効果トランジスタ とその応用	山崎 英蔵・淡野 光章・藤井 泰郎… 68
------------------	-----------------------

P 形 シリコン の エピタキシャル・グロース	伊藤 昭子・岩田 泰昌・中島 当記… 74
-------------------------	-----------------------

CdS 薄膜 トランジスタ	石井 悠・河津 哲・山田 洪平… 80
---------------	---------------------

マイクロ 波電力用 シリコンバラクタダイオード	大久保利美・笹田 雅昭・近藤 明博… 84
-------------------------	-----------------------

《論 文》	
-------	--

新設大容量短絡試験設備用超々高圧短絡変圧器および高圧短絡変圧器	
---------------------------------	--

…田村 良平・平井 正好・西山 繁… 88
-----------------------

大容量移動用変圧器	菅 寿郎・池田 五郎・祖開克二・但馬常夫… 94
-----------	--------------------------

大容量変圧器用衝撃電圧発生装置	
-----------------	--

…岩崎 晴光・青木 俊之・山本 利保・林 幸平・三浦 良和… 98
-----------------------------------

ダブルワット 赤外線 ホームコタツ	内田 武士・長沢 重雄・山田 光美… 104
-------------------	------------------------

《技術解説》	
--------	--

コアメモリスティック (その 1)	水上 益良… 107
-------------------	------------

《技術講座》	
--------	--

SCR インバータ とその応用 (その 3) — 原理と動作 (下) —	大野 栄一・岸本 健… 116
--------------------------------------	-----------------

《新製品紹介》	
---------	--

新形超音波探傷機 FD-170, FD-150 形を発売・エアハンドリングユニットを開発・ラインフローファン・EM-305, 205 形電磁開閉器新発売・MRL 形 ラッチ 電磁継電器・新しいデザインの YB 形 スターデルタ起動器完成・125 mm 電気 ジスクグライダ (PA-125B-1 形) を開発・三菱 テレビ 19K-821 形新発売・三菱	125
---	-----

マイクロームメガネ DG-212 形新発売	
-----------------------	--

《ニュースフラッシュ》	
-------------	--

台湾 アルカリ 納め シリコン 整流器完成・電鉄変電所用 レクチファーマ 完成・PHR 形 可搬式送電線保護継電装置完成・12 万トンタービンカンガ 電機品・船用 ディーゼル 主機自動遠隔操縦装置完成・東京電力納め火力 プラント 訓練用 シミュレータ 受注・MELDAP-6000 による高炉原料装入設備の オンラインコントロール 装置完成・電力会社に遠隔表示装置を大量に納入	131
--	-----

《特許と新案》	
---------	--

故障点標定装置・直接接地系統の短絡地絡両用方向距離継電装置	135
-------------------------------	-----

《表 紙》	
-------	--

1. 三菱大電力 サイリスタ CR250A
2. 三菱洪水 シミュレータ
3. 三菱小電力 サイリスタ
4. VHF 超遠距離 レーダアンテナ

# 高周波高出力シリコントランジスタ

土佐 雅宣\*・笛田 雅昭\*\*・竹中 功\*・平瀬邦久\*

## High Frequency and High Power Silicon Transistors

Kitaitami Works Masanobu TOSA・Isao TAKENAKA・Kunihisa HIRASE  
Kamakura Works Itami Factory Masaaki SASADA

Development of high frequency and high power silicon transistors have been strongly urged for use with transistorized transformers of several hundreds megacycle band.

In this paper is described a principle of design, characteristics and practical applications of these transistors. Much difference is found between theoretical calculations and practical transistor characteristics of 100 Mc, 10 W elements, but these transistors have proved satisfactory for transistorized transmitters. As stray capacitance and lead self-inductance of the package is not taken into consideration in the above calculation, it is likely to have caused the reduction of power gain and frequency bandwidth compared with the calculation. To improve VHF high power transistors, their packages must be taken into account as well as the elements. Molded type packages specially designed by the Company are much more suitable to high frequency performance than metallic ones.

### 1. まえがき

数百 メガ 帯の無線機などの全固体化が必要になるにつれ、半導体素子の分野においても、テイ(通)倍を目的としたパリキャップダイオードとの組み合わせのため、100 Mc, 数百 Mc 数 W あるいは数十 W という高周波高出力トランジスタの開発が急がれてきた。これら高周波高出力トランジスタは、従来の低出力の高周波トランジスタの拡大化によって実現されるものでなく、接合部面積の増大による製作の困難さをともなうと同時にいかに合理的な素子設計を行ない、ベース広がり抵抗( $r_0'$ )の増大を防ぎ、接合部で発生する熱を効率よく放熱させるかが問題となる。

われわれの製作所で量産化している 70 Mc, 10 W 2SC447～



図 1.1 2SC351 素子の電極構造  
Fig. 1.1 Pattern structure 2SC351.



図 1.2 右 MTM360 外装、左 2SC351 外装  
Fig. 1.2 Package

2SC450, 100 Mc, 10 W 2SC451～2SC453 の高周波高出力シリコントランジスタは従来、高出力トランジスタによく見られたメサ形構造にかわり、より安定化を計るためブレーナ構造を採用し、2SC451～2SC453 に関しては図 1.1 に示すような完全なダブルベース構造をとり、 $r_0'$  を低下させ高電力利得を得ると同時に高電流領域での電流のピンチオフ効果を軽減して、特性の安定化を計っている。また電極金属も通常のアルミニウム電極によらずメッキ法による多層電極を採用し、複雑なパターン構造であっても容易に電極形成が可能となり、多層電極のシート抵抗を十分下げ、エミッタ接合により一様なキャリアの注入が行なわれるよう考慮している。

パッケージ構造においても従来の TO-8 形パッケージに代わって図 1.2 に示すような“Double Ended”形パッケージを使用している。これは素子のコレクタとパッケージの基板とはベリア磁器で絶縁され、同一方向にエミッタ、ベース、コレクタ外部リードが出ており配線は容易となり、スタッド構造であるため冷却ファンにネジで容易に取り付けることができる。したがって放熱効果もよく高出力が得られる。また熱抵抗の点でも改良されており、同一素子を TO-8 と“Double Ended”形パッケージに組み込んで比較してみると、TO-8 で  $12^{\circ}\text{C}/\text{W}$ 、“Double Ended”で  $6^{\circ}\text{C}/\text{W}$  の熱抵抗が得られた。

しかし高周波シリコントランジスタのパッケージ設計では浮遊容易およびリードインダクタンス成分の低減が急務とされており、MTM360で採用しているモールド形が今後金属外装に代わって市場に幅をきかすようになるのではないかと思われる。

ここでは 100 Mc, 10 W の素子の設計方針と当社の高周波高出力トランジスタの特性と応用について簡単に述べてみる。

### 2. 設計方針

100 Mc, 10 W 高周波高出力シリコントランジスタの設計上コレクタ逆耐圧、最大許容電流、シヤ断周波数、電力利得、熱抵抗などを考慮しなければならない。

まず使用者側のコレクタ逆耐圧の要求によってシリコンウェーフの比

抵抗の仕様が決定すれば、図 2.1 に示すようなダブルベース NPN 三重拡散構造をとるものとして要求する シャ断周波数および電力利得を満足するよう に エミッタパターン の幅および エミッタ電極とベース電極の間隔が決定され、最大許容電流  $I_{c\max}$  と最大出力すなわち熱抵抗を考慮して エミッタ長および電極パターンが決定される。

## 2.1 シャ断周波数の設計

普通のトランジスタ構造では、J. M. Early<sup>(1)</sup> によって導かれた図 2.2 のような高周波等価回路が適用され、J. L. Buie<sup>(2)</sup> らによつて解析された エミッタ接地での関係式を設計の基本式とした。

$$G_p f^2 = \frac{1}{4} \times f_b f_T \quad (2.1)$$

$$f_\alpha^{-1} = f_a^{-1} + f_e^{-1} + f_c^{-1} \quad (2.2)$$

$$f_b = \frac{1}{2\pi r_b' C_c} \quad (2.3)$$

$$f_e = \frac{1}{2\pi r_e' C_T} \quad (2.4)$$

$$f_c = \frac{1}{2\pi C_c (r_e' + r_c' + r_e)} \quad (2.5)$$

$$f_a = \frac{1.2 \times D_r \ln (N_B'/N_{BC})}{W_b^2} \left/ \left( 1 + \frac{1.2 W_e D_r \ln (N_B'/N_{BC})}{V_s W_b^2} \right) \right. \quad (2.6)$$

$$f_T = \alpha_0 k_B f_\alpha \quad (2.7)$$

$f_e$ : エミッタシャ断周波数

$f_b$ : ベースシャ断周波数

$f_c$ : コレクタシャ断周波数

$f_\alpha$ :  $\alpha$  シャ断周波数

$f_T$ :  $B=1$  になる周波数

$f_a$ : ベース・コレクタ transport factor

$G_p$ : 電力利得

コレクタ容量  $C_c$ 、および エミッタ遷移容量  $C_{Te}$  は エミッタパターン長  $L$  に比例し、ベース抵抗  $r_b'$ 、エミッタ抵抗  $r_e$ 、コレクタ直列抵抗  $r_c'$  および エミッタ直列抵抗  $r_e'$  は エミッタパターン長に逆比例するので上記容量値と抵抗値の積は  $L$  に無関係となり、上記基本式に見られるように  $f_\alpha$  は  $L$  に関係しなくなる。

### 2.1.1 エミッタシャ断周波数

エミッタシャ断周波数は エミッタ抵抗  $r_e$  と エミッタ遷移容量  $C_{Te}$  の積に逆比例するものである。 $r_e$ 、 $C_{Te}$  は次式で与えられる。

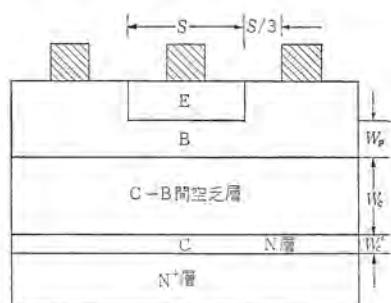


図 2.1 物理的構造図 Fig. 2.1 Physical structure.

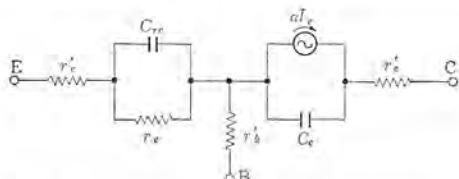


図 2.2 トランジスタの高周波等回路  
Fig. 2.2 Equivalent circuit of the high frequency transistor.

$$r_e = \frac{kT}{qI_E} \quad (2.8)$$

$$C_{Te} = A_e \sqrt{\frac{q\varepsilon N_B}{2(V_T - V_{BE})}} \quad (2.9)$$

$k$ : ボルツマン定数

$q$ : 電子電荷

$T$ : 絶対温度

$I_E$ : エミッタ電流

$A_e$ : エミッタ面積

$\varepsilon$ : シリコンの誘電率

$V_T$ : エミッタ・ベースの接触電位差

$N_B$ : エミッタ接合のベース側の不純物濃度

$V_{BE}$ : ベース・エミッタ間のバイアス電圧

式 (2.8) から小電流領域では エミッタ抵抗は増大し、エミッタシャ断周波数は急激に減少して式 (2.2) の  $\alpha$  シャ断周波数の支配的項となる。しかし実際の動作領域では エミッタ電流が最大許容電流  $I_{c\max}$  の 50% 程度と考えてよく、エミッタ抵抗は小さくなる。

エミッタシャ断周波数を上げるには エミッタ面積を小さく、ベースの表面不純物濃度を下げる必要があるが、おのずから制限はある。高周波高出力トランジスタでは電力利得などを考慮して  $r_b'$  下げる必要があり、むしろベース表面不純物濃度は上げなければならない。

図 2.1 に示す物理的構造であれば エミッタ電流  $I_E$  は次式で与えられる。

$$I_E = \frac{1}{2} I_{c\max} = \frac{1}{2} s L J \quad (2.10)$$

電流密度  $J$  として最大電流密度  $1.36 \times 10^8 \text{ A/cm}^2$  の 20% をとれば エミッタ抵抗値は次式で与えられる。

$$r_b' = 1.91 \times 10^{-4} / SL \quad (2.8 \cdot a)$$

エミッタ遷移容量は  $V_T - V_{BE} = 0.2 \text{ V}$ 、 $N_B = 8.8 \times 10^{15} \text{ 原子数}/\text{cm}^3$  として計算すると  $7.2 \times 10^{-8} \text{ SL Farad}$  となり、エミッタシャ断周波数は次のようになる。

$$f_e = 1.15 \times 10^{10} \text{ cps} \quad (2.4 \cdot a)$$

### 2.1.2 コレクタシャ断周波数

コレクタシャ断周波数  $f_c$  は  $r_e'$ 、 $r_e$ 、 $r_c'$ 、 $C_c$  の値が求めればよい。しかし  $r_e'$  は エミッタメタライズの接触抵抗、および エミッタバルク抵抗の和であり計算は困難である。しかし幸い高電流領域では  $r_e$ 、 $r_e'$  は  $r_c'$  に比べ小さく、無視できるため計算は容易となる。 $r_c'$  はコレクタ電流が エミッタ領域の下の部分だけに流れるものとし、コレクタ接合に逆バイアスされた時 コレクタ領域の空乏層以外の領域（ただし  $N^+$  領域は抵抗分として無視する）だけを考慮して計算するものとすれば次式で与えられる。

$$r_c' = \frac{\rho_c W_c'}{A_e} \quad (2.11)$$

$\rho_c$ : コレクタ領域の比抵抗

$W_c'$ : 逆バイアスを印加した時の  $n$  領域の厚さ

$W_c'$  を求めるには空乏層の幅を求める必要がある。三重拡散形トランジスタの場合、コレクタ側の比抵抗が高く、空乏層はコレクタ側にのみ広がるものとすれば、空乏層の幅  $W_c$  は次式で与えられる。

$$W_c = (2\varepsilon V_{CB} / qN_c)^{1/2} \quad (2.12)$$

$N_c$ :  $n$  コレクタ領域の不純物濃度

$V_{CB} = 25 \text{ V}$ 、 $N_c = 1 \times 10^{15} \text{ 原子数}/\text{cm}^3$  とすれば  $W_c = 8.15 \times 10^{-4} \text{ cm}$  となる。したがって  $V_{CB} = 0$  で  $W_c = 18 \mu$  程度に設計すれば  $r_c'$  は  $10 \mu$  となり、式 (2.11) から  $r_c' = 50 \times 10^{-4} / SL \Omega$  となる。

またコレクタ容量  $C_c$  は、高抵抗のコレクタ基板に高濃度の拡散によってコレクタ・ベース接合を形成するため、階段状の接合と考えてよく次式で与えられる。





表 3.1 高周波特性一覧											
		$V_{CE0}$ (V)			$V_{CEO}$ (V)			$V_{EB0}$ (V)			$h_{FE}$ (-)
		Min	at	Max	Min	at	Max	Min	at	Max	
B											
2SC 447	75	0.1	60	50	4	0.1	*20	28	350	2.0	$I_{CBO}$ (mA)
448	100	70			5		*20	2.0	(70 Me)	10	$I_{EAO}$ (mA)
449	75	60			5		*20	2.0		100	$V_{GE0}$ (V)
450	60				4		*20	2.0		100	$C_{ob}$ (pF)
451	100	5			15		28	350	*2.6	28	$P, G.$ (dB)
O	452	100			80	50	4	1	1.5	100	$I_C$ (mA)
453	90				80	40	4	10	2.0	100	$P_c$ (W)
MTM 360	70				70	40	4	1	20	12	$T_a$ (°C)
					40	50					$R_{th}$ (°C/W)
											相当品

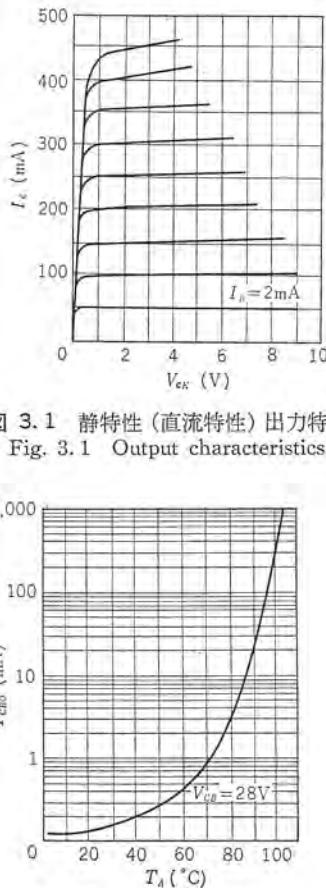


図 3.1 静特性(直流特性)出力特性  
Fig. 3.1 Output characteristics.

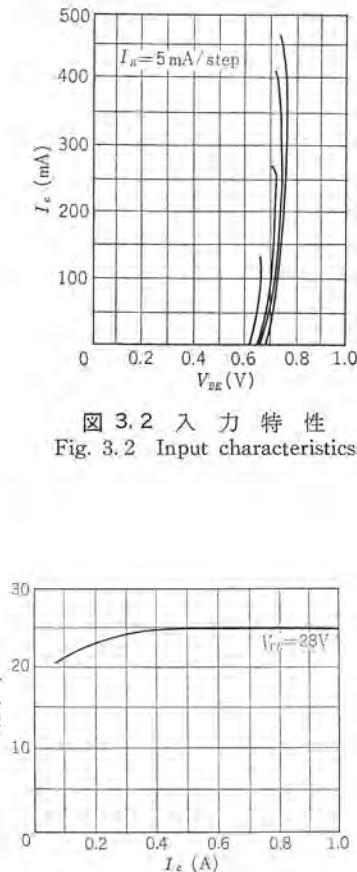


図 3.2 入力特性  
Fig. 3.2 Input characteristics.

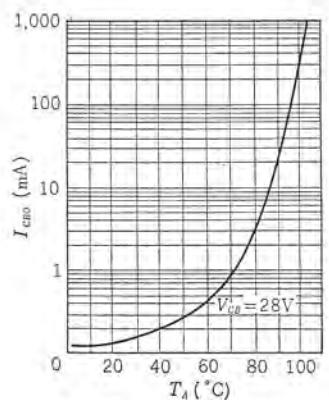


図 3.3 リーカ電流  
Fig. 3.3 Leakage current.

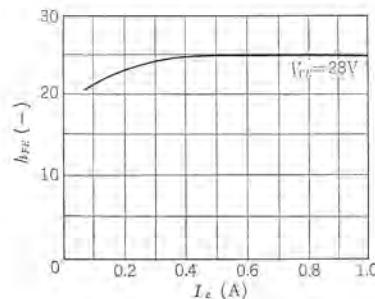


図 3.4 電流増幅率  
Fig. 3.4 Current gain.

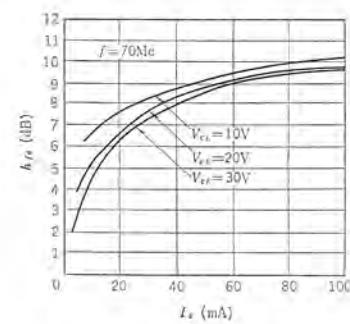


図 3.5 高周波特性(2SC451)  
高周波電流増幅率  
Fig. 3.5 High frequency current gain.

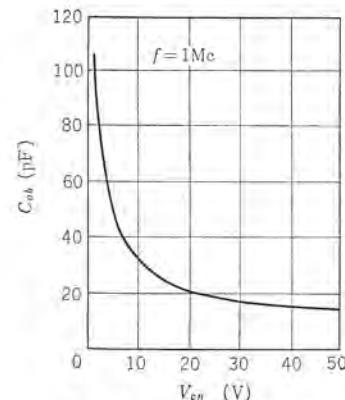


図 3.6 コレクタ容量  
Fig. 3.6 Collector capacitance.

界面における熱抵抗が無視できるようにして、シリコンオイルの温度(すなわちケース温度)を変化させ、 $V_{BE} = f(T_c, P_{c1}, I_E = \text{const})$  を実測する。次に  $P_{c1}$  を変え、 $P_{c2}$  について同様の曲線を得る。これを  $V_{BE} = f(T_c, P_{c2}, I_E = \text{const})$  とし、図 3.11 に示す。

図 3.11において  $V_{BE}$  が同じである交点 A, B は接合部の温度は同一で、A, B 点におけるケース温度  $T_a$  および  $T_b$  は接合部温度を  $T_j$ 、熱抵抗を  $\theta_R$  とすれば次式で与えられる。

$$T_a = T_j - \theta_R P_{c2} \quad \dots \quad (3.1)$$

$$T_b = T_j - \theta_R P_{c1} \quad \dots \quad (3.2)$$

式 (3.1), (3.2) を求めると

$$T_a - T_b = (P_{c1} - P_{c2}) \theta_R$$

$$\therefore \theta_R = \frac{T_a - T_b}{P_{c1} - P_{c2}} \quad \dots \quad (3.3)$$

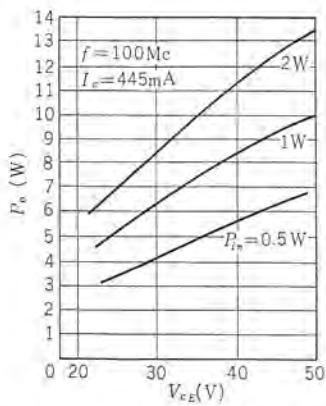


図 3.7 電力利得出力電力 (2SC451)  
Fig. 3.7 Output power. (2SC451)

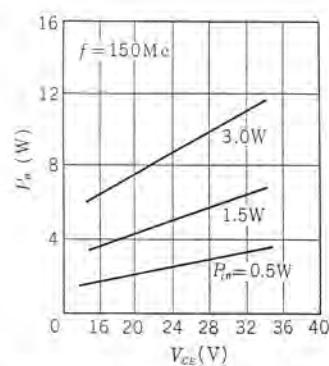


図 3.9 (a) 出力電力 (MTM360)  
Fig. 3.9(a) Output power. (MTM360)

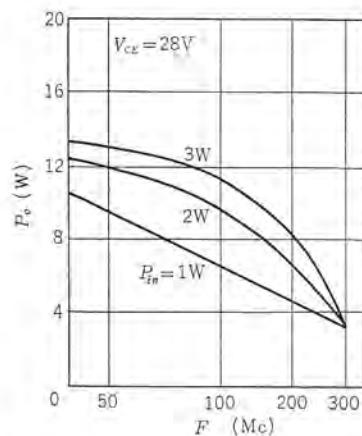


図 3.9 (b) 出力電力の周波数依存性 (MTM360)  
Fig. 3.9(b) Frequency dependence of output power.

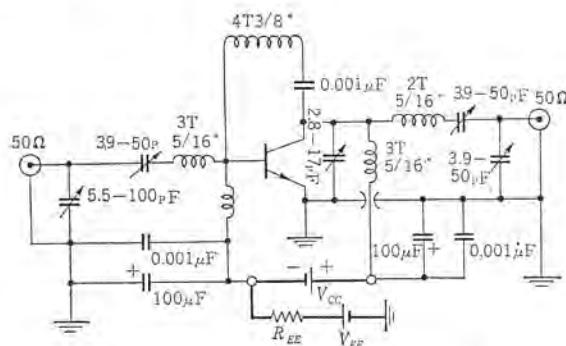


図 3.8 100 Mc 電力利得測定回路  
Fig. 3.8 100 Mc power gain measurement circuit.

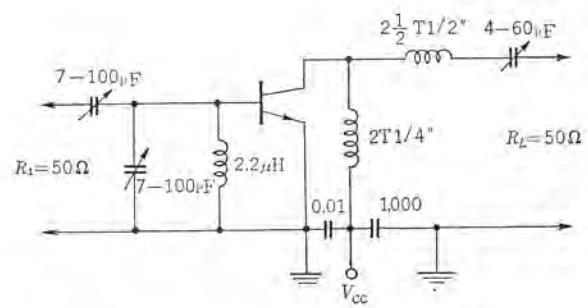


図 3.10 150 Mc 電力利得測定回路  
Fig. 3.10 150 Mc Power gain measurement circuit.

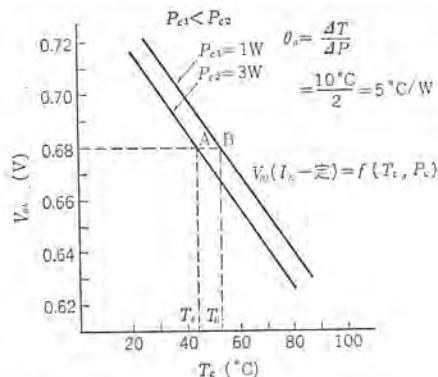


図 3.11  $V_{BE}$  の温度依存性  
Fig. 3.11 Temperature dependence of  $V_{BE}$ .

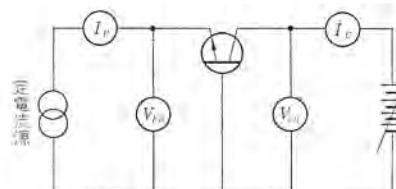


図 3.12 热抵抗測定回路  
Fig. 3.12 Thermal resistance measurement circuit.

式(3.3)からわかるように  $\theta_R$  は  $T_j$  を求めることなく実測でできる。またこの測定回路は図 3.12 を用いる。

#### 4. 2, 3 の応用例

これらのシリコントランジスタを VHF 帯電力増幅器に使用して、従来の電子管に劣らない電力を得ることができるので、その実用例について紹介する。

一般に高周波増幅回路としてエミッタ接地回路の図 4.1 (a) が知られているが、実現にさいして付随する迷リニアスの効果のため、図 4.1 (b) に示す回路が好ましく、(a) に比べて 10~30 % 最大電力、利得が改善される。図 4.1 (b) において安定性と利得はコイル  $L_N$  の値により影響され、電力効率は負荷 ( $Z_L$ ) の高調波に対するインピーダンスで支配される。

図 4.2 (3) は、これらの点に注目した回路の実例で B~C 級トランジスタによる周波数倍回路の一例で基本波電流をコレクタに流さない配慮が必要である。

高周波高出力シリコントランジスタ・土佐・笛田・竹中・平瀬

トランジスタの出力波形は方形波に近く、多くの高調波成分を含んでおり、この高調波成分のうち比較的レベルの高い 2 倍、3 倍高調波に対し、トラップ回路を設け、高調波電流を流さないようにすれば効率は改善される。図 4.2 (b) は各点の波形であるが、コレクタ容量の非線形動作などにもとづく第 2 高調波の発生が注目される<sup>(4)</sup>。

図 4.3 (a) はトラップのかわりに直列共振回路を使用し、高調波に対し、高インピーダンスを得る回路で、その代表動作例は図 4.3 (b) に示す<sup>(5), (6)</sup>。この回路で周波数が高くなるにしたがって、コレクタ容量を打ち消す  $L_N$  の値がきくことに注意すべきである。

図 4.4 は 120 Mc における動作例であり、3 本並列トランジスタ間の電流バランスは可変コンデンサ  $C_{1~3}$  の調整と、入出力の結合長(結線図の太線)により決定される。

図 4.5 はトランジスタによる周波数倍回路の一例で基本波電流をコレクタに流さない配慮が必要である。

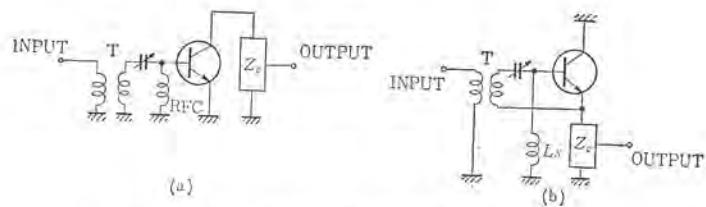


図 4.1 高周波電力増幅器の構成  
Fig. 4.1 Construction of the power amplifier.

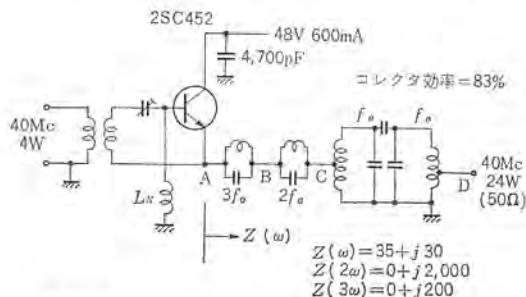


図 4.2 (a) 高調波トラップを有する増幅器  
Fig. 4.2 (a) Improved power amplifier with harmonic trap circuits.

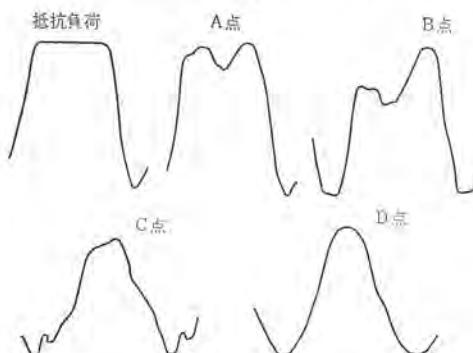


図 4.2 (b) トラップ そう入による出力波形  
Fig. 4.2 (b) Our-put wave form as the effect of harmonic trap.

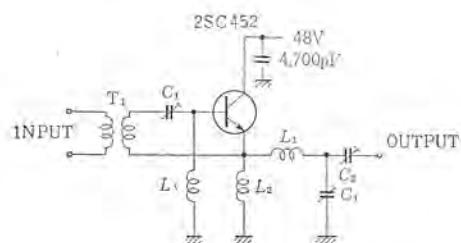


図 4.3 (a) 推奨回路例  
Fig. 4.3 (a) Recommended power amplifier circuit.

図 4.6 はこれらトランジスタを使用した標準的な系列であり、量産化が行なわれている<sup>(5), (6), (7)</sup>。

図 4.7 は 150 Mc, 25 W の自動車用送信機の回路例と特性を示している。

## 5. むすび

この論文では主として 100 Mc, 10 W 高周波高出力シリコントランジスタの設計方針、特性、応用例について述べたが、これまでの実測結果に基づいて、今後さらに高性能のトランジスタの開発を行なって

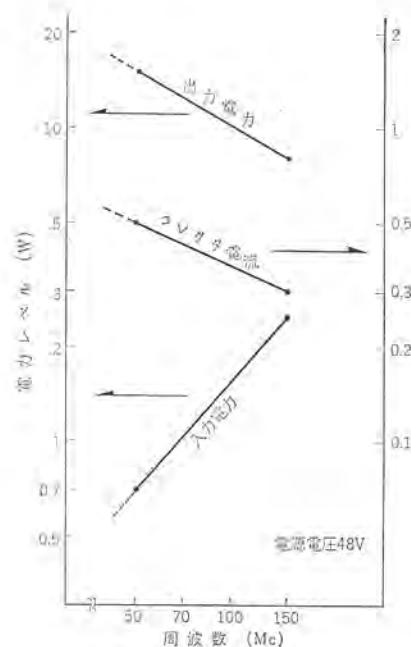


図 4.3 (b) 2SC-452 の動作例  
Fig. 4.3 (b) Typical performance of 2SC-452 as VHF amplifier.

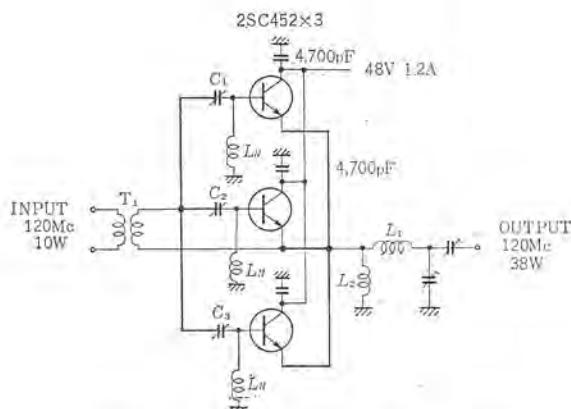


図 4.4 120 Mc 38 W 電力増幅器の実例  
Fig. 4.4 120 Mc 38 W power amplifier.

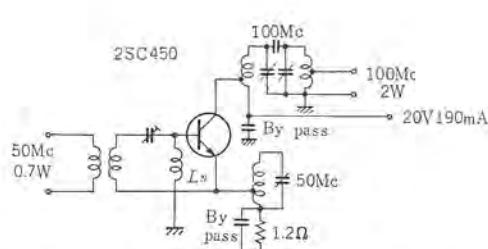


図 4.5 トランジスタによる周波数 テイ倍回路  
Fig. 4.5 Transistor doubler.

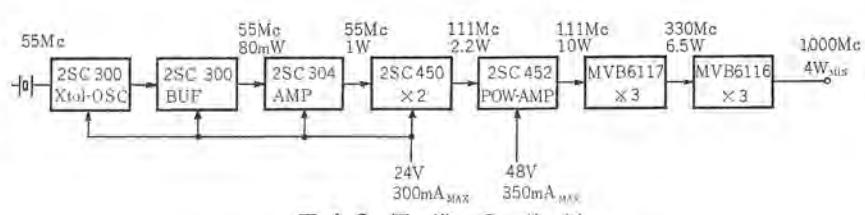


図 4.6 標準系列例  
Fig. 4.6 Standard line-up as a 1-band source.

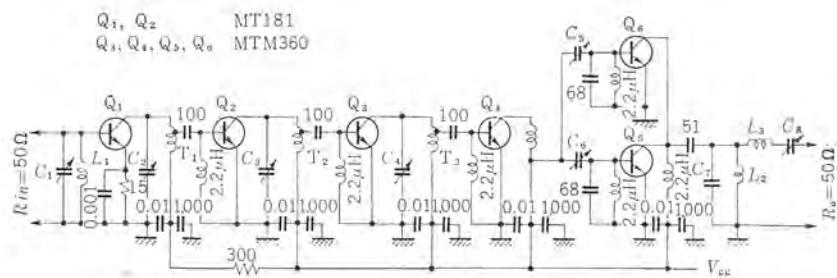


図 4.7 (a) 自動車用送信機 (25 W—150~175 Mc, 26.4 V)  
Fig. 4.7 (a) Mobile transmitter. (25 W—150 to 175 Mc, 26.4 V.)

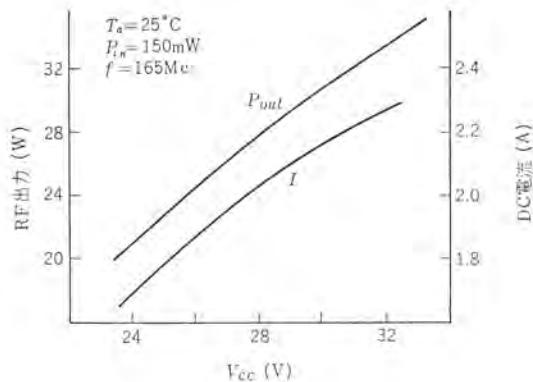


図 4.7 (b) 出力の電流電圧依存性  
Fig. 4.7 (b) Current and voltage dependence of output power.

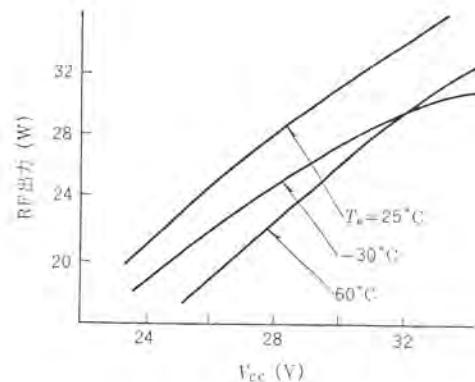


図 4.7 (c) 出力の温度依存性  
Fig. 4.7 (c) Temperature dependence of output power.

ゆく予定である。

最後に製作およびデータ集積にご協力いただいた方々に厚く感謝の意を表する次第である。

#### 参考文献

- (1) Early, J. M.: PNIP and NPIN Junction Transistor Triode, Bell System Tech. Jo., 33, p. 517~533 May, 1954.
- (2) Buie, J. L.: High Frequency Silicon NPIN Oscillator

Transistor, Professional Group on Electron Devices, Washington, D. C., October, (1958)

- (3) 丸浜, 阿部, 笹田, 一の瀬: 電学連大 S-40-4, P-1764.
- (4) Tyler, V. J.: MARCONI- REV. 21 (1958)
- (5) 丸浜, 阿部, 沼田, 笹田, 一の瀬: 「三菱電機技報」 38, 1,462 (昭 39)
- (6) 奥村, 東, 川上: 「三菱電機技報」 38, 1,592 (昭 39)
- (7) 丸浜, 阿部, 大久保ほか: 電学連大 S-40-4, P-1770,

# 周波数ティイ倍用バラクタ

大久保利美\*・中尾佳生\*・中間紀年\*・玉利邦喜\*

## High Power Varactors used as a Frequency Multipliers

Kitaitami Works Toshimi OHKUBO・Yoshio NAKAO・Noritoshi NAKAMA・Kuniki TAMARI

Recently high breakdown voltage and high cut-off frequency power varactors have been developed. With a small loss and a high handling power, they permit the design of frequency multipliers to generate tens of watts of power at VHF and UHF frequency region particularly in cooperation with high frequency silicon power transistors of the latest advancement. In the design of these varactors, limitations are sometimes met with, for their individual electric parameters have mutually complex relations. The handling capacity and conversion efficiency can be calculated of multipliers using such varactor parameters, but discrepancy arises between the design and practical results so much that the maximum efficiency is available with inputs of twice or thrice larger than the theoretical values.

### 1. まえがき

可変容量ダイオードは静電容量の電圧依存性を利用した装置であるが、とくにバラクタ (Variable Reactor) と呼ばれるものは可変リアクタンス素子という意味で、はじめ低雑音用としてパラメトリック増幅器のために開発されたが、最近では能率のすぐれている点からティイ(通)倍器用として利用価値が大きくクローズアップされてきた。とくに高耐圧、高シャ断周波数、大電力といった特性をもつバラクタの出現によって、VHF および UHF バンドさてはマイクロ波領域にまでの電波発生源としてはバラクタのティイ倍によって比較的容易に大きな電力が得られる。信頼性、小形、経済性からいって、バラクタティイ倍によるこれら周波数バンドでの全固体化電子装置の試作商品化が行なわれるようになったのは当然といえよう。バラクタを使った周波数ティイ倍は基本的に無損失で外部バイアスがなくても動作が可能だし、大出力を処理するだけの能力があり、電子回路の固体化にはなくてはならないものになってきている。

この論文ではシリコンバラクタについてまずティイ倍機構に触れ、次に我々が市場に出している電力用バラクタの構造および設計法について考察し、このようなバラクタをティイ倍用として使う場合の選び方、最後に三菱製 MVB 形バラクタのティイ倍特性について検討する。

### 2. バラクタティイ倍

バラクタダイオードの両端に、ある基本周波数をもつ正弦波状の電荷変化を加えると、ダイオードに現われる電圧波形は、その電気特性の非直線性によって非常に乱れたものとなり、基本波の高調波分を豊富に含んだものとなる。このようにして発生した非正弦波がふたたびダイオードに電荷変化を与えることになり、いっそうに高調波を含んだものにする。このような機構の理論解析は、ダイオードの逆方向を利用したものでは十分に検討されているが実際にはこの逆方向領域だけでなく、順方向へも信号は振り込まれて使われることが多く、事実この場合には大きな出力が得られている。ダイオード特性は順方向領域近くで非常に変化するので高周波発生には大いに寄与することが分る。しかしこの領域では順電流の影響が簡単でないのでまだ大振幅動作に対する完全なティイ倍機構の解析はなされていない。

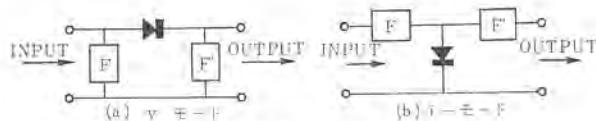


図 2.1 理想的なティイ倍回路  
Fig. 2.1 Ideal basic multiplier circuits.

ダイオードの両端にあらわされた非正弦の電圧波形から所要の高調波を取り出すには、ダイオードにローパスフィルタを接続して不必要的成分を取り除く必要がある。図 2.1 にその理想回路を示す。

このように周波数ティイ倍器はダイオードのくっつく場所によって二つのモードに大別される。両方とも入力フィルタは基本波がダイオードに入り、反射が少ないように同調が取られるし、出力フィルタについても所要の高調波成分について同様のことがいえる。

普通 (a) を V モード、(b) を i モードと呼ぶ。V モードではダイオードの両端に入出力の電圧だけがかかり、ほかの電圧成分が存在しないような回路であり、i モードではダイオードに入出力の電流のみが流れ、ほかの成分の電流は流れないような回路構成になるのでこのように名づけられている。

理想回路の実現はむずかしく、ティイ倍器として常につきまとっている問題としては所要の高調波以外の成分が出ることや、sub-harmonic の発振、弛緩発振、パラメトリック発振、雑音、バンド幅などといった点に対して考慮を払った上で安定な回路を構成しなければならない。

エネルギー関係は Monley-Rowe によって導かれており、無損失の理想的な非直線形のリアクタンスが回路素子として多くの周波数成分の存在する中に接続されているとき、任意の高調波を取り出すときの効率は損失がなければ 100% であることが示されている。実際には無損失ということはあり得ないことであるが、低次数のティイ倍では VHF、UHF 帯で 80% 以上のものがあるし、マイクロ波でも 50% くらいのものがつくられている。

実際の効率はダイオードの Q とティイ倍次数とに関係することになる。図 2.2 は異った Q に対するティイ倍次数と変換損失との関係を示したものである。一般にティイ倍器としては 2, 3, 4 ティイ倍までが有用で 5 ティイ倍以上になると損失が急激に増す。したがって、低次ティイ倍でだんだん増すほうが、高次ティイ倍よりも効率がよい。たとえば、3 ティイ倍し 2 次に 2 ティイ倍するほうが、一気に 6 ティイ倍する

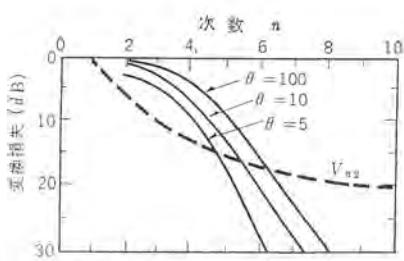


図 2.2  $Q$  をパラメタとしての バラクタの テイ倍損失と テイ倍次数との関係

Fig. 2.2 Conversion loss of varactor multipliers versus harmonic number with diode  $Q$  as parameter.

より効率はかせげる。しかし調整の問題、基本周波数変動の出力周波数との関連といったことも付随していくので簡単には判断できない。だが前者が安定なのは確かなようである。図の点線  $V_{n2}$  は非線形抵抗ダイオードの理想的な変換損失を示す。この形のものは最小の損失曲線は  $1/n^2$  にのる、 $n$  はテイ倍次数、実際の抵抗ダイオードはこの値より相当大きな損失をもつが、高次 テイ倍では容量性ダイオードより効率はよい。したがって、両者の結合による回路が高次 テイ倍には適当なのではないだろうか。

### 3. MVB 大電力用バラクタの構造

周波数 テイ倍用 バラクタの選択については項をあらためて述べるが、どのような構造の バラクタ が テイ倍器用として適しているか、また我々の半導体装置製造技術の得意とする点をかみ合わせて検討せねばならない。

大電力用 バラクタ としては、その具備すべき条件は、まず変換効率の高いことと消費電力の大なることであろう。上の点を考慮してわれわれは合金形  $P^+NN^+$  構造(図 3.1)とすることにした。すなわち シリコン 単結晶に高純度の アルミニウムハク を合金することによって再結晶層の  $P^+$  を、また  $N$  形不純物を背面から拡散することによって  $N^+$  層を形成させた。この  $N^+$  層は最近ではエピタキシャルシリコン( $N^+N$ )を使うのが普通とされているが、現時点では所要の特性が十分拡散  $N^+$  でも得られるし廉価であり、後であげるような利点もあるので採用した。われわれはこの形の電力用 バラクタを MVB と名付ける。合金形はいわゆる階段状の PN 接合を形成し、拡散形に比べて、バイアスの逆電圧による静電容量の変化率が大きく、1V から 100V の電圧変化によって、容量の変化比は合金で 10、拡散では 4.65 となり、合金形の半分にも満たない。容量-電圧の関係が合金形で  $V^{-1/2}$ 、拡散形で  $V^{-1/3}$  となり、合金形が非直線性が大といえる。テイ倍機構はこの非直線性を利用してるので、非線形度の大きいものほど理論的には効率がよいとみなされる。

$N^+$  層の裏打ちについては、ダイオードの“良さ”を決定する、ベース層の製造上の制御を容易にするだけでなく、分厚いために取り扱い作業におけるミスや破損、紛失を少なくするし、ベース台のハンド付けにおける熱ショックが PN 接合部に伝わりにくくなり、

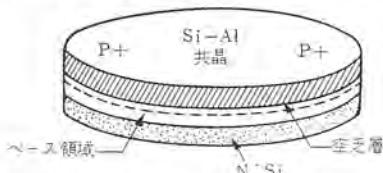


図 3.1 素子の構造  
Fig. 3.1 Structure of crystal.

PN 接合面でのクラックを防ぐことにもなり、オーム接觸も容易である、といった特長をもつが、理論的にはベースの N 層が最大動作電圧に相当する空乏層の厚さだけあれば十分で、これ以上の部分は、ダイオードの“良さ”  $Q$  を下げる原因となり不必要的誤である。しかし、上に述べたように、これだけだと薄いし、オーム接觸もむずかしいし、かえって悪い結果を生むことにもなりかねないのである。

バラクタについての電力の考えについては混同する点が多分にあるようと思える。大電力用と唱える以上は、大電力の信号を出力として出しうることを意味する。しかしながら、テイ倍用 バラクタは、その原理からして理想的には無損失である以上は、实际上もあまり損失があることは考えなくてもよさそうだし、それほどに効率のよいものと見てよいことになる。したがって損失部だけのエネルギーを放散するに必要なだけの熱容量をもっていればよいことになる。したがって消費電力 20W の能力をもっていると、2 テイ倍でも、3 テイ倍にしても大体効率は、50% 以上に設計されるから、RF の入力は 40W まで可能ということになり、出力は 20W である。普通 PN 接合の温度制限は 175°C とされているので、許容電力 20W というのは 20W くわせても接合温度は、175°C 以上にはならないような構造をもつ装置ということになる。この バラクタ に熱放散板を取り付けるか、強制的に風を吹きつけて周囲を 25°C に保った状態で 20W の電力を加え、接合部の温度上昇が 175°C - 25°C = 150°C 以下である必要がある。1W の電力を加えたときにおける接合部の温度上昇を示す値として熱抵抗  $\theta_J$  (°C/W) をとると

$$\theta_J < (T_J - T_a)/W = (175 - 25)/20 = 7.5(\text{°C}/\text{W}) \dots\dots\dots (3.1)$$

7.5°C/W の条件を満足するパッケージとしては、DO-4 PKG より大きいものでなければならない。

図 3.2 は MVB 形で DO-4 PKG である。図 3.3 は、この形の内部構造を示したものである。

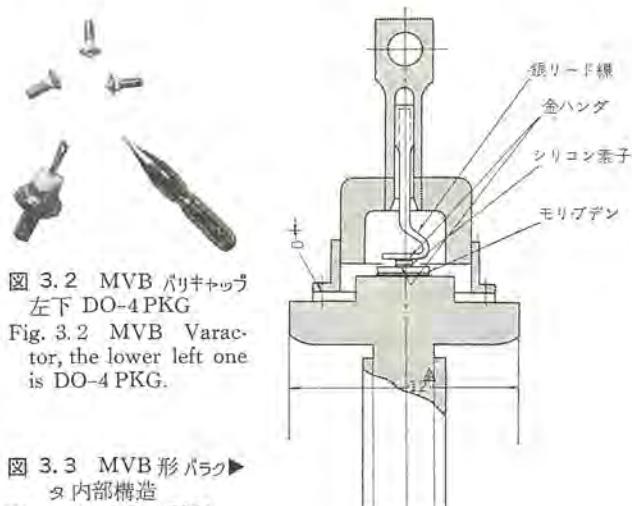


図 3.2 MVB バリキヤップ  
左下 DO-4 PKG

Fig. 3.2 MVB Varactor, the lower left one is DO-4 PKG.

図 3.3 MVB 形 バラクタ 内部構造

Fig. 3.3 DO-4 PKG cross section.

### 4. 大電力用バラクタの設計解析

先に製造法の指針を示したが、バラクタ仕様を満たすためには、各電気特性間に関連があるので、十分解析して最適値を求めることが重要である。考慮すべき重要な点は所定の静電容量をもち、 $Q$  が高く、漏れ電流が少なくて、逆方向最大動作電圧の高いことである。まず材料はシリコン 単結晶にするとして、その比抵抗は、最大動作電圧(耐圧)によって決まり、面積は静電容量から、厚さ

は  $\theta$  の値から、そして、これらの相互関係を検討した上で、各設計寸法が決定される。その上で、このシリコンダイオードをベース付けして組み立てた場合、熱抵抗が満足されるかどうかを確認する。こういった順序で解析をすすめてゆく。

#### 4.1 最大動作電圧

半導体素子の設計にあたって、まず決定しなければならないのは、素材シリコンの比抵抗である。N形シリコンにアルミを合金した時の比抵抗と破壊電圧との関係について、いろいろな研究がなされており、とくに McKay (1954) により導かれた次式はよく知られている。

$$\rho = 5.5 \times 10^{-3} V_B^{1.2} \Omega \cdot \text{cm}$$

しかし、実際に設計するときには実験から得られた曲線によって大体の値をつかみ、他の電気特性を加味して、再検討することが多い。図4.1はわれわれの使用している、耐圧と比抵抗の関係図である。

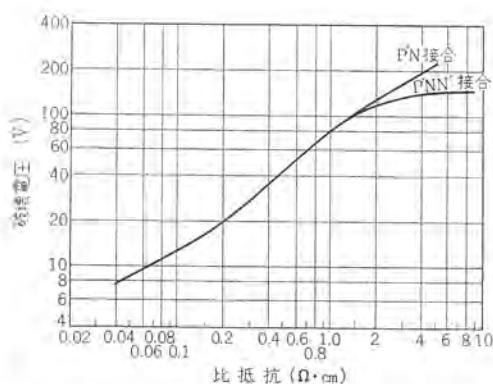


図 4.1 N形シリコン基板にPを階段接合したときの比抵抗と破壊電圧の関係

Fig. 4.1 Breakdown voltage as a junction of resistivity of the N type base of silicon step junction.

#### 4.2 静電容量

一様なPN接合部は半導体を誘電体とみなして平行平面板コンデンサとして取り扱うことができる。このコンデンサとしての役目を果す領域はPN接合の近傍、すなわち、逆電位が接合に加わって、移動しうる電荷はおののの電極側に引き寄せられ自由電荷が存在しない領域、いわゆる空乏層ができ、この部分が静電容量をもつ誘電体として働く。この幅は加える電圧に依存し、その広がりの度合いはPおよびN層の不純物分布、比抵抗の値によって決まる。(図4.2)

静電容量と電圧および比抵抗の関係は、空乏層内でPOISSONの式を解くことによって得られる。

$$\rho^2 V = -qN_{(xyz)} / \epsilon \quad \dots \dots \dots (4.1)$$

これを一次元で解くと、合金形の階段状PN接合では

$$V = qNw^2 / 2\epsilon \quad \dots \dots \dots (4.2)$$

(ここではN側)の不純物濃度、w(は空乏層の幅

$$w = (2\epsilon V / qN)^{1/2} \quad \dots \dots \dots (4.3)$$

接合面端をAとして平行平面コンデンサを考えると

$$C/A = E/w = (qN\epsilon / 2V)^{1/2} \quad \dots \dots \dots (4.4)$$

また、 $N = (q\rho\mu)^{-1}$ ,

$\rho$  はベースの比抵抗、

$\mu$  はベースでの電子の易動度とおくと

$$C/A = (\epsilon / 2\rho\mu V)^{1/2} = (\epsilon / 2\mu)^{1/2} (\rho V)^{-1/2} \quad \dots \dots \dots (4.5)$$

3~5  $\Omega \cdot \text{cm}$  のN形シリコンでは  $\epsilon = 12$ 、 $\mu = 1,350 \text{ cm}^2/\text{V}\cdot\text{sec}$  とお



図 4.2 HiQ バリキップのモデル  
Fig. 4.2 Model of the HiQ varicup.

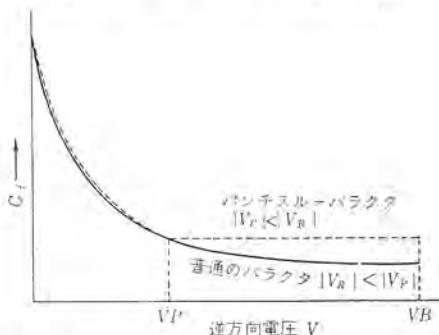


図 4.3 普通のパラクタとパンチスルーパラクタのC-V特性  
Fig. 4.3 C versus V for normal and punch through varactors.

けるから、

$$C/A = 0.198 \times 10^5 (\rho V)^{-1/2} \text{ pF/cm}^2 \quad \dots \dots \dots (4.6)$$

$$A = 10^{-6} / 1.98 \cdot C \cdot (\rho V)^{1/2} \quad \dots \dots \dots (4.7)$$

このVは、印加電圧のほかに内部電位  $V_0$  をも含んでいる。 $V_0$  は大体 0.7 V とみてよい。

破壊電圧を規定することによって、先に比抵抗の下限がきまり、ここで、この材料を使う場合、所要の静電容量をうるための面積が計算された。

実際には、ベースには  $N^+$  層が加わっているので、これを含めた容量の電圧依存性について考えてみよう。

電圧を加えてゆくと空乏層  $w$  が広がって容量の減少してゆくことは、式(4.3)で示されている。そして、その最小値は破壊電圧、 $V_B$  またはベースの幅( $t$ )で決まる。空乏層がベース層全域( $t$ )にまで伸びると、これ以上は非常に比抵抗の小さい  $N^+$  層に接しているので、空乏層はこれ以上ほとんど広がらなくなる。したがって、容量は全くといってよいほど減らなくなる。すなわち、破壊電圧に相当する空乏層の幅( $w$ )が、 $t$  より小か大かによってきまる。 $w < t$  の領域で破壊がおきるよう設計されておればそれまで  $C_J$  は、連続して式(4.5)で減少してゆく。 $w > t$  ならば  $C_J$  は  $w=t$  になってからは、一定で減少しなくなる。このような  $w=t$  の時の電圧をパンチスルーパラクタ(V<sub>p</sub>)と呼ぶ。図4.3は普通の場合とパンチスルーパラクタの場合を特長づけるC-V特性カーブである。図4.4は実際のC-V特性で、理想的には-1/2になるはずであるが、左上の部分は内部電位差  $V_0$  のために曲線が寝てくるし、右下では、上のパンチスルーパラクタによるものと、容器の静電容量 0.5~1 pF の影響で曲ってき、最後は電圧破壊点で電流が急激に流れだし、接合が静電容量としての機能を失う点である。

最大動作電圧は  $V_p$  になるよう設計すればよいことがわかる。このほか、仕様として容量比が指定されることがある。この場合には、要求の電圧に対する空乏層の最大値がきまり、これに対応した拡がりをしてくれる抵抗のシリコンを選ばねばならなくなる。この比は、 $\log C : \log V$  のコウ配をみればよい。傾斜が急であればあるほど、容量比は大きくとれる。階段状接合では理論的には、0.5であるが、われわれのアルミ合金法によるものは、大体 0.48 とみてよい。容量比  $R$  と指定電圧  $V_1, V_2$  との関係は

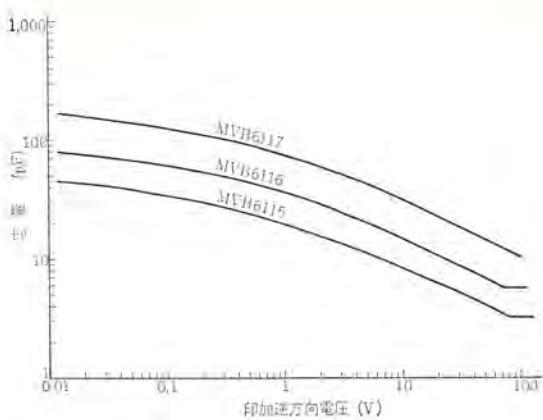


図 4.4 C-V 特性  
Fig. 4.4 Typical capacitance-voltage characteristics.

$$R = C_1/C_2 = (V_2/V_1)^{1/2} = w_2/w_1 \quad \dots \dots \dots (4.8)$$

$$w_2 = R \cdot w_1$$

高電圧  $V_2$  に対する空乏層 ( $w_2$ ) は、低電圧での  $w_1$  の  $R$  倍以上広がらねばならないことになる。

#### 4.3 性能指標

バラクタの性能を示すものとして、その損失を考慮した  $Q$  がよく用いられる。事実、周波数ティ倍器の効率はこの  $Q$  によって大幅に変る。 $Q$  はよく知られているように、回路に貯蔵されるエネルギーを消費されるエネルギーで割ったものであたえられる。

一般に、バラクタを含めて可変容量ダイオードの等価回路は図 4.5 で与えられる。 $C_j$  に並列に入っている  $R_p$  は漏れ電流によるものであり、 $R_s$  は直列抵抗で、 $C_j$  に直列に入るすべての抵抗要素を加えたものである。 $C_d$  は容器の静電容量(問題ないかぎり、解析しない) $L$  はリードによるもので、 $nH$  のオーダで無視される。

$$Q = \omega C j^2 R_p / (\omega^2 C^2 j R_p R_s + R_s / R_p + 1) \quad \dots \dots \dots (4.9)$$

$\omega = 2\pi f$ ,  $R_s$  は  $1 \sim 10^{-2}\Omega$  のオーダで、 $R_p$  は  $10^7 \sim 10^8\Omega$  のオーダである。したがって、 $R_s/R_p$  は無視してよいから

$$Q = \omega C j R_p / (\omega^2 C^2 j R_p R_s + 1) \quad \dots \dots \dots (4.10)$$

図 4.6 は式 4.9 がどのような曲線であるかを示すもので、低周波数では  $R_s$  が無視できて

$$Q = 2\pi f \cdot C_j \cdot R_p \quad \dots \dots \dots (4.11)$$

で示され、 $f=f_0$  において最大値をもつ

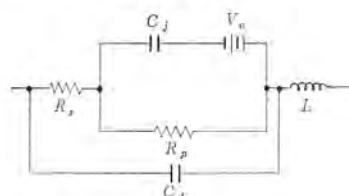


図 4.5 バラクタの等価回路  
Fig. 4.5 Equivalent circuit of a voltage-variable capacitor.

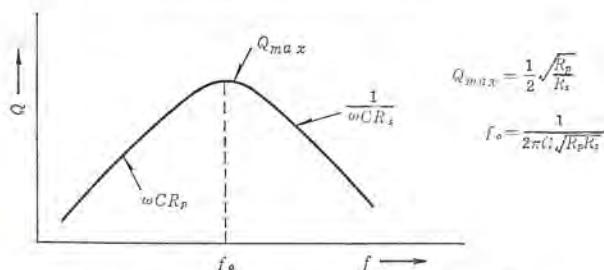


図 4.6 バラクタの  $Q$  の周波数依存性  
Fig. 4.6  $Q$  versus frequency for a typical varactor.

$$Q_{MAX} = 1/2 \sqrt{R_p/R_s} \quad \dots \dots \dots (4.12)$$

$$f_0^{-1} = 2\pi C_j \sqrt{R_p R_s} \quad \dots \dots \dots (4.13)$$

そして、周波数が  $f_0$  の 10 倍以上になると、

$$Q = (2\pi f \cdot C_j R_s)^{-1} \quad \dots \dots \dots (4.14)$$

で近似される。図 4.7 は  $R_p=100\text{M}\Omega$  とした時の  $Q_{max}$  と  $R_s$  の関係を示した。また図 4.8 は、直列抵抗  $R_s$  をパラメータにとって、 $Q_{max}$  とする  $f_0$  と  $C_j$  との関係を示した。われわれの対象となるバラクタの容量は、5pF 以上だから、 $f_0$  は 10Mc 以下にあるとみてよく。したがって、式(4.14)で  $Q$  を検討してよいことがわかる。図 4.9 は式 4.14 から、 $R_s$  をパラメータとして  $Q-C_j$  特性をプロットしたものである。

シヤ断周波数  $f_0$  または、 $f_{max}$  は次のように与えられる。式(4.14)で  $Q=1$  のときの周波数をシヤ断周波数という。

$$f_C = (2\pi C_j R_s)^{-1} = Q \cdot f \quad \dots \dots \dots (4.15)$$

$C_j$  は電圧によって変化するので、 $C_{min}$  のとき、すなわち、最大動作電圧を加えたときのシヤ断周波数を  $f_{max}$  とおく。

$$f_{max} = (2\pi C_{min} \cdot R_s)^{-1} = Q_{max} \cdot f$$

$f$  は、 $Q$  の測定周波数、普通は 50Mc、 $f_{max}$  を単にシヤ断周波数  $f_0$  ということが多い。

#### 4.4 直列抵抗 $R_s$

$Q$  はバラクタの性能をきめる重要な因子であるが、設計上は、 $C_j$  と  $R_s$  できまるものである。 $C_j$  については、先に検討したので、ここでは  $R_s$  について解析しよう。

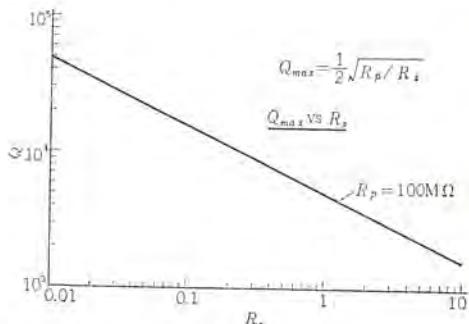


図 4.7  $R_p=100\text{k}\Omega$  の時の  $Q_{max}$  と  $R_s$  の関係  
Fig. 4.7 Relation of  $Q_{max}$  with  $R_s$  as parameter  
 $R_p=100\text{k}\Omega$ .

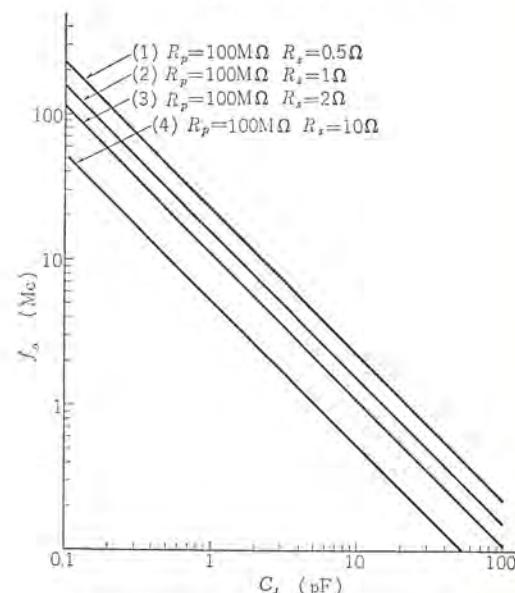


図 4.8  $Q_{max}$  のときの  $f_0$  と  $C_j$  の関係  
Fig. 4.8  $f_0$  versus  $C_j$  under condition of  $Q_{max}$ .

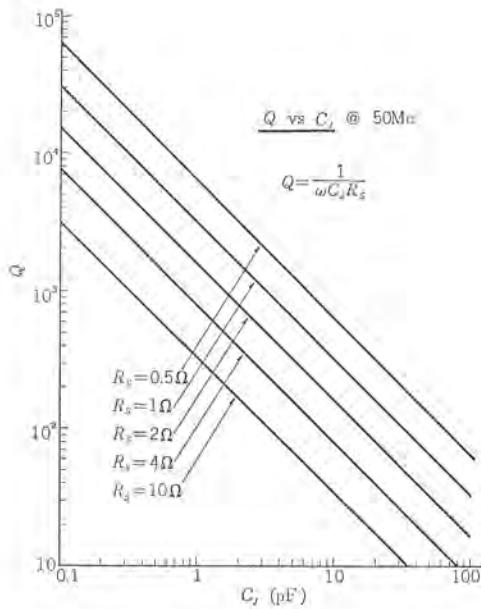


図 4.9 種々の  $R_s$  に対する  $Q$  と  $C_j$  の関係  
Fig. 4.9  $Q$  vs  $C_j$ , parameter  $R_s$ .

$R_s$  としては、接合容量に直列に加わるすべての抵抗を考えなければならない。

$$R_s = R_p + R_n + R_{n'} + R_C \quad (4.16)$$

$R_p$  は、P 層の抵抗、 $R_n$  は N 層のベースの抵抗、 $R_{n'}$  は N' 層の抵抗、 $R_C$  は、これらダイオード本体を組み立てるときに加えられる接触抵抗で、ハンダか、リード線中でも、金属と半導体間の接触ハンダ付けがいちばん大きな問題となる。いわゆるオーミック接続である。しかし、実際は  $R_C$  は UHF で 0.2~0.3 Ω ぐらいで、周波数が高くなつて、マイクロ領域にもなると表皮効果などで増大する。

簡単な パラクタ構造では広がり抵抗を考えないと、(図 4.10)

$$R_P = X/\sigma A \quad (4.17)$$

$\sigma$  は P 領域の電気伝導度、この層はむしろ  $P^+$  といってよいほどに、低抵抗にしてあり  $R_n$ 、 $R_C$  に比べて無視できる。同様のことが  $R_{n'}$  にも適用する。したがつて、 $R_s$  については  $R_n$  がいちばん重要なものとなる。

$$R_n = \rho_n \cdot l / A = \rho_n (t - w) / A \quad (4.18)$$

$t$  は N 層の厚さ  $t$  より空乏層  $w$  を引いたベース層 (undepleted) の厚さで、 $Q$  を大にするためには、できるだけ小さくしたものであり、先にも述べたように理想的には最良の設計では最大動作電圧の下では  $R_n = 0$ 、すなわち、 $t = w$  になる答のものである。 $w$  は電圧によって変化するので当然  $R_n$  も変化し、 $R_s$  も  $C_j$  同様に  $V$  依存性となる。

$|V_{BD}| < |V_P|$  では  $R_s$  はバイアスゼロのときから  $V_B$  まで連続して減少する。 $|V_B| > |V_P|$  ならば、 $R_n$  は  $V_P$  でゼロになる。 $V_P$  で  $l = t - w = 0$ 、したがつて、 $R_s \approx R_C$  のみとなる。

図 4.11 は普通の場合とパンチスルーポンチスルーバラクタでも  $R_s$  の値が非常に異なることがある。

普通 バラクタの仕様としては、 $Q$  または  $R_s$  が規定される。もし  $Q$  で指定されているときには  $R_s$  に換算して設計せねばならない。

$$R_s \leq (2\pi f C_j Q)^{-1} \quad (4.19)$$

これによりベース幅 ( $l$ ) がきまる

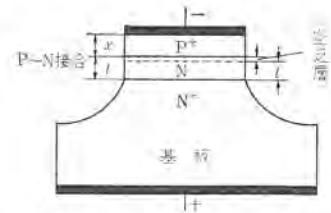


図 4.10 P-N 接合のモデル  
Fig. 4.10 Model of P-N junction.

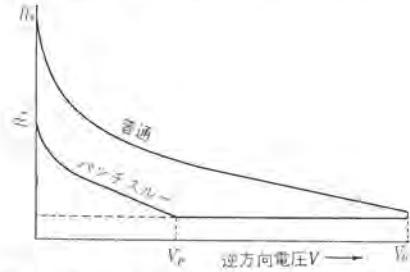


図 4.11 普通の バラクタ と パンチスルーバラクタ  
の  $R_s$  と  $V$  の特性  
Fig. 4.11  $R_s$  vs  $V$  voltage for "normal" and  
"punch-through" varactors.

$$R_s = pl/A + 0.2 \quad (4.20)$$

これより  $t = w + l$  の N 形シリコンの厚さが決定される。

#### 4.5 熱抵抗 $\theta_J$

大電力用としての装置の設計にあたっていちばん大事なことは“いかにすれば熱抵抗を低くできるか”，ということで、熱放散だけを考えれば、不必要なほどに大きな PKG に容れたらよいと思えるが、経済的な面も合わせ考える必要がある。熱抵抗は単位が °C/W で示されるように、電力をくわせたとき、装置がどの程度温度上昇するかという目安をたてるもので、半導体の場合には温度に対して上限を抑える。PN 接合の最大許容温度 175°C で検討することになる。ダイオードそのものは、接合部の層のみ高抵抗で、他は低抵抗のエレメントと仮定する。そして、熱はこの接合部で発生し、上下に流れてゆく。この熱流ができるだけ抵抗少なく流し出すには、接合部よりヒートシンク (放熱板) の間に介在する材料および寸法を十分に吟味する必要がある。材料としては、その熱伝導度だけが問題で、あとは熱の流れがどのような広がりをもつかということで、われわれは接合面から 45° の広がりを仮定して計算をした。この結果はよく実験と合っている。

今、装置の長さ方向は一様とし、熱は上下にケースの方に向かって流れるとしたとき、熱抵抗は次式で示される。

$$\theta_J = H/ZL \sum 1/K_i \ln(1+2ti/W_i) \quad (4.21)$$

$\theta_J$ : 热抵抗 °C/W

$H$ : 热流 = 0.239 cal/sec·W

$L$ : 装置の長さ cm

$K_i$ :  $i$  層の热伝導率 cal/sec·cm·°C

$t_i$ :  $i$  層の厚さ cm

$W_i$ :  $i$  層に流れこむ熱 パターンの幅 cm

(この式の導入は、この半導体特集号 “高周波高出力シリコントランジスタ” に詳しく述べられている。) この式から、熱抵抗は厚さに比例し、装置の長さと幅 (表面積  $L \times W_i$ ) および熱伝導率に逆比例することがわかる。

図 4.12 は DO-4 PKG を使って、図 3.2 のように、 $M_0$  板を熱膨張係数を合わせるために用い、銀のリード線を使ったとき種々な容量のバラクタを試作し、 $C-\theta_J$  を求め、上の式による計算

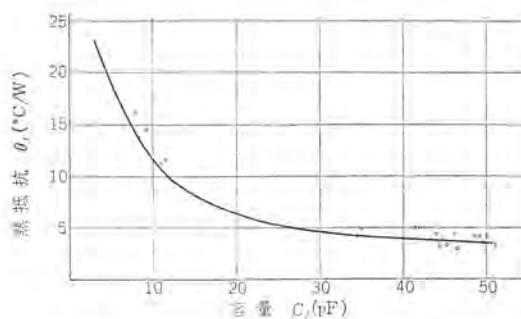


Fig. 4.12 Thermal resistance  $\theta_J$  versus junction capacitance  $C_{J-4}$ .

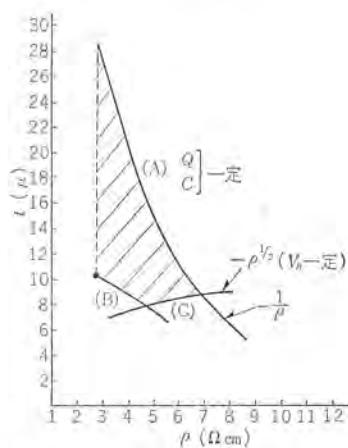


Fig. 4.13 The base width as a function of resistivity of N-type base.

値と比べたものである。これより入力 20 W は十分に DO-4 でまかなえることがわかる。

#### 4.6 設計のまとめ

- 破壊電圧から比抵抗の決定 図 4.1
  - 容量から断面積の決定  

$$C = K(\rho V)^{-1/2} \times A \rightarrow A = C/K \cdot (\rho V)^{1/2}$$
  - $Q$  から  $R_S$ , そして厚さ  $t$  の決定  

$$Q = (\omega C R_S)^{-1} \rightarrow R_S = (\omega C Q)^{-1}$$

$$R_S = \rho l / A + 0.2 \quad \rightarrow l = (R_S - 0.2) \times A / \rho$$

$$t = l / \pi r^2$$

図 4.13 は上の関係を  $\rho-t$  で示したものである。点線は(1)の破壊電圧に相当し、この線上より右側であれば  $V_B$  を満足する。

A 点からは、PNN<sup>+</sup> の N<sup>+</sup> 層の影響で破壊電圧の比抵抗依存性が現れてきて（図 4.1）(B) 線にのる。(C) は  $V_B$  一定のときの空乏層の厚さで、これ以上だと パンチスルー は起こらない。(A) は容量および  $Q_{min}$  を規定したときの特性で、この曲線の下では  $Q$  は仕様を満足する。これら A, B, C で囲まれた範囲の  $\rho$  およびベースの幅  $t$  が設計の許容値となる。したがって、このような厚さになるよう研磨工程、合金工作なり、拡散工程を制御すれば仕様に応じたバラツクができることになる。

## 5. バラクタの選別

パラクタマイ 倍器を設計するにあたって、その仕様として、(1)出力 ( $P_{out}$ ) とその周波数 ( $f_{out}$ )、(2) 負荷 インピーダンス、(3) テイ

周波数ティ借用バラクタ・大久保・中尾・中間・玉利

倍次数  $n$ 、(これにより入力の周波数 ( $f_{in}$ ) がきまる) (4) 最低の効率 (入力 ( $P_{in}$ ) がきまる) (5) 入力インピーダンス、などがあげられる。これにのっとって必要な回路素子の値が計算されるわけである。バラツクについても、この仕様によって適当なものが選別されることになる。

### 5.1 先ず入力周波数 $f_{in}$ がわかる

## 5.2 功率 $\eta$

ティ倍器仕様として効率をあげたが、パラクタでは、どの程度の効率がのぞめるか知っておかねばならない。

Luettgenau-Miyahira-Williams の解析によると、効率は、

$$2\text{テイ倍} \quad \eta = (P_{\text{in}} - P_{\text{loss}}/P_{\text{out}}) 100\% \simeq (1 - 1.3 \times 10^{-7} \omega_{\text{in}} / Q V R^{1/2}) 100\% \quad (5, 2)$$

$$3\pi/4 \text{ 倍} \quad \eta = [1 - \omega_{in}/Q V_B^{1/2} \times 2.41 \times 10^{-7}] 100\% \quad \dots \dots \dots (5.3)$$

$$4\pi r^2 \eta = (1 - \omega_{\text{lin}} \times 3.8 \times 10^{-7} / QV_B^{1/2}) 100\% \quad \dots \dots \quad (5.4)$$

ここで、 $Q$  は 50 Mc, -4V の時の値である。

しかし、一般には Penefield-Refuse の "Varactor Applications" の図が設計には広く使われている。図 5.1 は、階段状接合 パラタの 2 テイ 倍の効率と入力周波数との関係を示す。3 テイ 倍については上記文献の図 8.17, 350 ページ を参照されたい。

ダイオードの  $Q$  の値で、2倍のときの効率を示したのが図 5.2

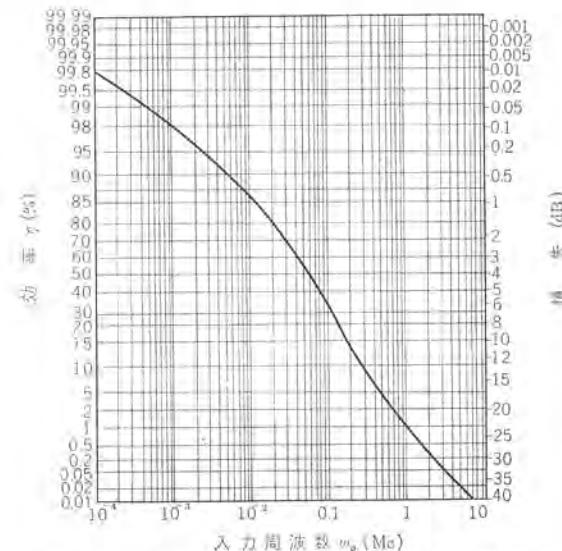


図 5.1 階段形接合 2 倍の入力周波数と最大率  
 Fig. 5.1 Maximam efficiency of an abrupt junction varactor doubler.

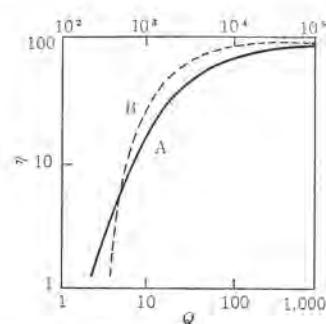


図 5.2 曲線 A は 2 テイ 倍の効率と  $Q$  の関係を示し曲線 B は  $P_n/P_{out}$  の同じ関係を示す  
 Fig. 5.2 Curve A shows the efficiency of optimized frequency doublers as a function of diode  $\theta$ , curve B shows the efficiency as a function of  $P_n/P_{out}$ .

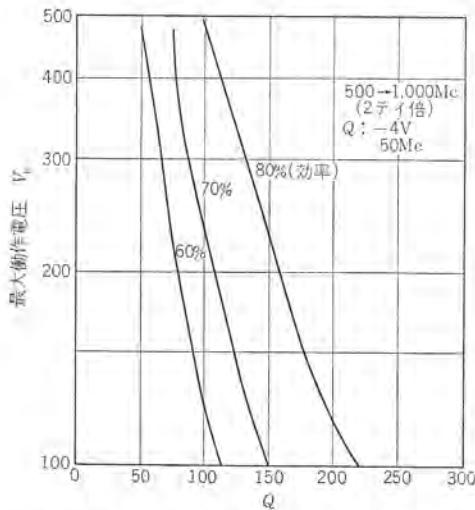


図 5.3  $\eta$  をパラメータとした  $Q$  と最大動作電圧の関係  
Fig. 5.3 Maximum working voltage vs  $Q$  as a parameter  $\eta$ .

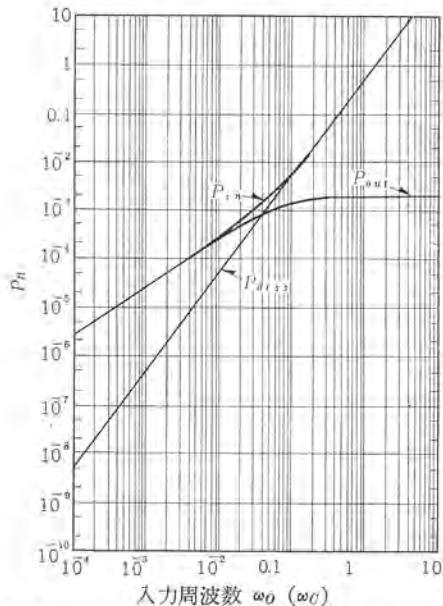


図 5.4 階段形接合 パラクタの最大効率における  
入力、出力、消費電力  
Fig. 5.4 Input, output and dissipated power for an abrupt-function-varactor doubler operated at maximum efficiency.

の曲線 A である。同様のことを、次は  $\eta$  をパラメータにして、 $Q$  と最大動作電圧の関係を示したのが、図 5.3 である。

これらのグラフから、パラクタの重要なパラメータが決定される。すなわち  $\omega_0 = 1/C_{\min} \cdot R_S$  から  $C_{\min}$  は  $V_B$  における  $C_J$  の値であるからこの両者が規定されることになる。

また  $Q$  で検討するなら、効率は図 5.3 のように、 $V_B$  と  $Q$  をも決定することになる。

### 5.3 Reactive Power ( $P_r$ ) と Normalized Power ( $P_n$ )

電力用 パラクタ で重要な点は、その Power handling Capacity ( $P_c$ ) である。これは、ダイオードの電力消費能力ではなく、所要の高調波を発生するに要する電力のことである。上の  $P_r$  または  $P_n$  のいずれかが使われる。“Reactive Power”  $P_r$  は

$$P_r = 1/2 f_{in} \cdot C_{\min} \cdot V_B^2 \quad \dots \dots \dots (5.5)$$

これは、 $C_{\min}$  の静電容量をもつコンデンサに電圧  $V_B$  が加えられたときにたくわえられるエネルギーを示す、もう一つの有用な表示法は、“Normalized Power”  $P_n$  で

$$P_n = V_B^2 / R_S \quad \dots \dots \dots (5.6)$$

もし、破壊電圧が一時に  $R_S$  に加わった場合に、 $R_S$  で消費される電力で、この  $P_n$  の 2 倍の  $P_c$  の目安となる。すなわち、ティ倍回路における出力、入力の値を、 $P_n$  をつかって表わそうとする (Normalize) わけで、パラクタの機能を示す定数として採用している。 $\omega_0$  一定として、 $P_n$  が大きくなればなるほど入力基本波からより大きい電力を高調波成分の出力に与えることになる。したがって、 $P_n$  は電力 ティ倍には重要な設計因子となる。これらの関係は、 $Q$  によって結びつけられる。

$$\begin{aligned} P_n / P_r &= V_B^2 / R_S \times 2 / C_{\min} V_B^2 f_{in} = 4\pi / 2\pi f_{in} C_{\min} R_S \\ &= 4\pi Q_{\max} \end{aligned} \quad \dots \dots \dots (5.7)$$

図 5.4 は入力、出力および消費電力を  $P_n$  で規格化したものと、入力周波数との関係を示す。図 5.2 B は、 $\eta$  と  $P_n / P_{out}$  の関係を示し、この  $P_{out}$  は 2 テイ倍のときである。これらの図はすべて要求される  $P_{out}$  や  $\eta$  から  $Q$  または  $P_n$  を求め、これから  $V_B$   $R_S$ 、 $f_{in}$  を求めようとするものである。

### 5.4 $P_{out}$ の仕様より $P_n$ が決定される。

### 5.5 $P_n$ と $f_{in}$ が決定されたから、パラクタの

選択ができる。しかし、電力ティ倍器へ応用する時、 $P_n$  への要求を満足することは少ない。後で例に示すように、ダイオードは順方向に振り込むことによって、 $P_n$  への要求は減ぜられることになる。理論的には最大入力は 2 テイ倍で、 $\omega_{in} C_{\min} V_B^2 / 35$ 、3 テイ倍で、 $\omega_{in} C_{\min} V_B^2 / 42$ 、4 テイ倍は、 $\omega_{in} C_{\min} V_B^2 / 50$  であった。

しかし、パラクタが順伝導領域に振り込まれると、入力は VHF、UHF 帯では増大することになる。この Power Handling Capacity の増大は、順方向にバイアスされたために注入した正孔の蓄積によって、もたらされる拡散容量によるものであって、効率のほうは少し下がる。実験から最大効率のときの入力は、上の理論値の 2~3 倍増大し、効率は 10~15% 下がる。もちろんこれらの値は 2 テイ倍のときで、振込み度合いによって異なった値を示す。

パラクタの最大消費電力は、接合部の温度 175°C に達するまで電力を加えることが可能である。

$$P_{diss(max)} = (T_{jmax} - T_a) / \theta_J \quad \dots \dots \dots (5.8)$$

VHF の電力用 パラクタでは、 $\theta_J$  は大体 8°C/W 以下である。低周波では、ティ倍器の最大出力は パラクタの最大 Power Handling Capacity で決まるが、高周波では効率が悪くなるので最大消費電力、すなわち電力放散によって制限されることになる。実際に パラクタで消費される電力  $P_{diss}$  は

$$P_{diss} = P_{out} \cdot (1 - \eta) / \eta \quad \dots \dots \dots (5.9)$$

## 6. ティ倍用パラクタの動作例

表 6.1 MVB パラクタ 標準形の電気特性

形名	$C_J$		$Q$	$E_S$	$V_R$	$E_f$	$CR$	$\theta_{JC}$
	① @-4V (pF) min	② @-4V (pF) max	③ @-4V 50Mc min	④ @10μA (V) min	⑤ @0.5μA (V) min	⑥ @400mA (V) max	Typical	(°C/W) max
MVB6115	8	12	100	100	75	1.0	$C_{IV}/C_{IOOV}$ $\geq 4.0$	15
MVB6116	19.6	26.4	100	100	75	1.0	$C_{IV}/C_{IOOV}$ $\geq 5.2$	10
MVB6117	37.6	56.4	100	100	75	1.0	$C_{IV}/C_{IOOV}$ $\geq 5.2$	6
MVB6118	45%	55%	70%	220	165	1.0	$C_{IV}/C_{Z2OV}$ $\geq 9.0$	6

\* @-6V の値

表 6.2 2, 3, 4 テイ倍の入力周波数 50, 100, 300 Mc に対する効率

$f_N$	Uhlir ( $\mu\text{A}$ ) <sup>(1)</sup>			Leettgenau (PSI) <sup>(2)</sup>			Refuse Penefield (MIT) <sup>(3)</sup>			実測例		
	50 Mc	100 Mc	300 Mc	50 Mc	100 Mc	300 Mc	50 Mc	100 Mc	300 Mc	50 Mc	100 Mc	300 Mc
2	95.6%	92%	77.5%	96%	91.8%	75.6%	95.5%	92%	90%	80~83%	79~82%	67~70%
3	92.5%	85%	63%	92.5%	85%	54.6%	94%	88%	67%	74~76%	65~70%	57~54%*
4	87.5%	77.5%	43%	88.1%	76%	29%	87%	78%	48%	60~64%	50~60%*	30~32%*

注 1. Uhlir MICROWAVE JOURNAL 1962 July

注 2. Leettgenau, Williams 1961-WESCON

注 3. Refuse &amp; Penefield VARACTOR APPLICATION

表 6.3 MVB パラクタ の最大効率および入出力電力

(a) 入力周波数 50 Mc

形名	2 テイ倍			3 テイ倍			4 テイ倍		
	$\eta$ (%)	$P_{out}$ (W)	$P_{in}$ (W)	$\eta$ (%)	$P_{out}$ (W)	$P_{in}$ (W)	$\eta$ (%)	$P_{out}$ (W)	$P_{in}$ (W)
MVB 6115	96.5	0.20	0.28	93.0	0.18	0.19	85	0.14	0.17
MVB 6116	96.0	0.48	0.50	91.0	0.41	0.45	78	0.35	0.45
MVB 6117	96.0	1.03	1.07	91.0	0.89	0.98	78	0.74	0.95
MVB 6118	95.1	3.80	0.40	89.0	3.20	3.60	74	2.80	3.80

(b) 入力周波数 75 Mc

形名	2 テイ倍			3 テイ倍			4 テイ倍		
	$\eta$ (%)	$P_{out}$ (W)	$P_{in}$ (%)	$\eta$ (%)	$P_{out}$ (W)	$P_{in}$ (W)	$\eta$ (%)	$P_{out}$ (W)	$P_{in}$ (W)
MVB 6115	95.5	0.31	0.33	90.3	0.25	0.28	78	0.22	0.28
MVB 6116	94.8	0.57	0.60	87.0	0.52	0.60	70	0.44	0.63
MVB 6117	94.8	1.20	1.25	87.0	1.11	1.28	70	0.95	1.35
MVB 6118	93.0	5.30	5.70	85.0	4.80	5.65	63	3.90	6.20

(c) 入力周波数 100 Mc

形名	2 テイ倍			3 テイ倍			4 テイ倍		
	$\eta$ (%)	$P_{out}$ (W)	$P_{in}$ (W)	$\eta$ (%)	$P_{out}$ (W)	$P_{in}$ (W)	$\eta$ (%)	$P_{out}$ (W)	$P_{in}$ (W)
MVB 6115	95.0	0.35	0.37	88	0.31	0.35	74	0.26	0.35
MVB 6116	93.0	0.80	0.86	83	0.65	0.78	63	0.55	0.87
MVB 6117	93.0	1.60	1.72	83	1.30	1.55	63	1.10	1.75
MVB 6118	92.0	6.00	6.50	80	5.20	6.50	54	4.20	7.80

(d) 入力周波数 150 Mc

形名	2 テイ倍			3 テイ倍			4 テイ倍		
	$\eta$ (%)	$P_{out}$ (W)	$P_{in}$ (W)	$\eta$ (%)	$P_{out}$ (W)	$P_{in}$ (W)	$\eta$ (%)	$P_{out}$ (W)	$P_{in}$ (W)
MVB 6115	9.30	0.46	0.49	82	0.41	0.50	60	0.37	0.62
MVB 6116	89.0	1.40	1.40	77	0.90	1.17	48	0.62	1.29
MVB 6117	89.0	2.96	3.32	77	1.90	2.47	48	1.30	2.71
MWB 6118	85.0	12.70	14.98	68	7.70	1.13	38	4.90	12.90

表 6.1 は三菱製 MVB 形大電力用 パラクタ の静特性を示す。

パラクタ 周波数 テイ倍の最大効率と、そのときの入力および出力の関係については、多くの解析がなされており、表 6.2 は笹田氏が学会に発表（40 年春）したもので、3 氏の理論式よりの計算値と実測値を比較したものである。表 6.3 (a, b, c, d) は Penefield 氏にもとづく MVB 形の入力周波数 50, 75, 100 および 150Mc に対する 2, 3, 4 テイ倍に対する最大効率および、そのときの入力出力の値である。このように、最大効率をうるための入力は理論的に求めることができた。しかし、この値が実測値と合致するか、実用的な値であるかどうかが問題となる。図 6.1 は動作測定のためのブロックダイヤグラムで、図 6.2 は、MVE 6115 を測定するときの数値例であり、出力周波数は 400 Mc。このような回路で、効率  $\eta$  と入力  $P_{in}$  との関係の実測例を図 6.3, 6.4, 6.5 に示す。これらの実験から判断して、最大効率が理論値より劣ることは無理もないが、最大効率を得るとき入力値が大出力側にずれていることがある。このことは、順方向への振り込みのあった場合にはじめて、最大効率を得ることができ、順方向を考慮しない理論から求めた最大効率値と、その入力の値は余り意味がないよう

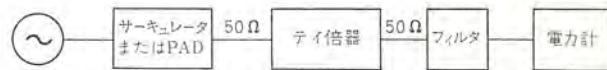
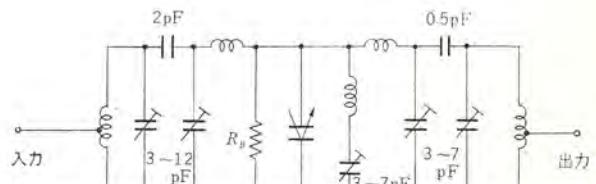
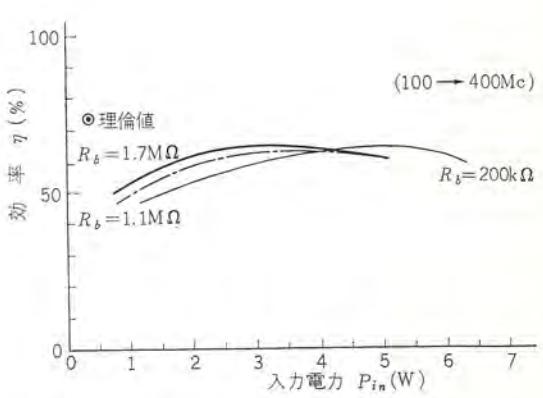
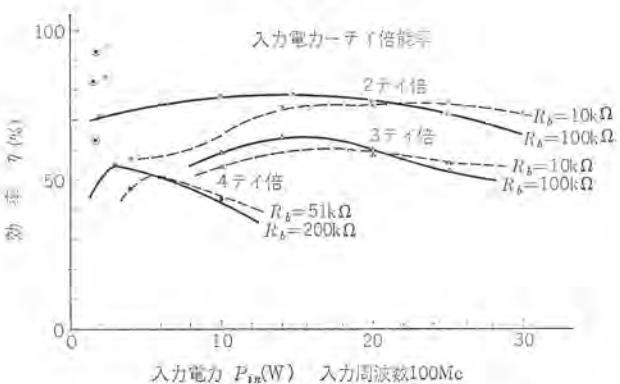
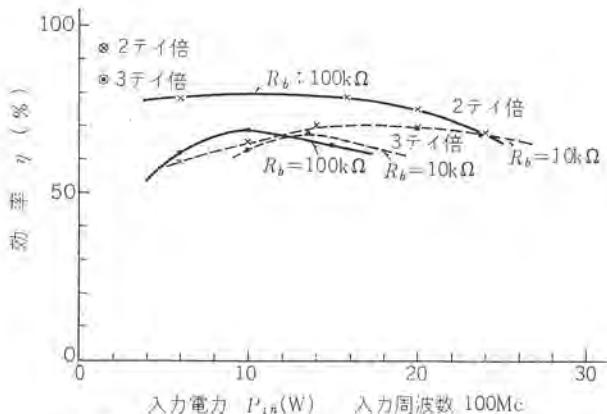
図 6.1 パワードライブテスト用のブロックダイヤグラム  
Fig. 6.1 Block diagram as power drive test.図 6.2 ドライブテスト用回路例  
Fig. 6.2 Circuit diagram as drive test.

図 6.3 MVB 6115 4 テイ倍の効率

Fig. 6.3 Efficiency for a MVB 6115 four drupler.



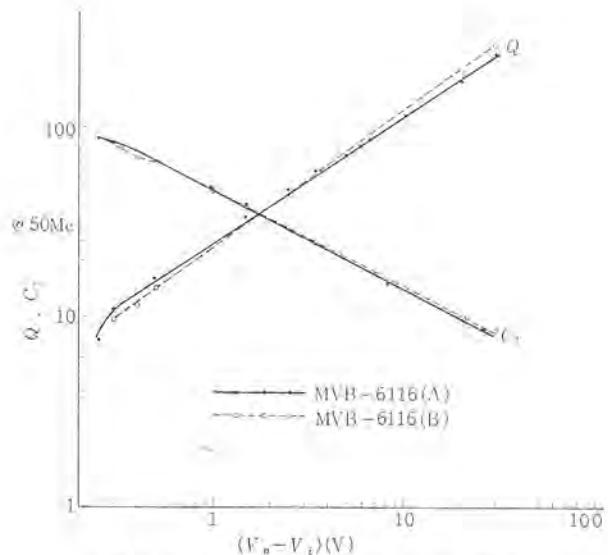
になる。

このことは、順方向への振込みをやらない X-バンドで理論値と実験値とが比較的よく合うことから実証されている。すなわち 3750 Mc よりの 3 テイ倍において、実験値は理論値 44% に対して 31%， $P_{in}=415$  mW に対して 425 mW という結果を得ている。このように、大電力テイ倍については、電力は理論の大体 2~3 倍において最大効率をうるとされている。

## 7. む す び

パラクタの選別においても述べたように、パラクタテイ倍回路の解析は広くなされてきているが、実際の動作特性は必ずしも理論とは一致しない。とくに静特性で規定された値がテイ倍用パラクタの仕様を十分に満足するものとは思えない事実がたび重なっている。たとえば、図 7.1 は MVB 6116 を RX メータをつかって測定周波数 50 Mc で、その  $Q$  および  $C_j$  と逆電圧との関係をプロットしたものである。試料 (A), (B) はほとんど差異が認められないと判定してもよい。この試料で 150→450 Mc のテイ倍器をつくったところ、同一の入力に対し、出力においてかなりの差異が出た。

測定器、測定周波数についても問題がありそうだが、順方向に振り込ませなければ、大きな出力が得られないことがわかっている。ながら、これを規定するものはない。



安定度の点から、自己バイアスを採用することが多いが、このバイアス抵抗は回路定数、あるいはパラクタによって多少異なるが最適と思われる抵抗の範囲を下に示す。(2 テイ倍～4 テイ倍)

V~UHF バンド	10~100 kΩ
L バンド	100~220 kΩ
S バンド	220 kΩ~2 MΩ
X バンド	∞

この抵抗値より周波数が低いほど、順方向に大きく振り込むことがわかるし、したがって理論値より大きな励振入力が得られることになる。また理論的にはシート断周波数が同じであれば、接合容量に関係せず一定の効率が得られることになっているが、実際には周波数が高くなるにしたがって接合容量の小さいパラクタを使う方が効率が良いという結果が得られている。

こういった理由から、最近は指定回路で入力を規定して、入力および出力特性を規定するようになってきている。

ここでは、出力 1,000 Mc くらいまでのパラクタについて述べてきた。1,000 Mc 以上では、静電容量の小さいものが望まれるし、ここで検討したパッケージでは、ケース容量およびインダクタンスの値が効いて使用することができない。すなわち、この DO-4 PKG では自己共振周波数が 300 Mc くらいにあり、これを MVE 形(写真の小形PKG)では 2 Gc となる。この形のPKG パラクタについては稿を改めるつもりでいるが、最近になって、順方向に振り込んだ時に注入される蓄積電荷をステップ状に減衰されるような構造の Step Recovery Diode が開発されマイクロ波領域でのテイ倍に使われだしている。

いずれにしても、パラクタは多くの利点があるため、電子装置の固体化に広く使われだしているが、回路から要求される仕様と、従来のパラクタ仕様にへだたりがあるために、十分使用に供するにもかかわらず不満足な点が多く早急に解決せねばならない段階にきている。

# サイリスタのスイッチング機構

清水潤治\*・中田仗祐\*・蒲生浩\*

## Switching Mechanism of Silicon Controlled Rectifiers

Kitaitami Works Junji SHIMIZU・Jousuke NAKATA・Hiroshi GAMO

With the recent development of Thyristers, excellent dynamic characteristics are becoming their major requisite. Herein are discussed their turn-off time,  $dV/dt$  and  $di/dt$  characteristics based on a charge controlled method and also factors affecting them. It is made known that the parameter most effective on the turn-off time is the lifetime of the base layer and the  $dV/dt$  characteristics is improved by reducing the life-time and increasing the thickness of the base layers. This, however, causes undesirable effects on the device such as increase of power loss or poor  $di/dt$  characteristics. A variety of problems particularly related to those used for high frequency inverters are described.

### 1. まえがき

ここ数年来、サイリスタの進歩はめざましく大容量化・高耐圧化するとともに、一方では特殊な機能を有する素子が開発されてきた。このような素子の性能向上と、特殊な用途に用いられるにつれて必然的に、よりきびしい条件のもとで使用されるようになり、これに伴って新しい要求が現われてきた。

すなわち、高耐圧による  $dV/dt$  の増加、大電流による  $di/dt$  の増大、高周波によるスイッチング時間の短縮などによって  $dV/dt$  特性、 $di/dt$  特性、スイッチング時間などの動的特性の重要性が増大し、単に高耐圧大容量化だけではなく、必要な動的特性をも備えた素子が要求され素子開発上の問題点になっている。とくにインバータ用サイリスタにおいては、これらの動的特性はその機能上本質的に重要な特性であって、今後の高性能化・大容量化はこの動的特性の問題解決いかんにかかっている。ここでは動的特性を中心にサイリスタのスイッチング機構——ターンオン機構、ターンオフ機構、ターンオフ時間、 $dV/dt$  特性、 $di/dt$  特性——についてこれまでの研究と現状を紹介し、その問題点について述べる。

### 2. サイリスタの順阻止状態および導通状態

#### 2.1 サイリスタの順阻止状態および導通状態の条件

サイリスタの順方向は、定常的には導通状態と阻止状態の二つの安定した状態をもっている。この二つの状態は図 2.1 に示す構造において、PNPN 各層に蓄積された電荷によって特長づけられる。

素子が導通状態にあるときは図 2.2 に示すように全接合は順バイアスされて、 $P_B$  層および  $N_B$  層は過剰電荷で飽和されている。一方阻止状態では、接合  $J_1$ 、 $J_3$  はわずかに順バイアス、接合  $J_2$  は大きく逆バイアスされている。素子が阻止状態にあるか導通状態にあるかは  $P_E N_B P_B$ 、 $N_B P_B N_E$  をトランジスタとみなしたとき、その電流増幅率  $\alpha_{1N}$  と  $\alpha_{2N}$  の和が 1 より小であるか大であるかにかかっている<sup>(1)</sup>。これを理解するために阻止状態での  $N_B$  層における電子の時間的变化をみる。 $N_B$  層における過剰電子  $Q_{NB}$  の時間による増減は、

$$dQ_{NB}/dt = [N_B \text{ 層に注入される電子電流}] - [[N_B \text{ 層} \text{ から流出する電子電流}] + [\text{正孔と再結合する電子}]] \dots (2.1)$$

のように表わせる。図 2.3 から、

$$[N_B \text{ 層に注入される電子電流}] = \alpha_{2N} I + I_{S2(n)} \dots (2.2)$$

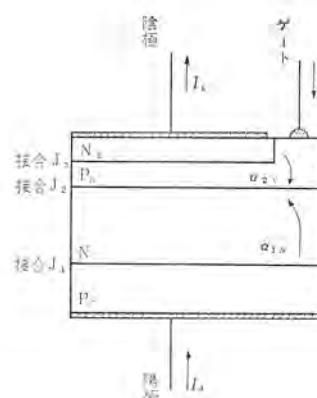


図 2.1 サイリスタの構造  
Fig. 2.1 Simple PNPN structure.

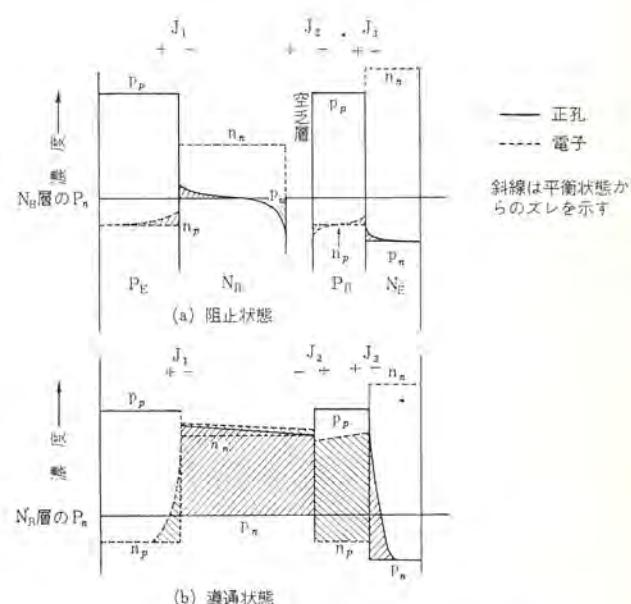


図 2.2 PNPN 4 層構造における電荷分布  
Fig. 2.2 Hole and electron distributions.

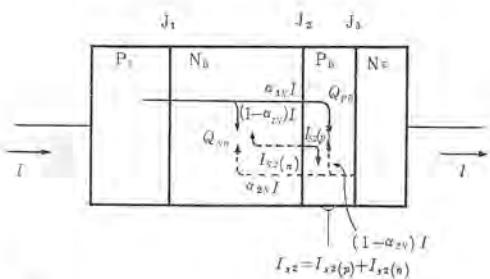


図 2.3 順阻止状態での正孔、電子電流の分布  
Fig. 2.3 Hole and electron current distribution in forward blocking state.

$$[N_B \text{ 層から流出する電子電流}] = (1 - \gamma_{1N})I \quad \dots \dots \dots (2.3)$$

[正孔と再結合する電子] = [注入された正孔] - [流出

$$\text{した正孔}] = \gamma_{1N}I - (\alpha_{1N}I + I_{s2(p)}) \quad \dots \dots \dots (2.4)$$

の関係がある。

ただし、 $\gamma_{1N}$  は接合  $J_1$  の注入効率、 $I_{s2(n)}$ 、 $I_{s2(p)}$  は  $J_2$  の飽和電流の電子部分と正孔部分を表わす。

これを式 (2.1) に代入して、

$$dQ_{NB}/dt = (\alpha_{1N} + \alpha_{2N} - 1)I + I_{s2} \quad \dots \dots \dots (2.5)$$

を得る。ここで  $dQ_{NB}/dt$  は  $P_N N_B P_B$  パニップルトランジスタのベース電流に相当しており、 $dQ_{NB}/dt > 0$  であれば電流  $I$  は増加し、 $dQ_{NB}/dt < 0$  ならば減少する。式 (2.5) から  $\alpha_{1N} + \alpha_{2N} < 1$  であれば  $dQ_{NB}/dt \leq 0$  で電流  $I$  は減少して  $dQ_{NB}/dt = 0$  で  $I = I_{s2}/(1 - \alpha_{1N} - \alpha_{2N})$  となり、 $\alpha_{1N} + \alpha_{2N} > 1$  であれば  $dQ_{NB}/dt > 0$  となり、 $Q_{NB}$  および  $I$  は無限に増大する。すなわち阻止状態を維持するための条件は  $\alpha_{1N} + \alpha_{2N} < 1$ 、導通状態を維持するための条件は  $\alpha_{1N} + \alpha_{2N} > 1$  である。

シリコントランジスタにおいては、この電流増幅率  $\alpha$  は エミッタ電流に依存し、エミッタ電流の増大とともに大きくなり、ある電流値以上では飽和するか多少減少する傾向を示す。したがって素子を導通状態に維持するためには  $\alpha_{1N} + \alpha_{2N} > 1$  を保つために最小限度の電流が必要であり、この電流を保持電流と称している。

## 2.2 ターンオンの条件

阻止状態から導通状態への移行、すなわちターンオンの条件は  $\alpha_{1N} + \alpha_{2N} > 1$  でなく、小信号電流増幅率  $\alpha_{1N}^*$  と  $\alpha_{2N}^*$  の和が、 $\alpha_{1N}^* + \alpha_{2N}^* \geq 1$  であればよい。 $\alpha^*$  と通常の  $\alpha$  (直流電流増幅率) との関係は、

$$\alpha^* = \alpha + I \frac{d\alpha}{dI} \quad (I \text{ は電流}) \quad \dots \dots \dots (2.6)$$

で表わされる<sup>(3)</sup>。ターンオンの条件に  $\alpha$  でなく  $\alpha^*$  用いられるのは、ターンオンは PNP および NPN トランジスタの正帰還による電流増幅によっておこるもので、たとえばゲート電流のわずかの増分  $\Delta I_g$  によって陽極電流の増加が行なわれるが、このとき  $\alpha$  が増加するならこの効果も当然考慮される、との考えに基づいているものである。

## 3. ターンオフ機構

### 3.1 ターンオフ過程

導通状態にある素子を阻止状態にもどす(ターンオフする)条件は、 $N_B$  層、 $P_B$  層に蓄積されている過剰電荷を消失させ、引きつづき印加する順電圧によって流れる電流が  $\alpha_{1N}^* + \alpha_{2N}^* < 1$  であるようになることである。まず中央ベース層に蓄積された過剰電荷の消失は、(1) ゲートに逆電流を流す、(2) 順電流を保持電流以下に

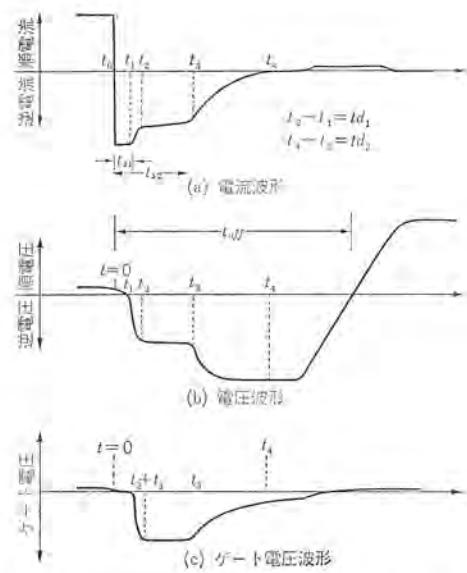


図 3.1 ターンオフ時の電圧電流波形  
Fig. 3.1 Voltage and current waveforms during turn-off.

減らす。(3) 逆電流を流す。などのことによって行なわれる。(1) は特殊な構造の素子にかぎられ、一般には(2) および(3) によって行なわれる。(2) の場合、 $\alpha_{1N} + \alpha_{2N} < 1$  となって、式 (2.5) から  $dQ_{NB}/dt < 0$  となり過剰電荷は徐々に減少していく。(3) の場合は逆電流によって強制的に過剰電荷を掃出させるので、その消失は早く、ターンオフ時間は短くなる。

したがってサイリスタのターンオフに一般的に用いられている、この場合のターンオフ過程の一例を図 3.1 に示す。図 3.1 (a) は陽極陰極間電流波形、(b) は電圧波形、(c) はゲート陰極間の電圧波形を示している。

さて、この逆電流を詳細に観測すると通常のダイオードに流れる回復電流と異なり、二つの定電流領域 I, III と、二つの減衰領域 II, IV をもっている。 $t_1 - t_0 = t_{s1}$  および  $t_3 - t_0 = t_{s2}$  を蓄積時間、 $t_2 - t_1 = t_{d1}$ 、 $t_4 - t_3 = t_{d2}$  をそれぞれ減衰時間といっている。この逆電流の波形は、PNPN 各層に蓄積された電荷の消失の過程に、また、その時間は電荷の消失時間に対応しており、素子の構造や特性と深い関係をもっている。サイリスタを電荷制御素子と考えて、この関係を近似的にもとめることができる。

### 3.2 電荷制御法 (Charge Controlled Method)<sup>(3)</sup>

電荷制御法とは、ある素子の電気的特性(たとえば電流)はその素子に蓄積された電荷量によってのみ決まる、という仮定に基づき、素子の特性を記述する近似法である。したがって、この素子の過渡的特性はそのときの電荷量に相当する定常時の特性に等しいとの仮定が含まれる。

この考え方方はダイオードやトランジスタの過渡特性的解析に用いられる。たとえば、この考え方の例を示すと図 3.2 の素子を流れる電流  $I$  の時間変化を求める場合には、まず定常時における電流

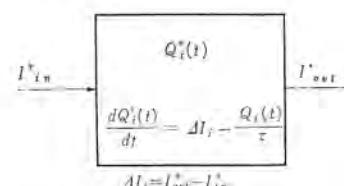


図 3.2 電荷制御素子  
Fig. 3.2 Charge controlled device.



### 3.3.3 $t_2 < t < t_3$

接合  $J_3$  は完全に回復して一定の逆電圧  $V_{R3}$  に保たれ、接合  $J_1$  近くには過剰電荷が残っていて、順バイアスされている状態である。接合  $J_2$  は順バイアス状態であるので、素子に印加される逆電圧  $V_R$  は  $V_{R3}$  に等しく、したがって  $I_{R2} = (V_E - V_R)/R$  の一定逆電流が流れる。各接合をとおして流れる正孔電子電流を図 3.4 (b) に示す。

この時間  $t_{S2}$  は、 $t_{d1}=0$  とすると、式(3.3)および式(3.4)を用いて、 $N_B$  層の過剰電荷  $Q_{NB}$  が  $\tau_P A_{NB} I_F$  から  $Q_{NB(+S2)} = \tau_P \gamma_{1I} (1 - \beta_{1I}) I_{R2}$  になるまでの時間として、 $t_{S1}$  と同様に求められる。

$$t_{S2} = \tau_P \ln \left[ \frac{1}{(1 - \alpha_{1I}) I_{R2}} \{ \gamma_{2I} I_{R1} + A_{NB} I_F - \gamma_{2I} (I_{R1} - I_{R2}) e^{\frac{t_{S1}}{\tau_P}} \} \right] \quad (3.9)$$

(ただし  $\tau_P$  は  $N_B$  層の ライフタイム) ………………(3.9)

今接合  $J_2$  の正孔注入率が 1 とすると  $\gamma_{2I} = 1 - \gamma_{1I} = 0$  であるから、

$$t_{S2} = \tau \ln \frac{\alpha_{1N} I_F}{I_{R2}} \quad (3.10)$$

となる。実際の素子について  $t_{S2}$  と  $I_F/I_{R2}$  の関係の一例を、図 3.5 に示す。これから  $\tau$ ,  $\alpha_{1N}$ などを推定することができる。また蓄積時間は ライフタイム に強く依存していることがわかる。

### 3.3.4 $t_3 < t < t_4$ , $t_4 - t_3 = t_{d2}$

逆電流によって接合  $J_1$  近くの過剰電荷はゼロとなり、この接合に逆電圧がかかっていく過程に対応している。同時に逆電流は減少し、接合  $J_3$  の逆電圧  $V_{R3}$  も減少して、 $t=t_4$  では逆電圧はほとんど接合  $J_1$  に加わる。逆電流は指数関数的に減少しており、次のように表わせる。

$$I_{R(t)} \propto e^{-t/t_{d2}} \quad (3.11)$$

### 3.3.5 $t > t_4$

接合  $J_1$ ,  $J_3$  ともに逆バイアスされている。図 3.3 に示すように接合  $J_2$  近くにはまだ過剰電荷が残っており、再結合のみによって消失する(図 3.4 (c))。十分長い時間たったのち、逆電圧を順電圧に切り換えると順阻止状態となるが、短い時間の場合はふたたびターンオンする。この最小の時間をターンオフの時間といいう。

## 4. ターンオフ時間

### 4.1 ターンオフ時間<sup>(6), (7)</sup>

上に述べたように、素子は  $t=t_4$  で逆阻止能力を回復するが、必ずしも順阻止能力を回復してはいない。この理由は接合  $J_2$  近くにはまだ過剰電荷が残っており、順電圧印加時に順電流が流れること、さらに印加電圧の上昇率  $dV/dt$  に起因する電流や、リーカ電流などがそれに加わることによって、ターンオンに必要な電流値  $I_{on}$  以上になるからである。このようにターンオフ時間は過剰電荷  $Q_t$  の時間的減少だけでなく、素子のターンオン特性、すなわち  $Q_t$  に相当する順電流の大きさとか、 $I_{B0}$  の大きさ、 $dV/dt$  特性や電圧・電流・温度などの使用条件によって変わり、きわめて複雑である。したがってターンオフ時間の定義には必ず回路条件がきめられている。

さて  $dV/dt$  の影響を考えない場合のターンオフ時間を、近似的に求めてみる。まず一般に製作されているサイリスタは、高比抵抗の N 形シリコンウェーフ(不純物濃度  $\sim 10^{14}$  atoms/cm<sup>3</sup>)の両面から P 形不純物を拡散して(表面濃度  $10^{16} \sim 10^{19}$  atoms/cm<sup>3</sup>) PNP を形成し、この片面 P 層の上に、合金法または拡散法によって N 層

( $10^{18} \sim 10^{21}$  atoms/cm<sup>3</sup>) をつくり、PNPN 4 層構造としている。したがって接合  $J_1, J_2$  の正孔注入効率および接合  $J_3$  の電子の注入効率は、ほとんど 1 に近いと考えられる。

$\gamma_{1I}=1$ ,  $\gamma_{2I}=0$  であるから図 3.4 からわかるように、P<sub>B</sub> 層の過剰電荷  $Q_{PB}$  は容易に掃出される。また N<sub>B</sub> 層では逆電流の流れる期間を通じて、接合  $J_1$  から流出する正孔と同量の正孔が接合  $J_2$  から注入されるので、この層からの正味の正孔の流出はない。したがって、N<sub>B</sub> 層の過剰電荷  $Q_{NB}$  (正孔および電子濃度は中性条件から等しい)は、ただ再結合過程を通してのみ減少する。

$Q_{NB}$  の時間変化は、式(3.3)において  $\Delta I_t=0$  とおいて、

$$Q_{NB}(t) = Q_{NB}(t=0) \cdot e^{-t/\tau_P} \quad (4.1)$$

となる。 $Q_{NB}(t=0)$  はターンオフの始まる直前の過剰電荷量である。さて電荷制御法の考え方によると、順電流  $I$  と過剰電荷  $Q_{NB}(t)$  とは比例するので、次式がなりたつ。

$$I_F = K Q_{NB} \quad (t=0) \quad (4.2)$$

$$I = K Q_{NB} \quad (t) \quad (4.3)$$

ただし  $K$ : 比例定数,  $I_F$ : 順電流

$t=t_{off}$  で、ふたたび順電圧を印加したとき流れる電流が、 $I_{on}$  以下であればターンオフすると仮定すると、

$$I_{on} \leq K Q_{NB} \quad (t) \quad t > t_{off} \quad (4.4)$$

となり式(4.1), (4.2), (4.4)から、

$$t_{off} = \tau_P \ln (I_F / I_{on}) \quad (4.5)$$

の関係が求まる。

この結果、ターンオフ時間は  $N_B$  層 ライフタイム に強く依存していること、および  $I_{on}$  は ライフタイム の減少によって増大するので、ライフタイムの減少はターンオフ時間を短くすることが予想される。また、ここでは無視した  $dV/dt$  特性も ライフタイム 依存性をもっており、ライフタイムの減少によって改善される。実際の素子について、ほかの条件は一定の場合の  $N_B$  層の ライフタイム と ターンオフ時間の関係を図 4.1 に示す<sup>(8)</sup>。図 4.1 において  $N_B$  層の ライフタイム は、Kingston 法によって  $P_NP$  接合の蓄積時間  $t_a$  で表わしている。すなわち、素子を作成した PNP ウェーファーと同一結晶同一拡散の条件で得た PNP ウェーファーから PN ダイオードを作成し、その逆電流の蓄積時間で表示している。

ライフタイムの測定条件は図 4.1 の左上に示した。これから実際の素子についても、 $N_B$  層の ライフタイム が、ターンオフ時間にきわめ

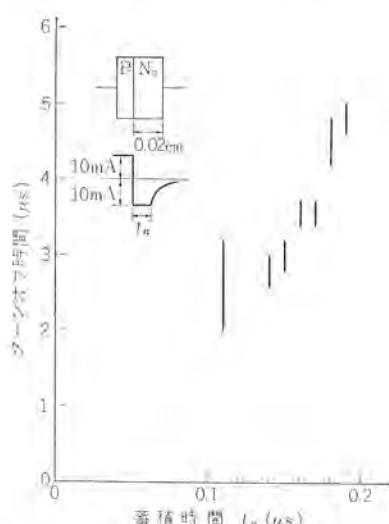


図 4.1  $N_B$  層の蓄積時間(ライフタイム)とターンオフ時間の関係  
Fig. 4.1 Turn-off time vs storage time of  $N_B$  layer.

て大きく影響していることがわかる。ライフタイムを一定にして  $N_B$  層の厚みを変えたとき、ライフケイムの低いものでは、 $N_B$  層厚みを増すとターンオフ時間が減少する傾向がみられる。これは  $I_{on}$  の増大や、 $dV/dt$  特性の改善によるものと考えられる。高周波インバータ用サイリスタ<sup>(9)</sup> はきわめて短いターンオフ時間が必要であり、このために結晶のライフケイムを短くしている。ライフケイムの減少によって  $dV/dt$  特性は改善されるが、リーク電流の増加、ゲート点弧電流の増大、ターンオン時間の増加、順電圧降下の増大、 $di/dt$  特性の低下などの傾向がみられ、これらはいずれも素子の能率を低下させる因子となる。したがって適切な設計を行なうと同時に、必要以上にライフケイムを減少することは極力避けなければならない。そのためにはライフケイムの制御が問題となる。

#### 4.2 ライフケイムの制御<sup>(10),(11),(12)</sup>

シリコン単結晶のライフケイムを制御する方法として、

- (1) 金<sup>(10)</sup>などの再結合中心となる不純物原子をドープする。(この場合の制御は不純物原子の導入量の制御によって行なう)
- (2) 高温度<sup>(11)</sup>から急冷して再結合中心となる格子欠陥をつくる。(冷却速度および急冷温度によって制御する)
- (3) 放射線を照射して格子欠陥をつくる。(照射量によって制御する)などの方法が考えられ、利用されている。

これらの方法は、それぞれの制御の容易さ、再現性、製造工程への適応性、得られたライフケイムの安定性、温度依存性、キャリア濃度依存性などについて特長をもっている。たとえば金をドープ

(拡散)して得られたライフケイムと、高温度からの急冷によって得られたライフケイムの温度依存性とを比較すると、図4.2に示すように、金の場合の方が温度上昇によるライフケイムの増加が大きい傾向を示す。これに対応した素子のターンオフ時間の温度依存性は図4.3に示すように金拡散素子のほうが高温度におけるターンオフ時間の増加が大きい。したがって(1)の金拡散は数  $\mu\text{s}$  以下のターンオフ時間をもつ素子を利用する場合は不利であるが、急冷法に比べてその制御も容易で、再現性もあるため、広く一般に用いられている。また放射線照射による方法は、完成した素子の状態でライフケイムを制御できる、という特長をもっており、今後期待される方法である。

#### 5. $dV/dt$ 特性

##### 5.1 $dV/dt$ によるターンオン機構

阻止状態にある素子に図5.1の点線で示すように、一定の電圧上昇率  $dV/dt = K$  で順電圧を印加していく場合、 $dV/dt = K$  が小さいときは阻止電圧  $V_{B0}$  まで印加することができる(図5.1(a))の場合は、 $dV/dt$  が大きくなると、図5.1(b)に示すように、 $V_{B0}$  以下の電圧  $V_R$  でターンオンする現象が現われてくる。これはサイリスタの  $dV/dt$  特性といわれ、高耐圧素子やインバータ用素子には重要な特性である。さらに急激な  $dV/dt$  の場合は、この  $V_R$  は素子に特有の一定値に近づく。これらの  $dV/dt$  に対応する陽極電流を図5.1に示す。 $dV/dt$  の値によって、この電流値および波形は異なるが、波高値は  $dV/dt$  の増大とともに増加する。

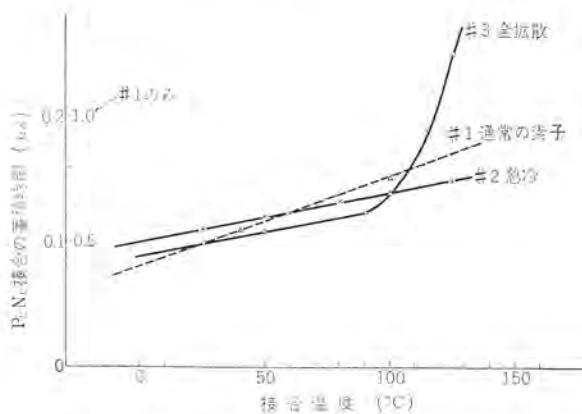


図 4.2 ライフケイム(蓄積時間)の接合部温度依存性  
Fig. 4.2 Dependency of storage time of  $N_B$  layer on temperature.

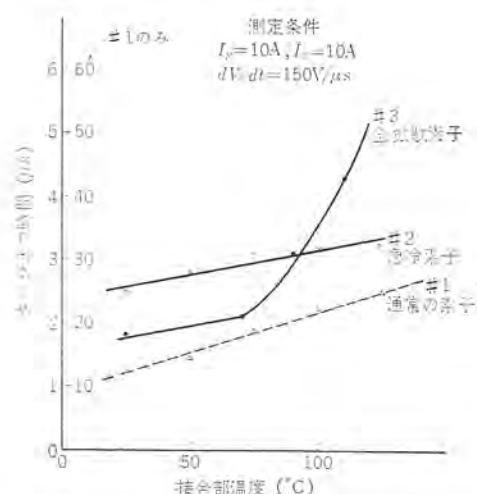


図 4.3 ターンオフ時間の温度依存性  
Fig. 4.3 Dependency of turn-off time on temperature.

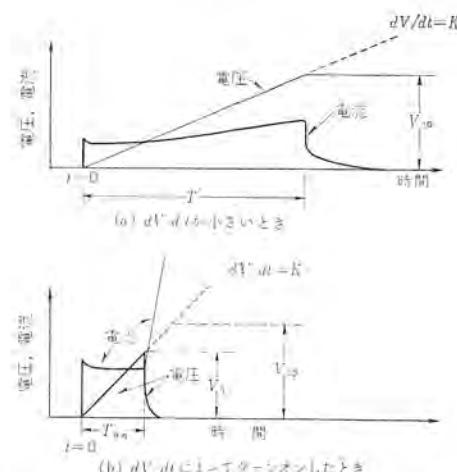


図 5.1  $dV/dt = K$  で順電圧を印加したときの電圧電流波形  
Fig. 5.1 Voltage and current waveforms during application of forward voltage with constant  $dV/dt$ .

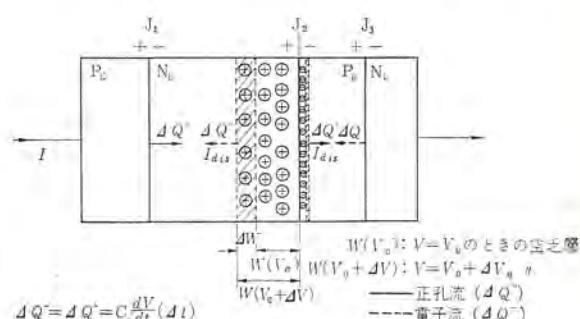


図 5.2 順電圧が  $V_0$  から  $\Delta V_0$  だけ増加したときの空乏層の伸びおよび電荷の動き  
Fig. 5.2 Variation of deplation layer width and migration of charge.

さて  $dV/dt$  によって電流の流れる機構、ターンオン 機構および、 $dV/dt$  と  $V_B$  の関係について考えてみる。いま順電圧  $V$  が  $dV/dt = K$  (一定) で上昇しているときを考えると、 $\Delta t$  時間に電圧  $V$  は  $V_0$  から  $V_0 + K\Delta t$  に増加するが、これによって図 5.2 に示すように、接合  $J_2$  の空乏層の広がりは  $W_0$  から  $W_0 + \Delta W$  に変化し、

$$\Delta Q^+ = \Delta Q^- = C_J (K \Delta t) + V_0 \left( \frac{dC_J}{dt} \right) \Delta t \quad \dots \dots \dots (5.3)$$

に相当する電子と正孔が、それぞれ接合  $J_1$  および接合  $J_3$  に向って移動する。このとき、この電荷の移動に相当する電流、

$$I_{dis} = \frac{\Delta Q}{\Delta t} = C_J K + V_0 \frac{dC_J}{dt} \approx C_J K \quad \dots \dots \dots (5.4)$$

(一般に  $C_J K \gg V_0 \frac{dC_J}{dt}$  である)

が流れる。ここで  $C_J$  は接合  $J_2$  の接合容量であって、階段状接合を仮定すると、

$$C_J = \frac{K}{4\pi W} \quad \dots \dots \dots (5.1)$$

$$W = (K/2\pi q N_d)^{1/2} \sqrt{V} \quad \dots \dots \dots (5.2)$$

ただし  $N_d$  は  $N_B$  層不純物濃度

で表わされる。実際の 20A 級サイリスタの接合容量の例を図 5.3 に示す。式 (5.4) から、 $dV/dt$  の増大によって  $I_{dis}$  は増加することがわかる。

さて、 $I_{dis}$  が大きいときは接合  $J_1$  の注入効率は 1 に近いので、接合  $J_1$  に向って流れた  $\Delta Q^-$  の電子は接合  $J_1$  をこえず、 $N_B$  層に蓄積される。(もちろん再結合による減少はある) 一方電気的中性条件によって、同量の正孔電荷が接合  $J_1$  を通って  $N_B$  層に注入され図 5.4 に示す電荷分布となる。このときの電流分布を図 5.5 に示す。接合  $J_1$  から注入される正孔流の一部は  $N_B$  層を横ぎり、空乏層の端に到達して  $P_B$  層にはいる ( $I_{P2}$ )。一方  $P_B$  層と接合  $J_3$  においても同様の現象が行なわれて、接合  $J_3$  から注入された電子の一部が  $N_B$  層に入る ( $I_{n1}$ )。この  $P_B$  層に入った正孔と  $N_B$  層にはいった電子はそれぞれ接合  $J_1$ ,  $J_3$  からの注入をまねき、電流を増大させていく。このとき  $\alpha_{1N}^* + \alpha_{2N}^* \geq 1$  になれば素子はターンオンするわけである。これは、 $N_B$  層  $P_B$  層に  $I_{dis}$  と  $I_{P2}$ ,  $I_{n1}$  によって十分電荷が蓄積され、 $I_{P2}$ ,  $I_{n1}$  が増大してある電流  $I_{B02}$ ,  $I_{B01}$  以上に達したときにターンオンするととも考えられる。 $I_{P2}$ ,  $I_{n1}$  が  $I_{B02}$ ,  $I_{B01}$  になる時間を  $T_{on}$  とすると、このときの  $V_B$  は、

$$V_B = (dV/dt) T_{on} \quad \dots \dots \dots (5.5)$$

で表わされる。さて、この式から  $dV/dt$  と  $V_B$  の関係を見出すためには  $T_{on}$  と  $dV/dt$  の関係を求めねばならない。そこで電荷制御法を用いて  $dV/dt$  と  $T_{on}$ 、すなわち  $dV/dt$  と  $V_B$  の関係を求める。

まず  $N_B$  層および  $P_B$  層における過剰電荷を  $Q_{NB}$ ,  $Q_{PB}$  とすると、その時間変化を求める基本式は、図 5.5 を参照して次のようにかける。

$$dQ_{NB}/dt = -Q_{NB}/T_{NB} + I_{dis} + I_{n1} \quad \dots \dots \dots (5.6)$$

$$dQ_{PB}/dt = -Q_{PB}/T_{PB} + I_{dis} + I_{P2} \quad \dots \dots \dots (5.7)$$

$I_{P2}$  および  $I_{n1}$  は  $Q_{NB}$ ,  $Q_{PB}$  に比例するから、 $I_{P2}$ ,  $I_{n1}$  と  $Q_{NB}$ ,  $Q_{PB}$  の関係は、

$$I_{P2} = Q_{NB}/T_{NB'} \quad \dots \dots \dots (5.8)$$

$$I_{n1} = Q_{PB}/T_{PB'} \quad \dots \dots \dots (5.9)$$

電流保存式から、

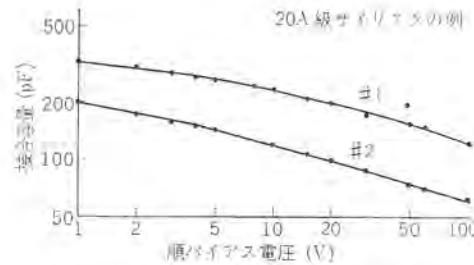


図 5.3 サイリスタの順方向接合容量の例  
Fig. 5.3 Examples of forward junction capacitance of SCR.

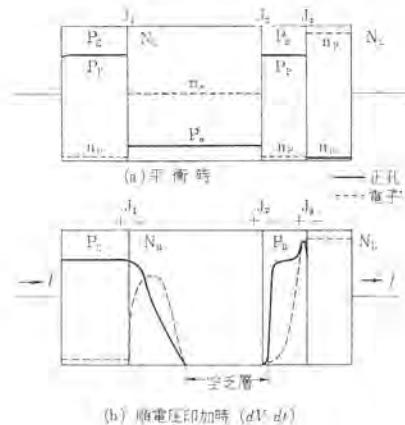


図 5.4  $dV/dt$  によって順電圧印加時の電荷分布  
Fig. 5.4 Hole and electron charge distribution during application of forward voltage with  $dV/dt$ .

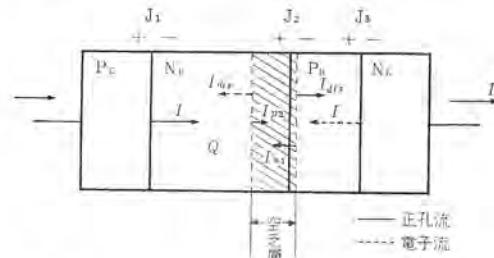


図 5.5  $dV/dt$  によって流れる正孔および電子電流の分布  
Fig. 5.5 Hole and electron currents during turn-on action by  $dV/dt$ .

$$I = I_{dis} + I_{P2} + I_{n1} \quad \dots \dots \dots (5.10)$$

初期条件から、

$$t=0 \text{ で } Q_{PB}=Q_{NB}=0 \quad \dots \dots \dots (5.11)$$

である。ここで  $T_{NB}$ ,  $T_{PB}$ ,  $T_{NB'}$ ,  $T_{PB'}$  は時間の次元をもつ定数であって、 $PEN_B P_B$ ,  $N_B P_B N_E$  をトランジスタと考えたとき、その電流増幅率  $\alpha_{1N}$ ,  $\alpha_{2N}$  と角周波数  $\omega_{1N}$ ,  $\omega_{2N}$  を用いて、

$$T_{PB}/T_{PB'} = \alpha_{2N}/(1-\alpha_{2N})$$

$$T_{NB}/T_{NB'} = \alpha_{1N}/(1-\alpha_{1N})$$

$$T_{PB} = 1/\omega_{2N}(1-\alpha_{2N})$$

$$T_{NB} = 1/\omega_{1N}(1-\alpha_{1N}) \quad \dots \dots \dots (5.12)$$

と書ける<sup>(3)</sup>。

式 (5.6) から式 (5.12) を用いて、 $I_{P2}$ ,  $I_{n1}$  を時間の関数として求め、次に  $I_{P2} + I_{n1}$  がターンオンに必要な  $I_{B0}$  (すなわち導通状態を保つのに必要な  $Q_{PB}$ ,  $Q_{NB}$ ) になるまでの時間として  $T_{on}$  を求め、これから  $dV/dt$  と  $T_{on}$  の関係を求めることができる。しかしこの結果は複雑であるので、 $dV/dt$  が大きく  $I_{dis} \gg I_{n1}$ ,  $I_{P2}$  の簡単な場合について考えてみる。式 (5.6) と式 (5.7) で  $I_{n1} = I_{P2} = 0$  とおいて次の式を得る。

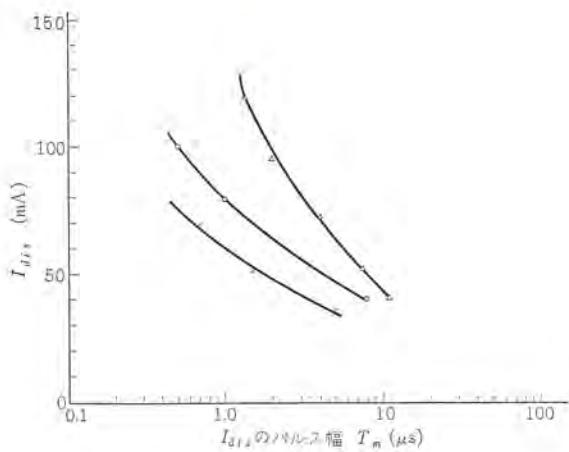


図 5.6  $dV/dt$  によってターンオフするときの電流 パルスとパルス幅の関係

Fig. 5.6 Relation between pulse current and it's width during turn-on action by  $dV/dt$ .

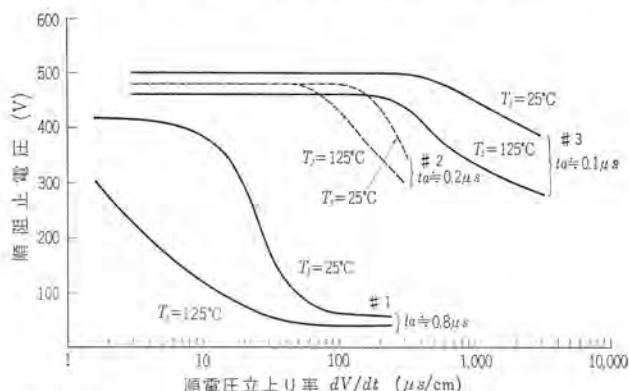


図 5.7  $N_B$  層 ライフタイム (蓄積時間) と  $dV/dt$  特性の関係  
Fig. 5.7 Effects of  $N_B$  layer lifetime on  $dV/dt$  characteristics.

$$I_{P2} = \alpha_{1N}\omega_{1N}I_{dis} \cdot t \quad (\omega_{1N}t \ll 1) \quad \dots \dots \dots (5.13)$$

$$I_{n1} = \alpha_{2N}\omega_{2N}I_{dis} \cdot t \quad (\omega_{2N}t \ll 1) \quad \dots \dots \dots (5.14)$$

ここで  $I_{P2}$ ,  $I_{n1}$  が  $I_{P2} = I_{B02}$ ,  $I_{n1} = I_{B01}$  になる時間を  $T_{on2}$ ,  $T_{on1}$  とし,  $T_{on2} > T_{on1}$  である場合を考えると, 式(5.13)から

$$T_{on} = T_{on2} = I_{B02}/\alpha_{1N}\omega_{1N}I_{dis} = I_{B02}/\alpha_{1N}\omega_{1N}C_J \cdot dV/dt \quad (5.15)$$

この式を式(5.5)に代入して,  $V_B$  と  $dV/dt$  の関係を見いだせる。

$$V_B = I_{B02}/\alpha_{1N}\omega_{1N}C_J = I_{B02}/\alpha_{1N} \cdot (2D_P/W_{NB})^2 \cdot C_J \quad (5.16)$$

( $1/\omega_{1N} = W_{NB}^2/2D_P$ ; ただし  $W_{NB}$  は  $N_B$  層の厚み)

式(5.15)から  $dV/dt$  が大きいときは,  $T_{on}$  と  $I_{dis}$  は反比例の関係にある。実際の素子について,  $T_{on}$  と  $I_{dis}$  との関係を見ると図5.6に示すものとなる。この関係は, ゲートによるパルス点弧の際の, 点弧に必要なパルス幅とゲート電流の大きさの関係に類似のものである。式(5.16)は  $dV/dt$  が大きい場合,  $V_B$  の値は  $dV/dt$  によらず一定値になることを示している。実際の素子においても図5.7の#1に示すように,  $dV/dt$  の大きいところでは  $V_B$  は一定値に近づく傾向を示している。しかし正確には  $P_B$  層からの電子の注入  $I_{n1}$  があるので  $V_B$  はさらに低いものであろう。

## 5.2 $dV/dt$ に関する因子

式(5.16)から,  $dV/dt$  による  $V_B$  の低下を防ぐ因子について考えてみる。まず接合容量  $C_J$  を小さくして  $I_{dis}$  を小さくすること,  $N_B$  層の厚みを大きくして走行時間を長くすること, 電流増幅率  $\alpha_{1N}$  を小さくすること, ターンオン電流  $I_{B02}$  を大きくすること,  $P_B$  層からの電子の注入を少なくするため  $T_{on1}$  を長くすること, が有効であると考えられる。実際には,

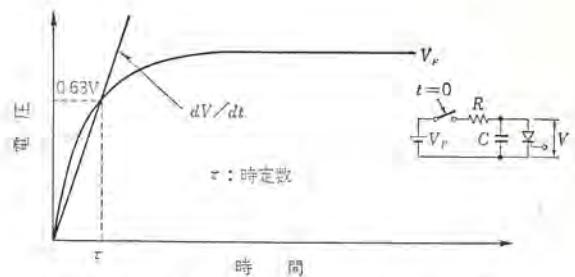


図 5.8 指数関数的な電圧波形を印加したときの  $dV/dt$  の定義  
Fig. 5.8 Definition of  $dV/dt$  of exponential voltage waveform.

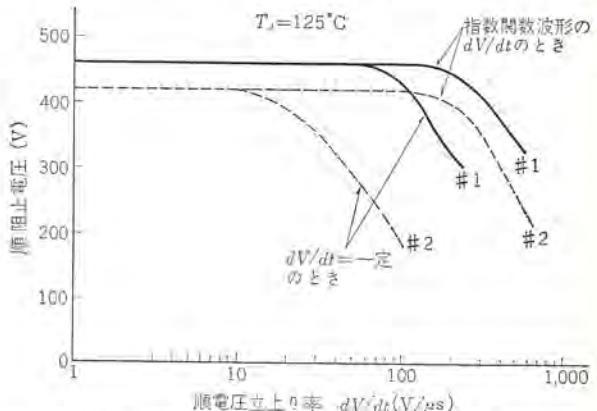


図 5.9  $dV/dt$  による順阻止電圧の低下  
Fig. 5.9 Forward breakdown voltage vs  $dV/dt$ .

- (1) ライフタイムの減少
- (2)  $N_B$  層厚みの増大
- (3) 接合  $J_1$ ,  $J_3$  の注入効率の減少

などがきわめて有効である。

高周波インバータ用素子は, 順電圧降下を小さくするために,  $N_B$  層厚みをうすくしている。しかしこれによる  $dV/dt$  特性の低下は ライフタイムの減少によって補なっている。図5.7に同一構造で ライフタイムを変化した場合の  $dV/dt$  特性の一例を示す。またゲート端子と陰極端子を短絡したり, あるいは逆バイアスを与える場合には  $dV/dt$  特性は改善される。しかしこれはすべての素子について効果があるわけではなく, 構造によってその効果は異なる。また構造的に内部で陰極の一部を  $P_B$  層と結合したエミッタ短絡形の構造が  $dV/dt$  の改善に用いられる。これらはいずれも 接合  $J_3$  の注入効率を減少させることによって  $\alpha_{1N}$  を小さくしたもので, これは同時にゲート点弧電流を増大させる傾向にあり問題となる。次に  $dV/dt$  が一定でなく, 電圧によってかわる場合には  $dV/dt$  の定義をしなければならず, このときの  $V_B^{(15)}$  は  $dV/dt = \text{一定}$  の場合とは異なっている。

一例としてよく用いられる指数関数の電圧波形を印加したときの  $dV/dt$  の定義を図5.8に, またこの  $dV/dt$  と  $dV/dt = \text{一定}$  の場合の  $V_B$  の変化比較を図5.9に示す。この差は  $dV/dt$  に対応する  $I_{dis}$  の異なりからくると考えられる。

## 6. $di/dt$ 特性<sup>(16)</sup>

素子の完全な導通は, ゲート電流による初期の局部的な導通と, それに続く導通部分の広がりの過程<sup>(17), (18)</sup>によって行なわれる。陽極電流の立ち上がり  $di/dt$  が大きい場合, 初期導通部分がきわめて小さく, 導通面積が小さいと, 電流密度が増大することと, ターンオン損失が集中することによって, この局部導通点の温度が

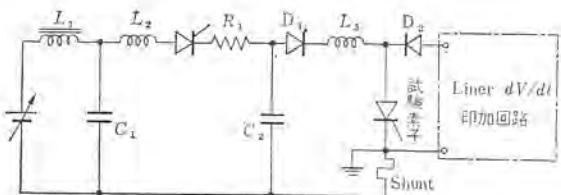


図 6.1 パルスターンオフ 時間測定回路の一例  
Fig. 6.1 Test circuit of pulse turn-off time.

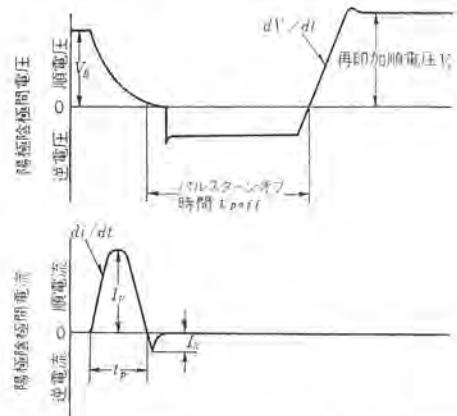


図 6.2 パルスターンオフ 時間測定時に素子に印加される電圧、電流波形  
Fig. 6.2 Voltage and current waveforms applied during test of pulse turn-off time.

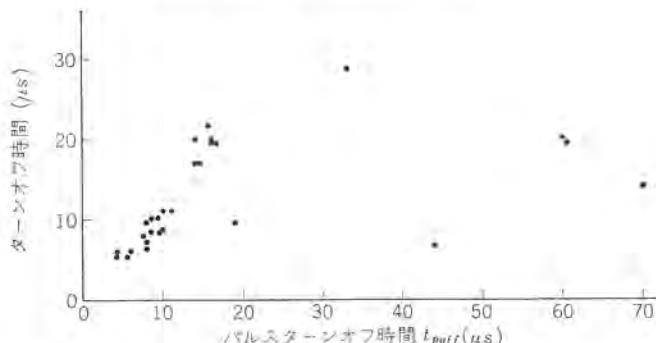


図 6.3 通常のターンオフ時間とパルスターンオフ時間の関係  
Fig. 6.3 Relation between turn-off time and pulse turn-off time.

上昇し、熱的に破損したり、ふつごうな現象をひきおこす。このため素子によって  $di/dt$  の限界値が定められている。この  $di/dt$  特性は大電流容量素子とか、高周波インバータ用素子の場合きわめて重要である。高周波インバータ用素子においては  $di/dt$  特性の悪い素子では、周波数が制限されたり、電流容量がとれないなどの現象が現われる。ここでは高周波インバータ用素子における  $di/dt$  特性と問題点について述べる。

実際の 20A 級高周波素子(ターンオフ時間数  $\mu s$ )について、 $di/dt$  を大きく(たとえば  $di/dt=100 \text{ A}/\mu s$ )した場合のターンオフ時間—パルスターンオフ時間<sup>(19)</sup>—を測定し、通常のターンオフ時間と比較することによって  $di/dt$  特性を調べてみる。この測定は通常のターンオフ時間の測定において、数十  $\mu s$  の順電流の代わりに  $di/dt$  耐量試験に用いられる数  $\mu s$  の電流パルスを用いたもので、図 6.1 および図 6.2 に基本回路と得られる電圧電流波形を示した。

この回路によって、 $di/dt=100 \text{ A}/\mu s$ ,  $I^2\text{-}t$  電流  $I_P=100 \text{ A}$ ,  $dV/dt=1,000 \text{ V}/\mu s$ , 繰り返し 60 cps, 順電圧 250 V, ケース温度 115°C, ゲート電圧 20 V, ゲートパルス幅 2  $\mu s$ , 直列抵抗 20 Ω の

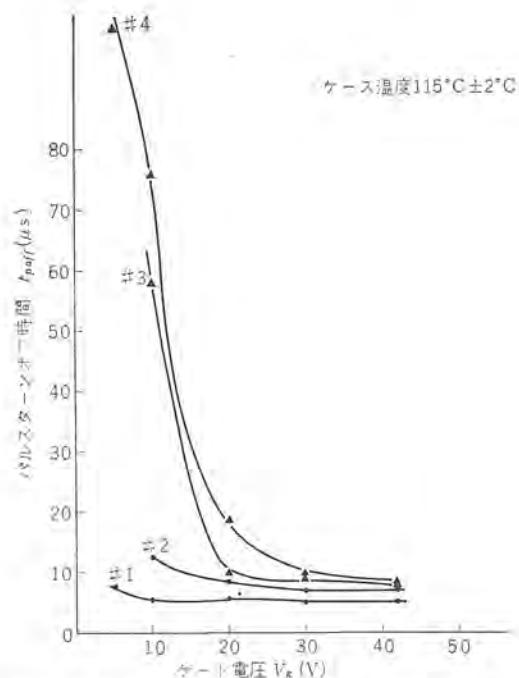


図 6.4 ゲート電圧(電流)によるパルスターンオフ時間の変化  
Fig. 6.4 Typical variation of pulse turn-off time with gate current.

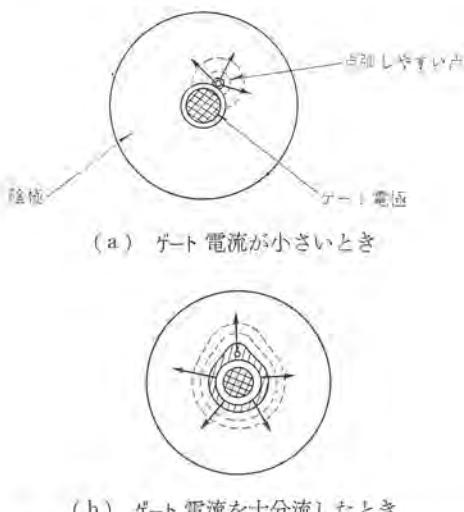


図 6.5 不均一接合の場合の点弧のひろがり  
Fig. 6.5 Propagation of conducting area of devices with nonuniform junction.

条件のもとで得られたパルスターンオフ時間と通常のターンオフ時間の関係を図 6.3 に示す。これからパルスターンオフ時間とターンオフ時間が等しいものとパルスターンオフ時間が著しく長くなる素子があることがわかる。このようにパルスターンオフ時間が通常のターンオフ時間にくらべて長くなるのは、初期導通面積が小さく、 $di/dt$  によってその部分の温度上昇が著しく、さめないうちに次の再順電圧が印加されたためと考えられる。このために周波数が制限される。

次にパルスターンオフ時間のゲート電圧(電流)の依存性を調べてみると、図 6.4 に示すような傾向がみられる。図中 #1, #2 は小さなゲート電圧で一定のターンオフ時間となるが、#3, #4 はゲート電圧による変化が大きく、ゲート電圧が小さくなるにつれて急激にターンオフ時間は増加している。このゲート電圧依存性は図 6.5 に示すようにゲート電流の小さいときは、初期導通は 1 点にかぎられ、 $di/dt$  特性が悪くなること、ゲート電圧を増すことによって、ゲート電極に対向する陰極面全面にわたって広くターンオンさせる

ことができて、 $di/dt$  特性が改善されることに対応していると考えられる。

次に高周波用素子の  $di/dt$  特性と、電流容量の関係について考える。上記のパルスアーンオフ 時間の長くなる素子では、 $di/dt$  もそれほど大きくなく(数 A/ $\mu$ s)、20 kc 程度の正弦半波の通電でも電流容量が著しく小さいという現象がみられる。この理由としては、パルスアーンオフ 時間の長い素子は初期導通面積が小さく、それに引き続き生ずる導通部分の広がり面積も図 6.4 に示すように小さく、このため高周波の場合有効通電面積が著しく減少するからであると考えられる。この場合も十分にゲート電流を印加することによって電流容量は増加する。

以上の結果として、大電流容量高周波用素子では、 $di/dt$  特性を改善し、有効通電面積を増加するために、ゲート電流による初期導通面積を大きくすることが必要であり、そのための素子の構造、製作上の考慮が必要である。通常の小容量低周波用素子のように、 $di/dt$  特性がそれほど重要でない場合は、ゲートは単に点弧すればよく、side gate 方式でもよいが、 $di/dt$  を考慮すると center gate 方式(図 6.5) のように陰極がゲート電極を取りまく構造が初期導通面積を広げるうえからきわめて有効である。また使用条件としては、立ち上がりの早い、十分大きなゲート電流を印加することがぞましい。

## 7. む す び

以上 サイリスタのスイッチング時間、 $dV/dt$  特性、 $di/dt$  特性について、その機構と問題点について述べた。今後素子がより高耐圧化され大容量化されるにつれて、これらの特性はさらに重要なものとなる。とくに  $di/dt$  特性については大容量素子と高周波インバータ用素子の開発と応用の面で解決しなければならない問題をのこしており、今後の研究を必要とする。以上 サイリスタを理解するための何らかの助けとなれば幸いである。

## 参 考 文 献

- (1) T. L. Moll et al.: PNPN transistor switch, Proc. IRE, 44 1174 (1956)
- (2) W. Fulop: Three terminal measurements of current amplification factors of controlled rectifiers, IEEE Trans. on E. D. ED-10, 120 (1963)  
F. E. Gentry: Turn on Criterion for PNPN devices, IEEE Trans. on E. D. (correspondence) Feb. (1964)

- (3) C. Le. Can et al.: The junction transistor as a switching device, Philips Technical Library.
- (4) A. N. Baker et al.: Recovery time of PNPN diodes, IRE Wescon Conv. Rec. Pt. 3, 43.
- (5) 清水ほか: SCR のスイッチング時間 電通学トランジスタ研究専門委員会資料 2月 (1962),  
SCR のターンオフ時間、電学連大 講演番号 1500 (昭 38)
- (6) R. F. Dyer et al.: Turn off time characterization and measurement of silicon controlled rectifiers, Direct Current, June (1962)
- (7) F. E. Gentry et al.: Semiconductor controlled rectifiers, prentice-Hall INC, (1964)
- (8) 清水ほか: ターンオフ時間の短い SCR, 電学連大 講演番号 1318 (昭 39)
- (9) 清水ほか: 高速スイッチ用 SCR, 「三菱電機技報」39, 58 (昭 40)
- (10) G. Bemski: Recombination in semiconductors, Proc. IRE, 46 (1958)
- (11) Yu. R. Nosov et al.: Generation of Recombination centers in silicon by rapid quench soviet, Phys. Solid State, 4, 12 (1963)
- (12) 清水ほか: 高速度スイッチ用 SCR, 電学連大 講演番号 1684 (昭 40)
- (13) G. E. McDuffie et al.: An investigation of the dynamic switching properties, AIEE, 60-19
- (14) I. Somos: Switching characteristics of silicon power-controlled rectifiers, IEEE Conference Paper CP-63-1010
- (15) 清水ほか: SCR の  $dV/dt$  について, 電学連大 講演番号 1686 (昭 40)
- (16) N. Mapham: Overcoming turn-on effect in Silicon controlled rectifiers, Electronics, Aug. 17 (1962)
- (17) R. Emeis et al.: The effective emitter area of power transistors, Proc. IRE, 46, (1958)
- (18) R.L. Longini: Gated turn-on of four layer switch, IEEE Trans. on E.D. EP-10, No. 3 (1963)
- (19) R. F. Dyer: Concurrent characterization of SCR switching parameters for inverter applications, SCP and solid State Tech., April (1965)

# 三菱大電力サイリスタ CR250A

岡 久雄\*・船川 繁\*\*・大社 昂\*\*

## Mitsubishi High Power Thyristors CR250A

Kitaitami Works Hisao OKA・Shigeru FUNAKAWA・Takashi TAISHA

Of late application of thyristors to high power apparatus calling for high reliability and high performance such as needed in steel mills or on electric locomotives is on the steady increase. Mitsubishi high power Thyristors CR250A built for the above requisite are devices having the world's highest power capacity of current rating 400 A and blocking voltage rating up to 1,200 V. The main features involve compression bonded encapsulated construction and center gate arrangement on the silicon element which assures reliability of the products mechanically and electrically.

The ratings, characteristics, fabrication, testing and applications of the CR250A are described in this article.

### 1. まえがき

サイリスタが実用されてからすでに数年、その間の製造および応用技術の進歩はめざましく、現在ではサイリスタは、あらゆる方面的制御部門で活躍している。

とくにサイリスタは取り扱いが容易で寿命も長く、かつ小形軽量で変換効率の高い固体部品であるとともに、それを使用する機器の制御特性を一段と高めることができるので、最近では高い信頼性を要求される大電力装置にも応用されるようになってきた。

たとえば、アメリカにおいては数千 kW から数万 kW の製鉄用ミルにサイリスタによる静止レオード方式が大量に使用されているし、ヨーロッパでは主電動機の制御を直接サイリスタで行なう交流電車がすでに走っている。わが国でもサイリスタ静止レオードは多くの実績があるが、だいに大容量化の傾向にあり、また日本国鉄でもサイリスタ方式の電気機関車の試作が進められており、まもなく営業運転に実用されるであろう。

このような需要の動向に伴い、サイリスタの素子容量も従来の 100 A, 600 V といったものから、さらに大電流、高耐圧のものが要求されてくるとともに、数年間にわたるサイリスタの使用実績

から、クローズアップされてきた素子の信頼性にとって必要かつ重要な諸特性、たとえば  $di/dt$ ,  $dv/dt$ 、熱的または機械的ストレスに対する耐久度などについての要求はますますきびしくなってきた。

当社が最近量産化に成功した大電力サイリスタ CR250A は、400 A (実効値) の電流定格をもち、耐圧は 1,200 V までという世界最大級の容量を誇る素子であって、とくに信頼性の点からは上記の要求に十分かなうものである。

次におもな特長を列挙しよう。

(1) サイリスタ基体 (シリコン PNPN 接合を中心とした基本部) と銅ベースまたは上記電極との接続には、ソルダ (ハンダ、ロウ材など) を用いず、強力なバネによる圧接構造となっており、したがって、きびしい断続負荷に対してもソルダの熱疲労の問題もなく、さらにサイリスタ基体を熱的、機械的なストレスから解放しているので信頼性が一段と高い。

(2) サイリスタ基体において、ゲート極は陰極 リングの中心部に配置された、いわゆるセンターゲート構造となっており、点弧時にターンオン領域の広がりが有効かつ急速に行なわれる。これにより後述する  $di/dt$  特性がほかの構造より数等高い。

### 2. 定格と特性

定格と特性の各項目は、すべて互いに関連し、いずれの一つも独立に切り離して設計することはできない。耐圧がいくら高くな

表 2.1 CR250A 特性

	250A-14	-16	-20	-24
最大定格				
セン頭逆耐電圧 (V)	700	800	1,000	1,200
過渡セン頭逆耐電圧 (V)	840	960	1,200	1,440
順止電圧 (V)	700	800	1,000	1,200
平均順電流		250A (単相半波 180° 通電)		
瞬時過電流		5,000A (単相半波 1 サイクル)		
動作温度		-40~125°C		
保存温度		-40~150°C		
最大定格における特性				
順方向漏れ電流	15 mA			
逆電流	15 mA			
順電圧降下 (瞬時値)	1.25 V (at 250 A)			
最小点滅ゲート電圧	300 mA			
最小点滅ゲート電圧	4.0 V			
すべての素子が点滅しない	0.25 V			
最大ゲート電圧	0.15 V			
熱抵抗	0.15°C/W			



図 1.1 三菱大電力サイリスタ CR250A の外観  
Fig. 1.1 Appearance of Mitsubishi high power thyristor CR250A.

るよう設計しても、発生損失が大きいようでは所定の電流がとれない。またいくら大きい電流がとれても、 $di/dt$  が低くては使用できない場合もある。インバータ、DC チョッパなどの用途ではさらにターンオン時間、ターンオフ時間  $dv/dt$  などの特性も応用上問題となる。CR250Aにおいては、これらの諸特性を最もよく応用面に適合するよう最適設計がなされた。表 2.1 にその定格特性の諸特性をリストにかかげる。以下これら特性定格のうちおもなものについて説明する。

## 2.1 電流定格

CR250A は、平均電流 250 A、実効電流 400 A の電流定格をもっている。定格電流は、ケース温度をベースとして定めるとき、最高接合部温度  $T_{jm}$ 、発生損失  $P_W$ 、ケース温度  $T_0$  として、

$$T_{jm} = P_W \theta_{JC} + T_0 \quad \dots \dots \dots (2.1)$$

と表わすことができる。ただし  $\theta_{JC}$  は接合部 ケース間熱抵抗、 $P_W$  は通常、平均電流定格のときは、単相半波整流回路における発生損失をとる。したがって接合部温度は、単相半波の通電サイクルと非通電サイクルに従って変動を生じる。この変動のセン頭値を許容最高動作接合部温度に等しくなるよう  $P_W$  をきめ、したがって平均電流をきめる<sup>(1)</sup>。この際、変動のセン頭値の温度をとるには、商用周波半波の過渡熱抵抗を考慮する必要がある。過渡熱抵抗は、接合部から銅ベースに至る構成材料の熱伝導を求め、設計計算をすることができる<sup>(2)</sup>。図 2.1 に CR250A の過渡熱抵抗の実測例と、計算値との比較を示す。100 ms くらいから熱抵抗の値に両者若干の差が生じているのは、次章で述べる構成部品の間はすべて、計算では完全に合金し密着しているものと仮定していることに起因している。以上の考慮により、ケース温度に対して定格電流を求めたのが図 2.2 である。

## 2.2 阻止電圧

素子の基体に用いるシリコンの比抵抗が数  $\Omega \cdot \text{cm}$  以上の場合には

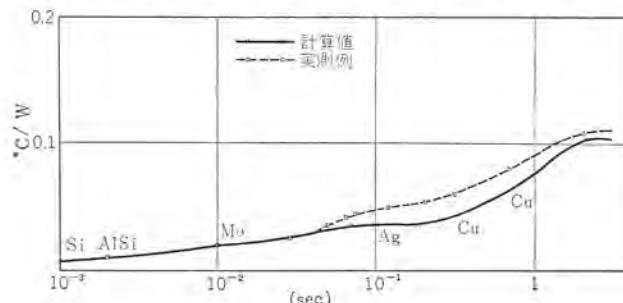


図 2.1 CR250A 過渡熱抵抗  
Fig. 2.1 Transient thermal impedance of type CR250A.

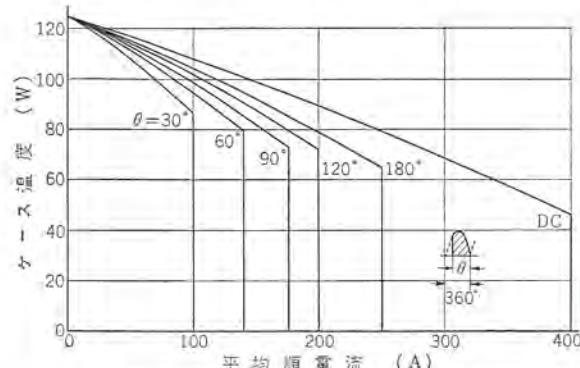


図 2.2 CR250A 単相半波 平均順電流対最高許容 ケース温度  
Fig. 2.2 CR250A average forward current vs maximum allowable case temperature.

降伏電圧は電離ナダレの理論によりきまり、アバランシエ電圧といわれる。W なる幅の空乏層におけるキャリアの倍増比 M は、

$$M = \frac{1}{1 - \int_0^W \alpha(x) dx} \quad \dots \dots \dots (2.2)$$

で表わされ、 $M \rightarrow \infty$  のときアバランシエ現象を起こす。拡散接合におけるアバランシエ電圧は、次の式で表わされる。

$$V_B = W_{SC} \cdot B^{3/2} [\ln(3\pi^2 A^2 W_{SC}/e \cdot a)^{3/4}, V_B]^{3/2} \quad \dots \dots \dots (2.3)$$

これはまた近似的に、

$$V_B = K \cdot a^{-n} \quad \dots \dots \dots (2.4)$$

と表わすことができる。ここに

$W_{SC}$ : 空乏層の幅

$K, A, B$ : 定数

$e$ : 電子の電荷

$a$ : 接合部での不純物濃度コウ配

$W_{SC}, a$  はともに基本のシリコンの不純物濃度により大きく左右される。図 2.3 に、シリコンの比抵抗と  $V_B$  の関係を示す。サイリスタの順阻止電圧は、次章で詳述するように、空乏層の増大による実効ベース幅の減少による増幅率の減少の効果があり、上式によってのみ決めることがないが、増幅率を押えた適切な設計のもとでは、ほとんど順阻止電圧も逆阻止電圧と一致させることができる。従来理論的に阻止電圧を設計しても、これを素子に一様に実現することは困難であったが、次章で述べるとおり、製作技術が格段に進歩し、1,200 V という高耐圧の素子を完成することができた。この電流電圧の特性の一例を図 2.4 の写真に示す。アバランシエ降伏の場合は温度の上昇とともに、降伏電圧は上昇するのが普通であり、素子の使用上信頼性を高めているが、漏れ電流の増加は避けられない。この漏れ電流のために接合部の熱逸走を起こすことのないよう、その最大値を決めなければならない<sup>(1)</sup>。

漏れ電流の温度による上昇率  $\lambda$  から、最大許容阻止損失は

$$P_W = \frac{1}{\lambda \theta_{JA}} \quad \dots \dots \dots (2.5)$$

と表わすことができる。CR250A の場合、 $\lambda$  の最大を 0.05 とみ

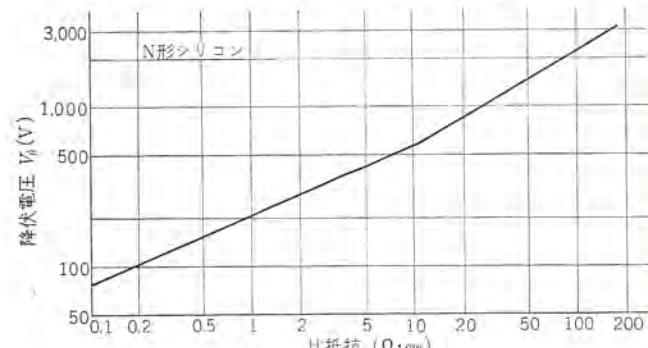


図 2.3 シリコンの比抵抗と降伏電圧  $V_B$   
Fig. 2.3 Breakdown voltage  $V_B$  vs resistivity of N-type silicon.

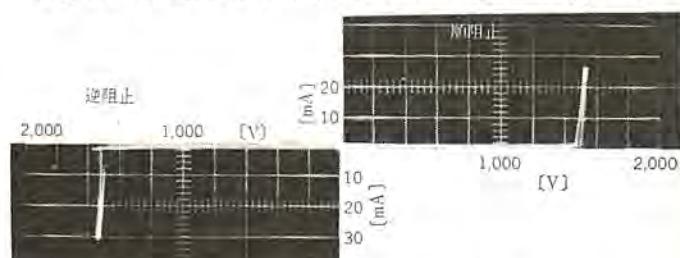


図 2.4 CR250A 阻止特性  
Fig. 2.4 Blocking voltage characteristic CR250A.

れば十分余裕があり、これから漏れ電流の最大値 15 mA は十分の余裕をもつことがわかる。

### 2.3 スイッチング特性、その他

#### 2.3.1 ターンオン時間

ターンオン時間は高周波インバータにおいては、スイッチング損失が問題となるので、重要な因子であることはよく知られているが<sup>(3)</sup>、商用周波の応用においても、直列接続の場合、ターンオン時間の違いにより電圧分担が不均等になるので問題となる。さらに立上り時間が異常に大きい場合は、ターンオン領域の広がりに時間がかかっていることを示し、素子に流れる負荷電流の立ち上がり、すなわち  $di/dt$  の値を大きくとることができない。CR250Aにおいては、次章で述べるように、環状の陰極の中心にゲートがある構造をとっている。この構造では、図 2.5 (a) のような立ち上がりの早いゲート電流を入ることにより、遅れ時間は極度に短くなり、ターンオン時間は短くなる。また素子相互の遅れ時間、立上り時間にはほとんどバラツキがなくなり、応用上安定した動作が可能である。ターンオン波形を図 2.5 (b) に示す。

#### 2.3.2 負荷電源の上昇率 $di/dt$

サイリスタがターンオンする際は、瞬時に一様にターンオンは行なわれず、まずゲートに最も近いところがターンオンし、ターンオン領域は引き続いて陰極全面に広がる。このとき、素子に流れる負荷電流の立ち上がりがけわしい場合は、局部に過大な電流が集中し異常な高温となり、いわゆる ホットスポットを形成する<sup>(4)(5)</sup>。局部に集中した発熱により素子の特性は永久破壊をうける場合がある。これがいわゆる  $di/dt$  耐量であるが、局部に集中する電力により

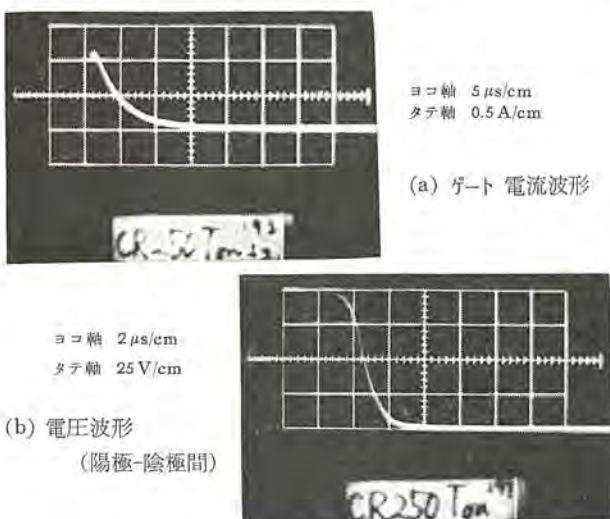


図 2.5 サイリスタ・ターンオン波形  
Fig. 2.5 Turn on wave form CR250A thyristor.

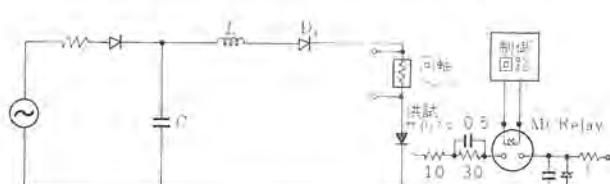


図 2.6  $di/dt$  測定回路  
Fig. 2.6 Test circuit of  $di/dt$ .

接合が破壊するので、厳密には  $di/dt$  のみならずターンオンする際の電圧も問題となる。許容  $di/dt$  を求めるテストは破壊テストとなるので、過電流耐量と同様にサンプリングによるタイプストまたは品質保証試験として行なわれる。CR250A については図 2.6 の測定回路で実測した。図の C への充電電圧を変えることにより素子に流れる電流の  $di/dt$  を変えた。ゲートは図 2.5 (a) のような立ち上がりの早いパルス、すなわち High Gate Drive によった。CR250A の  $di/dt$  は 250~500 A/ $\mu$ s の範囲に入る。これはゲートが隅に位置するコナゲートのものが 80 A/ $\mu$ s の程度であるのに比べ、応用上重要な利点である。CR250A の  $di/dt$  実測の波形の例を図 2.7 に示す。

#### 2.3.3 ターンオフ時間

サイリスタが導通状態にあるときは、サイリスタを構成する 4 層からなる三つの接合はすべて順方向にバイアスされ、中央の二つのベース層には過剰キャリアが蓄積されている。素子が阻止能力を回復するには、過剰キャリアの消失と、それに続く空乏層の広がりが必要である。ターンオフ時間は順電流が大きいほど、過剰キャリアが多いので長く、逆電流が大きいほど過剰キャリアが掃き出されやすいので短くなる。ターンオフ時間を短くする方法としてはキャリアの流出がすみやかに行なわれるようになるとともに、ベース層内のキャリアの再結合による消失も早める必要がある。この目的でベース層のライフトайムを制御する方法として、シリコンに金を拡散したり、高温から急冷することなどが行なわれる。インバータ用、DC チョッパ用などの用途には、このようにしてライフトайムを制御して、ターンオフの時間を短かくする。図 2.8 にターンオフ時間の測定の実例を示す。 $I_a=250$  A で 25°C で 10  $\mu$ s、125°C での値が得られている。測定回路ならびに各部の波形を図 2.9 に示す。

#### 2.3.4 $dv/dt$ 特性

サイリスタの順阻止期間において、中央接合のもつ容量のため充電電流がエミッタ接合を流れる。この充電電流は印加電圧の上昇率  $dv/dt$  に比例するので、この充電電流によりブレーカー電圧の低下する現象を  $dv/dt$  の効果またはレート効果とよんでいる。インバータ DC チョッパ、静止スイッチなどの応用においてこの効果は重要な影響を及ぼす。 $dv/dt$  による  $V_{BO}$  の低下を防ぐにはベース

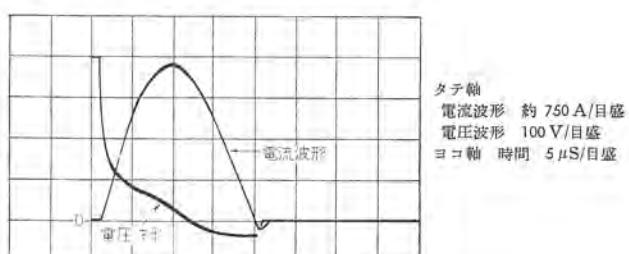


図 2.7  $di/dt$  測定波形  
Fig. 2.7  $di/dt$  waveform.

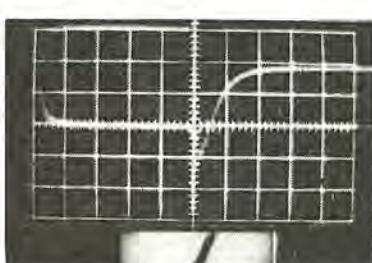


図 2.8 CR250A ターンオフ波形  
Fig. 2.8 CR250A Thyristor turn off waveform.

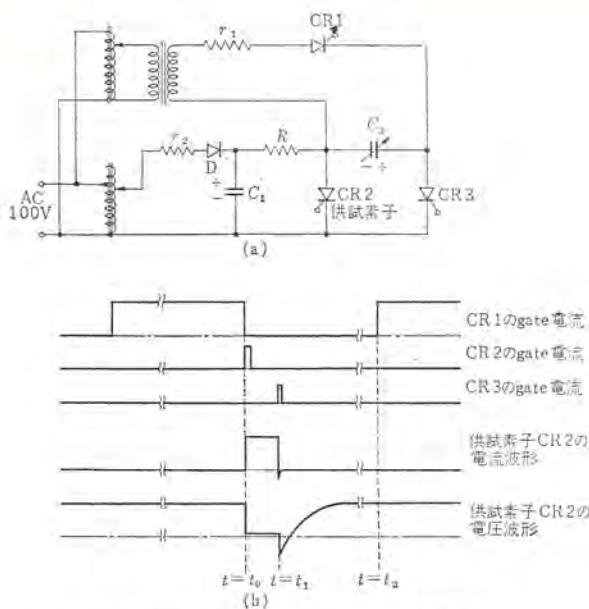


図 2.9 CR250A ターンオフ測定回路と各部波形  
Fig. 2.9 CR250A thyristor, turn-off measuring circuits (a) and their wave forms (b).

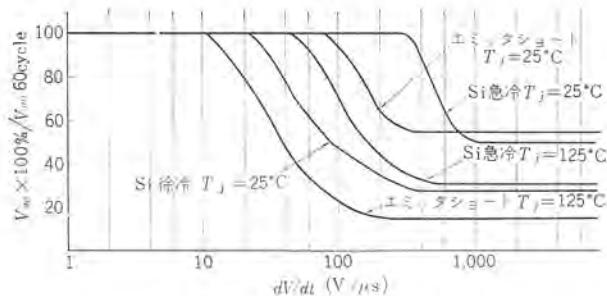


図 2.10 CR250A  $dv/dt$  特性  
Fig. 2.10 CR250A thyristor  $V_{BO}$  vs  $dv/dt$ .

領域のライタイムを制御するとか、陰極ゲート間の一部を短絡するなどの方法がとられる。これらの方法を用いて、ブレークオーバ電圧と、印加電圧の  $dv/dt$  の関係をとった例を示すと図 2.10 のとおりである。接合部温度が上昇すると、電流増幅率が大きくなるので  $dv/dt$  によるブレークオーバ電圧の減少は顕著になる。

### 3. 製法と構造

CR250A のような大容量、高耐圧の素子を実測するには、サイリスタ基体を構成する図 3.1 の各領域の不純物濃度分布、各デバイジョンの最適設計がなされ、かつ設計どおりに製作する製造技術が伴うことが不可欠である。構造上は、広接合面積、大電流容量素子における断続負荷に対する高い信頼性を保証する設計が特に重要である。以下、素子の設計、製法、構造について論ずる。

#### 3.1 基本の設計と製作

CR250A は阻止接合  $J_1$ ,  $J_2$  を拡散で形成し、 $J_3$  を合金で形成するいわゆる拡散合金形である。 $J_1$ ,  $J_2$  の形成は、2.2 項で説明

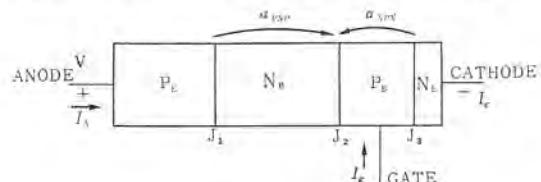


図 3.1 サイリスタの PNPN 構造  
Fig. 3.1 Thyristor basic PNPN structure.

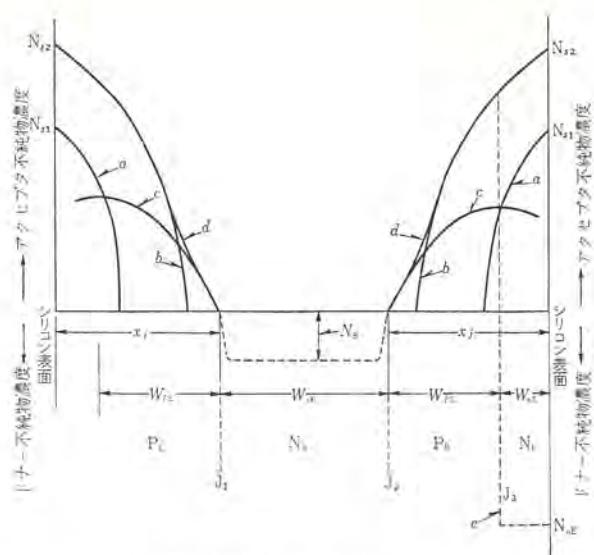


図 3.2 二重拡散による不純物分布  
Fig. 3.2 Impurity distribution for double diffusion in thyristor.

したように、濃度コントラストを小さくしたほうが高い降伏電圧を得ることができる。しかしながら単に  $\alpha$  小さくするだけでは、順阻止電圧、 $dv/dt$  特性など、所望のものを得ることができない。このため、N 形シリコンに、P 形不純物を二重拡散をしている。これは図 3.2 に示すように、拡散係数の比較的大きい不純物を低表面濃度で拡散し、続いて、拡散係数の比較的小さい不純物を高表面濃度で拡散するもので、2 回目の拡散中に先に拡散した不純物は再分布する。これを図 3.2 では、それぞれ曲線  $a$ ,  $b$ ,  $c$  で示す。これらを重ねた図 3.2  $d$  曲線が最終の不純物濃度分布となる。このあとさらに合金により、 $N_E$  層が形成され  $J_3$  ができる。二重拡散の場合の不純物分布は式 (3.1) で表わされる。

$$N(x) = N_{S2} \operatorname{erfc} \frac{x}{2\sqrt{D_2 t_2}} + N_{S1} \left( \operatorname{erfc} \frac{x}{2\sqrt{D_1 t_1 + D_1' t_2}} - \operatorname{erfc} \frac{x}{2\sqrt{D_1' t_2}} \right) - N_B \quad (3.1)$$

ここに  $N_{S2}$  2 回目の拡散における第 2 不純物の表面濃度  
 $D_2$  2 回目の拡散における第 2 不純物の拡散係数  
 $t_2$  2 回目の拡散時間  
 $N_{S1}$  1 回目の拡散における第 1 不純物の表面濃度  
 $D_1$  1 回目の拡散における第 1 不純物の拡散係数  
 $t_1$  1 回目の拡散時間  
 $D_1'$  2 回目の拡散における第 1 不純物の拡散係数  
 $N_B$  パルクのドープ不純物濃度

二重拡散方式を採用することにより、はじめて  $\alpha$  の低い接合が可能であり、従来の単一拡散の場合に比較すると、 $20 \mu\text{-cm}$  の N 形シリコンを用いた場合 900 V でアバランシエ降伏を起こすのに反し、前者では 1,200 V となる。ブレークオーバ電圧  $V_{BO}$  に対しては、よく知られているように、図 3.1 の両  $\alpha$  の和を高電圧印加のもとで小さくするのが有利である。とくに  $\alpha_{NPN}$  を小さくする意味で、 $N_E$  層からの電子の注入率をおさえることが必要である。これは、

$$\gamma = \frac{1}{1 + \rho_e/\rho_b (W/L_{ne})} \quad (3.2)$$

と表わされる。ここに

$$\rho_e/\rho_b = [N_{PB}/N_{NE}]_{J_3} \quad (3.3)$$

$\rho_e$ :  $J_3$  のエミッタ側比抵抗

$\rho_b$ :  $J_3$  のベース側比抵抗

図 3.5 CR250A 合金断面

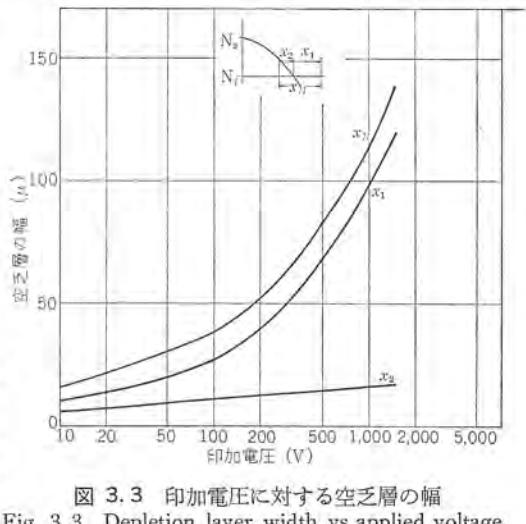


図 3.3 印加電圧に対する空乏層の幅  
Fig. 3.3 Depletion layer width vs applied voltage.

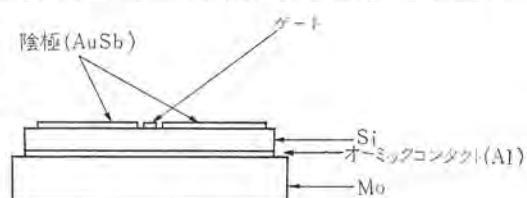


図 3.4 合金素子の組立図  
Fig. 3.4 CR250A thyristor assembly for fusion.

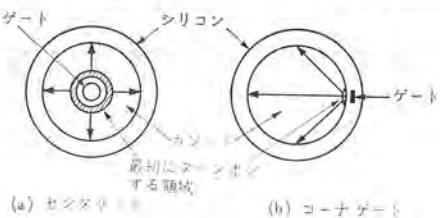


図 3.6 ターンオン領域の広がり  
Fig. 3.6 Spreading of turn-on area.

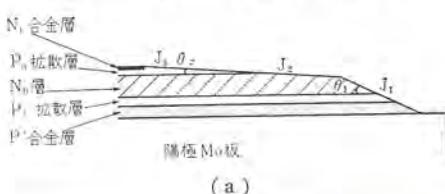


図 3.7 CR250A 表面形状  
Fig. 3.7 Surface contour of CR250A thyristor.

影響をうける。傾斜接合における空乏層の広がり  $W_{SC}$  は接合部濃度コウ配と印加電圧できまり式(3.4)で表わされる。

$$W_{SC} = K_2 (V/a)^{1/3} \quad \dots \dots \dots (3.4)$$

$W_{SC}$  を印加電圧に対してとったのが、図 3.3 である。ベースの実動幅  $W_{eff}$  はけっこうよく

$$W_{eff} = W_B - W_{SC} \quad \dots \dots \dots (3.5)$$

となり、到達率が増加し、したがって  $\alpha$  は増加する。ベース幅を厚く選ぶことにより、この効果による  $V_{BO}$  の減少を避けることができる。

次に、合金プロセスにおいては、 $n_E$  層を形成し、モリブデン電極に石付けするオーミックコンタクトの形式をする。合金面は完全に平坦なかつて一様であることが必要であり、そうでないときは、エミッタ接合における電流の集中という現象がおこり、 $di/dt$  耐量、過電流耐量が小さくなる。CR250A の合金方法の特徴は、図 3.4 の合金材料を完全に互いに密着させ、これらを十分大きな圧力をかけた状態で合金する。これにより、合金面は完全に平坦になっており、また一度に多量の合金ができるので、特性のバラツキをきわめて少なくすることができた。合金の断面状態を図 3.5 に示す。

ゲートは陰極環の中心にある構造にした。2.3.2 項で説明したように  $di/dt$  をこれによって大きくとることができ。センタゲート構造とコーナゲート構造におけるターンオン領域の広がりは図 3.6 からも明らかなように相当の差が生じる。広がりの速さは  $10^4 \text{ cm/sec}$  の程度である<sup>(4)(5)</sup>ので、後者の場合には CR250A 級の陰極面積のものでは  $200 \mu\text{sec}$  もかかることになる。センタゲートの利点がこれからも明らかである。

以上考察した基体内、すなわち パルクの設計とともに重要なのは表面である。従来表面によって素子の降伏電圧は決まってしまい、安定な特性が得られなかった。これを改善し、パルクの設計通りの耐圧が得られるようになったのは、表面をベベルにする技術と表面処理である。PN 接合に逆電圧をかけた場合のシリコン表面の傾斜角と表面の電界強度の関係は、次のポアンの方程式によって与えられる<sup>(6)</sup>。

$$\nabla E = \frac{q}{\epsilon} [N_d(x, y) - N_a(x, y)] \quad \dots \dots \dots (3.6)$$

ここに  $E$ : 電界強度

$q$ : 電子の電荷

$\epsilon$ : 誘電率

$N_d$ : ドナー不純物濃度

$N_a$ : アクセプタ不純物濃度

これをといて、ベベル表面における電界強度をうることができる。

図 3.7(a) の  $J_1$  接合では、不純物濃度の高いほうから低いほうへ断面積が小さくなっているいわゆる正ベベルであり、この場合には角度が小さくなるほど表面の空乏層の広がりは大きくなり、表面電界は小さくなる。 $J_2$  接合では  $J_1$  の場合と異なり、不純物濃度の低いほうから高いほうへ断面積が小さくなるいわゆる負ベベルであり、この場合には、ある角度より  $\theta_2$  が小さくなると、電界は小さくなる。順阻止の場合の接合  $J_2$  の表面電界のせん頭値と、逆阻止の場合の接合  $J_1$  の表面電界のそれとを等しくするには、 $\theta_2$  は  $\theta_1$  に比べ十分小さくなければならない。 $\theta_2$ ,  $\theta_1$  の値は、表面における不純物濃度のプロファイルによって最適値がきまる。CR250Aにおいては  $\theta_2$  は  $6^\circ$ ,  $\theta_1$  は  $25^\circ$  に設計している。図 3.7(b) に表面形状を示す。表面形状の加工をした後、さらに、化学

的な表面安定化処理を行ない、厚い被覆物を塗って、表面を十二分に保護している。

### 3.2 構造

サイリスタ 基体は発生損失を有効に発散させるために、熱伝導、電気伝導のよい銅ベースにマウントされる。この際、鉛スズ・ハンダを主体とする軟ロウ、金スズを主体とする軟ロウと硬ロウの中間のもの、あるいは融点が600°C以上の硬ロウなどを用いて銅ベースにロウ付けするのが従来の方法であった。前2者には使用中のロウ材の疲労の問題<sup>(7)</sup>があり、後者には大面積のロウ付けには“す”の発生、ロウ付時のヒズミの発生の欠点がある。CR250Aにおいては、信頼性を向上させるため圧接構造を採用した。この構造は図3.8に示すように、圧力によりサイリスタ基体を銅ベースに強固に圧接接触させるものである。この構造を開発するにあたって、種々の実験を行ない検討を加えた。

圧接圧力Pの変化による接合部-ケース間の熱抵抗 $\theta_{JC}$ の変化が、問題の一つである。この関係を求めたのが図3.9である。Pと $\theta_{JC}$ の関係はPが増加していく場合と、減少していく場合とで $\theta_{JC}$ は同じ値をとらないで、Pの減少の向きには、 $\theta_{JC}$ はある程度まで一定である。これから圧接圧力が皿バネ締付け時と組立完了後で、多少低下しても、熱抵抗の影響がないことがわかる。圧接圧力を保持する皿バネについて、150~200°Cにおいても安

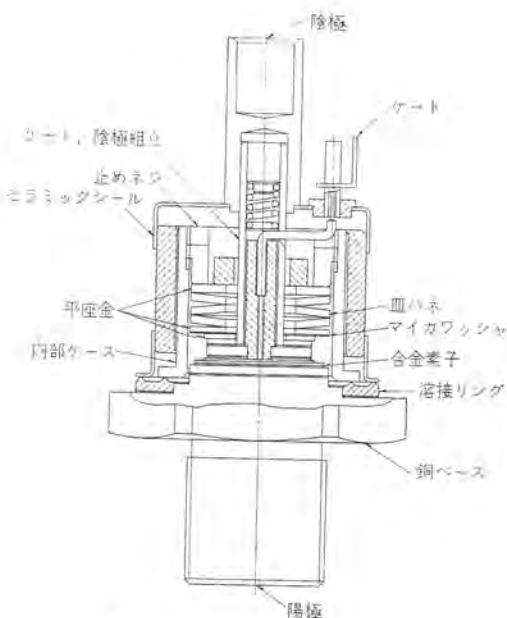


図3.8 CR250A 断面  
Fig. 3.8 Cross section of compression bonded encapsulated CR250A.

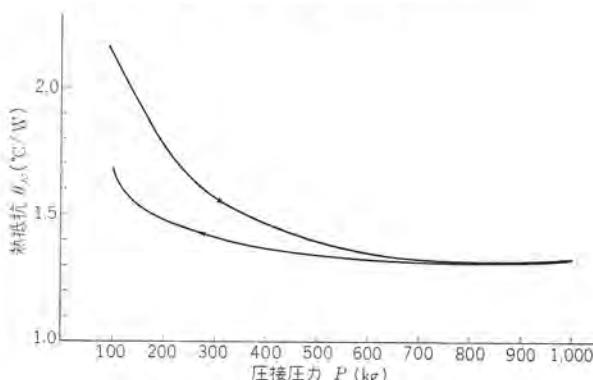


図3.9 組立時の圧力と熱抵抗  
Fig. 3.9 Assembling pressure vs thermal drop.

定な動作が得られるよう材質、加工方法、熱処理方法について十分な検討を加えその形状、材料を選んだ。陽極のモリブデン電極と銅ベースの圧接面の表面状態はとくに熱抵抗と信頼性に重要な因子である。これら圧接面は断続負荷に際しては、これら材料の熱膨張係数の違いによる膨張収縮によって滑動がおこり、圧接面はさらにみがかれ、接触状態は使用中に改善される方向に向く。これはロウ付けによる接合がロウ材の疲労を起こすのに比べ、信頼性の点で格段の長所となっている。

外装のハーメチックシールは、堅ろうで絶縁距離の長いセラミックメタルシールを用いた。素子内部に封入する不活性ガス中にはヘリウムを入れ、全数  $10^{-10}$  cc/sec の精度で漏れ試験を行なって信頼性を高めている。

### 4. 信頼性試験

CR250Aについて行なった信頼性試験の内容は表4.1に示すとおりで、試料数は170本である。試験結果では不良数0であった。上表の試験のうち、低温導通試験は-40°Cに素子を保ち、定格電流を流して接合部温度が125°Cにならば通電をやめ、ふたたび-40°Cに冷却する。これを1サイクルとして20サイクル行なうものである。短期寿命試験では、ケース温度85°Cにおいて定格電流を3秒間通電、3秒間断として接合部に熱サイクルを加え、これを30万回行なった。長期寿命試験は、定格電流を流して最高接合部温度にならば電流を切り、ケース温度を周囲温度より10°C高い温度まで冷却する。こうして断続を1,000時間行なった。これらの試験において不良数0という結果は、素子の初期不良は完全に取り除かれていることを示し、規定時間内に分布の形も変わらないので長期寿命が推定され、また期待することができる。推定できる寿命としては、断続回数300万回以上、定格いっぱいに使用して、100,000時間以上の寿命が見込まれる。

表4.1 CR250A信頼度試験

試験項目	
電気的特性	温度特性 過電流試験
機械的特性	締付トルク 端子強度 振動
環境試験	温度サイクル 熱衝撃 耐湿度 塩水噴霧
組合せ試験	低温導通 振動通電
保存試験	高温保存 低温保存
寿命試験	短期寿命 長期寿命

### 5. 大電力サイリスタの応用

大電力サイリスタはおもに大出力の電動機速度制御に応用されているが、電動機としては直流機、同期機、誘導機いずれに対しても、すぐれた制御を行なうことができる<sup>(8)</sup>。

図5.1は可逆圧延機用のサイリスタによる静止レオナード方式の回路例である。この例ではアーマチュア回路に2組のサイリスタ整流回路を設け、主回路および界磁の切換器を用いることなく高い速応性で可逆運転が可能である。

サイリスタレオナードは、図5.2に示すようにほかに比べて一段と効率が高く、またブラシのない静止器であるため、保守の面からも好ましく、大出力可逆圧延機としては最適の方式といえる。欧米ではすでに製鉄ミルにはサイリスタレオナードの時代がきている。わが国でもようやくその気運は高まりつつある。

交流電気車もまた大電力サイリスタの大きな応用機器である。シ

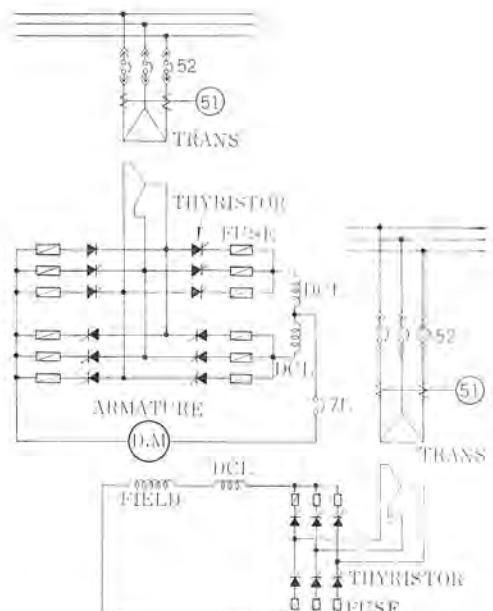


図 5.1 逆並列結線方式によるサイリスタレオード可逆運転  
Fig. 5.1 Reversible thyristor Leonard with cross connection.

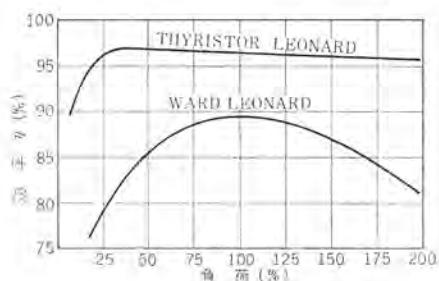


図 5.2 ワードレオードとサイリスタレオードの効率比較  
Fig. 5.2 Efficiency of thyristor leonard in comparison with Ward Leonard.

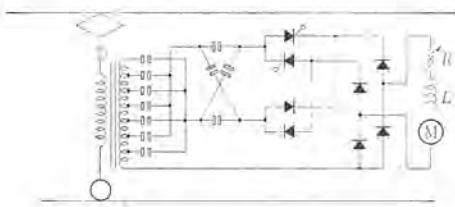


図 5.3 交流電気機関車のサイリスタによる無電弧タップ切換回路  
Fig. 5.3 No-arc tap changer circuit with thyristor in AC locomotive.

リコン整流機が、水銀整流器や整流子電動機を駆逐して交流電気車の主座を占めるに至ったのは数年前であったが、今や大電力サイリスタの出現によって、多くの新しい試みがなされ、ヨーロッパではすでにサイリスタ電車が運転されている。

図 5.3 はサイリスタによる無電弧タップ切換器を備えた電気機関車で、タップ間の電圧を連続位相制御し、タップ上昇および下降時は無電弧にてタップスイッチを切り換えるものである。

図 5.4 はサイリスタを直接、電気車の主電動機制御に用いるもので、タップチェンジや抵抗器などがほとんど不要となるので、電気車としては画期的なものである。図 5.4 (a) のようにトランス二次側を分割しないものと、(b) のように数段に分割するものがある。後者においては各ブリッジ回路がサイリスタとダイオードの非対称接続となっており、出力電圧の大小に応じ各段のサイリスタ点弧位相制御を順次に行なっているので、軽負荷時にも力率が高くなる。

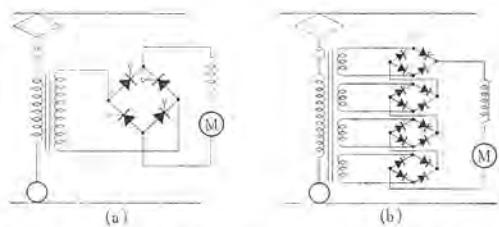


図 5.4 交流電気機関車のサイリスタによる主電動機の制御  
Fig. 5.4 Main motor control with thyristor in AC locomotive.

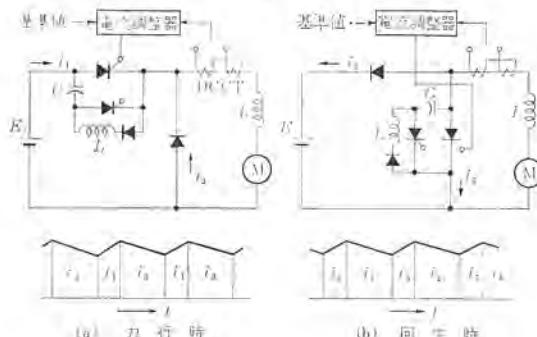


図 5.5 DC チョッパ方式によるバッテリ運搬車  
Fig. 5.5 Battery car driven by DC chopper.

図 5.5 は直流電源から直接入力が供給されるバッテリ運搬車や直流電気車などの主電動機を制御するのに、従来のように抵抗器の切り換えによらず、サイリスタによる DC チョッパを用いるものであり、効率を一段と向上させることができるとともに装置の小型化、無接点化が行なわれる所以、フォークリフトや鉱山用電気機関車としては最適の制御方式である。

このほか、大電力サイリスタはブラシレス同期機や可変周波インバータによる誘導機の速度制御など、今後の応用面はますます拡大されようとしている。

## 6. むすび

以上、大電力サイリスタ CR250A について定格と特性、製法と構造、試験法および応用について述べたが、紙面のつごうから十分な説明を割愛したところも多い。

サイリスタはこの誌上に紹介したような大電流、高耐圧素子の出現によって、いよいよ本格的な応用時代が始まったといえる。

今後のサイリスタおよびその応用機器の進展を願ってやまない。

## 参考文献

- (1) 清水、船川ほか：SCR の特性と定格 「三菱電機技報」 37, 620 (昭 38)
- (2) E. J. Diebold: Transient Thermal Impedance of Semiconductor Devices, AIEE CP 60-68 (1960)
- (3) 清水、中田ほか：高速スイッチ用SCR 「三菱電機技報」 39, 378 (1965)
- (4) Neville Mapham: Overcoming Turn-on Effects in SCR, Electronics, Aug. 17 (1962)
- (5) R. L. Longini: Gated Turn-on of Four Layer Switch, IEEE Transaction on Electron Device, May (1963)
- (6) R. L. Davies, F. E. Gentry: Control of Electric Field at the Surface of P-N Junctions, IEEE Transaction on Electric Devices, July (1964)
- (7) N. B. Green: A Fatigue Free Silicon Device Structure, T. P. of AIEE, 61-24 (1961)
- (8) 間：SCR の応用機器、「電子展望」 No. 3 (昭 40)

# 三菱小電力サイリスタ CR05A (2SF 521 シリーズ)

岡 久雄\*・船川 繁\*\*・赤桐行昌\*\*

## Mitsubishi Low Power Thyristors CR05A (of 2SF 521 Series)

Kitaitami Works Hisao OKA・Shigeru FUNAKAWA・Yukimasa AKAGIRI

Thyristor is a switching device featured with high operating speed, high sensitivity and small outer dimensions, being good for replacing the mechanical contactors of various control operation with contactless equipment according to the recent trend in industry.

The CR05A is one designed to meet the requirements and built in a small standard packaged unit with high reliability and low cost. It has an average current rating of 400 mA in natural cooling and also of 800 mA with a small heatsink. This article deals with the rating, characteristics, fabrication, testing and applications of CR05A.

### 1. まえがき

サイリスタはわずかの制御入力で、電流の阻止状態から導通状態へ、またその逆の移行を行なうことができる固体電子部品であって、小形軽量であること、効率および制御利得（感度）が高いこと、スイッチング速度が比較的高いことなどの数々の特長のために、機械的リレーや磁気増幅器、サイラトロンなどに代わり、各種工業の静止スイッチ、論理要素としての需要がだいに高まってきている。

近代工業では、装置の小型化、高能率化、高信頼性化をめざしており、半導体素子特にサイリスタによる無接点化はそのような時代の要求にもっとも適合したものと思われる。サイリスタは高耐圧高利得の点でパワートランジスタの追隨を許さない。

サイリスタは、一方では大電流、高耐圧素子の開発が行なわれているが<sup>(1)</sup>、これと並行し上述の各制御装置の無接点化のための、小容量でしかも量産機器向きの比較的低価格の素子の開発が行なわれ、現在各方面で新たな関心と需要を呼んでいる。

当社が最近量産化に成功した2SF 521シリーズ（三菱名CR05A）は、まさにこれらの需要の動向にこたえるものであり、トランジスタと共に外装部品を用いることによる部品原価の低減と、拡散技術の進歩によって確立された全拡散形ゲートの採用による製造工程の合理化をはかった新製品である。

以下にこの製品の詳細について紹介する。



図 1.1 三菱小電力 サイリスタ CR05A の外観  
Fig. 1.1 Appearance of Mitsubishi low power thyristor CR05A.

### 2. 定格と特性

定格電流 1 A 以下のサイリスタに要求される特性定格としては、耐圧は 200 V 回路に使用されるのを最高として 600 V、電流容量、過電流耐量については、この種サイリスタの外形が小形である

表 2.1 2SF 520 シリーズサイリスタの定格

	単位	形名						
		2SF 521	522	523	524	525	527	
定格順止電圧	V	50	100	200	300	400	500	600
定格セン頭逆耐電圧	V	50	100	200	300	400	500	600
定格過渡セン頭逆耐電圧	V	60	120	240	360	480	600	720
定格平均順電流	A	0.4	(60 サイクル単相半波平均) $T_a=25^\circ\text{C}$					
定格瞬時過電流	A/c/s	20						
定格セン頭ゲート入力	W	0.1						
定格平均ゲート入力	W	0.02						
定格セン頭ゲート電流	A	0.1						
定格セン頭ゲート順電圧	V	6						
定格セン頭ゲート逆電圧	V	6						
動作接合部温度	°C	-20~125						
保存温度	°C	-20~125						
平均順漏れ電流	mA	0.4	0.25	0.2				
平均逆漏れ電流	mA	0.4	0.25	0.2				
順電圧降下	V	1.2 (順電流 1.0A, $T_a=25^\circ\text{C}$ )						
最小点弧ゲート電流	mA	3.0 ( $T_j=25^\circ\text{C}$ )						
最小点弧ゲート電圧	V	1.0 ( $T_j=25^\circ\text{C}$ )						

(注) 上記の定格中ゲート入力およびゲート電流以外については、ゲートと陰極間に  $1\text{k}\Omega$  の抵抗を入れたときの値である。

という特長を保ちつつ可能な限り大きくすること、などの項目を一般的のサイリスタと同様考慮しなければならない。さらにゲートが小信号用トランジスタの出力で十分駆動できる点弧特性を持つこと、かつまた雑音で誤点弧する恐れのないようにすることが、とくにこのクラスのサイリスタに要求される。表 2.1 にこのサイリスタにおける定格特性を示す。以下さらにこれら特性定格のおもな点について考察する。

#### 2.1 電流定格

電流定格は、動作時における接合部温度  $T_j$  (°C), 電力損失  $P$  (W), 周囲温度  $T_a$  (°C), 接合部一周回間の熱抵抗  $\theta_{ja}$  (°C/W), によって決まる。この関係は

$$T_j = T_a + P \theta_{ja} \quad \dots \quad (2.1)$$

となる。 $P$  は順方向の導通状態における電流  $I_a$  による損失  $P_f$  と、阻止期間における漏れ電流による損失  $P_b$ 、またスイッチング時の損失  $P_s$  からなっている。素子を商用周波で使用する場合は  $P_s$  は無視でき、また  $P_b$  も  $P_f$  に比べて小さいので、商用周波における動作では  $P$  は  $P_f$  のみを考えればよい。式 (2.1)において  $\theta_{ja}$  は定数であり、また  $T_j \leq T_{j\max} = 125^\circ\text{C}$  であるから、 $T_a$  を与えられた場合の  $P$  は定まり、これから電流定格は定め

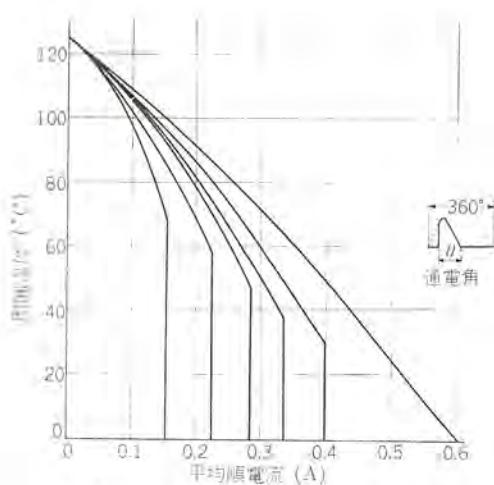


図 2.1 周囲温度と電流容量  
Fig. 2.1 Allowable forward current versus ambient temperature.

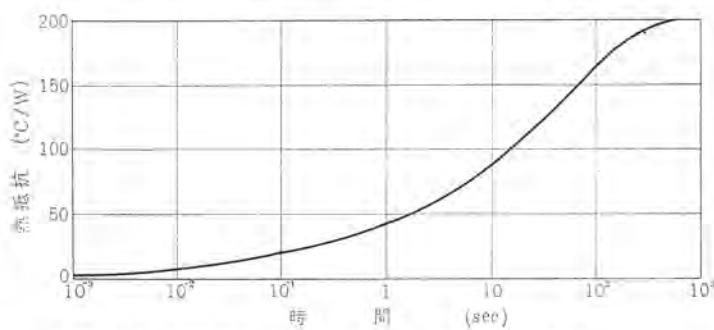


図 2.2 2SF 520 シリーズサイリスタの過渡熱抵抗  
Fig. 2.2 Transient thermal impedance of 2SF 520 series thyristor.

られる。θ\_{ja} は 2SF 521 シリーズの場合、自然冷却で、200°C/W である。さらに実際の定格を決定するときには、所定の周波数で種々のパワーテストを行ない、熱抵抗、接合部温度、順電圧降下などに余裕をとり、後章で述べる信頼性が十分保証できるようにする。このようにして決めた定格電流の周囲温度に対する関係は図 2.1 のとおりである。

負荷電流がマグネットバルブの開閉や、リレーのオン、オフなどのように短時間に大きな電流が流れた後に休止時間や小電流期間がある場合は、図 2.2 に示す過渡熱抵抗を用いて検討を行ない、T\_j が定格温度を越えない範囲で使用することができる。これは繰返し負荷に対するものであるが、非繰返し負荷に対しては図 2.3 の過電流耐量曲線にある値まで保証される。2SF 521 シリーズはすべての接合が拡散によって作られ均一であり、また内部リード線にも太いものを使っているのでこの耐量には十分な余裕がある。また順電流をさらに大きくとる必要あるときには、素子にフィンを付けることにより熱抵抗は図 2.4 に示すように減少し電流容量は大きくなる。

## 2.2 阻止特性

阻止特性を決めるためには、各阻止電圧における許容漏れ電流を求めなければならない。一般にサイリスタの一定電圧における漏れ電流は、温度 T の関数であり

$$I_{L0} = I_{LT0} \exp \frac{T - T_0}{a} \quad \dots \dots \dots (2.2)$$

$I_{LT0}$ :  $T = T_0$  のときの漏れ電流

a: 素子によってきまる定数

$I_{L0}$ : 温度  $T$  のときの漏れ電流

なる関係があり、温度が上ると増加する。したがって漏れ電流が

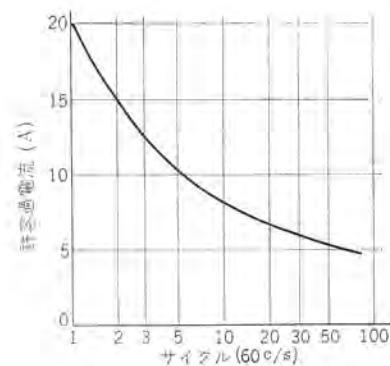


図 2.3 過電流耐量  
Fig. 2.3 Allowable surge current.

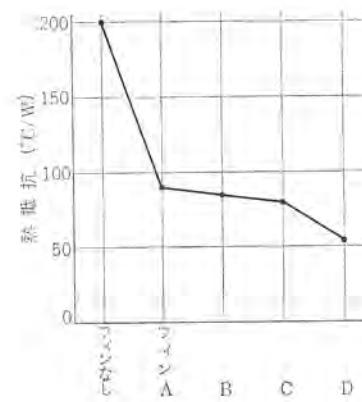


図 2.4 フィンによる熱抵抗の減少  
Fig. 2.4 Reduction of thermal impedance with fins.

あまり大きいと、それによる電力損失で接合部温度が上昇し漏れ電流が増加し、素子を破壊するにいたる。このような現象を起こさないように漏れ電流の最大値を規定する必要がある。電力損失と接合部温度の間には

$$P(I_F) + P(I_{L0}) = \frac{1}{\theta} (T_j - T_a) \quad \dots \dots \dots (2.3)$$

なる関係がある。電圧  $v$  における漏れ電流を  $i_L$  としたとき

$$i_L = \frac{v}{V_0} I_{LT0} = \frac{v}{V_0} I_{LT0} \exp \frac{T - T_0}{a} \quad \dots \dots \dots (2.4)$$

であると仮定する。これに  $v = V_0 \sin \theta$  なる電圧が印加される。

$$\begin{aligned} P(I_{L0}) &= \frac{1}{2\pi} \int_0^\pi i_L \cdot v \cdot d\theta \\ &= \frac{1}{4} V_0 I_{LT0} \exp \frac{1}{a} (T_j - T_0) \quad \dots \dots \dots (2.5) \end{aligned}$$

となりこれを式 (2.3) に代入する。

$$P(I_F) + \frac{1}{4} V_0 I_{LT0} \exp \frac{1}{a} (T_j - T_0) = \frac{1}{\theta} (T_j - T_a) \quad \dots \dots \dots (2.6)$$

ここで  $T_0$  を接合部定格温度とすると

$$T_0 - T_a = \theta P(I_F)$$

なのでこれを式 (2.6) に代入すると

$$P(I_{L0}) = \frac{1}{4} V_0 I_{LT0} \exp \frac{1}{a} (T_j - T_0) = \frac{1}{\theta} (T_j - T_0) \quad \dots \dots \dots (2.7)$$

この方程式が  $T_j$  について実根を持つば、素子は熱逸走 (Thermal Runaway) を起こさない。この条件を求める  $V_0 I_{LT0} \leq \frac{4a}{e\theta}$  となる。a および θ は素子に固有の値であるから定格温度  $T_0$  における定格阻止電圧における許容漏れ電流が与えられる。

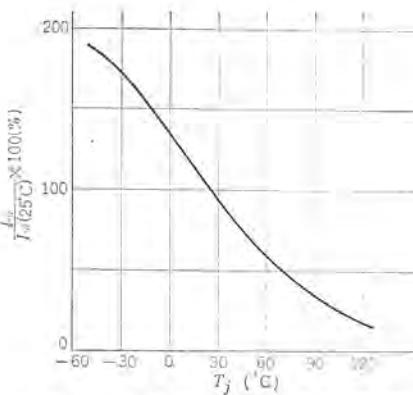


図 2.5 点弧ゲート電流  $I_{Gt}$  の温度依存性  
Fig. 2.5 Temperature dependence of triggering gate current.

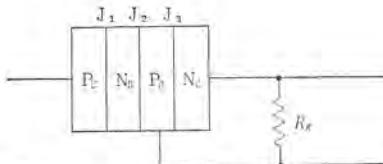


図 2.6 ゲート・陰極間抵抗  $R_g$   
Fig. 2.6 Resistance  $R_g$  from gate to cathode.

### 2.3 ゲート特性およびゲート陰極間抵抗 $R_g$ の特性に与える影響

ゲート特性は  $T_j = 25^\circ\text{C}$ において規定されているが、これは温度に大きく依存するのでゲート入力が定格一ぱいであったり、とくに低温で用いる場合にはこれを十分考慮しなければならない。 $I_{Gt}$  の温度依存性を図 2.5 に表わす。

定格にしるしているゲート陰極間抵抗  $R_g (= 1\text{k}\Omega)$  は素子の種々の特性を向上、安定化している。図 2.6 に示すように  $R_g$  の存在により順阻止状態における漏れ電流が  $J_3$  を通らず、 $R_g$  を通って流れるため、 $N_e$  から  $P_e$  への電子の注入が低く抑えられ、ブレーカー電圧が上昇することになる。そのためには  $R_g$  は小さければ小さいほど、効果は大きいが、点弧するときに  $R_g$  を通って流れる電流が増加し、ゲート入力に大きな電流を必要とするところとなる。

次に高い周波数における応用のさい考えねばならないターンオフ時間と、順電圧の  $dv/dt$  の大きさによるブレーカー電圧による  $V_{Bn}$  の低下は、その印加電圧による中央接合の容量への充電により、 $P_e$  から正孔、 $N_e$  からの電子の注入がおこり、これによってブレーカーすることにより生ずる。もちろんその充電々流は順電圧の  $dv/dt$  が大きいほど増大するから、したがって  $V_{Bn}$  の低下も大きくなる。そのさいの  $R_g$  の存在は、 $N_B$  から  $P_B$  への電子の注入を妨げるから、大きい  $dv/dt$  による  $V_{Bn}$  の低下を小さく押えることになる。

ターンオフ時間は順電流が切断された後、順阻止能力を回復し、ゲートが制御能力を回復するまでの時間であり、これは導通状態に存在した  $N_B$  層および  $P_B$  層中の過剰キャリアが消滅する時間と考えてよい。この時間は素子内部においては過剰少数キャリアの再結合する時間、すなわち少数キャリアの寿命とその蓄積量によって影響されるが、そのほかに外部回路からの要因として、ターンオフ時に印加される逆電圧による小数キャリアの掃除の速度によっても大きく変化する。ターンオフ時において、順電流が切断された後、ふたたび順電圧が印加されると、前述の場合と同じく過剰少数キャリアの存在または接合容量の充電電流によって、 $J_3$  からのわずかの注入によってふたたびターンオフをしてしまう、ところ

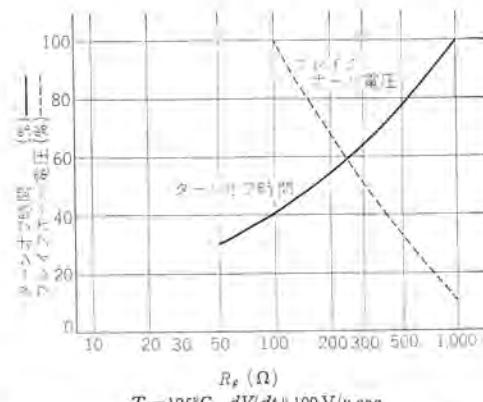


図 2.7 ゲート陰極間の抵抗  $R_g$  によるターンオフ時間の変化および順印加電圧の  $dv/dt$  が非常に大きい場合のブレーカー電圧の変化  
Fig. 2.7 Influence of resistance  $R_g$  from gate to cathode on turn off time and break over voltage at high  $dv/dt$ .

ろが  $R_g$  があると接合  $J_3$  をシャントして、 $N_e$  層からの電子の注入が妨げられて導通状態に移りにくく、ターンオフ時間は短くなる。このほか過剰キャリアの流れにも、 $P_B$  層における過剰小数キャリアは  $R_g$  を通って掃除されるので、ターンオフ時間が短くなることも考えられる。

2SF 521 シリーズについて  $R_g$  を変化させてみたときのターンオフ時間と順電圧の大きさにおける  $V_{Bn}$  の変化の実測値を図 2.7 に示す。これからあきらかに、ターンオフ時間の短いこと、高い  $dv/dt$  が応用上要求される場合には  $R_g$  を  $1\text{k}\Omega$  よりさらに低下させ、ゲート回路の出力の許せる適当な値を選ぶのが得策である。

### 3. 構造と製法

小電流容量で低価格である必要のある素子は、一般に拡散のみによって接合を形成し、多量のペレットを 1 ウエーファからとり、これらペレットをベースにロウ材によってマウントするのが適当である。拡散によって接合を作る際、ゲートにリード線をつけるため  $P_B$  層をシリコンの表面に出しておかねばならない。このため、製造方法としては N 形シリコンに拡散により両面に P 形不純物を拡散したのち、片面に N 形不純物を拡散して陰極を形成する。そのとき全面に N 形不純物を拡散せずに、ゲートリード取付部は P 形不純物拡散層でなければならない。このようにシリコン表面上に部分的に不純物を拡散するときは、シリコン表面に作った酸化膜を、拡散すべきところのみを除去したのち酸化膜を通さない不純物を拡散するいわゆる選択拡散の方法をとる。こうして作った 2SF 521 シリーズは図 3.6 に示す構造になっている。次に各工程をおって説明する。

#### 3.1 N 形シリコン基板の選択

シリコン基板の材料の選択に当っては、阻止電圧、順電圧降下、温度特性、スイッチング特性、作業上工作上の容易さ、価格などを十分考慮検討することが必要である。基体に N 形シリコンを用いたのは  $P_B$  層を形成する拡散不純物と、その後に形成する  $N_e$  層の拡散不純物を比較すると、得られる表面濃度が一般に後者のほうが大きいため、また拡散系数は前者の方が一般に大きいことなどのため、基体の製造がもとのウェーファに N 形を用いるほうが容易なためである。シリコンの厚み、比抵抗、ライフタイムなどは特性定格の諸項目がもっとも合理的になるよう最適設計を行なった。

#### 3.2 サイリスタウエーファの製作

N 形シリコン板の両面に P 形領域を拡散により形成する。拡

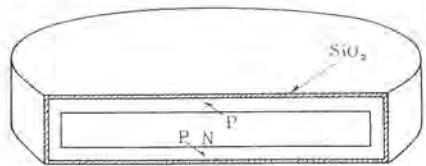


図 3.1 P 形不純物を拡散した後  $\text{SiO}_2$  膜をつけたシリコン板  
Fig. 3.1 Silicon slice after P-type impurity diffusion and oxidation.

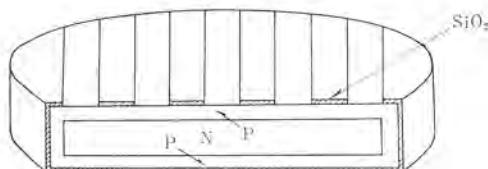


図 3.2 陰極部の  $\text{SiO}_2$  膜を除いたシリコン板  
Fig. 3.2 Silicon slice after  $\text{SiO}_2$  layer of cathode region is removed.

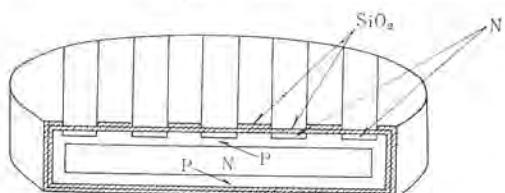


図 3.3 N 形不純物を拡散した後  $\text{SiO}_2$  膜をつけたシリコン板  
Fig. 3.3 Silicon slice with  $\text{SiO}_2$  layer formed after N-type impurity diffusion.

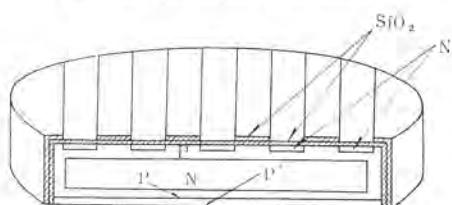


図 3.4 陽極部に第 2 回 P 形不純物拡散をした後のシリコン板  
Fig. 3.4 Silicon slice with anode region diffused again with P type impurity.

散深さ、不純物濃度は素子の耐圧、スイッチング特性、順特性などから設計される。この初めの P 形不純物拡散のとき、上述の選択拡散のための酸化膜をシリコン板表面に同時に形成する。この結果できたものを図 3.1 に示す。

次にシリコン板の陰極にあたる部分の酸化膜を図 3.2 に示すように取り除いて、その部分に N 形不純物を拡散する。その後、さらにその上に酸化膜を形成させて図 3.3 のようになる。これは後述するように陽極部に高濃度にふたたび P 形の不純物を拡散するとき、陰極部に拡散しないようにするためである。

サイリスタが導通状態に入ったときには、接合部分には非常に高い密度で電流が流れる。このとき、陽極および陰極部のシリコンの電極に接する部分の比抵抗が十分低くなければ、この間で大きな電圧降下を生ずる。陰極部は N 形不純物が十分な濃度で拡散されるので問題はないが、陽極部については、初めに拡散された P 形不純物は  $\text{P}^+$  層を形成する目的から濃度を制限しているのでふたたび高い表面濃度をえるように P 形不純物の拡散を行なう。こうして図 3.4 のように  $\text{P}^+$  層を形成する。以上の拡散の結果生ずる不純物濃度分布を示すと図 3.5 のとおりになる。

### 3.3 組立

拡散の終わったシリコンは、ゲートと陰極の間を除き全面にメッシュをした後、ダイヤモンドカッターによって図 3.6 に示すような個々の素子に切断する。これをロウ材により図 3.7 のようにベースに

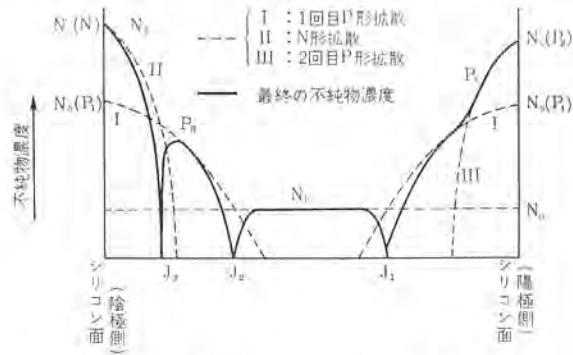


図 3.5 拡散後のシリコン板の不純物分布  
Fig. 3.5 Impurity distribution after diffusion.

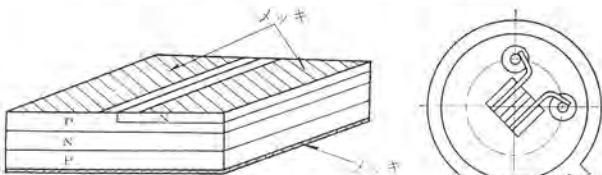


図 3.6 個々の素子に切断されたシリコン板  
Fig. 3.6 Silicon pellet diced to each element.

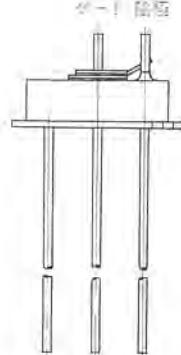


図 3.7 ベースに付けられた素子  
Fig. 3.7 Silicon pellet mounted on base.

取り付けたあと表面処理を施して特性を向上安定化し、よく乾燥した清浄に保たれたふんい気中でキャップを溶接し、シールする。

### 4. 試験と信頼性

製作された素子は順阻止電圧、ゲート特性、順電圧降下などの定格特性の各項目にわたって試験される。2SF 521 シリーズの試験の特長は、個々の試験項目を単独に測定する スタティック 試験をせずに、実際の使用時と同じように定格電流を流し、定格阻止電圧を印加して、各特性を測定する ダイナミック 試験を行なっている。

表 4.1 2SF 520 シリーズサイリスタの形式試験項目と条件

試験項目	条件
1 热衝撃試験	100°C と 0°C の水に交互に 10 分間浸すこと 30 回行なう。
2 温度サイクル	-20°C と 125° のふんい気中で 30 分ずつ交互におく、10 回。
3 高温保存試験	175°C のふんい気中に 1,000 時間放置する。
4 高温高湿試験	85°C、相対湿度 90% のふんい気中に 100 時間放置する。
5 過電流試験	定格過電流を流す
6 ハンダ浸し試験	230°C の溶浴ハンダタンクにリード根もとから 0.8~2.4 mm、10 秒間浸す。
7 振動試験	振幅 1.5 mm、10~55~10 CPS 1 分間、XYZ の 3 方向に各 2 時間ずつ。
8 落下試験	75 cm の高さから木板上に自然落下せる、3 回。
9 塩水噴霧試験	35°C ふんい気で濃度 5% の塩水噴霧中に 48 時間放置する。
10 端子強度試験	軸方向引張り 0.5 kg 重、10 秒間 250 g の重力で軸方向から 90° 曲げてもどし、次に反対側に 90° 曲げてもどし。
11 リークテスト	ヘリウムリークテストで $10^{-8}$ cc/sec 以下。
12 寿命試験	定格電流を流し 1,000 時間保つ。

ことである。これは素子の信頼度を高めるとともに、大量生産の素子に対する有効な方法である。このルーティンテストのほかに信頼性試験を形式試験として行ない、かつ、生産ロットごとに品質保証試験を行なっている。

形式試験は素子の特性に関してあらゆる面から検討を加えたもので、表4.1に示すような試験を行ない、外観にも特性にも変化がないことを確めている。品質保証試験は、形式試験で認定されたものと同一製法の量産に流れている製品について、各生産ロットごとに、保証すべき品質および信頼度水準が確保されているかどうかを試験するものである。これは生産ロットから抜き取りにより行ない、そのロットの素子の信頼度を最終的に常に確認するのに役だつ。品質保証試験は表4.1の1, 4, 6, 8, 10, 11, 12の各項目について行ない、LTPD 10%, AQL 0.5% の水準を保っている。

## 5. 小電力サイリスタの応用

小電力サイリスタはまえがきのところでも述べたように主として各種制御機器の無接点スイッチング素子として用いられるが、そのほか小形モータ(サーボモータを含む)の制御や論理回路、パルス発生回路、タイマ、カウンタなどにも広く応用される。

現在の機械的リレーは、接点の損耗や可動部の故障などで保守が大変であり、またスイッチング速度も比較的遅い。その点小電力サイリスタは、無接点で高速、高感度であるので現在のリレーよりはるかにまさっているものである。

図5.1は、サイリスタを用いた各種直流静止スイッチの基本形を示すものであるが、これらはいずれも転流コンデンサを用いてサイリスタの陽極電流を強制的にショット断せる方法をとっている。

すなわち、普通のサイリスタは、ゲート入力により阻止状態から導通状態にターンオンすることは容易であるが、みずからその陽極電流をショット断する能力を有しないため、なんらかの方法により外部から強制的にターンオフさせる必要がある<sup>(1)</sup>。最近開発されたゲートターンオフ形サイリスタは、ゲートターンオン時と逆方向の入力パルスを与えることにより、みずから電流をショット断させることができるので、回路的には大分簡単となる。

その点図5.2に示す交流静止スイッチは、毎サイクル電源電圧が反転するので、強制転流回路は不要である。この図5.2では、いずれも起動・停止のスイッチ作用のほかに出力の大きさを制御する機能を有している。

図5.3はサイリスタを用いたリングカウンタの一例である。これはリセットスイッチSを開じた状態でセットパルスを加えるとまずT<sub>H1</sub>が導通し、カウンタの第1段が駆動される。次にシフトパルス入力が加わると、T<sub>H2</sub>が導通しカウンタの第2段が駆動されるとともにT<sub>H1</sub>は導通を停止する。このように順次シフトパルスが加えられるとT<sub>H2</sub>→T<sub>H3</sub>→T<sub>H1</sub>と負荷電流に移行し、リングカウンタとしての機能を果すものである。

図5.4はサイリスタを用いた各種論理回路の基本形を示し、(a)ではA, B同時に入力が入ったときのみ負荷に電流が流れ、(b)ではA, B, Cいずれかに入力が入れば負荷に電流が流れ、(c)はA, B交互に入力が入ることにより、二つの負荷に交互に電流が流れるものであり、いわゆる並列形インバータと動作が類似している。

図5.5は、一定のブレーカー電圧をもつPNPNスイッチング素子<sup>(2)</sup>と組み合わせ、CR時定数によって時間おくれを制御するサ

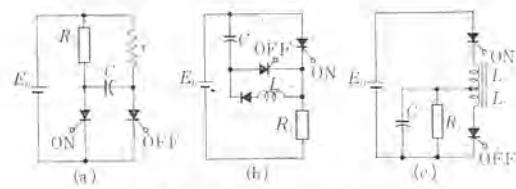


図5.1 各種直流静止スイッチの基本形  
Fig. 5.1 Basic forms of D.C. static switch.

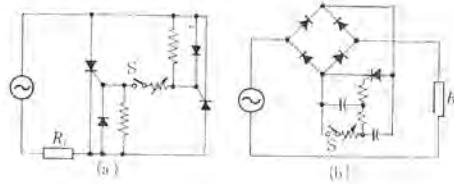


図5.2 各種交流静止スイッチの基本形  
Fig. 5.2 Basic forms of A.C. static switch.

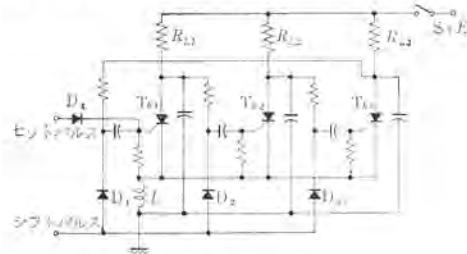


図5.3 サイリスタリングカウンタ  
Fig. 5.3 Thyristor ring counter circuit.

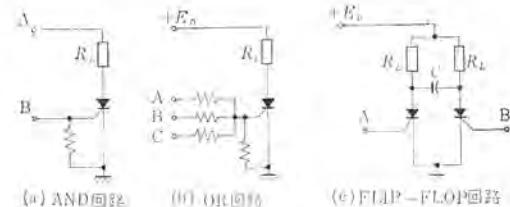


図5.4 各種論理回路の基本形  
Fig. 5.4 Basic forms of logic circuit.

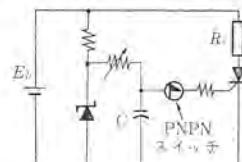


図5.5 直流時間遅れ回路  
Fig. 5.5 DC time delay circuit.

サイリスタを使用した直流時間おくれ回路の一例である。

## 6. むすび

以上、小電力サイリスタCR05Aについて簡単に述べたが、紙面のつづき上説明の不十分な点も多々あると思われる。

サイリスタの応用がいよいよ軌道にのり、その需要も急速に伸びようとしている今日、当社が長年の半導体技術に経験を生かし、応用技術者との密接な連絡を保ちながら、サイリスタ需要の大きな一翼をになうこの小電力サイリスタCR05Aを世に送り出したことは、まことに喜びにたえない次第である。

## 参考文献

- (1) 岡: SCR応用回路の基礎、「三菱電機技報」37, 638 (昭38)
- (2) 清水, 石井: PNPNスイッチング素子, トランジスタ研究会資料(信学会), March (1964)

# 低周波中出力トランジスタ 2SB451, 2SB452

片井正男\*・細見清\*・柴田浩\*

## Audio-Frequency Medium Power Transistors, 2SB451 and 2SB452

Kitaitami Works Masao KATAI・Kiyoshi HOSOMI・Hiroshi SHIBATA

Germanium alloy junction medium power transistors, 2SB451 and 2SB452, have undergone complete development and are now ready for mass-production. They have such marked features as good linearity of current amplification over the full range of collector current and capability of appropriate collector power dissipation required by most users. They are intended for use in the output stage of autoradios, home radios and tape recorders with power output of 1~3 watts in a push-pull amplifier. This article describes their ratings, characteristics and operational limitations and also discussed distortion characteristics. Lastly typical circuit diagrams are given on 2 watt class B amplifiers.

### 1. まえがき

ガルマニウム合金接合形低周波中出力増幅用トランジスタ、2SB451, 2SB452 の開発を終わり、量産体制を確立したので、その特長、電気的特性および応用例について紹介する。

出力用トランジスタでは大振幅の動作を行なうため特性の非直線性によるヒズミが問題になる。コレクタ電流の全動作領域ですぐれた直線性を得るために、これらのトランジスタではエミッタの合金に特別のくふうをはらった。外形は表3.1に示すようにJEDECのTO-7類似のもので、TO-1形の小電力用とTO-3形の電力用トランジスタの中間のコレクタ許容損失をもち、プッシュプル増幅器として1~3W程度の出力が得られ、自動車用ラジオ、ホームラジオあるいはテープレコーダなどの出力用に適している。

各種定格および電気的特性からB級プッシュプル増幅器を設計するときの使用限界を求め、さらに特性の非直線性やペアトランジスタのミスマッチによるヒズミの大きさについて検討した。最後に無ヒズミ出力2WのB級増幅器の回路例を示す。

### 2. 製品の特長

音声出力段に用いられるトランジスタには、大電流領域において電流増幅率 $h_{FE}$ の減少が少ないと多くに要求されるが、このような観点から設計されたトランジスタが2SB451, 2SB452である。

トランジスタのエミッタ電流が変化すると、電流増幅率 $h_{FE}$ は変化する。この現象はWebsterら<sup>(1), (2)</sup>により解析されており、PNP形トランジスタではエミッタ電流 $I_E$ と $h_{FE}$ の関係は式(2.1)で表わされる。

$$\frac{1}{h_{FE}} = \frac{SA_s W}{A_E D_P} f'(Z) + \frac{W^2}{2D_P \tau_b} f''(Z) + \frac{\rho_e W}{\rho_b L_{ne}} \left(1 + \frac{Z}{2}\right) \quad (2.1)$$

$$\text{ただし } Z = \frac{q b R_B W^2}{k T A E} I_E \quad (2.2)$$

ここで $f'(Z)$ および $f''(Z)$ は $Z$ により変化する量で、図2.1, 2.2にその関係を示す。また、

$S$ ：エミッタ周辺のベース表面におけるホールの表面再結合速度

$A_S$ ：上記の表面再結合に寄与する面積

$W$ ：実効ベース幅

$A_E$ ：エミッタ接合面積

$D_P$ ：ホールの拡散係数

$\tau_b$ ：ベース層中におけるホールのライフタイム

$\rho_e$ ：エミッタ領域の比抵抗

$\rho_b$ ：ベース領域の比抵抗

$L_{ne}$ ：エミッタ領域における電子の実効拡散長

$q$ ：電子の電荷

$k$ ：ボルツマンの定数

$T$ ：絶対温度

$b$ ：電子の移動度とホールの移動度の比

$R_B$ ：ベース層のシート抵抗

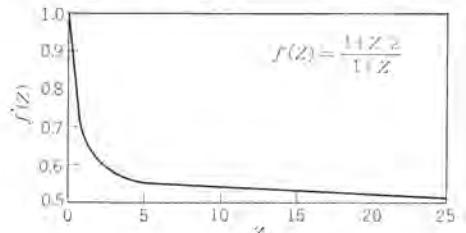


図2.1  $f'(Z)$  と  $Z$  の関係  
Fig. 2.1 Field factor  $f'(Z)$  as a function of  $Z$ .

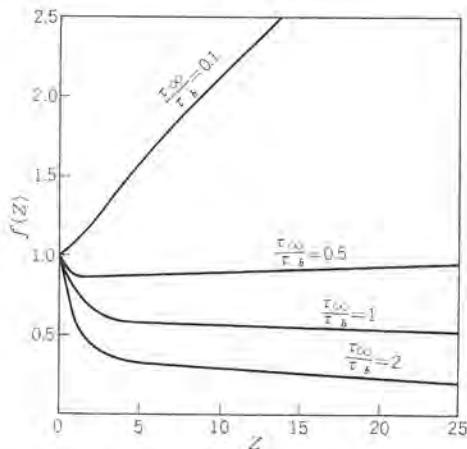


図2.2  $f''(Z)$  と  $Z$  および  $\tau_\infty/\tau_b$  との関係  
( $\tau_\infty$  は高注入レベルでのライフタイム)  
( $\tau_b$  は低注入レベルでのライフタイム)  
Fig. 2.2  $f''(Z)$  as a function of  $Z$  and  $\tau_\infty/\tau_b$ .

である。

式(2.1)の右辺で、第1項は表面再結合に関する項、第2項はベース領域中の体積再結合に関する項、また第3項はエミッタ・ベース間の注入効率に関する項であり、普通大電流領域では第1項と第2項は $h_{FE}$ を増大させるように働くが、第3項は $h_{FE}$ を減少させるためにこれが支配的となる。したがって大電流領域まで使用するトランジスタでは注入効率にとくに考慮を払わなければならない。

注入効率を1に近く保つためには式(2.1)および式(2.2)からエミッタ接合面積を大きくとること、エミッタとベース領域の比抵抗の比 $\rho_e/\rho_b$ を小さくすることが必要である。2SB451, 2SB452では外形寸法がほぼ等しい従来のトランジスタに比べて、エミッタ接合面積を大きく設計してある。次に $\rho_e/\rho_b$ を小さくするために $\rho_b$ を大きくすると、大電流のときベース領域が伝導度変調をうけやすく、そのために $h_{FE}$ の低下が著しくなるので、 $\rho_e$ を小さくする。この目的に対してもP形エミッタ合金材料としてIn-Al系合金を使用するのが最適であって、普通に用いられるIn-Ga系合金材料に比べて、アクセプタ不純物のGeに対する固体溶解度(Solid Solubility)が非常に大きく、 $\rho_e$ が小さくなる。したがって、2SB451, 2SB452では、エミッタ合金材料としてIn-Al系合金を採用した。ただしAlは非常に酸化しやすいので、通常の合金方法では一様な製品が得られないため、Geとの合金に際してはAlの含有量や合金方法に特別の考慮が必要とされる。われわれはこの問題を解決して後述のようなすぐれた特性を得た。一方うまく合金した場合、In-Al系合金ではInやIn-Ga系合金材料に比べ、Geの液体溶解度(Liquid Solubility)が大きいので、平面接合が得られやすい利点があり、これがトランジスタの歩どまりを高めることに寄与している。

2SB452と、同一構造寸法でIn-Ga系合金をエミッタに使用した場合の $h_{FE}$ と $I_c$ の関係を図2.3に示す。図から2SB452はすぐれた $h_{FE}$ の直線性をもつことがわかる。

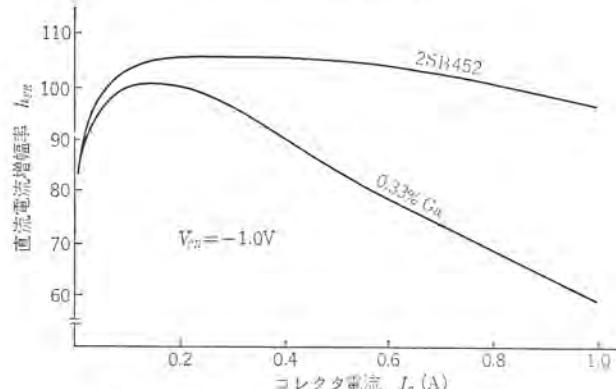


図 2.3 直流電流増幅率のコレクタ電流依存性  
Fig. 2.3 Variation of current gain with  $I_c$

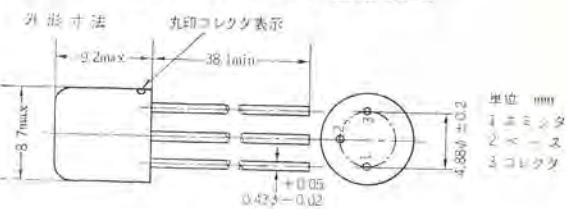
### 3. 定格および電気的特性

表3.1に外形、定格および電気的特性を示す。また図3.1に最大コレクタ損失を、図3.2、3.3、3.4および図3.5にそれぞれ出力特性、入力特性、電流伝達特性、伝達特性を示す。

### 4. 使用限界

次に、以上の特性からこれらのトランジスタをエミッタ接地B級プリシップル回路に使用する場合、使用限界がどの程度になるかを低周波中出力トランジスタ2SB451, 2SB452・片井・細見・柴田

表 3.1 定格および電気的特性

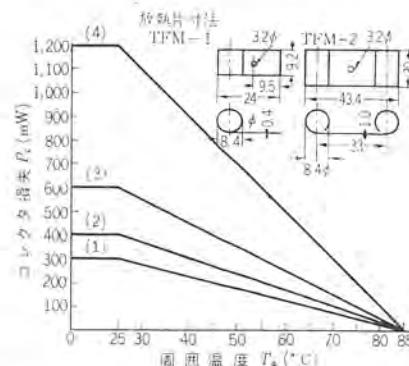


最大定格 (周囲温度 25°C)

項目	記号	定格値	単位
コレクタ・ベース間破壊電圧	$BV_{CBO}$	-25	V
エミッタ・ベース間破壊電圧	$BV_{EBO}$	-6	V
コレクタ・エミッタ間破壊電圧	$BV_{CEO}$	25	V
コレクタ電流	$I_c$	1	A
保存温度	$T_{stg}$	-55~+85	°C
接合部温度	$T_j$	+85	°C
コレクタ損失	$P_c$	300	mW
熱抵抗	$R_{thj-a}$	0.2	°C/mW

電気的特性 (周囲温度 25°C)

項目	記号	測定条件	2SB451		単位		
			最小値	標準値			
コレクタ・断電流	$I_{CBO}$	$V_{CB}=-12V, I_B=0$	—	—			
エミッタ・断電流	$I_{EBO}$	$V_{EB}=-2.5V, I_C=0$	—	—			
直流電流増幅率	$h_{FE}$	$V_{CE}=-1V, I_C=-150mA$	40	80			
項目	記号	測定条件	2SB451	2SB452	単位		
コレクタ・断電流	$I_{CBO}$	—	最大値	最小値	$\mu A$		
エミッタ・断電流	$I_{EBO}$	—	—	—	$\mu A$		
直流電流増幅率	$h_{FE}$	—	120	100	150	300	—



(1) 放熱板なし  
(2) 放熱板(TFM-1)付  
(3) 放熱片(TFM-1)と 100×100×1.5mm アルミ板  
(4) 放熱片(TFM-2)と 200×100×1.5mm アルミ板

図 3.1 2SB451, 452 最大許容コレクタ損失  
周囲温度特性

Fig. 3.1 Maximum permissible collector dissipations vs ambient temperature of 2SB451, 2SB452.

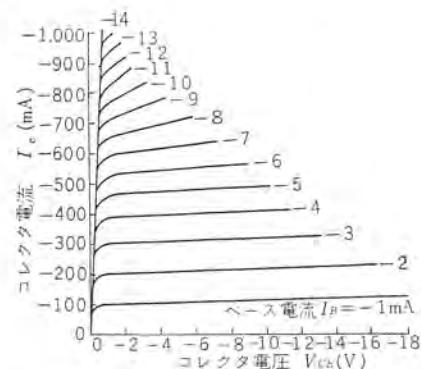


図 3.2 エミッタ接地、出力特性 (周囲温度 25°C)  
Fig. 3.2 Output characteristics, grounded emitter.  
( $T_a=25^{\circ}\text{C}$ )

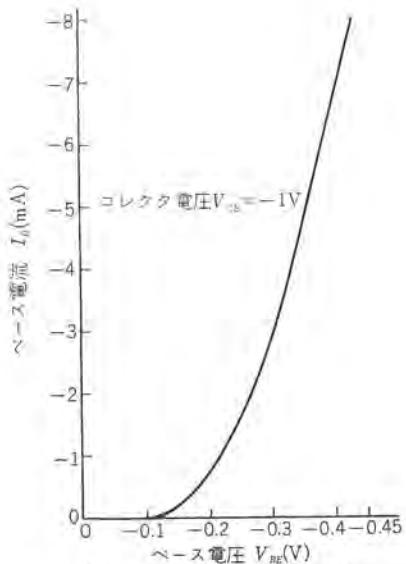


図 3.3 エミッタ接地、入力特性  
(周囲温度 25°C)

Fig. 3.3 Input characteristics,  
grounded emitter. ( $T_a=25^{\circ}\text{C}$ )

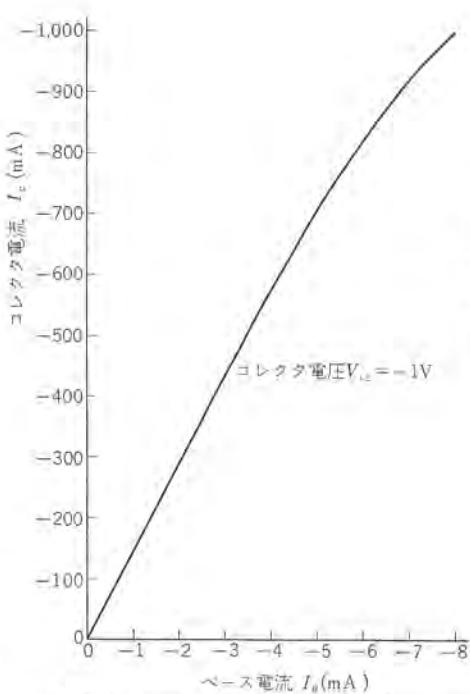


図 3.4 エミッタ接地、電流伝達特性  
(周囲温度 25°C)

Fig. 3.4 Current transfer characteristics,  
grounded emitter. ( $T_a=25^{\circ}\text{C}$ )

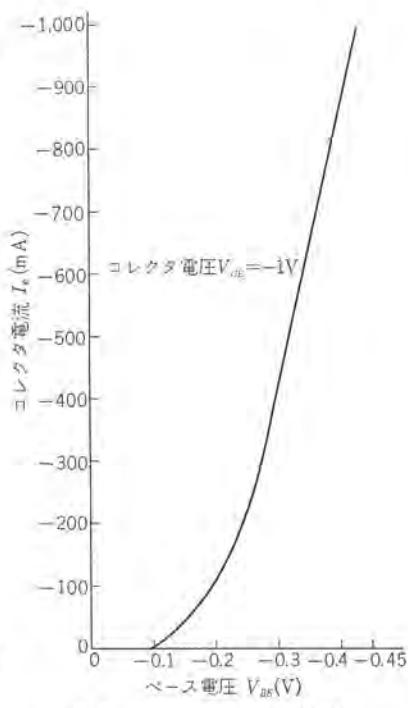


図 3.5 エミッタ接地、伝達特性  
(周囲温度 25°C)

Fig. 3.5 Transfer characteristics,  
grounded emitter. ( $T_a=25^{\circ}\text{C}$ )

検討する、S.E.P.P. (Single Ended Push Pull) 回路の場合も、  
ほぼ同じように考えてよい。

#### 4.1 電源電圧

図 4.1 (a) の ブッシュル回路ではトランジスタに最大  $2V_{ce}$  の電圧が、図 4.1 (b) の S.E.P.P. 回路では最大  $V_{ce}$  の電圧が加わるため電源電圧  $V_{cc}$  は次の範囲でなければならない。

$$V_{cc} \leq 1/2 \cdot V_{ces} \quad (\text{P.P. 回路})$$

$$V_{cc} \leq V_{ces} \quad (\text{S.E.P.P. 回路})$$

ただし、 $V_{ces}$  はベース・エミッタ間に順方向バイアス電圧(通常 0.11V 程度)を加えたときのコレクタ・エミッタ間逆方向耐圧で、これはほぼ  $V_{ces}$  に等しい。

#### 4.2 出力電力

P.P. 回路のトランジスタ 1 個あたりの電力損失  $P_c$  は

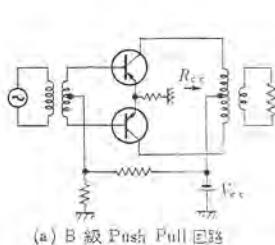
$$P_c = 1/2 \cdot (P_{dc} - P_0)$$

ただし  $P_{dc}$  はトランジスタ 2 個の直流消費電力、 $P_0$  はトランジスタ 2 個の出力電力である。簡単にするためにバイアス電流、トランジスタの漏れ電流と飽和電圧を無視し、トランジスタの損失がないとすると、コレクタ電流のセン頭値  $I_{cp}$  は

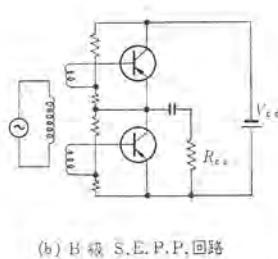
$$I_{cp} = V_{cc}/(R_{cc}/4)$$

コレクタ電圧のセン頭値は  $V_{cc}$  であるから出力電力は

$$P_0 = V_{cc} \cdot I_{cp}/2$$



(a) B 級 Push Pull 回路



(b) B 級 S.E.P.P. 回路

図 4.1 B 級出力回路例  
Fig. 4.1 Class B output circuit.

各トランジスタには半サイクルごとにセン頭値  $I_{cp}$  の正弦波電流が流れるので、平均電流  $I_{ave}$  は

$$I_{ave} = 2I_{cp}/\pi$$

したがって直流消費電力は

$$P_{dc} = 2I_{cp} \cdot V_{cc}/\pi$$

$$\text{ゆえに } P_c = 1/2 \cdot (P_{dc} - P_0) = 1/2 \cdot (2I_{cp} \cdot V_{cc}/\pi - I_{cp} \cdot V_{cc}/2)$$

$$= (2/\pi - 1/2) I_{cp} \cdot V_{cc}/2$$

$$\approx 0.136 P_0$$

$$\text{これから } P_0 \approx 7.35 P_c$$

通常增幅器はフルパワーの励振をせずに使う場合が多く、 $I_{cp}$  の  $k$  倍 ( $k \leq 1$ ) で励振されるとすると<sup>(3)</sup>、コレクタ電流は

$$i_c = kI_{cp} \sin \omega t \quad (0 \leq \omega t \leq \pi)$$

$$i_c = 0 \quad (\pi \leq \omega t \leq 2\pi)$$

コレクタ電圧は

$$v_{ce} = V_{cc}(1 - k \sin \omega t)$$

であるから各トランジスタの電力損失は

$$P_c = \frac{1}{2\pi} \int_0^\pi V_{cc}(1 - k \sin \omega t) \cdot kI_{cp} \sin \omega t \cdot d(\omega t)$$

$$= kV_{cc} \cdot I_{cp}/\pi \cdot (1 - k\pi/4)$$

したがって  $P_c$  が最大になるのは

$$dP_c/dk = V_{cc} \cdot I_{cp}/\pi - kV_{cc} \cdot I_{cp}/2 = 0$$

$$\text{より } k = 2/\pi = 0.636$$

のときである。このときでもトランジスタを安全に働かせるには

$$P_c = V_{cc} I_{cp}/\pi^2 = 2/V_{cc} \cdot P_0 = 0.203 P_0$$

$$\approx P_0/5$$

$$\text{ゆえに } P_0 \approx 5P_c$$

すなわち  $k=1$  で励振したときの最大出力は、トランジスタの許容コレクタ損失の 5 倍以下に押さえなければならない。

トランジスタの許容電力損失は、図 3.1 に示すように周囲温度によって変わる。周囲温度 55°C まで使用する場合を考えると、最大出力は表 4.1 のようになる。なお図 3.1 に示したようにトラン

表 4.1 許容最大出力の例  
(周囲温度 55°C の場合)

放熱板	最大許容コレクタ損失 $P_C$ (mW)	最大許容出力 $P_o$ (mW)
放熱板なし	150	750
TFM-1 と 100×100×1.5 mm Al 板	300	1,500
TFM-2 と 200×100×1.5 mm Al 板	600	3,000

ジスタの許容電力損失は使用する放熱板の大きさによって変わるので、放熱板の設計方法については「三菱電機 Semiconductor News No. 17 “トランジスタの最大許容コレクタ損失と放熱について”を参照されたい。

#### 4.3 最大電流

コレクタに流すことのできる最大電流は、增幅用トランジスタではすでに述べた電流増幅率の大電流領域での低下に起因するヒズミの量により制限される。2SB451, 2SB452 では  $I_C=1\text{ A}$  のときの  $h_{FE}$  の値は、 $I_C=150\text{ mA}$  のときの値のたかだか 70% までしか減少せず、したがって  $I_C$  の定格を 1A と定めている。 $h_{FE}$  の減少によるヒズミについては次に詳述する。

#### 5. B 級プッシュプル回路におけるヒズミ

B 級 P.P. 増幅器のヒズミの原因には

- (1)  $h_{FE}$  の減少によるヒズミのほかに、
- (2) ペアトランジスタのアンバランスによるヒズミ、
- (3) 入力特性の非直線性に基づくクロスオーバーヒズミ、
- (4) トランジスタの漏れインダクタンスによるスイッチングヒズミ

などがあるが、ここでは大電力増幅器で特に問題になる(1)および(2)のヒズミについて検討する。

トランジスタの入力電流と出力電流の関係は図 5.1 のように表わされ伝達特性は非直線性を示す。入力電圧と出力電流の関係についても同じことがいえる。このほかにコレクタ・エミッタ間の電圧による伝達特性の変化があるが、これは無視して、前記の非直線性のために入力電流が正弦波の場合でも出力電流は高調波成分を含み、フーリエ級数を用いて次のように表わされる<sup>(4)</sup>。

$$i_C = I_Q + A_0 + A_1 \cos \omega t + A_2 \cos 2\omega t + A_3 \cos 3\omega t + \dots \quad (5.1)$$

ここで  $I_Q$  は直流バイアス電流であり、四次以上の項は小さいために無視する。式(5.1)の各係数を求めるために図 5.1 に示すように、 $\omega t=0^\circ, 60^\circ, 120^\circ, 180^\circ$  のときのコレクタ電流を  $I_{max}, I_x, I_{min}$

$I_y, I_{min}$  とすると式(5.1)から

$$\left. \begin{aligned} \omega t=0^\circ & ; \quad I_{max}=I_Q+A_0+A_1+A_2+A_3 \\ \omega t=60^\circ & ; \quad I_x=I_Q+A_0+A_1/2-A_2/2-A_3 \\ \omega t=120^\circ & ; \quad I_y=I_Q+A_0+A_1/2-A_2/2+A_3 \\ \omega t=180^\circ & ; \quad I_{min}=I_Q+A_0-A_1+A_2-A_3 \end{aligned} \right\} \dots\dots (5.2)$$

式(5.2)より

$$\left. \begin{aligned} A_0 &= 1/6 \cdot (I_{max}+I_{min}) + 1/3 \cdot (I_x+I_y) - I_Q \\ A_1 &= 1/3 \cdot (I_{max}-I_{min}) + 1/3 \cdot (I_x-I_y) \\ A_2 &= 1/3 \cdot (I_{max}+I_{min}) - 1/3 \cdot (I_x+I_y) \\ A_3 &= 1/6 \cdot (I_{max}-I_{min}) - 1/3 \cdot (I_x-I_y) \end{aligned} \right\} \dots\dots (5.3)$$

となる。全高調波ヒズミ率は

$$D = (A_2^2 + A_3^2 + \dots)^{1/2} / |A_1| \times 100\%$$

2 次ヒズミ率、3 次ヒズミ率はそれぞれ

$$D_2 = |A_2| / |A_1| \times 100\%$$

$$D_3 = |A_3| / |A_1| \times 100\%$$

となる。

#### 5.1 $h_{FE}$ の減少によるヒズミ

エミッタ接地の B 級 P.P. 回路で定電流電源で励振した場合には、入力電流  $I_B$  は正弦波であり、 $h_{FE}$  の非直線性が問題となる。ここでは近似的に  $I_Q=0$  とし、ペアトランジスタの特性はまったく同じであるとする。 $I_C$  が  $I_{max}$  と  $I_x$  のときの  $h_{FE}$  の比を

$$N = [h_{FE}]_{I_C=I_{max}} / [h_{FE}]_{I_C=I_x} = h_{FEm} / h_{FEx}$$

とし、P.P. 回路の性質より  $I_{min} = -I_{max}$ ,  $I_y = -I_x$  とすると

$$I_x = h_{FEx} \cdot I_B$$

$$I_{max} = h_{FEm} \cdot 2I_B = 2N h_{FEx} \cdot I_B = 2NI_x$$

$$I_{min} = -I_{max} = -2NI_x$$

$$I_y = -I_x$$

これを式(5.3)に代入して

$$A_0 = A_2 = 0$$

$$A_1 = 2/3 \cdot (1+2N) I_x$$

$$A_3 = 2/3 \cdot (N-1) I_x$$

したがって 2 次ヒズミではなく、三次ヒズミは

$$D_3 = (1-N) / (1+2N) \times 100\%$$

となる。N と  $D_3$  の関係を図 5.2 に示す。

#### 5.2 ペアトランジスタのアンバランスによるヒズミ

2 個のペアトランジスタの  $h_{FE}$  の比が全電流領域で一定の値 M をもつ場合を考える。ここで

$$M = h_{FE1} / h_{FE2} < 1$$

いま、 $h_{FE}$  の電流による変化はないとして

$$N = 1$$

$$I_{max} = 2I_x$$

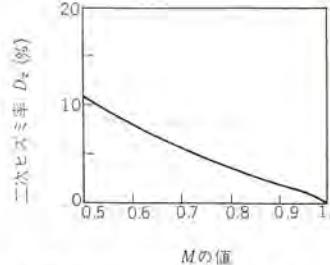


図 5.3 ペアトランジスタのミスマッチ率 M と二次ヒズミ

Fig. 5.3 Mismatch factor M vs 2nd harmonic distortion.

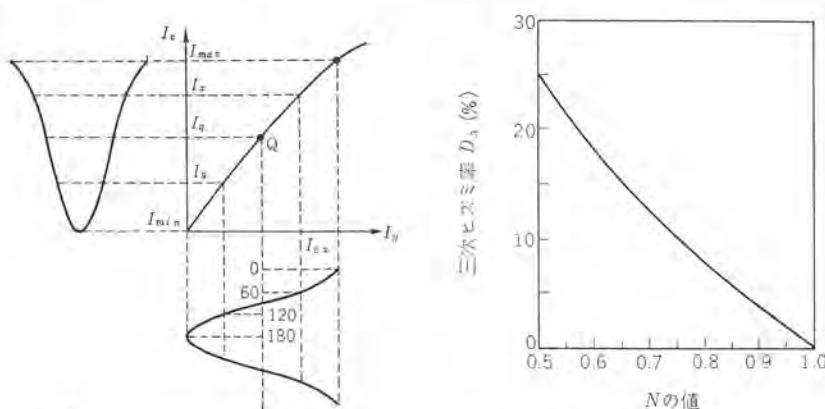


図 5.1 出力電流ヒズミの図式解法  
Fig. 5.1 Graphical determination of distortion content in output current.

図 5.2  $h_{FE}$  の減少率 N と三次ヒズミ  
Fig. 5.2 Degradation factor of  $h_{FE}(N)$  vs 3rd harmonic distortion. ( $D_3$ )

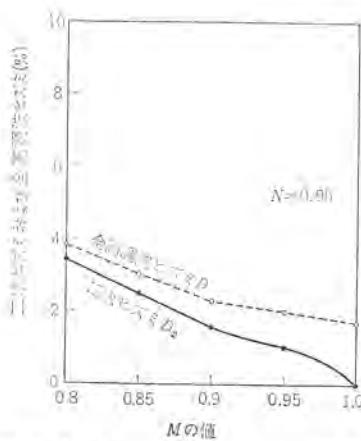


図 5.4 ベアトランジスタのミスマッチ率  $M$  とヒズミ ( $h_{FE}$  の減少率  $N=0.95$  の場合)  
Fig. 5.4 Mismatch factor  $M$  vs 2nd and all harmonic distortion. ( $N=0.95$ )

$$I_{min} = -MI_{max} = -2MI_x$$

$$I_y = -MI_x$$

したがって

$$A_1 = (1+M)I_x$$

$$A_2 = 1/3 \cdot (1-M)I_x$$

$$A_3 = 0$$

となり、三次ヒズミではなく二次ヒズミは

$$D_2 = (1-M)/3(1+M) \times 100\%$$

となる。 $M$  と  $D_2$  の関係を図 5.3 に示す。

### 5.3 $h_{FE}$ の減少とペアのアンバランスの両方によるヒズミ

5.1, 5.2 の  $N$  および  $M$  が同時に存在する場合は

$$I_{max} = 2NI_x$$

$$I_{min} = -2NM I_x$$

$$I_y = -MI_x$$

となり各係数はそれぞれ

$$A_1 = 1/3 \cdot (1+M)(1+2N)I_x$$

$$A_2 = 1/3 \cdot (2N-1)(1-M)I_x$$

$$A_3 = 1/3 \cdot (N-1)(1+M)I_x$$

したがって二次ヒズミと三次ヒズミは

$$D_2 = [(2N-1)(1-M)]/[(2N+1)(1+M)] \times 100\%$$

$$D_3 = (1-N)/(1+2N) \times 100\%$$

となる。すなわち、三次ヒズミは  $h_{FE}$  の減少のみの場合と同じであるが、二次ヒズミはペアのアンバランスのみの場合の  $3(2N-1)/(2N+1)$  倍になり全高調波ヒズミが少し増加する。この様子を図 5.4 に示す。

### 5.4 伝達コンダクタンス $g_{FE} = \Delta I_C / \Delta V_{BE}$ の非直線性によるヒズミ

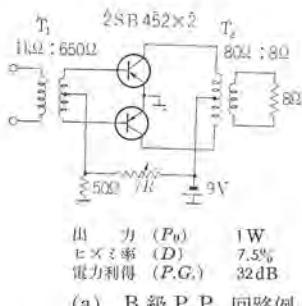
トランジスタを定電圧電源で励振する場合には、伝達特性すなわち  $I_C-V_{BE}$  特性の非直線性が問題になる。このときも  $h_{FE}$  の非直線性の場合と同様に

$$G = [g_{FE}]_{IC=I_{max}} / [g_{FE}]_{IC=I_x} = g_{FE_{max}} / g_{FE_x}$$

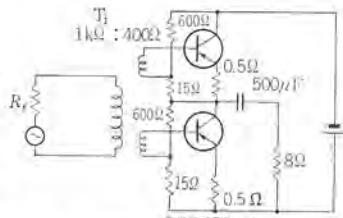
とおいて、これを式 (5.1) における  $N$  の代わりに用いれば、まったく同じように計算することができる。

### 5.5 2SB451, 2SB452 のヒズミの計算例

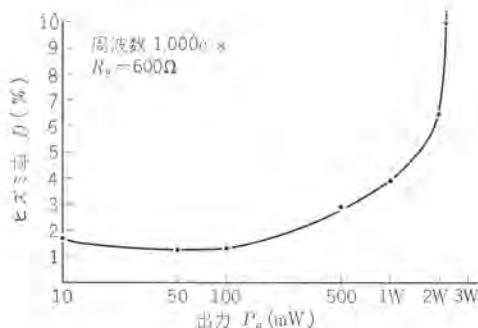
図 3.3 および図 3.4 に示した  $I_C-I_B$  特性と  $I_C-V_{BE}$  特性を用いて  $I_{max}=1A$  のときの  $N$  および  $G$  を計算すると、 $N \approx 0.86$ ,  $G \approx 0.99$  となる。ただし  $G$  の計算では、小電流領域での非直線



(a) B 級 P.P. 回路例



(b) S.E.P.P. 回路例



(c) (b) 図 S.E.P.P. 回路の出力対ヒズミ率特性

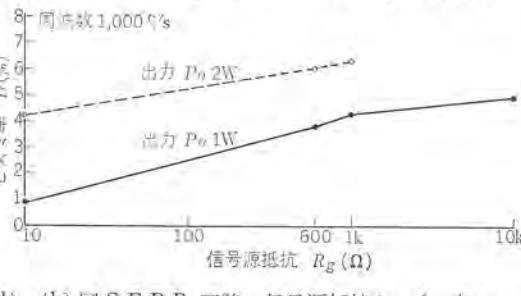


Fig. 6.1 Typical operation circuit of 2SB452 in push-pull and single-ended push-pull.

性を無視した。これらの値と図 5.2 からそれぞれ単独の場合のヒズミ率は約 5.2% および 0.34% となる。実際の増幅器では、一般に定電流電源でも定電圧電源でもない中間の信号源抵抗をもつ電源があるので、 $N$  および  $G$  に起因するヒズミは上に示した値の中間の値となる。

## 6. 使用回路例

図 6.1 (a) および (b) に 2SB452 を使用した B 級 プッシュプル および S.E.P.P. 回路の一例を示した。いずれも無ヒズミ最大出力  $\frac{1}{2}W$  程度の用途に適した回路である。同図 (c) は (b) の回路の出力対ヒズミ率の関係を示し、図 6.1 (d) は信号源抵抗を変えた場合のヒズミ率の変化を示す。5 章で述べたように信号源抵抗が大きくなるほど、すなわち定電流電源に近くなるほどヒズミが増加することがわかる。

## 7. む す び

以上、2SB451, 2SB452 の特長、電気的特性および使用回路例について概要を述べた。このようにすぐれた特性を有するほか、各種環境試験や寿命試験で良好な結果を得ており、またすでに当社製の自動車用ラジオやテープレコーダなどに使用されてそのすぐれた特性を十分に発揮している。

## 参 考 文 献

- (1) W. M. Webster: Proc. IRE, 42, 914 (1954).
- (2) A. B. Phillips: Transistor Engineering, 226 (1962).
- (3) C. F. Wheatley, J. W. England: IRE. Trans. on BTR, July (1962).
- (4) F. C. Fitchen: Transistor Circuit Analysis and Design, 150 (1960).

# 三菱ゲルマニウムトランジスタの特性とその応用回路

細見 清\*・新保信太郎\*・堀内 宏\*

## Characteristics and Applications of Mitsubishi Germanium Transistors

Kitaitami Works Kiyoshi HOSOMI・Shintarō SHINPO・Hiroshi HORIUCHI

A good many germanium transistors are now in use in electronics industry. Mitsubishi is in the field of producing a variety of excellent transistors of the kind. This article makes a report on their characteristics and applications in brief. Of these products, germanium PNP mesa transistors T135H (2SA464) are particularly worthy of introducing of their low noise and high power gain at UHF, which offer possibility of designing UHF TV tuners. Also those PNP diffused-base high power type ones T134P are found suitable for use in Hi-Fi amplifiers and high power switching circuits.

### 1. まえがき

1948年の点接触形トランジスタの発表からすでに十数年を経て、各種の構造のトランジスタの開発と製造技術の向上により、特性と信頼性が向上し、AM-FMラジオ、VHF、UHFテレビなどのみではなく、電子計算機、通信機などの工業用にも広くトランジスタが用いられるようになった。

ここに当社で、上記の用途のために生産しているゲルマニウムトランジスタの特性とその応用回路についてまとめた個々のトランジスタの詳しい定格と電気的特性は、カタログやセミコンダクタニュースを参照されたい。

### 2. PNP 合金接合形、低周波電圧増幅用 トランジスタ 2SB134, 135

2SB134は低雑音トランジスタで、雑音指数NFは動作状態1kV, 4V, 0.5mAにおいて6dB以下である。図2.1にNFの周波

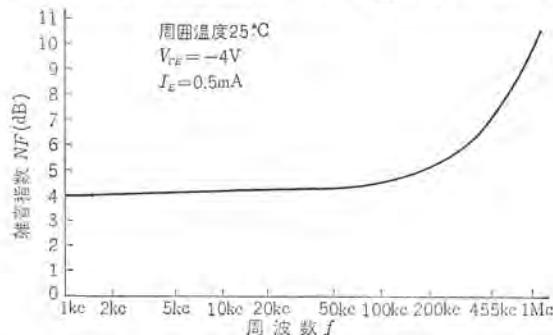


図 2.1 2SB134 の雑音指数一周波数特性  
Fig. 2.1 NF-frequency characteristics of 2SB134.

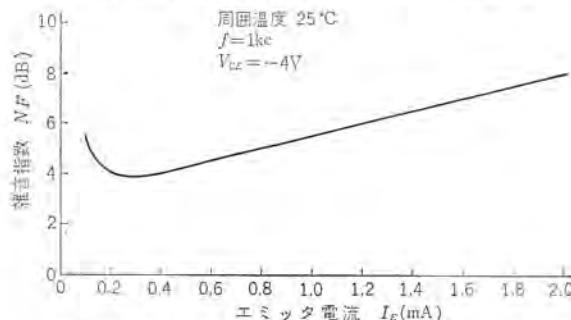


図 2.2 2SB134 の雑音指数一エミッタ電流特性  
Fig. 2.2 NF-emitter current characteristics of 2SB134.

数特性の一例を示す。図には示していないが、1kc以下の低周波領域における雑音は、主としてフリック雑音で、その周波数スペクトル分布が $1/f$ に比例するので $1/f$ 雑音ともいわれ、3dB/Oct.の傾斜をもっている。とくに、低雑音增幅回路を設計する場合問題となる。この雑音は、エミッタ接合は順方向バイアスされているから表面準位の変動に、またコレクタ接合は逆方向バイアスされているので漏れコンダクタンスの変動によるものと考えられている。白色雑音としては、 $r_{bb'}$ による熱雑音、PN接合を通過するキャリヤーの量および速度の不規則な変動によるショット雑音と、エミッタ電流はコレクタおよびベースに分流するから、この配分の変動による分配雑音などがある。

また高周波領域においては、トランジスタの増幅度の低下にともない、NFは6dB/Octで増加する。NFはエミッタ電流に依存し、図2.2は1kcにおけるNFのエミッタ電流特性の一例である。低電流領域でNFが増加するのは、トランジスタの増幅度が低下するためであり、高電流領域でNFが増加するのはショット雑音が増すためである。したがって、2SB134を用いる場合、エミッタ電流を0.5~1mAの範囲にとるのがよい。2SB134はこの低電流レベルにおいても入力特性および $h_{FE}-I_C$ 特性の直線性がすぐれているので、ヒズミの少ない、低雑音增幅回路が構成される。プリアンプ、テープレコーダ、補聴器などの初段増幅度として最適のトランジスタである。

2SB135は、次に述べる小、中電力増幅度用トランジスタを使用した電力増幅器の励振に用いられる。

### 3. PNP 合金接合形、低周波小、中電力増幅度用

トランジスタ 2SB136, 136A, 457, 457A, 451, 452, 458, 458A, 458B

表 3.1 低周波小中電力増幅度用トランジスタの最大定格

形名	最大定格 ( $T_a=25^\circ\text{C}$ )					
	$BV_{CEO}$ (V)	$\frac{BV_{CES}}{BV_{CEO}}$ (V)	$BV_{EB0}$ (V)	$I_C$ (mA)	$P_C$ (mW)	$T_J$ (°C)
2SB136	-25	-25	-12	-150	150	85
2SB136A	-60	-40	-12	-300	150	85
2SB457	-20	-20	-2.5	-500	150	85
2SB457A	-32	-32	-6	-500	150	85
2SB451	-25	-25	-6	-1,000	300	85
2SB452	-25	-25	-6	-1,000	300	85
2SB458	-25	-25	-12	-1,000	800	85
2SB458A	-45	-45	-12	-1,000	800	85
2SB458B	-100	-100	-12	-1,000	800	85

これらのトランジスタの定格は表3.1のとおりである。

#### 4. PNP, 高周波増幅用トランジスタ

##### 4.1 高周波トランジスタの Figure of Merit と雑音指数

トランジスタの動作周波数が中波および短波帯のラジオ用, FMラジオ用, VHF, UHFテレビ用と超高周波領域へと伸び、それらの周波数領域で用いられる種々の構造のトランジスタが作られている。

ところで、トランジスタの高周波特性の良さを示すFigure of Meritは次式で表わされる。

$$\text{Figure of merit} \propto \frac{f_{ab}}{C_C \times r_{bb}} \quad \dots \dots \dots (4.1)$$

$C_C$ : コレクタ接合容量

したがって、Figure of Meritの高い、良い高周波特性をもつトランジスタを作るためには、ベース内の小数キャリヤの拡散定数を大きくし、またベース幅を薄くすることにより  $f_{ab}$  を上げ、 $C_C \times r_{bb}$  を小さくすることが必要である。しかし、ベース幅を薄くすると  $r_{bb}$  が大きくなり、 $r_{bb}$  を下げようとすると  $C_C$  が大きくなる。そこで、使用される周波数領域内において、できるだけ高いFigure of Meritを得るために、上述のように種々の構造のトランジスタを製作している。

次に重要な高周波トランジスタの特性は  $NF$  で、エミッタ接地の場合も、ベース接地の場合と同じで、次式で表わされる。

$$NF = 1 + \frac{r_{bb}}{R_g + 2R_g} + \frac{(1-\alpha_0) \left[ 1 + \left( \frac{f}{\sqrt{1-\alpha_0} f_{ab}} \right)^2 \right] (R_g + r_{bb} + r_e)^2}{2\alpha_0 r_e R_g} \quad \dots \dots \dots (4.2)$$

$R_g$ : 信号源抵抗,  $r_e$ : エミッタ拡散抵抗

$\alpha_0$ : ベース接地の低周波電流増幅率

式(4.2)の右辺、第4項が高周波における雑音に関係する。高周波雑音を減らすためには  $\alpha_0$ ,  $f_{ab}$  を高くし、 $r_{bb}$  を小さくすることが必要で、高周波電力利得を大きくする方向と一致する。

##### 4.2 合金接合形トランジスタ 2SA141, 142

2SA141, 142 の  $f_{ab}$  はそれぞれ標準 4 Mc, 8 Mc で、2SA141

は 455 kc の中間周波増幅回路に、2SA142 は中波ラジオの周波数変換回路などに用いられる。

##### 4.3 ドリフト形トランジスタ 2SA367, 368, 369

ドリフト形トランジスタは小数キャリヤがベース領域内を拡散現象のみで移動するのではなく、ベース領域内に不純物濃度コウ配を作り、それによってできる built-infield と呼ばれる加速電界を利用して小数キャリヤを加速することにより  $f_{ab}$  を高めている。またエミッタ側の不純物濃度が高いため  $r_{bb}$  が小さくなり、コレクタ側に高純度の intrinsic な層ができるために、 $C_C$  は合金接合形トランジスタよりも非常に小さくなる。

2SA367, 368, 369 の  $f_{ab}$  はそれぞれ標準 30 Mc, 40 Mc, 50 Mc で、2バンドラジオ(3.8~12 Mc 带)の高周波回路に用いられる。また 2SA368 は FM ラジオの 10.7 Mc の中間周波増幅回路にも使用され、図 4.1 はその回路例であってこの増幅段は AM の 455 kc の中間周波増幅にもスイッチ切換により共用されている。

##### 4.4 ベース拡散(ドットメサ)形トランジスタ 2SA360, 361, 362

メサ形トランジスタは拡散技術を利用して不純物濃度コウ配をもつ非常に薄い拡散層を作り、これをベース領域とし、 $f_{ab}$  をさらに高くしたものである。

ベース拡散形トランジスタの特長は次のとおりである。

(a)  $f_{ab}$  がドリフト形トランジスタよりもさらに高い。

(b)  $r_{bb}$  が小さい。これはエミッタとベースの両ドット電極を拡散層のベース領域上に狭い間隔で並べて合金しているためである。

(c)  $C_C$  が小さい。これはエミッタとベースの両電極のすぐそばまで、コレクタ接合をエッチしてメサ状にし、コレクタ接合面積を小さくしているためである。

したがって、2SA360 は  $f_{ab}$  が標準 110 Mc で FM ラジオの中間周波増幅回路、テレビの映像中間周波増幅回路に、2SA361 は  $f_{ab}$  が標準 125 Mc で FM ラジオのチューナ、テレビの映像中間周波増幅回路に、また 2SA362 は  $f_T$  が 150 Mc 以上、 $I_{Cmax}$  は 30 mA で、入出力特性の直線性がすぐれているため、テレビの映像中間周波増幅回路の終段および 27 Mc 带トランシーバの高周波出

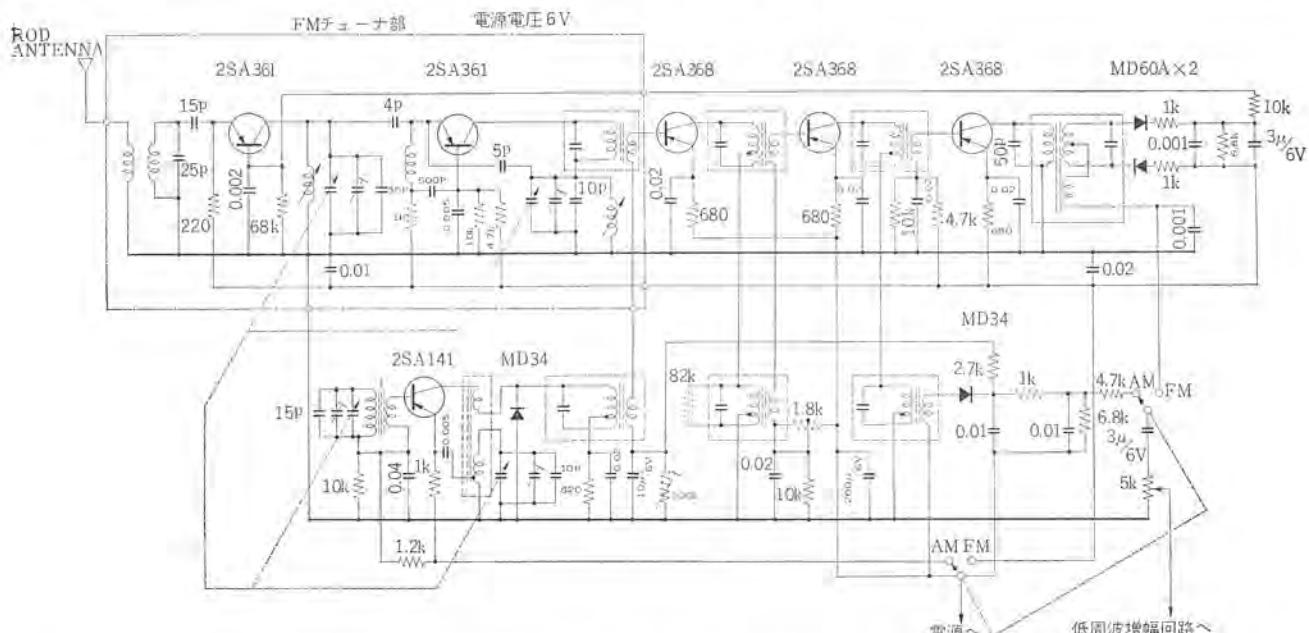


図 4.1 AM-FM ラジオの高周波回路

Fig. 4.1 High frequency circuit for AM-FM radio.

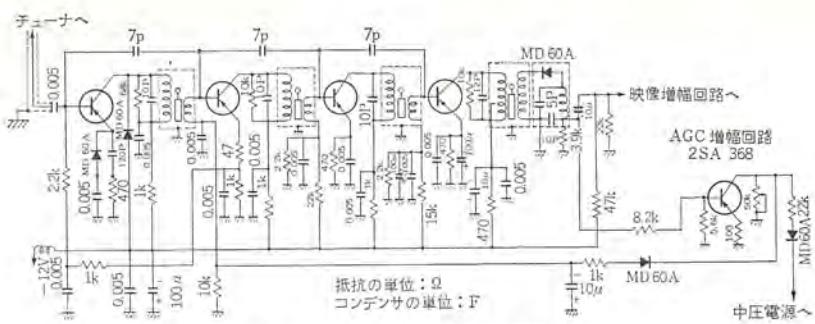


図 4.2 テレビ映像中間周波増幅回路  
Fig. 4.2 Video IF amplifier circuit for TV.

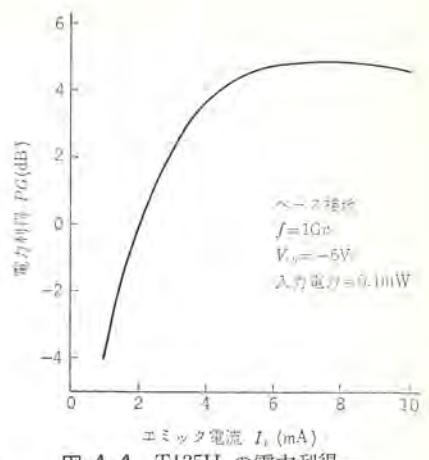


図 4.4 T135H の電力利得—  
エミッタ電流特性

Fig. 4.4 Power gain-emitter current characteristics of T135H. (2SA644)

力段に用いられる。図 4.1, 4.2 にこれらの回路例を示す。

#### 4.5 VHF 用メサ (ストライプメサ) 形トランジスタ 2SA345, 346, 347, 348

メサ形トランジスタの特長は次のとおりである。

(a) ベース層がベース拡散形トランジスタに比べてはるかに薄いため、 $f_{ab}$  がベース拡散形トランジスタよりもさらに高い。

(b) エミッタとベースの両ストライプ状電極を近接して蒸着しているため  $r_{be}$  が小さい。

(c)  $C_C$  が非常に小さい。  
したがって、2SA345, 346, 347 は  $f_T$  が 250 Mc 以上あり、100 Mc における電力利得は動作状態 6 V, 3 mAにおいて標準 18 dB, 20 dB, 21 dB で、図 4.3 のように VHF テレビチューナーに用いられる。2SA348 は  $f_T$  が 200 Mc 以上あり、100 Mc における電力利得は動作状態 6 V, 3 mA において標準 15 dB で、FM ラジオのチューナーに用いられる。

#### 4.6 UHF 用メサ (ストライプメサ) 形トランジスタ T135H (2SA464)

T135H (2SA464) は UHF 帯の増幅、周波数混合、発振用として開発されたもので、ベース幅を非常に薄くし、ベースおよびコレクタ領域の最適不純物濃度分布をきめ、電極寸法も非常に小さくすることにより、 $f_T$  を高く、 $r_{be}$  およびエミッタ直下の  $C_C$  を小さくしている。したがって、動作状態 6 V, 3 mA において、 $f_T$  および理論的に到達し得る最高発振周波数は、それぞれ標準 850

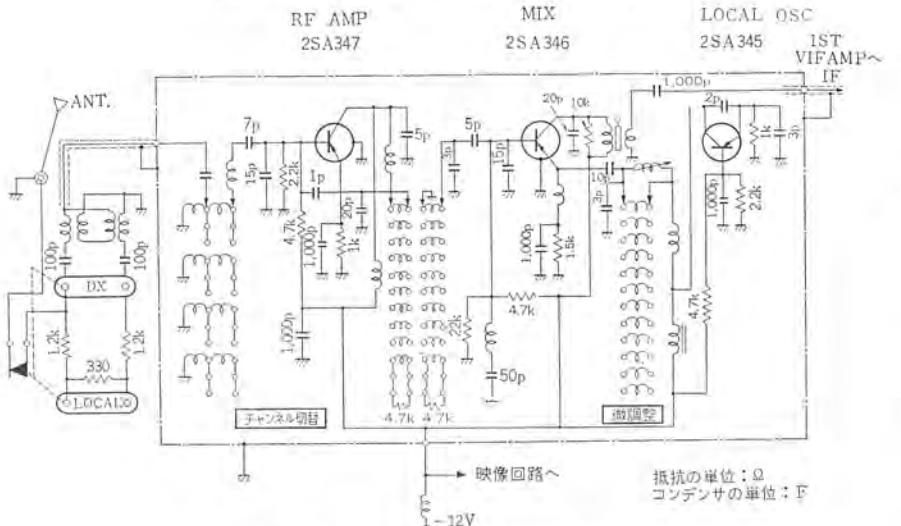


図 4.3 VHF テレビチューナ回路図  
Fig. 4.3 VHF TV tuner circuit diagram.

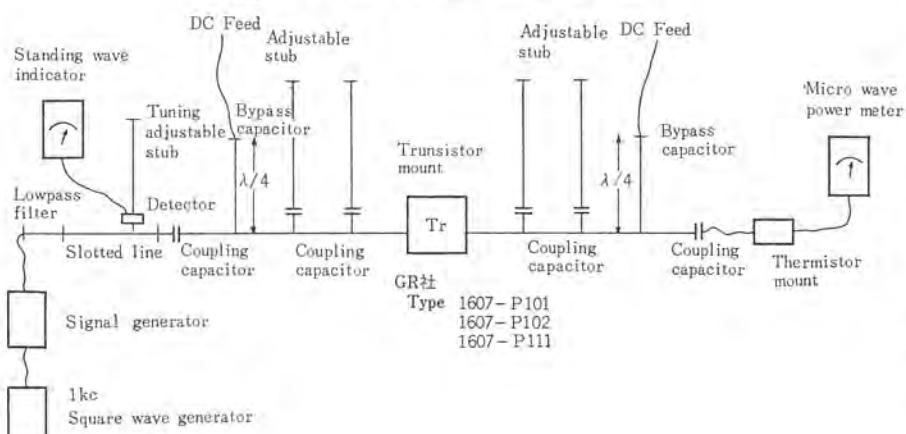
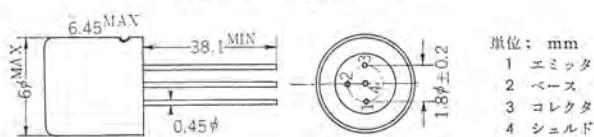


図 4.5 T135H (2SA464) UHF 電力利得測定回路  
Fig. 4.5 UHF power gain test circuit for T135H.

表 4.1 UHF 用メサ形トランジスタ T135H (2SA464)  
の最大定格と電気的特性



形名	用途	外形	最大定格 ( $T_a=25^\circ\text{C}$ )						電気的特性 ( $T_a=25^\circ\text{C}$ )							
			$BVCBO$ (V)	$BVEBO$ (V)	$BVCEO$ (V)	$I_c$ (mA)	$P_c$ (mW)	$T_J$ (°C)	$I_{CBO}$	$I_{EBO}$	$h_{fe}$	$h_{f'e}$	$C_{ob}$	$r_{b} \times C_{ce}$	$P \cdot G$	$N \cdot F$
T135H (2SA464)	UHF 带増幅 混 合 発 振	外形図照 參	-15	-0.3	-10	-20	60	85	$<-10\mu\text{A}$	$<-50\mu\text{A}$	10~500	8.5 (標準値)	0.8pF (標準値)	12pS (標準値)	>3.5 dB (標準値)	7 dB (標準値)

$Mc$  および  $2Gc$  である。

図 4.4 は図 4.5 に示す UHF 帯電力利得測定回路で測定した  $1Gc$  における電力利得のエミッタ電流特性の一例で、動作状態  $6V, 3mA$  において約  $2.3dB$  である。

定格、電気的特性を表 4.1 に示す。

## 5. 通信、工業用スイッチングトランジスタ

スイッチング用トランジスタに要求される特性

- (a) コレクタ耐圧が高いこと。
- (b) エミッタ耐圧が高いこと。この条件はエミッタ接合を逆バイアスすることにより  $I_C$  を OFF にする回路において必要である。
- (c)  $r_{bb}$  が小さいこと。
- (d)  $h_{FE}$  が大きく、高電流レベルにおいて低下せず、 $V_{CE}$  依存性も小さいこと。
- (e)  $I_{CEO}$  が小さいこと。
- (f) コレクタ飽和電圧が小さいこと。
- (g)  $f_{ab}$  が高く、 $r_{bb}$ ,  $C_C$  が小さいこと。これらは高周波領域で使用する場合問題となる。
- (h) スイッチング時間が短いこと。一般にスイッチング時間は  $f_{ab}$  および小数キャリヤの蓄積効果に大きく依存し、上昇時間  $t_r$  と下降時間  $t_f$  は  $f_{ab}$  の高いほど短く、蓄積時間  $t_s$  は両方に関連する。

なお合金接合形トランジスタは ON 状態のインピーダンスが低く、電流容量も大きく、エミッタ耐圧も高いが、 $f_{ab}$  が低いのでスイッチ

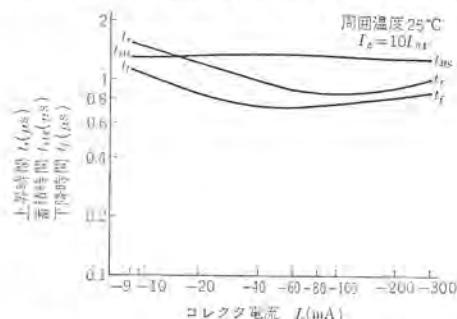
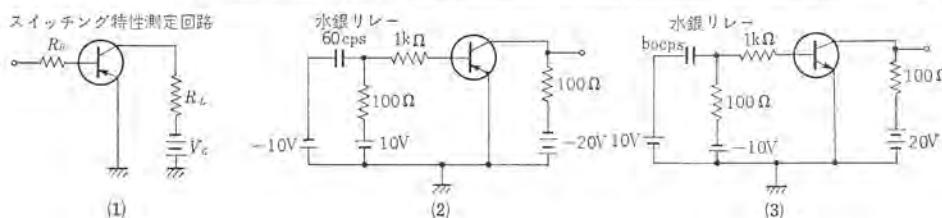


図 5.1 2SB386 のスイッチング時間- $I_c$  特性

Fig. 5.1 Switching time-collector current characteristics of 2SB386.

表 5.1 スイッチングトランジスタのスイッチング特性および測定回路

形名	用途	スイッチング特性						スイッチング特性測定回路			測定回路
		$t_r$ (max) (μS)	$t_s$ (max) (μS)	$t_f$ (max) (μS)	ON コレクタ電流 (mA)	ベース電流 $I_B1$ (mA)	ベース電流 $I_B2$ (mA)	回路条件	$V_C$ (V)	$R_B$ (Ω)	$R_L$ (Ω)
2SB386	低速度 スイッチング	3.3	2.0	2.5	-50	-2	2	-10	2.5k	200	(1)
2SB453	*	3.3	2.0	2.5	-50	-2	2	-10	2.5k	200	(1)
2SB454	*	3.3	2.0	2.5	-50	-2	2	-10	2.5k	200	(1)
2SB455	*	3.3	2.0	2.5	-50	-2	2	-10	2.5k	200	(1)
2SA363	高速度 スイッチング	0.2	0.3	0.1	-20	-1	1	-5	1k	220	(1)
2SA375	*	0.55	0.3	0.2	-50	-10	10	-6	100	120	(1)
2SA458	*	1.0	0.7	0.7	-200	-10	9	-	-	-	(2)
2SA459	*	1.0	0.7	0.7	-200	-10	9	-	-	-	(2)
2SC405	*	1.0	0.7	0.7	200	10	-9	-	-	-	(3)
2SC406	*	1.0	0.7	0.7	200	10	-9	-	-	-	(3)



グ速度が遅く、またベース拡散形、ドリフト形トランジスタはスイッチング速度が合金接合形よりも速いが、エミッタ耐圧が低い欠点をもっている。

### 5.1 PNP 合金接合形、低速度スイッチング用トランジスタ 2SB386, 453, 454, 455

2SB386 のスイッチング特性を図 5.1 に示す。図 5.2 は 2SB386 を用いたフリップ・フロップ回路およびその動作特性である。

2SB453, 454, 455 は 2SB386 と同じスイッチング特性をもつが、とくに 2SB454, 455 は  $V_{CEO}$  がそれぞれ  $80V$ ,  $105V$  と高いので、高耐圧トランジスタを必要とする表示管駆動回路に用いられる。図 5.3 に表示管駆動 10 進計数回路の基本回路を示す。これらのスイッチング特性、測定回路を表 5.1 に示す。

### 5.2 高速度スイッチング用トランジスタ 2SA458, 459, 375, 363, 2SC405, 406

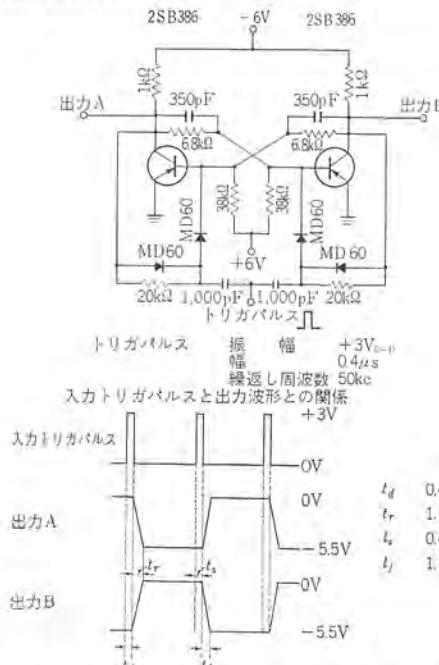


図 5.2 2SB386 を用いたフリップ・フロップ回路と動作特性

Fig. 5.2 Flip-flop circuit using 2SB386 and its operational characteristics.

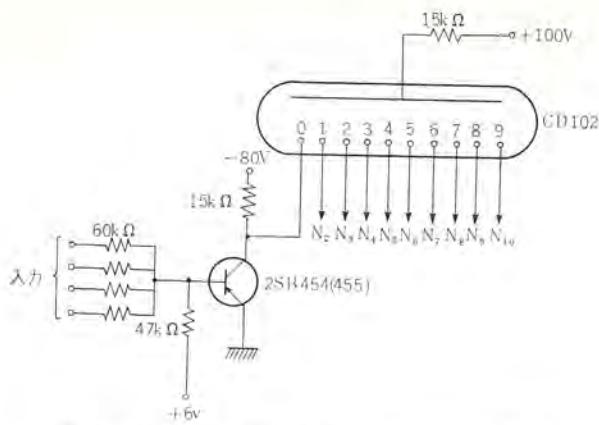


図 5.3 2SB454 (455) を用いた表示管駆動 10 進計数回路の基本回路

Fig. 5.3 Fundamental circuit of nixie driving decimal counter using 2SB454. (455)

2SA458, 459 は PNP 合金接合形, 2SA375 は PNP ドリフト形トランジスタで通信機の高周波回路などにも使用でき, 2SA363 は PNP ベース拡散形トランジスタで、スイッチング速度は 2SA375 よりもさらに速い。また 2SC405, 406 は PNP 合金接合形トランジスタである。

スイッチング特性、測定回路を表 5.1 に示した。

## 6. PNP 大電力用トランジスタ

2SB358, 359, 360, T134P

ドリフト形トランジスタ 2SB358, 359, 360 は高比抵抗のベース層のエミッタ側から N 形不純物拡散を行なってドリフト形とし、また拡散ベース形トランジスタ T134P は P 形ゲルマニウムに N 形不純物拡散をおこなって N 形ベース層を形成し、拡散層の先端をコレクタ接合としたものである。これらのトランジスタはいざれもベース層内に不純物濃度匀配をもち、それにより生ずる電界によって小数キャリヤを加速し、またベース層の幅を薄くして、小数キャリヤのベース層内での走行時間を短くし、 $f_{ab}$  を高めている。これらのトランジスタのおもな特長は次のとおりである。

(a)  $f_{ab}$  が高い。動作状態 2 V, 1 Aにおいて、ドリフト形は標準 1 Mc, 拡散ベース形は標準 3 Mc である。

(b) コレクタ・ベース間の耐圧が高い。ドリフト形ではコレクタ側のベース層が intrinsic に近い高抵抗ゲルマニウムであるために、また拡散ベース形ではベース側のコレクタ層が intrinsic に近い高抵抗ゲルマニウムであるうえに、拡散層の先端がコレクタ接合となっているので、大面積にわたって欠陥のない非常に平たんな接合面が得られるためである。

(c)  $r_{bb}$  が小さい。

(d) 接合面が均一であり、また注入効率をよくするためにエミッタ層にアルミニウムをドープしているので大電流領域で  $h_{FE}$  の低下が少ない。

(e) ドリフト形、拡散ベース形ともに、コレクタ・ベース間に逆方向電圧を加えたとき、空乏層が比抵抗側に大きく延びるので  $C_v$  が小さい。

(f) コレクタ・エミッタ間飽和電圧が小さい。

(g)  $f_{ab}$  が高いためにスイッチング時間が短い。

またエミッタ電極はリング状であって、ベース・エミッタ・ベースの同心電極構造になっているため、大電流およびスイッチングのさいにその特長を十分に發揮できる。

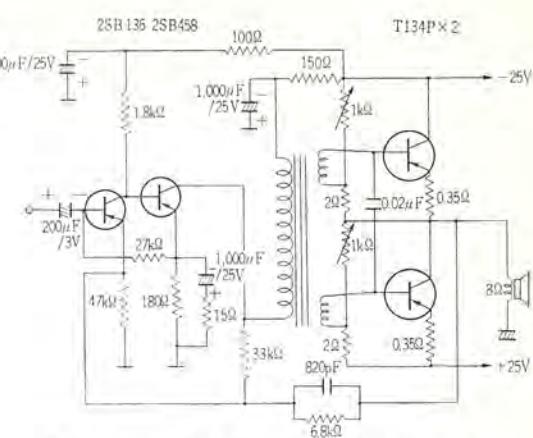


図 6.1 T134P を用いた 20 W SEPP アンプ  
Fig. 6.1 20 W SEPP amplifier circuit using T134P.

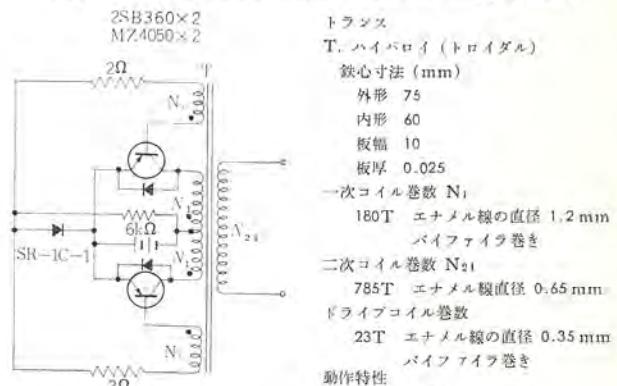


図 6.2 2SB360 を用いた  
70 W, DC-AC インバータ  
Fig. 6.2 70 W DC-AC  
inverter using 2SB360.

表 6.1 大電力用トランジスタの最大定格

形名	用 途	外 形	最 大 定 格 ( $T_a=25^\circ\text{C}$ )					
			$BV_{CBO}$ (V)	$BV_{EBO}$ (V)	$BV_{CEO}$ (V)	$I_c$ (A)	$P_c$ ( $T_c=25^\circ\text{C}$ ) (W)	$T_f$ ( $^\circ\text{C}$ )
2SB358	低周波電力 増幅 低速度スイ ッチング	TC-3 TB-3	80	1.5	20	6	50	85
2SB359	*	*	120	1.5	40	10	50	85
2SB360	*	*	180	1.5	60	10	50	85
T134P	*	*	200	1.5	80	6	40	85

このように周波数特性と  $h_{FE}$  の直線性が良いので高忠実度增幅器に用いられる。図 6.1 は T134P を用いた 20 W の SEPP アンプで、1kc と 10kc でヒミ率は 1.5% である。

また耐圧が高く、スイッチング特性が良いので、DC-AC インバータ、DC-DC コンバータやテレビの偏向出力回路に適している。図 6.2 は 2SB360 を用いた 70 W の DC-AC インバータの回路例である。

定格を表 6.1 に示す。

## 7. む す び

以上現在生産しているおもなゲルマニウムトランジスタの特性と応用回路について概要を述べた。これらのトランジスタについては

- (a) 回路設計の要求と一致する特性の改善。
- (b) 特性の均一化。
- (c) 高信頼度を実現するための製造技術的問題。
- (d) 歩どまりの向上

などについてはほとんど解決されているが、さらに今後の発展が期待される。

# 半導体集積回路 TTL

山本 隆一\*・土屋 錬平\*

## Semiconductor Integrated Circuit TTL

Kitaitami Works Takaichi YAMAMOTO・Renpei TSUCHIYA

Mismatching current, called "Robbed current" due to the inverse beta of gate transistors in TTL circuit (Transistor Transistor Logic) has been analyzed to obtain the upper limit of inverse beta imposed on the gate transistor.

Description is made on a method to decrease the inverse beta by means of increasing the base width of gate transistor integrated in a monolithic silicon substrate.

The inverse beta of gate transistor associated with this improved NAND gate shows such a small value as 0.006. This demonstrates that excellent static and switching characteristics are available with this gate.

### 1. まえがき

半導体集積回路化に適した論理回路の一つに TTL 方式<sup>(1)</sup> (Transistor Transistor Logic) がある。これは回路を構成する素子の種類と数が少なく、低電力で高速スイッチングを期待できるものである。

入力のゲートにはマルチエミッタトランジスタが使われ回路構成が非常に簡単になるが、このトランジスタの逆方向電流利得に原因する Robbed Current と呼ばれる不整合電流が流れ回路の飽和条件を悪くし、スイッチング速度を低下させる。

そこで、ゲートトランジスタとインバータトランジスタを同一のシリコン基板に作りながらも両トランジスタの電流利得に大きな差をつけこの Robbed Current の問題を避けることができ良好な結果を得ることができたので以下に報告する。

### 2. TTL 回路

TTL ゲートはインバータトランジスタ間をトランジスタ・ゲートで結合したもので、その静動作を図 2.1 に示す。図 2.1 (a) でインバータトランジスタ  $T_3$  が飽和している時はゲートトランジスタ  $T_2$  のベース電流は  $T_3$  のベースにのみ流れる。この状態でのオンノード電流  $I_N'$  は、

$$I_N' = \frac{V_{CE} - (V_{BE3} + V_{BE2})}{R_B} \quad \dots \dots \dots (2.1)$$

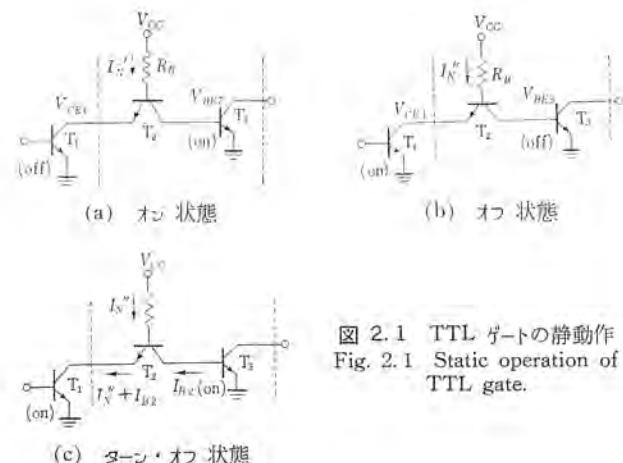


Fig. 2.1 Static operation of TTL gate.

である。普通のスイッチング用シリコントランジスタで各部の電圧を考えると  $V_{RES}$  は 0.8 V 程度であり、この場合の  $V_{CE1}$  は 0.02 V 程度であるから  $V_{CE1}$  は 0.82 V 程度になる。

図 2.1 (b) は  $T_3$  がオフの場合で  $T_2$  のベース電流は  $T_1$  に流れ、この場合のオフノード電流  $I_N''$  は、

$$I_N'' = \frac{V_{CC} - (V_{CE1} + V_{BE2})}{R_B} \quad \dots \dots \dots (2.2)$$

である。この場合の  $V_{CE1}$  はコレクタ電流によって異なるが 0.20 V 程度であり、 $T_2$  の  $V_{CE}$  は 0.10 V 程度であるから  $V_{BE2}$  は 0.30 V となる。 $T_3$  の  $V_{BE}$  は 0.60 V 程度以下であると、そのコレクタ電流は無視できるから  $T_3$  はオフである。

図 2.1 (c) にターンオフ電流  $I_{B2}$  のパスを示す。LLL 回路 (Low Level Logic) のようにダイオードで結合したものはターンオフベース電流を流すことができず、 $T_3$  に蓄積された過剰電荷を引くための回路をつけると電流路が一つ増え、抵抗素子も 1 個増える。TTL では、 $T_1$  がオンになる時に  $T_2$  のエミッタベース間に  $I_N''$  が流れる。この場合  $T_2$  は順方向に働いているので  $T_2$  のベース電流と  $T_3$  の順方向ベータの積、すなわち  $\beta_N I_N''$  だけの  $I_{B2}$  を  $T_2$  が  $T_3$  から引き得るのである。したがって、インバータトランジスタのスイッチング速度を上げることができる。

デジタル回路ではノイズマージンを大きくするために普通オフトランジスタのエミッタベース接合を逆バイアスに引くのであるが、集積回路化に適した回路が一般にそうであるように TTL には逆バイアスに引く回路がないのでノイズマージンが少ない。TTL 回路ではゲートトランジスタの  $V_{CE}$  があるからさらにノイズマージンが小さくなる。この問題を図 2.1 (b) で考える。 $T_2$  の  $V_{CE}$  はオフセット電圧と呼ばれるもので、

$$V_{off-set} = V_{CE} I_{B2} = \frac{kT}{q} \ln \frac{1}{\alpha_I} \quad \dots \dots \dots (2.3)$$

で表わされる。 $\alpha_I$  はゲートトランジスタの逆アルファであり、これを大きくすれば  $V_{off-set}$  は小さくできるが、次に述べるとおり Robbed Current をおさえるためにあまり大きくできない。 $\alpha_I$  を 0.01 にとると  $V_{off-set}$  は室温で 0.1 V 程度である。少しでもマージンをとるためにインバータトランジスタの  $V_{CE}$  を下げ、温度の上昇と負荷の増加でコレクタ電流が増すことによるノイズマージンの低下を防ぐ必要がある。



$$I^{**} = \frac{\alpha_I \alpha_N I_{N''}}{1 - \alpha_I \alpha_N} \quad (3.7)$$

となる。 $\alpha_N \approx 1$  と  $1 \gg \alpha_I$  で  $\alpha_I \approx \beta_I$  なる近似を使って

$$I^{**} = \beta_I I_{N''} \quad (3.7)$$

を得る。式(3.1)と式(3.8)を比較すると  $I_{N''} > I_{N'}$  であるから  $I^{**}$  の最悪の場合を考えれば  $I^*$  の場合も十分含まれることになる。

インバータ・トランジスタのコレクタ電流  $I_C$  に対する最悪の場合を図3.4に示す。 $I^{**}$  は各負荷から供給されているからコレクタ電流の最大値  $I_C$  は、

$$I_C = \bar{F}_0 I_{N''} [1 + (\bar{F}_I - 1) \beta_I] \quad (3.9)$$

である。インバータ・トランジスタの飽和条件は、

$$\beta_S \geq \frac{I_C}{I_b} \quad (3.10)$$

である。ここに  $\beta_S$  はインバータ・トランジスタ飽和電流利得である。式(3.10)に式(3.3), (3.9)を入れて、

$$\beta_S \geq \frac{\bar{F}_0 I_{N''} [1 + (\bar{F}_I - 1) \beta_I]}{\bar{F}_0 - \bar{F}_I (\bar{F}_0 - 1) I^{**} + I_0} \quad (3.11)$$

式(3.11)に式(3.8)を代入して  $\beta_I$  を  $\beta_S$  の関数として表わすと

$$\beta_I \leq \frac{\beta_S \frac{I_{N'}}{I_{N''}} - \beta_S \bar{F}_I \frac{I_0}{I_{N''}} - \bar{F}_0}{\bar{F}_0 (\bar{F}_I - 1) \beta_S \bar{F}_I (\bar{F}_0 - 1)} \quad (3.12)$$

を得る。 $I_{N'} / I_{N''} \leq 0.7$ ,  $I_0 / I_{N''} \leq 0.02$  として  $\bar{F}_I = 3$  について計算したのが図3.5である。この図から  $\bar{F}_I = 3$ ,  $\bar{F}_0 = 4$ ,  $\beta_S = 10$  の TTLゲートではゲート・トランジスタの  $\beta_I$  はほぼ 0.02 以下でなければならぬことがわかる。

#### 4. トランジスタの構造と特性

ゲート・トランジスタに順電流利得の大きい普通の拡散構造のトランジスタを使うと、その逆電流利得  $\beta_I$  は 0.1~0.4 とかなり大きく 0.02 以下の要求を満すことはできない。それで、エミッタ拡散のブリ・ディポジットの工程をゲート・トランジスタ用とインバータ・トランジスタ用の2回に分けてゲート・トランジスタのベース幅を大きくし、このトランジスタの順電流増幅率を小さくすることにより逆電流利得を小さくすることにした。

ベース拡散が終了すると写真製版法によりインバータ・トランジスタのエミッタ部分の酸化膜を除去し N 形不純物をブリ・ディポジットする。次に、ゲート・トランジスタのエミッタ部分の酸化膜のみを除去し N 形不純物を短時間ブリ・ディポジットする。次の再拡散と全拡散の工程は従来の方法とまったく同じである。

このようにして得られたトランジスタの構造は図4.1のとおりであり、ベース幅の例はインバータ・トランジスタが  $0.7 \mu$ 、ゲート・トランジスタが  $1.4 \mu$  である。両トランジスタのエミッタをまったく同じように拡散してベース幅を同一にしたものと、このようにベース幅に差をつけたものとの電気的パラメータの比較を表4.1に示す。

ゲート・トランジスタのベース幅を大きくしたことによりこのトランジスタの  $\beta_N$  は 2~4 になり、 $\beta_I$  は 0.005~0.007 と非常に小さい

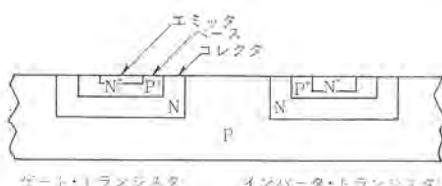


図4.1 トランジスタの断面図  
Fig. 4.1 Cross sectional view of transistors.

表4.1 トランジスタ特性の比較

項目	ベース幅が同じもの	ベース幅に差をついたもの
ゲート・トランジスタの順電流利得 $\beta_N$ 注1)	20~80	2~4
ゲート・トランジスタの逆電流利得 $\beta_I$ 注1)	0.1~0.4	0.005~0.007
インバータ・トランジスタの順電流利得 $\beta_N$ 注2)	20~80	20~80
第1種の Robbed Current $I^*$ (mA)	0.1~0.7	0.005~0.012
第2種の Robbed Current $I^{**}$ (mA)	0.2~0.8	0.011~0.016

注1)  $I_b = 1 \text{ mA}$ ,  $V_{CG} = 1 \text{ V}$ ,  $T_a = 25^\circ\text{C}$

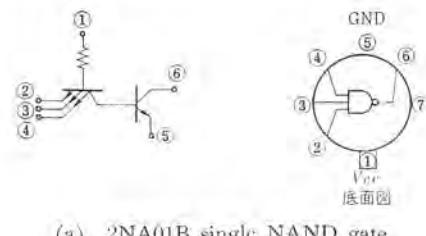
注2)  $I_b = 0.2 \text{ mA}$ ,  $V_{CH} = 1 \text{ V}$ ,  $T_a = 25^\circ\text{C}$

注3 ゲート入力電圧は 1 V で測定

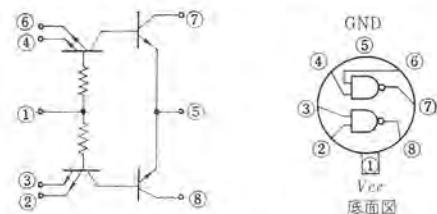
値となった。これはゲート・トランジスタに課せられた  $\beta_I$  の条件を十分に満足するものである。このトランジスタで回路を構成し測定した  $I^*$  と  $I^{**}$  の値も示すが、ゲート・トランジスタの  $\beta_I$  から期待できるとおり十分小さい値を示している。

#### 5. 回路の特性

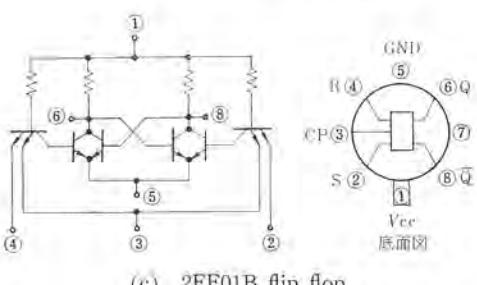
ゲート・トランジスタとインバータ・トランジスタのベース幅に差をつける方法により試作した3種のTTL回路の回路図とピン接続を図5.1に示す。基本となるゲートは3入力のマルチ・エミッタ・トランジスタを使った2NA01B single NAND gateである。電源電圧  $V_{CC}$  は3.0Vで、ゲートのスイッチング速度はすこし遅くなるが消費電力を制限してゲート当り約5mWに設計した。出力に接続し得るファン・アウトは同種のゲートで最悪の場合最大4である。2NA02B dual NAND gateは2NA01Bとまったく同じゲートを一つのカンに2個収容したものでピン数の関係からそれぞれ2入力となっている。2FF01BはゲートのついたR-Sフリップ・フロップでハーフ・シフト・レジスターとも呼ばれるものである。フリップ・フロップの部分は直接結合となっており、インバータ・トランジスタのコレクタはゲート回路



(a) 2NA01B single NAND gate

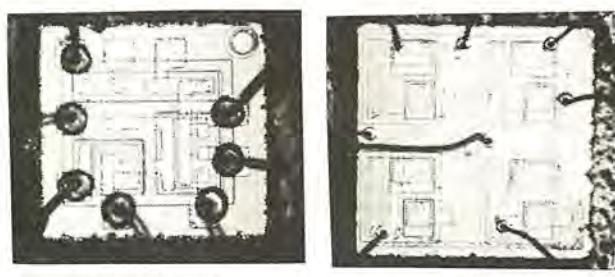


(b) 2NA02B dual NAND gate



(c) 2FF01B flip flop

図5.1 回路とピン接続  
Fig. 5.1 Circuit schematic and pin connections.



(a) 2NA01B

(b) 2FF01B

Fig. 5.2 Photographs of the finished circuit.

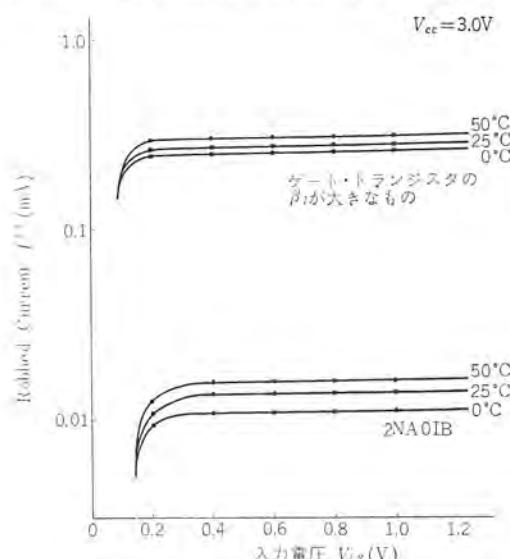
のインバータ・トランジスタのコレクタと結ばれて AND-OR-NOT 接続となっている。

2NA01B と 2FF01B のパターン写真を図 5.2 に示す。2NA01B が基本パターンとなっており、2NA02B は 2NA01B を 2 個分、2FF01B は 4 個分使ったものである。

### 5.1 直流特性

2NA01B の  $I^{**}$  の特性を図 5.3 に示す。表 4.1 に示したゲート・トランジスタの  $\beta_I$  から期待できるとおり室温で 10 数  $\mu\text{A}$  程度である。比較のためにゲート・トランジスタのベース幅がインバータ・トランジスタのそれと同じであり、 $\beta_I$  の大きなもので構成した回路の  $I^{**}$  も同時に示す。これからもわかるとおりエミッタのブリ・ディポジットの工程を 2 回に分け、ゲート・トランジスタのベース幅を大きくすることにより  $\beta_I$  を小さくした効果が良くでており、 $I^{**}$  の値は実用上十分に小さい値を示している。

2NA01B の入出力伝達特性を図 5.4 に示す。図に示されるごとく TTL ゲートは論理振幅が小さく・ノイズ・マージンもかなり小さい回路である。論理電圧とオフ・インバータ・トランジスタの直流電位を図 5.5 に示す。 $V_0(0)$  はインバータ・トランジスタが飽和している時の出力電圧である。 $V_{BE}$  はオフになっているインバータ・トランジスタのベース電圧であり、これは前段の飽和電圧とゲート・トランジスタのオフ・セット電圧の和を示している。 $V_{BE(off)}$  はインバータ・トランジスタのベース・スレショルド電圧でコレクタ電流が 100  $\mu\text{A}$  を越える電圧で定義した。 $V_0(1)$  はインバータ・トランジスタがオフの時の出力電圧で、これは次段の飽和ベース電圧とゲート・トランジスタの逆オフ・セット電圧で決まる値である。そこで、 $V_{BE(off)}$  と  $V_{BE}$

Fig. 5.3 Comparison of robbed current  $I^{**}$ .

差が直流のスタートリティ・マージンを与えるものであって、この差が小さいほどノイズ・マージンが小さくなる。図からわかるとおり、ファン・アウトが最大で、周囲温度の高い場合が最悪の場合となっている。

### 5.2 スイッチング特性

スイッチング特性は図 5.6 に示すとおり 5 段の リング・オシレータ接続によりその発振周期から段当たりの Propagation Delay を求めた。スイッチング特性で Robbed Current が問題となるのは  $F_0$  で示される負荷ゲートの他の入力端子が飽和トランジスタにより接地されている。

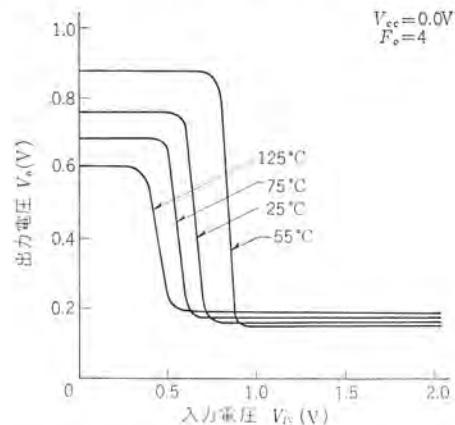


Fig. 5.4 Input-output transfer characteristics for 2NA01B.

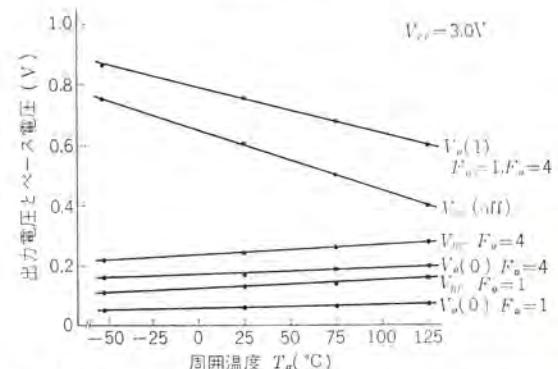


Fig. 5.5 Temperature characteristics of output voltage and base threshold voltage.

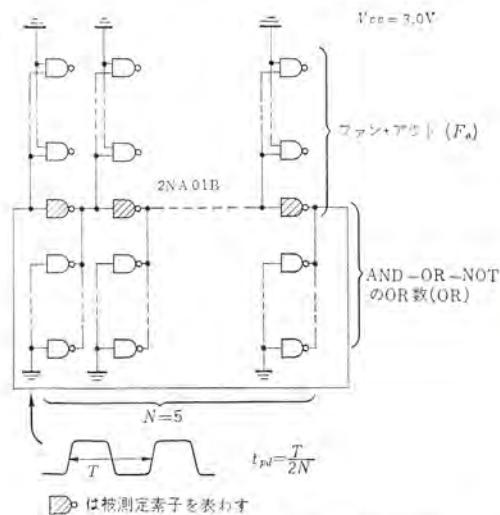


Fig. 5.6 Propagation delay measuring circuit.

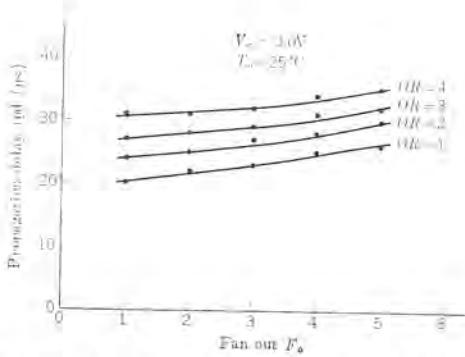


図 5.7 2NA01B の Propagation delay 負荷特性  
Fig. 5.7 Load characteristics of propagation delay for 2NA01B.

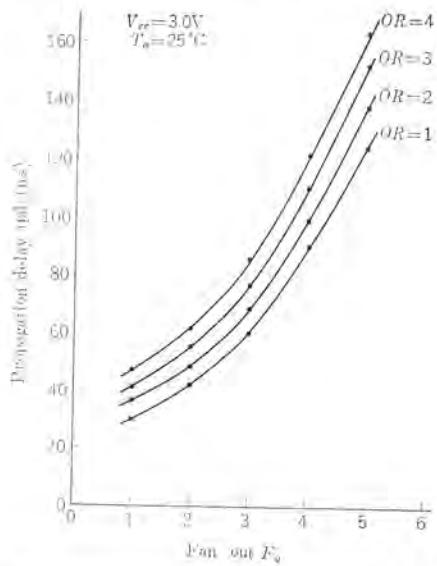


図 5.8 逆ベータの大きなゲートの Propagation delay 負荷特性  
Fig. 5.8 Load characteristics of propagation delay for the large inverse bistor gate.

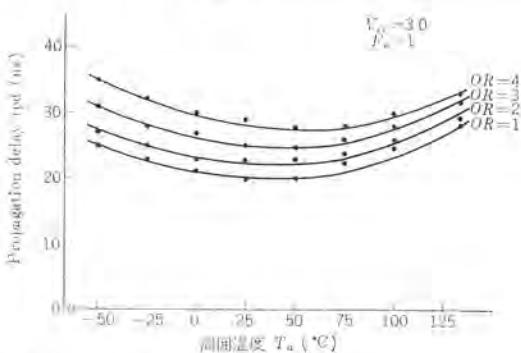


図 5.9 2NA01B の Propagation delay 温度特性 ( $F_o=1$ )  
Fig. 5.9 Temperature characteristics of propagation delay for 2NA01B.

ている場合であり、各被測定ゲートはこれら負荷に Robbed Current  $I^{**}$  を供給しなければならない。また 2NA01B の出力を共通にして AND-OR-NOT 接続にした場合各ノードの負荷容量が増加するからスイッチング速度が低下し Propagation delay は大きくなる。

2NA01B の Propagation delay の負荷特性を、AND-OR-NOT の OR 数をパラメータにして図 5.7 に示す。 $F_o$  の増加による tpd の増加はわずか 5 ns にとどまっている。比較のために逆ベータの大きなゲート・トランジスタによる回路の Propagation delay を図 5.8 に示す。かなり大きな  $I^{**}$  を各負荷に供給しなければな

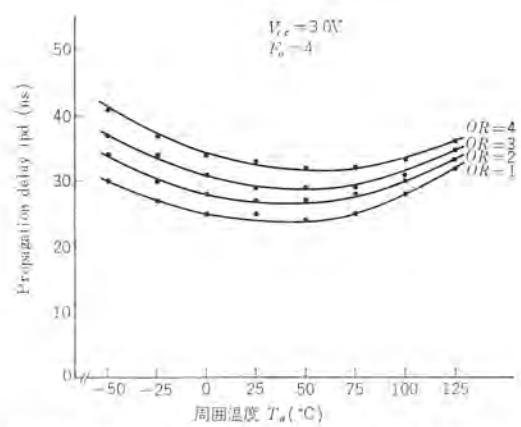


図 5.10 2NA01B の Propagation delay 温度特性 ( $F_o=4$ )  
Fig. 5.10 Temperature characteristics of propagation delay for 2NA01B.

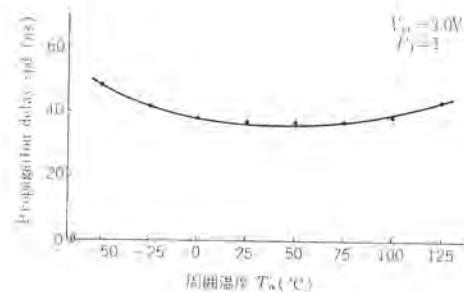


図 5.11 2FF01B の Propagation delay  
Fig. 5.11 Propagation Delay of 2FF01B.

らないから  $F_o$  を増すと tpd は大きく増加している。これらの結果は、ゲート・トランジスタの  $\beta_I$  を小さくして  $I^{**}$  を減少させることが、スイッチング特性の上でも好ましいことを示している。tpd の温度特性を  $F_o=1$  と  $F_o=4$  につきそれぞれ 図 5.9, 5.10 に示す。広い温度範囲にわたって安定に動作しているのがわかる。

図 5.11 に 2FF01B の tpd 特性を示す。この測定も 5 段のリップ・オシレータ接続によるものであり、NAND ゲートの出力をフリップ・フロップに AND-OR-NOT 形に接続したため 2NA01B に比べて 2FF01B の tpd は大きな増加を示していない。

## 6. む す び

ゲート・トランジスタの逆電流利得に起因する TTL の Robbed Current の問題について述べ、この逆電流利得に要求される条件を求めた。次にゲート・トランジスタのベース幅だけを大きくしてこの逆電流利得を小さい値に抑え、直流通特性とスイッチング特性のすぐれた TTL ゲートが得られることを示した。エミッタ拡散のカーブ・ディボジットを 2 回に分ける方法は TTL 以外でも同一シリコン基板に集積したトランジスタの電流利得に大きな差をつけた場合、容易にこれを実現できる方法である。

終わりに、TTL ゲートに関し種々ご検討いただいた中央研究所の関係各位に深謝申上げるとともに、素子の製作と測定を担当された当社北伊丹製作所製造第三課の各位に感謝の意を表したい。

## 参 考 文 献

- (1) H. W. Ruegg and R. H. Beason: "New Forms of All Transistor Logic," International Solid-State Circuits Conference, February (1962).

# 半導体放射線検出器(2)

藤林肇次\*・宮下恭一\*・近藤明博\*高田 守\*  
須川嘉幸\*・小田 稔\*・浜 正治\*

## Semiconductor Nuclear Particle Detectors (2)

Central Research Laboratory Keiji FUJIBAYASHI・Kyōichi MIYASHITA・Akihiro KONDŌ・Mamoru TAKATA  
Yoshiyuki SUGAWA・Minoru ODA・Masaharu HAMA

Semiconductor nuclear particle detectors have been developed by Mitsubishi. They are oxide passivated silicon p-n junction detectors and lithium-drifted silicon p-i-n detectors. In addition, low noise charge sensitive amplifiers for use with semiconductor detectors have been developed. The oxide-passivated detectors are 7 mm<sup>2</sup> and 20 mm<sup>2</sup> in area respectively; the energy resolution is 27 keV for 5.3 MeV alpha particles. The oxide-passivated detectors are 7 mm<sup>2</sup> and 20 mm<sup>2</sup> in area respectively; the energy resolution is 27 keV for 5.3 MeV alpha particles. The oxide-passivated detectors are 7 mm<sup>2</sup> and 20 mm<sup>2</sup> in area respectively; the energy resolution is 27 keV for 5.3 MeV alpha particles. The oxide-passivated detectors are 7 mm<sup>2</sup> and 20 mm<sup>2</sup> in area respectively; the energy resolution is 27 keV for 5.3 MeV alpha particles.

### 1. まえがき

半導体放射線検出器は近年著しい進歩をとげ、その用途も拡大し、放射線測定の分野で今や確固たる地位を確立した。

すでにわれわれは過去において PN 接合形検出器の研究と開発を行ない、これを本誌に発表したが<sup>(1)</sup>、その後さらに研究を進め、今回 プレーナ 形 PN 接合検出器と、リシウム・ドリフト 形検出器を開発、その製品化を行なった。同時に半導体検出器の使用に不可欠な増幅器として、全トランジスタ化低雑音電荷増幅器を開発、これを製品化する一方、リシウムドリフト 形検出器のための真空管式増幅器をも開発した。リシウムドリフト 形検出器用としては、FETについても検討を行なっている。

### 2. プレーナ形検出器

#### 2.1 動作原理

プレーナ 形検出器はいわゆる PN 接合形検出器の 1 種であるが、接合表面を酸化シリコンの膜で保護しているため、特に プレーナ 形と名付けた（実用新案申請中）。P 形シリコンを母材とする通常の PN 接合形検出器についてはすでに発表したが、今回の SD-03 シリーズ、SD-05 シリーズの プレーナ 形検出器は、N 形シリコンを母材とし、その表面に薄く P 形不純物層を形成した PN 接合からなっている。

動作原理を図 2.1 に示す。PN 接合に逆バイアスを印加すると、接合部に空間電荷領域が形成され、この部分が強い電界をもつ、これを空乏層（depletion layer）と称し、これが放射線に対して

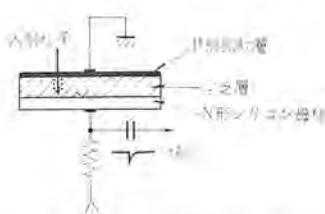


図 2.1 プレーナ 形検出器の動作原理  
Fig. 2.1 Principle of planer-type detectors.

有効な部分となる。入射放射線は平均 3.5 eV のエネルギー損失あたり 1 対の エレクトロンとホールのペアを発生しながらそのエネルギーを失なってゆく。空乏層で発生したこれら多数の キャリアのペアは、電界によって掃引されて パルス信号を発生する。空乏層になつてない母材あるいは表面不純物層の中で発生した キャリアは、一般には信号に寄与しない。したがって、放射線が空乏層で全エネルギーを失なうときには、その信号の大きさは正確に入射エネルギーに比例する。また、1 対の キャリア・ペアを生ずるための エネルギーがきわめて小さいことから、その エネルギー分解能はきわめて高いものになる。

さて高抵抗 N 形シリコン母材に P 形不純物拡散層を形成した場合、空乏層の厚さ  $d$  および単位面積あたりの接合容量  $C_d$  は、接合の理論により次式で与えられる。

$V$  を印加電圧、 $\rho$  を母材の比抵抗とすれば、N 形シリコンを母材とする検出器では

$$d = 0.51 (\rho V)^{1/2} \quad (\mu, \Omega \cdot \text{cm}, V) \quad \dots \dots \dots (2.1)$$

$$C_d = 2.1 \times 10^4 (\rho V)^{-1/2} \quad (\text{pF}, \Omega \cdot \text{cm}, V) \quad \dots \dots \dots (2.2)$$

となる。

式 (2.1) から明らかなように、空乏層の厚さ  $d$  は比抵抗  $\rho$  およびバイアス電圧  $V$  が大きいほど大きくなる。

#### 2.2 構造

プレーナ 形検出器 SD-03 シリーズ (SD-05 シリーズは以下カッコ内に示す) は厚さ 0.5 mm で面積が約 5 × 5 mm<sup>2</sup> (7 × 7 mm<sup>2</sup>) のシリコン・ウェーファの中央部に 3 mmφ (5 mmφ) の有効面積をもつようになっており、接合表面は酸化膜で保護されている。このウェーファの両側にそれぞれオーミックコンタクトを施し、TO-5 (TO-8) ステムにマウントした。構造を図 2.2 および図 2.3 に示す。

#### 2.3 製法

N 形 400 Ω · cm シリコンを厚さ 500 μ のウェーファにし、鏡面仕上げの後、1,200°C で高温酸化して SiO<sub>2</sub> 膜を形成する。SiO<sub>2</sub> 膜にフォト・レジスト法により適当に穴をあけて、そこからボロンを拡散して P 形拡散層とし PN 接合を形成する。拡散層の厚さは 1~2 μ とした。フォト・レジスト法の使用により任意の形の入射孔がつくられ、また 1 枚の ウェーファに同じ大きさの素子を何個で

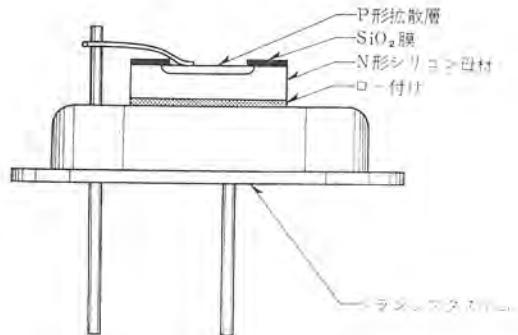


図 2.2 プレーナ形検出器の構造  
Fig. 2.2 Construction of planer-type detectors.



図 2.3 プレーナ形検出器 (SD-03 シリーズ, SD-05 シリーズ)  
Fig. 2.3 Planer-type (Oxide-passivated) detectors.

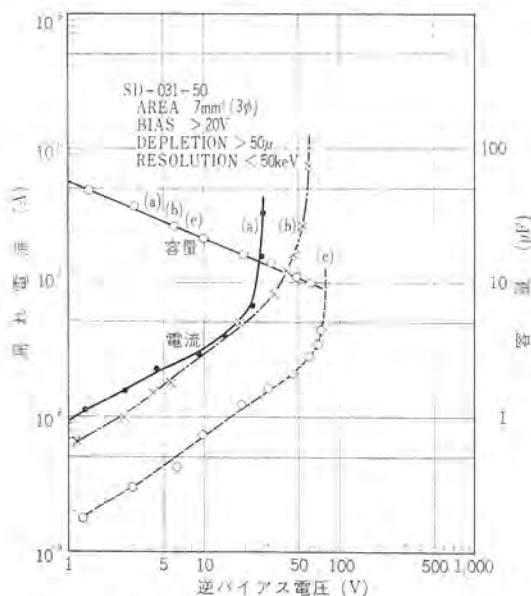


図 2.4 V-I, V-C 特性 (1)  
Fig. 2.4 V-I, V-C characteristics (1).

も拡散できる。PN 接合を形成した素子は上部の拡散層の一部にアルミを蒸着合金し、トランジスタシステムにロー付けして、上部リードとして 50 μ の太さの金線を熱圧着して完成する。

#### 2.4 電気的特性

SD-03 シリーズ, SD-05 シリーズの検出器について、逆バイアスに対する漏れ電流の変化および容量の変化をそれぞれ図 2.4~2.6 に示す。（これらは 2.5 節に示す分解能のグラフと対応する）これらプレーナ形検出器の漏れ電流は図 2.6 中に示された通常の PN 接合形検出器（これは接合表面にはシリコンワニスを塗布した）に比べて 1~2 ケタ小さくなっている。これは酸化膜で表面を保護しているために、おもに表面再結合電流が減少したためであると考えられる。また、電流曲線のコウ配が通常の PN 接合形では約 1/2 であるのに対して、プレーナ形では約 1 になってしまっており、これも注目される。容量曲線のコウ配は約 -1/2 になっており、これは式 (2.2) に従うものであって、このことは空乏層の厚さが式

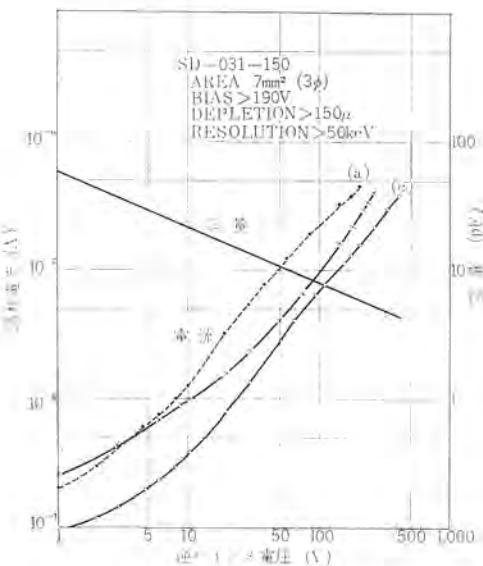


図 2.5 V-I, V-C 特性 (2)  
Fig. 2.5 V-I, V-C characteristics (2).

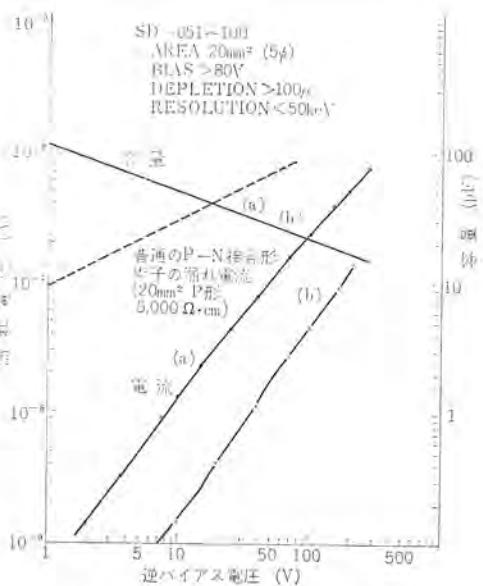


図 2.6 V-I, V-C 特性 (3)  
Fig. 2.6 V-I, V-C characteristics (3).

(2.1) に従って生じていることを示唆している。

このようにプレーナ形素子は漏れ電流が少なく、高分解能測定には有利であるが、プレーナ拡散のため耐圧が限定され、現在のところ 200 V 以上の耐圧を得るのはかなり困難である。

#### 2.5 エネルギ分解能

前節に電気的特性を示した検出器について逆バイアスに対するエネルギー分解能と集電効率の変化を図 2.7~2.9 に示す。分解能の測定方法は前回の報告<sup>(1)</sup>に詳しく書いたとおりで、400 チャネル波高分析器にかけてスペクトルを測定した。分解能はスペクトルの半値幅をとって、これを keV 単位で表わした。なおこのときの増幅器の雑音は約 7 keV FWHM である。

また、集電効率とは入射  $\alpha$  線により発生した電荷が電極に集められる割合で、表面不感層が比較的小さいと考えられる表面障壁形検出器 ( $50 \sim 100 \mu\text{g}/\text{cm}^2$  の金を蒸着) の出力を 100 としたものである。なお、増幅器の時定数は  $1 \mu\text{s}$  である。

さて、図 2.7 は SD-031-50 形検出器（面積  $3 \text{ mm}^2$ 、分解能 50 keV 以下、空乏層  $50 \mu$  以上）についての特性で、集電効率は

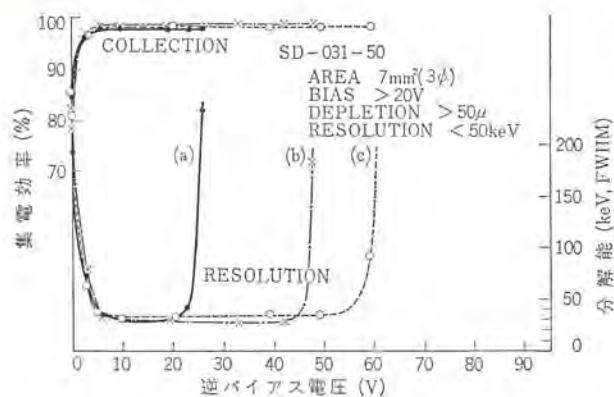


図 2.7 分解能と集電効率 (1)  
Fig. 2.7 Resolution and collection (1).

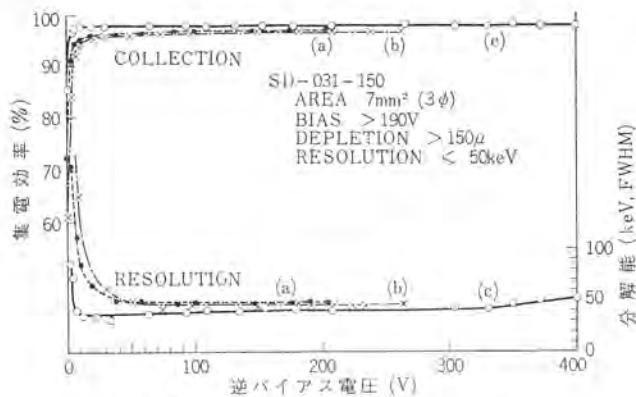


図 2.8 分解能と集電効率 (2)  
Fig. 2.8 Resolution and collection (2).

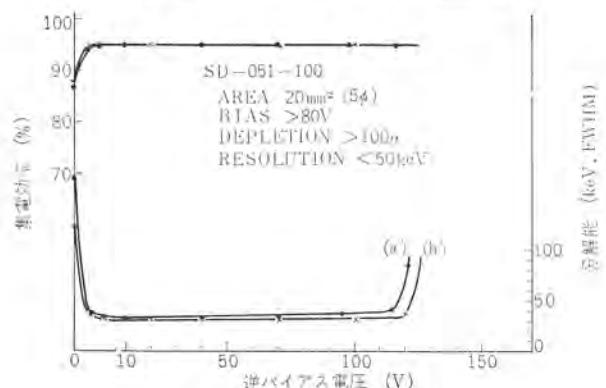


図 2.9 分解能と集電効率 (3)  
Fig. 2.9 Resolution and collection (3).

印加バイアス 5 V 程度でほぼ飽和に達しているが、100% にはならず表面障壁形に比べて、なお 100 keV 程度のエネルギー損失がある。エネルギー分解能の方も集電効率が飽和に達すると同時にオペイムに近づいている。5 V 以下で集電効率がすぐれないのは電界が弱くてキャリアがトラップされることによるものと思われる。5 V 以上での分解能は約 30 keV で最高分解能は 27 keV であった。この状態は耐圧ぎりぎりまで続き、許容電圧をこえるところで急速に分解能が悪くなっている。この現象はプレーナ形検出器に特長的なことの一つで、図 2.4 の電流特性と対比すれば漏れ電流の急激な増加と対応していることがわかるが、一般に漏れ電流が急増する数 V から数十 V 前に、分解能が著しく悪くなる傾向がある。

次に、図 2.8 は SD-031-150 形検出器（面積  $3 \text{ mm}^2$ , 分解能 50 keV 以下、空乏層  $150 \mu$  以上）の性能を示す。図に示したもののは 200 V 以上 400 V 程度まで分解能は 50 keV 以下となって

いる。しかしながらこのような高バイアスにおいては、バイアス印加直後は雑音が激しく、数分ないし数十分ほど経過して雑音がおさまれば、すぐれた分解能を示すという場合がある。

次に図 2.9 は、SD-051-100 形検出器（面積  $5 \text{ mm}^2$ , 分解能 50 keV 以下、空乏層  $100 \mu$  以上）の性能で、分解能は 30~40 keV となっている。面積は前の 2 例に比べて約 3 倍になっているが、分解能はきわめてよい。

## 2.6 安定性

PN 接合を酸化膜で保護したことの目的は、漏れ電流を抑え分解能を上げるとともに、ふんい気などによる影響をうけず長く安定に動作させることにある。これらの性能は、先の通常の PN 接合形に比べて著しく改良された。

まず図 2.10 に漏れ電流経時変化を示す。素子は大気ふん気中（気温 24~26°C, 湿度 60~70%）に、バイアスを印加せずに放置しておき、漏れ電流を測定するときのみバイアス電圧を加えた。製作後、初期の段階で大きく漏れ電流が減少しているが、その後は大きな変化はみられない。すなわち、約 1 年の間素子の特性は非常に安定であったことがわかる。また、図 2.11 はふんい気による漏れ電流の変化の一例を示したものである。

次に、図 2.12 に相対湿度が上昇したときの漏れ電流の変化を示す。これは数時間の間に湿度を増加させたもので、湿度は 45% から 95% にわたって漏れ電流の有意な変化は認められない。また、90% 以上の湿度中に約 1 カ月放置した場合も、漏れ電流の変化は認められず、耐圧の劣化もなかった。これによってプレーナ形検出器は高湿度中で非常に安定であることがわかった。

## 2.7 放射線損傷

半導体検出器は非常に高純度の単結晶を利用したものであるから、放射線を多量に当てた場合性能の劣化がおこる。これは、放

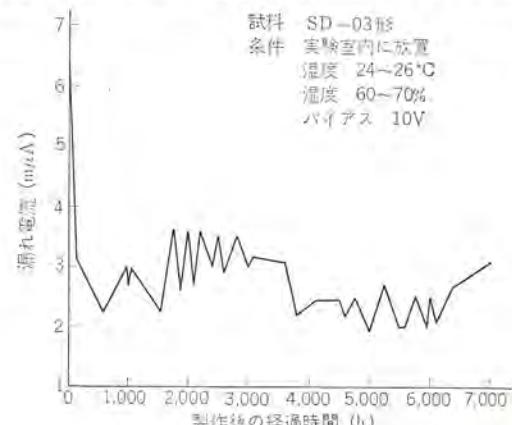


図 2.10 漏れ電流の経時変化  
Fig. 2.10 Long time stability.

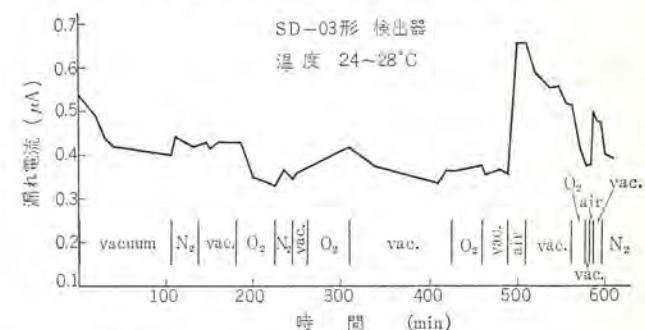


図 2.11 漏れ電流のふんい気による変化  
Fig. 2.11 Leakage current in various ambient gases.

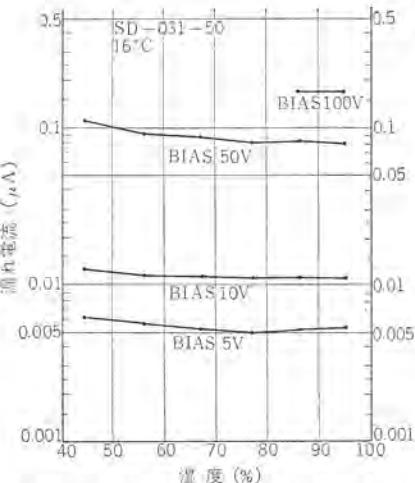


図 2.12 湿度変化と漏れ電流  
Fig. 2.12 Humidity and leakage current.

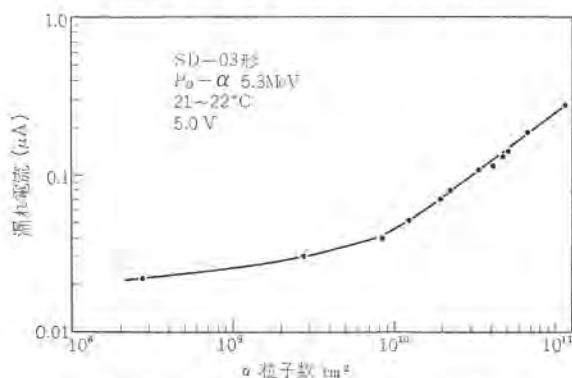


図 2.13 放射線損傷と漏れ電流  
Fig. 2.13 Radiation damage and leakage current.

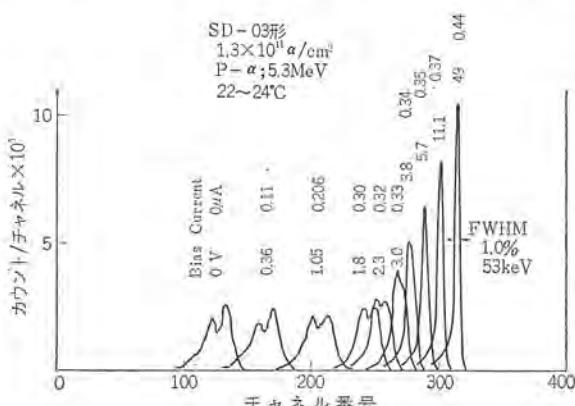


図 2.14 放射線損傷とスペクトル  
Fig. 2.14 Radiation damage and spectra.

放射線によって線結晶に欠陥が生ずるためで、いかなる半導体検出器もこれを避けることはできない。したがって放射線強度が高い場合には、これが使用の限界を決めることになる。

プレーナ形検出器に  $^{210}\text{Po}$  の  $\alpha$  線を長期間連続して照射した場合の漏れ電流の変化の様子を図 2.13 に示す。 $\alpha$  線が  $10^{10}$  個/ $\text{cm}^2$  ほど当たったあたりから、漏れ電流の増加は激しくなっている。これについて分解能も劣化してゆき、スペクトルをとった場合にメイン・ピークの下側に第 2 ピークが出現するようになる。この実験では約  $3 \times 10^{10}/\text{cm}^2$  照射したとき、低バイアスで第 2 ピークが現われたことを認めた。図 2.14 は  $1.3 \times 10^{11}$  個/ $\text{cm}^2$  の照射をした場合、各バイアス値に対するスペクトルをとったものである。低バイアスでは第 2 ピークが著しく出ているが、電界強度を上げていくと单一の

表 2.1 プレーナ形検出器 SD-03 シリーズ 定格表

形名	有効面積 (mm <sup>2</sup> )	分解能 (keV 以下)	空乏層 (μ 以上)	漏れ電流 (μA 以下)
SD-031-30	7 (3φ)	50	30	1
SD-031-50	7	50	50	1
SD-031-100	7	50	100	1
SD-031-150	7	50	150	1
SD-032-30	7 (3φ)	100	30	2
SD-032-50	7	100	50	2
SD-032-100	7	100	100	2
SD-032-150	7	100	150	2

注 分解能は  $^{210}\text{Po}$  の  $\alpha$  線 (5.3 MeV) に対する値である。

表 2.2 プレーナ形検出器 SD-05 シリーズ 定格表

形名	有効面積 (mm <sup>2</sup> )	分解能 (keV 以下)	空乏層 (μ 以上)	漏れ電流 (μA 以下)
SD-051-30	20 (5φ)	50	30	1
SD-051-50	20	50	50	1
SD-051-100	20	50	100	1
SD-051-150	20	50	150	1
SD-052-30	20 (5φ)	100	30	2
SD-052-50	20	100	50	2
SD-052-100	20	100	100	3
SD-052-150	20	100	150	2

スペクトルになる。これらの現象は、格子欠陥の発生によるトラップの増加、ライフタイムの減少によるものと考えられる。

## 2.9 定格

SD-03 シリーズ、SD-05 シリーズの定格を表 2.1、2.2 に示す。

## 3. リシウム・ドリフト形検出器

### 3.1 動作原理と構造

リシウム・ドリフト形検出器は、3.2 節で述べるように P 形シリコンにリシウムを拡散したのち、これを深くドリフトさせて放射線に有感な長い真性領域を出現させたものである。

この動作原理を図 3.1 に示す。印加した逆バイアスは真性領域にかかり、この部分に一様な電界が発生する。ここへ入射した放射線は、エレクトロンとホールのペアを多数発生し、これが電界に掃引されて信号パルスとなる。

SD-45 シリーズのリシウム・ドリフト形検出器の有効面積は  $4 \times 5 \text{ mm}^2$  で、母材シリコンの厚みは得られる真性領域の厚み  $0.5 \sim 2.0 \text{ mm}$  に応じて、それぞれ  $0.7 \sim 3.0 \text{ mm}$  となっている。これを T0-5 ステムにマウントしたのが図 3.2 および図 3.3 である。この場合、放射線は正面あるいは側面のいずれの方向からも入射させることができる。側面から入射させた場合、有効面積は小さくなるが、厚みは 4 または 5 mm となる。

### 3.2 リシウム・イオン・ドリフト法の原理と製法

リシウム・イオン・ドリフト形検出器は、E. M. Pell の発明によるリシウム・イオン・ドリフト法を応用したもので、厚い有効領域を形成できるので、大きな飛程を有する荷電粒子、とくに電子線や陽子線などの測定に重要である。

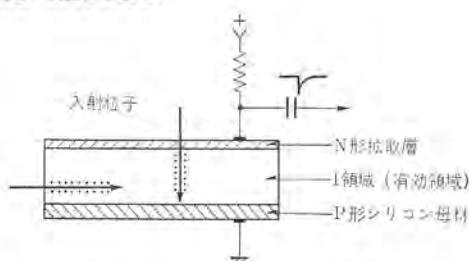


図 3.1 リシウム・ドリフト形の動作原理  
Fig. 3.1 Principle of lithium-drifted detectors.

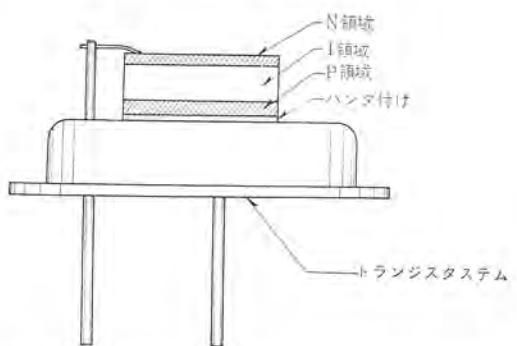


図 3.2 リシウム・イオン・ドリフト形放射線検出器の構造  
Fig. 3.2 Construction of lithium-drifted detectors.



図 3.3 リシウム・ドリフト形検出器 (SD-45 シリーズ)  
Fig. 3.3 Lithium-drifted detectors.

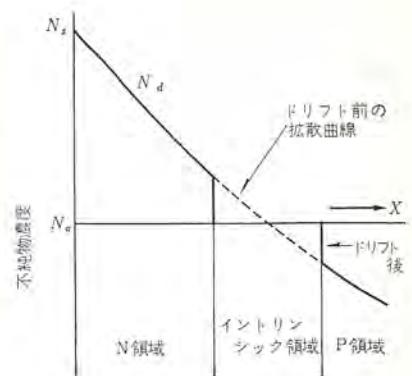


図 3.4 ドリフト前後のリシウム・イオン濃度  $N_d$  の分布曲線  
Fig. 3.4 Distribution of lithium ion density.

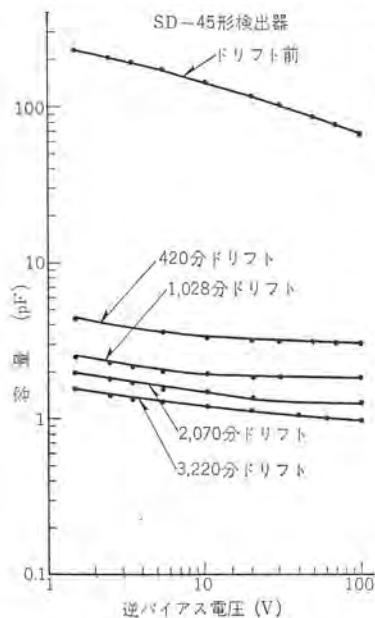


図 3.5 リシウム・イオンのドリフトによる容量変化  
Fig. 3.5 Lithium ion drift and capacitance.

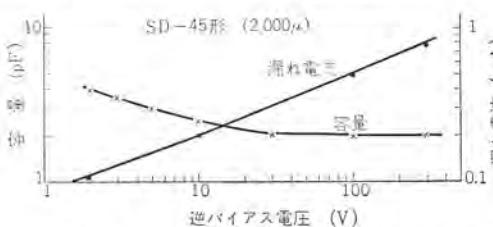


図 3.6 リシウム・イオン・ドリフト形検出器の  $V-I$ ,  $V-C$  特性  
Fig. 3.6  $V-I$ ,  $V-C$  characteristics of lithium-drifted detectors.

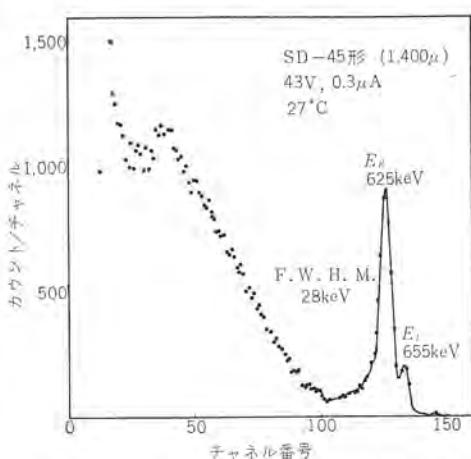


図 3.7  $^{137}\text{Cs}$  内部転換電子の測定  
Fig. 3.7 Internal conversion electron of  $^{137}\text{Cs}$ .

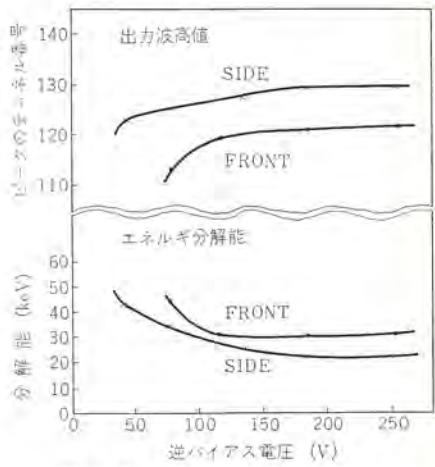


図 3.8 エネルギー分解能と出力波高値  
Fig. 3.8 Energy resolution and output value.

この原理は、シリコン中のリシウム・イオンの易動度が大きいことを利用したものである。まず図 3.4 に示したように P 形シリコンにリシウムを拡散する。リシウムはシリコン中でインターフィシャルの位置に入り、ドナーとなる。したがって、リシウムの拡散によって PN 接合が形成される。リシウム・イオンのシリコン中の易動度は非常に大きく、少し温度を上げて逆バイアス電圧を加えてやるとシリコン中を容易に動くようになる。その結果、リシウム・イオンはシリコン中のアクセラ不純物を次々と 1 対 1 に中和してゆき、中和された領域はイントリニシックになり、非常な高比抵抗を示す。

製作法は、母材に比抵抗  $70\sim100 \Omega\cdot\text{cm}$  の P 形シリコンを用い、これにリシウムを拡散する。次に、 $100\sim200\text{ V}$  の逆バイアスを印加して  $100\sim150^\circ\text{C}$  のシリコンオイル中で、必要な有感部の厚さが得られるまでドリフトする。ドリフト時間とともに真性領域が広がる様子を容量の変化で示したのが図 3.5 である。

前面のリシウムの拡散層の厚さは、ドリフト前で  $100\mu$  程度である。側面には理論的には不感層は考えられないが、 $\alpha$  線の波高欠損より考慮すると約  $1\sim2\mu$  の不感層が存在する。

### 3.3 電気的特性

放置しても、容量変化は起こらず、このことは真性領域の両側におけるリシウムイオン濃度分布の大きな所での逆拡散が、室温では無視できることを示している。

#### 3.4 エネルギー分解能

リシウムドリフト形検出器のエネルギー分解能の測定方法は、ブレーナ形の場合とよく変わることはない。ただし、この場合線源にはセシウム ( $^{137}\text{Cs}$ ) の内部転換電子を使用した。そのエネルギーは  $E_K=625\text{ keV}$   $E_L=655\text{ keV}$  である。

図 3.7 に真性領域が  $1,400\mu$  の検出器でとった内部転換電子のスペクトルを示す。K 装置および L 装置電子が分離されており、この場合スペクトルの半値幅は  $28\text{ keV}$  である。テールの部分は  $^{137}\text{Cs}$  が  $\beta$  崩壊で出す  $\beta$  線の連続スペクトルである。

次に真性領域が  $2,000\mu$  の検出器で  $\beta$  線を測定した場合のバイアス電圧に対する分解能および出力波高の変化を図 3.8 に示す。図中“FRONT”とは電子線を検出器正面から約  $100\mu$  の拡散層を通して入射させた場合であり，“SIDE”とは側面から入射させ

た場合である。やはり拡散層の厚みの影響で正面入射の場合は側面入射に比べて約 40 keV のパルス波高欠損がある。それに応じて分解能も側面入射の方がすぐれている。ともに低バイアスで性能が出ないのは真性領域が長く、電界強度が十分でないためである。得られた最高の分解能は側面入射で 22 keV であった。

### 3.5 エネルギ比例性

真性領域が 600  $\mu$  の検出器について、入射電子線のエネルギーを変えてその出力波高の変化を調べた。結果を図 3.9 に示す。測定は大阪府立放射線中央研究所の  $\beta$  線スペクトロメータを用いて行ない、線源は  $^{90}\text{Sr}$  である。

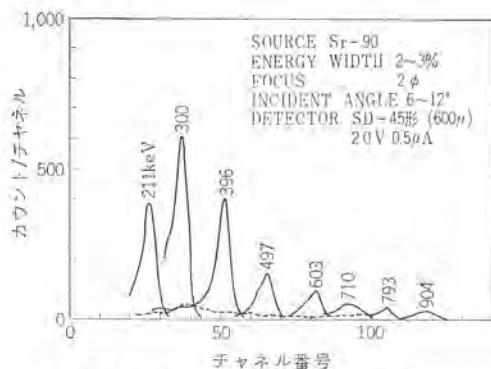


図 3.9 ベータ線のスペクトル  
Fig. 3.9 Beta-rays from beta-ray spectrometer.

$^{90}\text{Sr}$  からの  $\beta$  線は連続スペクトルでその強度はエネルギーによって異なるが、ここでは入射電子線に対する規格化はしていない。 $\beta$  線の飛程は  $\alpha$  線のように一様でなく、質量が小さいため多重散乱をおこして複雑であるが、いわゆる外ソウ(捕)飛程としては使用検出器の有効厚さ(真性領域の厚さ)600  $\mu$  に相応する飛程をもつ  $\beta$  線のエネルギーは約 500 keV である。したがって、これ以下のエネルギーでは入射  $\beta$  線はまず真性領域でとまるが、これ以上だと一部は突き抜けをおこしあげる。900 keV の  $\beta$  線の外ソウ飛程は約 1.5 mm であるが、それでもこの検出器でピーカーが得られている。つき抜けを起こすエネルギーでは、低チャネルに突き抜けた電子のピーカーが出てくるが、図では省いた。

### 3.7 定格

SD-45 シリーズのリシウムドリフト形検出器の定格を表 3.1 に示す。

表 3.1 リシウムドリフト形 SD-45 シリーズ 定格表

形名	真性領域 (mm)	分解能 (keV 以下)	漏れ電流 ( $\mu\text{A}$ 以下)
SD-4501	0.5	30	1
SD-4502	0.5	40	1
SD-4503	0.5	60	2
SD-4504	0.5	100	3
SD-4511	1	30	1
SD-4512	1	40	1
SD-4513	1	60	2
SD-4514	1	100	3
SD-4521	2	30	1
SD-4522	2	40	1
SD-4523	2	60	2
SD-4524	2	100	3

注 分解能は  $^{137}\text{Cs}$  の内部転換電子(625 keV)に対する値である。

## 4. 増幅器

### 4.1 構成

半導体検出器用の増幅器に要求されることは、雑音の小さいことおよび安定性の良いことである。

検出器の出力パルスが非常に小さいため、低雑音増幅器を用いないと精度のよい測定ができない。増幅器の目的は電気量を正確に測ることにあるから、その雑音はクロノ単位で表わされる。また、検出器の出力電荷が入射粒子のエネルギーに比例するから、増幅器の雑音をエネルギーに換算して keV 単位で表わすこともある。

安定性に関しては増幅器自体の安定性のほかに、検出器の接合容量が変化しても全系の利得が変化しないという性質が要求される。検出器の接合容量は、バイアス電圧によって変化するから、電圧増幅を行なうと同一入力電荷に対する出力電圧が一定にならない。したがって、通常の電圧増幅器は半導体検出器用の前置増幅器としては不適当である。このふつごうを避けるために図 4.1 の構成をもった電荷増幅器が使われる。

容量負帰還をかけてあるため、出力電圧は入力電荷に比例し、他の因子に無関係である。

電荷増幅器の出力波形は階段状となるが、これを電圧増幅したのち、波形整形回路を通して整形する。整形回路としては RC 微積分回路が多く用いられる。図 4.2 にエネルギー分析のブロックダイヤグラムを示す。電荷増幅器に用いる増幅素子としては、真空管、トランジスタ、FET などが使われているが、それぞれ長所短点を持っている。真空管は、雑音が最も小さく 2~5 keV であるが、装置が大きくなる欠点がある。トランジスタは小形化に有利であるが、雑音が大きく 10~30 keV である。FET の雑音は常温では 5~10 keV であるが、冷却することによって真空管と同程度の雑音が得られる。

### 4.2 トランジスタ式電荷増幅器 ND-1260, ND-1261

当社では、まずトランジスタ式電荷増幅器 ND-1260, ND-1261 を開発した。半導体検出器が本来小形な検出器であるから、その特長を生かした利用法が開発されることはある。付属回路にも小形化が要求されると考えたからである。最近注目を浴びている磁気分析器用マルチエレベイタなどはその好例である。雑音もトランジスタを最適条件下で動作され得る回路方式を開発することによって従来の 1/2 度減に減少させることができた。ND-1260, ND-1261 は 10~12 keV の低雑音を実現している。この程度の雑音であれば、大部分の用途に使用することができ、しかも実験の能率や経済性の面で真空管よりもはるかにすぐれている。したがって真空管増幅器の使用は、とくに低雑音を要求される場合に限られてくると考えている。図 4.3~4.5 に ND-1260 の外形および特性を示す。

### 4.3 トランジスタ電荷増幅器の将来性

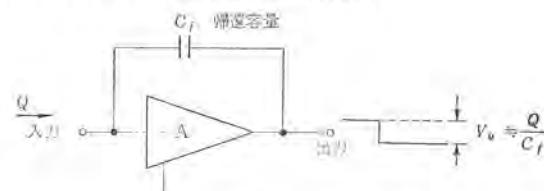


図 4.1 電荷増幅器  
Fig. 4.1 Charge-sensitive amplifier.

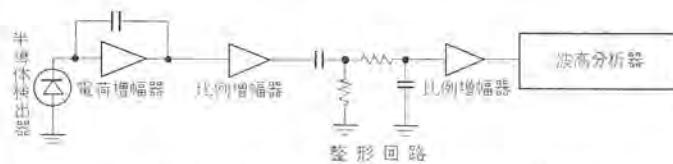


図 4.2 エネルギー分析のブロック・ダイヤグラム  
Fig. 4.2 Block diagram of energy analysis.



図 4.3 トランジスタ式電荷増幅器 (ND-1260)  
Fig. 4.3 Transistorized charge sensitive amplifier.

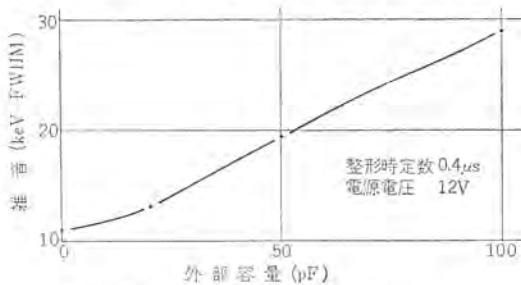


図 4.4 ND-1260 の雑音と外部容量  
Fig. 4.4 Noise vs external capacitance.

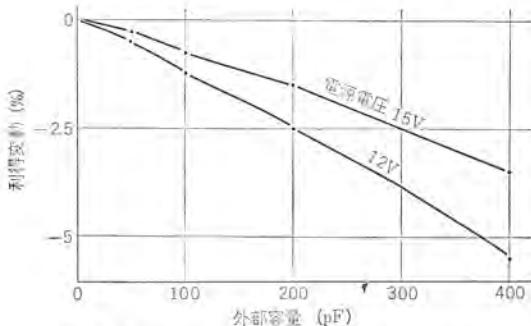


図 4.5 外部容量と利得安定性  
Fig. 4.5 Gain variation vs external capacitance.

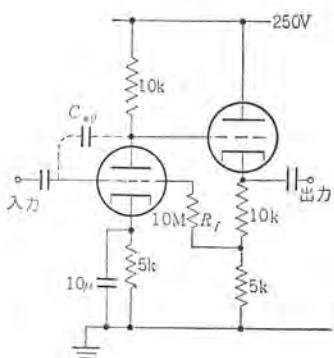


図 4.6 リシウム・ドリフト形検出器用真空管電荷増幅器  
Fig. 4.6 Vacuum tube amplifier for lithium-drifted detector.

トランジスタは上記の利点のほかに、高周波において真空管以上の低雑音を期待できるという利点がある。半導体検出器の立上り時

間は通常  $1\sim10 \mu s$  であるので、高速度を要求される応用面には適しているが、付属回路には高速化に伴う困難の一つとして雑音の増加がある。高周波で問題となるショット雑音は  $C_{in}/\sqrt{g_m}$  に比例するのであるが、真空管ではこの値を現在以上に大きくすることは困難である。これに比してトランジスタは大きな  $g_m$  が得やすい上に、增幅機構の違いから同一の  $g_m$  でもショット雑音が真空管より小さい。雑音に関しては、トランジスタの  $g_m$  は真空管の場合の 5 倍に評価してよいことが理論的に導びける。コレクター電流を  $1 \text{ mA}$  とすると  $g_m$  は約  $40 \text{ m}\Omega$  となるが、これは真空管の場合の  $200 \text{ m}\Omega$  に相当するわけである。

以上のような理由から、将来半導体検出器用の増幅器としては、トランジスタか FET が主役をなすものと思われる。

#### 4.4 真空管式電荷増幅器

パルスライズタイムのおそいリシウムドリフト形検出器用として、とくに雑音の小さいものを開発した。従来、電荷増幅器の初段にはカスコード接続が採用されていたが、当社ではさらに低雑音の回路方式を採用した(特許申請中)。図 4.6 にその結線図を示す。帰還容量(図 4.1 の中の  $C_f$ )として外部に容量を付加せず、電極間容量  $C_{op}$  を用いている点が特長である。これにより、入力回路の浮遊容量を小さくし、ショット雑音を減少させている。さらにバイアス回路に直流負帰還を行なって直流動作点を安定化し、 $C_{op}$  が変動しないようにしてある。このため、十分な安定性が保たれている。この方法によれば国産の真空管を用いても  $2 \text{ keV}$  程度の低雑音が容易に得られる。

#### 5. む す び

プレーナ形検出器については SD-03 シリーズ、SD-05 シリーズの開発・製品化を完了した。有効面積はそれぞれ  $3 \text{ mm}^2$ 、 $5 \text{ mm}^2$  で得られた最高分解能は  $\alpha$  線 ( $5.3 \text{ MeV}$ ) に対して  $27 \text{ keV FWHM}$  であった。現在さらに面積  $10 \text{ mm}^2$  の検出器の開発を進めおり、近い将来に製品化を行なう予定である。

リシウム・ドリフト形検出器については SD-45 シリーズを製品化した。有効面積は  $4 \times 5 \text{ mm}^2$ 、有効厚さは  $2 \text{ mm}$  まで、 $\beta$  線 ( $625 \text{ keV}$ ) の分解能は  $22 \text{ keV}$  であった。さらに面積を大きくしました、有効厚さを増すことを検討している。また、不感層を薄くすることも重要であると思われる。

増幅器系に関しては、トランジスタ電荷増幅器をモレクトロン化して超小形化することも将来の課題である。一方、真空タンク中の使用に耐えられる増幅器や高速増幅器なども研究を進めている。

終わりにリシウム・ドリフト形検出器によるベータ線スペクトル測定に際し、種々ご指導いただいた大阪府立放射線中央研究所、第 1 研究部長東俊雄先生に厚くお礼を申しあげる次第である。

(昭 40-8-5 受付)

#### 参 考 文 献

- (1) 清水, ほか:『三菱電機技報』38, 1060 (昭 39)

# GaAs 可変容量ダイオード

藤林肇次\*・池川秀彰\*・須崎涉  
喜連川隆\*\*・白幡潔\*・武富大児\*

## Gallium Arsenide Varactor Diodes

Central Research Laboratory

Keiji FUJIBAYASHI・Hideaki IKEGAWA・Wataru SUZAKI  
Takashi KITSUREGAWA・Kiyoshi SHIRAHATA・Taiji TAKETOMI

Mitsubishi laboratory has developed high  $Q$  varactors for use in frequency multipliers up to a millimeter wave range and also in parametric amplifiers. The material used in GaAs because of high  $Q$  expected; the characteristics of diodes at liq. N<sub>2</sub> or liq. He temperature are very good. Diffused junction type varactor diodes have been designed in consideration of the junction capacitance and to provide against severe electrical burden. From the viewpoint of cooling, millimeter wave operation and ease of mounting on transmission lines, a pill type cartridge is employed. This article accounts for, in addition to the design and manufacturing process, simplified measurement of  $Q$  and a few examples of parametric amplifiers provided with these products. The typical characteristics are the junction capacitance being 0.4 pF and the cut off frequency 200 Ge.

### 1. まえがき

パラメトリック増幅器その他の装置に広く利用されている可変容量ダイオードは、最近その特性が著しく向上している。当所においても特性の向上を目標に研究を行なってきて、シヤ断周波数 200 Ge 以上のものがかなり容易に作れるようになった。この論文はシヤ断周波数を上げるための設計上、工作上の問題点について述べてある。

また多量のダイオードの  $Q$  の迅速正確な測定法についてもしとともに、製作されたダイオードの特性、およびその応用例についても簡単に述べてある。

### 2. 可変容量ダイオードの Figure of Merit

可変容量ダイオードの等価回路は図 2.1 のように半導体接合容量  $C$ 、接合抵抗  $R$ 、直列抵抗  $R_s$ 、リード線のインダクタンス  $L$  およびカートリッジ容量  $C_H$  からなっている。ダイオード応用回路にとって  $L$  および  $C_H$  も重要なパラメータではあるが、ここでは考察の対象外とする。結晶部の等価回路は図 2.2 となる。 $R$  を  $R_s$  の中に含めたので  $C$  および  $R_s$  は周波数で変わることになるが、 $C$  は 1 Mc 以上、 $R_s$  は数百 Mc 以上では周波数による変化はないとしてよい。

図 2.2 の等価回路のリアクタンスが抵抗に等しくなる周波数はシヤ断周波数  $f_C$  と呼ばれている。図 2.2 の等価回路は

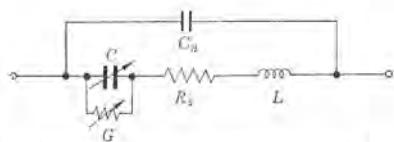


図 2.1 カートリッジによる寄生要素を考慮した可変容量ダイオードの等価回路

Fig. 2.1 Nonlinear equivalent circuit with parasitic element of the cartridge for varactor diode.



図 2.2 寄生要素を省略した可変容量ダイオードの等価回路

Fig. 2.2 Nonlinear equivalent circuit for varactor diode.

$$f_C = \frac{1}{2\pi CR_s} \quad (2.1)$$

$f < f_C$  では容量性回路と見なせる。またいかに純粋に容量性であるかを示す指数として、

$$\gamma = \frac{f_C}{f} = \frac{1}{2\pi f CR_s} \quad (2.2)$$

がある。

可変容量ダイオードの  $R_s$  は負バイアス電圧をかけたマイクロ波領域では定数と考えてよいが、 $C$  はもちろんバイアス電圧で変わるものであるからバイアス電圧を規定しなければ  $f_C$  または  $Q$  は決まらない。0 V または -2 V における値という定め方もあるが、多くは降伏電圧  $V_B$  における値、すなわち、最高  $f_C$  をもってそのダイオードの  $f_C$  としている。

一方、可変容量ダイオードは  $C$  が変わらなければ意味がなく、 $C$  の変化率が  $f_C$  について第 2 の重要な要素となる。容量変化率  $\gamma$  は、

$$\gamma = \frac{C_{\max} + C_{\min}}{C_{\max} - C_{\min}} \quad (2.3)$$

と表わしうる。

パラメトリック増幅器では dynamic figure of merit  $\tilde{Q}$

$$\tilde{Q} = \frac{\gamma}{2} Q(V) \quad (2.4)$$

が重要な要素となっている。ただし  $Q(V)$  は動作バイアス電圧における  $Q$  である。 $\tilde{Q}$ 、 $\gamma$  は周波数ティ倍器にも有用な要素である。

式 (2.3) から  $C_{\max} \gg C_{\min}$  であれば  $\gamma = 1$  となることがわかるが、このような場合には

$$\tilde{Q} = \frac{f_C(V_B)}{4f} \quad (2.5)$$

とおける。

GaAs ダイオードでは順バイアス電圧領域でも、 $R_s$  が負バイアス領域における値と変わらず、全バイアス領域にわたってほぼ完全な理想的な動作をするので、式 (2.5) があてはまる。しかし Ge や Si では順バイアス領域で  $R_s$  の増大がみられ、式 (2.5) の分母の 4 は 5~8 と置き換えないなければならない。この様子を図 2.3 に示す。このことは GaAs が可変容量ダイオード材料として Ge, Si に

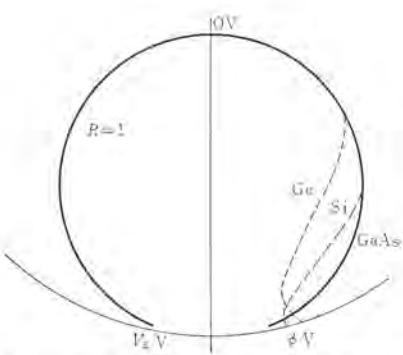


図 2.3 Ge, Si および GaAs ダイオードのバイアス特性  
Fig. 2.3 Typical impedance loci of Ge, Si and GaAs varactor diodes as a function of bias voltage.  
まさる理由の一つである。

### 3. ダイオード設計上の考察と製作

#### 3.1 設計上の考察

2 章に詳しく述べたように、可変容量 ダイオードとしての Figure of Merit は、いかに容量性であるかという指数としての  $Q$  またはシヤ断周波数と、可変容量であるということの指数としての容量変化率との積で表わされる。しかし容量変化率は半導体の接合の形、材料が決まれば、正常な パラクタ・ダイオードでは定数と考えてよいから、結局、Figure of Merit としては降伏電圧におけるシヤ断周波数をとればよい。

シヤ断周波数は

$$f_0 = \frac{1}{2\pi R_s C_{min}} \quad \dots \dots \dots \quad (3.1)$$

で表わされる。 $f_0$  を高めるにはもちろん  $C_{min}$  および  $R_s$  を小さくしなければならない。しかし、 $R_s$ 、 $C_{min}$  は理論から推算できない成分を含んでおり、このために、実際に  $f_0$  を高めることは容易ではない。

$$C_{min} = C(V_B) + C_S \quad \dots \dots \dots \quad (3.2)$$

$$R_s = R_O + R_m \quad \dots \dots \dots \quad (3.3)$$

ここに  $C(V_B)$  は降伏電圧における接合容量、 $C_S$  は浮遊容量、 $R_O$  は各接触部の抵抗、 $R_m$  は半導体結晶本体の抵抗である。

$C_S$  については、ここに述べる ダイオードは接合形であるから、接合容量のさらに小さい ボンド 形の場合のようには問題にならない。 $C(V_B)$  は約 0.2 pF であり  $C_S$  より 1 ケタ近く大きいものと推定される。 $R_O$  は接合形のほうが ボンド 形よりもしろ問題は大きい。それは ボンド 形では P 側に オーム 接触部がないのに接合形にはこれがあるからである。しかし N 側、P 側の オーム 接触部に徹底的な検討を加えた結果、オーム 接触抵抗を大幅に軽減し得た。

$R_m$  については ダイオードの接合部を図 3.1 のような拡散 メサ 形になっているとすると、Gibbons<sup>(1)</sup> により次のように与えられている。

$$R_m = \rho_p x_p / \pi r^2 m + \rho_n x_n / \pi r^2 m + \int_0^{x_b} \rho_m / A dx \quad \dots \dots \dots \quad (3.4)$$

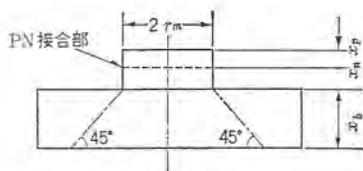


図 3.1 ダイオードの構造  
Fig. 3.1 Mesa structur of GaAs varactore diode.

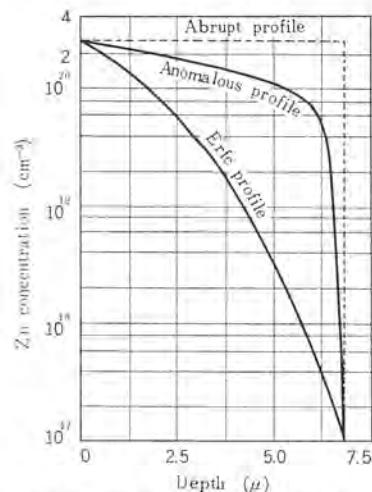


図 3.2 GaAs 中での Zn の拡散  
Fig. 3.2 Typical diffusion profiles for Zn in GaAs.

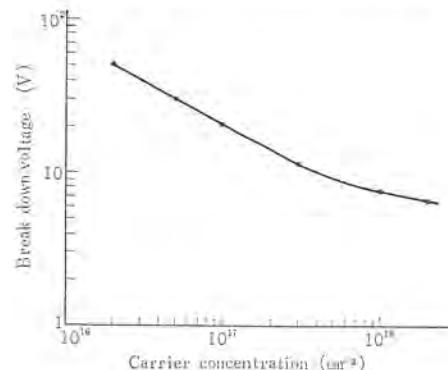


図 3.3 P+N 構造の N 側キャリア濃度と降伏電圧との関係  
Fig. 3.3 Break down voltage of GaAs P+ on N abrupt junctions as a function of the carrier concentration of the N-side.

ここで  $\rho_p$ 、 $\rho_n$  は P 形、N 形の比抵抗、 $r_m$  は メサ 部の半径、 $x_p$ 、 $x_n$  は メサ 部の P 部および N 部のおのおのの長さ、 $A$  は面積を示す。式 (3.4) の第 1 項は P 部の抵抗、第 2 項は N 部の抵抗、第 3 項はベース 部の抵抗を示す。

拡散形 PN 接合は N 形(または P 形) 半導体に P 形(または N 形) 不純物を拡散することにより得られる。GaAs に関しては Cunnel と Gooch<sup>(2)</sup> が Zn を拡散した実験を報告して以来、GaAs へ不純物を拡散する研究が多く報告されている。通常半導体に不純物を拡散したとき、不純物分布は error function で表わされる。しかし GaAs 中に Zn を拡散すると図 3.2 に示すように error function に乗らない異常分布を示す<sup>(1)</sup>。

すなわちこのような接合部容量の電圧依存性は、N が  $\frac{1}{2}$  と  $\frac{1}{3}$  の間を取るような特性を示す。したがってこの接合部のできかたが、ダイオードの性能を左右する要素の一つである。 $C_{min}$  は ダイオードの  $V_B$  における値であるが、 $V_B$  は材料の不純物濃度と構造に関係がある。図 3.3 は P+N 構造をもつ GaAs PN 接合についての不純物濃度対  $V_B$  の関係を示している<sup>(3)</sup>。

GaAs 単結晶は Ge および Si と比較して誘電率が小さく、電子移動度が大きいということから、GaAs 可変容量 ダイオードは Ge および Si のそれと比べて高い シヤ断周波数が得られる<sup>(4)</sup>。

#### 3.2 製作

##### 3.2.1 不純物拡散

拡散法は開管法(open tube system)と閉管法(closed tube system)とがある。ここでは閉管法を用いている。N 形 GaAs 結晶

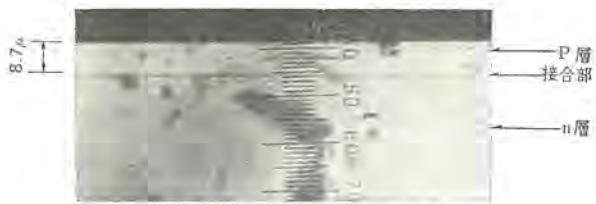


図 3.4 拡散層の断面  
Fig. 3.4 Cross-section of a zinc diffused layer.



図 3.5 GaAs 可変容量ダイオード  
Fig. 3.5 GaAs varactor diodes.

ウエーファをP形不純物であるZnと少量のAsとともに石英管中に入れて、真空度 $10^{-5}$ mmHg以下に排気し、封入する。これを拡散炉に入れ、700~1000°Cで数分~数時間の拡散を行なう。図3.4は拡散層の断面を示す。

### 3.2.2 組立

拡散したウエーファの片面を研磨して拡散層を除き、厚さを約150μにする。これを1辺が500~800μのペレットに切り出し、N側オーム接触材としてSn、P側オーム接触材としてInを合金させてオーム接触を完成させた。これをドーム形外装にマウントし、電解エンジニアリング法により $C_{(0V)}$ が0.4~0.5pFになるよう調節した。その後よく洗浄乾燥し、不活性ガスふんい気中でキャップと素子母体とをハーメチックシールして図3.5で示すような素子を完成する。このダイオードは機械強度が大きく、小形なため低温冷却が可能である。

## 4. Qの測定法

$Q$ の測定法としてはいわゆるHarrison法<sup>(6)</sup>が最もすぐれたものとして広く利用されているが、測定、データ整理が面倒で、 $Q$ の非常に高いものは誤差を生じやすいという欠陥があった。

この章に述べる方法は、測定器系は従来のものそのままであるが、定波測定器で読みとる値から直接結果を導き出すもので、測定所要時間が1/10ぐらいために短縮されるとともに、 $Q$ の非常に高い場合、その値をより正確に測定できる長所がある。

その手順は、

- (1) ダイオードを0バイアス電圧で整合をとる。
  - (2) 拡散電位差 $\phi$ と降服電圧 $V_B$ との二つのバイアス電圧における反射係数の位相差、すなわち定波極小点の移動距離 $L$ を測定する。
  - (3)  $L$ からチャートにより $Q$ またはシヤ断周波数を読みとる。である。またこの測定法が適用できるための条件は
    - (a)  $\phi$ から $V_B$ までの範囲で $R_S$ が一定こと。
    - (b) バイアス電圧を $\phi$ および $V_B$ にしたときの反射係数の位相が符号反対で、絶対値がほぼ等しいこと。
- である。(a)はGaAsダイオードではほぼ完全に満足され、(b)はこの文の扱うダイオードでは理論的実験的にはほぼ満足する。

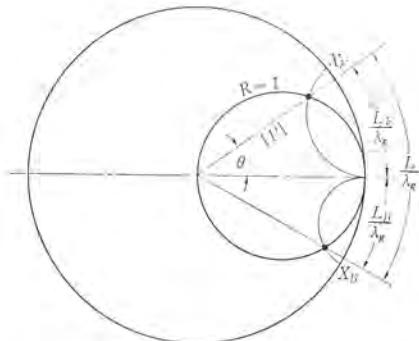


図 4.1 スミス図

Fig. 4.1 Smith chart.

### 4.1 原理

反射係数 $\Gamma e^{j\theta}$ と標準化インピーダンス $Z=R+jX$ との関係は

$$|\Gamma| = \sqrt{\frac{(R-1)^2 + X^2}{(R+1)^2 + X^2}} \quad (4.1)$$

$$\theta = \tan^{-1} \frac{2X}{R^2 + X^2 - 1} \quad (4.2)$$

である。(1)の操作と仮定(a)とにより、 $R=1$ したがって

$$X = 2 \cot \theta \quad (4.3)$$

である。定波測定器上の基準点( $\theta=0$ )と、バイアス電圧を拡散電位差に等しくしたときの測定点との距離を $L_F$ とすれば、図4.1から明らかなように

$$\theta = 4\pi \frac{L_F}{\lambda_g} \quad (4.4)$$

である。 $\lambda_g$ は定波測定器の管内波長である。式(4.3)、(4.4)から

$$X_F = 2 \cot \left( 4\pi \frac{L_F}{\lambda_g} \right) \quad (4.5)$$

を得る。また逆方向の降服電圧では $L_B$ とすれば

$$|X_B| = 2 \cot \left( 4\pi \frac{L_B}{\lambda_g} \right) \quad (4.6)$$

となる。ダイオードの最大 $Q$ 、すなわち降服電圧における $Q$ 、 $Q(V_B)$ は

$$Q(V_B) = X_F + |X_B| \quad (4.7)$$

であるから、いま

$$L_F + L_B = L, \quad L_F - L_B = \Delta L \quad (4.8)$$

とおけば、式(4.5)、(4.6)、(4.7)によって

$$Q(V_B) = \frac{4 \sin 4\pi \frac{L}{\lambda_g}}{\cos 4\pi \frac{\Delta L}{\lambda_g} - \cos 4\pi \frac{L}{\lambda_g}} \quad (4.9)$$

となる。 $\Delta L=0$ のときは

$$Q(V_B) = 4 \cot 2\pi \frac{L}{\lambda_g} \quad (4.10)$$

となる。ダイオードが高 $Q$ のときは $4\pi \frac{L}{\lambda_g} \ll 1$ となり、また $\frac{\Delta L}{L} \ll 1$ の場合には式(4.10)は

$$Q(V_B) \approx \frac{2\lambda_g}{\pi L} \left\{ 1 + \left( \frac{\Delta L}{L} \right)^2 \right\} \quad (4.11)$$

とおける。

### 4.3 検討

4.1節に述べた手順では、式(4.10)の $L$ を測定するのであって、 $\Delta L$ はわからない。 $\Delta L \neq 0$ であればたしからしい $Q$ は測定 $Q$ より高くなる。この測定誤差を10%以下に抑えるためには、 $\Delta L/L$ は0.3以下であればよい。

$\Delta L=0$ ということは $Q(0V)=Q(V_B)/2$ ということであり、 $R$ 一定ということから結局 $C=C(0V)/2$ のバイアス電圧が、ほぼ降服電圧になることが確かめられれば、 $\Delta L/L$ はかなり小さいも

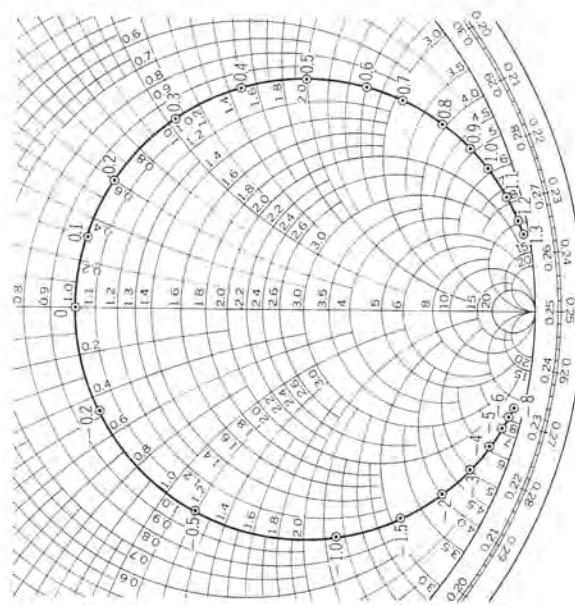


図 4.2 ダイオードの  $Q$  の測定例 ( $f=11.6 \text{ Gc}$ )  
Fig. 4.2 Measured  $Q$  of a typical diode.

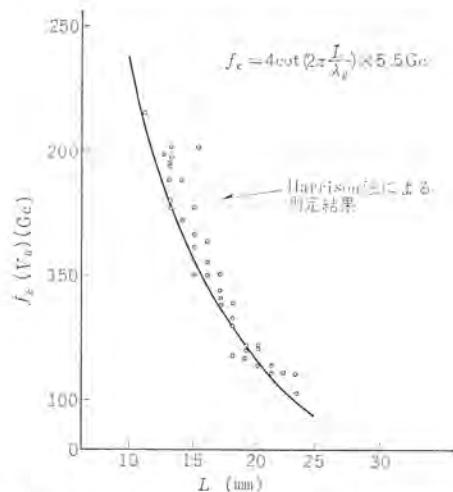


図 4.3 理論曲線と Harrison 法で測定した結果との比較  
Fig. 4.3 Comparison of the theoretical curve ( $dL=0$ ) with the measured values on the Harrison method.

のであると結論できることになる。

$$C = \frac{C(0V)}{\left(1 - \frac{V}{\phi}\right)^n} \quad (4.12)$$

式 (4.12) により

$$V = (2^{1/n} - 1)\phi \quad (4.13)$$

となる。 $\phi = 1.3 \text{ V}$ ,  $n = 1/3$  または  $1/2$  とすれば  $V$  は 9 または 5  $\text{V}$  となる。

また実験的には図 4.2 をみると

$$\frac{L_F}{\lambda_g} = 0.014, \quad \frac{L_B}{\lambda_g} = 0.017$$

であるから、式 (4.8) により

$$\frac{L}{\lambda_g} = 0.031, \quad \frac{dL}{L} = 0.1$$

となり、式 (4.11) によって

$$Q = 20$$

となるが、 $dL$  の影響は 1% にすぎないことがわかる。図 4.3 は 5.5 Gc で Harrison 法により測定したデータを式 (4.10) の理論曲線と比較したものである。

## 5. ダイオードの特性

ダイオードの電流-電圧特性は図 5.1 に示してある。

容量-電圧特性は、Boonton の容量計 (1 Mc) で、各バイアス点での値を測定し、後で外装容量を差し引いた値を示している。容量と電圧との関係は

$$C = C_0 / (\phi - V)^n \quad (5.1)$$

で表わされる。 $C_0$  はバイアス電圧 0V のときの容量である。このダイオードの C-V 特性は図 5.2 に示すように  $n=0.4$  である。

ダイオードの  $Q$  あるいはシヤ断周波数については、Harrison 法による結果の代表例を図 4.2 に示した。これは測定周波数が 11.2 Gc であるが、5.5 Gc における測定結果を図 5.3 に示す。両者か

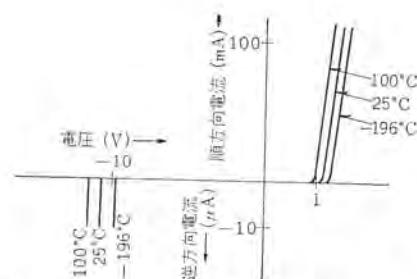


図 5.1 GaAs 可変容量ダイオード電流-電圧測定  
Fig. 5.1 Typical current-voltage characteristics of GaAs varactor diode.

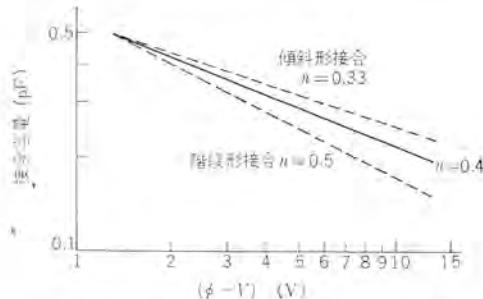


図 5.2 接合容量-電圧特性  
Fig. 5.2 Typical junction capacitance as a function of voltage for GaAs diode.

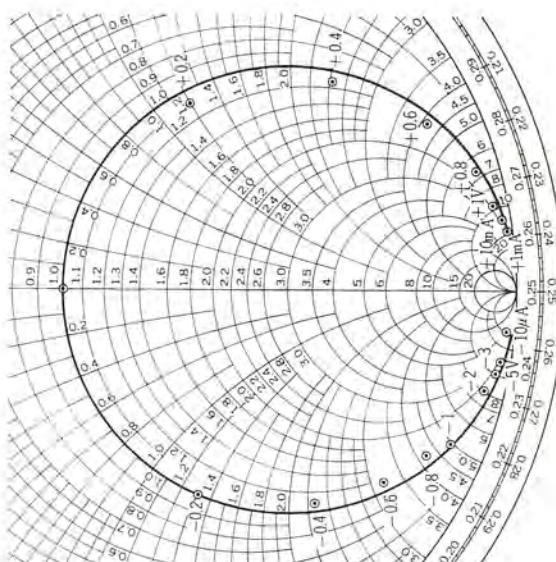
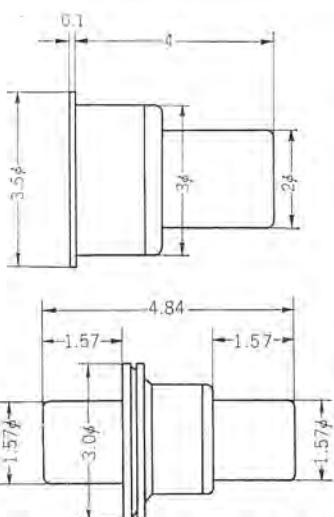


図 5.3 図 4.2 に測定例を示したダイオードの異なる周波数における測定例 ( $f=5.5 \text{ Gc}$ )  
Fig. 5.3 Measured  $Q$  of the typical diode at another frequency.

表 5.1 ダイオードの特性例

シヤ断周波数 (Gc)	接合容量 (pF)	降伏電圧 (V)
60 以上	1~0.4	6 以上
90 ~	1~0.4	~
120 ~	0.6~0.2	~
150 ~	0.6~0.2	~
180 ~	0.6~0.2	~

図 5.4 ダイオードの外形 2 種  
Fig. 5.4 Two types of diode holder.

ら導かれるシヤ断周波数はよく一致している。なお Harrison 法は抜き取りの代表についてだけ行ない、全数試験は 4 章に述べた方法によっている。

表 5.1 にダイオードの特性例を示した。また図 5.4 はダイオードの外形である。カートリッジの容量は 0.25 pF である。

## 6. パラメトリック増幅器への応用

表 6.1 2.8 Gc パラメトリック増幅器の計算例

1. ダイオード  
シヤ断周波数 = 200 Gc (-6 V)  
= 100 Gc (0 V)

信号周波数 = 2.8 Gc

アイドラー周波数 = 6.27 Gc

$Q_1$  = 35

$\omega$  = 16

$Q_2$  = 8.9

2. 離音指數

本体 = 1.73 dB

システム  
[利得; 15 dB  
ミキサ NF; 10 dB  
サーチュレータそら人損; 0.2 dB]  
= 2.7 dB

3. 帯域幅

カートリッジの容量による帯域幅の縮少率: 1.5

比  $\sqrt{GB}$  値 = 0.16

利得 15 dB のときの帯域幅: 80 Mc

この GaAs ダイオードはパラメトリック増幅器用としてのほか、X バンド以上の周波数帯におけるディ倍器用を目標としたものである。この章ではその一例としてパラメトリック増幅器への実用結果について述べる。

### 6.1 2.8 Gc パラメトリック増幅器

図 6.1 に内部構造の概略を示す。いわゆる平衡形<sup>(7)</sup>であり、同性電極突合せの必要から、両ピンペル形のはか、図 3.5 にある片

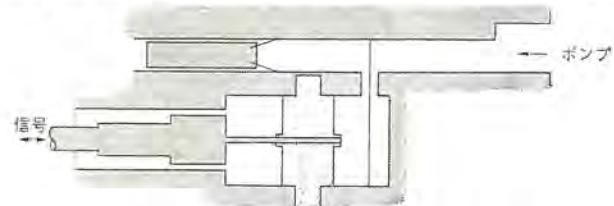


図 6.1 2.8 Gc パラメトリック増幅器内部構造

Fig. 6.1 Sectional view of a 2.8 Gc parametric amplifier.

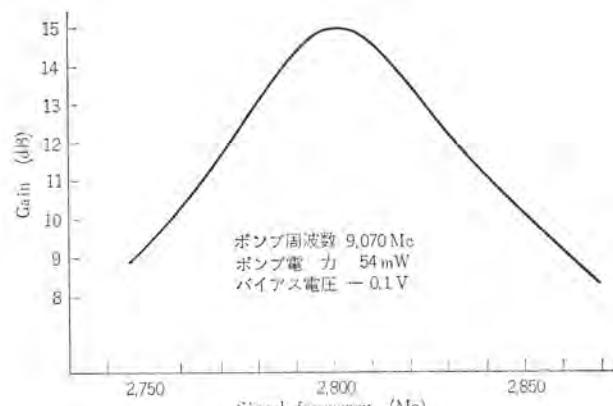
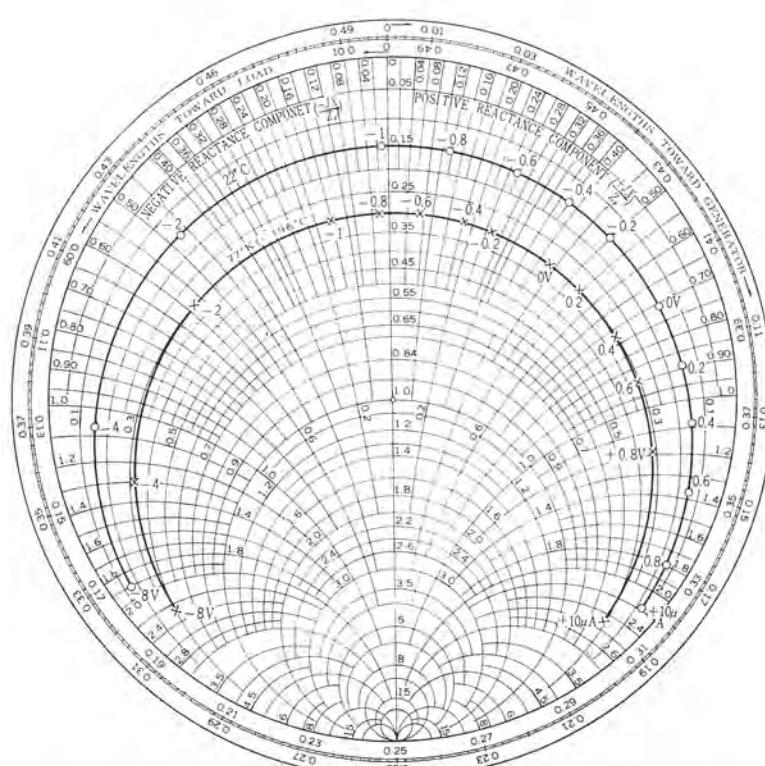


図 6.2 増幅特性 Fig. 6.2 Gain response.

図 6.3 4 Gc における冷却したダイオードの動作例  
Fig. 6.3 An example of the performance of refrigerated diode at 4 Gc.

## 7. む す び

GaAs を用い拡散接合とした利用面の広い高  $Q$  可変容量 ダイオードについて シャ断周波数 200 Gc 程度のものまでは、設計、工作、試験上の諸問題が解決され、近く製品化される運びになっている。さらに シャ断周波数 300 Gc を目標に研究を進めており、この研究計画に対して、昭和 40 年度の通産省補助金の交付を受けている。

(昭 40-8-5 受付)

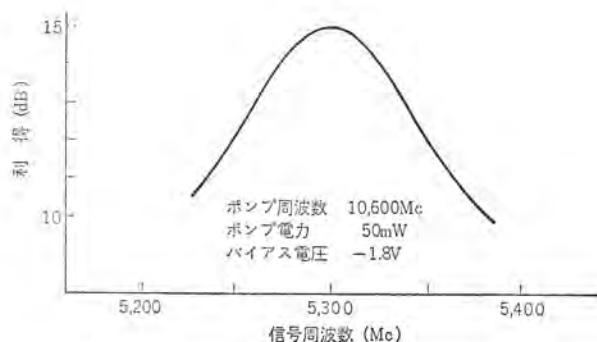


図 6.4 5.3 Gc パラメトリック 増幅器増幅特性  
Fig. 6.4 Gain response of 5.3 Gc parametric amplifier.

ピンピル形を作り、これを用いている、平衡形としたため、單一共振形のままで、従来のものより広帯域になっている。またダイオードの接合容量を  $\pm 5\%$  の範囲に選んで 4 台の増幅器のポンプ周波数を一致させてある。

ダイオードの定数から雑音指数および帯域幅を計算してみると表 6.1 になる。実測値は図 6.2 であってかなりよく一致している。

### 6.2 4 Gc パラメトリック増幅器

図 6.3 は 4 Gc におけるダイオードの冷却試験結果であり、これからポンプ周波数を 12 Gc として雑音指数を推算すると 76°K になることがわかる。

### 6.3 5 Gc パラメトリック増幅器

図 6.4 は縮退形 5 Gc パラメトリック 増幅器の増幅特性であり、ダイオードの自己共振特性を利用してあるため、簡潔な構造で広帯域となっている。

## 参 考 文 献

- (1) L. H. Gibbons, Jr. et al: High-Cutoff-Frequency Dif fused-Junction GaAs Varactor Diodes, R. C. A. Rev. 24, 199 (1963)
- (2) F. A. Cunne and C. H. Gooch: Diffusion of Zinc in Gallium Arsenide, J. Phys. Chem. Solids 15, 127-133 (1960)
- (3) M. Weinstein and A. I. Mlavsky Appl. Phys. Lett. 2, 97 (1963)
- (4) 清水ほか: 「GaAs 可変容量 ダイオード」トランジスタ専門委員会 (昭和 40 年 4 月)
- (5) 清水ほか: 「GaAs 可変容量 ダイオード」電学連 (昭和 40 年 4 月)
- (6) Harrison: Parametric Diode  $Q$  Measurement, Micro Journal 3, 43 (1960-1965)
- (7) 喜連川, 白幡: 「パラメトリック 増幅器の増幅帯域幅の限界」マイクロ 波伝送研究会資料 7 月 (昭 39)

# 電界効果トランジスタとその応用

山崎英蔵\*・淡野光章\*\*・藤井泰郎\*\*\*

## Field Effect Transistors and Their Applications

Central Research Laboratory Eizō YAMAZAKI · Mitsuaki DANNO  
Kitaitami Works Yasuo FUJII

Recently Field Effect Transistors (FETs) are in extensive use in the field of electronics. The major reasons are their high input impedance with very low noise level in the operation and also applicable as voltage controlled variable resistors.

MITSUBISHI FET-3UT03 and 3UT04 (MOS Type FET) are possessed of input impedance of  $10^{14}$  ohms and offer high  $g_m$  and low drift. These characteristics are particularly attractive for D.C. amplifiers, chopper amplifiers and other applications.

In this article are described basic characteristics of 3UT03 and 3UT04 and also such applications as to chopper amplifiers, analog multipliers and the like.

## 1. まえがき

電界効果トランジスタは一般的のトランジスタと異なり、電圧制御素子であるから入力インピーダンスが高く、また可変抵抗素子特性を示す領域もあり、最近新しい応用面が開発されている。さらに最近の半導体技術の進歩、とくに薄膜技術の進歩により、電界効果トランジスタを用いた計算機論理回路、增幅器などのインテグレート化が可能になっており、今後大いに発展するものと期待される。

三菱電界効果トランジスタ 3UT03, 3UT04 は、とくに特性の安定性に留意して製作された MOS 形電界効果トランジスタで、その応用面は広いと思われる。ここでは 3UT03, 3UT04 の基本特性および応用例を中心に、その大要を報告する。

## 2. 動作原理<sup>(1)</sup>

不純物濃度の低い P 形シリコン表面を熱的に酸化すると表面に N 形反転層が生ずる。N チャネル MOS 形電界効果トランジスタは、この反転層内の電子数をその上にある配化膜を通して電界を印加することにより制御しようとするもので、原理的な構造を図 2.1 に示す。今  $V_{G,S}=0$  にしてドレン電圧を上げてゆくと、空乏層領域が反転層中へ広がってくる。空乏層の電気抵抗はきわめて高いので、ドレン電圧とともにソース、ドレン間抵抗が大きくなり、ついにはドレン電圧を増加しても、電流がほとんど変化しない領域に達する。この領域をピンチオフ領域、あるいは 5 極管領域、またドレン電圧の低い領域を 3 極管領域と称する。

ゲート電圧を変えると図 2.2 のようになり、ゲートは絶縁性のよ

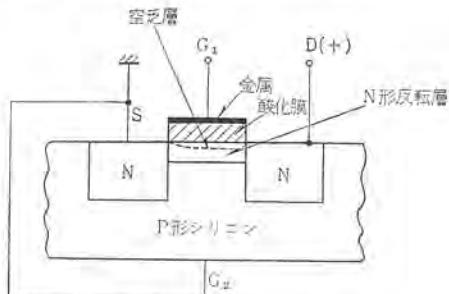


図 2.1 構造断面図

Fig. 2.1 Cross sectional view of MOS-FET transistor.

い酸化膜で絶縁されているので、ゲート電圧極性としては正負両方を取りうる。

次にこの動作を定量的に解析してゆく。

シリコン表面に蓄積される電子の表面濃度を  $N_0$  とすると、図 2.3において、 $x \leq 0$  の領域の電子濃度は

となる。

シリコンの誘電率を  $\epsilon_s$  とし、空乏層内の電界をポアソンの方程式を解いて求める。

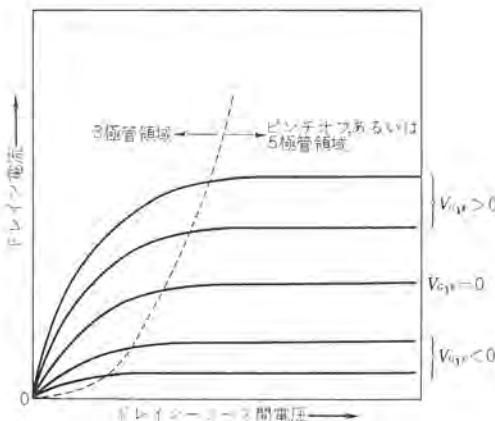


図 2.2 出力特性  
Fig. 2.2 Drain characteristics.

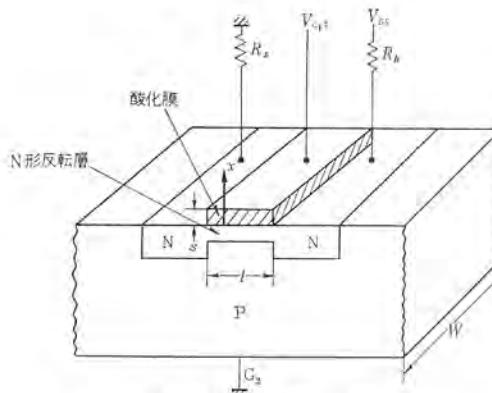


図 2.3 動作説明図

$$E(x) = q(e^{x/\lambda} - e^{-d/\lambda})N_0\lambda/\varepsilon_s \quad \dots \dots \dots (2.2)$$

ここに  $d$  は空乏層の厚さである。シリコン表面における電界は

$$E_s = q(1 - e^{-d/\lambda})N_0\lambda/\varepsilon_s \quad \dots \dots \dots (2.3)$$

となる。

$\varepsilon_{ox}$ ,  $E_{ox}$  をそれぞれ酸化膜の誘電率および電界とすると

$$\varepsilon_{ox}E_{ox} = \varepsilon_s E_s$$

$$E_{ox} = q(1 - e^{-d/\lambda})N_0\lambda/\varepsilon_{ox} \quad \dots \dots \dots (2.4)$$

シリコン内の電圧降下は式 (2.2) を積分して

$$V_s = -qN_0\lambda^2[1 - e^{-d/\lambda}(1 + d/\lambda)]/\varepsilon_s \quad \dots \dots \dots (2.5)$$

となり、一方酸化膜中の電圧降下は式 (2.4) を積分して

$$V_{ox} = -qN_0\lambda s[1 - e^{-d/\lambda}]/\varepsilon_s \quad \dots \dots \dots (2.6)$$

となる。

次にシリコン中から電子を完全に駆逐するに要する電圧をビンチオフ電圧  $V_{po}$  と定義すると

$$V_{po} = \lim_{d \rightarrow \infty} (V_s + V_{ox}) = -qN_0\lambda s[1 + \varepsilon_{ox}\lambda/\varepsilon_s s]/\varepsilon_{ox} \quad \dots \dots \dots (2.7)$$

これらの関係式をもとにして 3 極管領域の出力コンダクタンス  $G_o$  ( $V_{G_1S}=0$ ), 相互コンダクタンス  $g_m$ , 入力容量  $C_0$  を求めると次式のようになる。

$$G_o = \mu q N_0 \lambda \omega / l \quad \dots \dots \dots (2.8)$$

$$g_m = 2G_o(1 - V')/1 + K(1 + V') + \sqrt{1 + K(1 + V')} \quad \dots \dots \dots (2.9)$$

ただし  $K = 2R_s G_o$

$$V' = 1 - e^{-d/\lambda} - (d/\lambda)e^{-d/\lambda}/1 + \varepsilon_s s/\varepsilon_{ox} \lambda$$

$$C_0 = \varepsilon_{ox} l \omega / s \quad \dots \dots \dots (2.10)$$

一方エネルギーバンドモデルでこの動作を定性的に説明すると、図 2.4 のようにバイアスのない状態では電子がシリコン表面に蓄積し、エネルギー帯が曲って、フェルミレベル (F. L.) とミッドレベル (M. L.) とが交差する結果、その交点の左では N 形反転層になる。

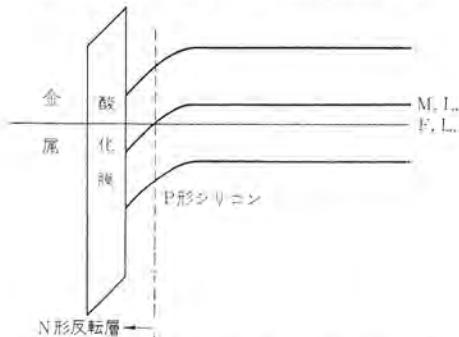


図 2.4 エネルギーバンドモデル Fig. 2.4 Energy band model.

金属に正の電位を与えると電子の蓄積がさらにひどくなりバンドがますます下へ曲がり反転層のコンダクタンスが大きくなる。逆に金属に負の電位を与えると、電子が内部へ押しやられると同時に空乏層が成長し、その負の電位がある値 ( $-V_{po}$ ) 以下になると反転層が消滅してソース、ドレン間の電気伝導がなくなる。

電界効果トランジスタの良さは真空管の場合と同様、フィギュアオブメリット  $F$  で表わされ

$$F = g_m/C_0$$

となる。

$F$  を大きくするには  $l$  を小さくする必要があるが工作上あまり小さくすることは困難で通常 10 ミクロン内外に選ばれる。

### 3. 基本特性

#### 3.1 定格および電気的特性

三菱 MOS 形 FET3UT03, 3UT04 は、N チャネル MOS 形 FET 電界効果トランジスタとその応用・山崎・淡野・藤井

で、図 3.1 のように 4 端子形である。表 3.1 は絶対最大定格を一覧にしたものであり、表 3.2 に電気的特性を示した。

図 3.2 にドレン特性の一例を図示する。図 3.3 は MOS 形 EET の等価回路である。

表 3.1 絶対最大定格 (周囲温度  $T_a=25^\circ\text{C}$ )

項目	記号	条件	最大定格	単位
ドレイン、ソース間電圧	$V_{DSX}$	$I_D=50\ \mu\text{A}$ $V_{G_2S}=0\text{V}$ $V_{G_1S}=-9\text{V}$	25	V
ゲート、ソース間電圧	$V_{G_1S}$		$\pm 2$ $-10$	V
ドレイン電流	$I_D$	$V_{G_1S}=0$	10	mA
ゲートソース間破壊電圧 (peak)	$V_{G_1S}$		$\pm 20$	V
全許容損失	$P$		100	mW
保存温度	$T_{stg}$		150	°C
チャネル部温度	$T_{ch}$		100	°C

表 3.2 電気的特性 (周囲温度  $T_a=25^\circ\text{C}$ )

項目	記号	条件	最小値	標準値	最大値	単位
ゲート漏れ電流	$I_{G1SS}$	$V_{G_1S}=-10\text{V}$ $V_{G_2S}=0\text{V}$			10	pA
ドレイン電流	$I_{DSS}$	$V_{DS}=6\text{V}$ $V_{G_2S}=0\text{V}$	2	10		mA
カットオフ電圧	$V_{G1SC}$	$V_{DS}=10\text{V}$ $V_{G_2S}=0\text{V}$			-9	V
ドレインソース間電圧	$V_{DSX}$	$V_{G_1S}=-9\text{V}$ $V_{G_2S}=0\text{V}$	10			V
小信号順伝達 アドミタンス	$ Y_{fz} $	$V_{DS}=6\text{V}$ $V_{G_2S}=0\text{V}$	0.5	1.0		mV
小信号出力 アドミタンス	$ Y_{os} $	$V_{DS}=6\text{V}$ $V_{G_2S}=0\text{V}$		0.04		mV
ゲート容量	$C_{it}$	$V_{DS}=6\text{V}$ $V_{G_2S}=0\text{V}$		4		pF
*短時間ドリフト	$\Delta I_{DSS}$	$V_{DS}=6\text{V}$ $V_{G_1S}=0\text{V}$	t=0.5h	5	10	μA

\* 3UT04 (直流結合増幅用) 低ドリフト形に適用

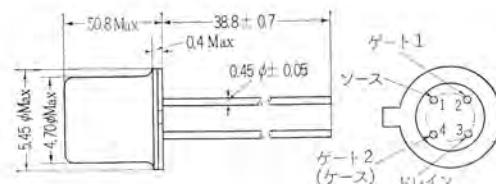


図 3.1 外形図 (T0-18)  
Fig. 3.1 Outline drawing (T0-18).

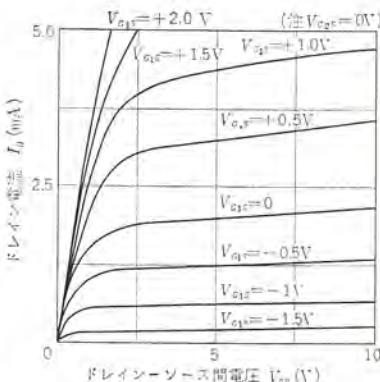


図 3.2 出力特性 (周囲温度  $T_a=25^\circ\text{C}$ )  
Fig. 3.2 Drain characteristics.

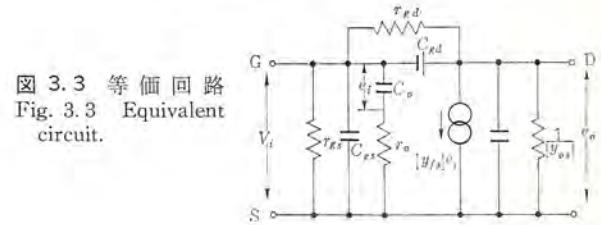


図 3.3 等価回路  
Fig. 3.3 Equivalent circuit.

### 3.2 雜音特性

低周波領域における MOS 形 FET の雑音は  $1/f$  雜音が主である。図 3.4 は 3UT03 の雑音特性の一例で、きわめて低雑音である。

### 3.3 周波数特性

MOS 形 FET を用いて直流増幅器を構成する場合、とくに信号源抵抗に対する周波数特性の変化が重要である。図 3.5 は信号源抵抗  $r_s$  を変えて周波数特性を実測した結果である。

### 3.4 温度特性

回路設計上温度変化に対し、とくに重要なパラメータはドレン電流  $I_D$ 、相互コンダクタンス  $g_m$  およびゲート入力容量である。

半導体素子は一般に温度変化に対して鋭敏であるが、電界効果トランジスタの場合、ドレン電流値を適当に選べば、ある温度範囲で温度ドリフトはゼロになる。これはチャネル中のキャリア数と移動度の積にドレン電流が比例する訳であるが、電流値の比較的大きい領域では温度によるキャリア数の増加のほうが移動度の減少よりも少ないので電流の温度係数は負、また電流値の比較的小さい領域では前者の増加のほうが後者の減少よりも大きいので電流値の温度係数は正となり、また適当な電流レベルでは前者の増加と後者の減少の割合が一定に保たれるためである。これを利用すればめんどうな補償をすることなく温度に対してきわめて安定な回路を構成することができる。

図 3.6 は種々の  $I_{DSS}$  の石を用い、ドレン電流の動作点に対する

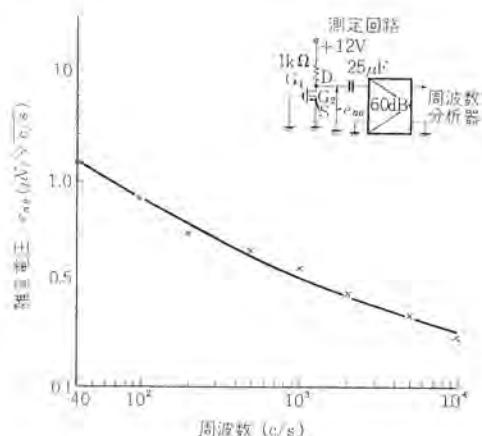


図 3.4 雜音一一周波数特性 (周囲温度  $T_a=25^{\circ}\text{C}$ )  
Fig. 3.4 Noise—frequency characteristics.

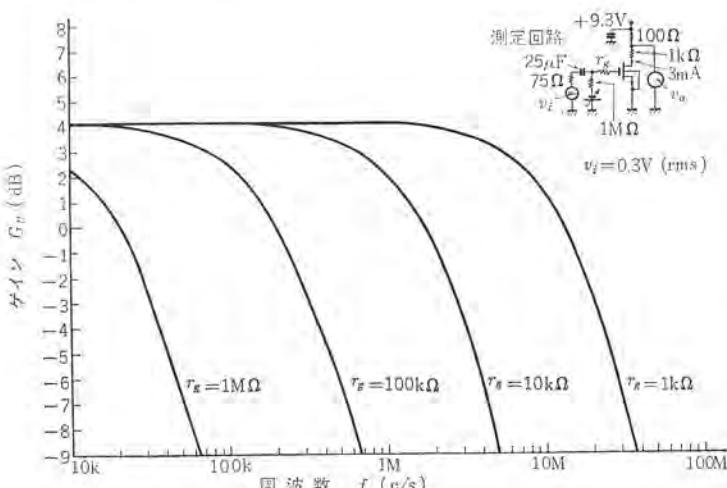


図 3.5 周波数特性 (周囲温度  $T_a=25^{\circ}\text{C}$ )  
Fig. 3.5 Frequency characteristics.

る入力換算ドリフト電圧を求めた結果であり、図 3.7 は  $g_m$  の温度依存性を示したものである。この結果からゲートバイアスを調整して温度係数をゼロにすることが可能であることがわかる。図 3.8 はゲート入力容量の温度依存性を示したもので、これからこの変動はほとんど無視できよう。

### 3.5 可変抵抗特性

MOS 形 FET は 3 極管領域で、可変抵抗素子としての特性を示す。図 3.9 は 3UT03 の可変抵抗特性の一例で、ゲート、ソース間電圧により数百 Ω から数千 MΩ まで変化する。

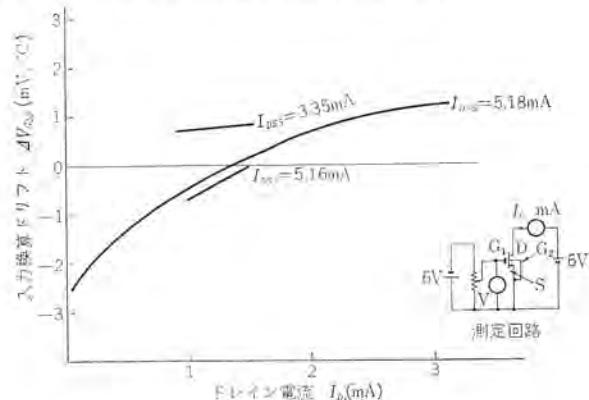


図 3.6 入力換算温度ドリフトードレン電流特性  
(温度範囲 29~50°C)  
Fig. 3.6 Equivalent input temperature drift-drain current characteristics.

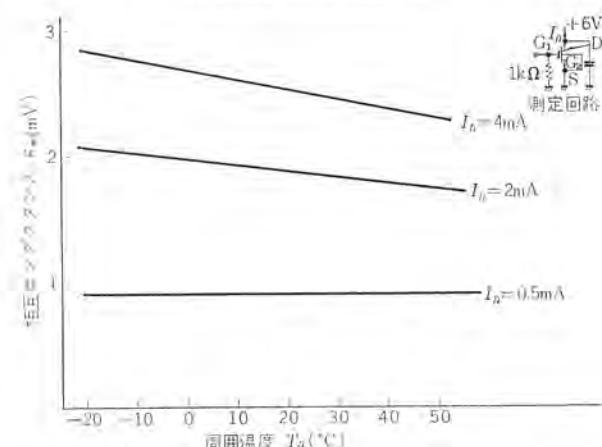


図 3.7 相互コンダクタンス  $g_m$ -温度特性  
Fig. 3.7 Transconductance  $g_m$ -temperature characteristics.

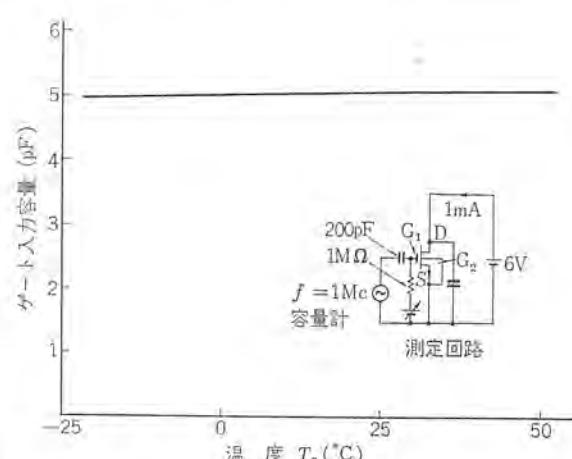


図 3.8 ゲート入力容量-温度特性  
Fig. 3.8 Gate input capacitance-temperature characteristics.

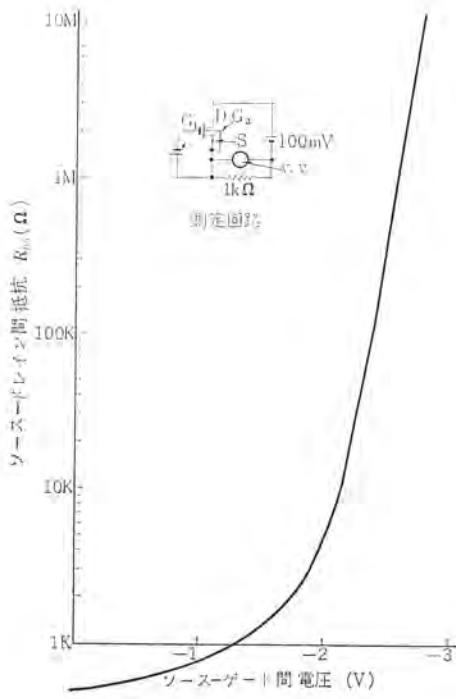
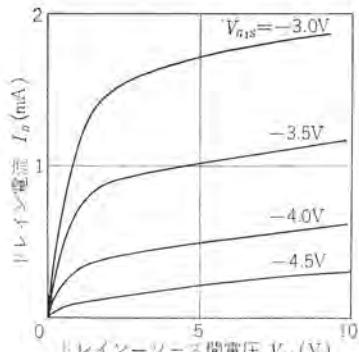


図 3.9 チョッパ特性  
Fig. 3.9 Chopper characteristics.

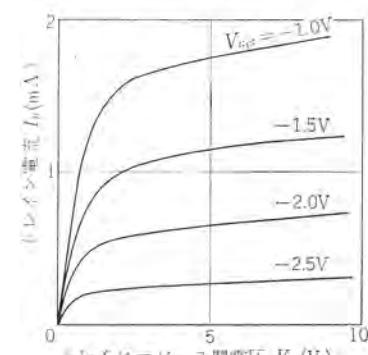
#### 4. 特殊な使用例

##### 4.1 カスコード接続

出力抵抗を大きくし、ゲート、ドレン間容量による帰還量を減らす方法として、カスコード接続がある。これは図 4.2 のように、ゲート接地回路とソース接地回路を直列に接続するもので帰還作用によりゲート接地回路が定電流源の作用をなし、出力抵抗は大きくなる。



(a) 素子Iの出力特性



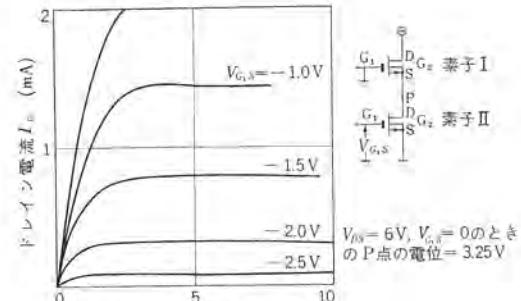
(b) 素子IIの出力特性

図 4.1 素子IおよびIIの出力特性  
Fig. 4.1 Drain characteristics of element I and II.

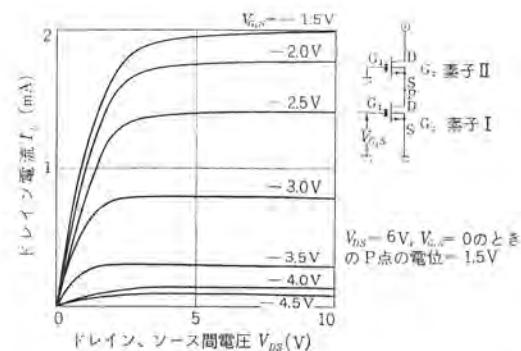
めで大きくなる。その値はゲート接地素子の出力抵抗、増幅率をそれぞれ  $r_{d1}$  および  $\mu_1$  またソース接地素子の出力抵抗を  $r_{d2}$  とすれば

$$r'_d = r_{d1} + r_{d2} + r_{d2} \mu_1$$

となる。

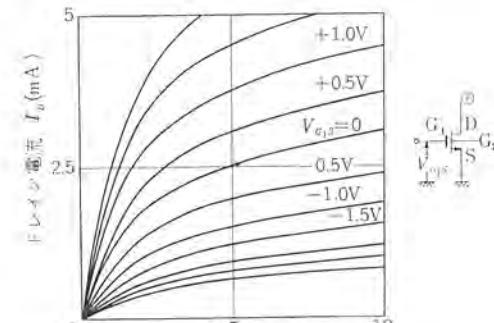


(a)

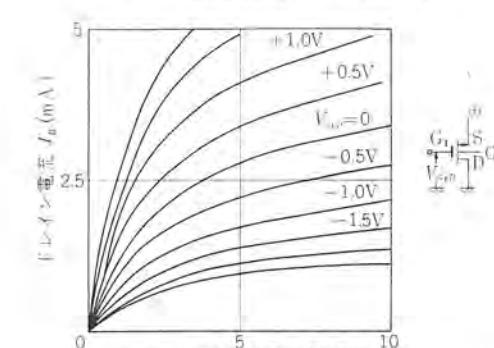


(b)

図 4.2 カスコード接続における出力特性  
Fig. 4.2 Drain characteristics of cascode connection.



(a) G<sub>2</sub>開放時の出力特性



(b) G<sub>2</sub>開放およびソース、ドレン逆接続の出力特性

図 4.3 G<sub>2</sub>開放時の出力特性  
Fig. 4.3 Drain characteristics when G<sub>2</sub> is open.

一方ゲートに信号を加えた場合、P点の電位(図4.2参照)の変動は少なく、電流のみが信号に応じて変化するのでゲート、ドレン間容量のミラー効果による増加を防ぐことができるから、利得をそこなうことなく、しかも中和を取らずに高周波領域まで増幅できる。

#### 4.2 $G_2$ 開放時の特性

MOS形電界効果トランジスタの $G_2$ 端子は $G_1$ とどうように互いに独立したゲートとして使用できる。現在は $G_2$ とSは短絡して使用することになっているが、 $G_2$ を開放して使用するとソースとドレンの互換が可能になり種々の応用が考えられる。図4.3(a)は $G_2$ 開放時の出力特性、(b)は $G_2$ 開放にしてソース、ドレンを互換した場合の出力特性ではば対称になるのでチョップなどの応用には便利である。

なお図4.4は $G_2$ をゲートとして使用した場合の出力特性を示す。

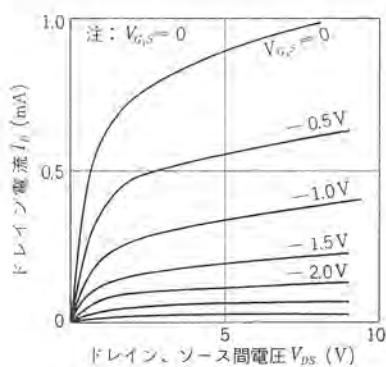


図4.4  $V_{G_2S}$  可変の場合の出力特性

Fig. 4.4 Drain characteristics when  $V_{G_2S}$  is variable.

## 5. 応用

### 5.1 特長と応用面

一般的トランジスタは本質的にも電流増幅素子であり、入力インピーダンスが低い。

ここに述べるFETは低雑音で、また入力インピーダンスは最高級電位計管に匹敵するものであり、今後次の用途では真空管に代わって、大いに利用されるものと思われる。

- (1) 放射線計測器
- (2) pH計のような理化学機器
- (3) 心電計、脳波形のような医用電子装置
- (4) アナログ電子計算機の演算増幅器および各種制御用電子機器<sup>(3)</sup>

FETは、交流増幅器としても種々の面で活用されはじめたが、その大きな特長は低雑音なMicropower-Electronicsで、電力に制限のある用途、たとえば飛行機とかロケットの電子装置に最適なものと思われる。さらに、FETは多数キャリヤ制御素子であり本質的に高周波特性がすぐれているのでVHF領域への進出が期待される。

電子計算機の論理回路への応用も考えられており、これのインテグレート化が実用化されれば、高速で消費電力が少なく、データ処理能力の大きい計算機が可能になる。

FETのほかの素子に見られない特有の特長は、電圧制御形の可変抵抗素子であることで、その抵抗値は数百Ωから数千MΩまで信号電圧により変化する。この特長は種々の用途に応用され、チョップとしても有望である。

このようにFETの応用面は非常に広く<sup>(3)</sup>、ここにその応用例をすべて述べる紙面もない。以下可変抵抗素子としての応用例としてアッテネータ、乗算器およびチョップアンプについてその大要を述べる。

### 5.2 アッテネータ

図5.1はMOS形FETを用いたアッテネータ回路およびその特性で、制御用信号電圧をゲート、アース間に印加してFETの抵抗を変え、40dB以上の減衰ができる。

### 5.3 アナログ乗算器

FETの可変抵抗性を利用してアナログ信号の乗算器を構成できる。図5.2はその回路で、ブリッジ接続のFETに2信号を印加したものである。この回路では $E_y$ 信号を方形波に変調して印加しており、また $E_x$ 信号を定電流 $I_x$ に変換しているので直線性、安

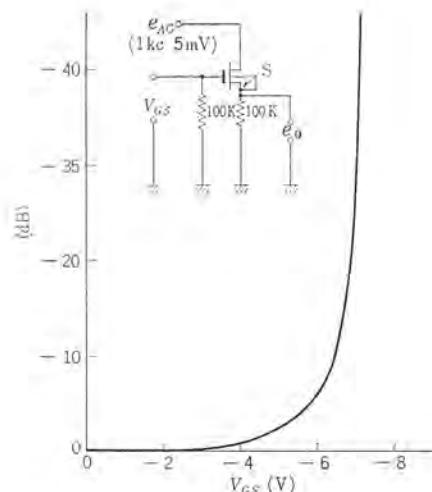


図5.1 電圧制御形アッテネータ  
Fig. 5.1 Voltage controlled attenuator.

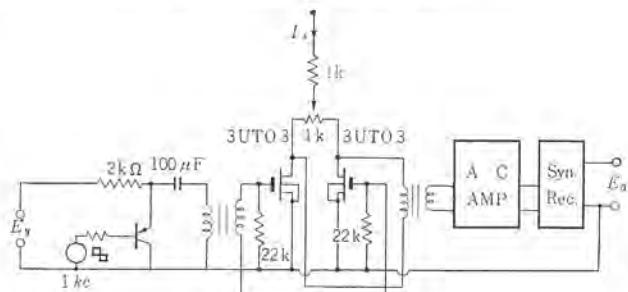


図5.2 FETを用いたアナログ乗算回路  
Fig. 5.2 Analog multiplier with FETs.

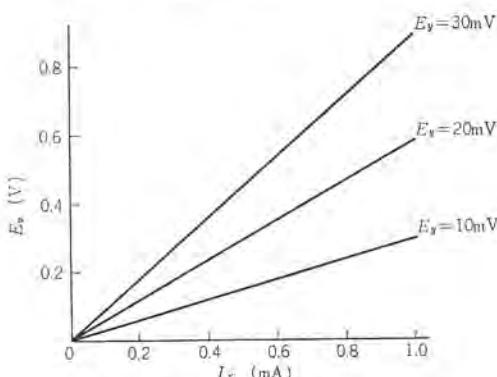


図5.3 乗算特性  
Fig. 5.3 Multiplier output characteristics.

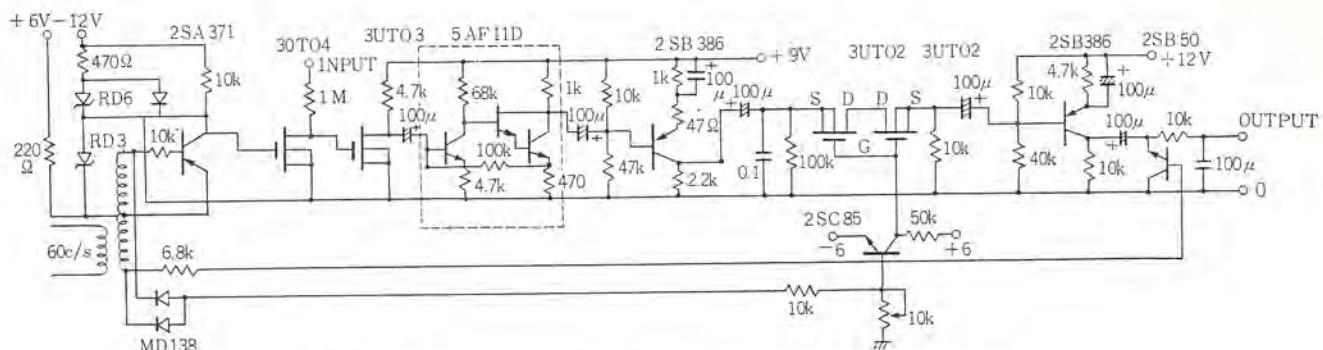


図 5.4 チョッパアンプ回路図

Fig. 5.4 Chopper amp circuit.

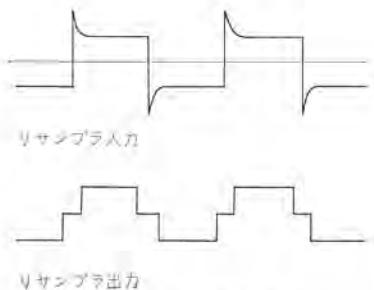


図 5.5 リサンプラー波形  
Fig. 5.5 Wave forms at re-sampler.

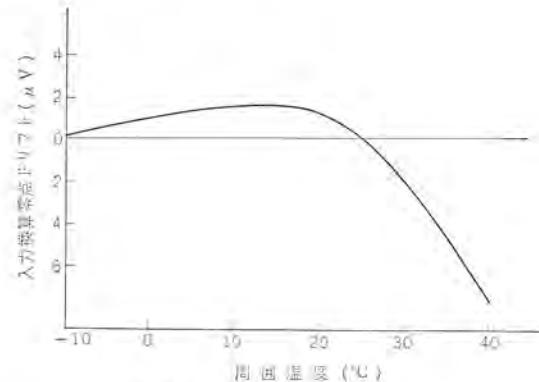


図 5.6 温度ドリフト特性  
Fig. 5.6 Voltage drift referred to input vs temperature for FET chopper with input resistance being  $1M\Omega$ .

定性がよく、4象限の乗算ができる。図 5.3 は入出力特性である。

#### 5.4 チョッパアンプ

MOS 形 FET には電圧オフセット源がない、電流オフセットも非常に小さいので、従来のトランジスタチョッパよりも高性能のものが期待できる。MOS 形 FET チョッパでは、スパイクによる後段アンプの飽和およびドリフト対策を考える必要がある。図 5.4 に示すチョッパアンプ回路は、リサンプラーによって波形を整形し、当社製モレクトロン 5AF11D を用いて増幅を行なったものである。図 5.5 にリサンプラーの入出力波形を示した、この回路の入力換算零点ドリフトは図 5.6 に示すように入力抵抗  $1M\Omega$  の時、 $-10 \sim 40^\circ C$  の温度変化に対し  $\pm 10 \mu V$  以下である。

このようなチョッパとしてすぐれた特徴は、電子計算機のマルチプレクサにも応用できよう。

#### 6. むすび

以上、三菱電界効果トランジスタ 3UT03, 3UT04 の基本特性および若干の応用例について述べた。FET には多くの特徴があり、広い分野に応用が期待される。

(昭 40-7-27 受付)

#### 参考文献

- (1) "Insulated gate field effect silicon triodes" RCA, AD283421
- (2) 山崎、淡野: 電界効果トランジスタを用いた制御用増幅器自動制御連大 [209] (昭 39)
- (3) 山崎: 電界効果トランジスタの応用  
電子科学 14, No. 4 P. 42~55 (1965-4)

# P形シリコンのエピタキシャル・グロース

伊藤昭子\*・岩田泰昌\*・中島当記\*

## Epitaxial Growth of P-Type Silicon

Central Research Laboratory

Akiko ITŌ・Yasumasa IWATA・Masaki NAKAJIMA

Impurity concentration in P-type silicon epitaxial layers is controlled by the gas doping method with  $B_2H_6$  (Diborane) in use. In the Si-Cl-H-B system partial pressures of reaction substances are calculated in chemical equilibrium so as to study their relations with experimental condition of boron separation. The mechanism of boron incorporating into epitaxial layers regarding deposition condition, growth rates and equilibrium partial pressure of boron compounds are studied. Both the decomposition of  $B_2H_6$  and the production of  $BCl_3$  relative to the boron incorporation are surface catalytic reaction. Using this doping method, the resistivity can be controlled between 0.01 and 30  $\Omega\text{ cm}$ . Impurity profile control by this doping is found befitting with precision to fabricate devices.

### 1. まえがき

エピタキシャル・グロース法とは基板結晶と方位を同じくした単結晶を成長させる方法であり、合金法、拡散法と並んで半導体装置製作に欠かせない技術として取り入れられている。従来の方法では不可能であったような不純物濃度の任意な制御を可能にし、その制御の精度が半導体装置製作に適したものであるので、用途はますます拡大される傾向にある。またエピタキシャル・グロース法に関連して、気相エッチ技術<sup>(1)</sup>、 $SiO_2$ 被膜の連続的な成長技術<sup>(2)</sup>も開発され、エピタキシャル・グロースの前後においてふんい気の汚染を少くできるのも大きな強みである。

エピタキシャル・グロース法の不純物濃度制御法としては、solution doping法とgas doping法がある。solution doping法とはシリコンハライド( $SiHCl_3$ ,  $SiCl_4$ など)に不純物原子のハロゲン化物を混合させて、成長層の不純物濃度を制御する方法である。この方法では、N形不純物濃度の制御に $PCl_3$ 、P形不純物濃度の制御に $BBr_3$ をおもに使用した。N形では不純物濃度の制御は、満足な結果を得たが、P形は $BBr_3$ が $SiHCl_3$ 中で不安定でハロゲン交換効果を生ずることや水分に対して非常に敏感であることのために制御が困難であった。gas doping法とはシリコンハライドとドーピング用の不純物化合物を気相状態でおのの独立に反応室に導入して不純物濃度を制御する方法である。この方法ではN形ドーパントとして $PH_3$ (ホスフィン)、P形ドーパントとして $B_2H_6$ (ディボラン)がおもに用いられる。この $PH_3$ ,  $B_2H_6$ には $BBr_3$ に見られたような不利な性質ではなく、化学的性質もエピタキシャル・グロースのドーピングに適している。solution doping法に比べてgas doping法の利点は濃度制御の自由度がより大きく、エピタキシャル・グロース層の不純物濃度のレベルを成長時においても自由に制御できることである。

ここでは $B_2H_6$ のgas doping法によるP形不純物濃度の制御について行なった実験結果を報告する。

### 2. 実験装置および結果

エピタキシャル・グロースは $SiHCl_3$ (トリクロール・シリコン)の水素還元法で行なった。装置はTheuerer形の縦形反応炉を用い、反応管の直径は内径45mmφである。装置の概略を図2.1に示す。反応

管には $SiHCl_3$ ,  $B_2H_6$ ,  $H_2$ をおのの独立に制御して導入する。

$B_2H_6/H_2$ は $10^{-4} \sim 10^{-12}$ の割合に制御して導入できる。 $B_2H_6$ の供給量が一定でも、他の反応の条件—成長温度、モル比( $SiHCl_3/H_2$ )、水素の流速—を変化させるとBの析出が変化てくる。表2.1に示した反応条件で成長を行ない、成長層の比抵抗と成長条件

表2.1 実験条件

	成長温度 (°C)	モル比 $SiHCl_3/H_2$	水素流速 (l/min)	ボロンの供給量 (atoms/cm²·min)
成長温度依存性	1,170			
	1,230	$5.5 \times 10^{-3}$	1.56	$1.56 \times 10^{13}$
	1,290			
モル比依存性	1,230	$1.3 \times 10^{-3}$		
		$2.5 \times 10^{-3}$		
		$5.5 \times 10^{-3}$		
		$1.0 \times 10^{-3}$	1.56	$1.56 \times 10^{13}$
		$1.7 \times 10^{-3}$		
水素流速依存性	1,230	$5.5 \times 10^{-3}$	0.80	
			1.56	
			3.64	$1.56 \times 10^{13}$

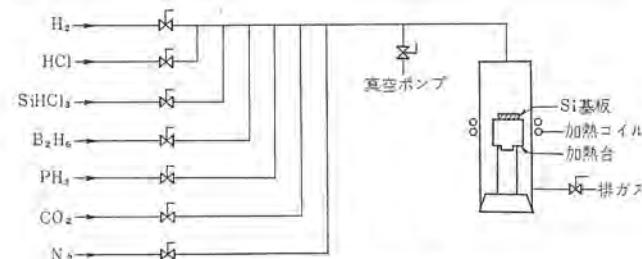


図2.1 反応装置  
Fig. 2.1 Apparatus for Si epitaxial growth.

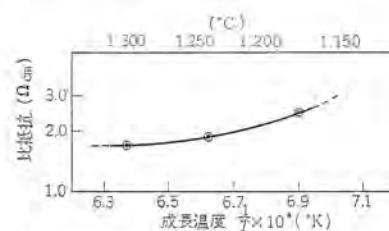


図2.2 エピタキシャル層比抵抗の成長温度依存性  
Fig. 2.2 Effect of growth temperature on resistivity of epitaxial layers.

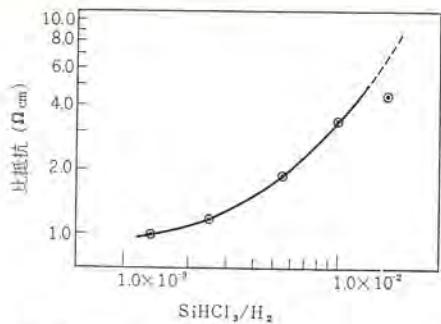


図 2.3 エピタキシャル層比抵抗のモル比依存性  
Fig. 2.3 Effect of  $\text{SiHCl}_3/\text{H}_2$  ratio on resistivity of epitaxial layers.

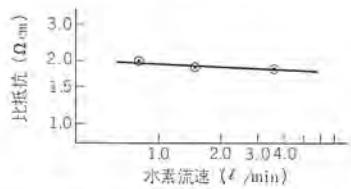


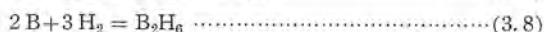
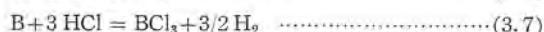
図 2.4 エピタキシャル層比抵抗の水素流速依存性  
Fig. 2.4 Effect of hydrogen flow-rate on resistivity of epitaxial layers.

件の関係を図 2.2, 2.3, 2.4 に示した。図 2.2 は成長層比抵抗の温度依存性である。成長温度が高くなるほど比抵抗は低くなる。図 2.3 は成長層比抵抗のモル比依存性であり、モル比が増加すると比抵抗が高くなる。図 2.4 は成長層比抵抗の水素流速依存性であり、水素流量が変化しても比抵抗はほぼ一定値を保っている。

### 3. Si-Cl-H-B 系の熱力学的考察

上記の実験条件のもとで化学平衡がなりたっているものと考えるならば、Si のハロゲン化物および水素化物、B のハロゲン化物および水素化物がどのような割合で存在し、 $\text{SiHCl}_3$ ,  $\text{B}_2\text{H}_6$  のどのような部分が Si および B の析出に寄与するかを熱力学的に検討した。

高温に加熱された基板結晶の近傍では、 $\text{SiHCl}_3$ ,  $\text{SiCl}_4$ ,  $\text{SiH}_2\text{Cl}_2$ ,  $\text{SiH}_3\text{Cl}$ ,  $\text{SiH}_4$ ,  $\text{SiCl}_2$ ,  $\text{B}_2\text{H}_6$ ,  $\text{BCl}_3$ ,  $\text{HCl}$ ,  $\text{H}_2$  が存在し反応温度で規定される化学平衡にあるものとする。この場合次の八つの反応式で平衡状態を規定できる。



各分子の平衡圧を  $P_{\text{SiHCl}_3}$ ,  $P_{\text{SiCl}_4}$ , …… で表わすと平衡定数  $K$  との間には次の関係がなりたつ。

$$K_{\text{SiHCl}_3}(T) = P_{\text{SiHCl}_3} \cdot P_{\text{H}_2}^{3/2} \cdot P_{\text{HCl}}^{-3} \quad (3.1')$$

$$K_{\text{SiCl}_4}(T) = P_{\text{SiCl}_4} \cdot P_{\text{H}_2}^2 \cdot P_{\text{HCl}}^{-4} \quad (3.2')$$

$$K_{\text{SiCl}_2}(T) = P_{\text{SiCl}_2} \cdot P_{\text{H}_2} \cdot P_{\text{HCl}}^{-2} \quad (3.3')$$

$$K_{\text{SiH}_2\text{Cl}_2}(T) = P_{\text{SiH}_2\text{Cl}_2} \cdot P_{\text{HCl}}^{-1} \cdot P_{\text{H}_2}^{-1} \quad (3.4')$$

$$K_{\text{SiH}_3\text{Cl}}(T) = P_{\text{SiH}_3\text{Cl}} \cdot P_{\text{HCl}}^{-1} \cdot P_{\text{H}_2}^{-1} \quad (3.5')$$

$$K_{\text{SiH}_4}(T) = P_{\text{SiH}_4} \cdot P_{\text{H}_2}^{-2} \quad (3.6')$$

$$K_{\text{BCl}_3}(T) = P_{\text{BCl}_3} \cdot P_{\text{H}_2}^{3/2} \cdot P_{\text{HCl}}^{-3} \quad (3.7')$$

$$K_{\text{B}_2\text{H}_6}(T) = P_{\text{B}_2\text{H}_6} \cdot P_{\text{H}_2}^{-3} \quad (3.8')$$

この平衡状態での各分子の分圧の総和が 1 気圧であるとし、また塩素の総量は供給された  $\text{SiHCl}_3$  に含まれる塩素の量で規定されるものとして、熱平衡状態で存在する各分子の分圧を温度およびモル比 ( $\text{SiHCl}_3/\text{H}_2$ ) をパラメータとして算出した<sup>(3)</sup>。表 3.1 に

表 3.1 平衡定数

$\text{SiHCl}_3$	$\log K_{\text{SiHCl}_3} = 1.08 \times 10^4 / T - 6.54$
$\text{SiCl}_4$	$\log K_{\text{SiCl}_4} = 1.31 \times 10^4 / T - 7.85$
$\text{SiCl}_2$	$\log K_{\text{SiCl}_2} = -1.68 \times 10^3 / T - 1.11$
$\text{SiH}_2\text{Cl}_2$	$\log K_{\text{SiH}_2\text{Cl}_2} = 6.80 \times 10^3 / T - 5.68$
$\text{SiH}_3\text{Cl}$	$\log K_{\text{SiH}_3\text{Cl}} = 2.82 \times 10^3 / T - 5.18$
$\text{SiH}_4$	$\log K_{\text{SiH}_4} = 1.14 \times 10^3 / T - 5.16$
$\text{BCl}_3$	$\log K_{\text{BCl}_3} = 6.35 \times 10^3 / T - 3.69$
$\text{B}_2\text{H}_6$	$\log K_{\text{B}_2\text{H}_6} = 3.03 \times 10^{-4} \times T - 11.9$

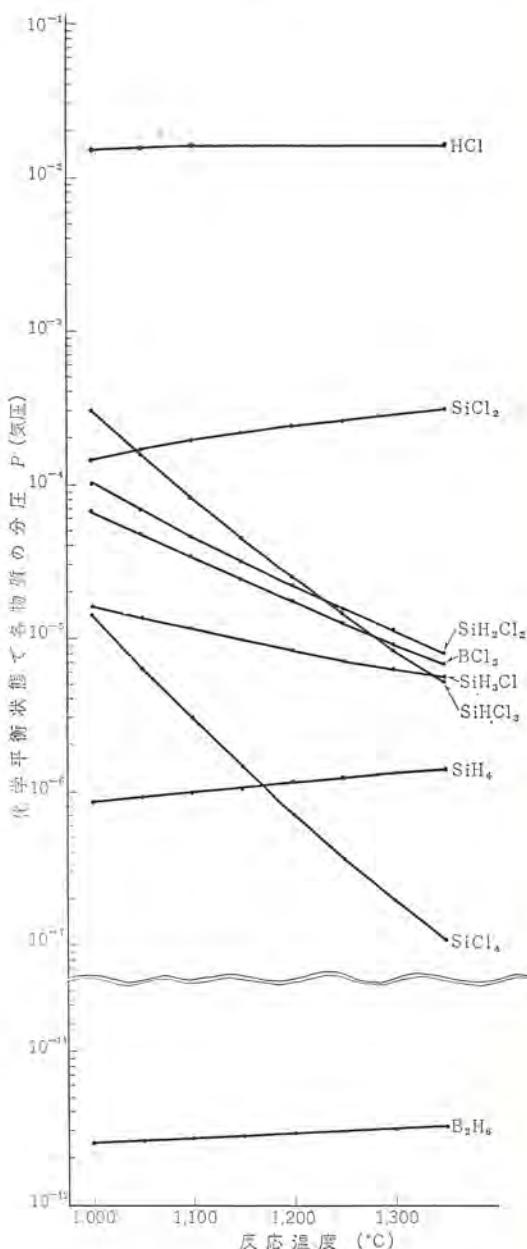


図 3.1 Si-Cl-H-B 系の平衡圧の温度依存性

モル比 ( $\text{SiHCl}_3/\text{H}_2$ ) =  $5.5 \times 10^{-3}$   
Fig. 3.1 Temperature dependence of equilibrium partial pressures for Si-Cl-H-B system at  $\text{SiHCl}_3/\text{H}_2$  ratio of  $5.5 \times 10^{-3}$ .

計算に際して用いた各分子の平衡定数の温度依存性を示した<sup>(3)</sup>.

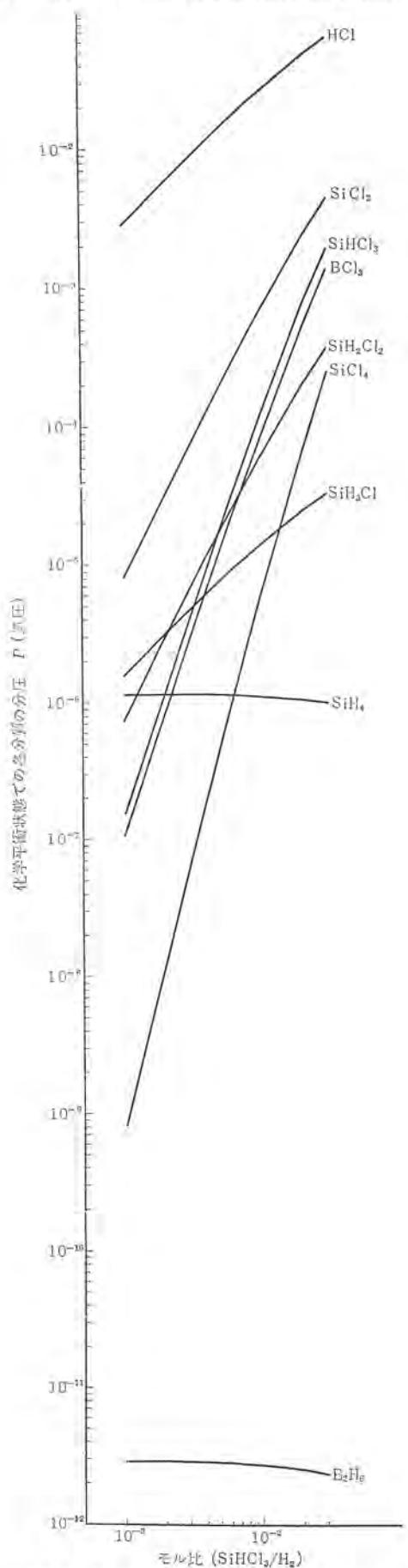


図 3.2 Si-Cl-H-B 系の平衡圧のモル比依存性  
反応温度 1,200°C

Fig. 3.2 SiHCl<sub>3</sub>/H<sub>2</sub> ratio dependence of equilibrium partial pressures for Si-Cl-H-B system at 1,200°C.

### 3.1 平衡圧の温度依存性

図 3.1 にモル比 (SiHCl<sub>3</sub>/H<sub>2</sub>) が 0.0055 の場合の平衡圧の温度依存性を示した。B<sub>2</sub>H<sub>6</sub>, BCl<sub>3</sub> に着目するならば、B<sub>2</sub>H<sub>6</sub> は温度上昇とともにわずかな平衡圧の増加が見られるのに比べ、BCl<sub>3</sub> は温度上昇とともに平衡圧が減少している。反応温度 1,200°C での B<sub>2</sub>H<sub>6</sub> の平衡圧は  $2.9 \times 10^{-12}$  気圧、BCl<sub>3</sub> は  $2.1 \times 10^{-5}$  気圧であるから、B<sub>2</sub>H<sub>6</sub> は非常に分解しやすく BCl<sub>3</sub> は分解しにくいことがわかる。B<sub>2</sub>H<sub>6</sub> は 1,200°C 近傍で平衡圧が  $2 \sim 3 \times 10^{-12}$  気圧と低いので、これより大きい分圧で B<sub>2</sub>H<sub>6</sub> を反応系に供給すると有効に B に分解する。しかし平衡状態のもとでは、B<sub>2</sub>H<sub>6</sub> から分解した B は BCl<sub>3</sub> の平衡圧に達するまで HCl と化合して BCl<sub>3</sub> を形成するので、 $P_{B_2H_6} + P_{BCl_3}$  より小さい B<sub>2</sub>H<sub>6</sub> の供給分圧では有効な B の分解はないと考えられる。なんらかの原因で BCl<sub>3</sub> の生成が抑えられるならば、B<sub>2</sub>H<sub>6</sub> の分解で B の有効な析出が行なわれるだろう。一方 ドーパントとして BCl<sub>3</sub> を用いるならば、1,200°C において  $2.1 \times 10^{-5}$  気圧以下の供給圧に対しても分解反応は起こらないから、成長層の不純物濃度が低いものを必要とするときは制御が非常に困難であることがわかる。

### 3.2 平衡圧のモル比依存性

図 3.2 に反応温度が 1,200°C の場合の平衡圧のモル比 (SiHCl<sub>3</sub>/H<sub>2</sub>) 依存性を示した。モル比の 0.001~0.01 の変化に対して B<sub>2</sub>H<sub>6</sub> の平衡圧は  $2.93 \times 10^{-12}$ ~ $2.79 \times 10^{-12}$  気圧とほとんど変化しない。一方 BCl<sub>3</sub> の平衡圧は、 $1.11 \times 10^{-7}$ ~ $9.18 \times 10^{-5}$  気圧と非常に大幅に変化する。これは供給された SiHCl<sub>3</sub> の 90% 以上が SiHCl<sub>3</sub> + H<sub>2</sub> → Si + 3HCl の反応で Si と 3HCl に分解するため、生じた HCl の 3 乗に比例するように BCl<sub>3</sub> の平衡圧が規定されるためである。図 3.2 からわかるように、ドーパントとして B<sub>2</sub>H<sub>6</sub> を用い、BCl<sub>3</sub> の生成反応を抑えることができれば、モル比にほとんど影響されずに B の析出を実現できる。一方 BCl<sub>3</sub> をドーパントとして用いた時は、モル比によって B の析出が大きく影響される。

## 4. 結果の検討

### 4.1 B の析出の機構

図 2.2~2.4 に成長層の比抵抗の実験条件による変化の一例を示したが、単位時間あたりに析出してくる B の量に着目するならば SiHCl<sub>3</sub>-B<sub>2</sub>H<sub>6</sub>-H<sub>2</sub> 系における B の析出の機構がより詳細に検討できる。B の析出速度を  $S_B$  (atoms/cm<sup>2</sup> · min) とすると、不純物濃度  $N_A$  (atoms/cm<sup>3</sup>) と成長速度  $R$  (cm/min) の間に  $S_B = N_A \cdot R$  の関係がある。気相中への B の供給速度を  $G_B$  (atoms/cm<sup>2</sup> · min) として  $F = S_B / G_B$  で定義される  $F$  を変換係数と定義する。標準の反応条件；成長温度 1,230°C, モル比 0.0055, 水素流速 1.56 l/min の変換係数を  $F_S$  で表わす。図 2.2~2.4 を  $F/F_S$  に対して整理したものを図 4.1~4.3 におのおの示した。図 4.1, 4.2 に示した実験では B<sub>2</sub>H<sub>6</sub> の供給圧は  $3.1 \times 10^{-9}$  気圧で B の化合物の平衡圧の和  $P_{B_2H_6} + P_{BCl_3}$  よりも小さい。同じく図 4.3 の実験においても B<sub>2</sub>H<sub>6</sub> の供給圧は  $1.3 \times 10^{-9}$ ~ $5.9 \times 10^{-9}$  気圧で、平衡圧の和  $P_{B_2H_6} + P_{BCl_3}$  よりも小さい。3 章で述べたように、平衡状態では上記の B<sub>2</sub>H<sub>6</sub> の供給圧で B の析出は起こらず、 $P_{B_2H_6}$  より過剰に供給された B<sub>2</sub>H<sub>6</sub> はすべて BCl<sub>3</sub> に変換することを示している。しかし図 4.1~4.3 に示すように B の析出が生じているのは、BCl<sub>3</sub> の生成反応が抑えられて B<sub>2</sub>H<sub>6</sub> から分解した B が有効に Si 中に添加されるためである。そのためには B<sub>2</sub>H<sub>6</sub> の分解反応および BCl<sub>3</sub> の生成反応がいずれも表面触媒反応であ

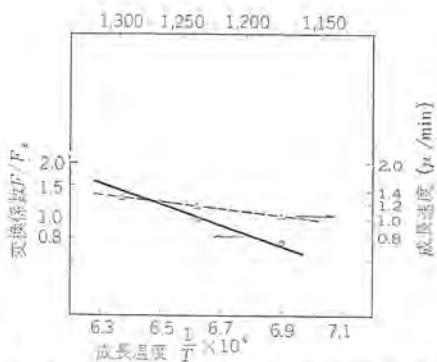


図 4.1 B の変換係数の温度依存性  
Fig. 4.1 Effect of growth temperature on normalized deposition efficiency of boron.

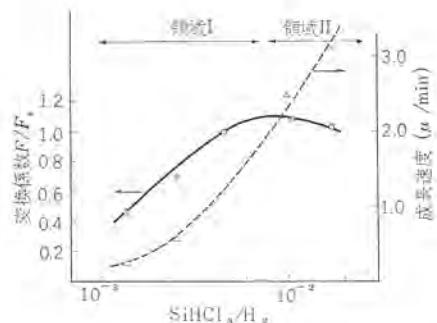


図 4.2 B の変換係数のモル比依存性  
Fig. 4.2 Effect of  $\text{SiHCl}_3/\text{H}_2$  ratio on normalized deposition efficiency of boron.

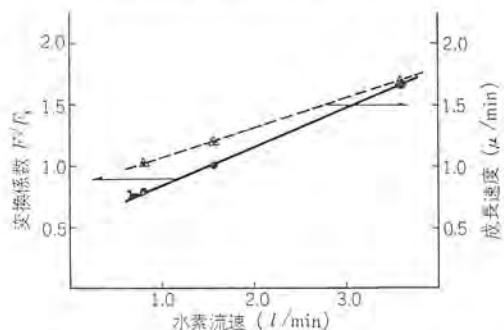


図 4.3 B の変換係数の水素流速依存性  
Fig. 4.3 Effect of hydrogen flow-rate on normalized deposition efficiency of boron.

り、次のような機構で反応が進行するためと考えられる。

$\text{B}_2\text{H}_6$  からの B の分解とともに、それに比べて十分多量の Si が分解して基板表面に付着していく。図 4.4 に示すように分解直後の B 原子は 1 の状態のように  $\text{HCl}$ ,  $\text{H}_2$  などの気相状態の分子と直接接しており、 $\text{BCl}_3$  を形成しやすい状態にある。しかし B 原子の付着速度に比べて Si 原子の付着速度が十分大きいので、短時間の後に 1 → 2 → 3 → 4 と 4 の状態になって周囲を Si 原子でおおわれてしまう。この状態では  $\text{HCl}$  と B の反応する確率は十分小さくなり、Si 中に B の添加が安定に行なわれるものと考えられる。このような機構を考慮すると B の析出に寄与する因子として、 $\text{BCl}_3$  の平衡圧と Si の成長速度を考えればよい。Si の成長速度が大きいほど、B 原子の 1 の状態での存在時間は短く  $\text{BCl}_3$  への変化の割合は少ないと考えられる。また  $\text{BCl}_3$  の平衡圧が小さいほど  $\text{BCl}_3$  への変化の割合は小さい。

#### 4.2 反応条件の影響

図 4.1 は変換係数の温度依存性である。温度上昇とともに成長速度はやや大きくなり、 $\text{BCl}_3$  の平衡圧は小さくなるから B の析

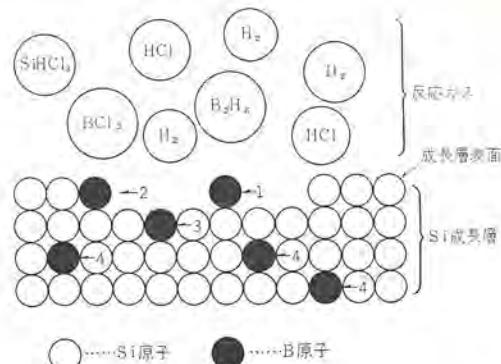


図 4.4 Si 成長層への boron の析出  
Fig. 4.4 Model diagram of boron incorporation into silicon growth layer.

出は増加している。図 4.2 は変換係数のモル比依存性である。モル比が増加すると成長速度は大きくなり、 $\text{BCl}_3$  の平衡圧も大きくなる。B の変換係数はモル比の小さい領域 I では、モル比とともに増加し、モル比の大きい領域 II ではやや減少する。このことは領域 I では成長速度の項が B の析出に大きく寄与し、領域 II では  $\text{BCl}_3$  の平衡圧が B の析出に優勢に寄与していることを示している。図 4.3 に変換係数の水素流速依存性を示した。B の変換係数は水素流量が増加して成長速度が大きくなると直線的に増加している。

以上の検討結果より  $\text{B}_2\text{H}_6$  からの B の分解および  $\text{BCl}_3$  の生成反応はともに表面触媒反応であり、B の析出は Si の成長速度および  $\text{BCl}_3$  の平衡圧に依存するといえる。

#### 5. 不純物濃度分布

エピタキシャル層には大きく分けて、二つの顕著な不純物分布が膜厚方向に存在する。一つは基板結晶からの不純物拡散によるものであり、他は auto-doping 効果による不純物分布である。拡散による不純物分布は成長層と基板単結晶が同じ拡散係数をもつとして次の境界条件のもとで拡散方程式を解き式(5.1)を得た。

$$\begin{aligned} x=0: & 0 \leq t < +\infty \quad N(x=0)=N_0=1/2(N_{sub}+N_{EP}) \\ t=0: & 0 < x < +\infty \quad N(x)=N_{EP} \\ N_A(x) = (N_0 - N_{EP}) \operatorname{erfc}(x/2\sqrt{Dt}) + N_{EP} & \cdots (5.1) \end{aligned}$$

座標は図 5.1 に示したように基板-成長層の境界を原点とり成長層側を正とした。 $N_{sub}$  は基板の不純物濃度、 $N_{EP}$  は基板と同じ種類の不純物の成長層における濃度、 $D$  は拡散係数、 $t$  は加熱処理時間である。この場合 non-moving boundary model を採用したが、Warren Rice が報告している moving boundary model<sup>(4)</sup> と比較して interface から 0.6  $\mu$  以上成長層に入った領域では有意差は存在しない。moving boundary model の解には熱処理に

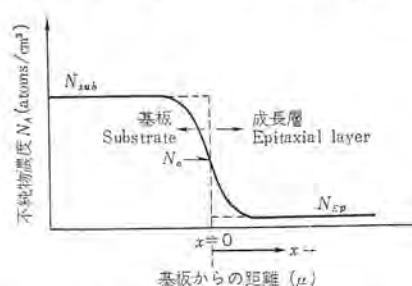


図 5.1 拡散による不純物分布  
Fig. 5.1 Typical impurity distribution by diffusion effect.

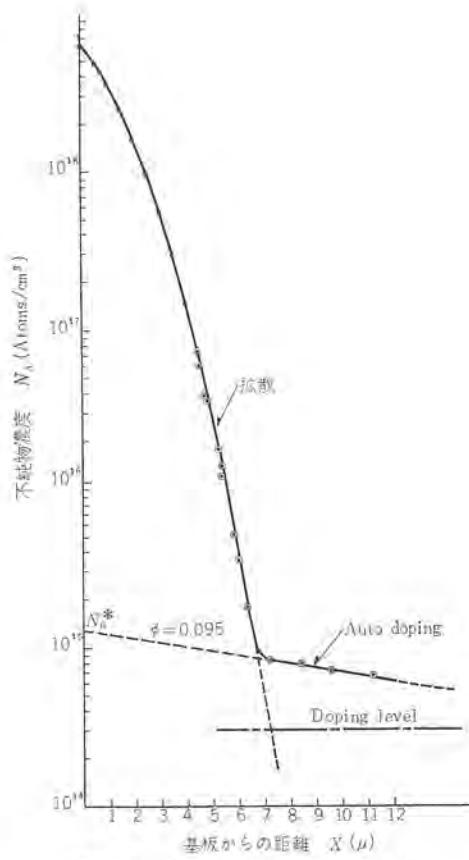


図 5.2 成長層の不純物分布  
Fig. 5.2 Impurity distribution in P/P<sup>+</sup> silicon epitaxial layer.

よる効果を考慮するのが困難であるが式(5.1)を用いれば熱処理条件を考慮して問題を取り扱える。

auto-doping 効果については C.O. Thomas などが詳細に調べ<sup>(5)</sup>、この効果による不純物分布は次式で与えられると述べている。

$$N_A(x) = N_0^* \exp(-\phi x) - S[1 - \exp(-\phi x)] \quad \dots \quad (5.2)$$

ここに  $N_0^*$ ,  $\phi$ ,  $S$  は実験条件により決まる定数である。

P 形 B 濃度  $1.2 \times 10^{19}$  atoms/cm<sup>3</sup> の基板結晶の上に B 濃度  $3 \times 10^{14}$  atoms/cm<sup>3</sup> の成長層を上記の  $B_2H_6$  の gas-doping 法によって作成したときの不純物分布の一例を図 5.2 に示した。これは上記の成長層に N 層を拡散法で作りプレーナダイオードを試作し、その容量-電圧関係から不純物密度を求めた結果である。不純物密度と容量の関係は次式で与えられる。

$$N_A(x) = -C^3 / (\varepsilon q A^2 dC/dx) \\ x = \varepsilon A/C \quad \dots \quad (5.3)$$

$C$  は容量、 $\varepsilon$  は Si の誘電率、 $q$  は電子の電荷、 $A$  は接合面積、 $x$  は接合からの距離である。図 5.2 を見ると auto-doping 効果による分布は非常になだらかであり  $\phi = 0.095$ ,  $N_0^* = 1.3 \times 10^{15}$  である。また拡散効果による分布も  $10^{15} \sim 10^{17}$  atoms/cm<sup>3</sup> の範囲で計算曲線上によい一致を示す。成長層の拡散係数が基板の拡散係数と同じ値であることを示している。なお上記の不純物分布の図からわかるように  $10^{18}$  以上の不純物濃度の制御では auto-doping 効果はそれほど顕著ではなく、むしろ拡散効果のほうがより重要な制限をもたらすものと考えられる。

## 6. 成長層の結晶性

成長層の結晶性を判定する基準としては、表面欠陥、格子欠陥、carrier の移動度がある。表面欠陥 (tripyramid, ヘコミ, scratch など) は基板結晶や装置の汚染に留意すれば皆無にできる。格子欠

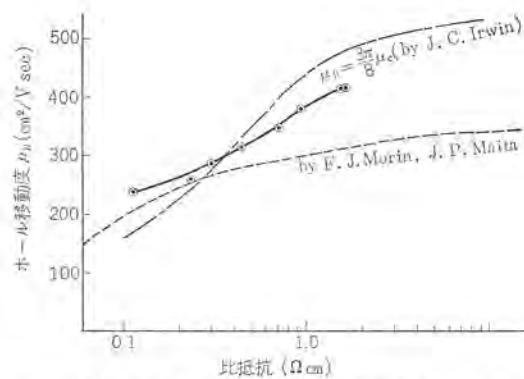


図 6.1 成長層のホール移動度と比抵抗の関係  
Fig. 6.1 Hall mobility versus resistivity for P type epitaxial silicon.

陥は刃状形転位密度を  $10^3$  個/cm<sup>2</sup>、積層欠陥は 10 個/wafer 以下に制御可能である。P 形成長層の移動度を図 6.1 に示した。点線は F. J. Morin, J. P. Maita の測定による引上げ法単結晶のホール移動度であり<sup>(6)</sup>、鎖線は J.C. Irwin の移動度を用いて<sup>(7)</sup>  $\mu_H = 3\pi\mu_C/8$  の仮定で計算したホール移動度の値である。成長層の移動度はこの両者の中間にあり十分よい結晶性をもつのがわかる。

## 7. Device への応用

Gas doping 法の特長は不純物濃度の制御の自由度が非常に大きいことにある。たとえば反応継続中に B の添加量を階段的に変化させることも、またなめらかに変化させることも任意である。

ここでは図 7.1, 7.2 の実線で示した濃度コウ配をもつ成長層を目標として作成し、超階段形可変容量ダイオードを試作した。図 7.1 に示した(A)の試料では P 形 B 濃度  $1.5 \times 10^{19}$  atoms/cm<sup>3</sup> の基板単結晶上に  $3 \times 10^{14}$  atoms/cm<sup>3</sup> の一定の不純物濃度をもつ P 形層を  $25\mu$  成長させた後  $1.2 \times 10^{16}$  atoms/cm<sup>3</sup> まで一定の傾斜で不純物濃度を増加し、その上にさらに  $1.2 \times 10^{16}$  atoms/cm<sup>3</sup> の不純物濃度の層を  $3\mu$  成長させた。試料(B)は同じ基板結晶の上に  $3 \times 10^{14}$  atoms/cm<sup>3</sup> の一定の不純物濃度をもつ P 形層を  $25\mu$  成長させ、その後階段的に  $7.5 \times 10^{17}$  まで不純物濃度を増加して  $3\mu$  成長させた。

この(A), (B) の試料に拡散法で PN 接合を作成し diode を試

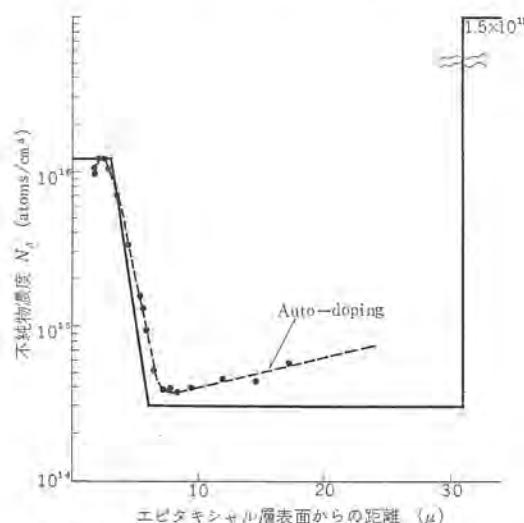


図 7.1 エピタキシャル層の不純物濃度コウ配の制御  
試料 (A)  
Fig. 7.1 Impurity profile control of epitaxial layer—sample (A).

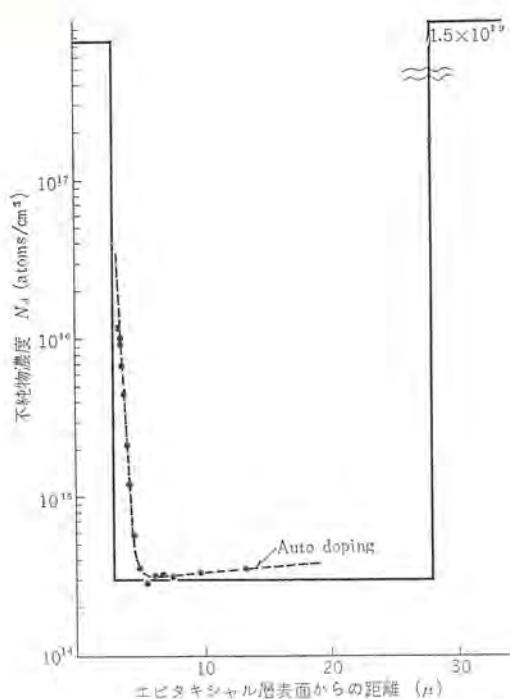


図 7.2 エピタキシャル層の不純物濃度コウ配の制御試料 (B)  
Fig. 7.2 Impurity profile control of epitaxial layer—sample (B).

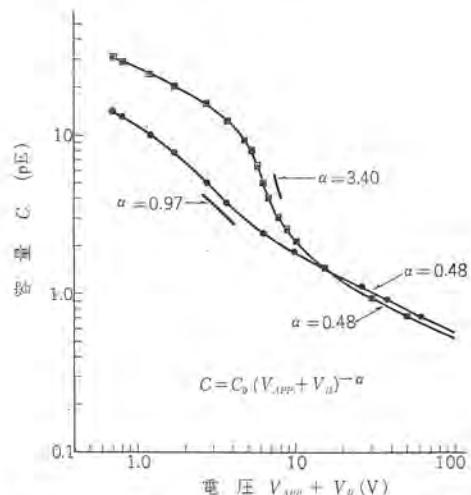


図 7.3 超階段形可変容量ダイオードの容量—電圧特性  
Fig. 7.3 Capacitance versus voltage of super abrupt capacitance diodes fabricated from epitaxial wafers which were controlled impurity profiles.

作した。このdiodeのC-V特性を図7.3に示した。

$C = C_0(V - V_0)^{-\alpha}$ で容量と電圧の関係を表わしたときの $\alpha$ は(A)の試料から作ったdiodeでは0.98、(B)の試料では3.70を示した。このdiodeのC-V特性から算出した不純物分布は図7.1, 7.2

の点線で示したようになっており、期待どおりに制御できている。なお(B)の試料で $3 \times 10^{14} \text{ atoms/cm}^3$ から $7.5 \times 10^{17} \text{ atoms/cm}^3$ まで不純物分布が階段状に変化していないのは、成長時および接合作成時の拡散効果によるものである。図7.1, 7.2の成長層—基板結晶の境界に向ってゆるやかな不純物分布は5章で述べたauto-dopingによる分布である、このようにgas doping法によって、一定の不純物濃度を制御することはもちろん、その不純物濃度のコウ配をも任意に制御できるのは、device設計に新しい自由度を与えるもので非常に有利な点である。

## 8. むすび

シリコン・エピタキシャル層の不純物濃度の制御を $\text{B}_2\text{H}_6$ のgas doping法により行なった。Si-Cl-H-B系における化学平衡状態の反応生成物の分圧を求め、 $\text{B}_2\text{H}_6$ からのBの析出の実験条件依存性との関連を調べた。 $\text{B}_2\text{H}_6$ からのBの分解および $\text{BCl}_3$ の生成反応はともに表面触媒反応であり、Bの析出は $\text{BCl}_3$ の平衡圧およびSiの成長速度に依存する。P形Si成長層の基板単結晶からのauto-doping効果、拡散効果について調べ、auto-doping効果は $10^{15} \text{ atoms/cm}^3$ 以上の不純物濃度を持つ成長層ではそれほど影響がないことを確認した。また拡散効果は拡散方程式の簡単な解で記述でき、引上げ法単結晶と同じ拡散係数をもつことがわかった。この方法でP形 $30 \Omega \text{ cm} \sim 0.01 \Omega \text{ cm}$ の比抵抗制御が可能になった。またこの方法で不純物濃度コウ配の制御を試み、device製作に十分なコウ配制御ができた。この濃度コウ配の制御法を用いて超階段形可変容量ダイオード用のエピタキシャルウェーファを作成し、特性のすぐれた素子が実現した。このように不純物濃度コウ配の制御の自由度が大きく、またエピタキシャル反応炉中で連続的に拡散行程まで行なえるので、device製作により大きな貢献をするものと考える。

最後に $\text{B}_2\text{H}_6$ の分析に協力いただいた当所技術協力部の方々に感謝申し上げる。  
(昭 40-8-5 受付)

## 参考文献

- (1) G. A. Lang, T. Stavish: R. C. A. Review, 24, No. 4, 488 (1963)
- (2) W. Steinmaier, J. Bloem: J. Electrochem. Soc. 111, No. 2, 206 (1963)
- (3) R. F. Lever: IBM Journal, 460 (1964)
- (4) W. Rice: Proc. IEEE, 52, No. 3, 284 (1964)
- (5) C. O. Thomas, D. Kahng, R. C. Manz: J. Electrochem. Soc. 110, No. 5, 394 (1963)
- (6) F. J. Morin, J. P. Maita: Phys. Rev. 96, No. 1, 28 (1954)
- (7) J. C. Irvin: BSTJ, XLI, 387 (1962)

# CdS 薄膜トランジスタ

石井 悠\*・河津 哲\*・山田 洪平\*

## CdS Thin Film Transistors

Central Research Laboratory

Hiroshi ISHII・Satoru KAWAZU・Kohei YAMADA

CdS Thin Film Transistors (TFT's) have been successfully developed by P. K. Weimer. The advantages of the TFT consist in high input impedance, negative temperature coefficient, voltage offset and operation of negative bias voltage. Mitsubishi has pursued the study in these CdS TFT. The units fabricated up to the present have the following typical characteristics such as: the trans-conductance 8,000  $\mu$ V and cut off frequency 1 Mc.

According to Weimer, the principle of TFT operation in the conductivity modulation of CdS film, and the saturation of drain current is due to pinch off phenomena of electron path near the drain. Its high field may play roles in various ways such as the barrier height modulation and the increase of electrons from deep donor levels.

### 1. まえがき

マイクロ・エレクトロニクスといわれている、電子機器の超小形化は宇宙通信の場合は占有場所、重量の点から、電子計算機、自動制御の場合は占有場所の観点より要求されている。マイクロ・エレクトロニクス化に最適と認められている、薄膜集積回路に使用し得る能動素子として、CdS 電界効果形薄膜トランジスタが最近にわかつに注目を集めている。

絶縁ゲート電界効果トランジスタは、

- (1) 電圧オフセットがない、
- (2) 多数担体を用いているので放射線耐力が強い、
- (3) 入力インピーダンスが大きい、
- (4) 負の温度係数をもっている、
- (5) 正および負のゲートバイアスで動作させることができるなど、従来のトランジスタにない特性を利用し、CdS, CdSeなどエネルギー・ギャップの大きな半導体を用いると、熱的に励起される担体の数が無視できるので、熱による不安定さがなくなり、超小形回路に使用する場合、熱発生の問題ですぐれた点を有している。さらに入力インピーダンスが大きいことを利用すれば、トランジスタが真空管におき換えられなかった、種々の回路に応用されるであろう。

電界効果トランジスタは1935年にアナログ・トランジスタとして発表<sup>(1)</sup>され、1952年Shockleyにより、ユニポーラトランジスタが発表されたが、実用的な素子ではなかった。その後電子工業技術が発達し、実用的な素子として、P-N接合形電界効果トランジスタ、絶縁ゲート電界効果トランジスタとしてMOSトランジスタがHofstein<sup>(3)</sup>により、薄膜トランジスタ(Thin Film Transistor, TFT)が1962年Weimer<sup>(4)</sup>により発表されて以来、薄膜集積回路に適用できる能動素子として注目され、研究が活発に行なわれるようになった。

### 2. 電界効果トランジスタの動作原理

種々の構造のTFTが提案されているが、いずれの構造のTFTでもすべて真空蒸着法により作られている。これを分類すると、コブラナ形とスタガ形に大別される<sup>(5)</sup>。コブラナ形は図2.1(a)のように絶縁物基板上にまず半導体を蒸着し、その上にソースおよび

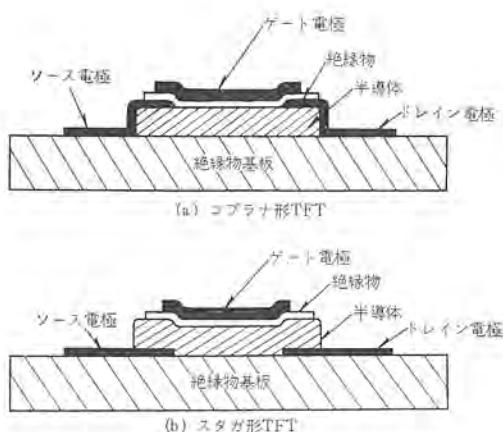
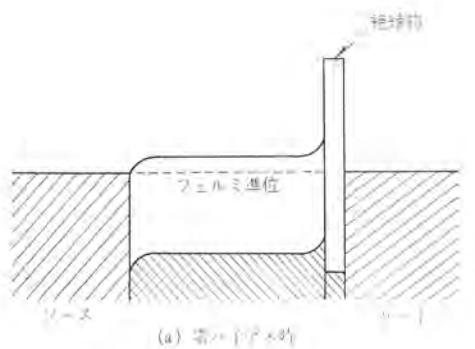


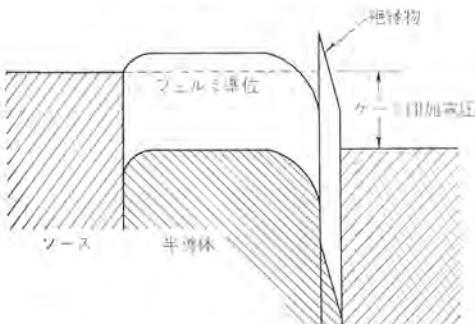
図 2.1 TFT 断面図  
Fig. 2.1 Structures of the thin-film transistor.

ドレン電極、絶縁物、ゲート電極と順次蒸着膜を積み上げて作られる。スタガ形は図2.1(b)のごとく、絶縁物基板上にまず、ソースおよびドレン電極を蒸着し、その上に半導体、絶縁物、ゲート電極を蒸着してトランジスタを構成している。半導体としてCdSを用いるとき、CdSの比抵抗の小さな蒸着膜に対しては、どのような金属を用いてもオーム接觸が得られるが、半導体の比抵抗が大きくなるに従って、下側(基板側)の電極との接觸はオーム接觸、上側との接觸はAuを用いると整流性接觸、Al, Inを用いるとオーム接觸となる。この理由としては、蒸着初期のCdS膜はCdが多いためといわれている。半導体としてCdSeを用いた場合はCdSと逆になり、下側の電極にAuを用いると、整流性接觸になると報告されている。さらに比抵抗が大きくなると、電極としてAuを用いるとすべて整流性接觸になる<sup>(6)(7)</sup>。

TFTの場合ソース電極と半導体との接觸はオーム接觸であることが要求されている。したがって、構造および半導体の種類を定めることにより、他の条件が定まることが多い。通常半導体としてはSi, Ge, CdSe, CdSなどが用いられ、絶縁物としてSiO, MgF<sub>2</sub>, Al<sub>2</sub>O<sub>3</sub>などが用いられ、電極材料としてAu, In, Alなどが用いられている。CdS薄膜トランジスタとしては、スタガ形の場合ソース・ドレン電極にAu、絶縁物にSiOまたはCaF<sub>2</sub>、ゲ



(a) 電圧を印加しないとき

(b) 正のゲート電圧を印加したとき  
Fig. 2.2 Energy band diagram of TFT.

ト電極に Al を用いる場合が多く、コプラ+形の場合は ソース・ドレイン電極に Al、絶縁物に SiO または CaF<sub>2</sub>、ゲート電極に Al を用いる場合が多い。しかし、いずれの構造においても、その動作原理は Weimer により提案された、金属-絶縁物-半導体構成において、半導体に誘起される電子の数の増減による半導体の電気伝導度の変化で説明されている。TFT に用いられる半導体は N 形であるので、TFT のバンド構造は図 2.2 に示される。ゲートに電圧を印加しないとき、半導体と絶縁物との接触部の伝導帯は上に曲げられた状態である。したがって、半導体には動き得る電子がわずかしか存在しないので、ソース・ドレイン間に電圧を印加してもソース・ドレイン間には電流はわずかしか流れない。しかし、ソースに対して正のゲート電圧を印加すると、半導体と絶縁物との境界に電子が誘起され、伝導帯が下がり、伝導帯の下端がフェルミ準位より下げられると、伝導度の高い通路、いわゆる チャネルが形成される。したがって、このような状態を作り出すとソース・ドレイン間の電界により電子は ドレイン 方向に移動し、ドレイン電流が流れれる。このような性質を示す TFT をエンハンスマント・モード TFT と称する。ゲート電圧を印加しなくとも、すでにチャネルを形成しているものは、ゲート電圧を負にして、チャネルが減少する方向に動作する。これを テラジョン・モード TFT と称している。このように正負のゲート電圧で動作する二種の TFT が存在することは、回路構成上多くの利点を有している。TFT 構造を図 2.3 のように単純化して、チャネル特性を計算すると、ドレイン電流 ( $I_d$ )、ドレイン電圧 ( $V_d$ ) 特性は近似的に次式で表わせる<sup>(8)(9)</sup>。

$$I_d = \frac{\varepsilon \mu W}{tD} \left[ (V_g - V_0) V_d - \frac{1}{2} V_d^2 \right] \quad (2.1)$$

$$= \frac{\mu C_g}{D^2} \left[ (V_g - V_0) V_d - \frac{1}{2} V_d^2 \right] \quad (2.2)$$

飽和電流  $I_{ds}$  は

$$V_d = V_g - V_0 \quad (2.3)$$

のときの値で与えられる。故に

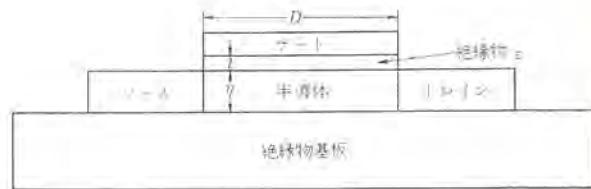


図 2.3 特性解析のモデル  
Fig. 2.3 Analytical Structure of TFT.

$$I_{ds} = \frac{\mu C_g}{2D^2} (V_g - V_0)^2 \quad (2.4)$$

したがって、飽和領域における相互コンダクタンス  $g_m$  は

$$g_m = \frac{dI_{ds}}{dV_g} \quad (2.5)$$

$$= \frac{\mu C_g}{D^2} (V_g - V_0) \quad (2.6)$$

$$= \frac{\varepsilon \cdot \mu \cdot W}{tD} (V_g - V_0) \quad (2.7)$$

で与えられる。ただし、 $\varepsilon$ 、 $t$  は絶縁物の誘電率および膜厚、 $\mu$  は半導体の移動度、 $W$  はソース電極の幅、 $D$  はソース・ドレイン電極間距離、 $V_g$  はゲート・ソース間の電圧、 $V_0$  は絶縁物、半導体境界状態に依存する量、 $C_g$  はゲートの静電容量である。大きな  $g_m$  を得るには、式 (2.7) より移動度の大きな半導体を用いること、 $D$  を小さく設計することが必要である。 $t$  を小さくすると  $g_m$  の増加、ゲート耐圧の減少および  $C_g$  の増加をもたらす。電極幅  $W$  を大きくすると、 $g_m$  および  $C_g$  が増加し、TFT の形状が大きくなる。 $\varepsilon$  の大きな物質を用いれば  $g_m$  および  $C_g$  が増加する。 $C_g$  が大きくなると高周波領域の増幅率が低下する。高周波領域で動作させるとき、 $g_m$  と  $C_g$  は互に矛盾する要素であるので、 $t$ 、 $w$ 、 $\varepsilon$  については種々の条件を考えて設計する必要がある。

TFT の利得帯域幅積指数 (G·B·P) は次式で表わされる。

$$G \cdot B \cdot P = \frac{g_m}{2\pi C_g} = \frac{\mu}{D^2} \quad (2.8)$$

TFT で製作可能な値を代入すると、半導体として CdS を用いた場合で電極幅 3 mm、 $V_g - V_0 = 3$  V のとき

$$g_m \approx 1.5 \times 10^4 \mu \Omega \quad (2.9)$$

$$G \cdot B \cdot P \approx 400 \text{ Mc} \quad (2.10)$$

なる値が得られる。この値は理論上の限界値である。

### 3. TFT の製作法と特性

#### 3.1 半導体

TFT を製作する立場から考えると、半導体 CdS 蒸着膜に必要な条件は、移動度を大きくすること、捕獲準位の数を少なくすることが必要である。TFT に用いられる CdS 蒸着膜の比抵抗は  $10^3 \sim 10^7 \Omega \text{cm}$  である。比抵抗  $10^3 \Omega \text{cm}$  以下の CdS 蒸着膜を用いると、静特性において、飽和特性が見られない、 $10^6 \Omega \text{cm}$  以上になると Au 電極を用いた場合、整流性接觸になることが多い。したがって比抵抗は TFT の特性に影響を与えるものである。比抵抗を支配する最も大きな要素は、基板温度と蒸発源温度である。一般に基板温度が高いほど、蒸発源温度が低いほど高い比抵抗の CdS 蒸着膜が得られる。その他 CdS 中の S 室格子を少なくするために、S と CdS を同時に蒸着する方法、瞬間蒸着法、スパッタ蒸着法、および各種ふんい気中で熱処理を行なう方法など、移動度および比抵抗の大きな CdS 薄膜を製作する方法が種々試みられている。また、基板温度が室温の場合でも 400°C 以上の温

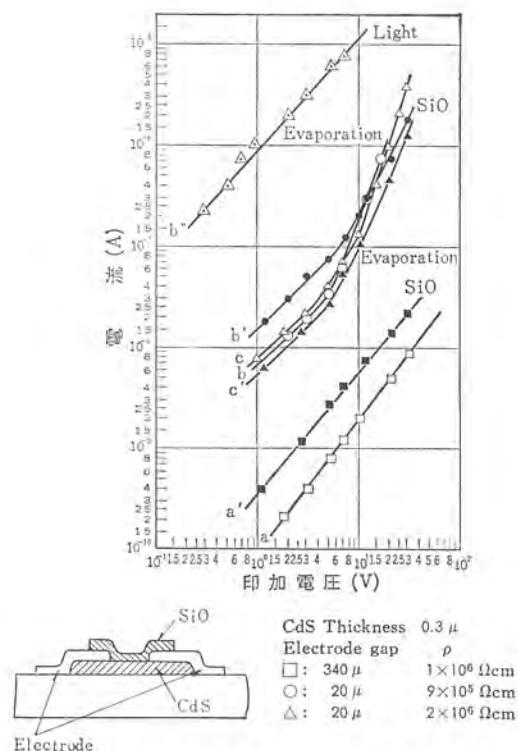


図 3.1 蒸着 CdS 膜の電圧-電流特性  
Fig. 3.1 Voltage-current characteristics of CdS films.  
(room temperature)

度で焼純することにより、 $10^6 \Omega\text{cm}$  以上の比抵抗を有する膜が得られる。結晶性の面から見ると、基板温度  $200^\circ\text{C}$  以下で蒸着した場合 CdS は非晶質であるが、 $400^\circ\text{C}$  以上の温度で焼純すれば、C 軸が基板と直角方向に並ぶことが認められる。このときの電流・電圧特性は図 3.1 示すように、オーミック領域から、空間電荷制御電流 (SCLC) が流れる領域へと変化しており、TFT が原理的に要求される SCLC が十分流れ得ることを示している。

TFT に CdS を使用する場合、良い特性が得られる蒸発条件が存在し、蒸発源温度  $680\sim750^\circ\text{C}$  において、最高の  $g_m$  を得ることができる。さらに、このような条件で作成した CdS 薄膜は光感度が非常に良いことが注目される。このことは高い  $g_m$  を与える CdS 薄膜中の不純物の役割を示唆するものであり、イオン化していないドナー、深い準位のドナーの量が関係しているものと思われる。

半導体とソース電極との不完全な接触状態にあれば、TFT に大きな雑音があらわれる。また、整流性接触の場合、ショットキー効

果によるエミッション制御により説明される特性を示す TFT も存在するが、このような素子は一般にドレイン電流が少なく、動作させるに大きな正のゲート電圧を印加させなければならない。したがって、小さな正のゲート・バイアス電圧または負のバイアス電圧で動作する TFT を製作するためには、半導体とソース電極との接触を無整流性接触にする必要がある<sup>(1)</sup>。一般に高温で処理すると整流性接触になり、図 3.2 に示すようなダイオードが得られる。

### 3.2 絶縁膜

絶縁膜として、ピンホールがないこと、絶縁耐力が  $500\sim1,000\text{ A}$  で  $10\text{ V}$  以上あること、経時変化が少なく、安定なことが要求される。われわれがこれまで絶縁物として用いてきたのは、主として、SiO 蒸着膜である。その他  $\text{CaF}_2$ ,  $\text{MgF}_2$ ,  $\text{Al}_2\text{O}_3$  の使用例が報告されている。一般に SiO 膜の耐圧は対向電極の種類に大きく影響されることが報告されている。したがって、対向電極を考慮せずに SiO 蒸着膜の耐圧を論ずることはあまり意味がない。われわれの場合、ゲート電極に Al を用いると、SiO 膜厚  $500\text{ A}$  で  $20\text{ V}$  程度の耐圧を有している。スタガ形の TFT では CdS 膜の上に SiO 膜を蒸着しているので、コプラナ形の TFT の場合よりは耐圧に対する要求がゆるくなっている。SiO 蒸着で考慮すべき点を列挙すると、

- (1) 下部の蒸着膜に角を作らないこと。
- (2) オウツ(凹凸)のない蒸着法をすること。
- (3) 接着強度が強くなるような蒸着方法をとること。
- (4) ピンホールができるような蒸着をすること。

以上の点を満足する蒸着をしなければならない。

その他、SiO の特異な現象として、図 3.1 に示すように、CdS 膜に SiO 膜を重ねると電気抵抗が減少する。SiO を蒸着するとき、比較のためマスクでシャペイし、その他の条件を同一にしたもの (▲印) は電気抵抗の変化が少ない。これは CdS 膜と SiO 膜との相互作用および TFT の動作原理に対する CdS の欠陥の役割を示唆しているように思える<sup>(7)</sup>。

### 3.3 TFT の諸特性

われわれは上記の諸点に注意し、スタガ形の TFT を試作した。ソースおよびドレイン電極は Au を真空蒸着法でガラス基板上につけ、その電極間距離は  $8\sim30\mu$  である。半導体として CdS を用い、厚さ  $3\mu$  以下に真空蒸着する。ここに用いた CdS 薄膜は比抵抗  $10^6 \Omega\text{cm}$ 、トラップ・フル・メカニズムより計算したトラップの数は  $10^{14} \text{ 個}/\text{cm}^3$ 、ホール移動度  $40 \text{ cm}^2/\text{V}\cdot\text{s}$  程度の膜である。CdS 膜の上に SiO を絶縁物として  $0.1\mu$  以下に蒸着する。このような

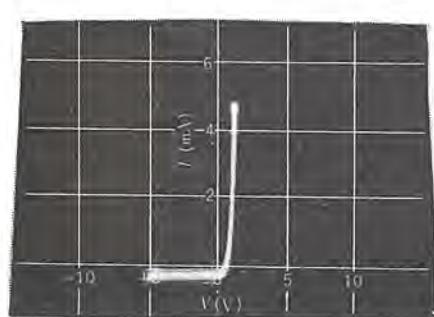


図 3.2 In-CdS-Au ダイオードの電流-電圧特性  
Fig. 3.2 Characteristics of In-CdS-Au diode.

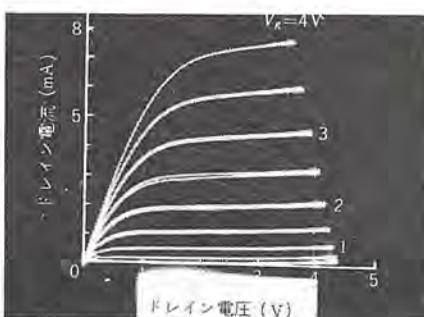


図 3.3 エンハンスメント形 TFT の静特性  
Fig. 3.3 Characteristics of enhancement type TFT.



図 3.4 ディープリジョン形 TFT の静特性  
Fig. 3.4 Characteristics of depletion type TFT.

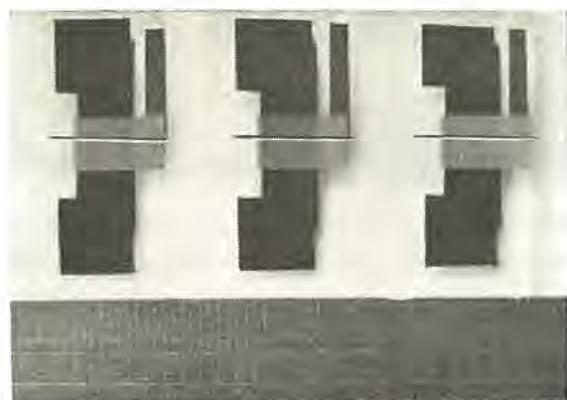


図 3.5 TFT 素子  
Fig. 3.5 Photograph of TFT.

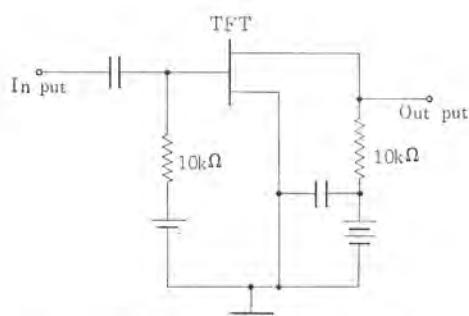


図 3.6 TFT 測定回路  
Fig. 3.6 Testing circuit for TFT.

方法で試作した エンハンスメント形および デップレッション形の TFT の 静特性の例を図 3.3, 3.4 に示し、実物を 図 3.5 に示す。現在 までに相互 コンダクタンス は ゲート電圧 2.2 V において  $8,000 \mu\text{V}$ 、 図 3.6 の回路で測定した シャハイ周波数は 1 Mc が得られている。利得帯域幅積指数は約 20 Mc である。

TFT の欠点は経時変化にある。ドレン電圧、ゲート電圧を一定 に保ったときの経時変化は酸素中、湿度の高い空気中、とくに湿度の高い空気を吹きつけたときの変化は大きく、真空中に保存す れば変化は少ない。これは薄膜の吸着に関係があるものと見なさ れるが、種々の物質で保護被膜を形成させても経時変化がみられる。したがって、経時変化の原因は吸着のほか、ソース電極と半導体の接触状態の変化、CdSの経時変化、絶縁膜の強電界下におけるイオンの移動などが考えられるが、まだ解決策は見い出され ていない。

ドレン電流を大きくすると、電流が減少してゆく素子および増 加してゆく素子がある。減少方向に変化する素子は式(2.4)の移 動度が温度の上昇とともに減少することで説明される。増加する

方向に変化する素子は上記の モデル では説明できない。このような素子の モデル としては、半導体 CdS と ソース電極 Au との接 触部に電位障壁が存在し、この障壁の ショットキー効果による エミッ ション 制御が考えられる。その ドレン電流特性は次式で表わされ る<sup>(1)</sup>。

$$I_d = AT^2 \exp \left[ -\frac{\phi - e \left( \frac{e^3 \cdot N_i}{8\pi^2 \cdot \epsilon_2^3} \right) V_g^{1/4}}{kT} \right] \quad \dots \dots \dots (3.1)$$

ただし、A は Richardson 定数、 $\phi$  は金属-半導体障壁高、 $N_i$  は半導体中の電離 ドナー の数、 $\epsilon_2$  は半導体の誘電率である。

その他の原因として深い トランジット 準位からの熱的励起も考えられる。

一般に大きな ドレン電流および相互 コンダクタンス を示す素子は 伝導度の変化の モデル で説明される特性を示す。

#### 4. む す び

TFT はすべて真空蒸着膜により構成される。したがって、薄 膜抵抗、容量など受動素子と同一基板上に形成するこができるの で、薄膜集積回路用の能動素子として、有望な素子である。その 他、TFT は チョッパ 増幅器、理論回路、高入力インピーダンス 増幅器 など多くの回路ですぐれた特性を示す。TFT の動作は原理的に も未解決な点があり、経時変化が大きいという欠点をもっている が、通常の パワートランジスタ にない種々の利点をもっているので、TFT の 急速な進歩、発展が期待され、トランジスタ により小形化された 電子機器が、TFT によりさらに超小形化され、より広い範囲 の用途に利用されるであろう。

(昭 40-8-5 受付)

#### 参 考 文 献

- (1) O. Heil: 英国特許 No. 439, 457 (1935).
- (2) W. Shockley: Proc. IRE. 40, 1365 (1952)
- (3) S. R. Hofstein, F. P. Heiman: Proc. IEEE. 51, 1190 (1963)
- (4) P. K. Weimer: Proc. IRE, 50, 1462 (1962)
- (5) A. Cornerett: Electronic Design 11, No. 16, 4 (1963)
- (6) 清水、石井: 昭和 39 年電気四学会連合大会
- (7) 清水、石井、河津: 学振第 131 委員会、関西部会 No. 63 (昭 39)
- (8) H. Borkan, P. K. Weimer: RCA. Rev. 24, 153 (1963)
- (9) G. T. Wright: Solid State Electronics, 7, 167 (1964)
- (10) 清水、河津: 昭和 40 年電気四学会連合大会
- (11) 清水、石井、河津: 昭和 39 年電気関係学会関西支部大会

#### マイクロ波電力用シリコンバラクタダイオード

大久保利美\*・筈田雅啓\*\*・近藤明博\*\*\*

## Silicon Microwave Power Varactor Diodes

Kitaitami Works

Toshimi OHKUBO

Kamakura Works, Itami Factory

Masaaki SASADA

## Central Research Laboratory

Akihiro KONDO

Junction diodes applicable to the microwave frequency range have been fabricated from an epitaxial wafer of silicon. It is aimed at to obtain the products that meet the requirements of large input power, high multiplication efficiency and reliability. This paper describes the design considerations, the fabrication processes, electrical characteristics and thermal resistance of varactor diodes thus made available. Dominant characteristics of these diodes consist in their high cut-off frequency and low thermal resistance. They are capable of efficient harmonic generation of c-band. With a single diode it is practicable to obtain a power output of 3 W at 4,100 Mcs.

## 1. まえがき

近年マイクロ波領域における通信機の固体化をはかるため、めざましい努力が払われている。とくにパラクタダイオードによるティ(透)倍技術は急速な進歩をとげつつある。その基本となるものはPN接合の非直線性接合容量を利用した周波数ティ倍作用で、このものは従来使用されてきた電子管を用いるマイクロ波源に比べ次のような利点がある。小形で軽量であること、電源ならびに消費電力の節減、信頼度の向上、保守の簡易化および価格の低減などである。このため使用するパラクタダイオードの性能向上が望まれ、信頼性はいうに及ばず、許容電力の大きいこと、ならびにティ倍効率の良いことが条件として考えられる。

これらの パラクタダイオードについての解析、設計、試作ならびに実験結果については、すでに多くの発表がなされている。またこの特集号においても、周波数 ティ倍用 パラクタ および GaAs 可変容量 ダイオードの記述があり、この稿に述べる パラクタダイオードも基本的な点においては、これらとなんら異なる点はないので重複を避け エピタキシャルウェーフ を用いるための考慮と熱抵抗に対する考慮について主として述べる。

## 2. バラクタダイオードの設計

マイクロ波用パラクタダイオードとして用いられる半導体材料として考えられるものには、Ge, Si および GaAs があるが、使用温度と耐圧の点より考慮すれば、現在では Si を用いるのが最も妥当である。ショット周波数の点では、GaAs は材料の諸定数より判断して最も有利であるが、高耐圧を得るために必要な純度の高いものが得られにくいし、また熱伝導度においても多少 Si に劣っている。Ge ではその使用温度ならびに逆耐圧が低くなりすぎるくらいがある。

バラクタダイオードの設計にあたってどのような特徴のものが最も高能率なティ倍動作をするかという判定基準は現在のところ明確にされていない。一応入力電力のめやすを示すものとして耐圧が高い方がよく、能率よく動作させるためにシヤ断周波数が高く、安定に長時間動作させるために許容熱損失が大きいことが望まれる。このほかにも使用周波数に対し最適容量値とか容量変化率など

ども考えられるだろう。そこで設計にあたっては逆耐圧、シャ断周波数、熱抵抗ならびに容量値を考慮する必要がある。

一般に パラクタダイオード の入力電力  $P_{in}$  は

で示される。ここで  $B$  は実験的に決められる定数,  $w_{in}$  は入力周波数,  $C_{min}$  は逆耐圧点における容量,  $V_B$  は逆耐圧である。これより  $V_B$  はできるだけ高いほうが望ましいことがわかるが、高いシヤ断周波数を得るために直列抵抗を小さくする必要がある。そこでバルクの比抵抗をむやみに高くして  $V_B$  を上げることはできない。最適設計はまず  $V_B$  を決めると、使用する Si の比抵抗が決まるので、このものを使って逆耐圧時の空乏層の幅に等しいだけの実効エピタキシャル層をもつようにダイオードを構成すればよい。図 2.1 に階段接合を形成させた場合  $V_B$  における空乏層の幅を Si の比抵抗をパラメータとして示す。一般にバラクタダイオードは直列抵抗を小さくする意味から高濃度に、かつ比較的浅く拡散するので、階段状に近い接合を形づくる。

ダイオードのシャ断周波数および損失の点から直列抵抗はできるだけ小さいほうが好ましい。これは耐圧を高くすることとは矛盾

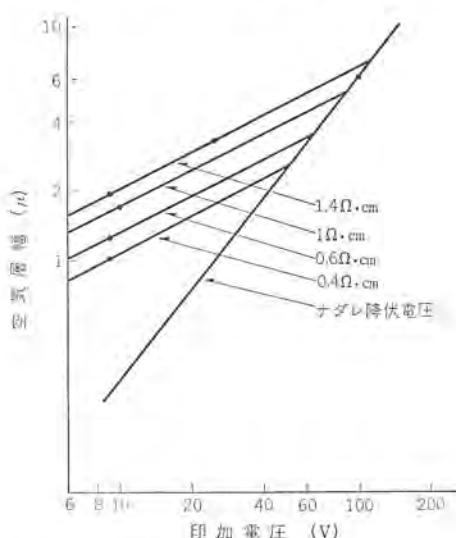


図 2.1 階段接合における比抵抗と空乏層幅  
Fig. 2.1 Depletion layer width of step junction.

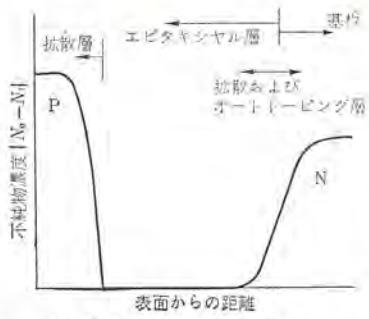


図 2.2 バラクタダイオードの不純物分布

Fig. 2.2 Impurities profile of varactor diode.

表 2.1 エピタキシャル層の深さの測定

試料	As ドープ	Sb ドープ
測定方法	1 3 6 8	11 12
ステインエッチャ法 ( $\mu$ )	7.5 8.7 8.5 9.2	11.9 8.5
赤外分光器による方法 ( $\mu$ )	6.7 7.8 7.2 7.8	11.6 8.4

するが、比抵抗の低い基板を用いその上にエピタキシャル層を構成することにより満足される。いま逆耐圧時の空乏層に等しいだけの実効エピタキシャル層のみをもったダイオードの任意の逆バイアス  $V$  におけるシャ断周波数  $f_c$  は、階段接合の場合

$$f_c(V) \cong \frac{3 \times 10^{13}}{V_B^{1.2} \left[ \left( \frac{V_B}{\phi - V} \right)^{0.5} - 1 \right]} \quad (2.2)$$

となる。ここで  $V_B$  は耐圧、 $\phi$  は拡散電位である。これから逆耐圧 60 V のものでは 110 Ge 程度のシャ断周波数となる。しかしエピタキシャルウェーファを用いてダイオードを作った場合の不純物分布は図 2.2 のようになり直列抵抗はエピタキシャル層の抵抗だけでなく  $N^+$ 、 $P^+$  層の抵抗、オートドーピングあるいは拡散領域の抵抗、オーミックコンタクトの抵抗およびマイクロ波損失も考えられるであろう。これらの抵抗を小さくするため  $N^+$  層および  $P^+$  層の抵抗はできるだけ小さいことが望ましく、基板の比抵抗は 0.01  $\Omega \text{cm}$  以下のものが選ばれ、かつ  $P^+$  の拡散層は通常高濃度で比較的浅く構成する。

エピタキシャルウェーファを利用する場合に考慮すべき点を考えてみよう。現在では  $\text{SiCl}_4$  あるいは  $\text{SiHCl}_3$  を用いてエピタキシャル層を成長させるものがほとんどであって、これらは成長温度が比較的高く、このため基板とエピタキシャル層の間にはオートドーピング領域あるいは拡散領域が形成される。ダイオードを作る場合、この領域の小さい Sb がドープされた基板を用いることが望ましく、 $P^+$  層の拡散時においても、この領域でさらに拡散効果が起こるのでこれを考慮して  $P^+$  拡散の温度、時間ならびにエピタキシャル層の厚さを選ばなければならない。

エピタキシャル層の厚さの測定には、赤外分光器による方法およびステインエッチャによる方法があり比較的簡単に行なえるが、注意すべき点は測定方法により、基板のドープ物質が異なれば違った結果を示す傾向があることで、その例を表 2.1 に示した。すなわち As を用いた基板のものは、一般に赤外分光器による測定結果の方がステインエッチャによるものより小さくなる傾向にある。なおエピタキシャル層は双方ともリン(磷)ドープのものである。

基板とエピタキシャル層の間の不純物分布の一例を図 2.3 に示す。基板は Sb ドープのもので  $1.05 \times 10^{19} \text{ cm}^{-3}$  の濃度、エピタキシャル層はリンドープのもので濃度  $1.5 \times 10^{15} \text{ cm}^{-3}$ 、厚さ 7  $\mu$  である。

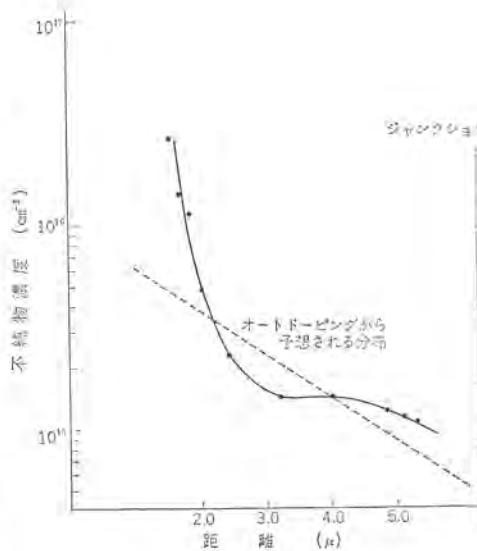


図 2.3 基板とエピタキシャル層の境界における不純物分布  
Fig. 2.3 Impurity profile of the intermediate region between substrate and epitaxial layer.  
(After Iwata)

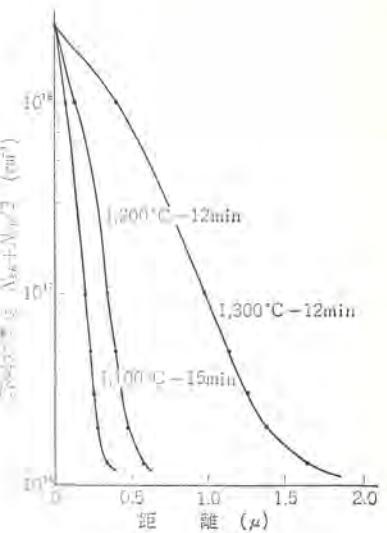
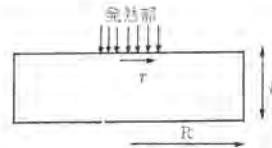


図 2.4 成長時の拡散効果  
Fig. 2.4 Diffusion profile of as grown epitaxial layer.

図 2.5 热抵抗を算出するためのモデル  
Fig. 2.5 Cross section of thermal model.



これに接合を形成し境界層を調べたもので、成長温度ならびに時間は 1,200°C で 12 分、拡散は 1,200°C で 60 分行なったものである。オートドーピングが存在すれば図中の点線で示したような分布になるが、図からこの効果はなく、拡散効果のみが存在することがわかる。図 2.4 は成長時におけるこの拡散効果の温度による影響を示したものである。基板の濃度  $N_{Sb} 5 \times 10^{18} \text{ cm}^{-3}$ 、エピタキシャル層の濃度  $N_{Ep} 1.02 \times 10^{16} \text{ cm}^{-3}$  のものにつき、 $(N_{Sb} + N_{Ep})/2$  を原点にとって拡散距離  $x$  を示した。これからバラクタダイオードに使用するものでは、できるだけ成長温度の低いものが拡散長の点から考えて好ましいといえる。

バラクタダイオードの取り扱いの電力の上限は、シャ断周波数とか容量のような電気的パラメータよりも、むしろ熱抵抗によって決まってくると考えられる。すなわち、ダイオードの直列抵抗による熱損失に起因する温度上昇が出力電力を抑制する。このため熱抵抗はできるだけ低いものが望まれるわけである。この熱抵抗はシリコンダイスによる部分、ダイスとケースの接触部分、金属ケース、およびケースと外部取付金属部分とに分けられるが、大部分を占めるものはダイスによるものである。

図 2.5 に示すように、発熱は上部の半径  $r$  の丸い部分で均一に生じ、下部の半径  $R$  の部分を通して放熱が行なわれるものとしてシリコン部の熱抵抗を考える。側面は断熱状態とした下部の温度は各部同温度とする。熱抵抗  $R_\theta$  は Kennedy により次式で示される<sup>(2)</sup>

$$R_\theta = \frac{H}{10.6\pi Kr} \quad (2.3)$$

ここで  $H$  は  $r$ 、 $R$  および厚さ  $t$  により決まってくる定数、 $K$  はシリコンの熱伝導率である。図 2.6 は  $R$  を 0.5 mm とした場合の  $r$  と  $R_\theta$  を  $t$  をパラメータとして示したものである。図中点線で示したものは熱流が発熱部から 45° の広がりをもって流れるとした場合の計算によるものを示した。これからわかるように発熱

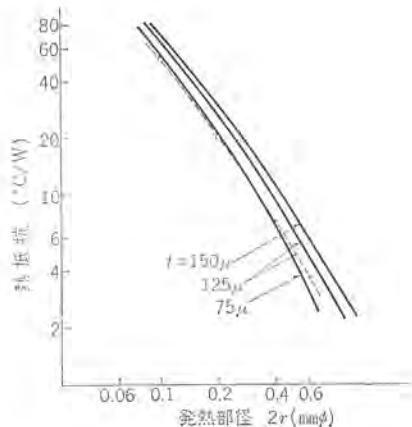


図 2.6 热抵抗  
Fig. 2.6 Thermal resistance.

部の径が大きくなると両者の差はあまり認められなくなる。また半径  $r$  の大きさにより接合容量はほぼ決まつてくるので、容量と熱抵抗は一義的な相関関係を有することになり、 $r$  の大きくて接合容量の大きいものとすれば熱抵抗を小さくすることができる。

### 3. バラクタダイオードの製作

エピタキシャル層の選択にあたっては、所定の耐圧を有する比抵抗のものを選ぶが、均一なエピタキシャル層を有していることが必要である。耐圧 60 V 以上のものとするために  $10^{16}\sim10^{17} \text{ cm}^{-3}$  の濃度のエピタキシャル層を持ち、基板の比抵抗が  $0.01 \Omega \text{ cm}$  以下のものを使用した。これに耐圧時の空乏層に等しいだけの層が残る深さに  $\text{B}_2\text{O}_3$  を用いて  $\text{P}^+$  層を拡散する。この場合拡散層はできるだけ薄く、表面濃度は  $10^{20} \text{ cm}^{-3}$  以上とした。 $\text{P}^+$  層にはアルミを蒸着し合金した後、所定の接合面積にメサエッチする。このペレットを鋼ケースに合金付けし、次に  $\text{P}^+$  側のリードは金線を熱圧着する。この素子に接合部保護を行なった後ハーメチックシールを施す。図 3.1 にこのバラクタダイオードの構造図を示す。なおこのケース容量は 0.6 pF である。

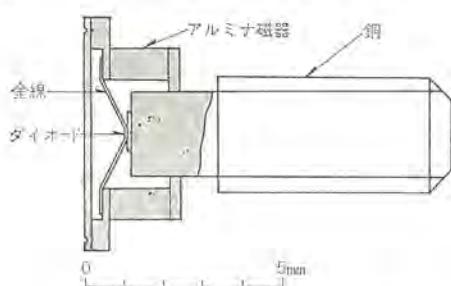


図 3.1 バラクタダイオードの断面  
Fig. 3.1 Cross section of a varactor diode.

### 4. バラクタダイオードの特性

図 4.1 にバラクタダイオードの電圧容量特性を示す。一般にこのダイオードの容量は電圧の  $0.45\sim0.35$  乗に逆比例して変化している。容量値はバイアス -6 V で  $2\sim5 \text{ pF}$ 、耐圧は 60 V 以上である。シグナル周波数の測定はハリソン法で測定する。測定周波数は 3,800 Mc で、その測定の一例を図 4.2 に示す。

バラクタダイオードが逆方向電圧領域で動作しているものとすると、熱は接合部ではなく他のパルク中に最も抵抗の高いエピタキシャル層で発生すると考えられる。この場合には通常の正方向動作をしているダイオードのように順電流を流して発生する損失により、熱抵

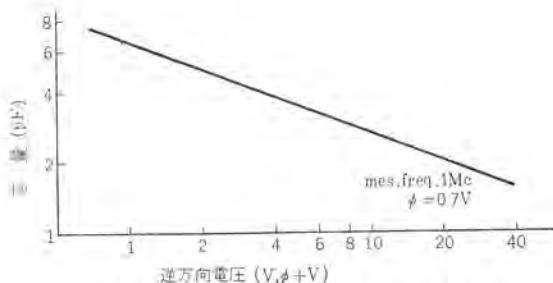


図 4.1 バラクタダイオードの電圧容量特性  
Fig. 4.1 Capacitance-voltage curve of a varactor diode.

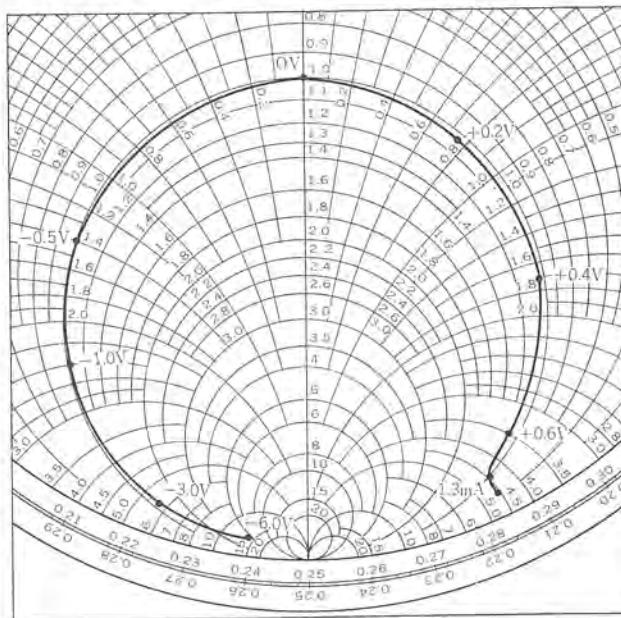


図 4.2 バラクタダイオードのインピーダンス曲線  
Fig. 4.2 Impedance plotting of a varactor diode.

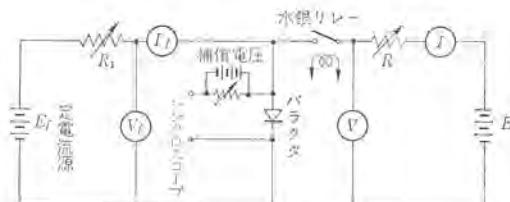


図 4.3 簡略化した熱抵抗測定回路  
Fig. 4.3 Simplified circuit diagram of power dissipation measurements.

抗を評価することは再考を要するが、実際の  $\Delta T$  回路における動作状態では正方向にも入力信号が振り込まれている。この場合は発熱の大部分は接合部で起こり、この部分の温度が最も高くなる。このことを考慮すると順電流を流して測定した場合のほうが接合部の温度が高くなり、信頼度の上から考えて好ましい試験条件といえるだろう。

図 4.3 に簡略化した熱抵抗測定回路を示す。熱抵抗の測定にあたっては、まずダイオードに微小な正方向定電流  $I_f$  を流しこのときのダイオードの両端の正方向電圧降下の温度特性を調べる。次に、損失を与えるべく順方向電流  $I$  を流す。これは水銀スイッチで  $T$  秒の周期で  $t$  秒間スイッチオフされる。ここで  $I \gg I_f$  で、この  $I_f$  は常にダイオードに流されている。スイッチオンされた瞬間のダイオードの電圧降下をシンクロスコープではかることにより、先に求められた温度特性から、損失による接合部の温度上昇  $\Delta T$  を知ることができる。一方このダイオードに加えられる電力は、 $P = (1-t/T)VI$  で

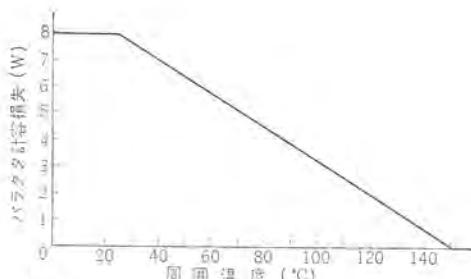


図 4.4 バラクタダイオードの許容損失と周囲温度  
Fig. 4.4 Dissipation derating curve of MVE type varactors.

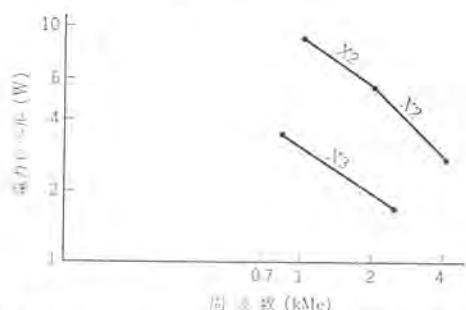


図 4.5 バラクタダイオードを用いたティ倍器のレベル図  
Fig. 4.5 Typical performance of varactor diodes.

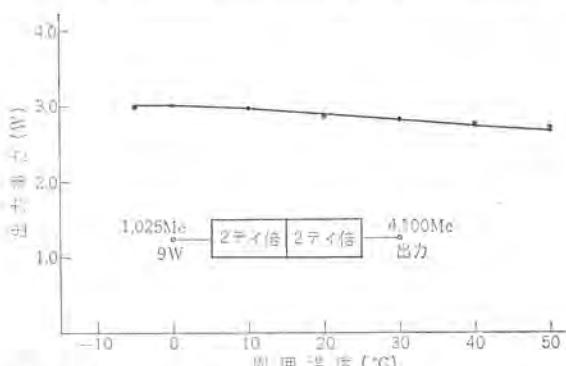


図 4.6 バラクタダイオードを用いたティ倍器の温度特性  
Fig. 4.6 Temperature characteristics of doubler chain.

あるから、熱抵抗  $R_\theta$  は  $R_\theta = \Delta T / P$  で求められる。以上のようにして求めたダイオードの熱抵抗は  $10 \sim 13^\circ\text{C}/\text{W}$  である。図 4.4 は熱抵抗を  $15^\circ\text{C}/\text{W}$  とした場合のバラクタダイオードの許容損失と周囲温度の関係である。

このバラクタダイオードを使用した周波数ティ倍回路の一例は次のとおりである。回路構成は、L バンドで集中定数を使用し、S バンド出力は半同軸を使用しており、入力波の整数倍の不要高調波は  $-60 \text{ dB}$  以下に抑圧して、きわめて安定なものである。図 4.5 に示したのが、大電力 2 ティ倍列と中電力 3 ティ倍器のレベル図である。図 4.6 は大電力 2 ティ倍列の温度特性で熱抵抗の小さいこのダイオードの特長を示している。

## 5. む す び

シリコンエピタキシャルウェーファを用いたマイクロ波電力用バラクタダイオード製作についての概要を記した。このダイオードの容量はバイアス  $-6 \text{ V}$  で  $3 \sim 5 \text{ pF}$ 、シャ断周波数は同じく  $-6 \text{ V}$  で  $50 \text{ Gc}$  以上、耐圧  $60 \text{ V}$  以上、熱抵抗は  $13^\circ\text{C}/\text{W}$  以下であって、熱抵抗が小さいため L バンドおよび S バンドでのティ倍に使用されて良好な結果を示し、 $4,100 \text{ Mc}$  で  $2.7 \text{ W}$  の出力を得ることができた。今後、大電力高周波領域におけるシリコントランジスタの開発が進むにつれ、バラクタダイオードよりも高周波大電力用のもの、あるいは電荷蓄積形などの効率良く高次ティ倍が行なえるものが望まれるであろう。

終わりに、このバラクタの試作にさいし種々示唆下さった電々公社電気通信研究所第一無線研究室二宮、滝田、中村の各氏に深謝する次第である。

(昭 40-8-5 受付)

## 参 考 文 献

- (1) H. Kressel & M. A. Klein: High-Power Epitaxial Silicon Varactor Diodes, B. S. T. J. 616 (1963)
- (2) D. P. Kennedy: Spreading Resistance in Cylindrical Semiconductor Devices, J. A. P. 38 1490 (1960)

# 新設大容量短絡試験設備用 超々高圧短絡変圧器および高圧短絡変圧器

田村良平\*・平井正好\*・西山繁\*

## Extra High Voltage and High Voltage Short-Circuit Transformers for Use in Mitsubishi New High Power Switchgear Testing Laboratory

Itami Works Ryōhei TAMURA・Masayoshi HIRAI・Shigeru NISHIYAMA

For use in the Mitsubishi New High Power Switchgear Testing Laboratory an extra high voltage and a high voltage short-circuit transformer have been installed. These short-circuit transformers have a maximum short-circuit capacity of 1,500 MVA, are connected to a new 180 MVA short-circuit generator and used for the test of circuit breakers. They are built with particular attention to withstand a large electromagnetic force during a short-circuit period and provided with a number of taps on the secondary side so as to operate in the test of apparatus at every voltage including the 500 kV class. Especially the extra high voltage unit is designed with a rating of the secondary voltage of 360 kV, and BIL 1,800 kV, having the highest insulation level among power transformers built in Japan. In manufacturing this apparatus a special effort was made in the analysis of voltage oscillation in the windings with an electromagnetic model and the test of electromagnetic force and temperature rise by the use of a digital computer. To the main insulation is applied a solid insulation.

### 1. まえがき

ショートカットの大容量、高電圧化に伴い、ショートカット試験設備にも大容量高電圧のものが要求される。とくに最近ではショートカット容量のきわめて大きいガスショートカットが開発され、また500 kV級送電の開始に備えて超々高圧機器の開発が進められている。当社ではこのような要求に応ずるため、かねてから180 MVA短絡発電機を中心とする大容量ショートカット試験設備を建設中であったが、昭和40年6月完成し、すでに多数のショートカット試験が行なわれた。この設備は、すでに発表されているとおり500 kV級機器を含めたあらゆる電圧機器が試験できるよう計画されている。このため短絡変圧器としては、60 MVA超々高圧短絡変圧器および高圧短絡変圧器各1台が設置されており、それぞれ360 kVから22 kVおよび75 kVから22 kVまでの多数のタップを備えている。とくに超々高圧短

絡変圧器は超々高圧機器の試験に備えて、360 kV端子の絶縁はBIL 1,800 kVで設計されているが、これは従来わが国で製作された電力用変圧器の最高BILを上回るもので将来の500 kV級機器のBILとして予定されている1,550～1,675 kVに対し、さらに一段高い値となっていて、超々高圧変圧器の開発をも兼ねて製作されたものである。このほか、これら短絡変圧器は短絡試験時に発生する強大な電磁力および異常電圧に耐えるようとくに構造的に検討を加えて製作され、いろいろの点で特長のあるものとなっているのでその設計の概要について紹介する。

### 2. 定格

新設大容量短絡試験設備に使用されている短絡変圧器の定格は次のとおりである。

#### 2.1 超々高圧短絡変圧器

形 式 外鉄形、単相、油入自冷式 60/50 c/s  
 容 量 60 MVA (インピーダンス算出基準)  
 最大短絡容量 1,500 MVA (短絡瞬時対称分)  
 定格電圧 一次 18 kV  
     二次 360-225-150-75-44-22 kV  
 試験電圧 一次 インパルス 150 kV AC 50 kV  
     二次 インパルス 1,800-1,300-900-450-350-  
         250-N150 kV  
         AC 805-575-390-185-140-90-N50 kV

短絡責務 0.2秒短絡 5分間停止を30回繰り返し後、1時間休止を1日8時間繰り返し可能

接続 単巻接続で使用可能

#### 2.2 高圧短絡変圧器

形 式 外鉄形、単相、油入自冷式 60/50 c/s  
 容 量 60 MVA (インピーダンス算出基準)  
 最大短絡容量 1,500 MVA (短絡瞬時対称分)  
 定格電圧 一次 18 kV



図 1.1 超々高圧短絡変圧器外観

Fig. 1.1 360 kV 1,800 BIL short-circuit transformer.

二次 75-44-22 kV  
 試験電圧 一次 インパルス 150 kV AC 50 kV  
 二次 インパルス 450-350-250-N150 kV  
 AC 185-140-90-N50 kV

短絡責務 超々高圧短絡変圧器に同じ  
 接続 単巻接続で使用可能  
 上記 2 台の短絡変圧器は、75 kV 以下は同一仕様となっており  
 いずれも単独使用可能であるが通常 75 kV 以下の試験には並列  
 接続して使用される。

### 3. 構造

#### 3.1 超々高圧短絡変圧器

##### 3.1.1 鉄心構造

短絡変圧器の鉄心構造として、外鉄形あるいは内鉄形のいずれを採用するかということは最も検討を要する問題であるが、この変圧器では、きわめて多数のタップを有すること、インピーダンスをなるべく小さく押える必要があること、短絡時の強大な電磁力を耐える必要があることなど考慮して、当社大容量変圧器の標準構造である外鉄形を採用した。外鉄形変圧器では、巻線に交互配置を採用しているためタップを出すのがきわめて容易なこと、コイル群数を適当に増加することにより、インピーダンスおよび短絡時に発生する電磁機械力を減少させることができる特長がある。また短絡変圧器にとってとくに重要である短絡時機械力に対する強度については、巻線の周囲を鉄心により強固に締め付けられているため本来きわめて高い機械的強度を有しているほか、当社獨得のフォームフィット構造を採用することにより、タンクの高い剛性を利用して巻線を周囲あらゆる方向から完全に締め付けることができるため、機械力に関しては、とくに信頼性の高いものが製作できる。鉄心の形状としては、外鉄形標準の構造をそのまま採用して方形断面とし、また鉄心材質には、方向性ケイ素鋼帯を使用し、また短時間定格であることを考慮して、磁束密度を高く選んで鉄心の小形化とインピーダンスの低下をはかった。

##### 3.1.2 巻線構造

短絡変圧器では、短絡時に強大な電磁力が働くため、機械力に対する配慮がとくに重要であるが、この変圧器では二次電圧が 360 kV, 1,800 BIL という超々高圧変圧器であり、また多数のタップを有しているため、絶縁についても十分な検討が必要となる。高

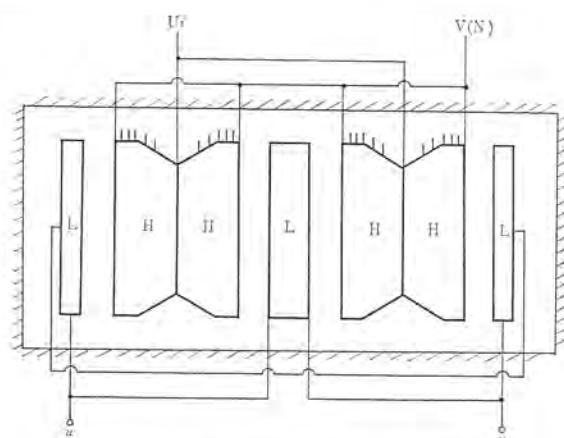


図 3.1 超々高圧短絡変圧器 コイル配置  
 Fig. 3.1 Cross section of the core window of the extra high voltage short-circuit transformer.

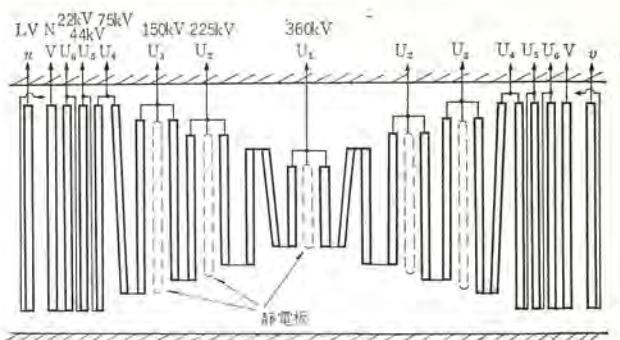


図 3.2 駆形コイル配置詳細図  
 Fig. 3.2 Coil arrangement of extra high voltage short-circuit transformer.

電圧の変圧器においては、巻線中に絶縁物の占める割合が多くなるため機械的強度を高めるのは比較的困難であるが、この変圧器では短絡変圧器であるため、高電圧と高い機械的強度という互いに相矛盾する二つの要素を満足させる必要がある。このほか、短絡容量を大きくするためインピーダンスはなるべく低いことが望ましく、また、短絡時にコイルに働く不平衡機械力をできるだけ小さくするために、1 枚のコイルの途中からタップを出すことは許されない。少なくとも 1 タップ 1 コイル またはそれ以上とする必要がある。これらの条件を満足させるため、コイル配置についてはいろいろ検討の結果、4 群駆形コイル配置を採用した。

このコイル配置は、図 3.1 に見られるように 4 群のまったく同一の巻線から構成され、各 2 組の巻線は高圧線路端を中心駆形に配置され、これがさらに 2 組同一鉄心窓内におさめられている。またおののの駆形コイルの内部は、図 3.2 に示すように低圧コイルから順次 22 kV, 44 kV, ..., 360 kV の順に、少なくとも 1 タップ 1 コイル 以上となるようにおのののコイルが配置され、高圧 360 kV 端子を中心に巻線は対称形になっている。このような配置では、高低圧間の絶縁は最低タップに相当するだけではなく、高低圧間のインピーダンスを小さくすることができる。また高圧線路端は、互いに向き合って配置されているため主絶縁が不要となり、かつ電界の分布も良好である。

150 kV 端子以上のタップには、衝撃電位分布を改善するため静電板が配置されている。75 kV 以下の巻線は、巻線端部の絶縁をすべて全絶縁として巻線高さをそろえ、不平衡機械力の発生を最少に押えた。なおこの変圧器では、電圧がきわめて高いため 150 kV タップから上は、完全充テン絶縁構造を採用し、絶縁寸法の縮をはかった。充テン絶縁構造は、従来の油ダクトとバリアの絶縁に代わり、コイルの周囲を絶縁耐力の高いプレスボードなどの固体絶縁物で充テンしたもので、これについてはすでに何回か紹介されているため詳述は避ける。なお短絡変圧器では連続容量を必要としないため、普通巻線には冷却のための油ダクトは不要であるが、この変圧器では、きわめてひん繁に短絡を繰り返すため、短絡時に発生した熱の蓄積による巻線の温度上昇が問題となる。

このため、コイル周囲が完全に絶縁物で充テンされたとして熱伝導を考慮し、短絡責務の終了時における各部の最終温度上昇を電子計算機で求めた。この結果を図 3.3 に示す。これによると、油ダクトのない場合には、電圧の低いコイルの温度上昇が過大となることがわかったので、75 kV 以下のコイルには油ダクトを設け温度上昇の少ない 150 kV 以上のコイルは完全充テン絶縁構造として、温度上昇の協調をとっている。ただし、普通の電力用変圧器ほどの冷却は必要としないので、コイル面には絶縁ワッシャを密

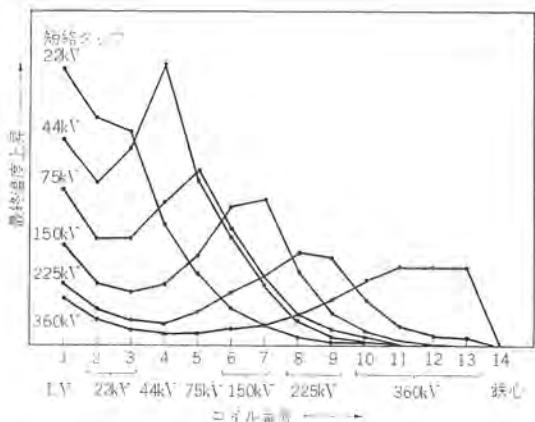


図 3.3 冷却ダクトなしの場合の各コイル最終温度上昇  
Fig. 3.3 Final temperature rise of each coil in case of without oil ducts.

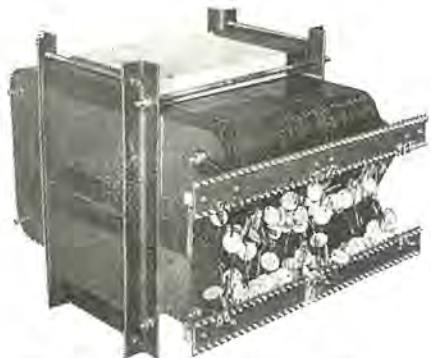


図 3.4 超々高圧短絡変圧器の電磁モデル  
Fig. 3.4 Model of extra high voltage transformer.

着させ、その背後にダクトを設ける構造とし、ダクトピースによる巻線素線の損傷を防止している。

二次巻線は多数のタップを有するので、それぞれのタップに異常電圧が印加された場合の電位分布が問題となるが、これについては導電紙による初期電位分布の解析および電磁モデルによる電位振動および固有周波数の検討を行ない、さらに実物コイル仮組立時および完成時に電位分布測定を行なって各部の電気的安全性を確めた。図 3.4 はこの目的で製作された電磁モデルの外観を示す。なお測定の結果では、モデルと実物の電位振動の模様はきわめてよく一致していたので、今後この種モデルは変圧器内部電位振動の解析の有力な手段となるものと考えられる。

### 3.1.3 短絡時に働く電磁力とその対策

短絡変圧器では、短絡時に大きな電磁力を受けるが、外鉄形変圧器では巻線に交互配置を採用しているため、主方向機械力は図 3.5 に示すように巻線の軸方向に発生し、高低圧両巻線が互いに反発する方向に働く。この主方向機械力の大きさは次式によって与えられる。

$$F = 640 \left( \frac{NI_{\max}}{q} \right)^2 \times \frac{M_T}{h} \times 10^{-10} \text{ (kg)}$$

N: 卷数

$I_{\max}$ : 短絡電流波高値 (A)

q: HL 群数

$M_T$ : 卷線 1 卷平均長 (cm)

h: 漏れ磁路長 (cm)

すなわち、主方向機械力は、HL 群数を増加させることにより減少させることができる。この変圧器では、すでに述べたように 4 群構成を採用し機械力の低下をはかっている。しかし、この変

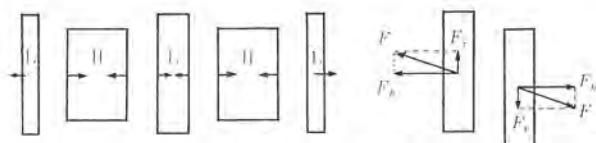


図 3.5 短絡時に発生する機械力  
Fig. 3.5 Electromagnetic force at short-circuit test.



図 3.6 コイル押さえ板取付状況  
Fig. 3.6 View of the vertical coil support.

圧器では、短絡容量がきわめて大きいため最低タップ 22 kV で短絡した場合、短絡時電磁力は約 2,400 t にも及ぶ。このため巻線はこれに耐えるよう導体を増強し、また巻線の支持間隔を小さくするなどの対策を施し、短絡時に導体に加わる応力を十分低く押えた。

短絡時に発生する電磁力には、上記の主方向機械力のほかに巻線の相対的な位置のズレ、寸法の相違による垂直方向機械力がある。これは、図 3.5 に示すように、高低圧両巻線の磁気中心のズレによる主方向機械力の垂直方向成分として考えることができ、ズレが大きいほどまた高低圧両コイル間が近いほど大きくなる。この機械力は、高低圧両巻線の長さを完全に一致させ、また相対的位置のズレをなくせばゼロとすることができるが、普通は、工作精度やコイル口出しリードの引き出しの関係で完全に一致させることは困難で、また、この変圧器のように、高変圧器で段絶縁を施したもののは、必然的にコイル幅が異なることになり、ある程度の機械力の発生は避けられない。

この変圧器では、この力をなるべく小さくするため、低圧コイルに近く、またインピーダンスの小さな 22 kV から 75 kV までのコイルは全絶縁として低圧コイルと寸法を完全に一致させ、また巻線の寸法精度をきわめて高くして垂直方向の機械力の発生を最少に押えた。また 150 kV 以上の巻線には、段絶縁を採用しているため、各巻線の寸法は低圧コイルと当然異なるが、これらのコイルは低圧コイルから比較的遠く離れており、またインピーダンスも高く、コイル枚数も多いため垂直方向の機械力はほとんど問題にならない。またこれらのコイルも 2 枚 1 組として、巻線の磁気中心を低圧コイルの中心と一致させてあるため、どのタップにおいても垂直方向の機械力は最少に抑えられている。これらの機械力については、各タップについてそれぞれ電子計算機により計算し、とくに機械力の大きい低圧コイルおよび 22 kV から 44 kV までの 4 枚のコイルは、さらに安全を期するためコイルの上下に図 3.6 に示すようなコイル押さえ板を設けて、コイルが上下方向に移動するのを防止した。

### 3.1.4 タンク構造

タンク構造としては、外鉄形 フォームフィット構造を採用した。この

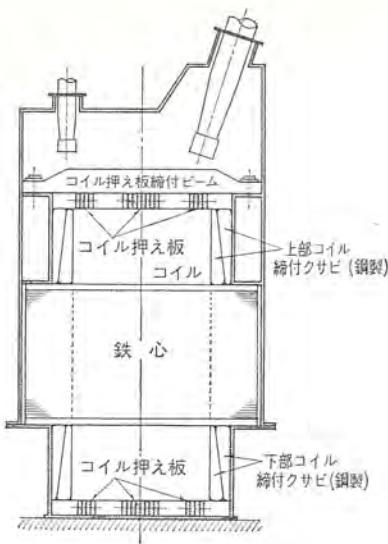


図 3.7 タンク構造  
Fig. 3.7 Construction of from-fit tank.

構造は、図 3.7 に示すように、タンク自身の鋼板をもって鉄心と巻線の締め付けを行なっているので、締付部にきわめて高い剛性と機械的強度をもたせることができる。この変圧器では、短絡時の電磁力がきわめて大きいので、下部タンクおよび中部タンクには適当に補強を施し、短絡時の強大な電磁力に対し十分な安全性をもたせた。また巻線は鉄心およびタンクで周囲から締め付けられているが、使用中にゆるみを生ずることのないよう、あらかじめ真空乾燥、油含浸などの前処理を行ない、大形水圧プレスで前締めを行なって組み立てられている。巻線の締付けは、上下の締付クサビによって行なわれるが、とくに機械的強度を上げるためにクサビは銅製とし、また締シロを十分大きくとって、締付圧力を高く選んだ。なお、巻線には、前述のように、上下にコイル押え板が設けられているので、この支持のため、タンク内にガラスボリエスチル製のビームを数本渡して、コイル押え板の締め付けを行なっている。また巻線が多並列になっているため、タンク内には多数の高電圧リードが渡されているが、これらのリードの支持間隔を小さくして、短絡時にリードに働く電磁力に耐えるよう考慮している。

### 3.2 高圧短絡変圧器

高圧短絡変圧器は、定格の項で述べたように、超々高圧短絡変圧器から 150 kV 以上のタップを省いたもので、他はまったく同一仕様である。また通常は超々高圧短絡変圧器と並列に接続されるため、2 台の変圧器の特性はなるべく一致させるようにしたが、構造としては、電圧も低く比較的自由な設計が行なえるため、いろいろの新しい試みを行なった。図 3.8 に高圧短絡変圧器の外観を示す。

#### 3.2.1 鉄心構造

鉄心構造としては、超々高圧短絡変圧器と同じく外鉄形を採用したが、鉄心断面形状としては、図 3.9 に示すように、端部を段付鉄心とし、コイル端部を半円形状として垂直方向の機械力に対して機械的安全性を高めた。なお鉄心の段付部には、銅製の半円筒を設け、鉄心の締め付けと段付部による絶縁の損傷を防止している。

#### 3.2.2 巍線構造

巣線は、段付鉄心を採用したためこばん状のコイルとなり、コイル上下部が半円形となっている。コイル配置としては、各タップにおけるインピーダンスを超々高圧変圧器と合わせる意味で鼓形コイル

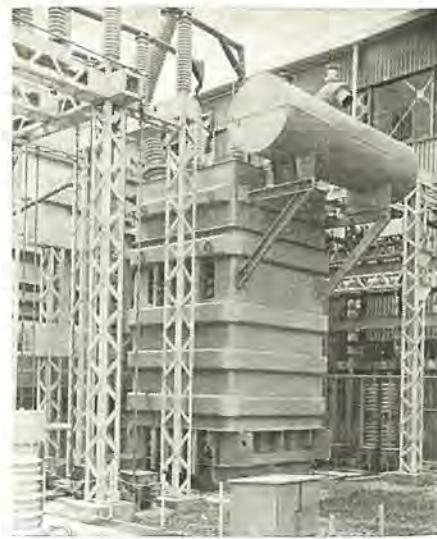


図 3.8 高圧短絡変圧器外観  
Fig. 3.8 75 kV 450 MVA short-circuit transformer.

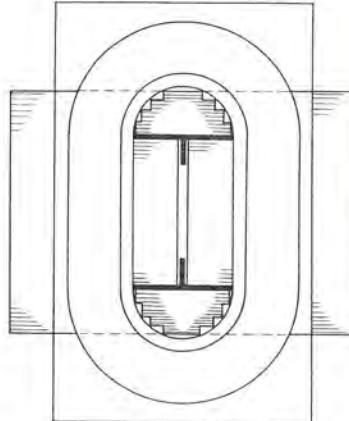


図 3.9 段付鉄心とこばん状コイル  
Fig. 3.9 Cross section of core and coils.

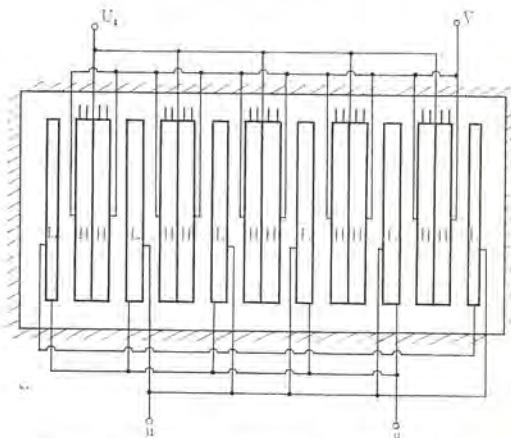


図 3.10 高圧短絡変圧器コイル配置  
Fig. 3.10 Cross section of the core window of the high voltage short-circuit transformer.

配置を採用したが、電圧が低く群数を増すことが容易なため 10 群構成とした。このコイル配置を図 3.10 に示す。またおのおのの群は、各タップそれぞれ 1 枚コイルから構成され、図 3.11 に示すように 2 群ずつ組み合わされて鼓形コイルを形成し、この鼓形コイル 5 組が同一窓内に納められている。これら 10 群のコイルはすべて並列接続されているが、このように 10 群構成することにより短絡時に発生する機械力は、超々高圧変圧器に比べて大幅に減少しており、コイル数が多いためコイルの支持も比較的簡単

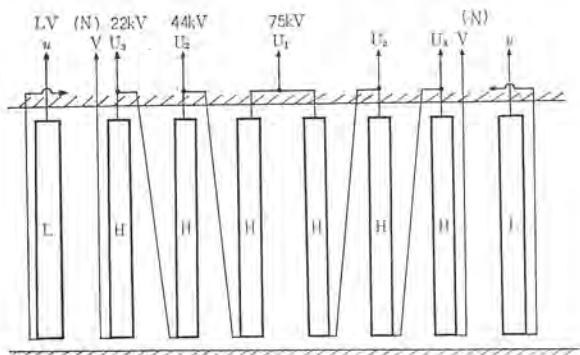


図 3.11 各群のコイル配置  
Fig. 3.11 Coil arrangement of high voltage short-circuit transformer.



図 3.12 高圧短絡変圧器中身  
Fig. 3.12 Core and coil assembly.

で、巻線の機械的強度はきわめて大きくなっている。なお、超々高圧変圧器と同様に短絡時機械力のとくに大きい低圧、および22kVのコイルは上下にコイル押さえ板を設け、コイルの上下方向の移動に対し、さらに安全性を高めた構造とした。図3.12はこの変圧器の中身を示したものである。

### 3.2.3 タンク構造

タンク構造は、超々高圧短絡変圧器とはほぼ同様であるが巻線の締め付けには、クサビの代わりに鋼製のコイル押え板を設け、これを下部タンク側面に設けた締付ボルトでタンク外部から締め付ける構造とした。ボルトには、短絡時の機械力がそのまま加わってくるためとくに強力なものを用い、上下片側各13本、合計52本のボルトで締め付けているので十分な機械的強度を有している。なお、締付ボルトはタンクを貫通しているので、丸リングを用いて絶縁油の漏れを防止している。

このように、巻線をタンク外部から締め付ける構造としているため、締付圧力を外部から自由に調整でき、また運転中の増し締めも可能である。なお、これらのボルトの何本かには、ストレインゲージを取り付け、これにより各ボルトにかかる応力を測定し、各ボルトの締付圧力の均一化と全締付圧力の調整を行なった。

#### 4. 製品寸法および重量

2台の短絡変圧器の主要諸元は次のとおりである。

#### 4.1 超高压短絡麥壓器

外形尺寸 幅 7.615 (mm)

長さ	6,000 (mm)
高さ	13,190 (〃)
油なし重量	144,000 (kg)
油量	36,000 (l)
総重量	176,000 (kg)

## 4.2 高压短路变压器

外形寸法	幅 3,900 (mm)
	長さ 4,020 (〃)
	高さ 6,620 (〃)
油なし重量	66,500 (kg)
油 量	14,000 (l)
総 重 量	79,000 (kg)

5. 話 雜

これら短絡変圧器は、完成後短絡試験を含む各種の試験が行なわれたのでその概要を記す。

## 5.1 インピーダンス電圧

これら短絡電圧器のインピーダンス電圧の測定値は表 5.1 に示すとおりである。

表 5.1 インバータの電圧測定値 (60 MVA 基準 (%))

タップ電圧(kv)	22	44	75	150	225	360
超々高圧短絡変圧器	1.68	2.43	3.07	4.27	5.34	7.60
高圧短絡変圧器	1.89	2.35	3.10	—	—	—

## 5.2 絶縁耐力試験

### 5.2.1 AC 耐压試驗

超々高圧短絡変圧器の誘導耐圧試験は、一次巻線と二次巻線を単巻接続とし、中性点を接地して 360 kV 線路端に誘導試験電圧を発生させる方法で行なった。この場合、360 kV 端子以外は、定格試験電圧が印加されないが、すべての端子を同時に定格試験電圧にすることは不可能なので、中間電圧端子の耐圧は衝撃電圧試験によって検証することとした。

高圧変圧器は、中性点を 63 kV まで補助変圧器を利用して突き上げ、44 kV 端子がちょうど試験電圧となるようにした。このため、他端子は、定格試験電圧を超過することになるが、とくに問題はなかった。

衝撃電圧試験は、最高 タップ から印加した場合各端子は、すべて試験電圧値以下となるが、中間 タップ から印加した場合は遊びタップ に現われる電圧が定格試験電圧を超過する場合があるので試験 タップ からの端子は一括して被試験 タップ に結んで試験を行

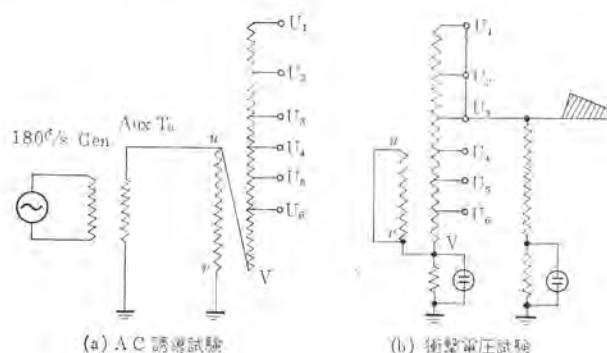


図 5.1 試験回路 Fig. 5.1 Test circuit.



図 5.2 試験中の超々高圧短絡変圧器  
Fig. 5.2 Extra high voltage transformer under testing in the high voltage laboratory.

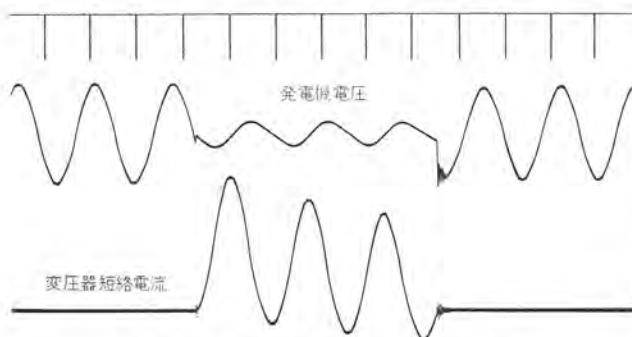


図 5.3 短絡試験オシログラムの一例  
Fig. 5.3 Oscillogram at the short-circuit test.

なった。耐圧試験時の結線を図 5.1 に示す。なお実際にショート試験時に発生する異常電圧は、試験電圧よりかなり低いため遊び端子には BIL 以上の電圧は現われない。このため、変圧器の各端子は、とくに保護機器を設けていない。図 5.2 は試験中の超々高圧短絡変圧器を示す。

### 5.3 短絡試験

これらの変圧器は、据付完了後、単独および 2 台並列で短絡試験を行なった。試験時には投入位相を制御して直流分が最大となるよう設定し、各タップにつき、順次電流を増加させて 100% 短絡まで行なったが無事これに耐え、また試験後の中身点検でもとくに異常は認められなかった。図 5.3 に短絡試験時のオシログラムの一例を示す。またこれらの変圧器を用い、以後毎日数十回に及ぶショート試験が行なわれているがなんら異常なく運転されている。

## 6. む す び

当社の新ショート試験設備に使用されている 2 台の短絡変圧器について、その設計の概要を述べた。これらの短絡変圧器は、すでに数百回に及ぶ短絡試験に耐え、連日ショート試験に使用されている。これらの変圧器は、短絡容量および電圧階級の点で、これまでわが国で製作された電力用変圧器の記録品であり、とくに超々高圧短絡変圧器の完成は、500 kV 級電力用変圧器の製作技術が確立されたという点で、意義深いものと考えられる。最後にこの変圧器の設計製作にあたっていろいろご協力いただいた社内各位にお礼申し上げるとともに、この貴重な経験を生かし、今後さらにすぐれた電力用変圧器の製作に努力したい。

# 大容量移動用変圧器

管 寿郎\*・池田五郎\*・祖開克二\*・但馬常夫\*

## Large Capacity Mobile Transformers

Itami Works Hisao KAN・Gorō IKEDA・Katsuji SOKAI・Tsuneo TAJIMA

Demands for mobile transformers have increased of late to provide against accident on the system and also for rapidly increasing load or periodic inspections of substations. In this country most of capacities of mobile units is somewhere around 6,000 kVA, but those produced by Mitsubishi are of considerably large capacities. For instance, the Company has delivered to the Kansai Electric Power Co. three mobile units each rated at 140 kV 30,000 kVA single phase forming a mobile substation of three phase 90,000 kVA. The transformers are built of shell-form form-fit type, their features, outline and data on their durability while moving round being stated herein.

### 1. まえがき

最近の電力需要の急速な増加に伴って、発電所の建設とか変電所網の拡充が盛んである。このような状況のもとで多くの変電所の中の変圧器が1台でも事故を起こすとどうなるであろうか、どんなにネットワークが完備していても系統の安定性をそこなうであろう。またある地域において電力需要が予想外に伸びて変電所の増設・新設計画が追従できないこともあります。そのほか変圧器の定期点検・保修などのために変圧器を数週間停止したい場合も生ずる。

このような要求を満たすには、それぞれの変電所に予備変圧器を備えればよいが不経済である。ところがさいわいなことは数多い変電所群の変圧器の仕様は、最近標準化されてほぼ同一仕様になってきているので、ある広さの地域内にある変電所群に1台の簡単に移動できる予備変圧器を準備すれば経済的にも成り立つであろう。

移動用変圧器は從来から製作されておりその容量は6,000 kVA以下であったが、ここで紹介するのは国内では最大級の30,000 kVA以上という大容量の外鉄形移動用変圧器を昭和39年より数台製作し、移動用変圧器の可能性を飛躍的に広げたので、その構造・特長を述べる。

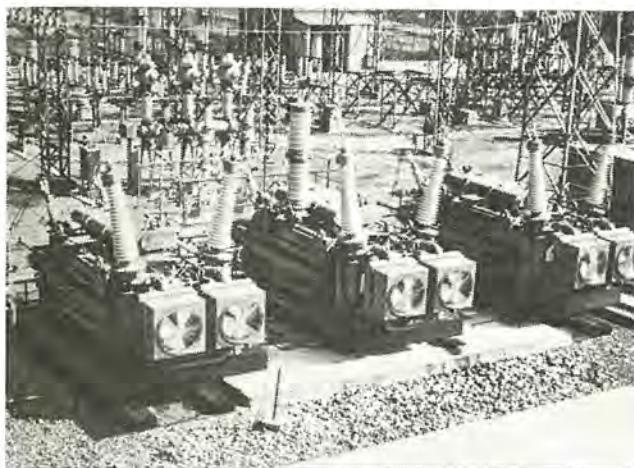


図 1.1 変電所に据付・運転中の移動用変圧器  
(関西電力新八幡変電所で 90,000 kVA バンク)  
Fig. 1.1 Mobile transformers of 90,000 kVA bank installed and under operation at a substation.

### 2. 製作例

39年から当社で製作してきた大容量の移動用変圧器二つの例をここに紹介する。なおいずれの例も大容量器になるほど有利になる外鉄形構造を採用している。

#### 2.1 国鉄新幹線 30,000 kVA 移動用変圧器

国鉄新幹線の地上変電所は全線で25箇所ありスコット結線変圧器を用いて30 kVの単相交流を供給している。それらの予備器として移動用スコット結線変圧器を製作し昭和39年10月に納

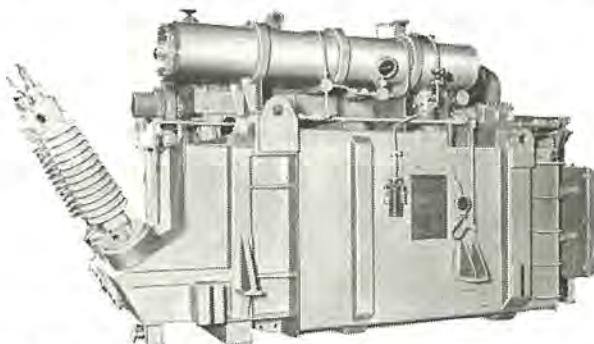


図 2.1 国鉄新幹線三/二相 30,000 kVA 移動用変圧器の外観  
Fig. 2.1 T-connected 30,000 kVA mobile transformer for the Japan National Railways.



図 2.2 関西電力 単相 30,000 kVA 移動用変圧器外観  
Fig. 2.2 Single phase 30,000kVA mobile transformer for the Kansai Electric Power Company.

入した。国鉄新幹線用のスコット変圧器については以前に紹介しているので<sup>(1)</sup>ここでは簡単に定格と移動用変圧器としての諸元を述べる。なお輸送は低床式大物貨物車に積載して行なわれる。

#### 定格と諸元

三 / 二相 60 c/s 30,000 kVA  
送油風冷式 連続定格 MRD 形負荷時 タップ 切換器付  
一次 72.8 kV±7 kV 1.4 kV ステップ 11 点  
上 結線 70 号  
二次 30 kV 下 結線 30 号  
輸送時寸法 幅 2.80×長さ 6.40×高さ 3.22 (m)  
輸送時重量 38 t

#### 2.2 関西電力 90,000 kVA 移動用変圧器パンク

関西電力の管内には 140 kV 級のおもな一次変電所は 15 個所ほどあり、大阪を中心として半径 150 km の範囲に分散している。これらの変電所にある変圧器は容量がほとんど 100,000 kVA であり、その予備器としてパンク 容量 90,000 kVA といいういままでに類のないトレーラー移動用変圧器を製作し昭和 40 年 4 月に納入した。

#### 定格と諸元

単相 60 c/s 送油風冷式 連続定格  
一次 30,000 kVA  
 $154/\sqrt{3}-147/\sqrt{3}-140/\sqrt{3}$  kV  
140 号 中性点絶縁低下  
二次 30,000 kVA  $77/\sqrt{3}$  kV 70 号  
三次 6,000 kVA 11 kV 20 号  
製作台数 3 パンク 容量 三相 90,000 kVA  
輸送時寸法 幅 2.50×長さ 7.13×高さ 2.39 (m)  
輸送時重量 39 t

またこの单相 30,000 kVA 移動用変圧器 3 台の 77 kV 側線路には、三相 4,500 kVA の CUB-MRD 形移動用負荷時電圧調整器を接続して、計 4 台の移動用変圧器を合わせて三相 90,000 kVA,  $140/77 \text{ kV} \pm 5\%$  の負荷時 タップ 切換器付移動用変圧器パンクとなり、各変電所に既設されているあらゆる変圧器との並列運転を可能にしている。

### 3. 外鉄形移動用変圧器の構造

移動用変圧器の必須条件は輸送・据付が簡単で短い日数で運転開始できるような形であることから、変圧器のブッシング・放熱器・保護装置・そのほかの付属品を取りはずさずに完全組立のまま輸送できるような小形・軽量に製作しなければならない。

当社では 30,000 kVA から 50,000 kVA 以上の変圧器は外鉄形で製作するのを標準としており、2 章に例示した大容量移動用変圧器ももちろん外鉄形で製作しその特長をますます發揮している。

#### 3.1 本体

普通の電力用のフォームフィット外鉄形変圧器の構造を簡単に図解したのが図 3.1 であり、巻線は垂直に並び鉄心は水平に積層されて、変圧器中身の形状に沿って作られたタンクが強固に巻線・鉄心を締め付けているので、変圧器タンクと中身が一体となって機械的強度を保っている。また形状は内鉄形変圧器に比べると床面積が小さく背が高いのが特色の一つである。

そこで図 3.1 のような普通のフォームフィット外鉄形変圧器をそのまま横に倒せば、図 3.2 のようになり変圧器の形状はおのず

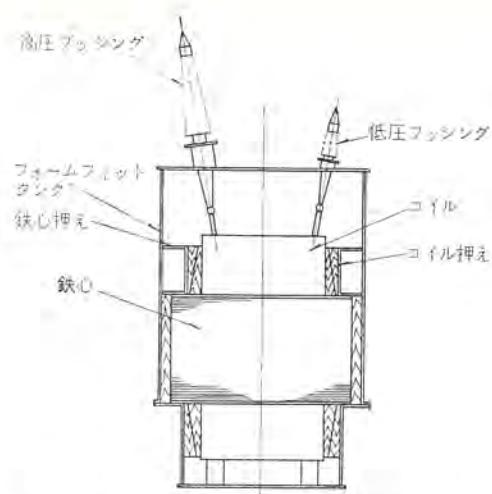


図 3.1 普通の外鉄形フォームフィット変圧器の断面  
Fig. 3.1 Cross section of ordinary shell-form, form-fit transformer.

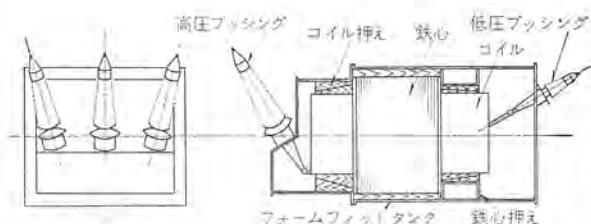


図 3.2 外鉄形移動用変圧器の側面と断面  
Fig. 3.2 Side view and cross section of mobile type shell-form transformer.

と車両の形に近づき移動用変圧器に好適である。またフォームフィット構造であるのでとくに補強を加えなくても輸送中の衝撃に十分耐えられる。

ただ変圧器の中身では巻線とブッシングの接続・負荷時 タップ 切換器への接続・コイルの絶縁などをできる限り整然として、耐振動性を増加させるとともにタンクの容量を減らしまた重量を軽くするよう努めている。またコイル群の締付圧力を大きくしてコイルの移動を防ぎ、タンクへの応力は静荷重によるものではなく繰返し荷重によるものであるから鋼材の許容応力を  $5 \text{ kgW/mm}^2$  で設計するなどの注意が払われている。

#### 3.2 放熱器

変圧器が大容量になると発生損失も大きくなるので変圧器の冷却方式は自冷式でなく強制冷却方式でないと変圧器の体積が増す。そこで一般には送油風冷式を採用するのが適している。放熱器は U フィン式・プレートフィン式など 1 台あたりの冷却能力の大きいものを 1~2 台取り付け、送油ポンプも送油量の大きいものを選んで台数を少なくしている。

#### 3.3 コンサベータ

油劣化防止装置は普通の電力用変圧器の場合と同様に窒素封入方式またはゴム袋隔膜式 コンサベータを移動用変圧器に適した特別の形にして使用している。また移動用変圧器は常時運転されるものでないからシリカゲルブリーザのみでも油保存に役立つと思われる。

#### 3.4 ブッシング

ブッシングも原則として変圧器本体に取り付けたまま移動させるので据え付けのときには線路とすばやく接続できる。高圧および低圧のブッシングは図 3.2 に示すようにそれぞれ変圧器タンクの前面と後面より突き出しており、高圧側と低圧側を反対側に分離させて線路との接続が繁雑になる心配はない。ただ 100 号以上の超



図 3.3 トレーラで輸送中の関西電力単相 30,000 kVA 移動用変圧器

Fig. 3.3 Single phase 30,000 kVA mobile transformer on the trailer.

高圧 ブッシングになると長くなるのでブッシングの突き出し方向を水平にするか、または輸送のときにはブッシングを取りはずすようする。ただし後者の場合にはブッシングの取りはずし・取り付けが簡単な構造でその都度変圧器巻線との接続を不要にし本体内の絶縁油も排除しなくてよい工夫を施している。

図 3.3 は 140 号高圧 ブッシングのみを取りはずして トレーラで輸送中の単相 30,000 kVA 移動用変圧器である。

### 3.5 そのほかの付属品

付属品は必要最小限のものを取り付け衝撃に強いものを使用する。たとえば指示計器は可動部の慣性モーメントの小さいものを選び、変圧器の冷却器制御盤・電圧調整器制御盤内のリレーは回転形でなく鉄片吸引形のものを使用する。また変圧器 タンクへの取付面に適当なクッションをはさんで衝撃が付属品に伝わるのを緩和している。

## 4. 輸送上の問題点

移動用変圧器の容量とか輸送時の衝撃耐力などを決めるためには、あらかじめ輸送の径路をすべて調査して障害になるものから輸送制限を知らなければならない。そして移動用変圧器を運搬する貨車・トレーラの大きさも考えて置かなければならない。

輸送条件の一般的な例として鉄道輸送と道路輸送について次に述べる。

### 4.1 鉄道輸送の問題点

鉄道の軌条は限られた線上に設されているので任意の変電所へ移動用変圧器を輸送することはできないが、電鉄用変電所の予備変圧器として鉄道輸送するときは好都合である。軌条は道路と異なりかなり平たんであるので走行中に発生する上下方向の振動加速度は 1.5 g 以下である。

また輸送重量・寸法の制限は国鉄の例をとると、幹線では重量制限が比較的楽で大きくて 30, 50, 80 t 積みの低床式大物貨車を使用でき、図 4.1 に示す輸送荷姿の制限寸法は国鉄の貨車区長または駅長の承認で輸送できる一応の目安である。

### 4.2 道路輸送の問題点

道路はどんな辺りな地域へも通じているので移動用変圧器をトレーラ輸送すると小規模ではあるが鉄道より機動性のある移動変電所ができる。しかし鉄道よりも路面の状態は悪く、輸送制限もきびしい。すなわち走行中の振動加速度は 4 g 程度と考えて製作しなければならず、車両制限によると車両の最大重量は貨物を含めて 20 t 以下で輸送制限寸法は図 4.2 に示される。トレーラは 100 t 積みのものもあるのでそれを利用して移動用変圧器を運ぶときは通行しようとする道路の管理者の許可を得なければならぬ。



図 4.1 国鉄輸送限界図

Fig. 4.1 Shipping restriction in the Japan National Railways.



図 4.2 道路輸送限界図

Fig. 4.2 Shipping restriction on the road.

## 5. 走行試験

変圧器一般に行なわれる電気的試験のほかに移動中の振動が変圧器に与える影響および振動状況に異常がないかを確認するために走行試験が行なわれる。そこで 2.2 節の単相 30,000 kVA トレーラ形移動用変圧器の 1 台を郊外の道路で走行試験を実施したのでその結果を紹介する。

道路の選択は実際の輸送中に考えられる道路状態のところ以外に、とくに、オウツ(凹凸)のある地道約 8 km も途中に入るようになり、全走行距離 128 km 走行したが、地道では、だ行、急停止などの相当過酷な運転を 2~3 回行なって考えられるすべてのケースが含まれるようにした。道路状態は大体 3 種類に分けられる。

### (1) コンクリート舗装(普通)

コンクリート舗装でも補修があまり良くなく、一部コンクリートのき裂、小石、舗装の破損などが見られるところ。

### (2) コンクリート舗装(良)

舗装状態、補修が非常に良好なところ。

### (3) 地道

舗装されてない普通の砂利道で、路面のオウツ、小石などがありある。

走行前の状態を確認するため、中身点検のほかに、無負荷電流、鉄損、インピーダンス、静電容量の測定および耐圧試験を変圧器本体について行ない、付属品は動作の良否を確認した。変圧器は 40 t 積落込式 トレーラを使用し、実際の輸送時とはほぼ同一状態にして

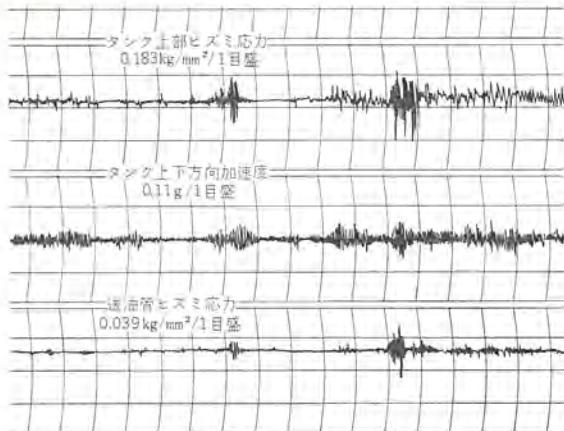


図 5.1 加速度およびヒズミ応力の測定波形の一例  
Fig. 5.1 An example oscillation of acceleration and stress on the transformer tank.

表 5.1 コンクリート舗装(良路)走行時  
振動加速度、ヒズミ応力

走行速度 (km/h)	振動加速度(単位-g)		タンク上部ヒズミ 応力(kg/mm²)
	タンク上下方向	放熱器上下方向	
10	0.16	0.16	—
20	0.27	0.28	0.85
30	0.33	—	2.0
35	0.42	0.60	—
40	0.47	0.61	2.28
45	—	—	3.0
50	0.53	0.92	3.16

表 5.2 コンクリート舗装(悪路)走行時  
振動加速度、ヒズミ応力

走行速度 (km/h)	振動加速度(単位-g)		ヒズミ応力(kg/mm²)	
	タンク上下方向	放熱器上下方向	タンク下部	タンク上部
5	0.5	0.35	0.92	—
10	0.37	0.56	1.0	1.46
15	0.54	0.73	0.73	0.77
20	0.83	0.88	1.09	0.90
25	1.35	1.05	1.17	2.39
30	2.86	0.76	1.59	2.20
35	—	—	—	—
40	1.60	1.10	2.14	2.0
45	—	—	1.34	1.8
50	3.30	—	1.30	1.53

表 5.3 地道走行時振動加速度、ヒズミ応力

走行速度 (km/h)	振動加速度(単位-g)			タンク下部 ヒズミ応力 (kg/mm²)
	タンク上下方向	タンク前後方向	放熱器上下方向	
5	0.28	0.16	0.57	0.67
10	0.55	0.23	0.74	0.59
15	0.55	0.18	0.79	0.67
20	0.40	0.26	0.97	0.74
25	—	—	0.80	0.59

表 5.4 急制動時、振動加速度

制動前時速 (km/h)	急制動時加速度(g)	
	タンク上下方向	タンク前後方向
7	0.89	0.16
10	1.64	0.20
20	1.48	0.18

あり、走行中は振動加速度およびヒズミ応力の測定をストレンゲージを使用して行ない、その測定波形の一部を図 5.1 に示す。また振動加速度と走行速度、ヒズミ応力と走行速度の関係を求めたが結果は表 5.1~5.4、図 5.2、5.3 に示すとおりである。

振動加速度、ヒズミ応力と走行速度の関係は道路状態により大きく左右されるが、ここに記載されている量は各速度における最大容量移動用変圧器・管・池田・祖開・但馬

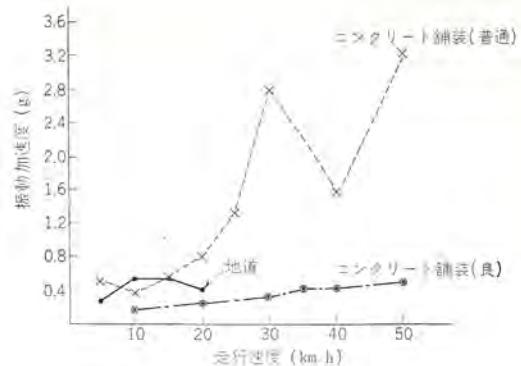


図 5.2 走行速度と振動加速度の関係  
Fig. 5.2 Relations between speed of trailer and acceleration on the transformer tank.

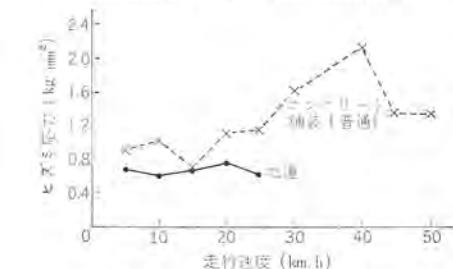


図 5.3 走行速度とヒズミ応力の関係  
Fig. 5.3 Relations between speed of trailer and stress on the transformer tank.

大値を示してある。

今回の振動状況を要約すれば、

(1) 振動加速度は走行速度とともに増加し、20 km/h くらいから急増する。

(2) 地道では、振動加速度、ヒズミ応力とも、速度上昇により大きさはあまり大きくならないが、発生ひん度は圧倒的に多くなる。コンクリート舗装(普通)のところではむしろ地道の場合よりも大きいが、ひん度は非常に少なく散発的である。

(3) 速度上昇とともに良路と悪路の差が顕著になる。

最大加速度は使用トレーラの形、走行速度、道路状況、変圧器の積込状態などにより、またヒズミ応力は上記諸量のほかに構造的なものが関係するから、各ケースで異なるのは当然であるが、今回の結果では最大加速度 3.3 g、最大ヒズミ応力はタンク上部で動中 3.16 kg/mm² である。

走行試験後には所定の電気試験を実施し、走行前の結果と比較したが、なんら有意差は認められず、また振動による油の漏れの有無検証のための油圧試験、および中身点検結果にも異常なく移動中の振動に対し問題ないことが確認された。

## 6. む す び

最近製作した外鉄形の大容量移動用変圧器について概要を紹介したが、例示した2種の移動用変圧器はそれぞれ変電所の事故の復旧援助および過負荷対策のために現在運転中であり好評を得ている。また外鉄形変圧器の有利さからさらに大容量・高電圧の移動用変圧器も製作可能で、トレーラ式でも電圧 140 kV 級なら 150,000kVA まで、200 kV 級なら 100,000 kVA まで移動用変圧器の領域が拡張されて変電所網の信頼性を増加させるのに寄与できるものと思われる。

## 参 考 文 献

- (1) 鳴、菅: 「三菱電機技報」 38, 513 (昭 39)

# 大容量変圧器用衝撃電圧発生装置

岩崎晴光\*・青木俊之\*\*・山本利保\*\*・林 幸平\*\*・三浦良和\*\*

## Impulse Voltage Generator for Large Transformer

Itami Works Harumitsu IWASAKI・Toshiyuki AOKI・Toshiyasu YAMAMOTO  
Kōhei HAYASHI・Yoshikazu MIURA

Remarkable is the trend of turning transformers to super high voltages and giant capacities as the power demands increase. Problems of impulse voltage test for transformer also have gone through the vicissitude. Now that the questions of fault detection have been almost solved, the holding of applied voltage wave shape have introduced a vital subject.

For the sole purpose of testing large capacity transformers, a 4,000 kV 600 kJ (to be changed to 5,000 kV in future) upright cylindrical type impulse voltage generator employing an automatic series parallel connection change-over method has been built, making qualitative improvement of test through the effective utilization of energy. This article deals with the particulars and applications of the device.

### 1. まえがき

電力需要の増大とともに発電所の変圧器の超高压、大容量化の傾向は著しく、とりわけ新鋭火力発電所における単基容量の増大は目を見張るものがある。設計製作技術の進歩は、1,000 MVA組立輸送変圧器の出現も夢ではないといえよう。このような変圧器の超高压、大容量化に伴い、その衝撃電圧試験における問題点もしたいに変遷し、従来の故障検出の可能性が解決された今日、印加電圧波形の保持は重要な問題となつた。

変圧器の接地衝撃電圧試験の場合、変圧器が大容量になれば、ますます侵入容量の増加が波頭長を長くし、インダクタンスの減少は波尾長を短くして、所定の標準衝撃電圧波形の裕度に収めることができ困難になる。このような問題の解決策として、まず、変圧器の等価回路を求め、衝撃電圧発生装置と組み合わせて、印加電圧波形の算定を行ない、所要の衝撃電圧発生装置定数をうる試みが行なわれた<sup>(1)</sup>。その結果、高圧巻線の波尾長に必要な衝撃電圧発生装置の全段直列の静電容量、低圧巻線の波尾長に必要な全段並列の静電容量が求められ、その間の電圧巻線は、全段直並列構成の必要性が認められた。波頭長の保持には各段の制動抵抗値の細かい広範囲な調整が必要である。このような、変圧器衝撃電圧試験に必要な回路諸条件をすみやかに、構成しうる、従来の多用途と趣を異にした、衝撃電圧発生装置が望まれた。

從来より、変圧器の衝撃電圧試験においても、標準波形の裕度内に収めることを目標とし、大容量の場合は裕度をさらに広げることが認められているが<sup>(2)</sup>、変圧器の大容量化はますます、波形保持の困難さを加え、また、その必要性の根拠にも議論の余地があって、波形保持の努力が等閑視される感があった。われわれは、この問題のいちばんのあい路である衝撃電圧発生装置の能力の向上と、運用の能率化に焦点を絞り、新しい構造による変圧器試験用衝撃電圧発生装置を完成した。ここに、その大要を紹介する。

### 2. 衝撃電圧発生装置の定格事項

表2.1は、代表的な衝撃電圧発生装置の一覧表であるが、その使用目的によって電圧、エネルギーに対する考慮がなされており、高電圧試験室などに設置される一般の絶縁物（ガラス、ブッシング、気中ギャップ、油中ギャップなど）を試験の対象としたものは、低容量の

コンデンサが用いられる場合が多い。しかし変圧器を対象としたものでは、1章にも述べたごとく、電圧波形を考慮して、かなりのエネルギーが必要になることはいうまでもない。

表 2.1 代表的な衝撃電圧発生装置の例

設置場所	電圧(kV)	エネルギー(kJ)	段数	1段あたりの電圧(kV)
三菱電機	4,000	600	8	500
	4,000	300	40	100
	3,600	52.5	30	120
東京芝浦電気	6,500	140		
	4,500	200		
日立製作所	5,000	92	50	100
富士電機	6,400	327	64	100
明電舎	5,000	250	50	100
住友電工	6,000	300	60	100
日本碍子	7,500			
超高压電力研究所	10,000	750		
Westinghouse (米)	5,200		52	100
A. E. G. (独)	3,000	31.5	12	250
Savoisienne (仏)	4,500	175	20	225
English Elect. (英)	4,800	346		
Feranti (英)	4,000	285	18	220
Siemens (独)	2,500	350	5	500
Leningrad (ソ)	7,200	430		



図 2.1 4,000 kV 600 kJ 衝撃電圧発生装置  
Fig. 2.1 Exterior view of 4,000 kV 600 kJ impulse voltage generator.

今回製作した衝撃電圧発生装置は、この意味から、大形変圧器のみを試験の対象にしたもので、エポキシ外筒のコンデンサ使用により1段あたりの電圧およびエネルギーを高めたこと、また、波形調整を含めた試験時間短縮をも考慮して、極性切換、段数の直並列切換、制動抵抗切換、そのほか全操作がワンマン自動遠方操作方式であるとともに、シリコン整流器を用いて充電時間を短くしているなど、従来実施できなかった新技術を採り入れたことが特長である。

図2.1に外観を示すとともに、以下にその定格を述べる。将来は必要に応じて10段とし、5,000 kV発生可能である。

定格電圧	4,000 kV (将来 5,000 kV)
段 数	8 (将来 10)
1段あたりの電圧	500 kV
1段あたりの静電容量	0.6 μF
全エネルギー	600 kJ
充電方式	マルクス回路倍電圧直列充電方式
構造方式	直立円筒式 (エポキシ円筒製コンデンサ使用)
操作方式	極性切換 直並列切換 制動抵抗切換
大きさ	底面積 6.6 m × 9.1 m 高さ 14.9 m
重量	80 t (トレーラ込み)
測定装置	2要素 ブラウン管付観測盤 4面 写真撮影、フィルム送り全自動操作方式

### 3. 構 造

#### 3.1 主回路および切換スイッチ

##### 3.1.1 特長

衝撃電圧発生装置の回路にはいろいろの方式があるが、今回は、多く用いられているマルクス回路直列充電方式を採用した。回路条件の選定にあたっては、大形変圧器のみを対象とするので、試験時の変圧波形を考慮するならば、装置のエネルギーの有効利用を考えなければならない。

しかし、従来の衝撃電圧発生装置では、直並列切換は考慮されていても、かなり複雑で、長時間要するので、きわめて不経済な試験を繰り返さなければならない状態である。

ここで衝撃電圧発生装置の構造を大別すると、表3.1のように分類されるが、日本では直立載積式、または直立ラ旋转階段式が多く用いられ、欧州では直立円筒式が多い。

今回はなるべく構造を簡単にするため段数を少くし、1段あたりの電圧を高くしたが、最終的には、コンデンサの製作能力をも考

表 3.1 衝撃電圧発生装置の構造分類

名 称 (仮称)	特 長
1. 階段式	初期のものに多く、床面積を多く必要とするが、保守簡単
2. 階段折返式	1に比べて床面積が少ない
3. 直立載積式	絶縁支持物で各台の架台を直上に上げたもので床面積は少なく操作も簡単となる(図3.1)
4. 直立ラ旋转階段式	4本またはそれ以上の絶縁支柱に段違いに絶縁物のタナをラ旋转状にわたり、その上にコンデンサをのせたもので、直立式と階段式の長所を取り入れている(図3.2)
5. 直立円筒式	ガシ形または、そのほかの絶縁円筒製のコンデンサを直立に積み上げたものである(図2.1)
6. 懸垂式	直立式の支持ガシの代わりに懸垂ガシを使用し、支柱から下り下げた構造のもの
7. 水平配列式	絶縁架台上に水平にタナをわたりてコンデンサを並べたもので低電圧用にしか用いられない

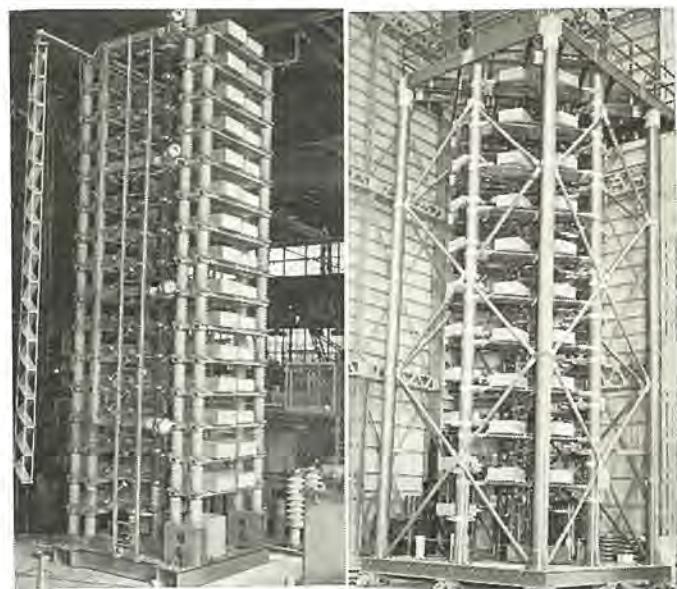


図 3.1 直立形 1,500 kV 75 kJ 衝撃電圧発生装置  
Fig. 3.1 Exterior view of 1,500 kV 75 kJ impulse voltage generator.

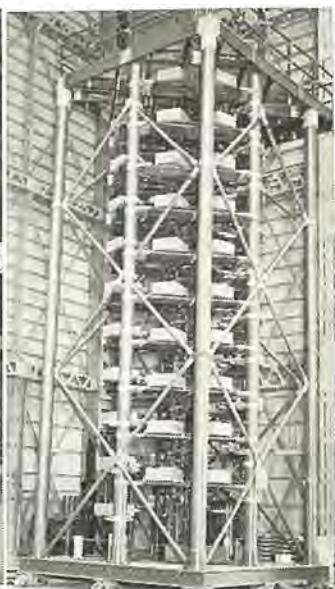


図 3.2 直立ラ旋转形 4,000 kV 300 kJ 衝撃電圧発生装置  
Fig. 3.2 Exterior view of 4,000 kV 300 kJ impulse voltage generator.

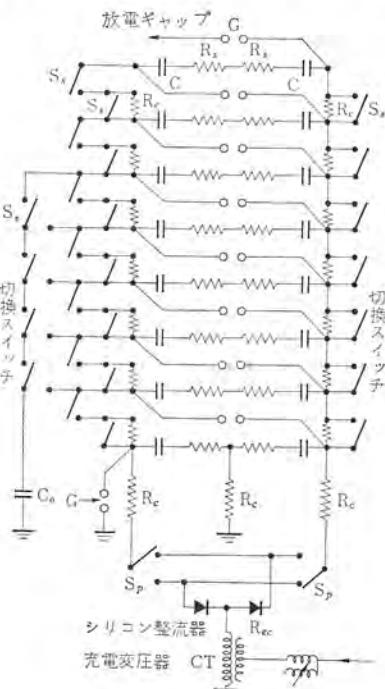


図 3.3 主回路 (符号は図 3.5 による)  
Fig. 3.3 Main circuit of impulse generator.

慮して、1段あたり 500 kV とした。これは、大エネルギーのものとして世界的な記録品である。

図3.3は主回路を示し、図3.4はコンデンサの配列を示すものである。これで明らかのように、コンデンサを4本の直立した柱に、エポキシ絶縁円筒と交互に積み重ね、2個おきに放電ギャップを取り付け、これを主回路1段分とする構造を採用した。また、制動抵抗は従来ギャップと直列に組み込まれていたが今回は、構造上2個のコンデンサの間にそう入し、その中性点は浮かせる配置とした。

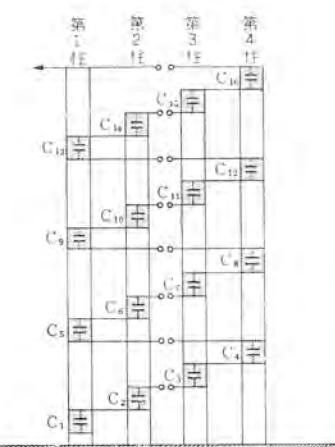
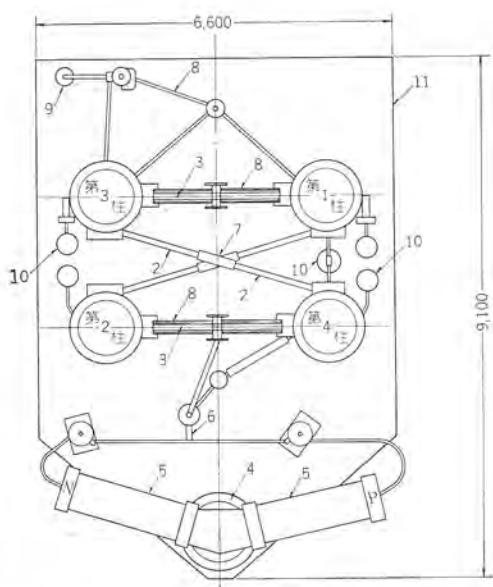
したがって、充電は両極の充電抵抗を通じてのみなされことになる。また、1段の電圧が高いので、放電のパラツキを少くするための始動コンデンサを取り付けたことも、特長の一つである。

表 3.2 直並列自動切換可能範囲

回路構成	静電容量 (μF)	最高電圧 (kV)	回路構成	静電容量 (μF)	最高電圧 (kV)
1P3S	0.2	1,500	3P1S	1.8	500
1P4S	0.15	2,000	3P2S	0.9	1,000
1P5S	0.12	2,500	3P3S *	0.6	1,500
1P6S	0.10	3,000	4P1S	2.4	500
1P7S	0.086	3,500	4P2S	1.2	1,000
1P8S	0.075	4,000	5P1S	3.0	500
1P9S *	0.067	4,500	5P2S *	1.5	1,000
1P10S *	0.060	5,000	6P1S	3.6	500
2P1S	1.2	500	7P1S	4.2	500
2P2S	0.6	1,000	8P1S	4.8	500
2P3S	0.4	1,500	9P1S *	5.4	500
2P4S	0.3	2,000	10P1S *	6.0	500
2P5S *	0.24	2,500			

(注) 1. P は並列、S は直並列数を表わす

2. \* 印は 10 段となった場合を示す

図 3.4 コンデンサ配列説明図  
Fig. 3.4 Arrangement of capacitors.

1 第1~4柱までコンデンサおよび絶縁円筒  
2 制動抵抗 (Rs)  
3 充電抵抗 (Rc)  
4 充電変圧器 (C.T)  
5 シリコン整流器 (Rec)  
6 極性切換器 (Sp)  
7 制動抵抗切換機構 (Sd)  
8 段数、直並列切換スイッチ (Ss)  
9 始動コンデンサ (Co)  
10 放電ギャップ (G)  
11 トレーラ

図 3.5 衝撃電圧発生装置機器配置図  
Fig. 3.5 Plan of impulse voltage generator.

図 3.5 は平面図で機器の配置を示すが、全機器をトレーラに載せて、フロースペースを有効に利用するため、電動操作で移動可能とした。高さは約 15 m、重量 80t であるが、0.3 g の震度に耐える設計とした。

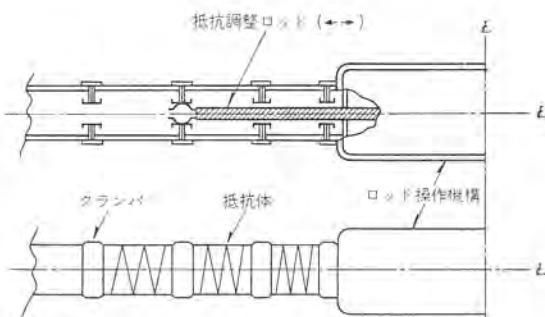
### 3.1.2 直並列切換

段数の切換は、5 台の電動機とカム機構により、絶縁操作軸を通じて、充電抵抗に沿った特殊断路器を開閉することにより、表 3.2 に示す範囲の切換が可能である。

図 3.6 は操作機構の一部を示す。機械的には 10 万回開閉を目指して強度計算を行なった。

### 3.1.3 制動抵抗

波形調整をスムーズにするため制動抵抗の調整が必要となるので、図 3.7 に示すように、電動操作によりスライドする調整ロッドによって、抵抗値を 16 段階に切り換えることを可能にした。抵抗は巻線形を用いた。

図 3.6 切換操作機構の一部  
Fig. 3.6 A part of series-parallel connection change-over mechanism.図 3.7 制動抵抗調整機構  
Fig. 3.7 Sliding rod to adjust damping resistor.

### 3.1.4 放電ギャップ

40 cm アルミ球ギャップを水平取り付けとして、電動機による絶縁操作機構で、0~400 mm 連続可変式とした。ギャップの指示にはセルシン・モータを用い、始動ギャップを運動させて、遠隔指示を行なわせた。

### 3.1.5 充電抵抗

エネルギーが大きいので、自爆時の温度上昇に十分に考慮をはらった。直列時には、全段のエネルギーが第 1 段の充電抵抗に集中し、式(3.1), (3.2) のごとき関係を有する。

$$\theta = \frac{\rho W}{J \delta c S^2 r} \quad \dots \dots \dots (3.1)$$

J: 熱の仕事当量

δ: 抵抗線の比重 (g/cm³)

c: 抵抗線の比熱

θ: 抵抗線の温度上昇 (°C)

$W$ : 抵抗線で消費する エネルギー (J)

$r$ : 充電抵抗の抵抗値 ( $\Omega$ )

$\rho$ : 抵抗線の固有抵抗 ( $\Omega \cdot \text{cm}$ )

$S$ : 抵抗線の断面積 ( $\text{cm}^2$ )

今 1 段当りの不整放電時に  $W_1$  の エネルギー に対して  $\theta_1$  の温度上昇があるとすれば、8 段のとき第 1 段が不整放電すると、その時の温度上昇は

$$\theta_m = \sum_{n=0}^7 \frac{1}{2n+1} \theta_1 = 2.03\theta_1 \quad \dots \dots \dots \quad (3.2)$$

となる。したがって、今回はこれらの関係より充電抵抗に対しては次の定格事項を定めた。

抵抗値	50 k $\Omega$
耐 壓	±標準波 600 kV
瞬時放電 エネルギー	120 kJ

### 3.2 コンデンサ

本器の主 コンデンサ は定格電圧が 250 kV という高電圧でしかも 1 台あたり充電 エネルギー 37.5 kJ というかって例を見ない大容量コンデンサ であり、かつ設置 スペース の点からコンデンサの形状寸法にはかなりの制約を受けた。

このため コンデンサ は ガイシ 形として衝撃電圧発生装置の構造メンバを兼ねるようにし、かつガイ管として従来採用されていた磁器ガイ管を用いたのでは、セン絡距離、機械的強度いずれの面からも仕様を満足し得ないので、エポキシ樹脂円筒を採用することとした。

この エポキシ 樹脂円筒は、図 3.8 に見られるように直径 1,245 mm 高さ 1,026 mm という特大級のものであるうえ、コンデンサ 製作時の 100°C 以上数十時間という乾燥工程に対する安定性、および組立後の大きな機械的強度を要求されるため、注形条件、硬化条件についてとくに注意をはらった。

また、含浸剤としては三塩化 シフェニール を使用しても、エポキシ樹脂の対不燃油性になお問題があり、かつ外形寸法的にもセン絡距離および機械的強度の点から制約されて、小さくすることができず、誘電率が高いという利点が生かされないので、今回は鉛油を使用することにした。

なお定格は下記のとおりである。

定格容量	1.2 $\mu\text{F}$
定格電圧	DC 250 kV
充電 エネルギー	37.5 kJ
試験電圧	DC 300 kV
外形寸法	1,345φ × 1,070H (フィーディングタンクを含まず)
総 重 量	1,900 kg



図 3.8 コンデンサ 本体  
Fig. 3.8 250 kV condenser.

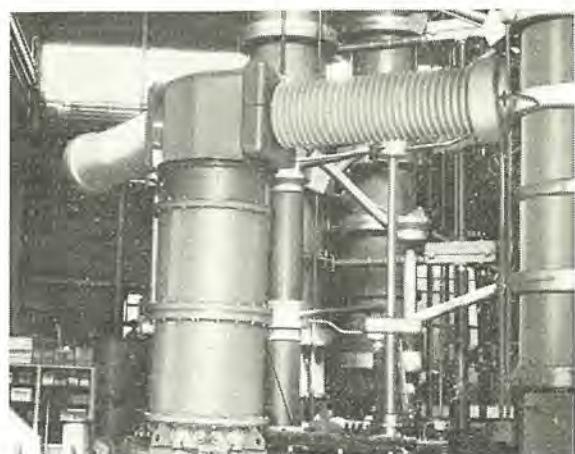


図 3.9 充電部  
Fig. 3.9 Charging transformer and rectifier.

### 3.3 充電部

#### 3.3.1 充電用変圧器

コンデンサ に用いた エポキシ 絶縁円筒を用いた自冷式としその上にシリコン 整流器をのせる構造とした。

電 壓	440-220 V/220 kV
電 流	125-250 A/250 mA
容 量	55 kVA
耐 壓	高圧側 AC 250 kV 10 分間 BIL $\pm 600$ kV

#### 3.3.2 整流器

充電時間を早めるために、シリコン 整流器を採用し、充電変圧器 上に水平片持ち支持可能とした。

出 力	DC 300 kV
逆耐電圧	$\pm 900$ kV Peak
出力電流	250 mA (短絡電流 1.5 A に耐える)

図 3.9 は、充電用変圧器と整流器を示す。この結果、全段直並列いずれの場合にも、1 分以内に充電可能となった。

### 3.4 制御盤

すべての操作を自動的に行なうので、制御盤は、誤動作防止のため図 3.10 に見るごとく、照光盤とし、直並列切換中は ランプを フリッカ させ、切換完了後はその状態を示すようにした。なお、切換選択は、照光形押し ボタンスイッチ による ワンタッチシステム を採



図 3.10 制御盤  
Fig. 3.10 Control panel.



図 3.11 観測盤  
Fig. 3.11 Observation panel.

用した。そのため約370個の34号形リレーを内蔵している。また、観測部のカメラの自動送りをチェックするためのフィルム番号表示など、自動観測盤の状態表示を行ない、完全なワンマンコントロールを可能とした。

### 3.5 観測盤

観測盤は、オシロ撮影用の2現象 ブラウン管要素を有するパネル3面のほか、観視用として、別置パネル1面合計4面を設置した。今回の特長は、3面とも自動カメラを装置するため、ブラウン管を垂直取り付けしたことであるが、もちろん個々の波形観測も可能である。図3.11は自動カメラ取り付け前の観測盤を示す。なお、観測用電源には、4面それぞれ独立の絶縁MGを用いた。また、今回は電圧波形のレスポンスなどを考慮して、自立形抵抗分圧器を試作して、日常試験に用いることにした。

## 4. 変圧器試験に対する応用

変圧器は一般に衝撃電圧接地試験時には、図4.1に示されるようなL-Cの並列回路と等価と考えてよい。波頭は変圧器の浸入容量  $C_t$  によってほぼ定まるが  $R_s$  によって調整可能である。また波尾は並列インダクタンス  $L_t$  が比較的大きい場合は、 $C, R_0$  によって定まる。しかし大容量変圧器については  $L_t$  の波尾長に対する影響は、図4.1の回路を簡易化して、 $C_s$  と  $L_t$  の電荷が、 $R_0$  および  $L_t$  を通して放電すると考えれば、波尾は次式で表わされる<sup>(3)</sup>。

$$e(t) = e^{-\alpha t} \left[ \cos \omega t - \frac{\alpha}{\omega} \cdot \sin \omega t \right] \frac{E}{1 + C_t/C} \quad \dots \dots \dots (4.1)$$

ただし、

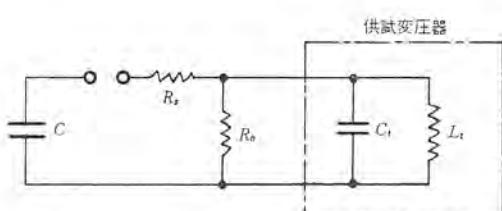


図 4.1 変圧器試験時の等価回路  
Fig. 4.1 Equivalent circuit of transformer under impulse voltage test.

表 4.1 変圧器の容量、絶縁階級に対する波尾と衝撃電圧発生装置の  $C$  の値

絶縁階級 (号)	波尾 (μs)	変圧器容量 (MVA)			
		100	200	300	500
20	40	11.8	26.5	42	73
	30	6.5	14.3	22.5	40
	20	2.65	5.8	9.1	15.8
	10	0.61	1.3	2.05	3.6
60/70	40	0.37	0.69	1.05	3.2
	30	0.185	0.37	0.55	1.65
	20	0.081	0.16	0.24	0.71
	10	0.018	0.035	0.054	0.16
140	40	0.055	0.085	0.12	0.195
	30	0.029	0.045	0.065	0.105
	20	0.0125	0.0195	0.028	0.045
	10	0.0029	0.0045	0.0064	0.01
200	40	0.016	0.027	0.036	0.055
	30	0.0085	0.0145	0.0195	0.029
	20	0.0037	0.0063	0.0074	0.0125
	10	0.001	0.00145	0.00195	0.0029

$$\omega = \sqrt{\frac{1}{L_t C} \left( 1 - \frac{L_t}{4R_0^2(C+C_t)} \right)}$$

$$\alpha = \frac{1}{2R_0(C+C_t)}$$

式(4.1)によって外鉄形変圧器の  $L_t, C_t$  を入れて計算すると表4.1の結果を得る。これよりたとえば500 MVA 変圧器の低圧巻線(20号)について波尾40 μsを得ようとすれば70 μs近い  $C_s$  が必要となる。しかし実際には、 $R_0$  や、他巻線端子と大地間にそう入される抵抗で10~15 μs調整可能であるため、この値は多少小さくなるが、実際には標準波形を保つことはきわめてむづかしい。しかしこの装置は、将来10段としたとき10PISとして6 μFが最大静電容量となり、従来用いられていた値をはるかに上まわるので、従来に比べて長い波尾を得ることが期待できる。

この装置を最初に用いたのは、オーストラリア、ニュー・サウス・ウェールズ州納め400 MVA 変圧器で、その仕様は次のとおりであった。

容量 400 MVA 特別三相式

電圧 348 (19タップ付)/17.5 kV

BIL 1,300 kV/150 kV

この変圧器は火力発電所に据え付けられ、低圧側へは移行電圧による電位のみ表われるので、実際には、波尾が短くともなんらさしつかえないが、客先の規格により、低圧側電圧波形をできるだけ標準波形に近づけることを要求されたものである。

試験に際しては、特別三相式であるため、回路としては、単相変圧器(133 MVA相当)と等価であるが、低圧巻線に対しては、回路を8PIS(4.2 μF)としながらも、振動を抑えるため、並列に結合コンデンサを接続したり、あわせて波頭を短くするため、制動抵抗を変化させて、図4.2のごとき  $1.9 \times 49 \mu s$  の波形となった。しかし、これも図4.3に示すように、IEC規格にも記されているごとき、Virtual Peakを採用したことである。しかし、低圧、高圧いずれの巻線に対しても、利用率は90%以上となつた。

ほかの例としては、当所の新設HPLの短絡試験用変圧器に対して行なった試験であるが、短絡変圧器は高圧に6タップを有するが、次の定格を有する。

容量 60 MVA (30分定格)

電圧 360-225-150-75-44-22 kV/18 kV

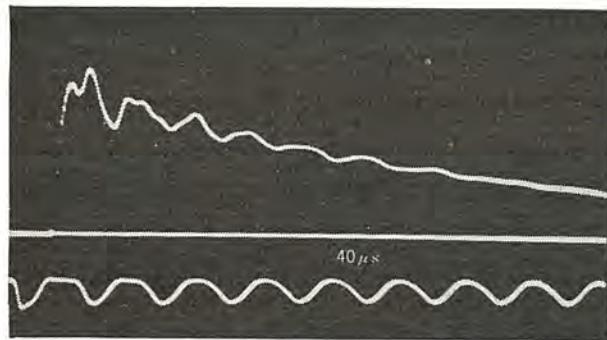


図 4.2 400 MVA 変圧器の低圧巻線の全波試験電圧波形  
Fig. 4.2 Voltage wave form for LV winding of 400 MVA transformer.

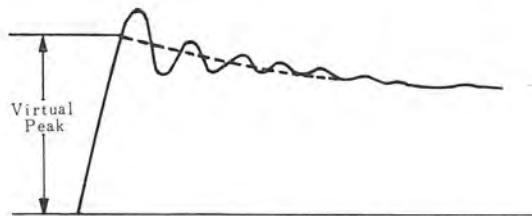


図 4.3 振動のある場合の波高値のとり方  
Fig. 4.3 Virtual peak for oscillated waves.

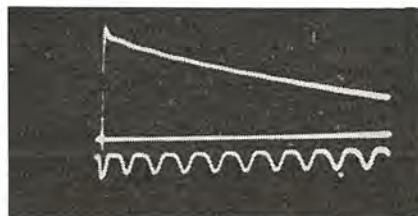


図 4.4 60 MVA 変圧器 360 kV 側の全波試験電圧波形  
Fig. 4.4 Voltage wave form for 360 kV winding of 60 MVA transformer.

BIL 1,800-1,300-900-450-350-250 kV/150 kV

これらに対する利用率も、90% 近い値であった。

図 4.4 は、360 kV 巻線に対する波形である。

## 5. む す び

衝撃電圧発生装置も多用途の形より、専有化の形式に発展し本器のような大容量変圧器用が新しく出現した。その目的とする性能については、ほぼ満足する結果を得たことを述べたが、われわれはこの装置の運用によって、将来製作されるべき 500 kV 以上の超々高圧大容量変圧器の衝撃電圧試験も十分実施が可能であり、さらに変圧器品質の向上に寄与することを確信する次第である。

最後に、この装置の設計、製作、運用にご協力いただいた関係者に深甚の謝意を表する。

## 参 考 文 献

- (1) 岩崎：「電学誌」80, 1260 (昭 35)
- (2) JEC-110 改訂案 (変圧器衝撃電圧試験)：電気学会、試験電圧標準絶縁試験小委員会
- (3) 岩崎：「三菱電機」33, 547 (昭 34)

# ダブルワット赤外線ホームコタツ

内田武士\*・長沢重雄\*・山田光美\*

## Home Kotatsu—Body Warmer—Provided With A Multicoil Infrared Ray Lamp

Koriyama Works Takeshi UCHIDA・Shigeo NAGASAWA・Terumi YAMADA

A Home Kotatsu—unique body warmer in Japan—is becoming popular year after year because of its comfort and good efficiency. It is three years since a Home Kotatsu provided with an infrared ray lamp as a heat source has been put on the market. Mitsubishi products of the kind were of two types at first and then increased to six types, now nine types being on the sale. New development introduced here is one provided with a multicoil infrared ray lamp which permits change over at will from 400 W to 300 W. By handling a knob, the user is able to select proper temperature to his choice.

### 1. まえがき

赤外線ランプを熱源にしたホームコタツは発売以来、すでに今シーズンで3年目を迎えることになる。当初2機種であったが、昨年は6機種、さらに今年は9機種と年々市場の要求にしたがって機種がふえてきている。今年は新たにダブルワット赤外線ホームコタツを開発したのでその内容を紹介する。

なおダブルワットとは商品名で、1台で400 Wと300 Wに隨時使い分けられることが特長であることを意味している。

### 2. 仕様

(1) 形名: NH-461DF形, NH-461DSF形

形名のDはダブルワット、Fは折りたたみ脚、Sはワク寸法が小形のものを表す。

(2) 型式認可番号: 781-588

(3) 厚生省許可番号: 烏用第8号

(4) 定格電圧と定格消費電力: 100 V, 400 W

(5) 発熱体: 赤外線ランプ 主ヒータ 110 W×2本

副ヒータ 80 W

切換ヒータ 100 W

(6) 電熱器具用恒温器 125 V 6 A CS-7L-6090A形

バイメタル式徐動可調整サーモスタット

(7) 温度過昇防止装置: 温度ヒューズ式 120°C 73-1

(8) 温度調節機構: ワット切換スイッチとツマミ運動式

(9) 中間スイッチ: 6 A 250 V 7-6-2179 または 7-41-545

(10) ワット切換スイッチ: 3 A 125 V

(11) コード: 袋打ゴムコード 2C×0.75<sup>2</sup> 7-2-880

または 7-2-831

(12) さし込みプラグ: 15A 125 V 7-4359 または 7-41-317

(13) 外形寸法(cm)

形名	幅	長さ	高さ
----	---	----	----

NH-461DF形	70	×	70	×	33.5
-----------	----	---	----	---	------

NH-461DSF形	55	×	55	×	33.5
------------	----	---	----	---	------

(14) 製品重量(kg)

NH-461DF形	6.2
-----------	-----

NH-461DSF形	5.7
------------	-----

### 3. 構造

NH-461DF形およびNH-461DSF形ホームコタツの外観図は図3.1、結線図は図3.2に示すとおりである。

ワク部分と発熱体部分とに大別され、これらが容易に着脱できる構造は好評なのでそのまま取り入れられているが、その他改良箇所を含めても基本的には先に報告したとおりなので<sup>(1)</sup>、ここでは詳細を述べない。赤外線ランプとワット切換スイッチの連動機構

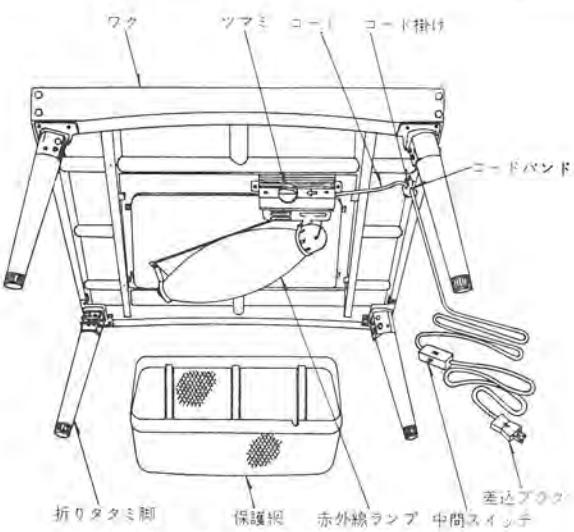


図 3.1 NH-461DF, NH-461DSF 形 ダブルワット  
赤外線 ホームコタツ

Fig. 3.1 Type NH-461DF, NH-461DSF double  
watt infrared ray Home Kotatsu.

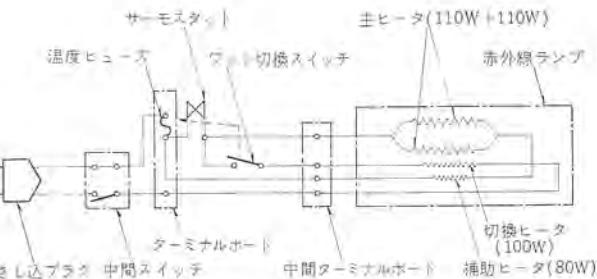


図 3.2 結線図

Fig. 3.2 Wiring diagram of Home Kotatsu.

に従来と違う特長があるので、この両者について説明する。

### 3.1 赤外線ランプの特長

赤外線ランプと一口でいってもその作用効果は放射エネルギーの波長特性によって変わってくるから、暖房、乾燥、あるいは医療などその使用目的に適した設計をしなければならない。たとえばコタツ暖房は日本独特のもので長い伝統から炭火が熱源であるという潜在観念があり、これを満たすのにニクロム線ヒータで2.6~4ミクロン程度の長波長赤外線を選んだ。皮膚の温度を直接上げるには長波長赤外線が最適でこれによってコタツ本来の不可欠要素を満たしていた。しかしその後赤外線ランプに医療効果のあることに着目しこれを熱源としたが、波長分布が短波長に寄りすぎて長波長の放射量がニクロム線ヒータより少なくなった。それにつれて全放射エネルギーの一部が可視光に費やされるという不都合な面があった。

医療効果があるというメリットがプラスされたことは確かに販売上有利ではあるが、あくまでも暖房効果が主体であるため、熱特性を十分満足させた上でなければならないのはいうまでもない。暖房と医療効果を調和させるように考えなければならぬ。赤外線の医療効果は一口にいって血行を顕著に促すことといわれている。昔から一般に血行障害に伴う疾患の治療方法に温泉、温布、マッサージなどが知られ、いずれも血行をよくする効果があるとして現在も取り入れられている。しかし作用は間接的である。短波長の赤外線を皮膚に当てるとき皮膚組織まで透過し、直接神経末端と細かい血管に作用し血行を促進する効果があるといわれている。これは皮膚に対する赤外線の透過率が図3.3に示されているように0.75ミクロンから1.8ミクロンにわたって最もよい値となっていることからうなずける。結局、暖房と医療効果を最大限に生かすには、可視光線をできるだけカットし、しかも0.75ミクロンから1.8ミクロンにわたって、最大限に放射分布する赤外線ランプを考え

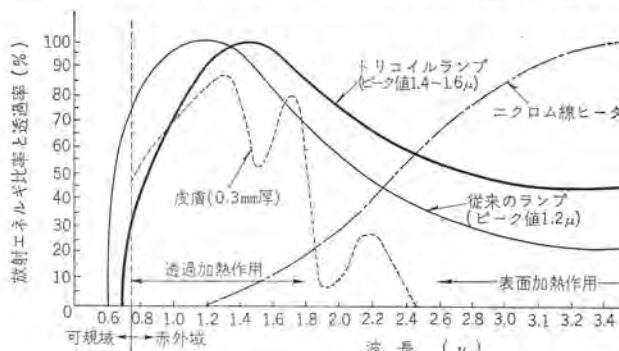


図3.3 各種放射線源の分光エネルギー分布および皮膚の赤外線透過率

Fig. 3.3 Spectral energy distribution of radiating sources and infrared ray penetration of skin.

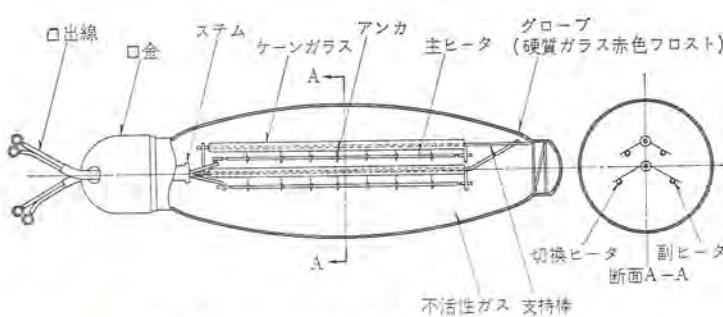


図3.4 ダブルワット用赤外線ランプの構造

Fig. 3.4 Construction of infrared ray lamp for double watt.

ダブルワット 赤外線 ホームコタツ・内田・長沢・山田

ればよい。

トリコイルランプは図3.3に示されるような波長特性をもつていて、従来のランプに比べ可視光線部分が少なくなり放射熱効率がよくなっている。しかも透過加熱作用をもつ短波長の放射量もほとんど変わらないことがわかる。タンゲステン線の太くなったことで寿命値も格段と向上し、赤外線ホームコタツにとって最適の熱源が得られたわけで、これが当社の大きな特長の一つとされているゆえんである。

### 3.2 赤外線ランプの構造

図3.4に示されるように一見、他機種と変わらないが主ヒータ副ヒータおよび切換ヒータに分かれ、主ヒータは110W 2本の計220W、副ヒータは80W、切換ヒータは100Wでこれをスイッチにより入り切りして定格消費電力を400Wと300Wに使い分けるようにし、300Wになってしまってトリコイルランプとしての特性を満足するように設計されている。

### 3.3 連動式ワット切換スイッチの特長

この項での特長を述べる前にどうしてこのような方式をとるに至ったかその経過について触れてみたい。

すでに市販されているホームコタツの定格消費電力を分類すると400Wと300Wで代表される。どちらが有利かは使用条件や価格上の要素もあって、甲乙つけがたいが、あえてその得失をいうならば、400Wは温度上昇速度が速く、人の出入りがひん繁な場

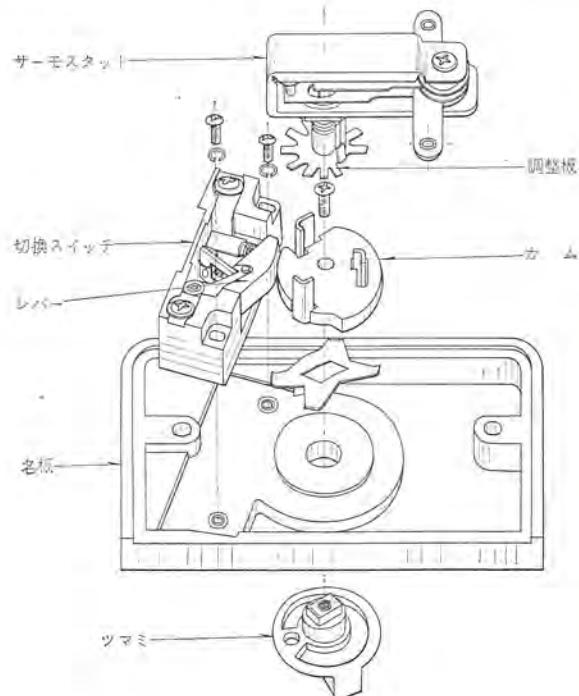


図3.5 運動機構

Fig. 3.5 Interlocking construction.

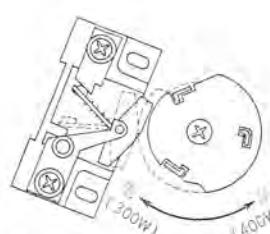


図3.6 スイッチの動作説明図

Fig. 3.6 Illustration of switching operation.

合は良い特性を示す。しかし、中温、低温で採暖するときは 300W に比較して感覚温度の差が大きく快適温度をそこなうといえよう。そこで両者の長所を生かして、400W と 300W を切換スイッチによって使い分けることが考えられたのである。

サーモスタットの調節ツマミとワット切換スイッチのツマミがそれぞれ独立したものはすでに知られている。

しかし実際に使用してみると次のような不具合点がある。

(1) サーモスタットのツマミを高にした場合、コタツの内部温度を速やかに上昇させるために、その都度ワットを上げるスイッチツマミを操作、確認しなければならない。

(2) サーモスタットのツマミを低にした場合は前述とは逆に小容量のワットで感覚温度の寒暖差を小さくするために切換スイッチを切らなければならない。(図 3.2 参照)

以上のようなわざわざらしい操作をツマミ一つで簡単に行なえるように考案されたのがワット切換スイッチの連動機構である。

#### 3.4 ワット切換スイッチの連動機構

サーモスタットをツマミで調節する機構は従来と変わらないが、カムを介在させて切換スイッチを関連的に動作させるという簡単な機構で図 3.5 および図 3.6 に示されるとおりである。

操作上、良好な開閉特性が要求されるので切換スイッチは速断式を選んだ。切換スイッチをサーモスタットの動作温度のどの位置で動作させるかは種々考えられるが、実用試験によれば、中温近辺が適当のように思われる。

### 4. 特 性

図 4.1 は感覚温度曲線を表わしたもので実線がダブルワット赤外線ホームコタツ、点線が 300W 热源の場合、一点鎖線は 400W 热源の場合を対比させた。この図で明らかにツマミの位置を高温にして通電すると 300W の場合より、速く規定温度に到達し、使用最高温度を維持している。中温の位置は 400W と

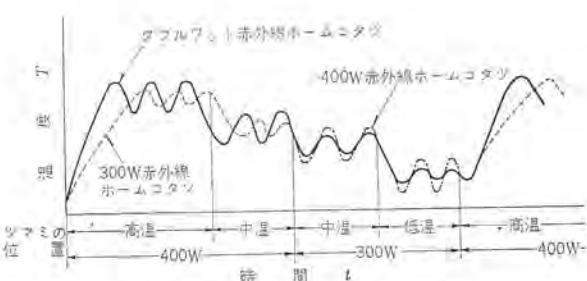


図 4.1 感覚温度曲線  
Fig. 4.1 Curves of temperature feet by a skin.

300W の二通りを選択できるようになっているが、300W の中温は 400W のそれよりも感覚温度の寒暖の差が少ないので 400W の中温で長時間採暖するには熱すぎるという場合に好都合である。

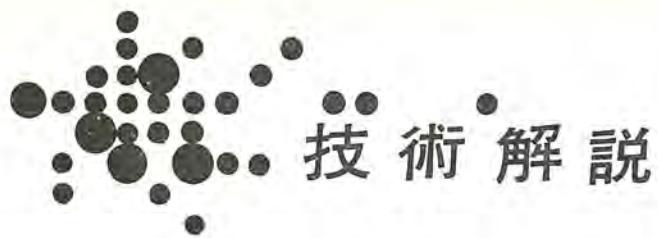
低温の場合は 300W でサーモスタットが動作することになるから当然 400W の場合よりも快適な感覚温度が得られることになる。低温で使用していく人が新たに入ってきた場合、あるいはやぐら内の温度が低くなったりして温度を上げたい場合はツマミを再び高温にすれば連動機構によって 300W から 400W に自動的に切り換えられ同時にサーモスタットの動作温度が高温に調節され所望の温度をすみやかに、しかも適確に維持するということになる。

### 5. む す び

以上ダブルワット赤外線ホームコタツについて述べたが、その最も大きな特長とする点は赤外線ランプと、ワット切換連動機構により、ツマミ一つの操作で適正ワットと快適な温度が得られたということである。今後はさらに適正ワットの選択、連動機構などについていっそう研究を進めていきたい。

### 参 考 文 献

- (1) 田村、内田、平塚、小原：赤外線ホームコタツ「三菱電機技報」37, 1477 (昭 38)



## コアメモリスタック(その1)

水上益良\*

### 1. まえがき

記憶装置は、デジタル形電子計算機の動作速度および記憶容量に關係する最も重要な部分であって、被演算数、中間結果、最終結果などの書き込み、読み出し、さらにプログラムまで記憶し、それを隨時変更することもしばしばあるような多くの働きをしている。この装置に用いられる記憶素子には、新しいメモリといわれた薄膜をはじめとして種々のものがあるが、高信頼性、高速動作および経済性からフェライトコアが最も広く用いられ、その直流パルス駆動による電流一致方式が主記憶装置として主流を占めている。

急速な電子計算機の利用の増大とともに、一方電子計算機の規模、能力もまた多種多様の計算を多量かつじん速に処理せんとする傾向にあり、記憶装置も 16,000 語、数百 kc 以上という大容量高速化へと進んでいる。しかも低電流動作、高温度、広温度範囲使用、小形化などと、その性能に対する要求は数限りない。しかし電流一致方式による大容量、高速化には、コアの不完全な方形性に起因する情報の質劣化や、半選択雑音の影響による S/N 低下があり、また高速動作のために要求されるコア小形化およびそれに付随するアッセンブルの困難など、その実現には原理上の本質的な面と製造面にいくたの問題をかかえている。

かかる観点から電流一致式コアメモリを、その動作、特性、製造法（メモリコアについては省く）などにつき各種の問題点をとらえながら述べてみる。

### 2. 記憶

#### 2.1 記憶とコアメモリ

電気的、磁気的に数値などを記憶するためには、 $n$  個の物理的な安定状態があって、外部からの刺激によってそれらのうちの任意の状態にセットすることができ、しかもそれを検知できなければならない。 $n$  が 10 であれば 10 進数となるが、大きな  $n$  の確実な識別が困難であり、また計算機の演算回路が 2 進で取り扱われることが多いこともあって、 $n=2$  すなわち 2 安定な記憶（2 進メモリ）がもっぱら用いられている。

この 2 進メモリにコアをあてはめたのは 1950 年ごろの Papian Forrester, Rajchman などである。原理はコアのヒステリシスカーブの正負の残留磁気  $+Br$ ,  $-Br$  (そのいずれになるかはコアに与える電流の極性すなわち磁束の向きにより決まる) を 2 進数の 1, 0 に対応させ、一定方向の磁界を加えたときに得られる磁束変化をその検出に利用するというものである。

一般にコアのヒステリシスカーブは図 2.1 (a) のように方形ではない。しかしこのメモリを行なわせるためには図 2.1 (b) のような方形のものが必要になる（ゆえにコア



図 2.1 (a)  
一般のヒステリシスループ



図 2.1 (b)  
方形ヒステリシスループ

製造のむずかしさも多い）。すなわちコアメモリの本質は情報の磁気的蓄積であり、高度の方形ヒステリシスに依存するものであるといえる。

#### 2.2 情報の読み出しと書き込み

リングコアに図 2.2 のように直交巻線 (X, Y 駆動線と呼ぶ) を張れば、その合成磁界はベクトル和電流による方向となり、コアの円周方向を向く。したがってコアの中心軸方向に第 3 の巻線 (センス線と呼ぶ) を施せばトランク回路が形成される。今この X, Y 駆動線に同じ振幅のパルス電流、すなわちそのベクトル和電流の方向が図のようにコアの中心軸を向く極性で、その大きさがコアの保磁力 ( $Hc$ ) 以上を流せば、電流レベルがゼロの状態になったときその合成磁界の極性に応じてコアは正負いずれかの残留磁気状態 ( $+H$  のとき  $+Br$ ,  $-H$  のとき  $-Br$ ) になる。もし次に与える同振幅の電流の方向（極性）が残留磁気と同符号（前に与えたパルスと同方向）なら残留磁気状態は反転せず、センス線にも出力は発生しないが、異符号の場合は残留磁気の極性反転が起こり、センス線に出力が発生する。しかしコアのヒステリシスカーブが方形であると、たとえ異符号であっても上記電流振幅の 1/2 の電流振幅では (X, Y の一方が流れない場合) 残留磁気状態が変化せず、出力も発生しないようになる。

これを記憶すなわち 1 または 0 情報の読み出し（検出）、書き込み（セット）に利用するには、図 2.3 のパルスパターンをそれぞれの

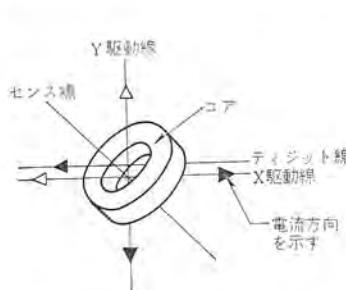


図 2.2 メモリコアと巻線

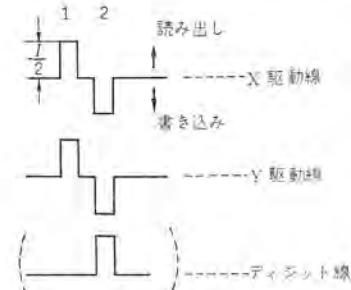


図 2.3 駆動パルス

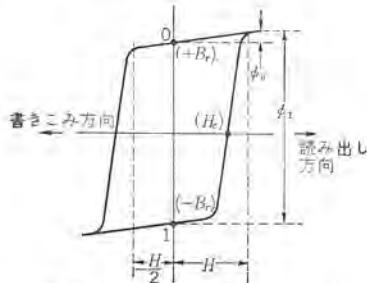
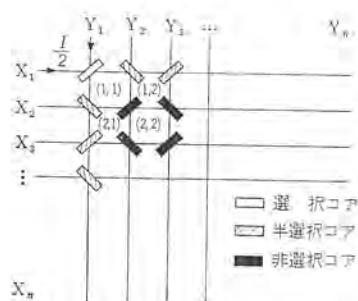
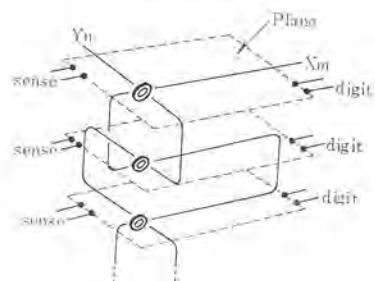
図 2.4 記憶情報と読み出し  
書き込み方向との関係

図 2.5 マトリックスプレーンのコア配列



図 2.6 (a) メモリスタック

図 2.6 (b)  
マトリックスプレーンの  
スタッキング

駆動線に与える。すなわち読み出し磁界の方向と 1, 0 情報を図 2.4 のように定めれば、上述の原理から図 2.3 の プラスパルスの第 1 ステップ(読み出し)で  $\frac{I}{2} + \frac{I}{2} = I$  による磁界  $H$  が与えられて 1, 0 の記憶状態に応じてセンス線に 1 の場合は  $\frac{d\phi_1}{dt}$  が、0 では  $\frac{d\phi_0}{dt}$  (コアのヒステリシスカーブが完全な方形でないでゼロというわけにはいかない) が出力として発生する。したがってこの電圧ので記憶情報のいずれであるかが検出できる。しかしこの読み出し大小パルスが与えられたあとでは 1, 0 いずれの記憶状態であったにしてもともに 0 となる(記憶の破壊と呼ぶ)ので読み出し前の記憶状態(とくに 1 の場合)にもどす必要がある。これが再書き込み(初めて書くときまた書き改めるときも含めて)であり、第 2 ステップのマイナスパルス( $-I$ )で行なう。しかしこれでは今後は 0 情報が 1 になってしまう(はじめて書くときまた書き改めるときでは 0 が書けない)ので、0 記憶のとき(0 を書くとき)に限りさらに第 4 の巻線として与えているデジット線に読み出し方向のパルスを第 2 ステップに与えて、一方をキャンセル( $-H/2$  しか作用しない)0 状態から 1 状態の磁化の反転を防ぐようにしている。これを 0 書き込みと呼び、コアからの出力が小さいとき デジット電流が自動的に流れているようになっている。

### 2.3 マトリックスプレーンとメモリスタック

以上のように一つのコアに 1 または 0 を書き込み、またそれを読み出せるこの記憶の最小単位をビット(binary digit)と呼んでいる。これを数やことばの単位まで拡げて、しかも数多く記憶するためには、

10001010.....(この数を 1 語あたりのビット数と呼ぶ)

というような系列を多数(この数を語数と呼ぶ)持たねばならない。ゆえにこの場合は(1 語あたりのビット数)×(語数)のコアが必要になる。これら多数のコアの一つ一つを上記のように動作させるには上述のようにそれぞれのコアに 3 本の駆動線、1 本のセンス線、および 3 個のパルス電源がいることになるが、ある時刻にはある語一つしか読み出す必要がないことと、上記  $I/2$  によっては記憶状態が変化しないことから駆動回路その他を簡単にして多数のコアの中の一つだけを適当に選択して動作させることができる。

すなわち図 2.5 の  $X_i, Y_i$  に  $I/2$  を流せば(1, 1)のコアには  $I$  が与えられ、(1, 2) および (2, 1) のそれには  $I/2$  しか、また (2, 2) には全然電流の効果はない(このようなコアの場所をアドレスと呼んでいる)。すなわち  $n^2$ (語数を示す)のコアを方形に組む(これをマトリックスプレーンと呼ぶ)ことによって  $2n$  という少

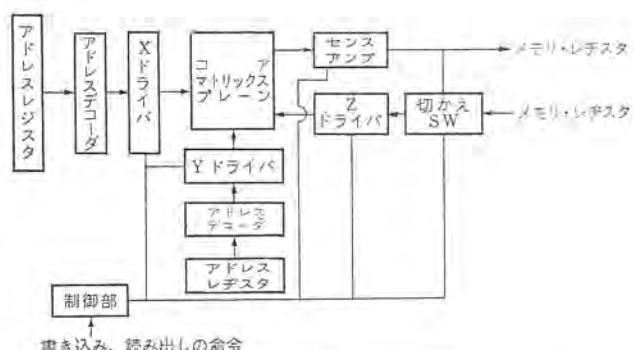


図 2.7 記憶装置のブロックダイヤグラム

ない電源で、自由に適当なアドレスを指定でき、その情報を読み出したまた書き込むことも 1 本のデジット線、センス線および 1 個のデジット電源、センスアンプで可能になる(つまり語の選択、非選択が可能になる)。これが電流一致記憶方式であり、このような方式ではどのアドレスでも等しい速度で読み出しができるので random access memory として磁気ドラム記憶の sequential と区別している。

このプレーンを 1 語あたりのビット数を積み重ねたものがスタック(図 2.6 (a))で、X, Y 両駆動線は直列に、デジット、センス線は各プレーンごとに独立に結線されている(図 2.6 (b))。したがって指定されたアドレス 1 語の全ビット同時に読み出し、書き込むことができる。これを並列駆動方式と呼び、このほか 1 語の各ビットを時間的にずらして順次アクセスする直列駆動方式もある。

### 2.4 記憶装置

以上のようにマトリックスプレーン、またはメモリスタックに外から与えられるものは、入力情報と制御信号(アドレス指定と読み出し、書き込みの指令)であり、外へ与えるものは出力情報である。コア素子群にこれらアドレス選択回路、駆動回路、センスアンプを含めたものが記憶装置で、これは図 2.7 のブロックダイヤグラムで示される。すなわち X, Y ドライバはアドレスデコーダの出力で選択されてプレーンの行と列のそれぞれ 1 本ずつに駆動電流を供給し、コアからの読

み出し出力はセンスアンプで増幅され、メモリレジスタに送られるとともに、0情報の場合はデジッドドライバを制御して再書き込み(0書き込み)を行なわせる。制御部はメモリへの書き込み、読み出せの命令に応じて図2.3のルーパスを順序よく発生している。

### 3. メモリコアの特性

#### 3.1 ヒステリシスカーブとメモリコアの性能測定

メモリコアは、別名方形ヒステリシスコアとも呼ばれるほどそのヒステリシスカーブが問題になる。材質的には $H_c$ が少なく(低駆動電流)、方形性がよく(高S/N)、固有抵抗が大きい(高速)ものが要求され(これらは互いに相反性があるが)、これらの値は駆動電源の種類、容量、記憶の正確さ、動作の安定性、センスアンプの段数、計算速度、記憶装置の大きさに関係している。とくに方形性はその中でも根本的なもので、方形比(squareness ratio)なる定義も与えられている。図3.1はメモリコアのヒステリシスカーブを周波数20kcのトローザを用いて描かせたものである。

しかし厳密にいって直流または交流によるヒステリシスカーブは、メモリコアのようにパルス応答を目的とするものには、その解析、性能比較面で適切であるとはいえない。なぜなら交流では、コアに磁界が与えられて、それに対応する磁束を生ずるまでにはある時間を必要とするから、得られたカーブは有限時間内の現象にとどまる。しかしパルス応答では、ある時間でのそれを問題にするわけで、不適当な駆動電流波形による評価の難点が具体的に駆動パルスの立ち上がり時間の相違によるコア出力の変化(パラメータによる特性変化の項参照)そのほか(後述)に表われている。

ゆえにヒステリシスカーブをもってパルスマモリの解析をするには、三角波または台形波パルスを用いてその立ち上がり時間の相違による見かけのヒステリシスカーブ(図3.2参照)から考察するしかない。しかしヒステリシスカーブがいざれにしてもメモリコアの性能判定には

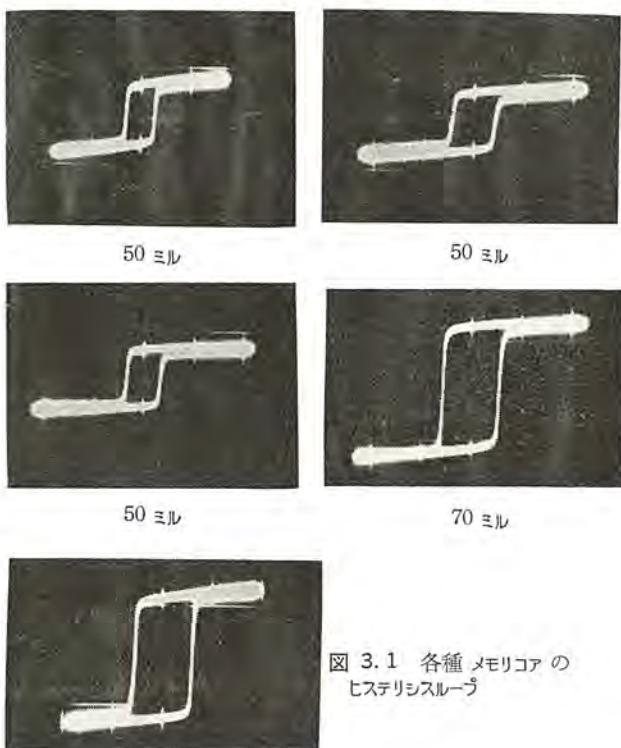


図3.1 各種メモリコアのヒステリシスループ

関接的なものであり、不確実であることと、さらにその特性に対する要求が、メモリの場合ほかのコアに比べてはだしきびしいこともある。現実の測定は磁性材料としてかなり特殊化された方法をとっている。すなわち、実際の記憶に使用するときに問題となる情報出力を直接求める方法で、電流一致方式の半選択電流 $I/2$ による妨害を考慮に入れたパルス系列で行なう。

#### 3.2 測定パルスパターン

図3.2(a)のパルス系列がこのメモリコアの価値指数を求めるためのもので、第1, 5ステップによって書き込まれた1, 0情報を第2, 6ステップの妨害パルス群で劣化させた後、第3, 7ステップで読みとるものである。図3.2(b)はこの入力パルスパターンに対応したコア出力波形であり、同期パルスを第3, 7ステップに入れて必要な1, 0出力すなわち $dV1$ ,  $dVZ$ をチェックする(図3.5参照)。

この妨害パルスが1個の場合の $dV1$ ,  $dVZ$ 電圧とヒステリシスカーブとの関係を示せば図3.3となる。今ヒステリシスカーブ上で実際の記憶装置における0, 1情報を考えてみると、駆動パルス系が図2.3であるので、書き込まれた0は実際には $0_w$ であり、1は1に等しい。その後この $0_w$ , 1は次に読み出されるまで読み出し、書き込み方向にアットランダムにジョウ(擾)乱をうけるのが普通である。しかしヒステリシスカーブの非方形性から、0ではwrite方向、1ではread方向のジョウ乱によるほうが反対方向のそれによるより情報の質がそこなわれ(ヒステリシスカーブの原点方向に移る)やすい。よってその方向に、ある個数の妨害パルスを与えた場合が最悪の0, 1と考えられる。コアの性能は、それが用いられる最悪の条件で求めたいので図3.2(a)のようなランダムなパルス系列を採用している。なお以上の説明では無ジョウ(擾)乱の1情報出力 $uV1$ (第5ステップ読み出し)の意味は薄いが、コアの標準的な特性といふことから $dV1$ とともに用いられ、また $dVZ$ と併記のもとに $uV1$ を1情報出力として代表することもある。

#### 3.3 測定回路とコア出力波形

コアは図3.4のように測定回路でチェックされる。すなわち図3.2(a)のパルスパターンを発生するパルスジェネレータ(P.G.)、コアを

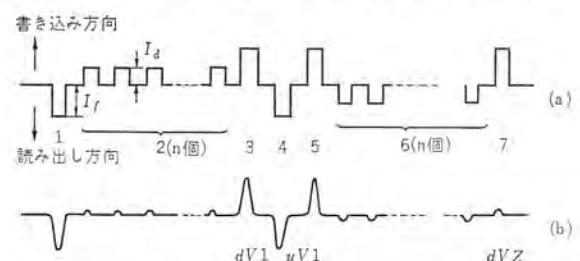


図3.2 測定パルスパターンとその出力波形

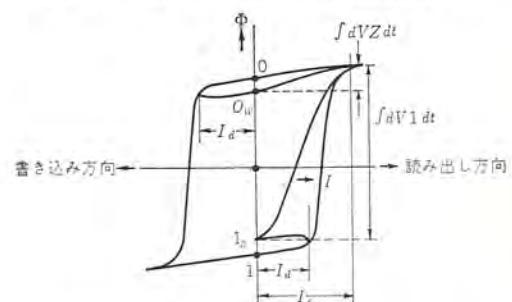


図3.3 1, 0記憶状態とその出力との関係



## 技術解説

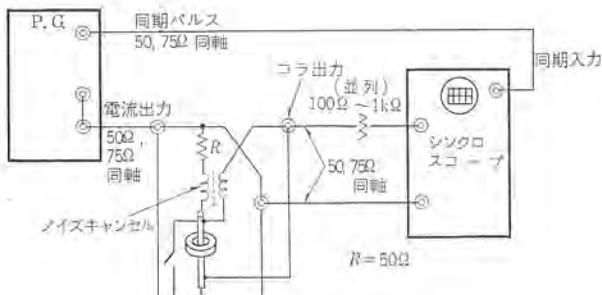


図 3.4 測定回路

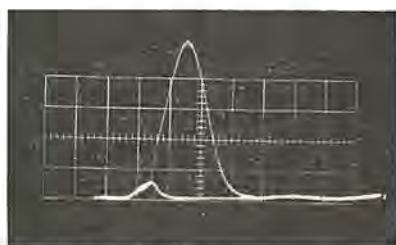


図 3.5 1,0 情報の出力電圧波形

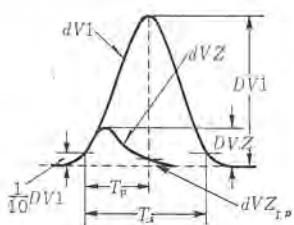


図 3.6 コア出力波形とその定義

鉄心としてそれぞれ 1 回線のトランス結合を形成する巻線治具と図 3.2 (b) の出力波形を観測するシンクロスコープからなっている。ただし測定の便宜上巻線を、図 3.4 に示すように一次、二次を共通にすることが多い。

しかしコアがそう入されていない場合でも測定パルス電流の立ち上がり時に、ストレーフラックスを拾う(雑音が現われる)ので、ノイズキャンセルコイルを用いてこれを最小にし、情報出力測定の正確さを期している。さらにコア出力以外の雑音軽減としては、コア出力側の入力インピーダンスを  $100\Omega \sim 1k\Omega$ (コア寸法によって異なる)に下げたり、負荷抵抗をそう入する方法がある。めやすとしてこれら残留雑音の電圧振幅は、コアの 0 出力の波高値である  $DVZ$  の  $1/10$  以下または  $0.5mV$ ( $1A$  のとき) 以下程度でなくてはならない。

キャリブレーション抵抗( $R$ )は、回路上もしその両端の電圧をチェックしない図 3.4 の方法では、コア出力電圧が  $E=IR$ (または  $E=0.5IR$ )に直列にはいるので、電流測定を正確にするために  $50\Omega$  程度を採用することになる( $E \gg dV1 = 100mV$ ,  $E > 5V$  として  $R > 10\Omega$  で十分)。コアに施すコイルの巻数、二次負荷抵抗によっては二次出力の電流、電圧波形が変化する。しかしメモリコアを対象にする場合、一次、二次それぞれ一回巻を考えればよく、負荷抵抗も問題にしなくてさしつかえない。

図 2.5 はグラウンド管上の  $dV1$ ,  $dVZ$  出力波形である。詳しくいえばこの  $dV1$  波形にはピークが二つ現われ、初めのは可逆的

磁束変化によって起こるもので、その電圧値は駆動電流の立ち上がりに関係し、あとの大さなピークは非可逆なそれによって起こり、飽和までの範囲、電流振幅値に比例する。

すでに明らかたとおり、 $dV1$  の波高値  $DV1$  が大きく、 $dVZ$  のそれ  $DVZ$  は小さいことが望まれ、 $DV1/DVZ$  をメモリコアの  $S/N$  としている。しかしマトリックスプレーン、メモリスタックでは大容量になると  $DVZ$  が大きくなりこの  $S/N$  が悪くなり、使用にためなくなる(後述)ので、 $dV1$  の波高値を示す時刻における  $dVZ$  出力( $dVZ_{tp}$ )を 0 出力としてメモリの  $S/N$  を論じている(図 3.6)。なおこの  $dV1$  出力の時間軸(横軸)すなわち全磁束が反転するのに要する時間をスイッチング時間( $T_s$ )と呼び、これは読み出し時間、記憶速度に關係する。またその波高値までの時間はピーキング時間( $T_p$ )と呼ばれ、これは上記同一時刻における  $1,0$  出力を比較するためのストローブパルスを入れる位置を指定する。したがって  $T_p$ ,  $T_s$  はメモリの  $S/N$  および記憶速度に關係するとともに重要な性能項目となっている。なお実用上の面から  $T_p$ ,  $T_s$  を駆動パルスの立ち上がりから与える方法もある。

### 3.4 電流パルス特性と磁気特性との関係

以上  $DV1$ ,  $DVZ$  の値およびメモリコアの動作原理などを実際の駆動電流値  $I$  をもってながめてきたが、メモリコアの特性はすでに明らかのように電流振幅によって著しく変化する。すなわち電流特性がある。 $DV1$ ,  $DVZ$  および  $T_s$  を図 3.2 (a) の  $I_f$  を変化させて( $I_d=1/2I_f$  の関係で  $I_d$  も変化)プロットしたものが図 3.7 であり、これが電流パルス特性といわれるものである。すなわちこのカーブからそのコアの  $S/N$  の良否、使用駆動電流値およびその電流における  $1,0$  出力電圧値、スイッチング時間などがわかる。

さて測定電流振幅  $I_f$  を順次増加してゆくと、そのコアのヒステリシスカーブは図 3.8 のように変化してゆく。電流振幅の増加に従い  $+B_r$  と  $-B_r$  の距離は大きくなるので図 3.3 から  $DV1$  は大きくなり、方形性を示す限り  $DVZ$  はさほど変化しない。しかしある振幅値になるとそれ以上では  $H_c$  および  $H_n$ (電流値で  $I_n \dots = -$  電流)が変化しないと見てよいので、 $I_d$  電流が  $I_n$  を越すあたりから  $1,0$  情報が劣化され、 $DV1$  が小に、 $DVZ$  が大きくなってくる( $UV1$  はヒステリシスカーブに沿って大きくなり飽和する)。

この電流パルス特性は、メモリコア特性の全体を知る最も重要なもので、メーカー側ではメモリコアを開発するための基本データともなり、またユーザーへの製品の性能提示データとなる。ユーザーとしては各製品の性能比較の資料、あるいは、ある設計仕様に対するそのコ

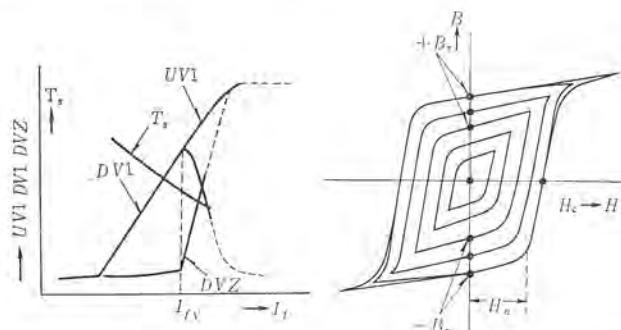


図 3.7 電流パルス特性

図 3.8 駆動電流振幅変化による  $B$ - $H$  カーブの変化

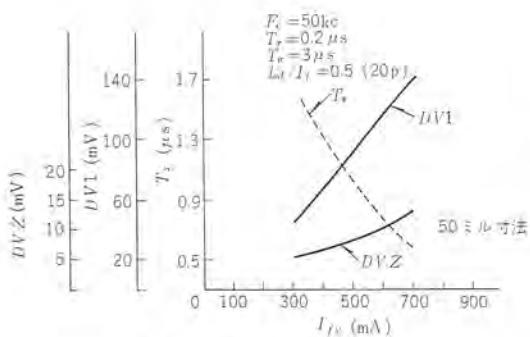
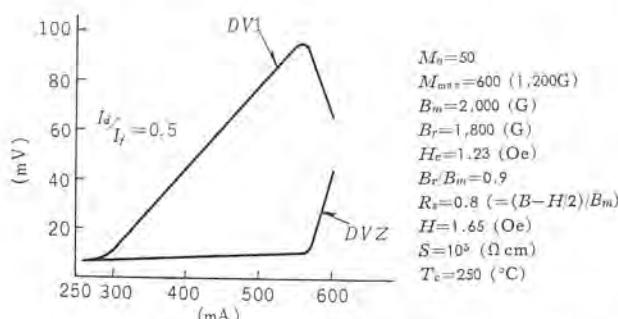
図 3.9 DV1, DVZ,  $T_s - I_{fv}$ 

図 3.13 メモリコアの磁気特性と電流パルス特性

なる関係で与えられている。

$H_o$ : 磁壁が移動し始める限界磁場 ( $H_c$  よりわずかに小)

$S_w$ : スイッチング係数

この場合、高速スイッチングの目的のために特殊の製造法で同じ駆動電流値に対して  $T_s$  が低い材料も作れるが、このようなものは一般に DVZ が大であり (DV1 も大), 小容量の制御用メモリなどに利用するにとどまる。

以上ヒステリシスカーブおよびパルス電流特性はすべて  $S/N$  良好 (方形性がよい) なコアを対象にしてきたが、 $S/N$  不良のコアの電流特性を示すとたとえば図 3.10 のように表われる。しかしこの不良コアのヒステリシスカーブをとってみると図 3.11 となり、ヒステリシスカーブでの判定がいかにもメモリコアの場合不明確なものであり、妥当なものでないかが理解できよう。よって  $S/N$  の尺度としての方形比すなわち  $B_r/B_m$ ,  $(B-H/2)/B_m$  などもメモリの価値指数としては好ましいものではなく、パルス応答による磁束変化からヒステリシスカーブを間接的に求めた図 3.12 の  $B_{ru}/B_m$  などで初めて意味が出てくると考えてよい。

ここであるメモリコア (50 ミル寸法) の磁性材料としての標準特性とパルス電流特性の比較を図 3.13 にあげておく。

### 3.5 駆動電流振幅と妨害比

パルス電流特性から明らかなように、有効な記憶動作を行なわせるためにコアに適用される駆動電流は  $(dV1/dVZ)_{max}$  を示す電流または  $I_{fv}$  として与えられる。しかし電流振幅制御の不確実性や温度変化によるパルス電流特性の移行 (温度特性の項参照) があるので、高  $S/N$  を期待できるぎりぎりの振幅値に選ぶわけにはゆかない (コアに適用される電流振幅が  $I_{fv}$  をオーバーすることが危険)。

この最適駆動電流値 ( $I_{fo}$ ) を求める一つの方法に「妨害比」を用いる方法がある。これは測定パルスパターンの妨害パルス振幅を駆動電流振幅の 0.5 以上に選ぶものである。すなわち  $I_f$  および  $I_d$  がそれぞれ 10% 好ましくない方向に変化したとして ( $I_f$  が小になれば書き込み、読み出し不十分,  $I_d$  大で情報の質劣化)  $I_d$  振幅を  $I_f$  の 0.55/0.9 ≈ 0.61 倍に進んだ場合のパルス電流特性から求める。この  $I_d/I_f$  (上例では 0.61) が妨害比と呼ばれるもので、 $I_{fv}$  は妨害比 0.5 の場合の 650 mA から 520 mA と 0.8 倍に減少している (図 3.14)。この 520 mA 付近の電流振幅が実際の駆動電流すなわちその 1/2 がマトリックスプレーン、メモリスタックの駆動電流 ( $I/2$ ) となり、駆動電源の種類、容量を限定することになる。

以上のように妨害比は、電流振幅変化率をある値に仮定した場

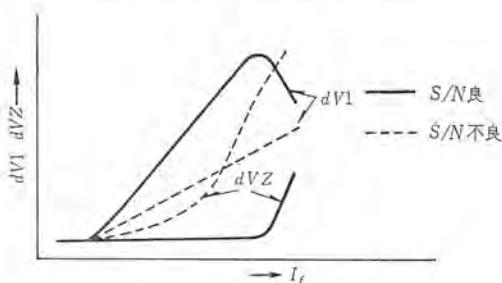


図 3.10 S/N 良, 不良コアの電流パルス特性



図 3.11 S/N 良, 不良コアの B-H カーブ比較

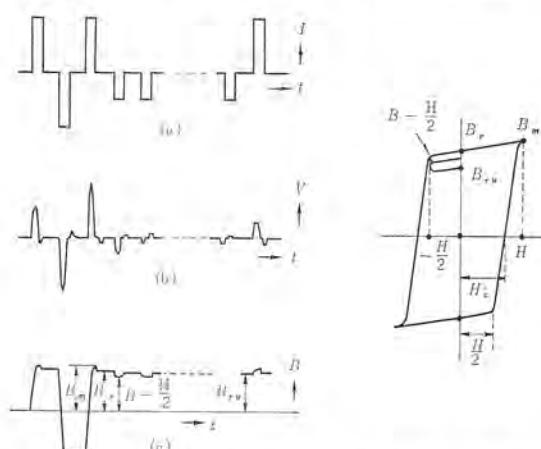


図 3.12 駆動パルスとその出力、磁束密度との関係

アの適、不適の判断がこれから与えられることになる。

$I_d=1/2I_f$  の電流パルス特性の DV1, DVZ の変曲点電流 ( $I_{fv}$ ) をヒステリシスカーブに対比してみると  $H_c$  のほぼ 4/3 倍程度になるから、 $H_c$  の相違する材料ではおのずから  $I_{fv}$  が変化することになる。 $H_c$  の異なるメモリコアの  $I_{fv}$  における DV1, DVZ および  $T_s$  を電流に対してプロットすると図 3.9 のようになる。すなわち駆動電流が大きい材料程  $S/N (=DV1/DVZ)$  は大であり、 $T_s$  は小となる。これは、

$$T_s(H_m - H_o) = S_w \text{ (const.)}$$

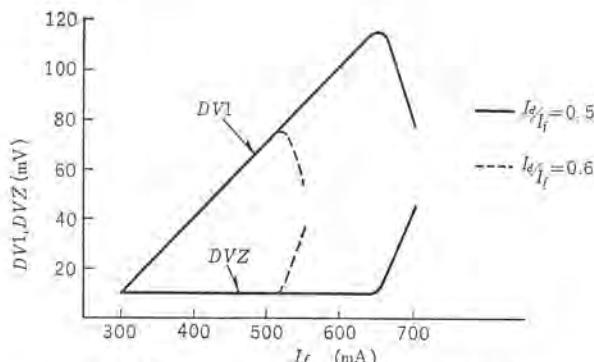


図 3.14 妨害比による電流パルス特性の変化

合の値であるから、固定される（これによって一義的に使用駆動電流が決定される）性格のものでもない。一般には 0.55～0.64 が用いられている。いずれにしても駆動電流振幅によってパルス電流特性が大きく変化するので測定にあたっては電流振幅の制御をきびしく（±1% 程度）行なわなければならないし、妨害比も電流パルス特性の一一番大きなパラメータになるので必ず明記されなければならない。

### 3.6 温度特性

以上メモリコアをいかなる電流振幅で使用すればよいかを述べたが、さらにこれを規定する条件に温度がある。別ないいかたをすれば外界の温度変化によってパルス電流特性の変化が起こり、 $I_{fp}$ が移動する。よってこの変化量の大小によっては  $S/N$  のマージンが変わってくるので信頼性の問題にもつながってくる。すなわちメモリコアの温度特性（0°C から 70°C を考えて）は、方形性の変化としてではなく、 $H_c$  の移行として現われるので、図 3.15 のように電流特性が平行移動（-2 mA/°C 程度の最適駆動電流の移行）する。この 1°Cあたりの電流移動量は厳密にいって材料の  $H_c$  によって異なり、常温の変曲点駆動電流のはば -0.1% 弱と考えられる。

よってメモリコアを一定の  $S/N$  で使用するには、温度変化に対する電流変化を駆動回路で補償するか、一定温度を oven を用いて実現するかの方法しかない。この場合 oven 温度は、考えられる外界温度の最高付近にコントロールして使用する例が多い。

しかし上記のような方法をとらない場合（すなわち一定電流駆動）は、DV1 出力が変化するので広温度範囲にわたりある  $S/N$  値以上を保持するために、与えられる外界の最高温度で最高  $S/N$  を与える電流を駆動電流として採用しなければならない。この場合温度が減少するに従い 1 信号出力が減少するので、最低の希望の  $S/N$  値を与える温度（最低使用温度）はおのずから決り、そのコアの使用温度幅が定ることになる（図 3.15 (b)）。図 3.15 (b) に示されるメモリコアは常温使用では 500 mA を選べばよいが、最高温度 50°Cまで用いるためには 470 mA を選び -5°Cまでなんとか使用できるということになる。

この使用温度幅を広げる目的から 1°Cあたりの駆動電流変化が -1.5 mA/°C 以下を示すコア、あるいは 1°Cあたりの 1 信号出力変化（一定電流の場合）が +0.5 mV/°C 以下を示すコアが wide temperature range コアとして作られている。これら変化率はいざれもメモリの信頼性につながる価値指標であり、厳密にいえば前者は駆動電流可変、後者は一定駆動電流使用の場合の温度

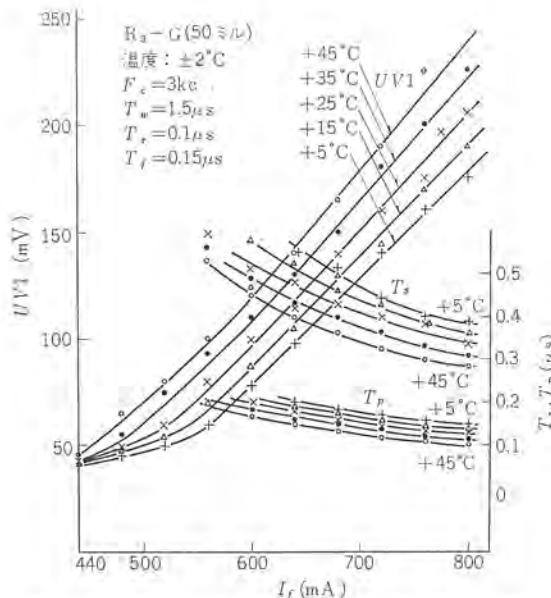


図 3.15 (a) 温度変化による電流パルス特性の移行

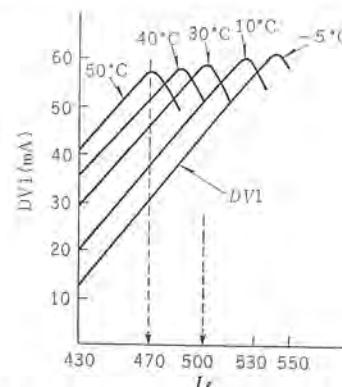


図 3.15 (b) メモリコア使用可能温度範囲

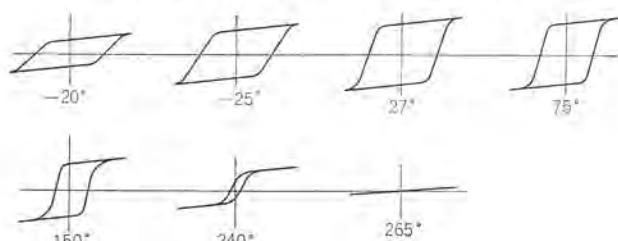


図 3.16 B-H カーブの温度特性

係数とみることができる。

以上は温度変化特性に関してであるが、さらに使用温度という面からはミサイルなどの軍事目的に用いられるものや、宇宙ロケットに積みこまれるものなどでは 100°C 以上の温度でその性能を保証しなければならない。この場合はその温度による方形性が問題になってくるので、 $T_c$ （キューリポイント）の高いものが必然的に望まれてくる。ちなみに常温で用いられる一般的なメモリコアは  $T_c \geq 250^\circ\text{C}$  であり、40°C付近に  $S/N \max$  ( $dVZ$  が最小) があるともいわれている。図 3.16 は常温用メモリコアについて広範囲に温度をかえた場合のヒステリシスカーブを示している。

以上のことからメモリコアの特性をチェックする測定温度は、前述の妨害比と同じく重要な測定条件の一つであり、必ず明記しなけ

ればならない ( $40^{\circ}\text{C} \pm 1^{\circ}\text{C}$  など)、とくに広温度範囲に使用するメモリコアの場合は、一点以上の温度によるチェック、あるいは最低温度による  $S/N$  保証チェックなどが必要になってくる。

### 3.7 測定条件の変化による特性の変化

図 3.2 (a) に示した測定パルスパターンには各種の定数が与えられている。すなわちパルスの立ち上がり時間、パルス幅、妨害パルスの数、クロック周波数などである(妨害比および温度についてはすでに述べた)。したがってこれらが一定値として与えられたパルスパターンから得られるメモリコアの特性は、ある一つの条件における結果であるといえないことはない。しかしこのデータをもってそのメモリコアの代表特性として示すからには、これら定数は実際に使用する条件、いいかえればそのコアの性能を最高に發揮する推奨使用条件を与えるものでなければならない。

このような意味から、これらの定数を変数とした場合の特性変化を検討し、合わせて測定条件設定の基準を考えてみる(詳しくいえば以下のデータもほかの条件は一定であるから、その傾向を示すだけで、実際はそれらが重複された形で現われる)。またこの理解によって一定の条件の特性値からほかの条件での特性が推しはかることにもなるわけである。

なおパルス波形には、さらにサグ、オーバーシュート、アンダーシュートなどもあり、完全な台形波ではない。これらはパルスジェネレータの性能によって決ってしまうが、ともに 2% 以下である必要がある。また 1 個のコアを測定する場合は問題ないが、多数のコアを負荷とする場合にはパルスジェネレータの出力ではなく、コアに与えられる波形の「ナマリ」も注意する必要がある。

#### 3.7.1 パルスの立ち上り時間 ( $T_r$ )

$T_r$  は負荷のいかんにかかわらず一定であること、また高速スイッチングを示すコアになればなるほど短いものが要求される。この  $T_r$  の変化によって出力波形に顕著な影響が現われ、パルス波形の変数中もっとも重要なものとなっている。なおこの  $T_r$  と出力の波高値、波高値到達時間との関係について理論式も出ている。図 3.17 が  $T_r$  と DV1, DVZ,  $T_s$ ,  $T_p$  との関係で、立ち上がりが急しゅんであればあるほど、前二者は大に、後二者は小になっていることを示している(しかし  $T_r$  があまり大になり過ぎると  $T_s(H_m - H_o) = S_w$  式の関係はくずれてくる)。

ゆえに  $T_r$  の選定にあたっては高速のもので  $0.1\mu\text{s}$  以下、そのほかのものでは  $0.2\mu\text{s}$  程度が一般に適用されている(測定にあたっての公差は 10%)。なおマトリックスプレーンに与えるデジットパルスはその性格上立ち上がりの急しゅんさは、あまり必要とされない(いい換えればこれはコア測定パルスパターンの妨害パルスとほぼ対応できるので、妨害パルスの方はあまり問題にする必要はない)。

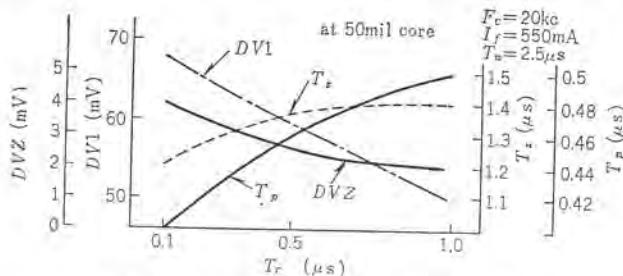


図 3.17 DV1, DVZ,  $T_s$ ,  $T_p - T_v$  特性

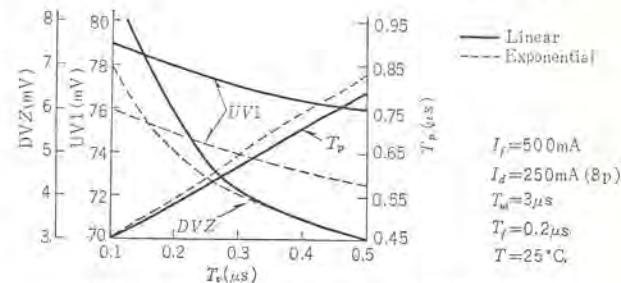


図 3.18 立ち上り波形による特性変化

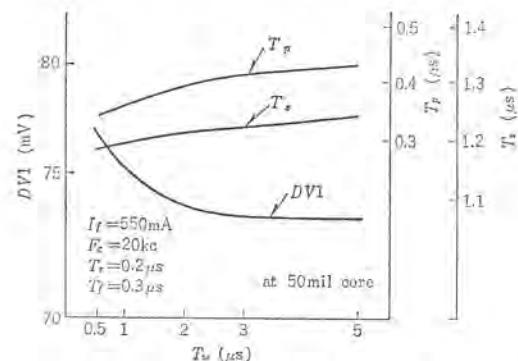


図 3.19 DV1,  $T_s$ ,  $T_p - T_v$  特性

いうことになる)。以上述べた立ち上り時間は、パルスジェネレータの回路調整からある程度自由に選べるが、測定器(あるいは電源)として決ってしまうパルスの立ち上り波形でも厳密には差が出てくる。すなわち linear な場合と exponential な場合とで特性的相違がありこれが図 3.18 に示されている。

#### 3.7.2 パルス幅 ( $T_w$ )

駆動パルス幅は、そのコアの(大なるパルス幅で測定した場合の)  $T_s$  以上を選べばよい。 $T_s$  より長いパルス幅での UV1,  $T_s$ ,  $T_p$  との関係は図 3.19 のようになる( $T_s$  より短いパルス幅の場合は、パーシャルスイッチングになり、そのコアのヒステリシスカープそのものおよびパルス応答の経路も違ってくる)。

よって測定パルス幅はコアの性能(コア寸法を加味した)によって  $0.5\sim 5\mu\text{s}$  程度を与え、その公差を  $\pm 5\%$  程度に抑えればよい。

#### 3.7.3 妨害パルスの数

この妨害パルスは、前述のようにある程度実働の場合の 1,0 情報の劣化を見越して意識的に与えるものである。したがってこの数の相違によって  $S/N$  が変化するものであれば、コアの性能を保証する測定条件としては好ましくない。

定性的にこの妨害パルスの影響は、初めの 1 個で非可逆的磁束変化が起こり、2 個目からはほぼ可逆的のそれしか起こらないはずであるので、1 個以上は無関係なわけだといえる。しかし図 3.20 (a) に示すように変曲点電流値以上で DV1 が変化し( $n=0$  は UV1 出力), DVZ も図 3.20 (b) に示すように 20 以下では収束していない。以上の傾向は妨害比の変化、パルス幅、コア材料による相違があっても同じようにいえる。

よって図 3.2 (a) に示したパルスパターンを考えるうえでは(ほかのジョウ乱方式たとえば read write または write read ジョウ乱による情報の質劣化は考えないとして)、20 パルス程度与えればよいといえる。しかし適用駆動電流設定のみの判定には



## 技術解説

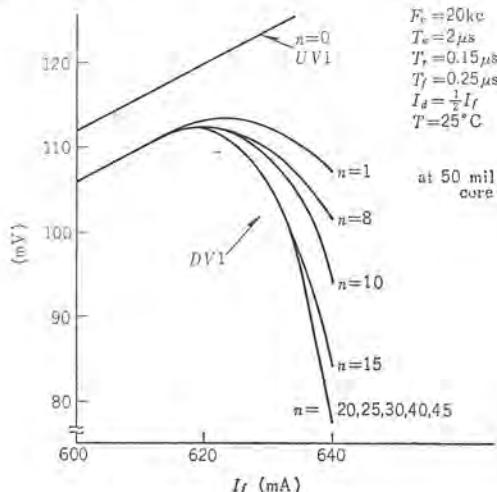


図 3.20 (a) 妨害パルスの数と電流パルス特性との関係

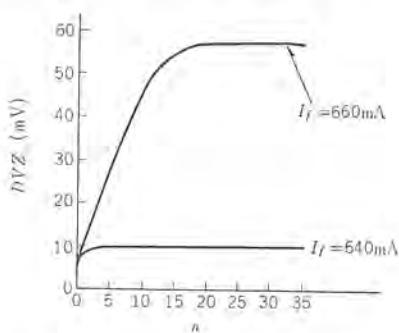


図 3.20 (b) 妨害パルス数と DVZ との関係

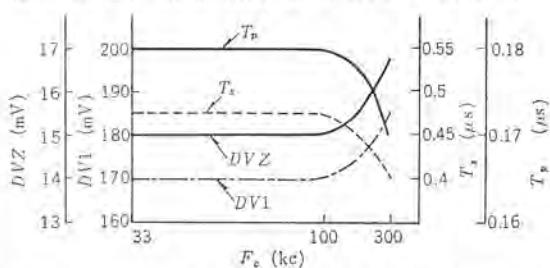


図 3.21 クロック周波数と DV1, DVZ, Ts, Tp との関係

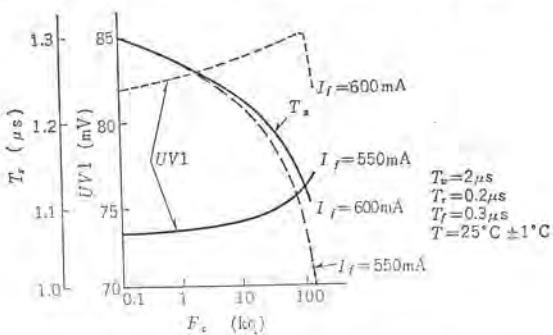


図 3.22 クロック周波数と UV1, Tc, Ts との関係 (パラメータ If)

3.20 (a) から数個程度で十分ともいえる。現在採用されている数は 8, 9, 11, 20 さらには 200 というものまである。

### 3.7.4 クロック周波数 ( $F_c$ )

高速動作の要求からサイクルタイムを減少するために記憶動作に支障のない程度までパルス間隔をせばめている。いずれにしても

そのコアが用いられる早さで測定するにこしたことではない。しかしその得られる性能に大きな相違がなければ、コア測定のパルスパターンがそもそも特定なものであることもあり、実際の記憶動作に適用されるパルス間隔と同一にする必要もない。

クロック周波数  $F_c$  (パルス間隔分の一つとして表現) の変化による特性変化は図 3.21 で、クロック周波数の増大によって UV1, DV1, DVZ は大に、 $T_s$ ,  $T_p$  は小になる (とくに 100kc 以上では顕著である)。しかし上記データに表われた周波数変化による影響も妨害パルスがはいっているので、実際の記憶動作での 1/10 程度のスイッチングの効果 (同じアドレスのコアを連続して読み書きした場合の発熱その他) と等価と思われる。妨害パルスを入れないダブルパルスで高速スイッチングさせた場合の特性変化が図 3.22 で、この結果からヒステリシスによる温度上昇の影響と考えられる傾向が表われている。

一般の測定では、50 ミルコアで 20~50kc (パルス間隔で 50~20 μs) ± 10% 程度を与えていている。

## 4. メモリコアの寸法その他

メモリコアの形状は、すでに明らかなように磁束反転磁界の減少と有効な残留磁束利用から反磁場のない閉磁路を選んでいる。同じ材料 ( $H_c$  が同じ) であれば有効径の小さい環状コアになればなるほど駆動電流は小さくてすむ ( $H = 1/2\pi \cdot I/r$ )。ゆえに  $H_c$  が大である材料を用いてコア寸法を小さくすれば、同じ駆動電流でスイッチング時間の短いものが得られる。このためコア寸法は高速化の目的から製造上の困難さを駆逐して極度に小さくなっている。表 4.1 はメモリコアの各種寸法であるが、すでに 30 mil のものが標準になりつつある。

コアの高さは必要な 1 情報出力電圧、マトリックスプレーン編組作業 (薄いほうが容易) からおのずから定まり (内径のほぼ 1/2), 外内径比は 1 に近ければ近いほど S/N が大になるが、コア製造面から一定の比 (ほぼ 5:3) が与えられている。コアが小さくなれば温度による影響は単位体積あたりの表面積が大になってくるので少ないが、外部回路からの雑音の影響が問題になってくる。現在

表 4.1 コア寸法

外径 (ミル)	内径 (ミル)	高さ (ミル)
80±3.0	50±2.0	25±2.5
50±2.0	30±2.0	15±2.0
40±2.0	25±2.0	12±2.0
30±1.5	18±1.0 / 20	8.5±1.0 / 9

外径 (mm)	高さ (mm)	重量 (mg)
1.28-12-16-4	0.41-11-17-1	1.55-1.2-1.50-1.3
1.25-42-4	0.39-3-3-4	1.45-1.3-1.40-1.3
1.25-53-4	0.38-6-6-2	1.40-1.3-1.35-1.2
1.24-14-4	0.37-15-16-4	1.35-1.2-1.30-1.1
1.23-11-4	0.36-7-7-1	1.30-1.1-1.20-1.1
1.22-1	0.35-6-6-1	1.20-1.1-1.10-1.0

図 4.1 50 ミルメモリコアの物理量のバラツキ

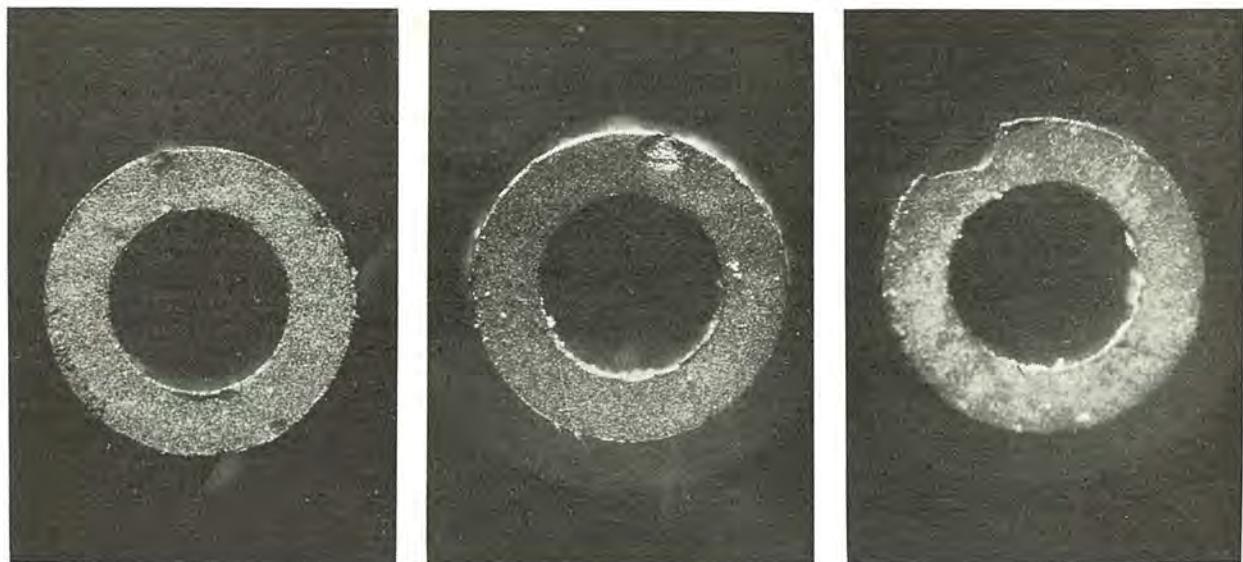


図 4.2 メモリコアの外観 (50 ミル)

もっとも小さいものは外径 18 ミル (内径 10 ミル) 程度のコアであるが、コア製造面 (おもに プレス) および性能測定面のむずかしさもさることながら編組加工上の大きな問題がある、これが解決されない限り単なるコアの小形化は有名無実の感があり、将来に問題を残している。

寸法公差については、コアが高度の性能の均一性を要求されることからおのずからバラツキも少なく、表 4.1 に示す範囲より実際はさらにせまい。図 4.1 は 50 ミルコアの寸法バラツキである。以上のようにコア寸法の公差規格はコアの性能からくる二義的なもののはかに、プレーンの自動編組を行なう目的のために特殊なコアを必要とすることがあり、この場合はコアの寸法バラツキがそのまま加工能率にひびいてくるので、さらにシビヤなものとなっている。

メモリコアの外観は、目では不明確であるが、製造上 プレス加工で

成形されるので、バリ、欠け、アールなどがある程度認められる。またなかには図 4.2 のような欠損したものもあるが、この程度のものまでは性能に影響がないデータも出ている。ただし性能良好なコアの外縁を意識的に 5% 程度から 1/3 幅破損したものでは、DV1 の減少が 0.6% であるのに DVZ, Ts はそれぞれ 7%, 5% とかなり大きな変化も示していることは注意しなければならない。

メモリコアの強度は、もっぱらマトリックスプレーンに編組する場合の作業性に関するが、その他この強度の差が製造条件の差に起因するはずのものであるからその性能の安定性にも影響ないとは言いきれない。市販の 50 ミルコアでの引張り荷重試験で破壊する値は  $550 \pm 150$  グラムが強いほうであり、なかには  $400 \pm 200$  というもののまである。

# 技術講座

## SCR インバータとその応用(その3) —原理と動作(下)—

大野栄一\*・岸本健\*

### 5. D形転流インバータ

#### 5.1 回路と動作原理

転流用の補助 SCR を用いる D 形転流方式 インバータは、前章

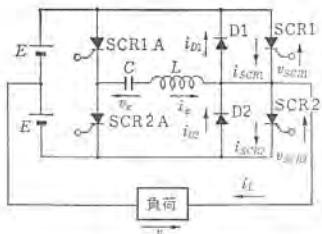


図 5.1 補助インパルスにより転流を行なうインバータ (D-C 形インバータ)

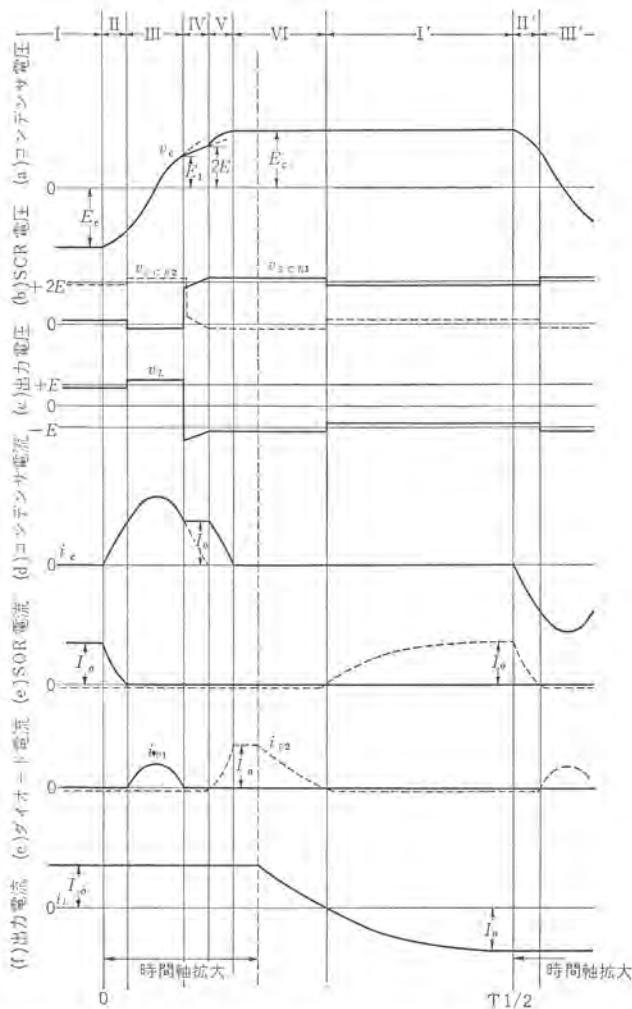


図 5.2 補助インパルスにより転流を行なう回路の動作波形 (遅れ力率負荷時)

(Vol. 39, No. 6) に述べた C 形転流方式による方形波 インバータよりもさらに理想的な方形波出力が得られ、小形の LC で効率も高く、きわめてすぐれた特性を示すものであるが、その歴史は新しく、次章の E 形とともに今後の発展が注目されるものである。

ここではやはり McMurray によって新しく発表された図 5.1 の回路<sup>(7)(8)</sup>を中心にその動作原理を述べることにしよう。

図 5.1 は電源分割形で、SCR1, 2 が主 SCR, SCR1A, 2A が補助 SCR, D1, 2 が帰還用ダイオードで、転流用 LC は主 SCR と補助 SCR の間に図のように接続され、電源と負荷の間は主 SCR および帰還ダイオードによって直結されているのが特長である。

前章の場合とどうような仮定をおいて誘導性負荷時の動作をモード別に調べてみよう。各モード別の動作波形を図 5.2 に示す。

#### (1) モード I

SCR1 が ON となって負荷とつながっているモードで、このモードの終わりには負荷電流は  $I_b$  になっているとする。転流コンデン

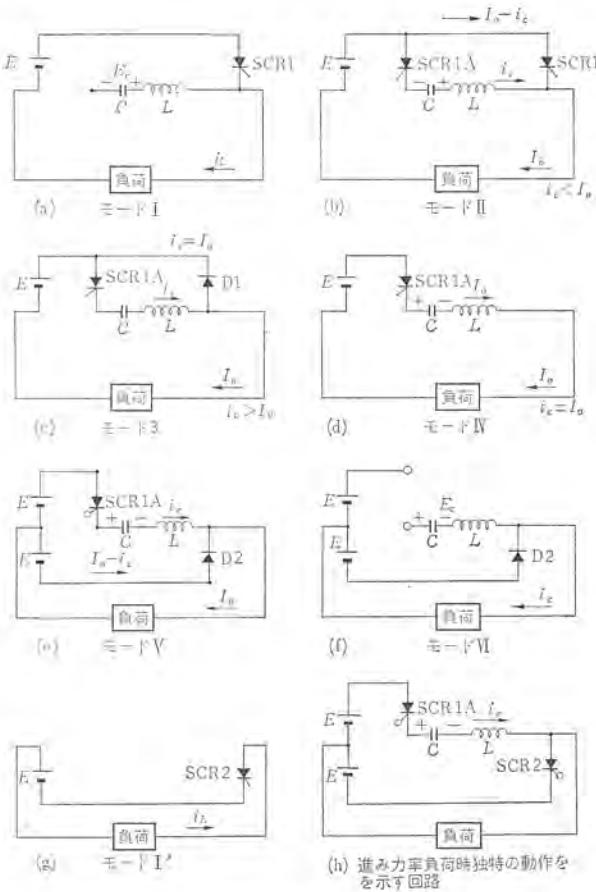


図 5.3 補助インパルスにより転流を行なうインバータの動作モード別等価回路

サ C は図示のような極性に  $E_0$  まで充電されている。等価回路は図 5.3 (a) で示される。

#### (2) モード II

SCR1A をオンになると転流コンデンサの放電電流  $i_c$  が  $L, SCR1, SCR1A$  を通って流れ、なお以下転流期間中は負荷電流は、 $I_0 = \text{一定}$ であるとすると  $i_c$  の増加に伴い SCR1 の電流は、 $I_0 - i_c$  と次第に減少する。このモードは  $i_c = I_0$  に達するまで続く。等価回路は図 5.3 (b) で示される。

#### (3) モード III

$i_c$  のセン頭値が  $I_0$  より大であるように  $L, C$  を選んでおくと  $i_c$  はさらに増加し、 $i_c > I_0$  となるので、帰還用ダイオード D1 に  $i_c - I_0$  が流れる。この期間中に  $i_c$  はセン頭値に達し、ふたたび  $I_0$  にまで減少する。この間 SCR1 には D1 の順方向電圧降下だけ逆電圧がかかりこの期間が SCR1 のターンオフ時間以上であると、SCR1 はターンオフされる。なお、 $i_c$  がほぼセン頭値に達したときコンデンサの電荷は完全に放電し、その後  $L$  の蓄積エネルギーにより逆方向に充電される。このモードの終わりには、モード I とは逆極性に  $E_1$  だけ充電されている。等価回路は図 5.3 (c) で示される。

#### (4) モード IV

このモードは図 5.3 (d) で示されるように転流電流は  $L$ 、負荷、上部の  $E, SCR1A$  および  $C$  を通って流れ。なおこのモードが生ずるのは前のモードの終わりに  $E_1 < 2E$  であるときである。

$E_1 > 2E$  のときはモード IV ではなくモード III から V に移る。なおこのモードは転流回路の  $Q$  が比較的小さいときに生じ、このモードの生ずるよう設計すると  $C$  の耐圧、 $SCR1A \sim 2A$  の耐圧を小さくできるという利点が存在する。負荷のインダクタンスが転流インダクタンスより十分大きいと考えるとこの期間中  $i_c = I_0$  一定と考えられ、コンデンサは直線的に充電され、このモードの終わりには  $2E$  まで充電されている。

#### (5) モード V

コンデンサの電圧が  $2E$  に達すると D2 にかかる電圧が逆転し、D2 を通って負荷電流は電源に回生されるようになる。一方  $i_c$  は  $I_0$  より減少し、D2、電源  $2E, SCR1A$  を通って  $C$  をさらに充電する。このモードは  $L$  が完全にエネルギーを放出し、 $i_c = 0$  になり  $L, C$  の共振によりさらに反転しようとするとき、SCR1A がターンオフされることにより終わる。このモードの終わりには  $C$  の電圧はモード I と逆極性に  $E_0$  まで充電される。等価回路は図 5.3 (e) に示される。なお、モード III から直接モード V に移る場合は、コンデンサの初期値が  $E_1$ 、電流の初期値は  $I_0$  である。

#### (6) モード VI

転流回路は静止状態にある。負荷が誘導性のためさらに負荷電流が D2 を通って電源に回生される。このモードは回生電流がゼロになるまで続く。なおこのモードの途中に SCR2 にゲート信号が与えられるが回生電流が流れている期間は D2 により SCR2 が逆バイアスされるので  $i_c$  がゼロに達してはじめて SCR2 がオンになる。(図 5.3 (f))

#### (7) モード I'

回生電流がゼロに達すると、すでに加えられていたゲート信号により SCR2 がターンオンする。このモードはモード I とちょうど半サイクルだけ遅れたもので、まったく同様と考えることができます。

る(図 5.3 (g))。ここで C 形転流インバータのところで述べたとどうよう、ゲート信号は単なるパルスではなく方形波状が必要であることがわかる。

次にどうようとモード II', III', IV', V', VI' を経てモード I に戻るのであるが、これらはモード II, III, IV, V, VI まったく同様であるので省略する。

出力電圧の波形は、モード IV, IV' の存在しないときには SCR、ダイオードの順電圧降下を無視すると完全な方形波になる。なおモード IV, IV' が存在するときにはこのモード期間中最大  $2E - E_1$  だけ方形波よりもずれる。

これまで誘導性負荷の動作を述べてきたが、負荷が容量性の場合には電流が進むため、モード I の終わりにはすでに負荷電流が逆転し D1 を流れ、SCR1A がターンオンすると D1 には  $i_c$  と  $I_0$  が加わって流れることになり、 $i_c$  がなくとも自然転流される。なお D1 の電流は  $i_c$  がセン頭値をすぎて、減少して SCR1A がターンオフされるまで流れ。電流が進んでいるので  $i_c = 0$  に達したときゲート信号を与えるとただちに SCR2 が動作し、モード I' に移り、動作は非常に簡単になる。ただここで注意すべきことは、 $i_c = 0$  に達したとき、転流回路の損失のため C はモード I とは逆極性であっても  $E_0$  まで充電されていない。したがって SCR2 の動作中も SCR1A のゲート信号は加えておいて電源からエネルギーを得て、 $E_0$  まで充電しなければならない。このときの等価回路を図 5.3 (h) に付加ておく。

#### 5.2 設計基準

文献 (8) に示されている方法にもとづき設計基準、すなわち転流回路の  $C, L$  値の決定法について述べることにする。

SCR1A がオンになった後のモード II'~III における転流電流はこれを  $i_c$  とすると次の方程式で表わせる。

$$-E_0 + \frac{1}{C} \int_0^t i_c dt + L \frac{di_c}{dt} + R i_c = 0 \quad (5.1)$$

$t=0$  のとき  $i_c = 0$  であることから

$$i_c = \frac{E_0}{\omega L} e^{-\alpha t} \sin \omega t \quad (5.2)$$

(ここで  $\omega_0^2 = 1/LC, \alpha = R/2L, \omega^2 = \omega_0^2 - \alpha^2 > 0$ )

さらに  $Q = \sqrt{LC}/R = \omega_0/2\alpha$  とおき  $Q$  が十分大きいとする  $\omega = \omega_0$  がなりたち。

$$i_c = \sqrt{\frac{C}{L}} E_0 e^{-\frac{\alpha_0 t}{2Q}} \sin \omega_0 t \quad (5.3)$$

$i_c$  は近似的に  $\omega_0 t = \frac{\pi}{2}$  のとき最大値  $I_m$  に達するとすれば

$$i_c = I_m \sin \omega_0 t \quad (\text{ただし } I_m = \sqrt{\frac{C}{L}} E_0 e^{-\frac{\pi}{4Q}}) \quad (5.4)$$

図 5.4 に示すように  $\omega_0 t = \frac{\pi}{2} \pm \omega_0 \frac{t_0}{2}$  で  $i_c = I_m$  に達するすると、式 (5.4) から、 $I_m/I_0 = x$  とおいて

$$\cos \omega_0 t_0 / 2 = I_0 / I_m = 1/x \quad (5.5)$$

ここで  $t_0$  で  $\sqrt{LC}$  で基準化し、これを  $g(x)$  とおくと

$$g(x) = t_0 / \sqrt{LC} = 2 \cos^{-1} 1/x \quad (5.6)$$

次に、転流回路の供給すべきエネルギー  $W$  を求めると近似的に

$$W = \frac{1}{2} CE_0^2 = \frac{1}{2} LI_m^2 = \frac{1}{2} \sqrt{LC} E_0 I_m \quad (5.7)$$

がなりたつ。ここで式 (5.5), (5.6) の関係を用い、 $W$  を基準化

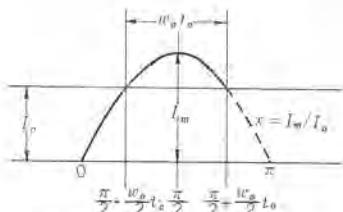
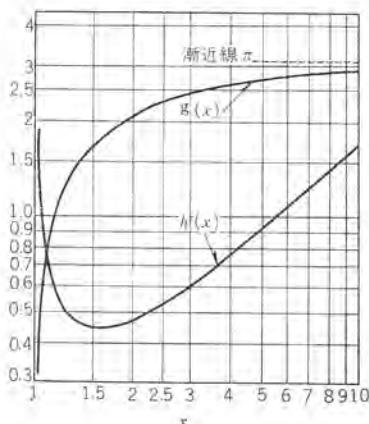


図 5.4 転流電流波形

図 5.5  $x$  に対する基準化された転流エネルギーおよび転流時間  
これを  $h(x)$  で示すと、

$$h(x) = W/E_c I_t t_0 = x/4 \cos^{-1}(1/x) \quad \dots \dots \dots (5.8)$$

$g(x)$ ,  $h(x)$  は図 5.5 で示される。

エネルギー最小の  $x$  を  $x_0$  とすると  $x_0 = 1.5$ ,  $h(x_0) = 0.446$ ,  $g(x_0) = 1.68$  となる。したがって式 (5.6), (5.8) から  $C$ ,  $L$  は次の式で示される。

$$\left. \begin{aligned} C &= \frac{x_0}{g(x_0)} \frac{I_t t_0}{E_c} = 0.893 \frac{I_t t_0}{E_c} \\ L &= \frac{1}{x_0 g(x_0)} \frac{E_c t_0}{I_t} = 0.397 \frac{E_c t_0}{I_t} \end{aligned} \right\} \quad \dots \dots \dots (5.9)$$

ここで  $t_0$ ,  $I_t$  は SCR の定格、負荷の性質により決まる。 $E_c$  については厳密にはモード II~V の過渡現象を求めて決定しなければならないが、 $Q=10$  度度ではモード IV が存在せず、 $E_c$  は比較的大となり、 $Q=5$  度度でかなり小さいときはモード IV が存在し  $E_c$  は比較的小となることがいえるが、実際に  $E_c$  は 1.5E~3E 度度と考えられる。 $E_c$  が決まると式 (5.9) から  $C$ ,  $L$  が求まる。

### 5.3 D 形インバータの問題点

次に、D 形インバータの利点、欠点などの問題点を前回に示した C 形インバータと比較する。

まず、D 形ではモード IV がない場合、完全に方形波出力が得られる。したがって電圧変動率も負荷の力率にも無関係に非常に小さいと考えられる。しかし一方では前述の C 形と異って電源と主 SCR がインダクタンスなどなく直接つながっているため、ターンオフ後の  $dv/dt$  が非常に大きく(理想的な方形波では  $\infty$ )、この値が大であるほど SCR のターンオフ時間も大となるため、SCR の転流能力が低下すること、転流失敗を起こし SCR1, 2 がともに導通したとき、電流を阻止するものがいたため、瞬間に電源短絡電流が SCR に流れることになるなどの欠点が生ずる。したがって出力波形を犠牲にして、電源に直列に電流阻止用のインダクタン

スをつけることも必要になってくる。

なお、ここで述べた基本回路では自己復帰性はないが、6 章で簡単に述べるように転流補助電源を用い、主電源の内部インピーダンスを大きくすることにより、自己復帰性をもたせられることは C 形と同様である。

次に効率の点からいうと、前述 C 形では、負荷電流が常に転流インダクタンスを通ること、転流電流が負荷を通って流れることにより、転流  $L$ ,  $C$  がかなり大きくなり、装置も大きくなるとともに効率の低下をもたらすのに比べ、D 形では転流回路の動作は負荷電流と独立であること、共振を利用して振ることなどにより  $L$ ,  $C$  は非常に小さくでき、効率も向上する。

また、一つのアームの SCR を独立してオンオフできる点も特長の一つで、これによりパルス幅変調式のインバータとしても容易である。これの応用については別に後述する。

しかしこの方式では補助 SCR を余分に必要とすること、またそのためのゲートパルスを得るためにやや複雑な回路を要することは欠点であり、先に述べた  $dv/dt$  および転流失敗時の短絡電流の問題とともに D 形転流方式の実用化に際して、十分考慮しなければならない点であろう。一般的には D 形方式は大容量インバータに対して十分な保護を考えて使用するに適したものとなるであろう。

## 6. E 形転流インバータ

E 形転流では、転流エネルギーは外部のパルス電源から与えられる。パルスは SCR に並列に加える方法と、SCR に直列に加える方法がある。これらのパルスは通常パルストラnsによって主回路に加えられる。またこの形のインバータとしては D 形と区別しにくいのであるが、タップ付トランジistorを使用した方式も考えられている。この形は電源や負荷の変化に独立にパルス幅、逆電圧などを決定できること、また一度転流失敗しても繰り返し加えて転流させる可能性のあることなど非常にすぐれた特長をもっている。しかしこの転流方式は今まで無視されてきたくらいがあり、まだ定った方式は得られていないようである。したがって今後のいっそうの発展を期待することにして、ここでは 6.1 節でパルストラnsを用いた方式について文献(9)(10)の例を紹介し、6.2 節ではタップ付トランジistorを用いた方式について筆者らによる制作例を示す。最後に 6.3 節では前回に少し紹介した C 形と E 形の併用方式のかなり詳細な説明をする。

### 6.1 パルストラnsを用いた方式

図 6.1 は主 SCR に並列につながったパルス電源により SCR を転流させる方式である<sup>(9)</sup>。誘導負荷の場合、問題があるので純抵抗負荷について簡単に動作を説明する。同図において、SCR1, 2 は主 SCR, D1, 2 はパルス回路と主回路を結ぶダイオード、T<sub>1</sub>, T<sub>2</sub> はそれぞれ負荷トランジistor、パルストラnsである。パルストラnsは十分、鉄部とギャップを大にして飽和が起こらぬようにしなければならない。

SCR1 が点弧している状態を考えるとこの状態の終わりでは、コンデンサ C はウェナ電圧  $E_z$  まで放電している。次にパルス電源から電圧  $E_p$  のパルスを図の極性に加えると、SCR1 には瞬間  $E_p - E_z$  ( $E_p > E_z$ ) の逆電圧がかかり SCR1 を転流する。パルス期

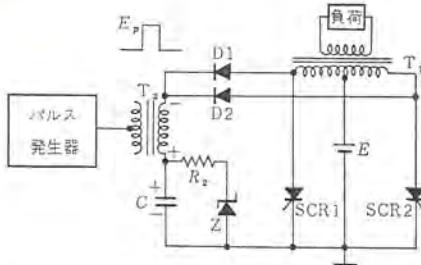


図 6.1 SCR に並列にパルスを与えて転流させる方式 (E-c 形インバータ)

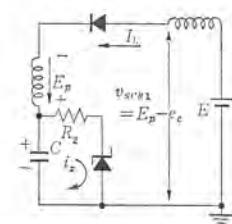


図 6.2 パルス期間等価回路

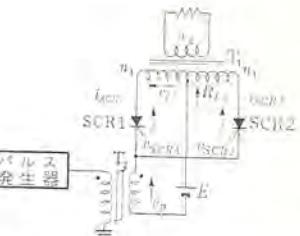


図 6.3 SCR に直列にパルスを与えて転流させる方式 (E-c 形インバータ)

間の等価回路は図 6.2 のようになる。コンデンサが充電され、 $E_c$  より上昇する。この期間の後 SCR2 を動作させる。この期間の終わりにはコンデンサの電圧は  $R_2$  を通して放電し、 $E_c$  に達している。この形に共通のことであるが、外部パルス電源の内部インピーダンスは負荷抵抗に比べ十分小さい必要がある。この回路では、 $E_c > 2E$ 、 $E_p > E_c$  でなければならず、ウェナ電圧が非常に高くなり、大容量は望めない。

図 6.3 は同じ文献(9)によるもので主 SCR に直列につながったパルス電源により SCR を転流させる方式である。T<sub>2</sub> は飽和鉄心を用いている。各モード別の動作波形を図 6.4 に示す。以下簡単に動作を説明する。

#### (1) モード I (負荷モード)

SCR1 がオン、負荷電圧は  $E$  である。この期間中 T<sub>2</sub> は黒丸の極性に飽和している。

#### (2) モード II (転流準備モード)

T<sub>2</sub> が飽和しているので、SCR1 をターンオフさせるにはまず T<sub>2</sub> をリセットしなければならない。この間に転流パルスと逆方向の黒丸が負となるパルスを加えてリセットする。このときのパルス電圧を  $E_p'$  とすると、負荷電圧は  $E + E_p'$ 、SCR2 には  $2(E + E_p')$  の順方向電圧がかかることになる。なおこのときパルス電源はこの期間の負荷電流  $\frac{E + E_p'}{R_{L1}}$  (ただし  $R_{L1}$  は T<sub>1</sub> の一次側からみた負荷抵抗) を供給できなければならない。

#### (3) モード III (転流モード)

前のモードに続いて、黒丸の極性に電圧  $E_p$  のパルスを加える。パルス幅は前モードのリセット量で決まる。 $E_p > E$  であれば SCR1 は逆方向に  $E_p - E$  だけバイアスされターンオフする。このときパルス電源の内部インピーダンスは、 $R_{L1}$  に比べ十分小でなければならぬ。

#### (4) モード IV (休止モード)

次に SCR2 がオンになるまでの期間ですべての素子はオフになっている。パルス幅変調するときはこの期間を制御する。

#### (5) モード I (負荷モード)

前モードに続き、SCR2 をターンオン (負荷にモード I と逆極性に電圧  $E$  を与える。以下 II' III' と繰り返す。

なお、文献(10)には誘導負荷に対しても使えるように、帰還ダイオードをもった回路を示している (図 6.5)。T<sub>2</sub> は飽和しないようしている。この動作については省略する。

#### 6.2 タップ付トランジスタを用いた方式

図 6.6 はやはり Underbrick による方式であり、SCR 1, 2 が

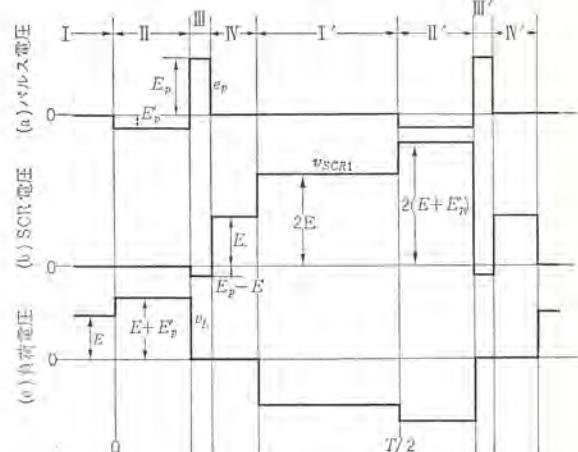


図 6.4 E 形転流の動作波形

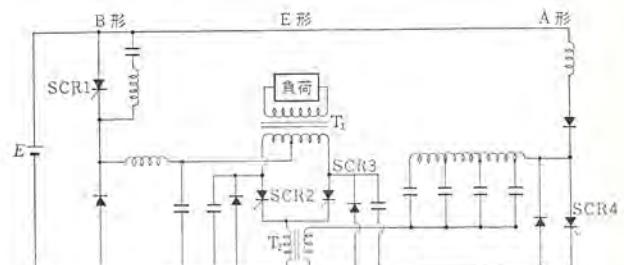


図 6.5 SCR に直列にパルスを与えて転流させる方式 (別の例)

主 SCR, SCR 3, 4 が転流用 SCR, Tr が SCR 3, 4 をターンオフさせるためのパワートランジスタである。動作中の SCR1 をターンオフさせるには SCR3 と、Tr<sub>1</sub> を同時にオフにし、負荷トランジスタのタップ点をアースすることにより SCR1 をターンオフし、その後 Tr<sub>1</sub> をオフすることにより SCR 3 もターンオフする。

図 6.7 は筆者らによるパワートランジスタのみにより SCR を転流させる方式であり、この動作は図 6.6 の回路とはほぼ同じである<sup>(11)</sup>。すなわち正の半サイクルでは、まず SCR1 が導通して負荷電流が流れる。次に SCR1 をオフする寸前に TR1 のベースを正にして TR1 をオフにすれば、負荷電流は TR1 に移り SCR1 にはタップ間の電圧が逆バイアスとして印加されターンオフする。

SCR がターンオフした後に TR1 のベースをふたたび負の逆バイアス状態とすれば TR1 はショットキーバイアスとなり、負荷電流はゼロとなる。誘導負荷の場合は引き続き D2 を通じて電源に電力回生される。同様にして次の半サイクルが続く。動作波形を図 6.8 に示す。

パワートランジスタに最大  $2E$  の電圧がかかること、さらに負荷電流程度の電流がパワートランジスタに流せ、そのときの順方向降下が

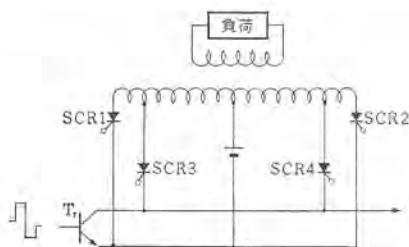


図 6.6 タップ付トランジスタを用いた転流方式の基本回路

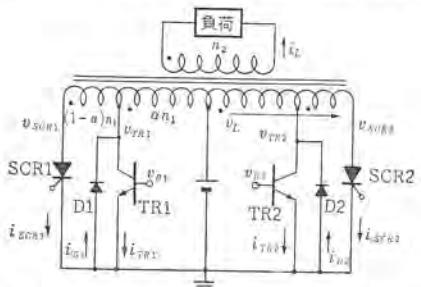


図 6.7 トランジスタ転流式インバータ(E-c形インバータ)

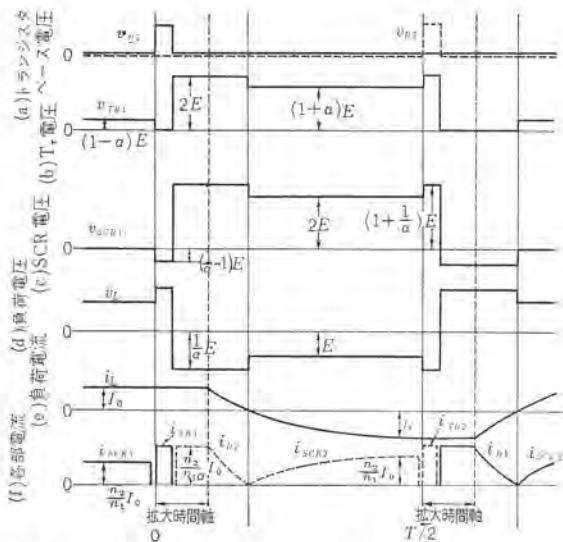


図 6.8 トランジスタ転流式インバータ動作波形(誘導負荷時)

非常に小さいことが要求されるが、出力トランジスタ以外  $LC$  をまく必要としないので小形軽量化でき、PWM電圧調整も行なえるなどかなり利点がある。

図 6.9 は転流時の等価回路を示す。ここでは転流可能な条件を求めるため、純抵抗負荷について考察する。トランジスタの巻数比を図のように選ぶ。 $R_s$  はトランジスタの導通時飽和抵抗である。図 6.8 では  $R_s=0$  の波形を示している。このような回路で転流時の SCR1 にかかる電圧を計算する。

$$V_{TR1} = R_s I_{TR1} = R_s E / \left\{ R_s + \left( \frac{\alpha n_1}{n_2} \right)^2 R_L \right\} \quad (6.1)$$

$$V_{SCR1} = V_{TR1} = \frac{1-\alpha}{\alpha} V_{\alpha n_1} \quad (6.2)$$

$$V_{\alpha n_1} = E - V_{TR1} \quad (6.3)$$

上式から

$$V_{SCR1} = \frac{E}{\alpha} \left\{ \frac{n_2 R_s I_L}{n_1^2} - (1-\alpha) \right\} \quad (6.4)$$

転流可能な条件として  $V_{SCR1} \leq 0$  から

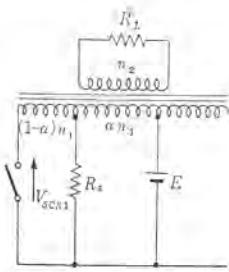


図 6.9 転流時等価回路(純抵抗負荷時)

$$I_L \leq \frac{\alpha(1-\alpha)}{R_s} \frac{n_1}{n_2} E \quad (6.5)$$

$R_s$  の小さい、 $T_R$  が要求され  $\alpha$  の選定に注意がいる。式 (6.5) では  $\alpha=0.5$  がよいが、 $T_R$  の電流を小さくするためにはもっと大きく選んだほうがよい。この回路ではセンターポールの大きなパワートランジスタが必要となるが、通常のもので実験的に 150 W のインバータが得られた。

### 6.3 C形との併用方式(転流補助回路付インバータ)

C形との併用方式として前回説明した転流補助回路付インバータ<sup>(12)</sup>の基本回路を図 6.10 に示す。C形インバータとしては前回の(Vol. 39, No. 6) 4.2 節で示した変流器帰還方式をとり、補助電源側へエネルギーを回生している。図において点線で囲まれた部分が転流補助回路である。解析を簡単にするために主回路の転流コンデンサ  $C_1$  がなくて、転流が補助回路の転流コンデンサ  $C_2$  によってのみ行なわれるし、さらに主回路側からみた転流補助回路の電圧が主回路の電圧より高いとする。すなわち、 $E_d < \alpha E_c$  ( $\alpha = \frac{n_1}{n_2}$ ) とする。

このような場合について負荷が誘導性のときの動作を各モード別に調べてみよう。各モード別の動作波形を図 6.11 に示す。

#### (1) モード I (負荷モード)

図の SCR1 がオフとなり上部電源から負荷電流が流れ。このモードの終わりでは負荷電流は  $I_0$  に達し、転流補助回路のコンデンサは図の極性に  $(1 + \frac{\beta}{\alpha}) Ec$  だけ充電されている。したがって  $\beta = N_1/N_2$  である。等価回路は図 6.12 (a) のようになる。

#### (2) モード II

SCR1 をターンオフするためには SCR2 および SCR2A に同時にゲート信号を与える。転流期間中は負荷電流は  $I_0$  一定とすると、 $C_1$  がないためこの電流は下部電源  $E_d$ 、D2、CT をとおって補助転流電源に回生される。したがって、このとき CT の一次側の電圧は  $\beta E_c$  である。一方補助転流回路は SCR2A がオフになり  $i_{2a}$  が流れる。なお  $i_{2a}$  の初期値は前モードの負荷電流が

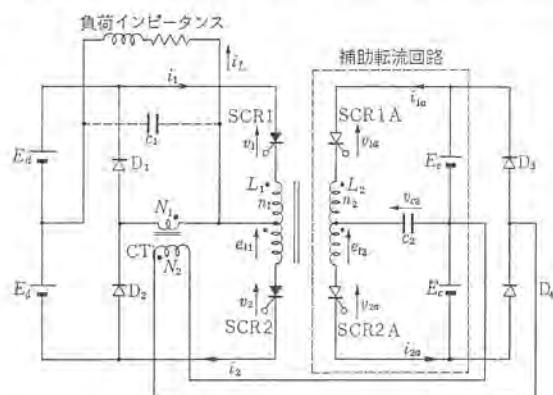


図 6.10 転流補助回路付インバータ基本回路

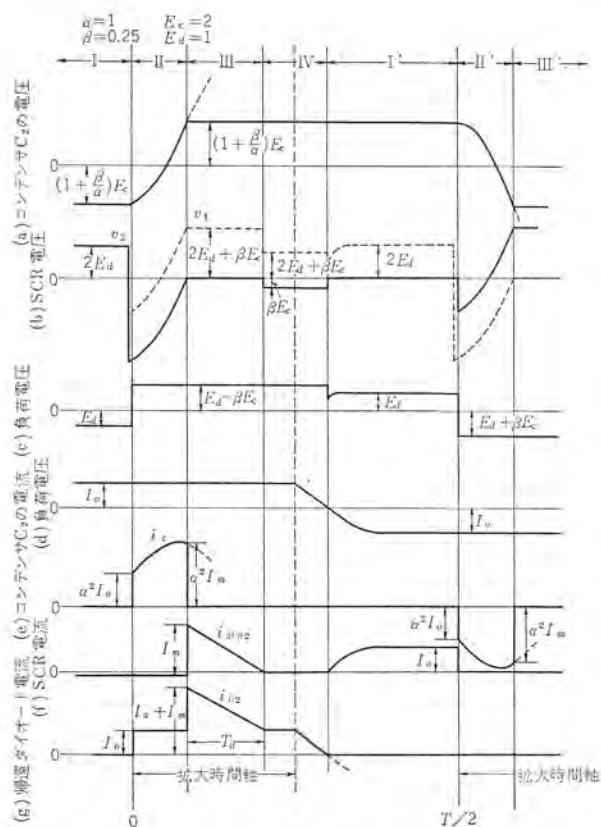


図 6.11 転流補助回路付インバータ動作波形  
(誘導負荷時  $C_1=0$ )

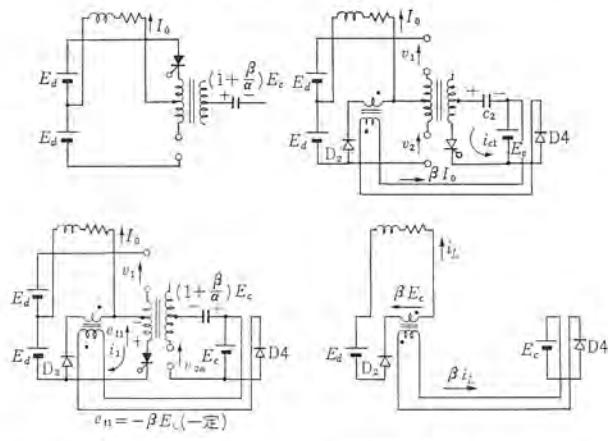


図 6.12 転流補助回路付インバータの動作モード別等価回路

$I_0$  を流れていることより  $\alpha^2 I_0$  となる。また、 $e_{t1}$  は最初  $e_{t1} = \alpha(E_c + e_{c2}) = (2\alpha + \beta)E_c$  となるので SCR2 の電圧は

$$v_2 = -\beta E_c - e_{t1} = -2(\alpha + \beta)E_c < 0 \quad (6.7)$$

となり、逆バイアスされる。また、SCR1 の電圧は最初

$$v_1 = 2E_d + \beta E_c - e_{t1} \quad (6.8)$$

$$= 2(E_d - \alpha E_c) < 0 \quad (6.8')$$

となり逆バイアスされる。このモードは SCR1 に  $t_{off}$  以上逆電圧を与える、 $C_2$  の電荷が放電して SCR2 の電圧がゼロになるまで続く。このモードの等価回路を図 6.12 (b) に示す。

### (3) モード III

コンデンサ  $C_2$  の放電により  $v_2$  がゼロに近づき、正に反転する際に与えられているゲート信号により SCR2 はオンになる。その後  $e_{t1}$  は一定値  $-\beta E_c$  に保たれるのでコンデンサ  $C_2$  も

$$v_{c2} = E_c - e_{t2} = \left(1 + \frac{\beta}{\alpha}\right)E_c \quad (6.9)$$

とモード I の終わりの状態と極性は逆であるが、絶対値は等しく一定となる。前のモードの終わりに流れている電流は、SCR2A がオフになったため SCR2 を通って流れる。モード II の終わりの状態における  $i_{c2}$  の値を  $\alpha^2 I_m$  とすると SCR2 の電流初期値は  $I_m$  となる。このモードは  $e_{t1}$  が  $-\beta E_c$  と抑えられているため SCR2 を流れる電流は直線的に減少してゼロになる。 $n_1$  のインダクタンスを  $L_1$  とすると  $i_2$  は

$$i_2 = I_m - \frac{\beta E_c}{L_1} t \quad (6.10)$$

したがって、 $i_2 = 0$  となる時間を  $T_d$  とすると

$$T_d = L_1 I_m / \beta E_c \quad (6.11)$$

である。このモードは  $i_2 = 0$  となり SCR2 がオフになるまで続く。等価回路を図 6.12 (c) に示す。

### (4) モード IV

$i_2 = 0$  となり SCR2 はオフになる。そしてこのモードを通して SCR2 は  $-\beta E_c$  だけ逆バイアスされる。このモードは負のインダクタンス分からの帰還が D2 を通じて行なわれ、等価回路は図 6.12 (d) に示される。このモードは負荷電流  $i_L$  がゼロになるまで続く。

### (5) モード V

$i_L$  がゼロになりさらに方向を反転しようとする。このとき、SCR2 にゲート信号を与えるか、またはモード II で加えたゲート信号を保持しつづけておくと、SCR2 がオンとなり  $i_L$  の反転電流が流れる。等価回路は、図 6.12 (e) に示すようにモード I と半サイクルだけ遅れた状態になる。このモードの最初には  $C_1$  があるときは  $C_1$  と  $L_1$  の共振周波数に近い過渡振動が、 $C_1$  のないときにも負荷と  $L_1$  とでなんらかの過渡現象が生ずるが、このモードの終わりには負荷電圧は  $E_d$  と一定になり、電流もこのモードの終わりにはモード I と逆極性で絶対値が等しい  $I_0$  に落ちつく。これで半サイクルの動作が説明されたが次の半サイクルもまったく同様なので省略する。

ここで SCR1 がうまく転流の行なわれる条件を求める。SCR1 はモード II において逆電圧が加えられることにより転流が行なわれるが、このときの SCR1 の電圧は式 (6.7) で与えられる  $e_{t1}$  は、転流補助回路の  $L_2$ 、 $C$  による振動により決まり、このモードの  $i_{2a}$ 、 $e_{c2}$  の初期値がそれぞれ  $\alpha^2 I_0$ 、 $-(1 + \beta/\alpha)E_c$  であることから計算すると次の式 (6.12) のようになる。ここで時間はモード II の初めを原点にとっている。

$$e_{t1} = \alpha [(E_c + (1 + \beta/\alpha)E_c) \cos t / \sqrt{L_2 C_2}]$$

$$- \sqrt{L_2 / C_2} I_0 \alpha^2 \sin t / \sqrt{L_2 C_2} \quad (6.12)$$

したがって  $v_1$  は次のようになる。

$$\begin{aligned} v_1 &= 2E_d + \beta E_c - (2\alpha + \beta)E_c \cos t / \sqrt{L_2 C_2} \\ &+ \sqrt{L_2/C_2} \alpha^3 I_0 \sin t / \sqrt{L_2 C_2} \leq 0 \quad \dots \dots \dots (6.13) \end{aligned}$$

ターンオフ時間を  $t_{off}$  とすると

$$\begin{aligned} 2E_d + \beta E_c - (2\alpha + \beta)E_c \cos t_{off} / \sqrt{L_2 C_2} \\ + \sqrt{L_2/C_2} \alpha^3 I_0 \sin t_{off} / \sqrt{L_2 C_2} \leq 0 \quad \dots \dots \dots (6.14) \end{aligned}$$

が転流条件式である。したがって  $I_0$  の最大値  $I_{0max}$  は

$$\begin{aligned} I_{0max} &= \frac{1}{\sqrt{L_2/C_2} \alpha^3 \sin t_{off} / \sqrt{L_2 C_2}} \\ &[(2\alpha + \beta)E_c \cos t_{off} / \sqrt{L_2 C_2} - \beta E_c - 2E_d] \quad \dots \dots \dots (6.15) \end{aligned}$$

なお  $t_{off}/\sqrt{L_2 C_2}$  が小に比べ小さいときは上式は簡単に

$$I_{0max} = \frac{2C_2}{\alpha^3 t_{off}} (\alpha E_c - E_d) \quad \dots \dots \dots (6.16)$$

となり、この転流限界出力電流は図 6.13 の曲線(1)に示すように  $E_d$  が低いほど大きくなる。一方主回路の  $C_1$  だけによる転流限界電流  $I_{1max}$  は、前回に示したように  $I_{1max} = 0.5E_d C_1 / t_{off}$  と  $E_d$  に比例するから(図の曲線(2))  $C_1, C_2$  の共存する場合、ほぼこれらが合わさった結果になり、定数を適当に比べれば電源電圧  $E_d$  によらず常に一定の限界出力電流  $I_{max}$  をもったすぐれた可変電圧インバータが得られる。また主回路のインペーダンスを過負荷時に高くしておくと主回路が過負荷で転流失敗しても、補助回路の転流能力が増加して、正常な負荷になれば自己復帰することも可能となる。

以上文献(12)に基づいてC形とE形の併用方式を述べたが、同種の方式と考えうるものがほかにも研究されているので、これを図 6.14, 6.15 に示す<sup>(13)</sup>。図 6.14 は DC チョッパ回路として使われたもので、主 SCR1 のターンオフ機構の説明につごうがよい。SCRA～D は転流補助 SCR であり、SCRA, C および SCRB, D はそれぞれ対をなし交互に導通する。前の転流動作においてコンデンサが図の極性に  $E_c$  だけ充電されているとし、SCR1 がオンで負荷に電流を流しているとき、SCRA, C を同時にオンにしてやると、SCR1 に瞬間  $E_c$  だけ逆電圧がかかり SCR1 をターンオフする。

$E_c$  の電荷は SCRC,  $E_d$ , L, SCRA を通って放電し、L, C の振度により前と逆極性に  $E_c$  だけ充電され、電流が反転するときに SCRA, C をターンオフする。一定時間後 SCR1 をふたたびオンにしてやると負荷に電流を流す。次の転流は SCRB, D をオンにすることにより前と同様にターンオフできる。図 6.15 は上記の回路を基本とするブリッジインバータで、さらに補助電源  $E_c$  を用いて転流能力を増している。 $E_c$  の働きについてはすでに述べたおりである。

ここではC形インバータを主インバータとする併用方式について述べたが、前述のD形インバータを主として転流補助電源を併用した方式も考えられる。これを図 6.16 に示す。

5.3 節で示した方式はすべて主インバータの電源  $E_d$  が変化しても一定の転流能力をもち、交流電動機駆動用の可変周波数インバータとして適したものである。

## 7. G形転流インバータ

これまで SCR インバータの種々の形式について述べてきたが、ひとたび導通状態になった SCR は自力でオフにすることはでき

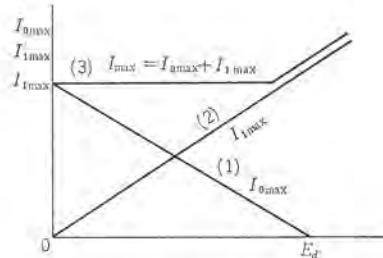


図 6.13 転流補助回路付インバータの転流限界出力電流

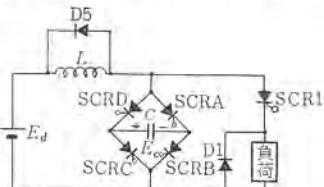


図 6.14 転流補助回路を有する DC チョッパ回路

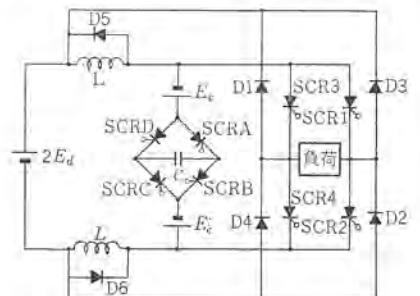


図 6.15 図 6.17 の回路を基本とする  
転流補助回路付ブリッジインバータ

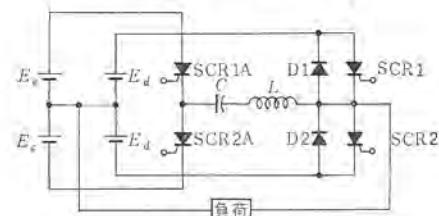


図 6.16 D 形と E 形との併用方式

ず、ターンオフするには転流回路を設け、素子のターンオフ時間より長い間、逆電圧を加えてやらねばならず、転流回路は一般にかなり複雑であり、インバータの効率を下げる原因にもなっている。

また、一般に電源や負荷の変化によっても転流能力が変化する。さらに SCR のターンオフ時間は 10~20 μs 程度あるため、動作周波数も数 kc 程度に制限される。またトランジスタは本質的に低電圧の素子であり、スイッチングモードで動作させる場合電流ゲインは大きくない。またスイッチング損失も大きい。

これに対し GCS は次の特長を有する。

- (a) SCR のもつすべての特性を備えている。
- (b) ゲートに負のパルスを与えることによりターンオフできる。
- (c) ターンオフ速度は SCR に比べ 10 倍も速い。

したがって、GCS をインバータに用いれば転流回路のない、簡単な、高周波で動作するものが期待できる。

しかし、GCS の歴史は比較的新しく、大電流のものは本質的に製作困難であり、現在発売されている最大電流は 10A 程度で

あること、高価であることなどにより、インバータへの応用もあまり進んでいない。したがってここでは GCS の特性およびゲート・ターンオフの方法を中心に述べ、最後に基本的な例を紹介することにとどめる。

ゲート・ターンオフの機構<sup>(14)</sup>は、GCS の内部再生作用を停止するに十分な電荷をゲートにより抜きとることであるから、入力信号の振幅とパルス幅との積をある値以上にしなければならない。図 7.1 にパルス幅とターンオフ利得との関係を示す。さらにターンオフの利得はアノード電流により図 7.2 のように変化し、ある一定のアノード電流をこすと急に利得がゼロに低下し、これ以上の電流を無理にターンオフしようとすれば破損することがある。ターンオフパルスの立ち下りは高いほうが望ましいがあまり急すぎるとゲート・カソード間の容量のため、ふたたびターンオンすることがある。

そのほかアノード電圧が高いほどターンオフは困難であり、負荷にフライホールダイオードがなく誘導性であるほどターンオフは困難である。

次にゲートの入力特性の一例を示すと図 7.3 のようになり、ゲート・ターンオフするためにゲート電圧を負にしてゆくと、アノード電流により決まる線にそって変化し、ターンオフされると、ゲート電圧はゲート回路の負荷線にそってジャンプする。

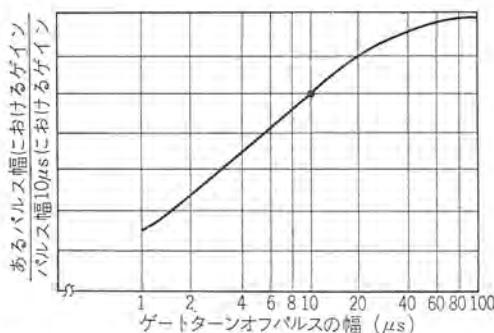


図 7.1 ゲートターンオフパルスの幅とターンオフ利得の関係

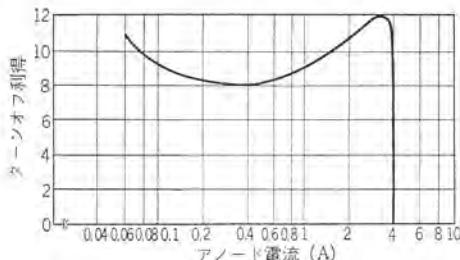


図 7.2 ターンオフ利得とアノード電流の関係

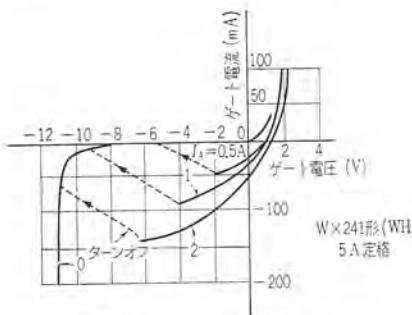


図 7.3 ゲート入力特性の例

このように GCS のゲート・ターンオフ機構はほかの素子と比べかなり特異性を有するのでその特性をよく理解して確実な使い方をしなければならない。

図 7.4 は外部に補償回路を付加することによりターンオフ能力を十分活用するようにした例である。このようにすると GCS がゲート・ターンオフするときアノード端子には正の  $dv/dt$  が生じ、今まで流れていた電流の一部は  $C \cdot dv/dt$  となり、C に流入するので定格電流以上の電流もゲート・ターンオフしうる。もっとも  $R_L C$  の時定数によりターンオフ速度は下ってくる。 $R_1$  はターンオフ時の放電電流を制限するものであり、 $R_{GK}$  は漏エイ電流を小さくすると同時に順方向耐圧を上げる作用をする。

最後に GCS 式インバータの最も簡単な回路を図 7.5 に示す<sup>(15)</sup>。図において GCS1 がオフで、GCS2 がオンの場合を考えると、 $C_1$  は図の極性に充電され、トランジスタが飽和しないうちに次のパルスを加えると GCS1 がオンになり  $C_1$  の電荷により GCS2 のゲートに負のパルスを与えるので GCS2 はゲート・ターンオフする。

ここに述べた例はごく簡単なもので、C 形転流インバータから転流回路を除いたものであるといえる。そのほかの例としては、やはり従来の SCR インバータから転流回路を除いた三相ブリッジインバータも発表されている。(図 7.6)。これは GCS が理想スイッチに近い動作をすることから理想インバータと考えることができ、SCR 方形波インバータの大局的な特性を論ずるのにも適したものである<sup>(16)</sup>。いずれにせよ GCS が発達すれば転流方式も簡単になり、インバータもさらに高性能化される可能性があり、その発展を注目したい。

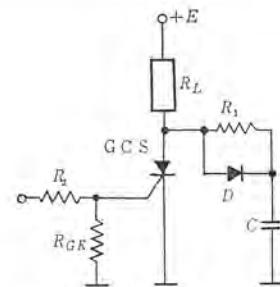


図 7.4 ターンオフ補償回路

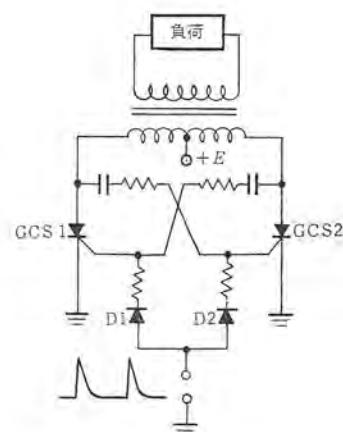


図 7.5 インバータの簡単な例

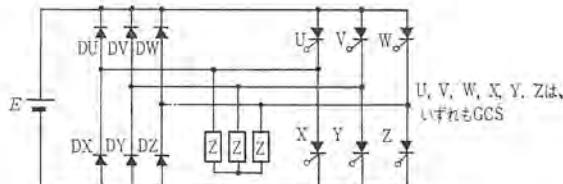


図 7.6 GCS を用いた三相 ブリッジインバータ

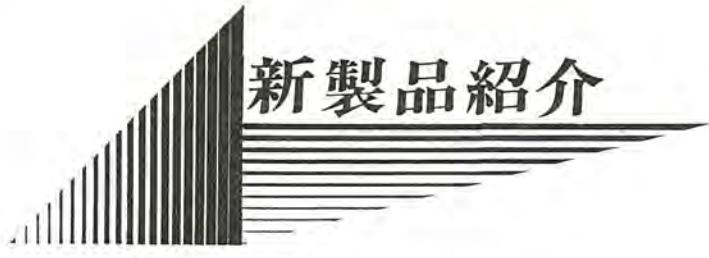
## 8. むすび

前回から2回にわたり SCR インバータの転流方式について解説を試みてきた。直流電源で動作する SCR にとって転流は最も基本的な問題で、インバータが動作するかしないかの根本問題につながる重大事である。しかし SCR は従来のサイラトロンやイグナイトロンなどの放電管に比べて企画的に短いターンオフ時間をもつため、ここに述べてきたものを始めとして各種の転流回路が開発され、現在ではきわめて信頼度の高い動作を期待できるようになり、SCR インバータの基本技術が確立されたわけである。

次回からは各方面への応用について各個に紹介してゆく予定である。  
(昭 40-8-5 受付)

## 参考文献

- (7) W. McMurray: SCR Inverter Commutated by an Auxiliary Impulse, Intermag Conference, April (1964)
- (8) B. D. Bedford, R. G. Hoft: Principles of Inverter Circuits, John Wiley & Sons, Inc., p. 165—p. 183 (1964)
- (9) G. P. Underbrink: SCR Power Inverter Study, No. 2, Armed Services Technical Information Agency, p.7~19, March 1962.
- (10) N. W. Mapham: The Classification of SCR Inverter Circuits, IEEE Int. Conv. Rec. 12, Part 4, p.99 (1964)
- (11) 大野・岸本: トランジスタ 転流式 SCR インバータ, 連大 846 (昭 40)
- (12) E. Ohno, M. Akamatsu: Variable Frequency SCR Inverter with an Auxiliary Commutation Circuit, Intermag Conference, April (1965)
- (13) D. A. Bradley etc.: Ajustable-frequency Inverters and their Application to Variable-speed Drives, Proc. IEE, Vol. III, No. 11, p. 1833, November (1964)
- (14) SCR Manual, third edition, G. E. Company (1964)
- (15) SCR Designers Handbook, Westinghouse Electric Corp. (1963)
- (16) 佐藤: ゲートターンオフ SCR を用いた三相 ブリッジインバータの特性, 「電学誌」 85, 117 (昭 40)



# 新製品紹介

## 新形超音波探傷機 FD-170, FD-150 形を発売

超音波非破壊検査機器として、すでに FD-5C 形および FD-6 形を発売、業界に好評を得ているが、過去 10 年の超音波検査機器の経験を生かしてこれらを改良したポータブル形検査用と精密検査用として、新形探傷機 FD-170 形および FD-150 形を製作発売した。

### FD-170 形のおもな特長と仕様

FD-170 形はポータブル検査用として小形軽量化をはかり サイラトロン 1 本を除きすべてトランジスタ化されている。このほか繰返し周波数を上げ、かつ 3 段階に切り替えできるので輝度上昇とともに携帯検査や薄物検査に好適である。

■ 特長

- (1) 小形軽量で幅 300×高さ 110×奥行 330 (各 mm), 重量 約 7.5 kg (わが国最小形)
- (2) 0.5 Mc~10 Mc まで 6 周波を内蔵、スイッチ 切換えで任意の周波数使用可能。
- (3) 消費電力は約 13 VA と僅少である。
- (4) 繰返し周波数は 200, 400, 800 c/s と被検査物の厚さに応じて切換使用できる。
- (5) 時間軸は直線変化なので欠陥位置が直観的に知れる。

### ■ 仕様

ブラウン管	3 KPIF (3")
トランジスタ	37 石
ダイオード	45 石
サイラトロン	2D21 1 本
周波数	0.5, 1, 2, 3, 5, 10 Mc の 6 周波
繰返し周波数と測定範囲	200 c/s……10 mm~5 mm 400 c/s……10 mm~3.5 mm 800 c/s……10 mm~1.5 mm
送信出力	約 600 V (セン頭値間)
送信 パルス 幅	0.5 μ~10 μs
受信増幅度	95 dB 以上
探傷法	1 探および 2 探法
使用温度範囲	0~35°C



図 1 FD-170 形超音波探傷機

電 源 AC 50/60 c/s 100 V±10% 13 VA  
(電池電源用装置外付で 12 V 電池使用可)

### FD-150 形のおもな特長と仕様

FD-150 形は精密検査用として高級探傷機の目的で作られた大型機である。電源部を除いて真空管式で送信には高出力 サイラトロンを使用し、受信増幅部は各周波段に GAIN-FAIN を配し各周波一定の増幅度を有するよう設計されている。

### ■ 特長

- (1) 使用 ブラウン管は 133 mm 直径の後段加速形で高輝度である。
- (2) 観測波形は ブラウン管有効面積いっぱいに現われ見易い。
- (3) 送信管は高出力 サイラトロンを使用し、分解能がすぐれている。
- (4) 受信増幅度は各周波毎、一定にし、セット 相互間のむらがない。

### ■ 仕様

ブラウン管	5ABPI (133φ)
周波数 (標準)	1, 2, 3, 5, 10 Mc の 5 周波 (0.5, 15 Mc 変更可)
送信出力	約 600 V (セン頭値間)
送信 パルス 幅	0.5 μs~10 μs
繰返し周波数	50/60 c/s (電源同期)
受信増幅度	100 dB 以上
探傷法	1 探および 2 探法
電 源	約 135 VA, 50/60 c/s AC 100 V ±20% 10 V ステップ に電圧切換
使用真空管	20 本
外形寸法と重量	約幅 240×高さ 300×奥行 550 (各 mm)……約 27 kg

自動警報装置 (三菱 FD-202 形)との組み合わせにより、簡易探傷、自動探傷が可能

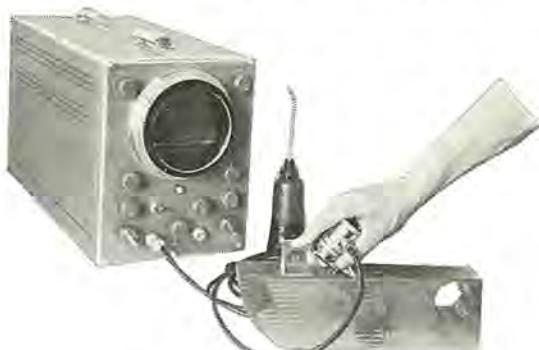


図 2 FD-150 形超音波探傷機

## エアハンドリングユニットを開発

この空気調和機は室内空気の温湿度及び清浄度等を適当な状態に保つ装置である。従来当社で製作しているリビングマスターとほぼ同じ構造作用を持っているが、これに比べて非常に大きな冷暖房能力をもち、構成部品が多いという点が違っている。

このユニットの開発により、冷房能力 1 冷凍トンより 200 冷凍トンまでの広範囲の需要に対し標準のシリーズを採用することができるようになった。

## ■構造

このユニットは送風機、冷却または加熱コイル、加湿器、フィルタ、露受け、バイパス、ダンパー、混合室などいくつかの部分に分かれており、目的に応じてこれらを組み合わせて使用する。

## ■特長

## (1) 静かな運転

送風機は合理的な設計による両吸込シロッコファンを使用し、完全な防振装置を施してあるので建物に振動がつたわらず静かな運転をする。



立形エアハンドリングユニット (AD16108-V)

## (2) 現地組立工事の簡便

必要な部品はすべて一体に組み込んであり、ケーシング内面には熱絶縁をしてあるので、現地工事は大変簡単である。

## (3) 堅ろうなケーシング

ケーシング外板には亜鉛メッキを行ない、形鋼のワク組み補強をしてあるので、振動が少なく堅固である。

## (4) 保守点検

外板の一部はネジ止めで取りはずし可能な構造になっており、各部品の保守点検掃除は容易である。

## (5) 高性能の熱交換器

冷却コイルおよび加熱コイルは特殊設計のミク付きフィンを使用しているので非常に効率が良くなる。

## (6) 部品の交換追加容易

各部品の取り付けフランジは同一寸法になっているので必要に応じ新しい部品をそのまま入することができます。また、機内には十分余裕があるので加湿器を自由に内装できる。

## (7) 小形軽量

従来のものより、小形軽量で簡単に据え付けられる。

表 1 標準仕様

ユニット 形番	標準風量 m³/min	静圧損失 mmAq		送風機 呼称	送風機 台数	電動機 kW	冷却器および加熱器 正面寸法 mm × mm		
		エアハンド リング内部	エアハンド リング外部						
02	27	19	6	1 1/2	1	0.4	457	×	381
03	47	22	25	1 1/2	1	0.75	813	×	381
05	81	22	25	2	1	1.1	991	×	533
08	113	22	25	2 1/2	1	1.5	1,220	×	610
11	163	22	25	3	1	2.2	1,400	×	742
16	227	24	25	3 1/4	1	3.7	1,630	×	914
22	320	25	25	3	2	5.5	2,290	×	914
28	396	25	25	3 1/4	2	5.5	2,840	×	914
36	504	25	25	3 3/4	2	7.5	2,900	×	1,193
42	572	25	25	5 1/2	1	11	2,900	×	1,295
48	674	25	25	6	1	11	2,900	×	1,524
57	807	25	25	6 3/4	1	11	2,900	×	1,829

(注) 1. エアハンドリング内部圧力損失は冷却器 6 列 加熱器 2 列で標準風量を扱う場合

## ラインフローファン

従来の輻流あるいは軸流ファンとは全然異なる新しいタイプのファン。しかも英国 フースクリーブランド社との技術提携により三菱電機だけがなし得た高効率ラインフローファンを完成、すでにその応用機器を量産しつつあります。

ラインフローファンの概略構造は図 1 のように翼形に成形された翼をもつロータ、ポルテックスコアを安定させるためのポルテックス・スタビライザおよび外周壁のリアー・ガイドウォールから成形されている。

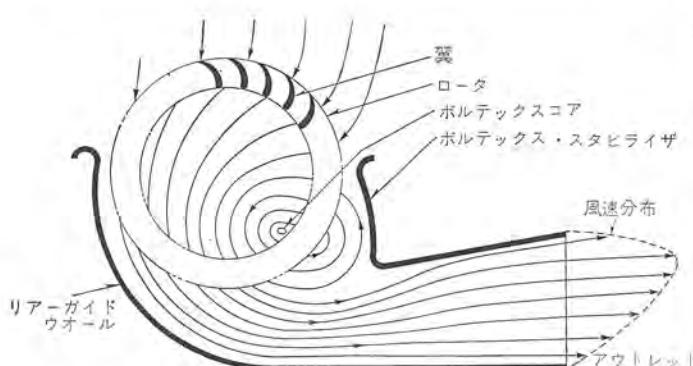


図 1 羽根構造図



図 2 羽根外観

空気流は ロータ の外周より内方に向って翼を横切り、加速される。ついで ロータ を横断して翼を内方より外方に向って横切り加速される。一方 ボルテックス・スピライザ が ボルテックスコア の成形をうながし空気流はこれによって乱れのない状態で大気中へあるいはダクト 中へと導かれる。

図2はその外観を示す。

ラインフローファン のおもな特長を列記すると

- (1) 幅広い偏平な送風.
- (2) 幅流 ファン に比べて厚さが薄い.
- (3) 幅流 ファン に比べてきわめて低騒音.
- (4) 他の ファン に比べてじんあい付着量が少い.
- (5) 亂れのない流れであるため空気到達距離が長い.
- (6) 吸込み吐出方向が自由に変化できる形状にし得る.
- (7) 高効率である.

などがあげられる。

これらの特長を利用した応用機器としては、

- (a) 小形にし得る.
- (b) 軽量にできる.
- (c) 価格の低廉化ができる.
- (d) 低騒音に改善できる.
- (e) ユニーク な デザイン が採用できる.

など機器の革命をもたらすほどの重要な特長ばかりである。

ラインフローファン を応用した機器については幾多の機器の開発を終了しているがそのおもなものには次のようなものがある。

#### 1. ファンユニット

図3は プラスチック 羽根、図4は金属羽根の ファンユニット を示す。

#### 2. 換気扇への応用

低騒音横長を特長とした換気扇を図5に示す。

#### 3. 冷暖房装置

冷房装置への応用の代表的なものは ファンコイルユニット、通風形 コンベクタ などでごく薄形 コンパクト にして ラインフローファン の特長を十分に生かすことができる。

その他 ルームクーラ、ポータブルクーラ、ヒータファンへの応用も可能である。

#### 4. エアカーテンへの応用

横長特長および低価格を応用して2段、3段に使用して断熱効果、防虫効果を十分にはたし得る。

図6,7は エアカーテン の外形を示す。

#### 5. その他

その他応用機器は日々増大し、その応用分野は広くなりつつある。



図3 プラスチック 羽根 ファンユニット



図4 金属羽根 ファンユニット



図5 換 気 扇



図6 エアカーテン



図7 エアカーテン

## EM-305, 205 形 電磁開閉器 新発売

電磁開閉器 EM シリーズ の一環として、新たに EM-305 形および EM-205 形の開発を完了し市販を開始した。EM-305 形は従来の EK-305 形に代わる小形軽量高性能の電磁開閉器であり、EM-205 形はすでに市販している EM-155 形の接点まわりと消弧室部分を改造して容量格上げしたものである。

#### ■ 特長と性能 (EM-305)

##### (1) 最高級の性能

JIS 規格最高の A 級 1 号 1 種を上まわる高性能である。

##### (2) 小形、軽量

モールド部品を多く使用して コンパクト な構造とし、接点部分と鉄心部分は リンク 機構でつないで深さ寸法を小さくした。取付面積は従来の EK-305B、N-305B 形の半分である。

## (3) 信頼性が高く長寿命

消弧室はメラミンアスペストモールドとジルコン磁器を組み合わせすぐれたシャ断能力と耐熱性をもたらし、特殊銀合金接点の使用と合わせて長寿命を保証する。

## (4) 適確な過負荷保護



EM-305 形電磁開閉器

過電流開閉器は CT に TR-305 を組み合わせ、上面のツマミにより動作電流可調整、周囲温度補償付で動作は確実である。

リレー接点は 1ab である。

## (5) 保守点検が容易

接点部分の取り換えは消弧室をはずせば簡単に行なえ、操作電磁コイル、サーマルリレーの交換も容易にできる。

## ■仕様

	形名	電磁開閉器		電磁接触器	
		EM-205 EM0-205	EM-305 EM0-305	M-205	M-305
定格容量 (kW)	200~220V	45	75	—	—
	400~550V	75	150	—	—
定格電流 (A)	250V	—	—	200	300
	600V	—	—	150	300
補助接点		最大		2a2b	
操作回路		AC 200V 50c/s 200~220V 60c/s 100V, 400V, 500V その他			

(注) EM は箱入、EM0 は開放形を示す

## MRL 形 ラッチ電磁継電器

三菱 MRL 形 ラッチ式電磁継電器は、標準の MR 形電磁継電器の上部に、ラッチ機構を取り付けたもので、投入時のみにコイルを励磁し、投入後はラッチで機械的に保持する方式で、停電や電圧変動・振動衝撃などで開路しないので、工作機械・化学機械などの順次起動その他の用途に最適である。

## ■特長

- (1) 閉路動作後は機械的に保持されるから、停電や電圧変動などで開路しない。
- (2) 自己消磁形で投入、引はずしのときのみ電磁石を励磁す



MRL 形 ラッチ式電磁継電器

るので、常時の電磁石の消費電力が節約できる。

(3) 電磁石がサビたり摩耗しても騒音がない。

(4) 操作電磁コイルの定格電圧は、標準 MR 形と同様各種の定格があり、また投入および引はずし電圧を定格電圧の 50% 以下にすることもできる。

(5) 外形寸法・取付寸法は、標準 MR 形と同一で、標準の形と交換できる。

## ■仕様

## MRL 形 ラッチ式電磁継電器仕様・特性一覧

形名	定格電圧 AC (V)	定格電流 (A)	閉路 シャ断電流容量(A)		連続通電容量 (A)	接点構成		操作電磁コイル	
			AC 250V	AC 600V		有效接点	自己消磁用	接入	引はずし
MRL-5	250V	5A	50	30	10	3a 2a1b 1a2b	1a1b	100V 50c/s 100~110V 60c/s	
						8a 7a1b 6a2b 5a3b 4a4b	1a1b	200V 50c/s 200~220V 60c/s 400V 50c/s 400~440V 60c/s その他	
MRL-10	600V	3A							

(注) 1. ラッチ機構の寿命は 50 万回(開閉ひん繁度 1200 回/時)である。  
2. 連続通電容量は、抵抗負荷の場合に適用する。  
3. 直流操作のラッチ式もある。(MRDL 形)

## 新しいデザインの YB 形スター・デルタ起動器完成

このたび新しいデザインの新 YB 形スター・デルタ起動器が当社商品研究所意匠課の協力を得て開発されたので紹介する。新 YB 形は從来どおりの高い信頼度を有する磁器ドーム方式に新たに鋼板製のケース部分を取り入れたもので多くの改良が織り込まれ接

続方式の合理化により大幅なコストダウンと小形化を完成した。新らしく開発された機種は次の 3 機種でありいずれも同じ構造で多くの部品に互換性をもたらし生産性の向上とサービスの向上とが計られている。

新形名	定格	備考
YB-7.5	AC 200/220 V 7.5 kW	新たに設けた
YB-15	AC 200/220 V 15 kW	旧 YB-12 形に相当する
YB-22	AC 200/220 V 22 kW	旧 YB-13 形に相当する

接触子部分の特長をあげてみると

(1) 接触圧力は容易に調整可能  
固定接触子部分に設けられた調整ネジにより分解することなくドライバー一本で接触圧力を調整できる。

(2) 同一寸法の磁器 ドラム 3 個  
3 個共同寸法の ドラム であるため生産性が上り保守、サービスにも便利である。

(3) 割れない磁器 ドラム  
磁器 ドラム の両端は テーパー 状になって隣り合う接触面が狭くなっているので ドラム 組立の際ににおける締め過ぎによる割れが発生しない。

ケース部分の特長は

(4) 新らしいデザイン  
鋼板製 ケース で軽量化され斬新で機能的な キューピックタイプ にまとめられている。

(5) 小形である  
接続方式の合理化により部品点数が減り大幅な コストダウン と小形化ができた。

これにより  
(6) 確実な動作

スムーズな動作で誤動作がない。

#### (7) 配線が容易

ケース底面から ゴムメクラブタ を通して圧着端子なしで容易に配線ができる。

#### (8) 保守、点検が容易

カバーを前面からはずすだけで保守点検が容易にできます。

なお新機種発売により三菱 スターデルタ 起動器の シリーズ は次のようになりました。

形名	定格容量	備考
YB-7.5	AC 200/220 V 7.5 kW	油なし
YB-15	" 15 kW	"
YB-22	" 22 kW	"
YW-2	" 37 kW	"
YB-112	AC 400~500 V 15 kW	油入り
YC-112	" 19 kW	"
YW-2	" 37 kW	"



YR 形 スターデルタ 起動器

## 125 mm 電気ジスクグラインダ (PA-125B-1 形) を開発

電気ジスクグラインダ の シリーズ として 100 mm, 150 mm, 180 mm の改良開発を行なってきたが、今回 125 mm の改良形 (PA-125B-1 形) の開発を終わったので紹介する。

### ■ 用途

溶接面のピート取り、鋳物部品のバリ取り、その他金属の表面仕上げからコンクリート、各種人造石、天然石など石材面の仕上、パイプや湯口の切断などに用いる。

また、別途販売品として用意している ウイヤブラシ、サンディングジスク を用いると、サビ落し、塗装ハサウエーなどに使用される。

### ■ 主な改良点

(1) 電動機を一段と大きくした。

従来形 (PA-125A-1 形) の電動機出力 300 W を 350 W にし

一段と強力にするとともに耐熱性の大きい特殊絶縁を施すことによって、過大の切削作業にも十分耐えうるものとした。

#### (2) 歯車騒音を低くした。

本機には、騒音の少ない曲歯傘歯車 (スパイラルベルギヤ) を使用しているが、歯車のカミ合調整が困難であった従来形から、本機では、カミ合調整時、カミ合状態が外部から検査できる構造とし、調整が容易にかつ正確に行なえるようにした。

#### (3) 冷却風の排出方向を前方向にした。

従来形では、ワクの外周に電動機の冷却風が排出されていたが、本機からは、ワクの前方に排出するようにしたので、作業者に風が当るようにならぬよう、作業能率がよくなった。

#### (4) 近代的意匠にした。

意匠を大幅に改良し、近代的意匠にした。

### ■ 仕様

形名	容量	電源		全負荷回転数	重量	付属品			
		種類	電圧	周波数	(W)	(A)	(rpm)	(kg)	
PA-125B-1	レジノイド オフ セットトイ シ 125×3×22	単相 交流	(V) 100 125×3×22	(c/s) 50/60	(W) 400	(A) 6.8	(rpm) 7,600	4.8	トイシ 6 mm 各 1 個 スパナ 2 個 予備炭素ブロシ 1 枚



125 mm 三菱電気 ジスクグラインダ

## 三菱テレビ 19K-821 形 新発売

19K-821 形三菱テレビは、19 形広角 ブラウン管を使用したコンソールタイプシリーズの一つで、豪華な木製 キャビネットを使用した高級デラックステレビである。

機械的電気的性能は、FM チューナ部がないほかは、19K-820 形テレビジョンとほぼ同じである。

## ■特長

## (1) 19 形ワイドスクエアタイプのブラウン管

明るくキメの細かい 19 形 114 度偏向 メタルパックブラウン管を採用しているので、迫力あるワイドな映像が楽しめる。

## (2) 2スピーカを使用したハイファイサウンドシステム

新設計の三菱ダイヤトーン P-162 形 (16 cm 丸形) 強力スピーカと TW-23 形 (5 cm 丸形) スピーカを合理的に配置しているので、ダイナミックな立体音を楽しむことができる。

## (3) レコード演奏もできるピックアップ端子付

レコードプレーヤを後面のピックアップ端子に接続すると、簡単にハイファイレコードの演奏ができる。

## (4) 低雑音超高感度真空管 2GK5 の採用

本機のチューナには、従来の 4R-HH6 をさらに改良した高性能の単 3 極管 2GK5 を使用しているので、雑音を軽減し、より一層鮮明な映像が得られる。

## (5) 豪華な木製キャビネットを使用

コンソールタイプの豪華な木製キャビネットを使用しているので、和室、洋室ともに良く調和し、デラックスなふん潤気が楽しめる。

## ■仕様

受信方法 インターキャリヤ方式 (1~12 チャネル)

アンテナインピーダンス 300 Ω

電 源	100V, (105 V, 110 V タップつき) 50/60 c/s
消費電力	135 W
スピーカ	ダイヤトーン P-162 形 (16 cm 円形) 1 個 ダイヤトーン TW-23 形 (5 cm 円形) 1 個
音声出力	無ヒズミ 1.7 W 最大 2.1 W
受像管	19×P4, 114° 偏向、メタルパック
真空管	16 球、ダイオード 4 個、シリコン 整流器 2 個
外形寸法	コンソール形脚付 幅 610×奥行 390×高さ 688 mm (脚付 898 mm)
重 量	32.5 kg (パッキングケース込み)



19K-821 形三菱テレビ

現金正価 ₩ 67,800

月賦正価 ₩ 71,900

## まぶしい反射光線を通さない

## 三菱ダイクロームメガネ DG-212 形 新発売

ダイクロームとは偏光板の当社商品名である。ダイクロームの応用分野は偏光眼鏡、写真用フィルタ、歪検査、顕微鏡、六分儀、偏光干涉利用の広告等々広範囲にわたっているが最近の最大の需要は偏光眼鏡で、この数年のうちにサングラスの 30% は偏光眼鏡が使用されるようになるといわれる。

この需要に応じるために今回近代的なセンスの新しいデザインによるダイクロームメガネを新発売した。三菱ダイクロームメガネは一般的サングラスとは違い、まぶしい有害な光を通さないで物がはっきり見える、保健上欠くことのできない保護眼鏡である。

## ■特長

(1) ダイクロームメガネのレンズは、偏光膜を合成樹脂接着剤で 2 枚のガラス板に貼り合わせてある安全ガラスである。

(2) ダイクロームメガネは、水平な非金属面からのまぶしい反射光線を完全に遮断するので、目にふれるアスファルト、コンクリート、水、雪、塗料、ガラス、合成樹脂、紙などからうける光に有効である。

(3) 一般のサングラスに比べ、まぶしい反射光線のみを完全に遮断するので明かるさに関係なく物を見ることができる。

## ■用途

(1) 海水浴にサングラスとして

(2) スキー、スケートに

(3) 登山、ハイキング、ゴルフ、テニス、野球などの屋外運動に自動車の運転に

(4) 釣をする時に



DG-212 形三菱ダイクロームメガネ

現金正価 ₩ 1,800



## ニュースフラッシュ

### ■ 台湾アルカリ納めシリコン整流器完成

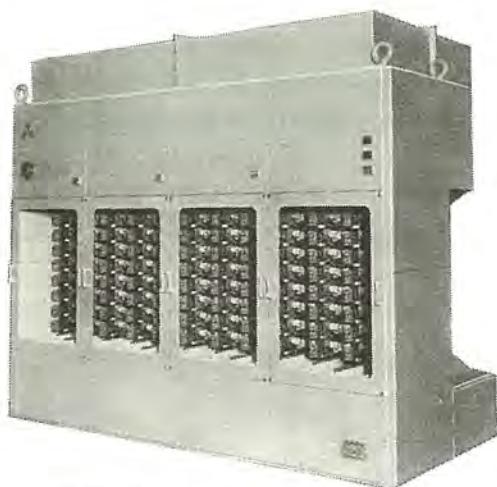
シリコン 整流器の輸出活動は最近活発になり、すでにその第1号器は インド、フクムチャント・ジュートミル 社に納入されたが、引き続き台湾 アルカリ 納め塩水電解用 シリコン 整流器が完成し各種工場試験をぶじ終了した。

整流器のおもな仕様は次のとおりである。

出 力	3,360 kW
直流電圧	140 V
直流電流	24,000 A
定 格	100% 連続, 150% 1分間, 400% 0.05 秒
結 線	六相二重星形
受 電	三相 60 c/s 3.3 kV

整流器は風冷式ではあるが冷却風内部循環方式を採用し、水冷式再冷器を内蔵させた完全な密閉形として周囲の腐食性ガスに対処した。そのほかこの整流器 キューピクル にシャントを内蔵し直流電流の計測を行ない、さらに並列素子間には電流平衡用 リアクトルをいっさい使用していないなどがあげられる。

工場試験としては各機器ごとの試験をはじめ、総合試験としてシリコン 整流器、シヤ断器、電圧調整器、変圧器、制御盤について製品を組み合わせ各種試験を行ない万全を期した。



3,360 kW 24 kA 風冷式 シリコン 整流器

### ■ 電鉄変電所用レクチフォーマ完成

当社では変圧器と シリコン 整流器を一体とした新形式の整流装置 “レクチフォーマ” を昭和 38 年に開発製品化したが、そのすぐれた特性が認められわずか一年余の間に総計 10 万 kW, 60 万 A に近い製作実績を得るほどめざましい発展を示した。これらの装置は電気化学用であるが、このほど電鉄変電所向け レクチフォーマ が

完成し、40 年 8 月好成績をもって工場試験を終了し、9 月はじめ関係顧客を多数招待して展示会を開催関係先に大きな反響をもたらした。

今回完成した レクチフォーマ の仕様は次のものである。

- (a) 南海電鉄 今宮変電所納め 2 台  
完全屋外形 全装可搬室素封入油冷風冷式  
交流入力 三相 60 c/s, 20 kV  
直流出力 2,000/2,500 kW, 600/1,500 V, 3,334/1,667 A  
D 種定格  
回路方式 二重星形/三相 ブリッジ 結線切換形  
(b) 小田急電鉄 厚木変電所納め 1 台  
完全屋外形 全装可搬室素封入油冷風冷式  
交流入力 三相 50 c/s, 20 kV  
直流出力 3,000 kW, 1,500 V, 2,000 A, E 種定格  
回路方式 三相 ブリッジ 結線

この装置は変圧器の側面にシリコン 整流器 キューピクル を組み合わ



図 1 南海電鉄納め 2,000/2,500 kW 600/1,500 V レクチフォーマ

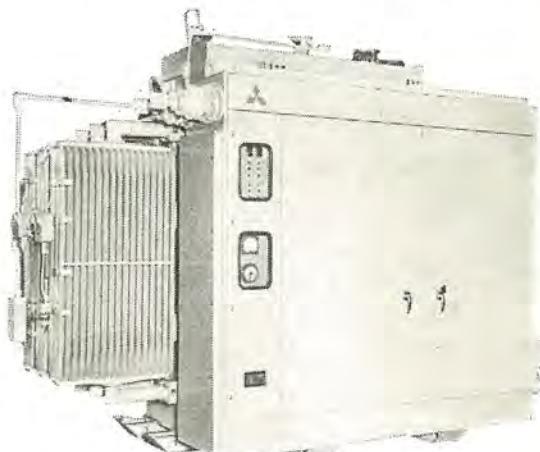


図 2 小田急電鉄納め 3,000 kW 1,500 V レクチフォーマ

せ、変圧器油を共通して冷却に使用している。

電鉄変電所用は電気化学用と異なり高圧用途であるため、素子の直列接続が必要となり構造的に工夫されている。またテフロン製の可とう絶縁パイプの開発により絶縁強度の高い製品が、容易に製作されるようになったものである。

電気化学用では冷却油を水または風で強制冷却されるのが通常であるが、電鉄変電所用では変圧器の自冷式ラジエータの併用により冷却が行なえるので、冷却系統が単純化され騒音もないということが、大きな特長となっている。

従来の風冷式シリコン整流器+変圧器という形に対して、冷却系統が一つになった、あるいは装置がコンパクトになったことなどから、保守および据付の面からいろいろ利点があげられるがとくに下記のような点があげられる。

- (1) 変電所建屋と据付面積が大幅に節約できる
- (2) 据付工事が簡単でその費用が節約できる
- (3) 冷却風を吸い込むから保守が楽になる、また雨水がはらないから絶縁が確実である
- (4) 騒音がないから住宅地への設置にも問題が少ない

このようにすぐれた特性を有しているため、各方面から多くの関心が寄せられており、現在京浜電鉄向け3,000kW、近鉄向け2,000/3,000kWと引き続いて製作中であり、今後の電鉄変電所向け機器の受注に大きな期待がかけられている。

### ■ PHR 形可搬式送電線保護継電装置完成

当社では、このほど、送電線保護継電器の不良時、定期点検時、修理時などに使用する継電装置を完成した。

PHR 形は、その名も示すとおり Portable Highspeed Relay (可搬式高速度継電装置) で、機動性に富み、必要な場所に、必要な時に、これをライトバンなどでただちに輸送し設置することにより、送電停止、リレーロックなどをせずに済ませるための継電装置である。

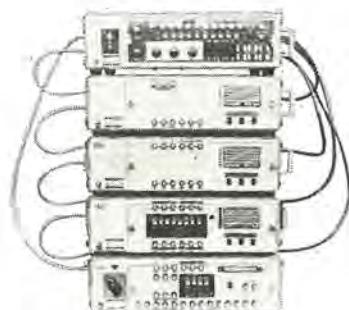


図 1 PHR 形構成図

表 1 PHR 構成説明

名 称	用 途	構 成	重 量
M 架	論理制御部	時限要素 3 個 論理要素 1 式 表示スイッチ類 1 式	25kg
SC 架	短絡CA相用	1,2段用リアクタス 2 個 3段用モー 1 個	33.5kg
SB 架	" BC "	"	"
SA 架	" AB "	"	"
G 架 (Gx)	地 絡 用	方向地絆要素 1 個 (反时限過電流要素 1 個追加)	25kg



図 2 運搬時の図

この装置の特長は次のとおりである。

- (1) オールトランジスタ化されているので、輸送中の振動、衝撃に強い。
- (2) 1 架約 30kg、輸送箱付なので、持運びが簡単。
- (3) 耐圧 1,500V、温度 -10~+55°C に使用できる。
- (4) 保守・点検が容易。
- (5) 現地では簡単な外部接続をするだけで、距離 1, 2, 3 段、地絡リレー一式の保護ができる。

図 1 に構成を、表 1 に図 1 の説明を上段から順に記している。

図 2 には、運搬時の状態を示してある。左の木箱は付属品箱である。

なお、昭和 40 年 6 月にこの装置 5 セットの製作を完了し、中部電力に納入した。

### ■ 12 万トンタービンタンカ電機品

三菱重工長崎造船所で建造中の 21 次計画日本郵船約めの 12 万トンタービンタンカ向けの電機品を一括受注した。

この船は三菱重工で開発された新鋭の MTP-240 形タービンプラントをとう載しており大幅な自動化が採り入れられている。

当社受注品の概要は次のとおりである。

タービン発電機	750 kVA	4P	440 V	60 c/s	3φ	2 台
全閉空気冷却器付	自励交流発電機 AVR 付					
ディーゼル発電機	250 kVA	4P	440 V	60 c/s	3φ	1 台
保護防滴形	自励交流発電機 AVR 付					
配電盤						1 面
防滴自立形	自動同期投入装置を備え中央制御室					
遠方監視制御される。						
集合起動盤						一連
配電盤と隣接し主要補機モータの制御装置を一括						



三菱 MTP タービンプラント タービンリモートコントロール装置搭載

収納し中央制御室より一括制御される。	一式
中央制御盤 主機タービン、ボイラ、発電機および補機の制御を一括してコンソールに収納。主タービンのリモートコントロールも行なえるようになっている。	一式
推進タービンのリモートコントロール装置 電気油圧方式によるリモートコントロール装置でダイヤル操作によるプログラムコントロール可能で電気回路はすべてトランジスタリレー、サイリスタスイッチを用いた無接点方式を採用した。	一式
カーゴバルブの遠隔制御装置 カーゴタンクバルブの遠隔制御とタンクレベルの監視などを一括して制御室から行なえるようになっている。	一式
補機電動機およびその制御装置 なお本船とほぼ同系列の“JAPAN LINE”社納めおよび日邦汽船納めの120,000トンタンカ電機品も一括受注して現在鋭意製作中である。	一式

### ■ 船用ディーゼル主機自動遠隔操縦装置完成

船舶自動化は近年著しく進歩しているが、その一環として先にタービン主機の自動遠隔操縦装置を開発したが、これに続き今回ディーゼル主機の自動遠隔操縦装置を開発した。

(1) この装置は高度に自動化されたものであり、操縦ダイヤルを所定の目盛にセットするだけで、前後進切換、起動、停止、増減速、急逆転などが所定のプログラムに沿って自動的に行なわれるワンタッチコントロール方式である。

(2) ワンタッチコントロール方式の主要部分であるプログラム制御回路は当社独特のパルス幅変調方式を主体としたもので、プログラムの変更も容易であり、精度、信頼度に対しても一段と進んだ形式のものである。

(3) 遠隔操縦方式からいえば、電気油圧式で信号伝送回路、制御回路は電気回路より構成され、操縦ハンドル駆動には油圧シリンダが用いられている。

(4) 制御回路はトランジスタ、サイリスタなど無接点制御要素を用いているので、振動、衝撃に対して強く摩耗などもなく、長寿命、高性能で信頼度の高いものである。

(5) ガバモータには、交流二相サーボモータを用いている。交流サーボモータは応答速度が速く、また摺動部分がなく、また当社独



ディーゼルリモートコントロールの公開立会試験

自の無接点式パルス幅変調回路と組み合わせて用いると、手や機構やクラッチ機構を用いず、1:2,000程度の大幅の速度制御が精密にできる。

(6) 制御回路の演算用リレーには、トランジスタサイパックを用いているので、回路の点検が容易である。

(7) 上記のごとく、電気回路はほとんど無接点、無摺動であるので保守点検費は大変経済的になる。

#### (8) 装置の概要

- (a) 遠隔操縦盤（操縦ダイヤル組込、船橋、制御室）
- (b) 演算回路用リレー盤
- (c) レバー駆動用油圧装置（制御油圧35kg/cm<sup>2</sup>、吐出流量20L/min）
- (d) 制動精度、最高速度の±1%

### ■ 東京電力納め

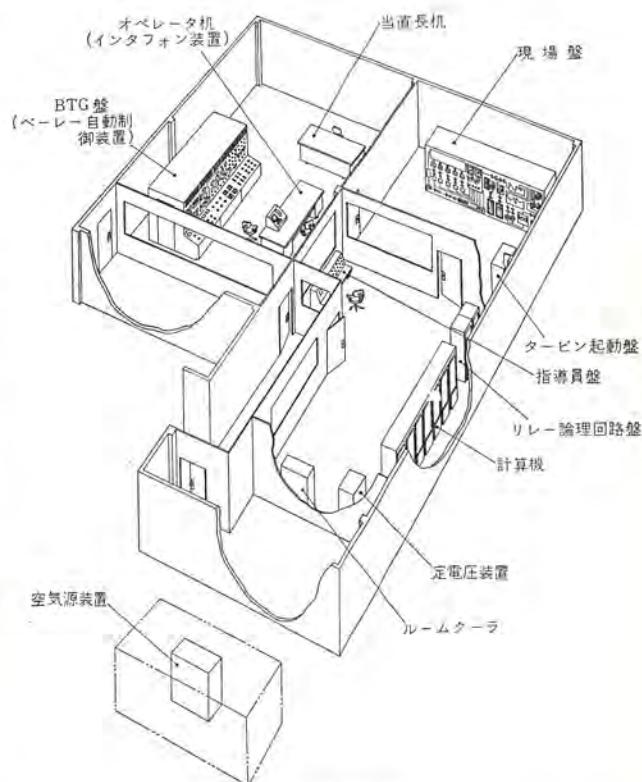
#### 火力プラント訓練用シミュレータ受注

当社は、このほど東京電力から、火力プラント運転員訓練用の大規模なシミュレータ装置を受注した。この装置は、発電所の運転員の教育を、実物そのままの模擬装置により組織的に、能率よく行なうことを目的としたもので、世界でも例の少ない画期的な製品である。

この装置を用いる教育の利点としては、

- (1) 始動・停止の訓練が任意に行なえる
- (2) 事故発生時の訓練が自由に行なえる
- (3) 訓練時の危険性がない
- (4) 訓練が組織的に行なえる
- (5) 訓練期間が短縮できる

などが上げられる。



完成予想図

受注した装置一式は下記の機器により構成されている

- (1) 中央操作盤 (ベーレー式自動制御装置を含む)
- (2) 現場盤
- (3) ターピン起動盤
- (4) リレー式論理回路盤
- (5) アナログ形電子計算機
- (6) 指導員盤
- (7) ページング装置

中央操作盤、現場盤、ターピン起動盤は訓練生が操作するもので、中央操作盤、ターピン起動盤は実物と同じ感覚で扱えるように、実際に使われているものと同様な形状のものが使用されている。現場盤は、発電所現場で操作される補機類をスイッチ、ランプで模擬したもので、発電所の全系統が理解できるように考慮されたグラフィックパネルである。リレー式論理回路盤、アナログ形電子計算機は、発電所内の各種インターロック、動作特性を模擬するもので、この装置の頭脳に相当する部分である。アナログ形電子計算機は、演算増幅器約200台で構成されていて、大形のはん用機に匹敵する規模である。指導員盤は指導教官が、この盤より事故発生信号の発信、プラント状態の監視、訓練生の操作の適否などの監視を行なうものである。

おののの機器は、神戸製作所および鎌倉製作所において、鋭意設計製作中であり、昭和41年早々より運転開始が予定されている。

## MELDAP-6000による高炉原料装入設備のオンラインコントロール装置完成

当社は昭和39年12月、川崎製鉄千葉製作所第5高炉原料装入設備用電機品を一式納入したが、本年3月より営業運転に入り現在好調に運転中である。

この設備の制御中枢は、MELDAP-6000コンピューティングロガーでありオンラインで運転している。

MELDAPの動作機能を大きく分類すると次のとおりである。

- (1) 鉱石切出系統の制御
- (2) 炉頂装入系統の制御
- (3) 被制御機器の動作状況監視
- (4) 被制御機器の動作状況表示
- (5) 原料秤量値の誤差自動修正
- (6) 各種データの記録



川崎製鉄千葉製作所納め高炉原料装入設備用  
MELDAP-6000

## (7) 炉内ストックラインレベル 沈降速度の演算および記録

この設備は高炉装入設備制御装置としてはもちろん最新鋭のものであるが、高炉計算機制御の1段階として今後の成果が期待される。

当社ではこの設備における経験をもとに、原料装入設備のみならず熱風炉および炉本体を含め高炉全体としての計装および制御を電子計算機に結びつける方法を計画している。

## ■ 電力会社に遠隔表示装置を大量に納入

最近電力会社においては、系統運用の合理化の一環として、電力系統の事故時の処置を総合的かつ迅速に実施するためシーケンサなどの動作状態を集中監視する遠方監視装置の採用が、急速に進められている。当社は39年度より、表に示すとく各電力会社に納入した。装置は、全トランジスタ化されており、小形にかつ高信頼度に設計されており、また、温度安定度も高く、酷暑でも、まったく異常なくか動している。

### 遠隔表示装置の納入先

番号	納入先	送信/容量	受信/容量	納入
1	長野県企業局	四徳(P/S)	7	生田(P/S) 7 39-6
2	四国電力	国府	18/21	徳島 18/21 39-9
3				高松(中継) 9/10
4				高知(給) 14/21
5				高松(中継) 5/8
6				愛媛 6/8
7				高松(中継) 17/20
8				愛媛 12/21
9				高松(中継) 6/8
10				香川 14/21
11				高松 14/21
12				松尾川 6/13
13				佐川 10/21
14				高知(S/S) 9/21
15				新居浜 11/21
16				愛媛 11/21
17				石井 7/21
18	中部電力	白進	32	東系給 32 40-2
19				中電ビル 32
20				大高 32 東系給
21				昭和町 16 中電ビル
22				岩倉 32 東系給
23				瑞穂 16 中電ビル
24				岩槻 16 中電ビル
25				寛政 16 中電ビル
26				知多 16 中電ビル
27				新名火 16 東名古屋
28				塩尻 21/32 長野(給電)
29				清水 21/32 静岡(給電)
30				浜松(S/S) 21/32 静岡(給電)
31				玉川 29/32 岡崎(給電)
32				岡崎(S/S) 21/32 岡崎(給電)
33				南勢 21/32 錦(給電)
34				北勢 21/31 西系給
35				四日市 16/32 津(給電)
36				秋葉 16/32 東系給
37				北信 16/32 長野(給電)
38				寛政 16/32 西系給
39				名古屋 16/32 津(給電)
40				松島 16 東系給
41				北一宮 16 中電ビル
42	関西電力	西島	15	春日出 15 39-6
43				南恩加島 15 春日出 15 40-3
44				九条 15 春日出 15
45				三国 15 豊崎 15
46				大閘町 15 豊崎 15
47				中之島 15 豊崎 15
48				農人橋 15 豊崎 15
49				曾根崎 15 豊崎 15
50				萩ノ茶屋 15 高津 15
51				浜町 15 高津 15
52				大阪火力 30 中央給電 30 40-4
53				豊崎 30 中央給電 30
54				豊崎 30 中央給電 30
55				高松(中継) 10/21 新西条 10/21
56				
57				
58				
59	四国電力			

遠隔表示装置  
(外観)



遠隔表示装置  
(内部)

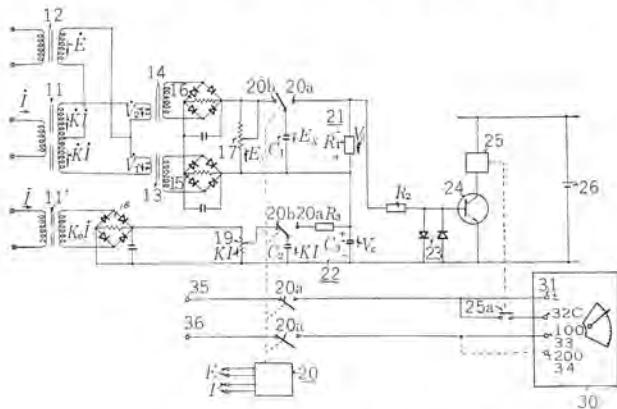


特許と新案

## 故 障 点 標 定 装 置

この発明は電力系統に故障が発生した時、その故障位置を検出する装置に関する。

この発明の一実施例を説明する。空ゲキ付変成器(11)は二次側に系統電流  $I$  に比例し、かつ 90 度進み位相の電圧  $K'I$  を、空ゲキ付変成器(12)は二次側に系統電圧に比例した電圧  $E$  が導出される。整流装置(15), (16)の出力を平滑したものは  $V_1, V_2$  の絶対値となり、それらを差し引きしたものは系統電圧のリアクタンス分電圧  $Ex$  を 2 倍したものとなる。空ゲキ付変成器(11')は二次側に系統電流に比例し、かつ 90 度進み位相の電圧  $K_0I$  を導出し、出力抵抗(19)の分圧点に電圧  $KI$  を導出する。蓄電器  $C_1, C_2$  は系統健全時すなわち接点(20b)の閉成時に電圧  $Ex$

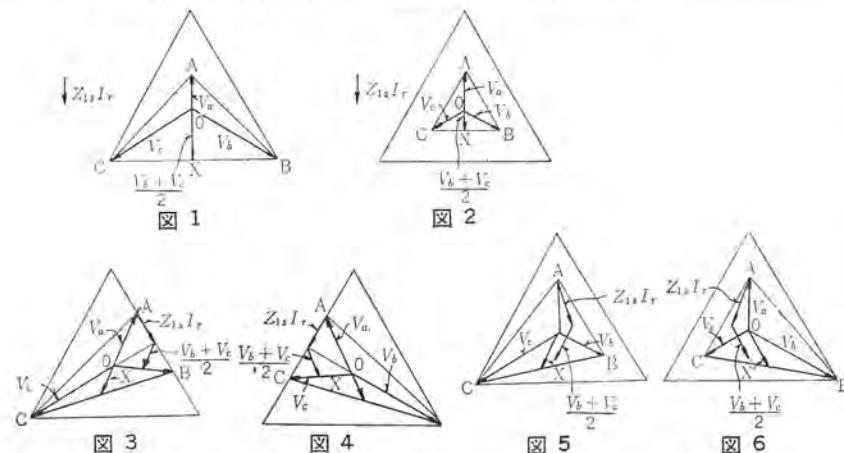


1

## 直接接地系統の短絡地絡両用方向距離継電装置

この発明は、直接接地系統の短絡地絡の両方に応動する継電装置に関する。このような継電装置として電流補償形地絡距離継電器が知られているが、これは相電圧  $V_a$  に対して整定点までの正相インピーダンス  $Z_{ls}$  降下分を補償している。すなわち、補償電圧として  $(V_a - Z_{ls}I_r)$  が用いられる。この補償電圧を各種故障についてベクトル的に考察すると、図 1 の 1 線地絡時および図 2 の三相故障時電圧  $(V_a - Z_{ls}I_r)$  のセン端が線  $\overline{AO}$  上か線  $\overline{OX}$  上かにより外部故障か内部故障かを検知することとなり、図 3 ないし図 6 の二相故障時には、電圧  $(V_a - Z_{ls}I_r)$  は線  $\overline{AM}$  上か線  $\overline{MB}$  上かにより外部故障か内部故障かを検知することとなる。このことは、図 1 および図 2 の場合と、図 3 以下の場合とで基準となる基準ベクトルを変えなければならないことを意味している。

この発明はこの点を改良して、上記補償電圧 ( $V_a - Z_{1s}I_r$ ) に対



と  $KI$  により充電される。 (21) は故障検出装置 (20) の作動時に形成される放電回路、 (22) は故障検出装置 (20) の作動時に形成される充電回路である。図 2 は抵抗  $R_1$  の端子電圧  $V_R$ 、蓄電器  $C_3$  の端子電圧  $V_C$  の時間経過に対する状況を示す曲線であるが、いま放電回路 (21) の時定数  $T_{21}$  を充電回路 (22) の時定数  $T_{22}$  より十分大きい値とすれば、図示のように両電圧  $V_R$ 、  $V_C$  が等しくなるまでの時間  $t$  の間、電圧  $V_R$  はほぼ一定値を保持し、かつ電圧  $V_C$  が直線的に上昇しているとみなせる範囲が存在する。すなわち  $V_R = V_C$  となる時点は

$$t = \frac{E_X}{KI} \cdot T_{22} = X \cdot \frac{1}{K} \cdot T_{22}$$

となる。ここで  $X$  は上記した測定点から故障点までのリアクタンスに相当するものであり、故障点までの距離に比例する。したがって上記両電圧  $V_R$ ,  $V_C$  がともに等しくなるまでの時間  $t$  は故障点までの距離に比例することがわかる。

(特許第 423039 号) (太田記)

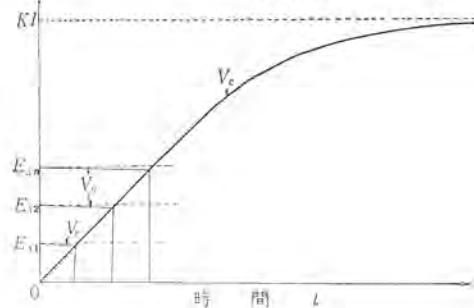


图 2

し、さらにベクトル  $(K_1V_b + K_2V_c)/(K_1 + K_2)$  の補償を付加し、基準ベクトルとして電圧  $V_{bc}$  を用いるようにしている。ベクトル  $(K_1V_b + K_2V_c)/(K_1 + K_2)$  の典型的な場合として  $(V_b + V_c)/2$  を用いてこの発明継電装置を考察すると、図1および図2の場合には補償電圧ベクトルのセン端が電圧  $V_{bc}$  の中点をこえるかどうかにより内外故障を選択でき、また図3および図4の場合には補償電圧ベクトルのセン端がX点をこえるかどうかにより内外故障を選択することになる。基準ベクトルとして  $V_{bc}$  を用いているので図3、4の場合には実際の整定範囲の3/4以内に故障があるかどうかを検出することになる。図7は4極シリンド要素を用いた継電装置の回路構成を示すもので、ベクトル  $\{V_a - Z_{13}I_r - (K_1V_b + K_2V_c)/(K_1 + K_2)\}$  とベクトル  $V_{bc}$  が印加される。

(特許第 412115 号) (太田記)

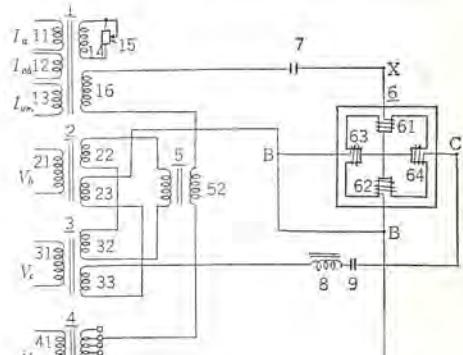


图 7

# 次号予定

三菱電機技報 Vol. 39 No. 11

## 電源開発佐久間周波数変換所機器特集

### 特集論文

- 電源開発佐久間周波数変換所の概要
- 電源開発佐久間周波数変換所純水水冷却設備
- 電源開発佐久間周波数変換所 368,353 MVA 変圧器
- 電源開発佐久間周波数変換所周波数変換器直流通回路異常現象の解析
- 電源開発佐久間周波数変換所交流回路保護方式および配電盤

### 論文

- 油入アルミニアクトルと充電用アルミ変圧器
- 三菱ケーブル系統保護用表示線端電装置
- 多重故障対策零相循環電流対策付搬送保護継電方式
- MELDAP-6000による高炉原料自動装入装置
- 電力系統信頼度の考え方と算定法
- シナタックスに基づくALGOLコンパイラとそれに関する諸問題
- 大線源Co-60照射装置
- 電離箱を用いた線量計
- マイクロ写真用ジアフィルムの特性
- MELCOM-1530 Fortranコンパイラ

### 技術解説

- コアメモリスタック(その2)

### 技術講座

- MATHEMATICAL PROGRAMMINGの動向(その1)

## 三菱電機技報編集委員会

委員長	小倉 弘毅
常任委員	明石 精二
"	安藤 安一
"	石川 理一
"	宇佐見 重夫
"	大野 寛孝
"	北川 和人
"	小路 誠
"	小堀 富次
"	鈴木 正雄
"	祖父江 晴秋
"	中野 光雄
"	馬場 文雄
"	山田 栄一
委員	大森 淳一
"	尾畠 喜喜
"	樋本 俊
"	神崎 遼介
"	島津 大介
"	堀 真幸
(以上 50 音順)	

昭和40年10月22日印刷 昭和40年10月25日発行  
「禁無断転載」定価1部 金100円(送料別)

### 編集兼発行人

京都府千代田区丸の内2丁目12番地 小倉 弘毅  
印刷所 東京都新宿区市谷加賀町1丁目 大日本印刷株式会社  
印刷者 東京都新宿区市谷加賀町1丁目 高橋 武夫  
発行所 三井電機株式会社内「三井電機技報社」  
東京都千代田区丸の内2丁目12番地(三井電機ビル内)  
(電)東京(212)大代表 6111

発売元 東京都千代田区神田錦町3の1 株式会社オーム社書店  
電話(291)0912 摘替東京 2008

## 本社 営業所 研究所 製作所 工場 所在地

本社 東京都千代田区丸の内2丁目12番地  
(三井電機ビル内)

研究所 (電)東京(212)大代表 6111

大阪営業所	大阪市北区堂島北町8の1 (電)大阪(312)大代表 1231
名古屋営業所	名古屋市中村区広井町3の88・大名古屋ビル (電)名古屋(561)大代表 5311
静岡駐在員	静岡市七間町9の10(池田ビル) (電)静岡(54)7016~7
福岡営業所	福岡市天神2丁目12番地1号 天神ビル5階 (電)福岡(75)大代表 6231
札幌営業所	札幌市北二条西4の1・北海道ビル (電)札幌(26)大代表 9111
仙台営業所	仙台市大町4の175・新仙台ビル (電)仙台(22)大代表 6101
富山営業所	富山市桜木町1番29号・明治生命館 (電)富山(31)大代表 3151
広島営業所	広島市中町7番32号・日本生命ビル (電)広島(21)大代表 5111
高松営業所	高松市鶴屋町45番地 (電)高松(2)大代表 0001
東京商品営業所	東京都千代田区丸の内2の12・三菱電機ビル (電)東京(212)大代表 6111
大阪商品営業所	大阪市北区堂島北町8の1 (電)大阪(312)大代表 1231
名古屋商品営業所	名古屋市中村区広井町3の88・大名古屋ビル (電)名古屋(561)大代表 5311
福岡商品営業所	福岡市天神2丁目12番地1号・天神ビル5階 (電)福岡(75)大代表 6231
札幌商品営業所	札幌市北二条西4の1・北海道ビル (電)札幌(26)大代表 9111
仙台商品営業所	仙台市大町4の175・新仙台ビル (電)仙台(22)大代表 6101
富山商品営業所	富山市桜木町1番29号・明治生命館 (電)富山(31)大代表 3151
広島商品営業所	広島市中町7番32号・日本生命ビル (電)広島(21)大代表 5111
高松商品営業所	高松市鶴屋町45番地 (電)高松(2)大代表 0001
北九州出張所	北九州市小倉区京町10の281・五十鈴ビル (電)小倉(52)大代表 8234
長崎出張所	長崎市大黒町3番1号長崎交通産業ビル・電長崎(3)大代表 6101
横浜出張所	横浜市中区富士見町2の12 (電)横浜(55)2691~3
新潟出張所	新潟市万代町69番地 (電)新潟(45)1378
長野出張所	松本市白板212番地 (電)松本(3)1453
京都出張所	京都市中京区壬生坊城町5(古橋ビル) (電)京都(82)1245
神戸出張所	神戸市兵庫区西宮内町82(万統ビル) (電)神戸(68)1396
静岡出張所	静岡市七間町9の10・池田ビル (電)静岡(53)大代表 9186
金沢出張所	金沢市幸町13番28号 (電)金沢(63)大代表 1341
岡山出張所	岡山市西長瀬字村北122の1 (電)岡山(24)大代表 0331
中央研究所	尼崎市南清水字中野80番地 (電)大阪(481)大代表 8021
商品研究所	鎌倉市大船782番地 (電)鎌倉(6)大代表 6111
神戸製作所	神戸市兵庫区和田岬町3丁目 (電)神戸(67)大代表 5041
伊丹製作所	尼崎市南清水字中野80番地 (電)大代表 8021
長崎製作所	長崎市平戸小屋町122番地 (電)長崎(3)大代表 6211
稻沢製作所	稻沢市井之口町1100番地 (電)稻沢(32)大代表 4121~9
和歌山製作所	和歌山市岡町91番地 (電)和歌山(3)大代表 1275~9
鎌倉製作所	鎌倉市上町屋325番地 (電)鎌倉(6)大代表 6171
北伊丹製作所	北伊丹市大鹿字主ヶ池1番地 (電)伊丹(72)大代表 5131
名古屋製作所	名古屋市東区矢田町18丁目1番地 (電)名古屋(721)大代表 2111
福岡製作所	福岡市今宿青木690番地 (電)福岡(88)大代表 0431
福山製作所	福山市緑町1番8号 (電)福山(2)大代表 2800
姫路製作所	姫路市千代田町840番地 (電)姫路(23)大代表 1251
相模製作所	相模原市小山字久保224の224 (電)相模原(72)大代表 5131
静岡製作所	静岡市小鹿110番地 (電)静岡(85)大代表 1111
中津川製作所	中津川市駒場町1番3号 (電)中津川(5)大代表 2121
大船製作所	鎌倉市大船800番地 (電)鎌倉(6)大代表 6111
郡山製作所	郡山市字境橋町1番地 (電)郡山(2)1220~1223
群馬製作所	群馬県新田郡尾島町大字岩松800番地 (電)太田大代表 4311
無線機製作所	尼崎市南清水字中野80番地 (電)大阪(481)大代表 8021
京都製作所	京都府乙訓郡長岡町大字馬場小字園所1 (電)京都(92)大代表 4171
伊丹製作所	三田市三輪町字父々部85番地 (電)三田(4371~4375)
三田工場	三田市三輪町字父々部85番地 (電)三田(4371~4375)
鎌倉製作所	尼崎市南清水字中野80番地 (電)大代表 8021
伊丹工場	伊丹市大阪(481)大代表 8021
相模製作所	東京都世田谷区尻毛町437番地 (電)東京(414)大代表 8111
世田谷工場	札幌市北二条東12丁目98番地 (電)札幌(22)3976